

Analog Engineer's Circuit: Amplifiers JAJA533A-February 2018-Revised January 2019

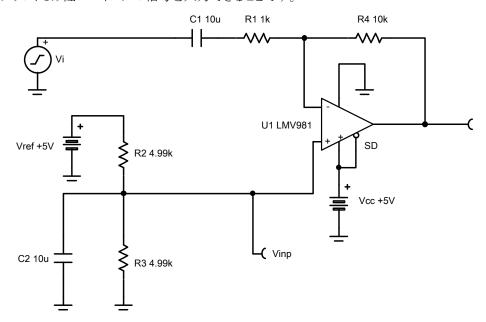
AC 結合 (HPF) の反転アンプ回路

設計目標

入力		出力		電源		
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V _{cc}	V _{ee}	V_{ref}
-240mV	240mV	0.1V	4.9V	5V	0V	5V

設計の説明

この回路はAC信号を増幅し、電源電圧の1/2が中央となるよう出力信号をシフトします。入力信号のDCオフセットは 0なので、グランドの上下両方にスイングすることに注意してください。この回路の主な利点は、アンプに負の電源が なくても、グランドより低いスイングの信号を入力できることです。



デザイン・ノート

- 1. R₁はAC入力インピーダンスを設定します。R₄はオペアンプ出力の負荷となります。
- 2. ノイズを減らし、安定性の問題を最小限に抑えるため、低い帰還抵抗を使用してください。
- 3. リニア出力スイングに基づいて出力範囲を設定します(A_{ol}の仕様を参照)。
- 4. 回路のカットオフ周波数は、アンプのゲイン帯域幅積(GBP)に依存します。R₄と並列にコンデンサを追加すると、追加のフィルタリングを実現できます。また、R₄と並列にコンデンサを追加することで、値の大きい抵抗を使用したときの回路の安定性も向上します。



設計手順

1. R₁とR₄を選択し、AC電圧ゲインを設定します。

$$R_1 = 1 k\Omega$$
 (Standard Value)

$$R_4 = R_1 \times |G_{ac}| = 1 \quad k\Omega \times |-10\frac{V}{V}| = 10k\Omega$$
 (Standard Value)

2. R₂とR₃を選択して、DC出力電圧を2.5Vに設定します。

$$R_3 = 4$$
 . $99k\Omega$ (Standard Value)

$$R_2\!=\!\frac{R_3\!\times\!V_{ref}}{V_{DC}}\!-R_3\!=\!\frac{4.99k\Omega\!\times\!5V}{2.5V}\!-4$$
 . $99k\Omega\!=\!4$. $99k\Omega$

3. 低域カットオフ周波数f,の値を選択し、C,を計算します。

$$f_l = 16Hz$$

$$C_1 = \frac{1}{2 \times \pi \times R_1 \times f_1} = \frac{1}{2 \times \pi \times 1 \ k\Omega \times 16Hz} = 9$$
 . 94μF ≈ 10μF (Standard Value)

4. f_{div}の値を選択し、C₂を計算します。

$$f_{div} = 6.4Hz$$

$$R_{div}\!=\frac{R_2\times R_3}{R_2+R_3}\!=\frac{4.99k\Omega\times 4.99k\Omega}{4.99k\Omega+4.99k\Omega}\!=2$$
 . $495k\Omega$

$$C_2 = \frac{1}{2 \times \pi \times R_{div} \times f_{div}} = \frac{1}{2 \times \pi \times 2.495 kΩ \times 6.4 Hz} = 9$$
 . 96μF ≈ 10μF (Standard Value)

5. 高域カットオフ周波数 f_H は、この回路のノイズ・ゲインと、デバイス(LMV981)のゲイン帯域幅(GBW)により設定されます。

$$GBW = 1.5MHz$$

$$G_{\text{noise}} = 1 + rac{R_4}{R_1} = 1 + rac{10k\Omega}{1\ k\Omega} = 11rac{V}{V}$$

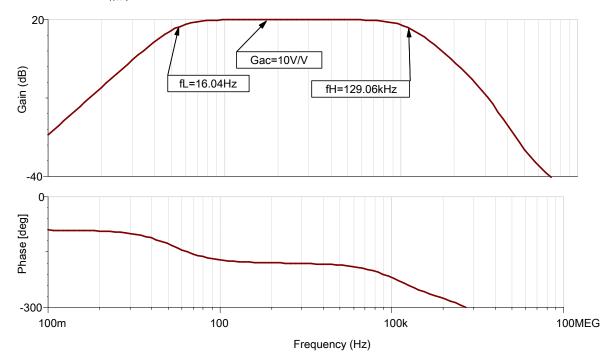
$$f_h = \frac{GBW}{G_{\text{noise}}} = \frac{1.5MHz}{11\frac{V}{V}} = 136$$
 . $3kHz$



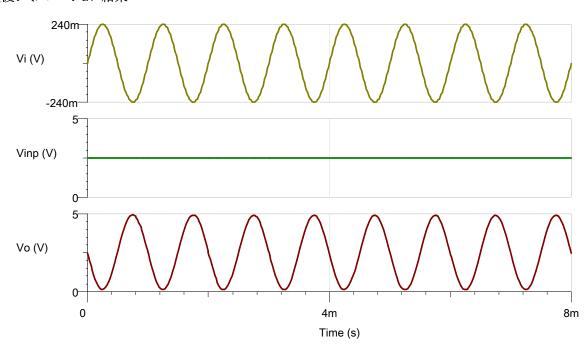
www.tij.co.jp

設計シミュレーション

ACシミュレーション結果



過渡シミュレーション結果





設計の参照資料

TIの総合的な回路ライブラリについては、「アナログ・エンジニア向け回路クックブック」を参照してください。

回路 SPICE シミュレーション・ファイル SBOC504 を参照してください。

TIPD185 (www.tij.co.jp/tool/jp/tipd185) を参照してください。

設計に使用されるオペアンプ

LMV981				
V _{cc}	1.8V∼5V			
V _{inCM}	レール・ツー・レール			
V _{out}	レール・ツー・レール			
V _{os}	1mV			
I _q	116μΑ			
I _b	14nA			
UGBW	1.5MHz			
SR	0.42V/μs			
チャネル数	1, 2			
www.ti.com/product/lmv981-n				

設計の代替オペアンプ

LMV771				
V _{cc}	2.7V∼5V			
V_{inCM}	V _{ee} ∼(V _{cc} -0.9V)			
V_{out}	レール・ツー・レール			
V _{os}	0.25mV			
I _q	600µA			
I _b	-0.23pA			
UGBW	3.5MHz			
SR	1.5V/µs			
チャネル数	1, 2			
www.ti.com/product/lmv771				

改訂履歴

改訂内容	日付	変更
Α	2019年1月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社 Copyright © 2021, Texas Instruments Incorporated