

# 4.5V~52V入力、電流モード・ブースト・コントローラ

## 特長

- ブースト、フライバック、SEPIC、LED駆動アプリケーション用
- 広い入力動作電圧範囲：4.5V~52V
- 可変発振周波数
- 固定周波数電流モード制御
- 内部スロープ補償
- 内蔵ローサイド・ドライバ
- プログラミング可能な閉ループ・ソフトスタート
- 過電流保護
- 外部同期機能
- リファレンス：700mV (TPS40210)、260mV (TPS40211)
- 低電流ディスエーブル機能

## アプリケーション

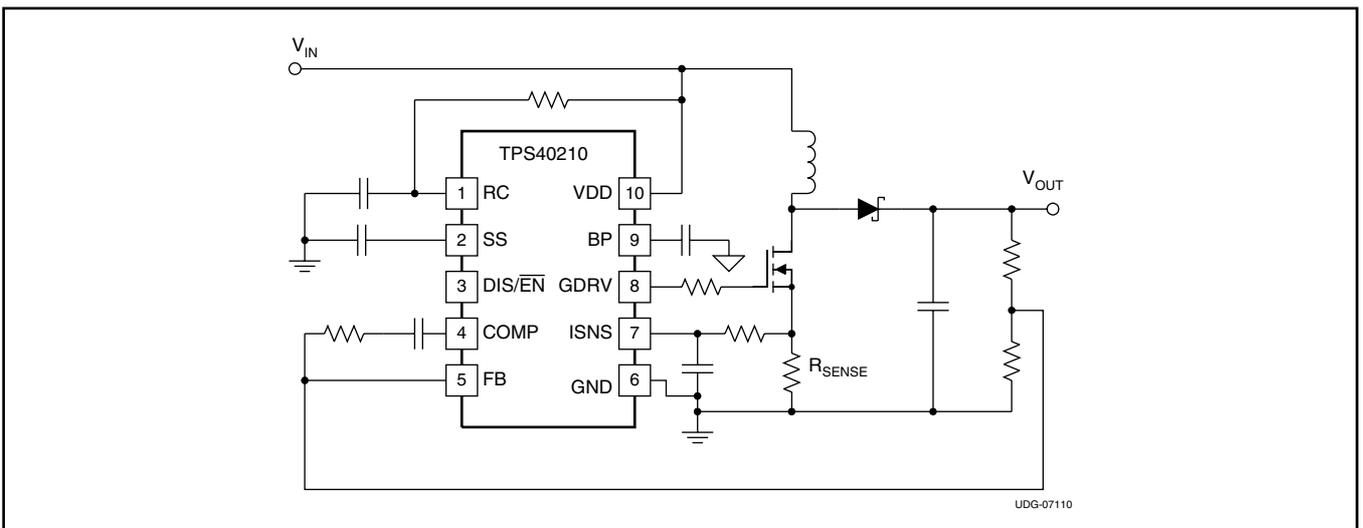
- LED照明
- 産業用制御システム
- バッテリ駆動システム

## 目次

デバイス定格	2
電気的特性	3
代表的特性	5
端子情報	10
アプリケーション情報	12
参考資料	25
設計例	26

## 概要

TPS40210およびTPS40211は、入力電圧範囲の広い(4.5V~52V)、非同期ブースト・コントローラです。ブースト、フライバック、SEPIC、および各種のLEDドライバアプリケーションなど、ソース接地NチャンネルFETを必要とするトポロジに適しています。プログラミング可能なソフトスタート、自動リトライ付き過電流保護、プログラミング可能な発振周波数などの機能を備えています。電流モード制御により、過渡応答が向上し、ループ補償が単純化されます。TPS40210とTPS40211の主な違いは、誤差増幅器でFBピンのレギュレーションに使用するリファレンス電圧の値です。



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



## 静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

### 製品情報

T <sub>J</sub>	パッケージ	PACKAGE LEAD	TAPE AND REEL QUANTITY	PART NUMBER
-40°C ~ 125°C	10-Pin MSOP PowerPAD	DGQ	2500	TPS40210DGQR
			80	TPS40210DGQ
	10-Pin SON	DRC	3000	TPS40210DRCCR
			250	TPS40210DRCT
-40°C ~ 125°C	10-Pin MSOP PowerPAD	DGQ	2500	TPS40211DGQR
			80	TPS40211DGQ
	10-Pin SON	DRC	3000	TPS40211DRCCR
			250	TPS40211DRCT

### デバイス定格

#### 絶対最大定格

動作温度範囲内(特に記述のない限り)<sup>(1)</sup>

		TPS40210 TPS40211	単位
Input voltage range	VDD	-0.3 ~ 52	V
	RC, SS, FB, DIS/EN	-0.3 ~ 10	
	ISNS	-0.3 ~ 8	
Output voltage range	COMP, BP, GDRV	-0.3 ~ 9	
T <sub>J</sub>	Operating junction temperature range	-40 ~ 150	°C
T <sub>stg</sub>	Storage temperature	-55 ~ 150	

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

#### 推奨動作条件

		MIN	NOM	MAX	単位
V <sub>VDD</sub>	Input voltage	4.5		52	V
T <sub>J</sub>	Operating Junction temperature	-40		125	°C

#### パッケージ定格消費電力

パッケージ	AIRFLOW (LFM)	R <sub>θJA</sub> High-K Board <sup>(1)</sup> (C/W)	Power Rating (W) T <sub>A</sub> = 25°C	Power Rating (W) T <sub>A</sub> = 85°C
10-Pin MSOP PowerPAD (DGQ)	0 (Natural Convection)	57.7	1.73	0.693
10-Pin SON (DRC)	0 (Natural Convection)	47.9	2.08	0.835

(1) 定格は、JEDEC高熱伝導率(High K)基板に基づいています。測定方法の詳細については、TIテクニカル・ブリーフSZZA017を参照してください。

#### 静電放電(ESD)保護

	MIN	TYP	MAX	単位
Human Body Model (HBM)		1500		V
Charged Device Model (CDM)		1500		

## 電気的特性

$T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、 $V_{VDD} = 12V_{dc}$ 、すべてのパラメータは消費電力ゼロ時(特に記述のない限り)

パラメータ		測定条件	MIN	TYP	MAX	単位	
<b>VOLTAGE REFERENCE</b>							
$V_{FB}$	Feedback voltage range	TPS40210	COMP = FB, $4.5 \leq V_{VDD} \leq 52V$ , $T_J = 25^{\circ}\text{C}$		693	700	707
		TPS40211	COMP = FB, $4.5 \leq V_{VDD} \leq 52V$ , $T_J = 25^{\circ}\text{C}$		254	260	266
		TPS40210	COMP = FB, $4.5 \leq V_{VDD} \leq 52V$ , $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$		686	700	714
		TPS40211	COMP = FB, $4.5 \leq V_{VDD} \leq 52V$ , $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$		250	260	270
<b>INPUT SUPPLY</b>							
$V_{VDD}$	Input voltage range		4.5		52	V	
$I_{VDD}$	Operating current	$4.5 \leq V_{VDD} \leq 52V$ , no switching, $V_{DIS} < 0.8$		1.5	2.5	mA	
		$2.5 \leq V_{DIS} \leq 7V$		10	20	$\mu\text{A}$	
		$V_{VDD} < V_{UVLO(on)}$ , $V_{DIS} < 0.8$				530	$\mu\text{A}$
<b>UNDERVOLTAGE LOCKOUT</b>							
$V_{UVLO(on)}$	Turn on threshold		4.00	4.25	4.50	V	
$V_{UVLO(hyst)}$	UVLO hysteresis		140	195	240	mV	
<b>OSCILLATOR</b>							
$f_{OSC}$	Oscillator frequency range <sup>(1)</sup>		35		1000	kHz	
	Oscillator frequency	$R_{RC} = 182k\Omega$ , $C_{RC} = 330pF$	260	300	340		
	Frequency line regulation	$4.5 \leq V_{DD} \leq 52V$	-20%		7%		
$V_{SLP}$	Slope compensation ramp		520	620	720	mV	
<b>PWM</b>							
$t_{ON(min)}$	Minimum pulse width	$V_{VDD} = 12V^{(1)}$		275	400	ns	
		$V_{VDD} = 30V$		90	200		
$t_{OFF(min)}$	Minimum off time			170	200		
$V_{VLY}$	Valley voltage			1.2		V	
<b>SOFT-START</b>							
$V_{SS(ofst)}$	Offset voltage from SS pin to error amplifier input			700		mV	
$R_{SS(chg)}$	Soft-start charge resistance		320	430	600	k $\Omega$	
$R_{SS(dchg)}$	Soft-start discharge resistance		840	1200	1600		
<b>ERROR AMPLIFIER</b>							
GBWP	Unity gain bandwidth product <sup>(1)</sup>		1.5	3.0		MHz	
$A_{OL}$	Open loop gain <sup>(1)</sup>		60	80		dB	
$I_{B(FB)}$	Input bias current (current out of FB pin)			100	300	nA	
$I_{COMP(src)}$	Output source current	$V_{FB} = 0.6V$ , $V_{COMP} = 1V$	100	250		$\mu\text{A}$	
$I_{COMP(snk)}$	Output sink current	$V_{FB} = 1.2V$ , $V_{COMP} = 1V$	1.2	2.5		mA	
<b>OVERCURRENT PROTECTION</b>							
$V_{ISNS(oc)}$	Overcurrent detection threshold (at ISNS pin)	$4.5 \leq V_{DD} < 52V$ , $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$	120	150	180	mV	
$D_{OC}$	Overcurrent duty cycle <sup>(1)</sup>				2%		
$V_{SS(rst)}$	Overcurrent reset threshold voltage (at SS pin)		100	150	350	mV	
$T_{BLNK}$	Leading edge blanking <sup>(1)</sup>			75		ns	

(1) 設計で確認されています。実製品のテストは行っていません。

## 電気的特性

$T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、 $V_{\text{VDD}} = 12V_{\text{dc}}$ 、すべてのパラメータは消費電力ゼロ時(特に記述のない限り)

パラメータ	測定条件	MIN	TYP	MAX	単位
<b>CURRENT SENSE AMPLIFIER</b>					
$A_{\text{CS}}$ Current sense amplifier gain		4.2	5.6	7.2	V/V
$I_{\text{B(SNS)}}$ Input bias current			1	3	$\mu\text{A}$
<b>DRIVER</b>					
$I_{\text{GDRV(src)}}$ Gate driver source current	$V_{\text{GDRV}} = 4\text{V}$ , $T_J = 25^{\circ}\text{C}$	375	400		mA
$I_{\text{GDRV(snk)}}$ Gate driver sink current	$V_{\text{GDRV}} = 4\text{V}$ , $T_J = 25^{\circ}\text{C}$	330	400		
<b>LINEAR REGULATOR</b>					
$V_{\text{BP}}$ Bypass voltage output	$0\text{mA} < I_{\text{BP}} < 15\text{mA}$	7	8	9	V
<b>DISABLE/ENABLE</b>					
$V_{\text{DIS(en)}}$ Turn on voltage		0.7		1.3	V
$V_{\text{DIS(hys)}}$ Hysteresis voltage		25	130	220	mV
$R_{\text{DIS}}$ DIS pin pulldown resistance		0.7	1.1	1.5	$\text{M}\Omega$

# 代表的特性

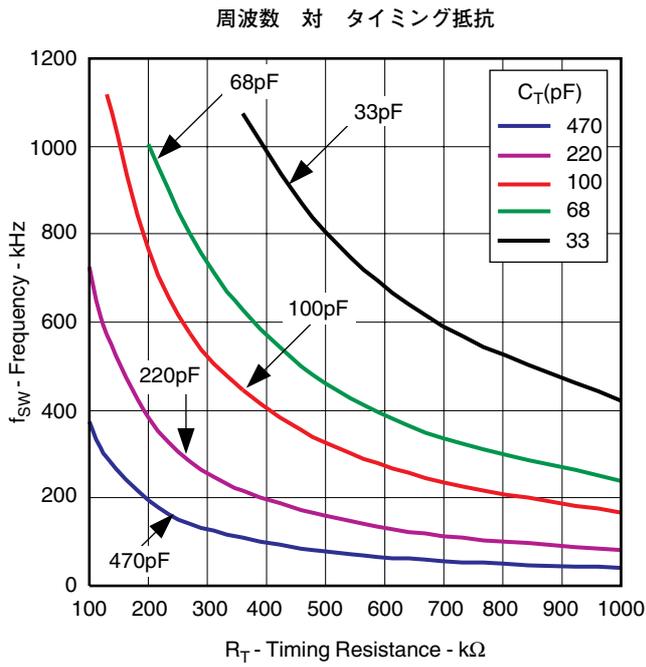


図1

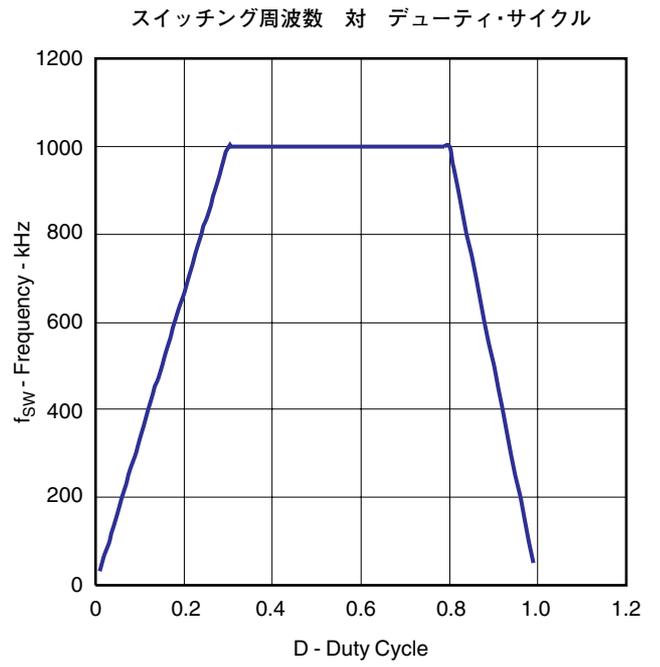


図2

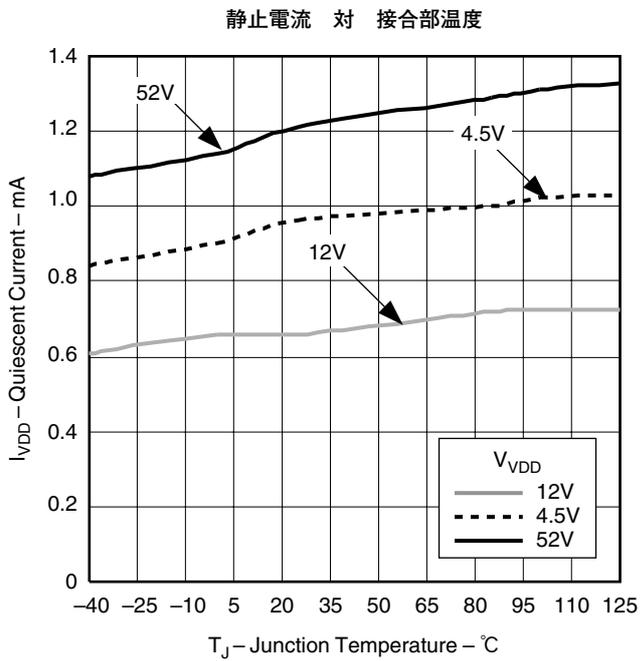


図3

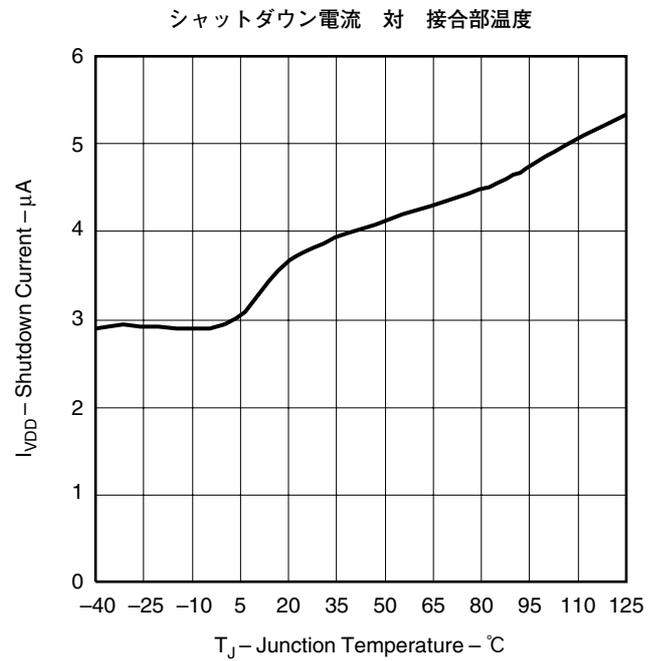


図4

# 代表的特性

リファレンス電圧の変化 対 接合部温度

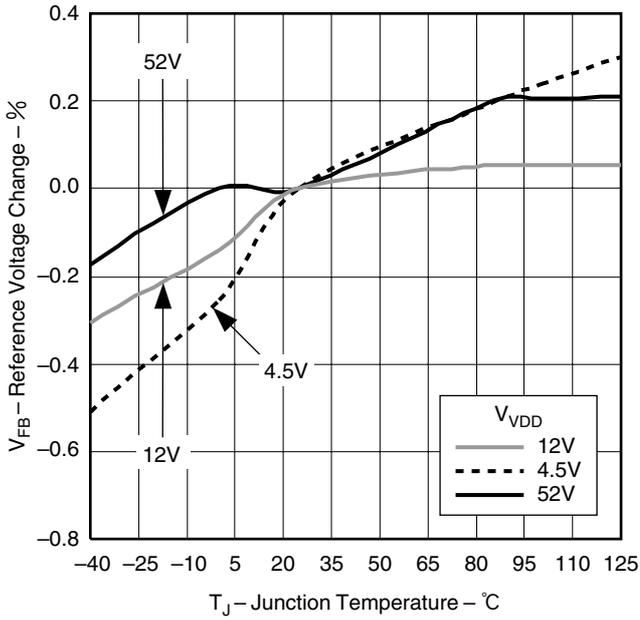


図5

リファレンス電圧の変化 対 入力電圧

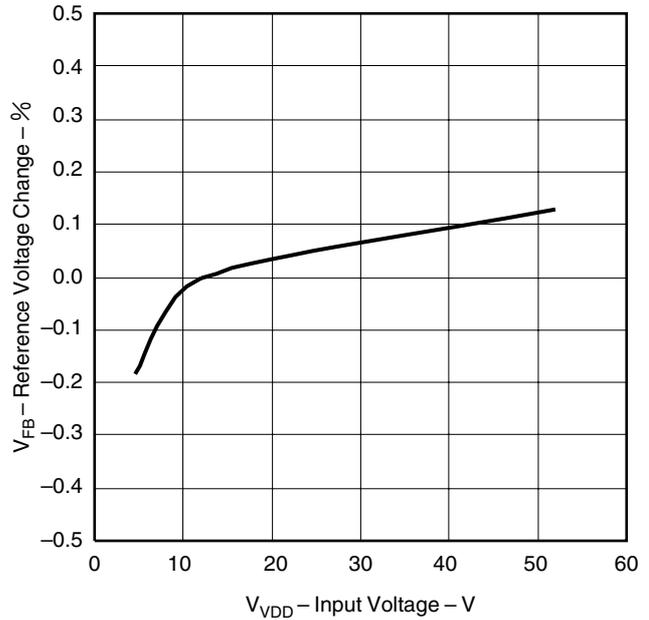


図6

低電圧ロックアウト・スレッシュヨルド 対 接合部温度

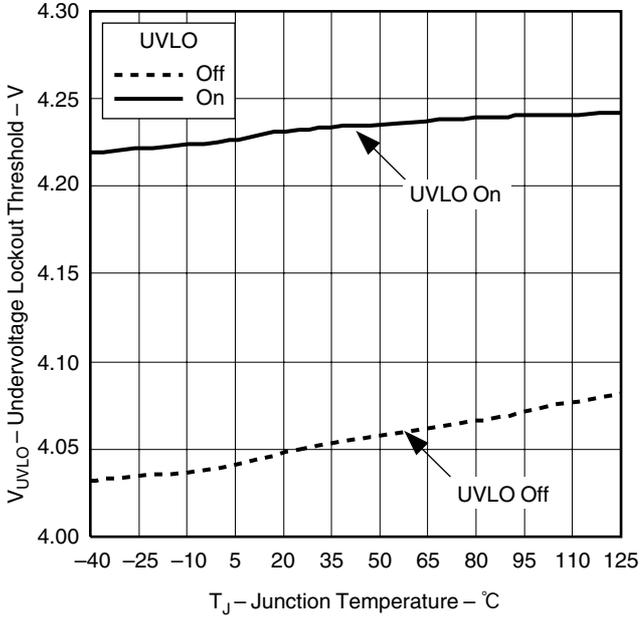


図7

過電流スレッシュヨルド 対 接合部温度

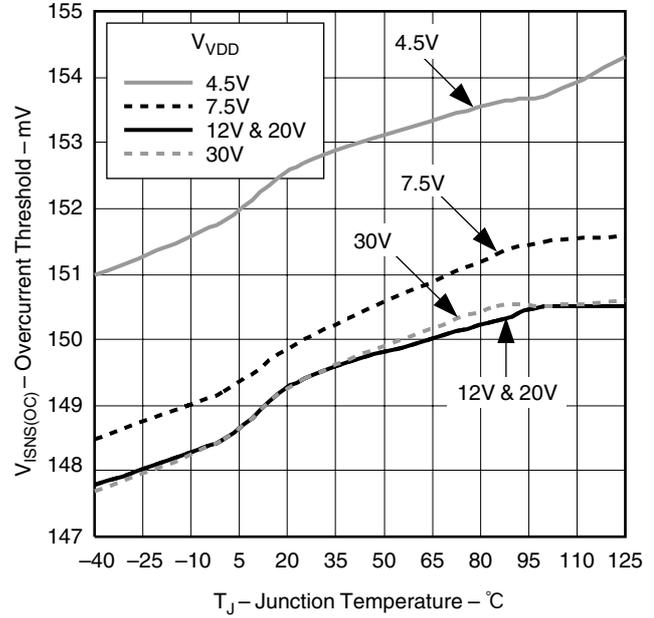


図8

# 代表的特性

過電流スレッシュホールド 対 入力電圧

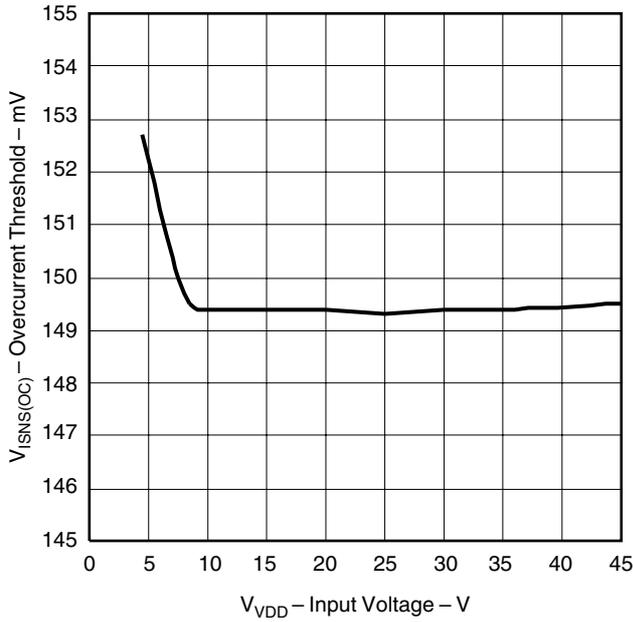


図9

スイッチング周波数の変化 対 接合部温度

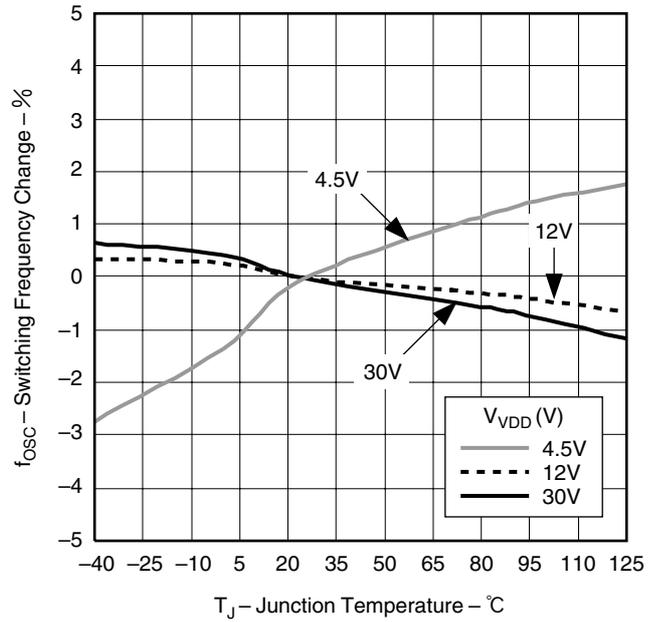


図10

発振器振幅 対 接合部温度

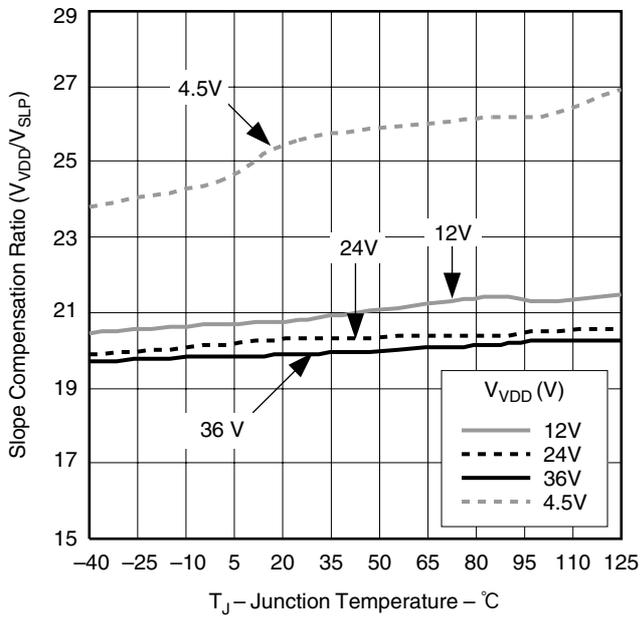


図11

ソフトスタート充電/放電抵抗 対 接合部温度

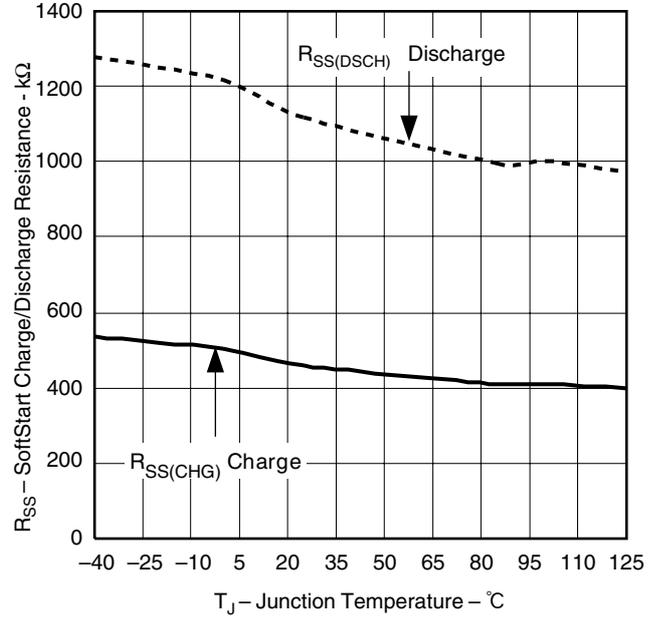


図12

# 代表的特性

FBバイアス電流 対 接合部温度

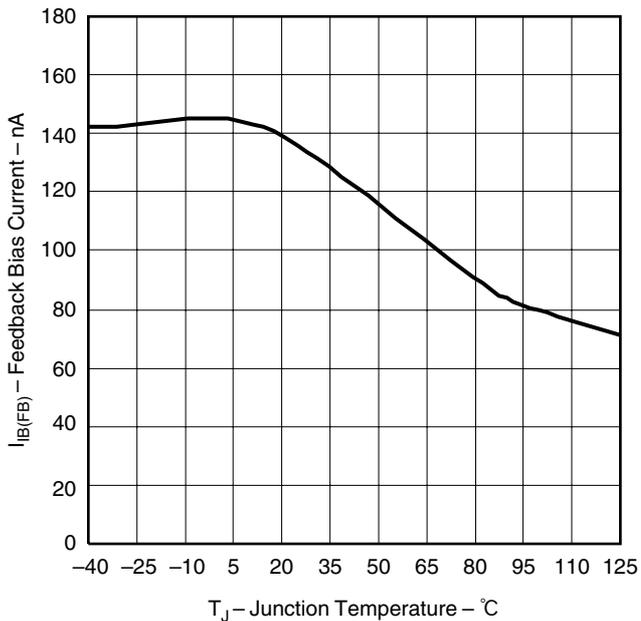


図13

補償ソース電流 対 接合部温度

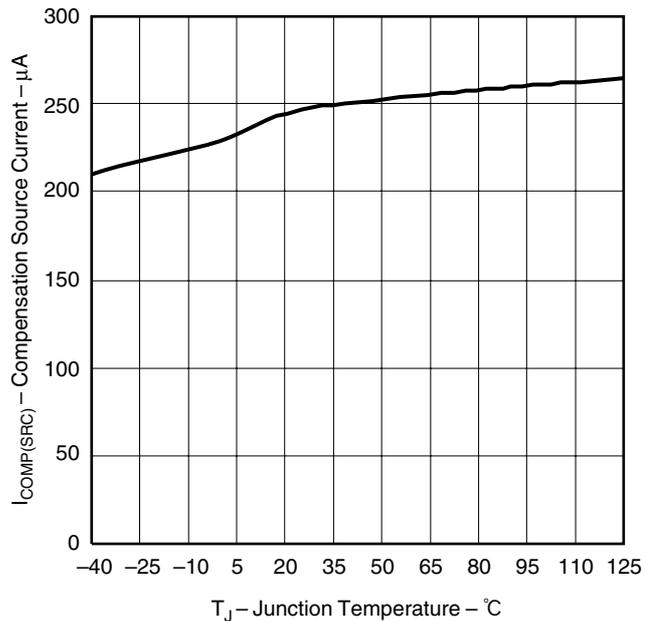


図14

補償シンク電流 対 接合部温度

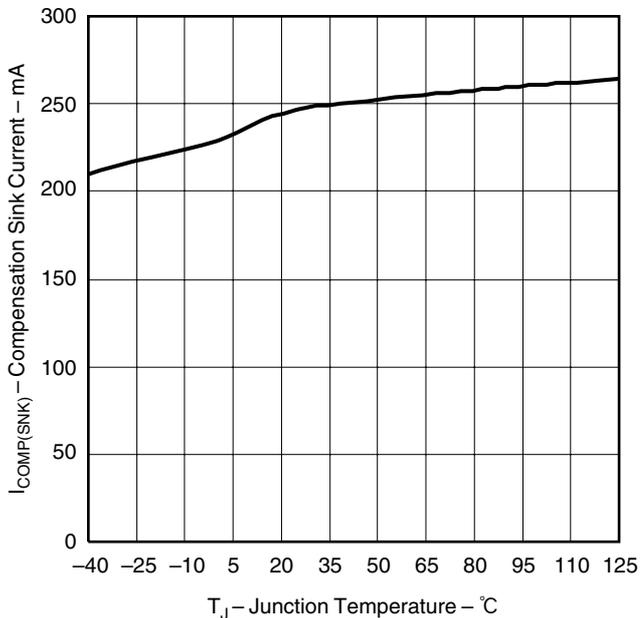


図15

バレー電圧の変化 対 接合部温度

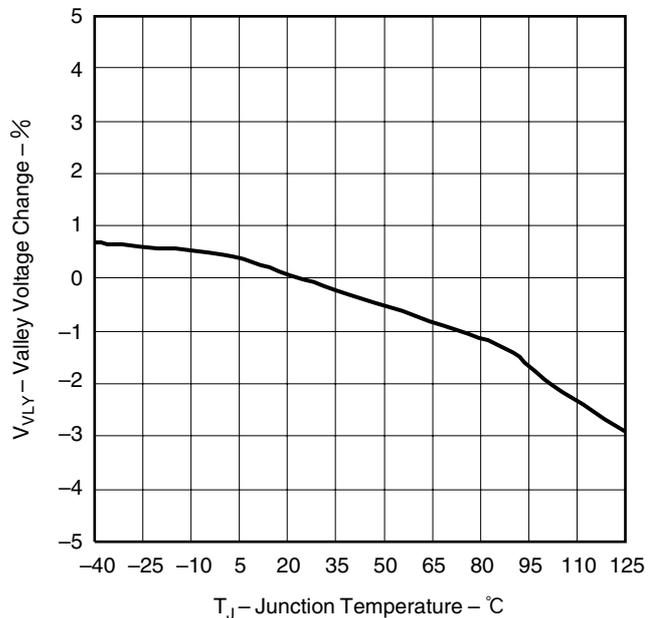


図16

# 代表的特性

レギュレータ電圧 対 接合部温度

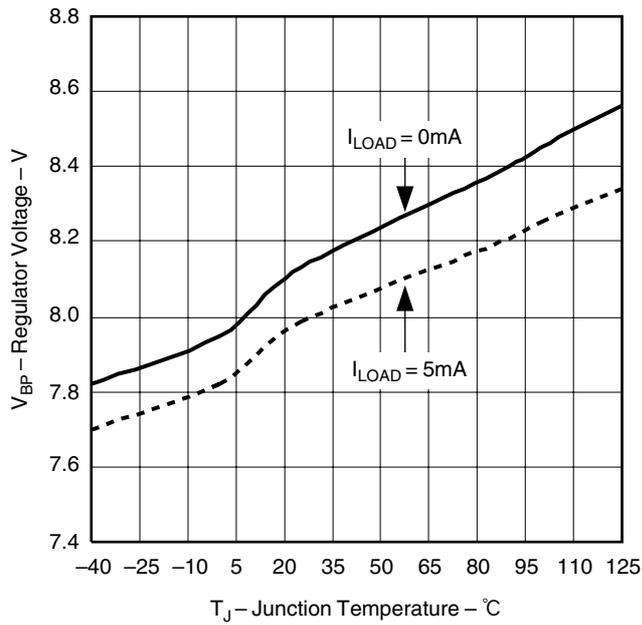


図17

DIS/ENターナオン・スレッシュヨルド 対 接合部温度

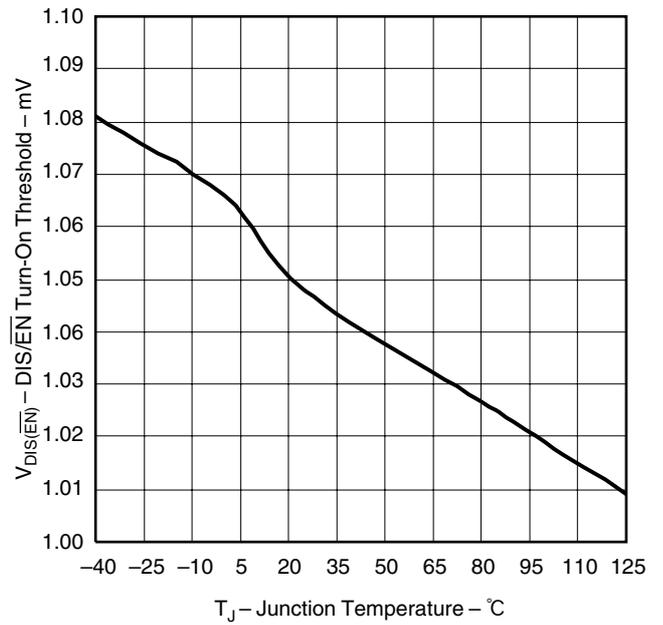


図18

電流センス・アンプ・ゲイン 対 接合部温度

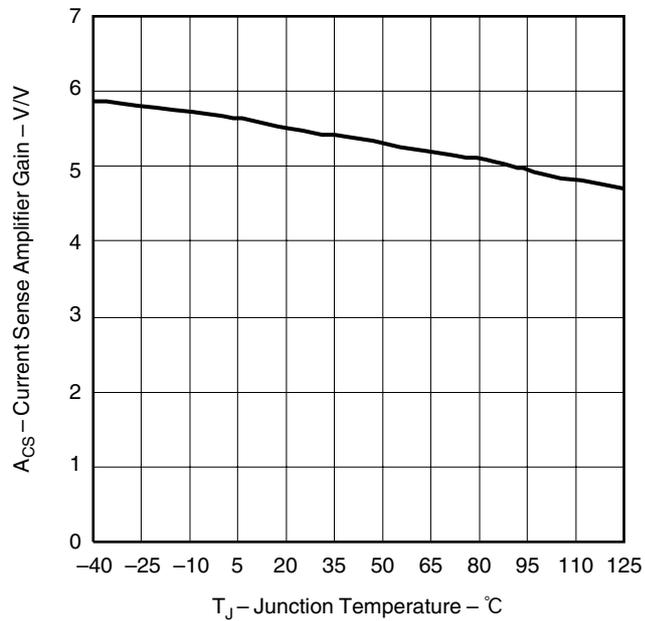
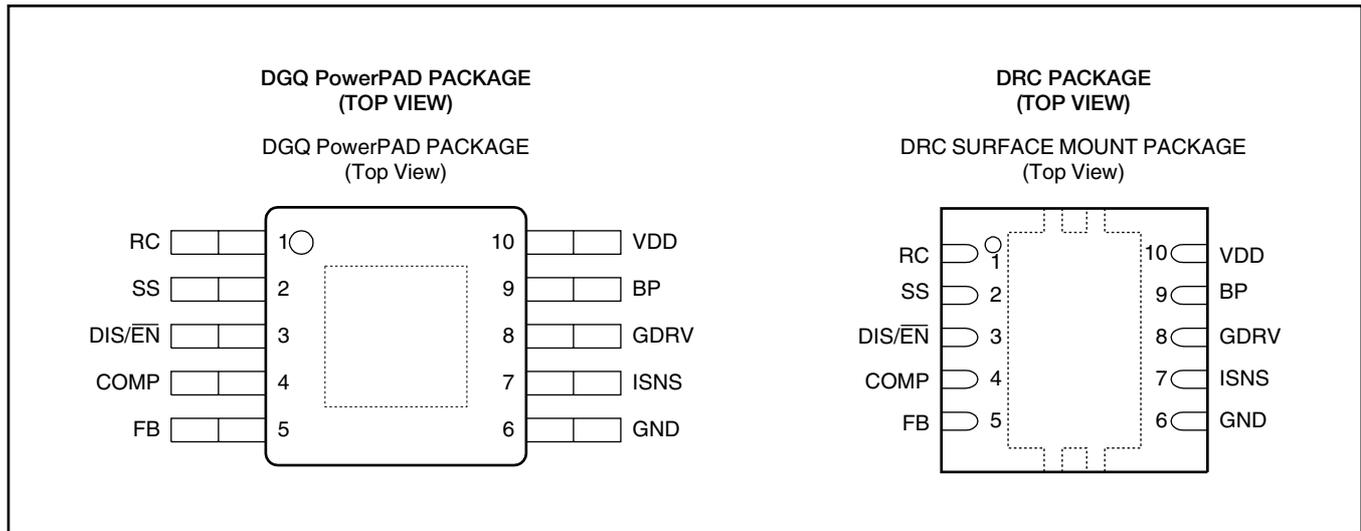


図19

# 製品情報

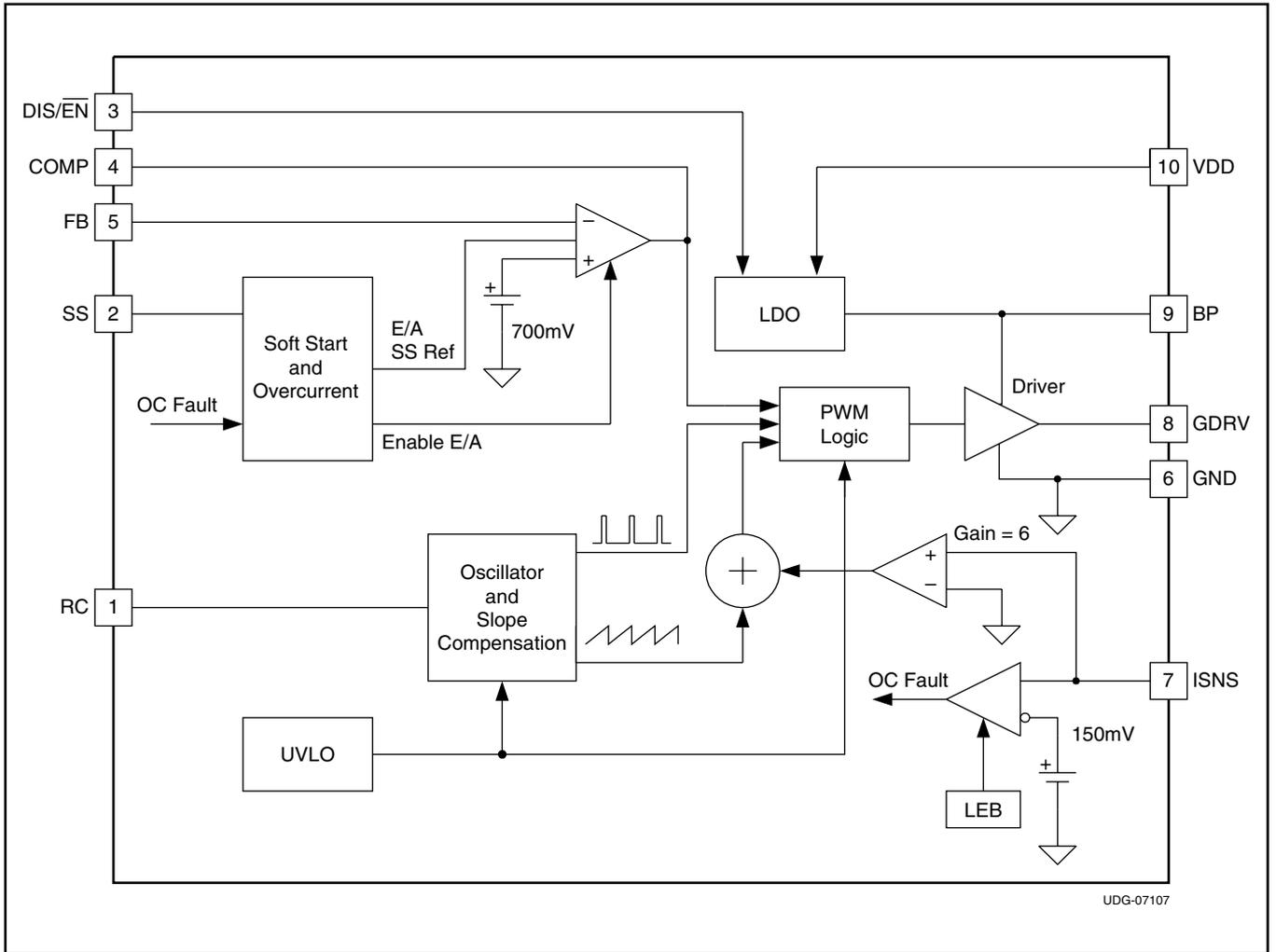
## ピン配置



## 端子機能

TERMINAL		I/O	説明
NAME	NO.		
COMP	4	O	誤差増幅器出力。COMPピンとFBピンの間に制御ループ補償ネットワークを接続します。
DIS/EN	3	I	ディスエーブル・ピン。このピンを“High”にすると、デバイスがシャットダウン・モードに入ります。シャットダウン・モードでは、静止電流が非常に低くなります。シャットダウン・モード中は、すべてのブロックの機能がディスエーブルになり、BPレギュレータがシャットダウンされます。このピンは、GNDへの1MΩプルダウン抵抗を内蔵しています。このピンを未接続にすると、デバイスがイネーブルになります。
FB	5	I	誤差増幅器の反転入力端子。出力とこのピンの間に電圧デバイダを接続して、出力電圧を設定します。このピンとCOMPの間に補償ネットワークを接続します。
GDRV	8	O	パワーNチャネルMOSFETのゲートをこのピンに接続します。
GND	6	-	デバイスのグラウンド。
ISNS	7	I	電流センス・ピン。このピンとGNDとの間に、外付けの電流センス抵抗を接続します。このピンの電圧を使用して、制御ループ内の電流帰還を提供するとともに、過電流状態を検出します。ISNSピンの電圧が過電流スレッシュホールド電圧150mV(標準)を超えると、過電流状態が宣言されます。
RC	1	I	スイッチング周波数の設定用ピン。RCピンとIC電源のVDDとの間に抵抗を接続し、RCとGNDの間にコンデンサを接続します。
SS	2	I	ソフトスタート時間のプログラミング用ピン。SSピンとGNDの間にコンデンサを接続して、コンバータのソフトスタート時間をプログラムします。このピンは、電源が過電流状態になったときのタイムアウト用タイマとしても機能します。
BP	9	O	レギュレータ出力ピン。このピンとGNDの間に1.0μFのバイパス・コンデンサを接続します。
VDD	10	I	システム入力電圧。このピンとGNDの間にローカル・バイパス・コンデンサを接続します。必要なスロープ補償の大きさに応じて、このピンはコンバータの出力にも接続できます。詳細については、「アプリケーション情報」を参照してください。

機能ブロック図



# アプリケーション情報

## 最小オン時間およびオフ時間に関する考慮事項

TPS40210の最小オフ時間は約200ns、最小オン時間は300nsです。この2つの制約により、特定の入力/出力変換比に対して使用可能な動作周波数が制限されます。特定のデューティ・サイクルに対して使用できる最大周波数については、図2を参照してください。

コンバータが動作するデューティ・サイクルは、コンバータの動作モードによって異なります。コンバータが不連続導通モードで動作している場合は、連続導通モードの場合に比べて、負荷の変化によるデューティ・サイクルの変動がずっと大きくなります。

連続導通モードでは、デューティ・サイクルは主に入力電圧と出力電圧によって決まります。

$$\frac{V_{OUT} + V_D}{V_{IN}} = \frac{1}{1 - D} \quad (1)$$

$$D = \left[ 1 - \left( \frac{V_{IN}}{V_{OUT} + V_D} \right) \right] \quad (2)$$

不連続モードでは、デューティ・サイクルは、負荷、入力/出力電圧、インダクタンス、およびスイッチング周波数の関数になります。

$$D = \frac{2 \times (V_{OUT} + V_D) \times I_{OUT} \times L \times f_{SW}}{(V_{IN})^2} \quad (3)$$

$$R_T = \frac{1}{5.8 \times 10^{-8} \times f_{SW} \times C_T + 8 \times 10^{-10} \times f_{SW}^2 + 1.4 \times 10^{-7} \times f_{SW} - 1.5 \times 10^{-4} + 1.7 \times 10^{-6} \times C_T - 4 \times 10^{-9} \times C_T^2} \quad (5)$$

フリーホイール・ダイオードまたはキャッチ・ダイオードを使用しているすべてのコンバータには、不連続導通から連続導通に遷移する負荷電流レベルがあります。これは、インダクタ電流がゼロに低下するレベルです。これより高い負荷電流では、インダクタ電流がゼロに低下せず、正方向に流れ続けます。また、波形が三角形ではなく台形になります。この不連続導通と連続導通の間の負荷境界は、以下のコンバータ・パラメータに対して求めることができます。

$$I_{OUT(crit)} = \frac{(V_{OUT} + V_D - V_{IN}) \times (V_{IN})^2}{2 \times (V_{OUT} + V_D)^2 \times f_{SW} \times L} \quad (4)$$

式(4)の結果よりも高い負荷ではデューティ・サイクルが式(2)で与えられ、式(4)の結果よりも低い負荷ではデューティ・サイクルが式(3)で与えられます。式(1)～式(4)の各変数は次のように定義されています。

- $V_{OUT}$ は、コンバータの出力電圧 (V) です。
- $V_D$ は、整流器またはキャッチ・ダイオードでの順方向導通電圧降下 (V) です。
- $V_{IN}$ は、コンバータの入力電圧 (V) です。
- $I_{OUT}$ は、コンバータの出力電流 (A) です。
- $L$ は、インダクタ値 (H) です。
- $f_{SW}$ は、スイッチング周波数 (Hz) です。

## 発振周波数の設定

発振周波数は、TPS40210のRCピンに接続された抵抗とコンデンサによって決定されます。コンデンサは、抵抗を流れる電流によって約 $V_{DD}/20$ のレベルまで充電された後、TPS40210内部のトランジスタによって放電されます。特定の発振周波数に対して必要な抵抗は、図1または式(5)から求められます。

ここで

- $R_T$ は、タイミング抵抗 (k $\Omega$ ) です。
- $f_{SW}$ は、スイッチング周波数 (kHz) です。
- $C_T$ は、タイミング容量 (pF) です。

ほとんどのアプリケーションでは、68pF～120pFのコンデンサで最適な結果が得られます。抵抗値は、100k $\Omega$ ～1M $\Omega$ の範囲に制限する必要があります。抵抗値が100k $\Omega$ を下回る場合は、コンデンサの容量を小さくし、目的の周波数に対して抵抗値を再計算します。コンデンサの容量が47pFを下回ると、式(5)の精度が低下するため、目的のスイッチング周波数を実現するには、実験によるタイミング部品値の微調整が必要になる場合があります。



## 電流センスおよび過電流保護

TPS40210およびTPS40211は、電流モード・コントローラであり、ソース端子パワーFETと直列の抵抗を使用して、電流モード制御および過電流保護のために電流をセンスします。ISNSピンの電圧が電流制限スレッシュホールド電圧 $V_{ISNS(oc)}$ （電気的特性の仕様表を参照）を超えると、デバイスは電流制限状態になります。このとき、コントローラは比較的高いインピーダンス

を通してSSコンデンサを放電した後、再起動を試みます。この状況が発生する出力電流の大きさは、コンバータのいくつかの変数によって決まります。

負荷電流の過電流スレッシュホールドは、 $R_{ISNS}$ を適切に選択することで設定します。コンバータが非連続モードで動作している場合、電流センス抵抗は式(6)で求められます。

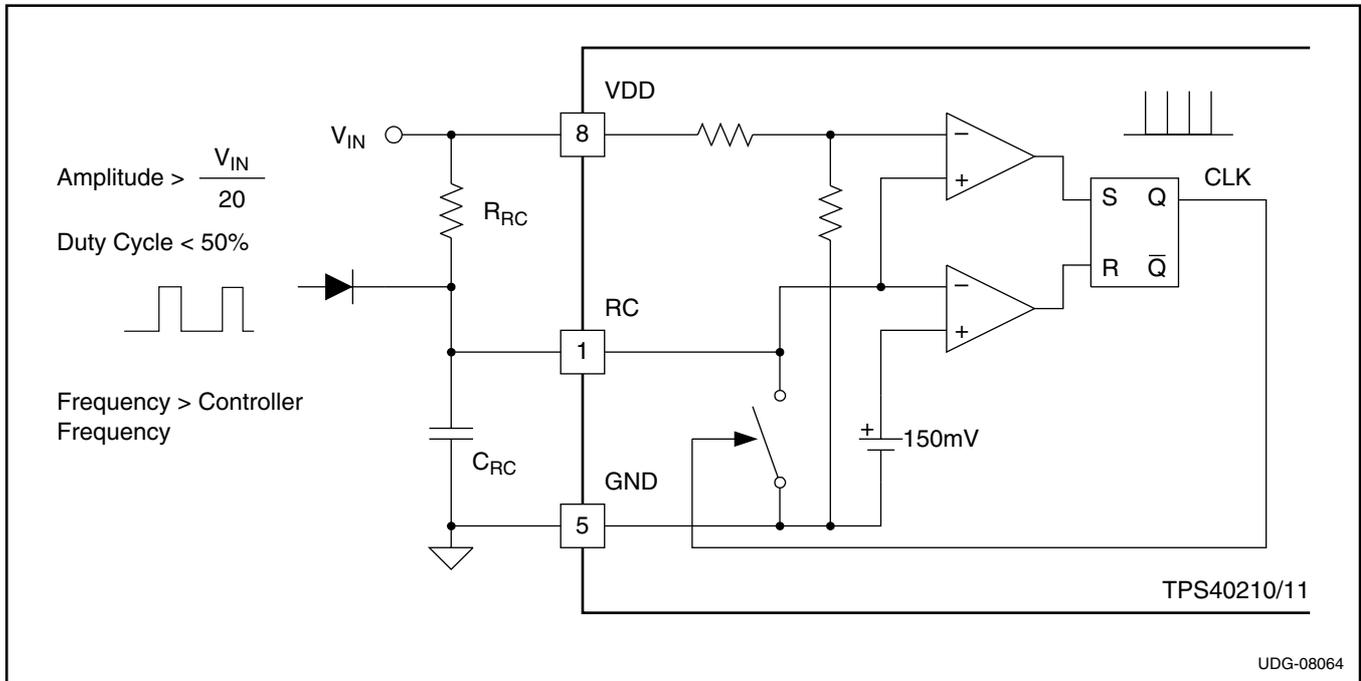


図21. ダイオード接続による同期

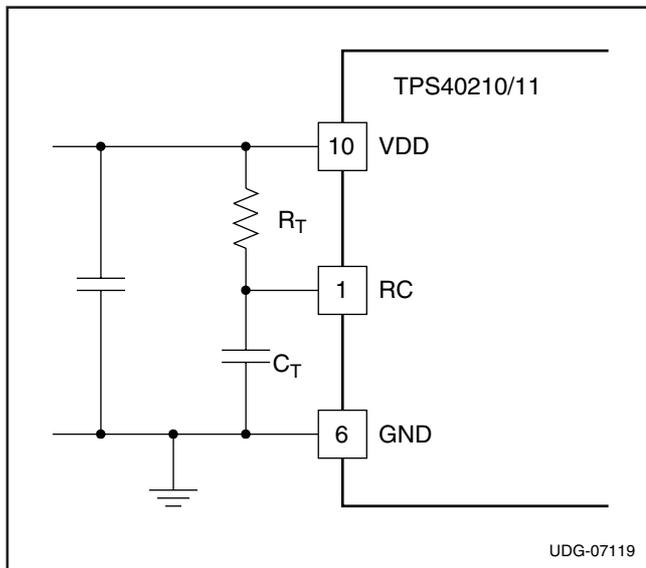


図22. 発振回路の部品

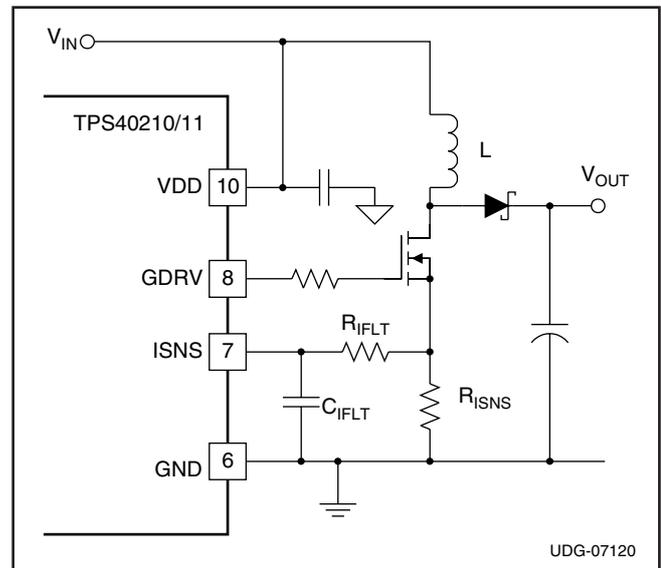


図23. 電流センス用部品

$$R_{ISNS} = \frac{f_{SW} \times L \times V_{ISNS(oc)}}{\sqrt{2} \times L \times f_{SW} \times I_{OUT(oc)} \times (V_{OUT} + V_D - V_{IN})} \quad (6)$$

コンバータが連続導通モードで動作している場合、 $R_{ISNS}$ は式(7)で求められます。

$$R_{ISNS} = \frac{V_{ISNS}}{\left(\frac{I_{OUT}}{1-D}\right) + \left(\frac{I_{RIPPLE}}{2}\right)} = \frac{V_{ISNS}}{\left(\frac{I_{OUT}}{(1-D)}\right) + \left(\frac{D \times V_{IN}}{2 \times f_{SW} \times L}\right)} \quad (7)$$

ここで

- $R_{ISNS}$ は、電流センス抵抗の値( $\Omega$ )です。
- $V_{ISNS(oc)}$ は、ISNSピンの過電流スレッシュホールド電圧です(電気的特性の仕様より)。
- $D$ は、デューティ・サイクルです(式(2)より)。
- $f_{SW}$ は、スイッチング周波数(Hz)です。
- $V_{IN}$ は、電源段への入力電圧(V)です(本文を参照)。
- $L$ は、インダクタ値(H)です。
- $I_{OUT(oc)}$ は、目的の過電流トリップ点(A)です。
- $V_D$ は、図23のダイオードでの電圧降下です。

TPS40210/11には、固定低電圧ロックアウト(UVLO)機能があり、入力電圧が標準4.25Vになるまでコントローラが起動しないようになっています。入力電圧の上昇が遅い場合、レギュレーションに達した時点で、設計された公称入力電圧を下回っている可能性があります。その結果、電流制限負荷電流値が見かけ上減少する場合がありますため、 $R_{ISNS}$ の選択の際にはその点を考慮に入れる必要があります。 $R_{ISNS}$ の計算に使用する $V_{IN}$ の値は、コンバータがスタートアップを完了する値とする必要があります。スタートアップ時の合計コンバータ出力電流は、外部負荷電流と、出力コンデンサの充電に必要な電流との和です。必要な出力コンデンサ充電電流の計算については、このデータシートの「ソフトスタート」の節を参照してください。

標準的なブースト・コンバータのトポロジでは、コンバータの出力で短絡が発生した場合に入力から出力への電流を制限する方法はありません。そのような状況での保護が必要な場合は、ヒューズなど2次的な保護手段を用いるか、または前段の電源での電流制限を利用する必要があります。

## 電流センスおよび低調波の不安定性

ピーク電流モード制御の特性により、電流制御ループが不安定になる場合があります。その場合、パルス幅変調回路から長いパルスと短いパルスが交互に生成されます。電圧ループはレギュレーションを維持して発振はしませんが、出力リップル電圧が増加します。この状況は、コンバータが連続導通モードで動作していて、デューティ・サイクルが50%以上の場合にのみ発生します。この状況の原因については、Texas Instruments文献番号SLUA101に記載されています(www.ti.comでダウンロード

できます)。この問題への対処方法は、パルス幅変調回路への信号に対して、発振回路から補償ランプを適用することです。TPS40210/11では、固定された大きさのランプが発振回路からパルス幅変調回路に印加されます。ランプの傾きは、式(8)で与えられます。

$$s_e = f_{SW} \times \left(\frac{V_{VDD}}{20}\right) \quad (8)$$

コンバータが低調波の不安定状態に陥らないようにするため、補償ランプ信号の傾きは、電流ランプ信号の下降の傾きの1/2以上とする必要があります。TPS40210/11では補償ランプが固定されているため、電流センス抵抗の選択に制限が加えられます。

パルス幅変調回路での電流センス波形の下降の傾きは、式(9)で記述されます。

$$m_2 = \frac{A_{CS} \times R_{ISNS} \times (V_{OUT} + V_D - V_{IN})}{L} \quad (9)$$

補償ランプの傾きはこの1/2以上とする必要があります、パルス幅変調回路から見た電流センス波形の下降の傾きと等しいことが望ましいため、連続モードで50%以上のデューティ・サイクルで動作する場合には、電流センス抵抗の最大値が制限されず。設計上の目的により、電流センス抵抗の実際の値には、ある程度の余裕を持たせる必要があります。開始点として、実際に選択する抵抗は、式(10)で計算された値の80%以下とします。この式では、補償ランプの傾きが電流ランプの下降の傾きの1/2に等しくなる抵抗値を計算しています。この結果の80%以下の値が許容されます。

$$R_{ISNS(max)} = \frac{V_{VDD} \times L \times f_{SW}}{60 \times (V_{OUT} + V_D - V_{IN})} \quad (10)$$

ここで

- $s_e$ は、パルス幅変調回路に印加される電圧補償ランプの傾き(V/s)です。
- $f_{SW}$ は、スイッチング周波数(Hz)です。
- $V_{VDD}$ は、VDDピンの電圧(V)です。
- $m_2$ は、パルス幅変調回路から見た電流センス波形の下降の傾き(V/s)です。
- $R_{ISNS}$ は、電流センス抵抗の値( $\Omega$ )です。
- $V_{OUT}$ は、コンバータの出力電圧です。 $V_{IN}$ は、コンバータの電源段の入力電圧です。
- $V_D$ は、図23のダイオードでの電圧降下です。

図23のようにVDDピンを入力電圧に接続する代わりに、コンバータの出力電圧に接続することで、電圧補償ランプの傾きを大きくすることが可能です。これは、コンバータの設計上、目的の出力電流制限設定と比較して大きなリップル電流値が必要となる場合に有用です。

注：

コントローラの低電圧ロックアウト (UVLO) 回路がVDDピンを監視し、入力電圧からダイオードでの電圧降下を差し引いた電圧を起動前にセンスするため、VDDピンをコンバータの出力電圧に接続すると、コンバータの起動電圧が影響を受けます。結果として、ダイオードでの電圧降下値の分だけ起動電圧が増加します。

許容される $R_{ISNS}$ 値が使用できない場合は、次に高い値を使用し、 $C_{ISNS}$ と並列に別の抵抗を配置することで、抵抗からの信号を許容されるレベルまで分割することができます。

### 電流センス・フィルタリング

ほとんどの場合、ISNSピンに小さいフィルタを配置すると、コンバータの性能が向上します。図23では、 $R_{IFLT}$ および $C_{IFLT}$ でフィルタが構成されています。このフィルタの時定数は、コンバータの公称パルス幅の約10%です。パルス幅は式(11)で求めることができます。

$$t_{ON} = \frac{D}{f_{SW}} \quad (11)$$

これにより、時定数は次のようになります。

$$R_{IFLT} \times C_{IFLT} = 0.1 \times t_{ON} \quad (12)$$

最適な結果が得られる $R_{IFLT}$ の範囲は、約1k $\Omega$ ~5k $\Omega$ です。それより高い値も使用できますが、ISNSピン接続のインピーダンスが必要以上に増加し、レイアウトによってはノイズのピックアップにつながる場合があります。また、ノイズ耐性を高めるために、 $C_{ISNS}$ はISNSピンにできるだけ近づけて配置する必要があります。

### ソフトスタート

TPS40210/11のソフトスタート機能は、閉ループのソフトスタートです。つまり、出力電圧が、SSピンで生成されたランプに比例した直線ランプに追従します。このランプは、BPピンとSSピンの間に接続された内部抵抗と、SSピンとGNDの間に接続された外部コンデンサによって生成されます。SSピンの電圧 ( $V_{SS}$ ) は、ほぼ $V_{SS(ost)}$ の値 (約700mV) だけ低レベル・シフトされ、誤差増幅器の“+”入力の1つ (電圧の最も低い“+”入力が優位) に送信されます。このレベル・シフトされた電圧

( $V_{SSE}$ ) が  $t_1$  (図24を参照) の時点で上昇を開始すると、コントローラが想定する出力電圧も上昇します。 $V_{SSE}$ は0V付近から上昇を開始するため、コントローラは、0Vの開始点から出力電圧のレギュレーションを試みます。しかし、コンバータのアーキテクチャにより、それは不可能です。出力電圧は、入力電圧からダイオードでの電圧降下を差し引いた値 ( $V_{IN} - V_D$ ) から開始され、そこから上昇します。出力電圧が上昇を開始する点 ( $t_2$ ) は、 $V_{SSE}$ ランプが ( $V_{IN} - V_D$ ) よりも高い出力電圧を要求する点です。この電圧レベルを $V_{SSE(1)}$ とします。出力電圧が理論的なゼロから最終的なレギュレーション値まで上昇するのにかかる時間 ( $t_1$ から $t_3$ まで) は、SSピンに接続されたコンデンサ ( $C_{SS}$ ) が、GNDより $V_{SS(ost)}$ だけ高い電圧から開始して、700mVの範囲を上昇するのにかかる時間によって決まります。

図24で与えられたソフトスタート時間 ( $t_3 - t_1$ ) のために必要な容量は、式(13)で計算されます。

$$C_{SS} = \frac{t_{SS}}{R_{SS} \times \ln \left[ \frac{V_{BP} - V_{SS(ost)}}{V_{BP} - (V_{SS(ost)} + V_{FB})} \right]} \quad (13)$$

ここで

- $t_{SS}$ は、ソフトスタート時間です。
- $R_{SS(chg)}$ は、SS充電抵抗 ( $\Omega$ ) です (標準で500k $\Omega$ )。
- $C_{SS}$ は、SSピンの容量値 (F) です。
- $V_{BP}$ は、BPピンの電圧値 (V) です。
- $V_{SS(ost)}$ は、SSピンから誤差増幅器へのレベル・シフトの概算値です (約700mV)。
- $V_{FB}$ は、誤差増幅器のリファレンス電圧です (標準で700mV)。

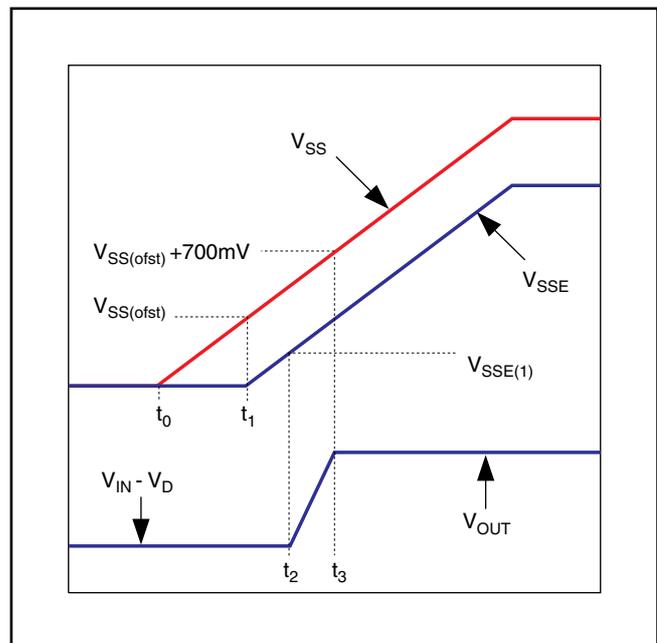


図24. SSピン電圧と出力電圧

$t_{SS}$ は、出力電圧が0Vから最終出力電圧まで上昇するのにかかる時間です。また、電気的特性の表に記載された $R_{SS(chg)}$ の許容差にも注意してください。これは、出力電圧上昇時間の変動の原因となるため、設計ではそれを見越した余裕を含める必要があります。

また、 $V_{BP}$ にも注意が必要です。この値は、入力条件に応じて変化します。例えば、ゆっくり上昇する入力によって動作しているコンバータでは、 $V_{BP}$ がかなり低い値に初期化され、スタートアップ・シーケンスの全体にわたって増加してゆきます。コントローラの入力電圧が8Vを超え、DISピンを使用してコンバータの停止と再起動を行う場合には、 $V_{BP}$ はスタートアップ・シーケンス全体にわたって約8Vとなります。BPの電圧が高いとスタートアップ時間は短くなり、BPの電圧が低いとスタートアップ時間は長くなります。

ソフトスタート時間( $t_{SS}$ )は、コンバータが過電流状態にならずに起動できるよう、十分に長く選択する必要があります。過電流状態はISNSピンのピーク電圧をセンスすることでトリガされるため、この電圧は過電流スレッシュホールド電圧 $V_{ISNS(oc)}$ よりも低く保つ必要があります。ISNSピンの電圧は、コンバータの負荷電流、出力電圧の上昇率と出力容量、および電流センス抵抗の関数です。コンバータでサポートする必要がある合計出力電流は、出力コンデンサに必要な充電電流と、スタートアップ中に供給する必要があるすべての外部負荷の合計です。

この電流は、式(6)または式(7)(コンバータの動作モードによる)で電流センス抵抗値の計算に使用されている $I_{OUT(oc)}$ の値よりも小さい必要があります。これらの式では、コントローラが最終出力電圧に達したときの実際の入力電圧が、計算で使われる入力電圧として重要です。入力電圧がゆっくり上昇し、スタートアップ時間の終了時点で公称入力電圧より低い場合には、出力電流制限が公称入力電圧での $I_{OUT(oc)}$ よりも低くなります。出力コンデンサの充電電流を低くする( $C_{OUT}$ を小さくするか $t_{SS}$ を長くする)か、または $I_{OUT(oc)}$ を大きくして、 $R_{ISNS}$ の新しい値を計算する必要があります。

$$I_{C(chg)} = \left( \frac{C_{OUT} \times V_{OUT}}{t_{SS}} \right) \quad (14)$$

$$t_{SS} > \left( \frac{C_{OUT} \times V_{OUT}}{(I_{OUT(oc)} - I_{EXT})} \right) \quad (15)$$

ここで

- $I_{C(chg)}$ は、出力コンデンサの充電電流(A)です。
- $C_{OUT}$ は、合計出力容量(F)です。
- $t_{SS}$ は、式(13)からのソフトスタート時間です。
- $I_{OUT(oc)}$ は、目的の過電流トリップ点(A)です。
- $I_{EXT}$ は、外部負荷電流(A)です。

過電流機能でも、SSピンのコンデンサ( $C_{SS}$ )も重要な役割を持っています。これは、再起動を試行する間隔のタイムとして使用されます。コントローラが過電流状態をセンスすると、SSピンは抵抗 $R_{SS(dchg)}$ を通してGNDに接続されます。スイッチングは停止し、SSピンが放電されてソフトスタート・リセット・スレッシュホールド $V_{SS(rst)}$ に達するまで、何も起こりません。この時点で、SSピンのコンデンサは充電抵抗 $R_{SS(chg)}$ を通して再度充電可能になり、コントローラはその時点から再起動します。再起動の試行間隔が最小になるのは、SSピンが $V_{SS(ofst)}$ (約700mV)から $V_{SS(rst)}$ (150mV)まで放電した後、再度 $V_{SS(ofst)}$ に戻ってスイッチングが再開される場合です。実際には、コントローラの出力に存在するよりも高い出力電圧が要求される点に $V_{SEE}$ ランプが上昇するまで、スイッチングは再開されないため、これは控えめな見積もりです。この状況は、 $V_{SS(ofst)}$ よりも高いSSピン電圧で発生し、スイッチの停止中にコンバータの出力に保持される電圧に依存します。最速の再起動時間は、式(16)、式(17)、および式(18)を使用して計算できます。

$$t_{DCHG} = R_{SS(dchg)} \times C_{SS} \times \ln \left( \frac{V_{SS(ofst)}}{V_{SS(rst)}} \right) \quad (16)$$

$$t_{CHG} = R_{SS(chg)} \times C_{SS} \times \ln \left( \frac{(V_{BP} - V_{SS(rst)})}{(V_{BP} - V_{SS(ofst)})} \right) \quad (17)$$

$$t_{RSTRT(min)} = t_{CHG} + t_{DCHG} \quad (18)$$

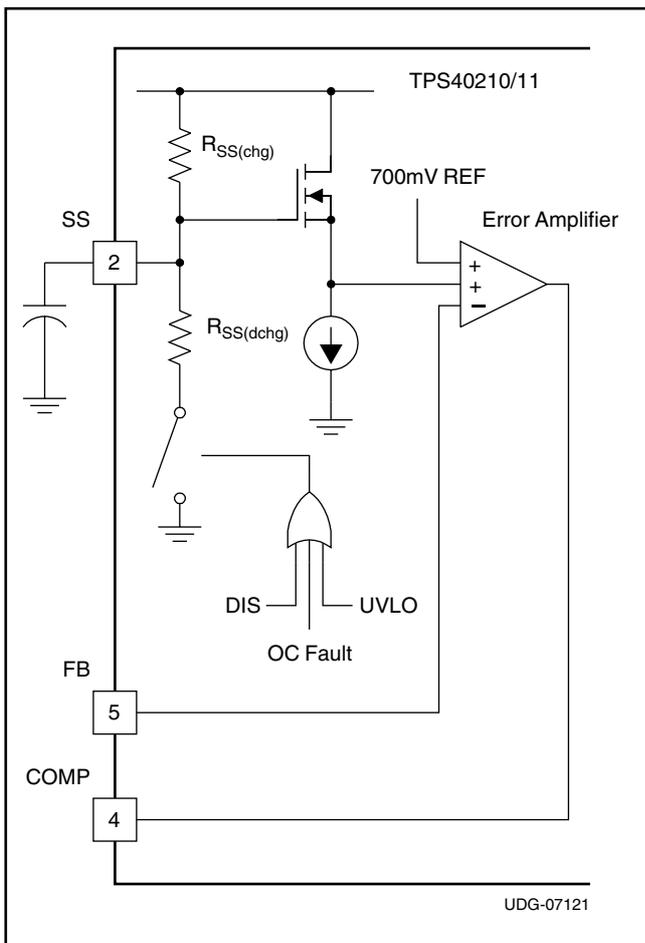


図25. SSピンの機能回路図

## BPレギュレータ

TPS40210/11には、ゲート・ドライバを含めたコントローラの内部回路に対して電力を供給する、オンボードのリニアレギュレータが搭載されています。このレギュレータは公称出力電圧が8Vであり、1 $\mu$ Fのコンデンサを使用してバイパスする必要があります。VDDピンの電圧が8V未満の場合は、BPピンの電圧も低くなり、外部FETへのゲート駆動電圧が公称8Vから減少します。コンバータに対してFETを選択する際には、この点を考慮する必要があります。

このレギュレータには外部負荷を接続することが可能ですが、このコントローラには過熱シャットダウン機能がないため、デバイスの熱定格を超えないように注意が必要です。熱定格を超えた場合、仕様外の動作が発生し、信頼性の低下につながる可能性があります。BPピンに外部負荷があるとコントローラの消費電力が増加します。最大5mAの負荷に対してドロップアウト電圧がテストされています。コントローラがディスエーブル状態の場合、BPピンのレギュレータもオフになるため、接続された負荷もパワーダウンされます。DIS/ $\overline{\text{EN}}$ ピンによってコントローラがディスエーブルになると、このレギュレータはオフになります。

コントローラの合計消費電力は、次のように計算できます。合計電力は、 $P_Q$ 、 $P_G$ 、および $P_E$ の和です。

$$P_Q = V_{\text{VDD}} \times I_{\text{VDD(en)}} \quad (19)$$

$$P_G = V_{\text{VDD}} \times Q_g \times f_{\text{sw}} \quad (20)$$

$$P_E = V_{\text{VDD}} \times I_{\text{EXT}} \quad (21)$$

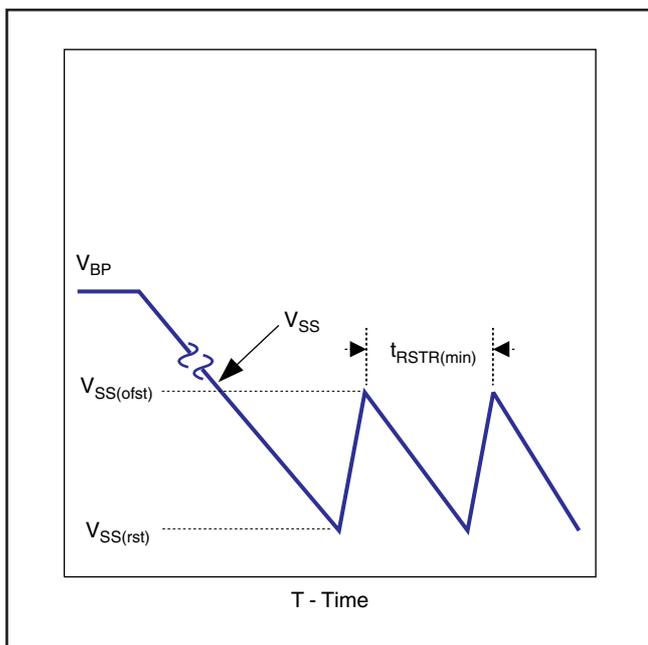


図26. 過電流状態中のソフトスタート

ここで

- $P_Q$ は、デバイスの静止電力 (W) です。
- $V_{\text{VDD}}$ は、VDDピンの電圧 (V) です。
- $I_{\text{VDD(en)}}$ は、コントローラがイネーブル状態で非スイッチング時の静止電流 (A) です。
- $P_G$ は、FETのゲート駆動によって消費される電力 (W) です。
- $Q_g$ は、BPピンの電圧でのFETの合計ゲート電荷 (C) です。
- $f_{\text{sw}}$ は、スイッチング周波数 (Hz) です。
- $P_E$ は、BPピンの外部負荷による消費電力 (W) です。
- $I_{\text{EXT}}$ は、外部負荷電流 (A) です。

## シャットダウン (DIS/ $\overline{\text{EN}}$ ピン)

DIS/ $\overline{\text{EN}}$ ピンは、コントローラに対するアクティブ・ハイのシャットダウン・コマンドとして機能します。このピンに1.2V以上を印加すると、コントローラが完全にシャットダウンされ、低消費電力状態に入ります。この状態では、BPピンに接続されたレギュレータがオフになります。このピンには内部で1.1M $\Omega$ のプルダウン抵抗が接続され、フローティング時にピンをGNDレベルに保持します。アプリケーションでこの機能を使用しない場合は、このピンをGNDに接続することを推奨します。

## 制御ループに関する考慮事項

TPS4021xに対して適切な制御ループを設計するには、2つの方法があります。第1の方法 (機器が用意できる場合はこちらを推奨) は、周波数応答アナライザを使用して、開ループの変調回路および電源段ゲインを測定した後、それに適した補償を設計することです。この目的にこれらのツールを使用する方法は、ツールに付属のドキュメントに詳しく記載されているため、ここでは記述しません。

第2のオプションは、最初に補償を大まかに見積もってから、システムの過渡応答を評価して、補償がアプリケーションに対して適切かどうかを確認する方法です。ほとんどのシステムでは、図27に示すように、COMPピンとFBピンの間に直列の抵抗とコンデンサ ( $R_{\text{FB}}$ および $C_{\text{FB}}$ ) を配置するだけで、適切な応答が得られます。

ブースト出力に対して使用されるほとんどのコンデンサの本質的な位相特性に、電流モード制御を組み合わせることで、この種類の補償を使用して適切な位相マージンを実現できます。補償の開始値を決定するには、制御-出力ゲインを見積もる際に、目的のクロスオーバー周波数を考慮する必要があります。ここで使用するモデルは、出力コンデンサおよび負荷への電流ソースです。

以下の式を使用する場合、ループ帯域幅はスイッチング周波数 $f_{\text{sw}}$ の20%以下とする必要があります。より妥当なループ帯域幅は、スイッチング周波数の10%です。適切な動作を保証するために、コンバータの過渡応答は、必ず想定される負荷範囲全体にわたって評価してください。

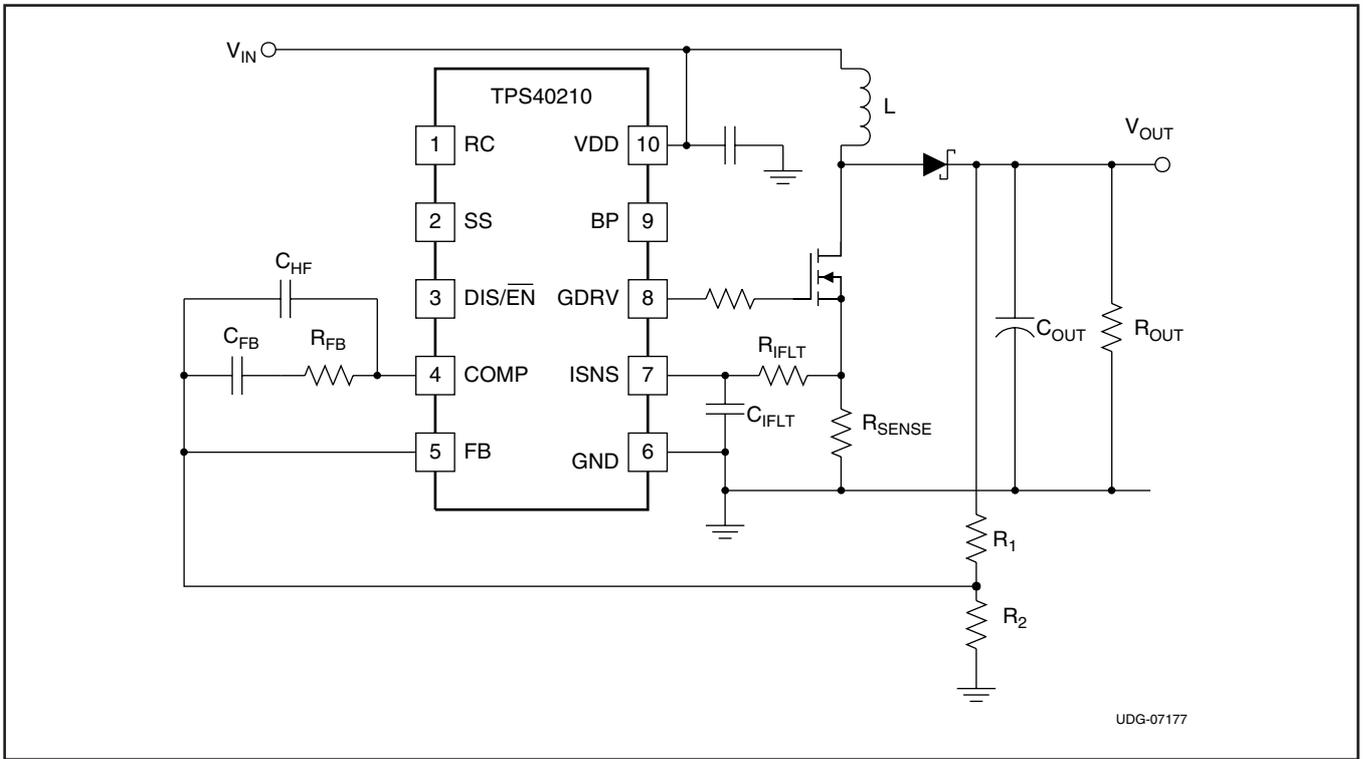


図27. 基本的な補償ネットワーク

$$|K_{CO}| = g_M \times |Z_{OUT}(f_{CO})| = 19.1 \text{ A/V} \times 0.146 \Omega = 2.80 \quad (22)$$

$$g_M = \frac{0.13 \times \sqrt{L \times \frac{f_{SW}}{R_{OUT}}}}{(R_{ISNS})^2 \times (120 \times R_{ISNS} + L \times f_{SW})}$$

$$= \frac{0.13 \times \sqrt{10 \mu\text{H} \times \frac{600 \text{kHz}}{200 \Omega}}}{(12 \text{m}\Omega)^2 \times (120 \times 12 \text{m}\Omega + 10 \mu\text{H} \times 600 \text{kHz})} = 19.1 \text{ A/V} \quad (23)$$

$$|Z_{OUT}| = R_{OUT} \times \sqrt{\frac{(1 + (2\pi \times f_L \times R_{ESR} \times C_{OUT})^2)}{1 + ((R_{OUT})^2 + 2 \times R_{OUT} \times R_{ESR} + (R_{ESR})^2) \times (2\pi \times f_L \times C_{OUT})^2}} \quad (24)$$

ここで

- $K_{CO}$ は、コンバータの制御-出力ゲイン (V/V) です。
- $g_M$ は、電源段および変調回路のトランスコンダクタンス (S) です。
- $R_{OUT}$ は、出力負荷等価抵抗 ( $\Omega$ ) です。
- $Z_{OUT}$ は、出力コンデンサを含む出力インピーダンス ( $\Omega$ ) です。
- $R_{ISNS}$ は、電流センス抵抗の値 ( $\Omega$ ) です。
- $L$ は、インダクタ値 (H) です。
- $C_{OUT}$ は、出力容量値 ( $\mu\text{F}$ ) です。
- $R_{ESR}$ は、 $C_{OUT}$ の等価直列抵抗 ( $\Omega$ ) です。
- $f_{SW}$ は、スイッチング周波数 (Hz) です。
- $f_L$ は、制御ループの目的のクロスオーバー周波数 (Hz) です。

これらの式では、動作が不連続で、負荷が純粋に抵抗性であると仮定しています。連続導通時のゲインは、コンバータの臨界導通電流を与える抵抗を使用して式 (23) を評価することで、求めることができます。より電流ソースに近い特性を持つ負荷では、ここで予測されるゲインよりも若干高い値となります。帯域幅  $f_L$  の制御ループに対して必要な補償ネットワークのゲインを求めるには、式 (22) の逆数を使用します。

$$K_{COMP} = \frac{1}{|K_{CO}|} = \frac{1}{2.80} = 0.356 \quad (25)$$

誤差増幅器のGBWPは、1.5MHz以上としか保証されません。 $K_{COMP}$ と $f_L$ の積が750kHzより大きい場合は、この条件が満足されるまで目的のループ・クロスオーバー周波数を低くします。これにより、補償ネットワーク使用時の誤差増幅器応答の高周波極に起因する、 $f_L$ での過度の位相遅延や、ループの位相マージンの減少を防ぐことができます。

COMPとFBの間に接続されるR-Cネットワークにより、補償応答にゼロが配置されます。このゼロは、目的のクロスオーバー周波数  $f_L$  の約1/10となる必要があります。その場合、 $R_{FB}$ と $C_{FB}$ は式 (26) および式 (27) で求めることができます。

$$R_{FB} = \frac{R_1}{|K_{CO}|} = R_1 \times K_{COMP} \quad (26)$$

$$C_{FB} = \frac{10}{2\pi \times f_L \times R_{FB}} \quad (27)$$

ここで

- $f_L$ は目的のループ・クロスオーバー周波数 (Hz) です。
- $R_{FB}$ は帰還抵抗、 $C_{FB}$ は帰還容量 ( $\mu\text{F}$ ) です。

厳密に必要なわけではありませんが、制御ループ回路の高周波ノイズを減衰させるために、COMPとFBの間にコンデンサを追加することを推奨します。このコンデンサを追加すると、補償応答に新たな極が追加されます。この極周波数の許容される位置によって、コンデンサの値が決まります。開始点としては、極周波数を $10 \times f_L$ とします。 $C_{HF}$ の値は式(28)で求めることができます。

$$C_{HF} = \frac{1}{2\pi \times f_L \times R_{FB}} \quad (28)$$

誤差増幅器のGBWPは通常はさらに高いですが、設計により1.5MHz以上と保証されています。式(25)に必要なゲインが目的の制御ループ・クロスオーバー周波数の10倍で乗算された場合、 $C_{HF}$ によって導入される高周波極は、誤差増幅器の能力によって抑制され、実質的な極の周波数は低くなります。その場合、 $C_{HF}$ を大きくすることで、制御ループ設計で一貫した高周波ロールオフを実現できます。この場合の必要な $C_{HF}$ は、式(29)で計算されます。

$$C_{HF} = \frac{1}{2\pi \times 1.5 \times (10)^6 \times R_{FB}} \quad (29)$$

ここで

- $C_{HF}$ は、高周波ロールオフ・コンデンサ値( $\mu\text{F}$ )です。
- $R_{FB}$ は、中帯域ゲイン設定抵抗値( $\Omega$ )です。

### ゲート駆動回路

アプリケーションによっては、GDRVピンとスイッチングMOSFETのゲートとの間に抵抗を追加することでメリットが得られます。特に厳しい負荷レギュレーション(0.75%以下)要件を持ち、5V以上の入力電圧で動作するアプリケーション、または不連続導通領域でのパルス・ジッタに敏感なアプリケーションでは、この抵抗の使用が推奨されます。この抵抗の値に対して推奨される開始点は、式(30)で計算できます。

$$R_G = \frac{105}{Q_G} \quad (30)$$

ここで

- $Q_G$ は、 $V_{GS}$ が8VのときのMOSFETの合計ゲート電荷(nC)です。
- $R_G$ は、推奨されるゲート抵抗の開始点( $\Omega$ )です。

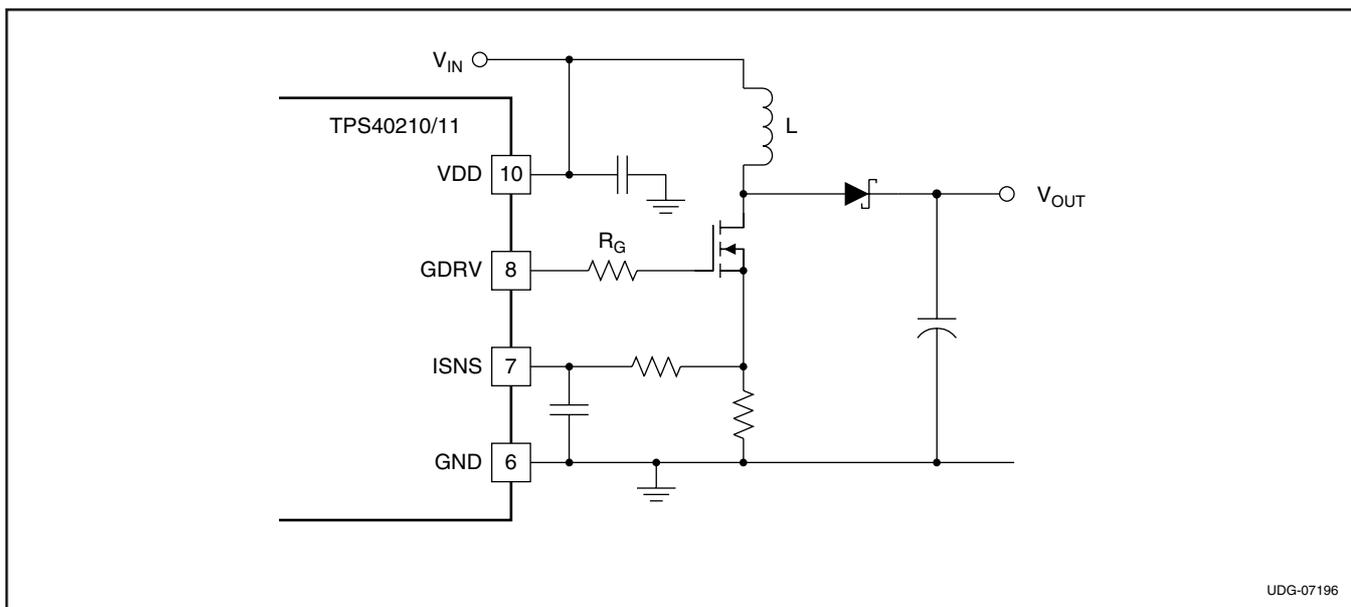


図28. ゲート駆動抵抗

## TPS40211

TPS40210とTPS40211の唯一の違いは、誤差増幅器で出力電圧のレギュレーションに使用するリファレンス電圧の値です。TPS40211では、260mVのリファレンスを使用します。これは、出力が実際にはレギュレーションされた電圧ではなく、電流であるようなアプリケーションを対象としています。そのような種類のアプリケーションの代表例は、LEDドライバです。図29に、回路例を示します。

LEDストリングの電流は、式(31)に示すように、抵抗 $R_{ISNS}$ の選択によって設定されます。

$$R_{IFB} = \frac{V_{FB}}{I_{OUT}} \quad (31)$$

ここで

- $R_{IFB}$ は、LEDストリングの電流センス抵抗の値( $\Omega$ )です。
- $V_{FB}$ は、TPS40211のリファレンス電圧(V)です(標準0.260V)。
- $I_{OUT}$ は、LEDストリングの目的のDC電流(A)です。

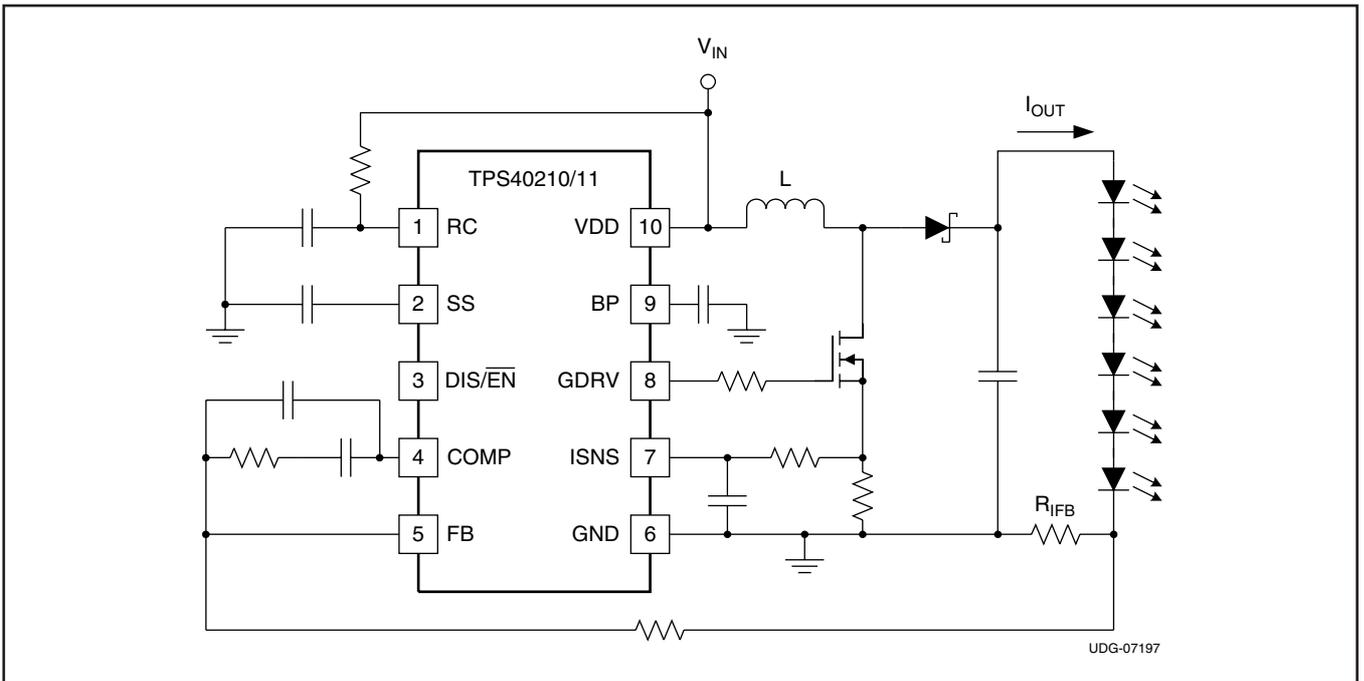


図29. 標準的なLEDドライバ回路図

## 参考資料

### 関連デバイス

以下のデバイスは、TPS40210と同様な特性を持っています。

### 参考文献

以下の参考資料は、Webサイト [www.power.ti.com](http://www.power.ti.com) の“Technical Documents”セクションにあります。[www.power.ti.com](http://www.power.ti.com)には、多くの設計ツールや他の参考資料へのリンクもあります。

1. Design and Application Guide for High Speed MOSFET Gate Drive Circuits, SEM 1400, 2001 Seminar Series
2. Designing Stable Control Loops, SEM 1400, 2001 Seminar Series
3. PowerPAD™に関する詳細情報はアプリケーション・ブリーフ SLMA002およびSLMA004に記載されています。
4. QFN/SON PCB Attachment (Texas Instruments 文献番号 SLUA271、2002年6月)

### 関連部品

デバイス	説明
TPS6100X	シングル/デュアル・セル・ブースト・コンバータ (全負荷へのスタートアップに対応)
TPS6101X	高効率1セル/2セル・ブースト・コンバータ
TPS6300X	高効率シングル・インダクタ昇降圧型コンバータ (1.8Aスイッチ付き)

# 設計例1

## 12V-24V非同期ブースト・レギュレータ

この例では、TPS40210コントローラを使用した、12Vから24Vへの非同期ブースト・レギュレータに対する設計プロセスおよび部品選択を示します。

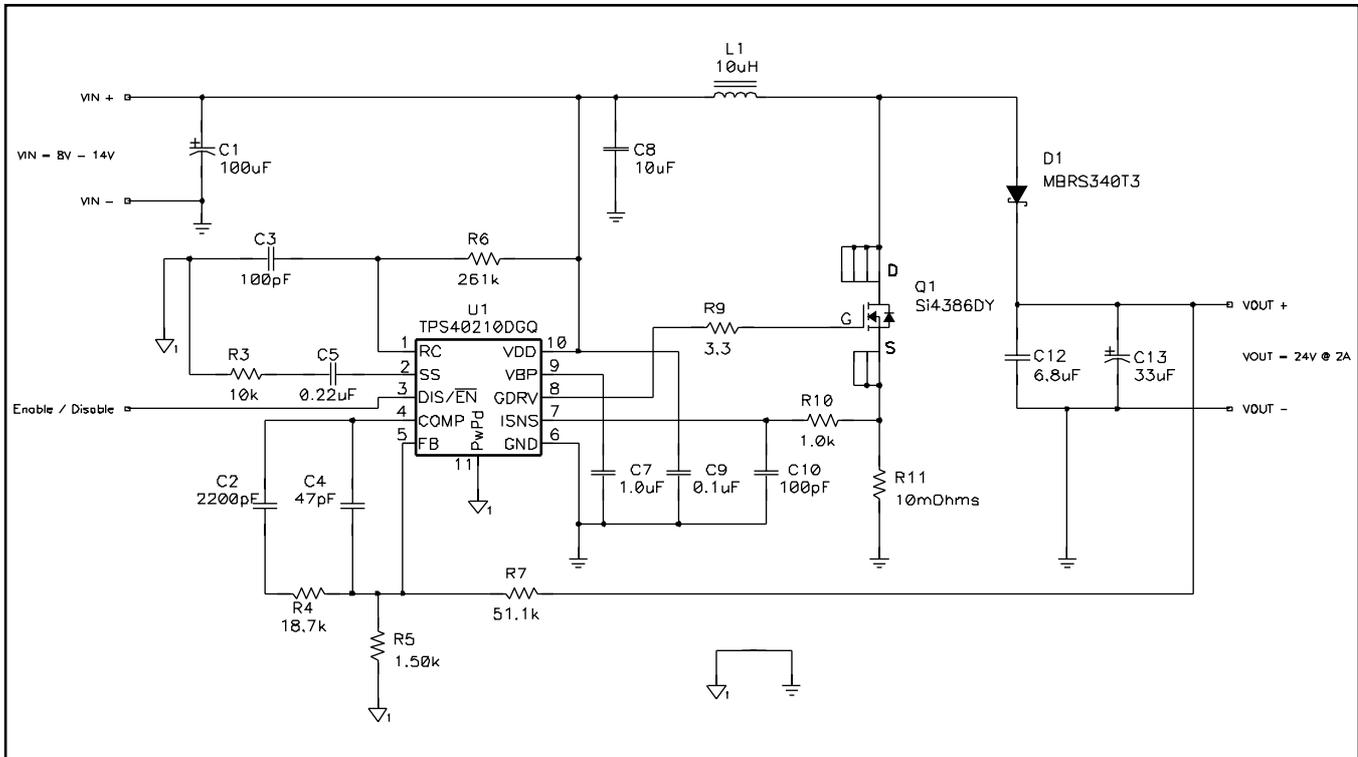


図30. TPS40210の設計例：8Vから24V (2A)

## TPS40210設計例の仕様

パラメータ	CONDITIONS	MIN	NOM	MAX	単位		
<b>INPUT CHARACTERISTICS</b>							
$V_{IN}$	Input voltage	8	12	14	V		
$I_{IN}$	Input current		4.4		A		
	No load input current		0.05				
$V_{IN(UVLO)}$	Input undervoltage lockout		4.5		V		
<b>OUTPUT CHARACTERISTICS</b>							
$V_{OUT}$	Output voltage	23.5	24.0	24.5	V		
	Line regulation			1%			
	Load regulation			1%			
$V_{OUT(ripple)}$	Output voltage ripple			500	mV <sub>PP</sub>		
$I_{OUT}$	Output current	8V ≤ $V_{IN}$ ≤ 14V		0.2	1	2.0	A
$I_{OCP}$	Output overcurrent inception point			3.5			
	Transient response						
$\Delta I$	Load step		1		A		
	Load slew rate		1		A/ $\mu$ s		
	Overshoot threshold voltage		500		mV		
	Settling time		5		ms		

## TPS40210設計例の仕様

パラメータ		CONDITIONS	MIN	NOM	MAX	単位
<b>SYSTEM CHARACTERISTICS</b>						
$f_{SW}$	Switching frequency			600		kHz
$\eta_{PK}$	Peak efficiency	$V_{IN} = 12V, 0.2A \leq I_{OUT} \leq 2A$		95%		
$\eta$	Full load efficiency	$V_{IN} = 12V, I_{OUT} = 2A$		94%		
$T_{OP}$	Operating temperature range	$10V \leq V_{IN} \leq 14V, 0.2A \leq I_{OUT} \leq 2A$		25		°C
<b>MECHANICAL DIMENSIONS</b>						
W	Width			1.5		in
L	Length			1.5		
h	Height			0.5		

### ステップ毎の設計手順

#### デューティ・サイクルの見積もり

メイン・スイッチングMOSFETのデューティ・サイクルは、式(32)および式(33)を使用して見積もられます。

$$D_{MIN} \approx \frac{V_{OUT} - V_{IN(max)} + V_{FD}}{V_{OUT} + V_{FD}} = \frac{24V - 14V + 0.5V}{24V + 0.5V} = 42.8\% \quad (32)$$

$$D_{MAX} \approx \frac{V_{OUT} - V_{IN(min)} + V_{FD}}{V_{OUT} + V_{FD}} = \frac{24V - 8V + 0.5V}{24V + 0.5V} = 67.3\% \quad (33)$$

ショットキー整流ダイオードの順方向電圧降下を0.5Vと見積もると、デューティ・サイクルは概算で42.8% (最小) ~ 67.3% (最大) となります。

#### インダクタの選択

ピークツーピーク・リップルは、最大出力電流の30%に制限されています。

$$I_{Lrip(max)} = 0.3 \times \frac{I_{OUT(max)}}{1 - D_{MIN}} = 0.3 \times \frac{2}{1 - 0.428} = 1.05A \quad (34)$$

最小インダクタ・サイズは式(35)で見積もることができます。

$$L_{MIN} \approx \frac{V_{IN(max)}}{I_{Lrip(max)}} \times D_{MIN} \times \frac{1}{f_{SW}} = \frac{14V}{1.05A} \times 0.673 \times \frac{1}{600kHz} = 9.5\mu H \quad (35)$$

これより大きな最も近い標準インダクタ値10 $\mu$ Hを選択します。リップル電流は、式(36)で見積もられます。

$$I_{RIPPLE} \approx \frac{V_{IN}}{L} \times D \times \frac{1}{f_{SW}} = \frac{12V}{10\mu H} \times 0.50 \times \frac{1}{600kHz} = 1.02A \quad (36)$$

$$I_{RIPPLE(Vin min)} \approx \frac{V_{IN}}{L} \times D \times \frac{1}{f_{SW}} = \frac{8V}{10\mu H} \times 0.673 \times \frac{1}{600kHz} = 0.89A \quad (37)$$

ワースト・ケースのピークツーピーク・リップルは、50%のデューティ・サイクルで生じ、1.02Aと見積もられます。インダクタを流れるワースト・ケースのRMS電流は、式(38)で近似されます。

$$\begin{aligned} I_{Lrms} &= \sqrt{(I_{L(avg)})^2 + \left(\frac{1}{12} I_{RIPPLE}\right)^2} \\ &\approx \sqrt{\left(\frac{I_{OUT(max)}}{1 - D_{MAX}}\right)^2 + \left(\frac{1}{12} I_{RIPPLE(Vin min)}\right)^2} \\ &= \sqrt{\left(\frac{2}{1 - 0.673}\right)^2 + \left(\left(\frac{1}{12}\right) \times 0.817A\right)^2} = 6.13Arms \end{aligned} \quad (38)$$

ワースト・ケースのRMSインダクタ電流は、6.13Armsです。ピーク・インダクタ電流は、式(39)で見積もられます。

$$\begin{aligned} I_{Lpeak} &\approx \frac{I_{OUT(max)}}{1 - D_{MAX}} + \left(\frac{1}{2}\right) I_{RIPPLE(Vin min)} \\ &= \frac{2}{1 - 0.673} + \left(\frac{1}{2}\right) 0.718 = 6.57A \end{aligned} \quad (39)$$

最小RMS電流定格が6.13Aで最小飽和電流定格が6.57Aの10μHインダクタを選択する必要があります。ここでは、TDK製のRLF12560T-100M-7R5 (7.5A、10μH) インダクタを選択しています。

インダクタの消費電力は、式(40)で見積もられます。

$$P_L \approx (I_{Lrms})^2 \times DCR \quad (40)$$

TDK製RLF12560T-100M-7R5のDCR (12.4mΩ) は、466mWの電力を消費します。

### 整流ダイオードの選択

順方向電圧降下の小さいショットキー・ダイオードを整流ダイオードとして使用することで、消費電力を低減し、効率を高めます。V<sub>OUT</sub>上でスイッチ・ノードのリングングに対して80%のディレーティングを使用すると、整流ダイオードの最小逆方向降伏電圧は式(41)で与えられます。

$$V_{(BR)R(\min)} \geq \frac{V_{OUT}}{0.8} = 1.25 \times V_{OUT} = 1.25 \times 24V = 30V \quad (41)$$

このダイオードは、30Vより大きな逆方向降伏電圧を持つ必要があります。整流ダイオードのピーク電流および平均電流は、式(42)および式(43)で見積もられます。

$$I_{D(av)} \approx I_{OUT(max)} = 2A \quad (42)$$

$$I_{D(peak)} = I_{L(peak)} = 6.57A \quad (43)$$

この設計では、2Aの平均電流と6.57Aのピーク電流が要求されます。

ダイオードの消費電力は、式(44)で見積もることができます。

$$P_{D(max)} \approx V_F \times I_{OUT(max)} = 0.5V \times 2A = 1W \quad (44)$$

この設計の場合、最大消費電力は1Wと見積もられます。30Vおよび40Vのショットキー・ダイオードを考慮し、SMCパッケージのMBRS340T3 (40V、3A) ダイオードを選択します。このダイオードの順方向電圧降下は6Aで0.48Vであるため、導通消費電力は約960mWとなり、定格消費電力の半分以下です。

### 出力コンデンサの選択

出力コンデンサは、必要な出力リップルおよび過渡仕様を満足するように選択する必要があります。

$$C_{OUT} = 8 \frac{I_{OUT} \times D}{V_{OUT(ripple)}} \times \frac{1}{f_{SW}} = 8 \left( \frac{2A \times 0.673}{500mV} \right) \times \frac{1}{600kHz} = 35\mu F \quad (45)$$

$$ESR = \frac{7}{8} \times \frac{V_{OUT(ripple)}}{I_{L(peak)} - I_{OUT}} = \frac{7}{8} \times \frac{500mV}{6.57A - 2A} = 95m\Omega \quad (46)$$

スイッチング周波数で必要な容量とESRを得るために、Panasonic製のEEEF1V330P 35V (33μF、120mΩ) パルク・コンデンサと6.8μFのセラミック・コンデンサを選択しています。補償計算では、合成容量の39.8μFおよび60mΩを使用しています。

### 入力コンデンサの選択

ブースト・コンバータには連続入力電流が流れるため、入力コンデンサはインダクタのリップル電流のみをセンスします。入力コンデンサの値は、式(47)および式(48)で計算できます。

$$C_{IN} > \frac{I_{L(ripple)}}{4 \times V_{IN(ripple)} \times f_{SW}} = \frac{1.02A}{4 \times 60mV \times 600kHz} = 7.0\mu F \quad (47)$$

$$ESR < \frac{V_{IN(ripple)}}{2 \times I_{L(ripple)}} = \frac{60mV}{2 \times 1.02A} = 30m\Omega \quad (48)$$

この設計では、60mVの最大入力リップルを満足するために、ESRが30mΩ未満である最小7.0μFの入力コンデンサが必要です。10μFのX7Rセラミック・コンデンサが選択されています。

## 電流センスおよび電流制限

許容される最大の電流センス抵抗値は、電流制限と低調波安定性の両方によって制限されます。この2つの制限は、式 (49) および式 (50) で与えられます。

$$R_{ISNS} < \frac{V_{OCP(min)}}{1.1 \times (I_{L(peak)} + I_{Drive})} = \frac{110mV}{1.1 \times 6.57A \times 0.50A} = 14.2m\Omega \quad (49)$$

$$R_{ISNS} < \frac{V_{DDMAX} \times L \times f_{SW}}{60 \times (V_{OUT} + V_{fd} - V_{IN})} = \frac{14V \times 10\mu H \times 600kHz}{60 \times (24V + 0.48A - 14V)} = 133m\Omega \quad (50)$$

電流制限によって14.2mΩ未満の抵抗が必要であり、安定性によって133mΩ未満のセンス抵抗が必要になります。ここでは、10mΩの抵抗を使用します。補償計算では、約2mΩの配線抵抗を追加しています。

## 電流センス・フィルタ

電流センスからスイッチング・ノイズを除去するために、電流センス抵抗とISNSピンの間にR-Cフィルタが配置されています。1kΩ～5kΩの抵抗が選択され、コンデンサ値は式 (51) で計算されます。

$$C_{IFLT} = \frac{0.1 \times D_{MIN}}{f_{SW} \times R_{IFLT}} = \frac{0.1 \times 0.428}{600kHz \times 1k\Omega} = 71pF \quad (51)$$

1kΩのフィルタ抵抗に対しては、計算値は71pFであり、100pFのコンデンサを選択しています。

## スイッチングMOSFETの選択

TPS40210は、グランド基準のNチャネルFETを駆動します。 $R_{DS(on)}$ およびゲート電荷は、目標とする効率に基づいて見積もられます。

$$P_{DISS(total)} \approx P_{OUT} \times \left( \frac{1}{\eta} - 1 \right) = V_{OUT} \times I_{OUT} \times \left( \frac{1}{\eta} - 1 \right) = 24V \times 2A \times \left( \frac{1}{0.95} - 1 \right) = 2.526W \quad (52)$$

2Aで24Vの入力電圧に対して目標効率が95%であれば、最大消費電力は2.526Wに制限されます。主要な電力消費デバイスはMOSFET、インダクタ、ダイオード、電流センス抵抗、およびIC (TPS40210) です。

$$P_{FET} < P_{DISS(total)} - P_L - P_D - P_{Risns} - V_{IN(max)} \times I_{VDD} \quad (53)$$

これにより、MOSFETの消費電力には740mWの余地があります。その場合、SO-8 MOSFETが過熱する可能性があるため、消費電力は500mWに制限します。半分を導通損失、半分をスイッチング損失に振り分けて、MOSFETの目標 $R_{DS(on)}$ および $Q_{GS}$ は式 (54) および式 (55) で決定できます。

$$Q_{GS} < \frac{3 \times P_{FET} \times I_{DRIVE}}{2 \times V_{OUT} \times I_{OUT} \times f_{SW}} = \frac{3 \times 0.50W \times 0.50A}{2 \times 24V \times 2A \times 600kHz} = 13.0nC \quad (54)$$

スイッチング損失を250mW未満に制限するために、目標のMOSFETゲート-ソース間電荷として13.0nCが計算されます。

$$R_{DS(on)} < \frac{P_{FET}}{2 \times (I_{RMS})^2 \times D} = \frac{0.50W}{2 \times 6.13^2 \times 0.674} = 9.8m\Omega \quad (55)$$

導通損失を250mW未満に制限するために、目標のMOSFET  $R_{DS(on)}$ として9.8mΩが計算されます。30Vおよび40VのMOSFETを考慮して、Si4386DY (9mΩ) MOSFETを選択します。式 (30) に従って、ゲート抵抗が追加されています。Si4386DY に対する  $V_{gs} = 8V$ での最大ゲート電荷は33.2nCであり、 $R_G = 3.3\Omega$ となります。

## 帰還デバイダ抵抗

$V_{OUT}$ からFBへの主要な帰還デバイダ抵抗 ( $R_{FB}$ ) は、消費電力とノイズ耐性とのバランスを保持するために、10kΩ～100kΩの範囲内で選択する必要があります。24V出力に対しては、消費電力を制限するために大きな帰還抵抗が望ましいため、 $R_{FB} = 51.1k\Omega$ を選択しています。

$$R_{BIAS} = \frac{V_{FB} \times R_{FB}}{V_{OUT} - V_{FB}} = \frac{0.700V \times 51.1k\Omega}{24V - 0.700V} = 1.53k\Omega \quad (56)$$

$R_{BIAS} = 1.50k\Omega$ を選択します。

## 誤差増幅器補償

電流モード制御では一般にタイプII補償だけが必要ですが、設計および開発時の柔軟性を高めるために、タイプIII補償に対してレイアウトすることが推奨されます。

電流モード制御のブースト・コンバータは、出力インピーダンスが高いほどゲインが高くなるため、式(57)で見積もられる最大出力インピーダンスで制御ループ・ゲインを計算する必要があります。

$$R_{OUT(max)} = \frac{V_{OUT}}{I_{OUT(min)}} = \frac{24V}{0.1A} = 240\Omega \quad (57)$$

TPS40210電流モード制御のトランスコンダクタンスは、式(58)で見積もられます。

$$g_M = \frac{0.13 \times \sqrt{L \times \frac{f_{sw}}{R_{OUT}}}}{(R_{ISNS})^2 \times (120 \times R_{ISNS} + L \times f_{sw})}$$

$$= \frac{0.13 \times \sqrt{10\mu H \times \frac{600kHz}{240\Omega}}}{(12m\Omega)^2 \times (120 \times 12m\Omega + 10\mu H \times 600kHz)} = 19.1A/V \quad (58)$$

最大出力インピーダンス $Z_{OUT}$ は、式(59)で見積もることができます。

$$|Z_{OUT}(f)| = R_{OUT} \times \sqrt{\frac{(1 + (2\pi \times f \times R_{ESR} \times C_{OUT})^2)}{1 + ((R_{OUT})^2 + 2 \times R_{OUT} \times R_{ESR} + (R_{ESR})^2) \times (2\pi \times f \times C_{OUT})^2}}$$

$$= 0.146\Omega \quad (59)$$

$$|Z_{OUT}(f_{CO})| = 240\Omega \times \sqrt{\frac{(1 + (2\pi \times 20kHz \times 60m\Omega \times 39.8\mu F)^2)}{1 + ((240\Omega)^2 + 2 \times 240\Omega \times 60m\Omega + (60m\Omega)^2) \times (2\pi \times 20kHz \times 39.8\mu F)^2}}$$

$$= 0.146\Omega \quad (60)$$

目的のクロスオーバーでの変調回路ゲインは、式(61)で見積もられます。

$$|K_{CO}| = g_M \times |Z_{OUT}(f_{CO})| = 19.1A/V \times 0.146\Omega = 2.80 \quad (61)$$

帰還補償ネットワークは、単位ループ・ゲインに対してクロスオーバー周波数で反転ゲインが得られるよう設計する必要があります。これにより、式(62)で計算された値で補償中帯域ゲインが設定されます。

$$K_{COMP} = \frac{1}{|K_{CO}|} = \frac{1}{2.80} = 0.356 \quad (62)$$

誤差増幅器の中帯域ゲインを $K_{COMP}$ に設定するには、式(63)を使用します。

$$R_4 = R_7 \times K_{COMP} = \frac{R_7}{|K_{CO}|} = \frac{51.1k\Omega}{2.80} = 18.2k\Omega \quad (63)$$

$R_4 = 18.7k\Omega$ が選択されます。

目的のクロスオーバー周波数の1/10にゼロを配置します。

$$C_2 = \frac{10}{2\pi \times f_L \times R_4} = \frac{10}{2\pi \times 30kHz \times 18.7k\Omega} = 2837pF \quad (64)$$

$C_2 = 2200pF$ が選択されます。

目的のクロスオーバー周波数の約5倍で、誤差増幅器のユニティ・ゲイン帯域幅の1/2未満の位置に高周波極を配置します。

$$C_4 \approx \frac{1}{10\pi \times f_L \times R_4} = \frac{1}{10\pi \times 30kHz \times 18.7k\Omega} = 56.74pF \quad (65)$$

$$C_4 > \frac{1}{\pi \times GBW \times R_4} = \frac{1}{\pi \times 1.5kHz \times 18.7k\Omega} = 11.35pF \quad (66)$$

$C_4 = 47pF$ が選択されます。

## R-C発振回路

R-C発振回路の計算は、式(5)で与えられ、 $C_T$ に100、 $f_{sw}$ に600を代入します。600kHzのスイッチング周波数に対して、100pFのコンデンサを選択し、262k $\Omega$ の抵抗が計算されます(261k $\Omega$ を選択します)。

## ソフトスタート・コンデンサ

$V_{DD} > 8V$ であるため、ソフトスタート・コンデンサの値は式(67)を使用して選択されます。

$$C_{SS} = 20 \times T_{SS} \times 10^{-6} \quad (67)$$

$T_{SS} = 12ms$ に対して $C_{SS} = 240nF$ となり、220nFのコンデンサを選択します。

## レギュレータのバイパス

データシートの推奨事項に従って、1.0 $\mu F$ のレギュレータ・バイパス・コンデンサを選択します。

# 測定データ

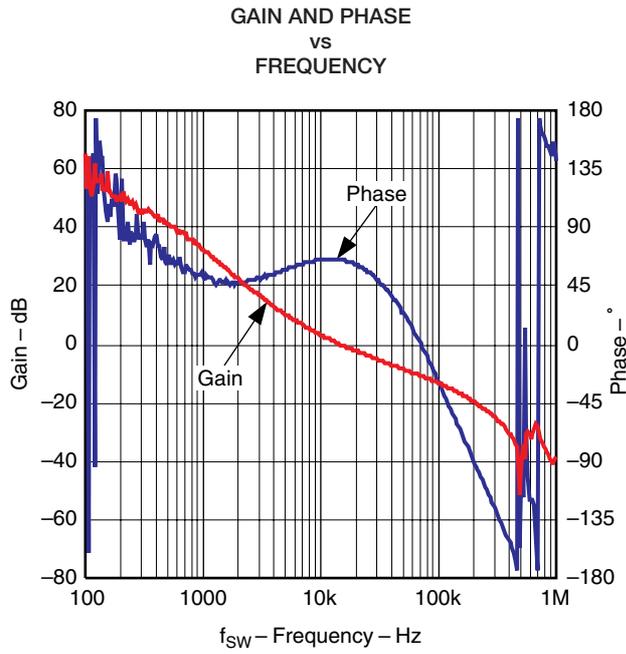


図31

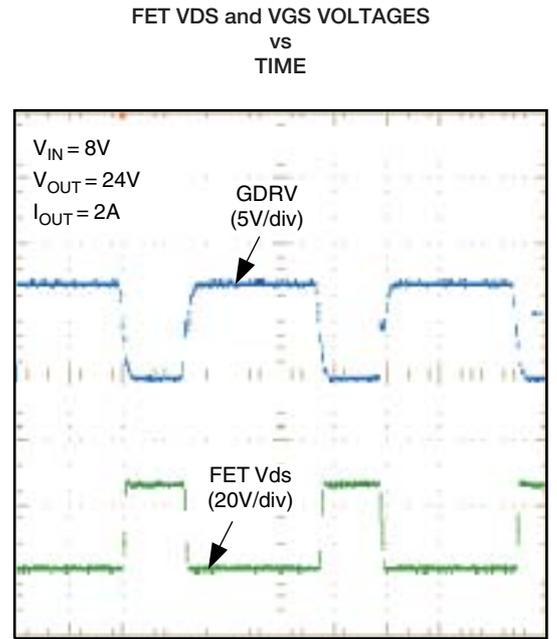


図32

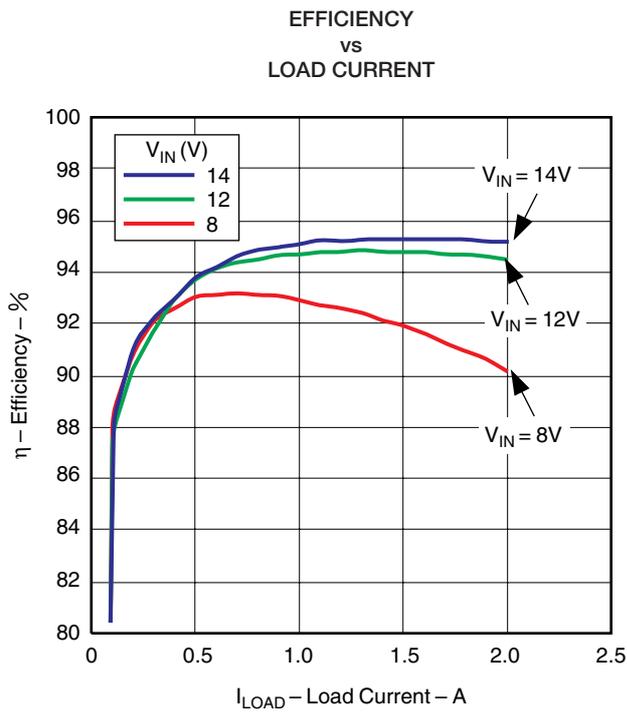


図33

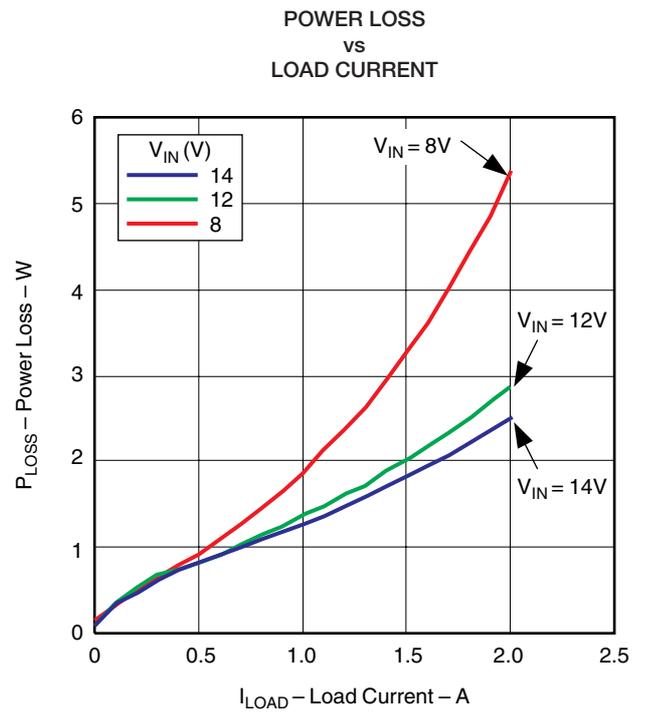


図34

OUTPUT VOLTAGE  
vs  
LOAD CURRENT

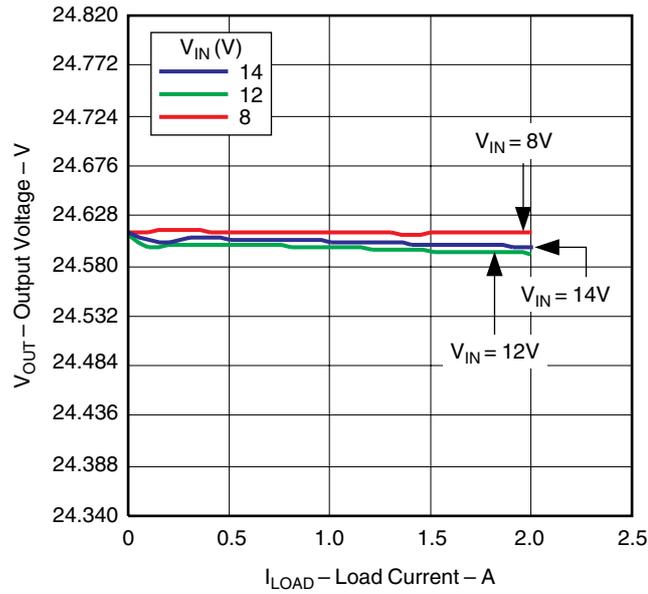


图35

部品表

部品表

REFERENCE DESIGNATOR	DESCRIPTION	SIZE	PART NUMBER	MANUFACTURER
C1	100μF, aluminum capacitor, SM, ±20%, 35V	0.406 x 0.457	EEEF1V101P	Panasonic
C2	2200pF, ceramic capacitor, 25V, X7R, 20%	0603	Std	Std
C3	100pF, ceramic capacitor, 16V, C0G, 10%	0603	Std	Std
C4	47pF, ceramic capacitor, 16V, X7R, 20%	0603	Std	Std
C5	0.22μF, ceramic capacitor, 16V, X7R, 20%	0603	Std	Std
C7	1.0μF, ceramic capacitor, 16V, X5R, 20%	0603	Std	Std
C8	10μF, ceramic capacitor, 25V, X7R, 20%	0805	C3225X7R1E106M	TDK
C9	0.1μF, ceramic capacitor, 50V, X7R, 20%	0603	Std	Std
C10	100pF, ceramic capacitor, 16V, X7R, 20%	0603	Std	Std
D1	Schottky diode, 3A, 40V	SMC	MBRS340T3	On Semi
L1	10μH, inductor, SMT, 7.5A, 12.4mΩ	0.325 x 0.318 inch	RLF12560T-100M-7R5	TDK
Q1	MOSFET, N-channel, 40V, 14A, 9mΩ	SO-8	Si4840DY	Vishay
R3	10kΩ, chip resistor, 1/16W, 5%	0603	Std	Std
R4	18.7kΩ, chip resistor, 1/16W, 1%	0603	Std	Std
R5	1.5kΩ, chip resistor, 1/16W, 1%	0603	Std	Std
R6	261kΩ, chip resistor, 1/16W, 1%	0603	Std	Std
R7	51.1kΩ, chip resistor, 1/16W, 1%	0603	Std	Std
R9	3.3Ω, chip resistor, 1/16W, 5%	0603	Std	Std
R10	1.0kΩ, chip resistor, 1/16W, 5%	0603	Std	Std
R11	10mΩ, chip resistor, 1/2W, 2%	1812	Std	Std
U1	IC, 4.5V-52V I/P, current mode boost controller	DGQ10	TPS40210DGQ	TI

## 設計例2

### 12V入力、700mA LEDドライバ、最大35VのLEDストリング

#### アプリケーション回路図

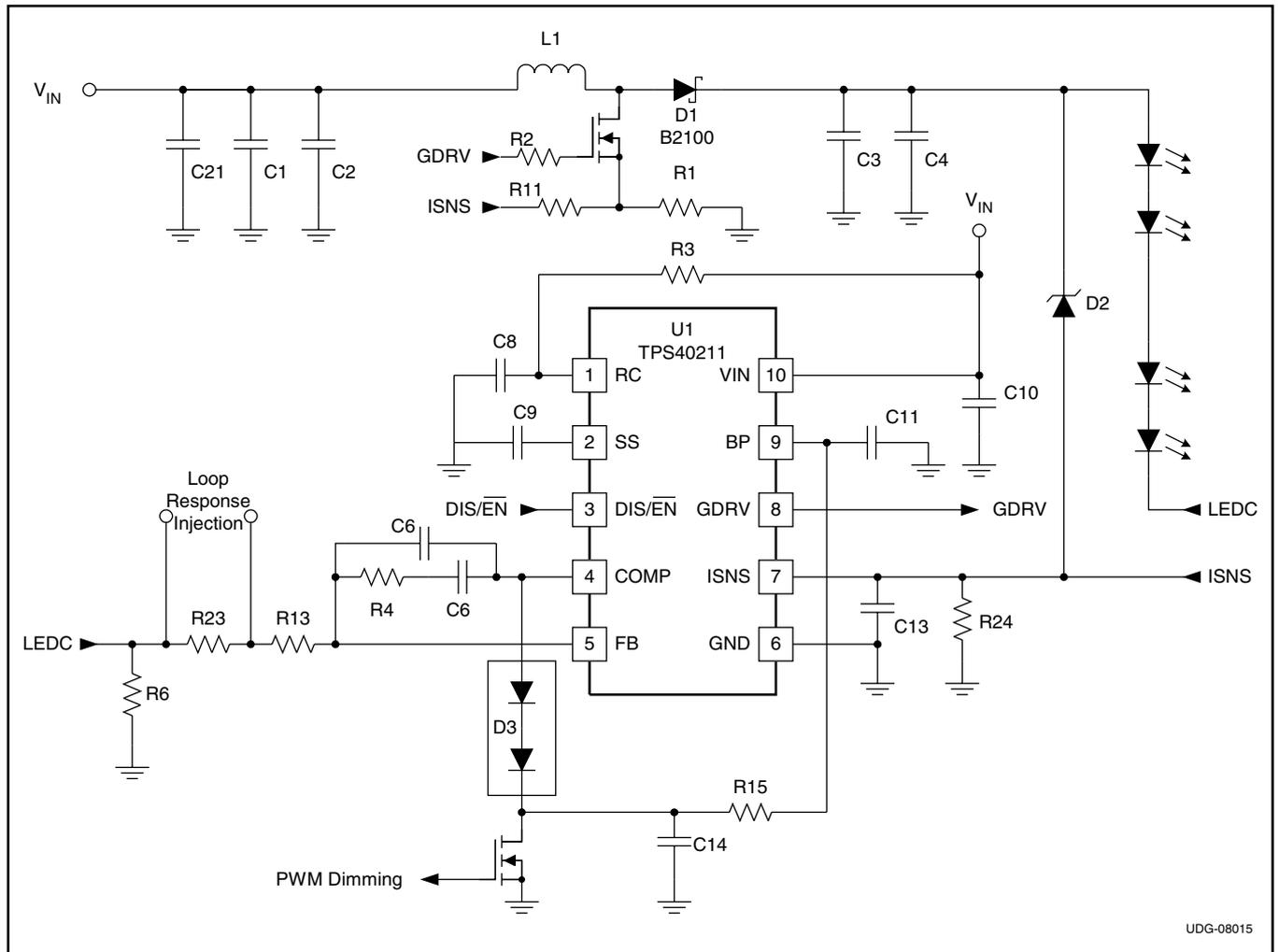


図36. 12V入力、700mA LEDドライバ、最大35VのLEDストリング

## 部品表

### 部品表

REFERENCE DESIGNATOR	TYPE	DESCRIPTION	SIZE	
C1,C2	Capacitor	10 $\mu$ F, 25V	1206	
C3, C4		2.2 $\mu$ F, 100V	1210	
C5		1nF, NPO	0603	
C6		100pF, NPO	0603	
C8		100pF	0603	
C9		0.1 $\mu$ F	0603	
C10		0.1 $\mu$ F, 25V	0805	
C11		1 $\mu$ F, 25V	1206	
C13		220pF	0603	
C14		10nF, X7R	0603	
C21		330 $\mu$ F, 25V electrolytic		
D1		Diode	B2100, SHTKY, 100V, 2A	SMB
D2			BZT52C43	SOD-123
D3	MMBD7000		SOT-23	
L1	Inductor	Würth 7447709100, 10 $\mu$ H, 6A	12 × 12 × 10mm	
Q1	MOSFET	Si7850DP, 60V, 31m $\Omega$	SO-8	
Q3		2N7002, 60V, 0.1A	SOT-23	
R1	Resistor	15m $\Omega$	2512	
R2		3.01 $\Omega$	0805	
R3		402k $\Omega$	0603	
R4		14.3k $\Omega$	0603	
R6		0.36 $\Omega$	2512	
R11		1k $\Omega$	0603	
R13		30.1k $\Omega$	0603	
R15		49.9k $\Omega$	0603	
R24		10k $\Omega$	0603	
R23		10 $\Omega$	0603	
U1		Integrated circuit	TPS40211	DRC-10

## パッケージ・オプション

### パッケージ情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
TPS40210DGQ	ACTIVE	MSOP-Power PAD	DGQ	10	80	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40210DGQG4	ACTIVE	MSOP-Power PAD	DGQ	10	80	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40210DGQR	ACTIVE	MSOP-Power PAD	DGQ	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40210DGQRG4	ACTIVE	MSOP-Power PAD	DGQ	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40210DRCR	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40210DRCRG4	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40210DRCT	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40210DRCTG4	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40211DGQ	ACTIVE	MSOP-Power PAD	DGQ	10	80	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40211DGQG4	ACTIVE	MSOP-Power PAD	DGQ	10	80	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40211DGQR	ACTIVE	MSOP-Power PAD	DGQ	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40211DGQRG4	ACTIVE	MSOP-Power PAD	DGQ	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS40211DRCR	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40211DRCRG4	ACTIVE	SON	DRC	10	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40211DRCT	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS40211DRCTG4	ACTIVE	SON	DRC	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**：Pb-Free/Green交換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンブ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任は負いかねます。

TPS40210、TPS40211のその他認定バージョン：

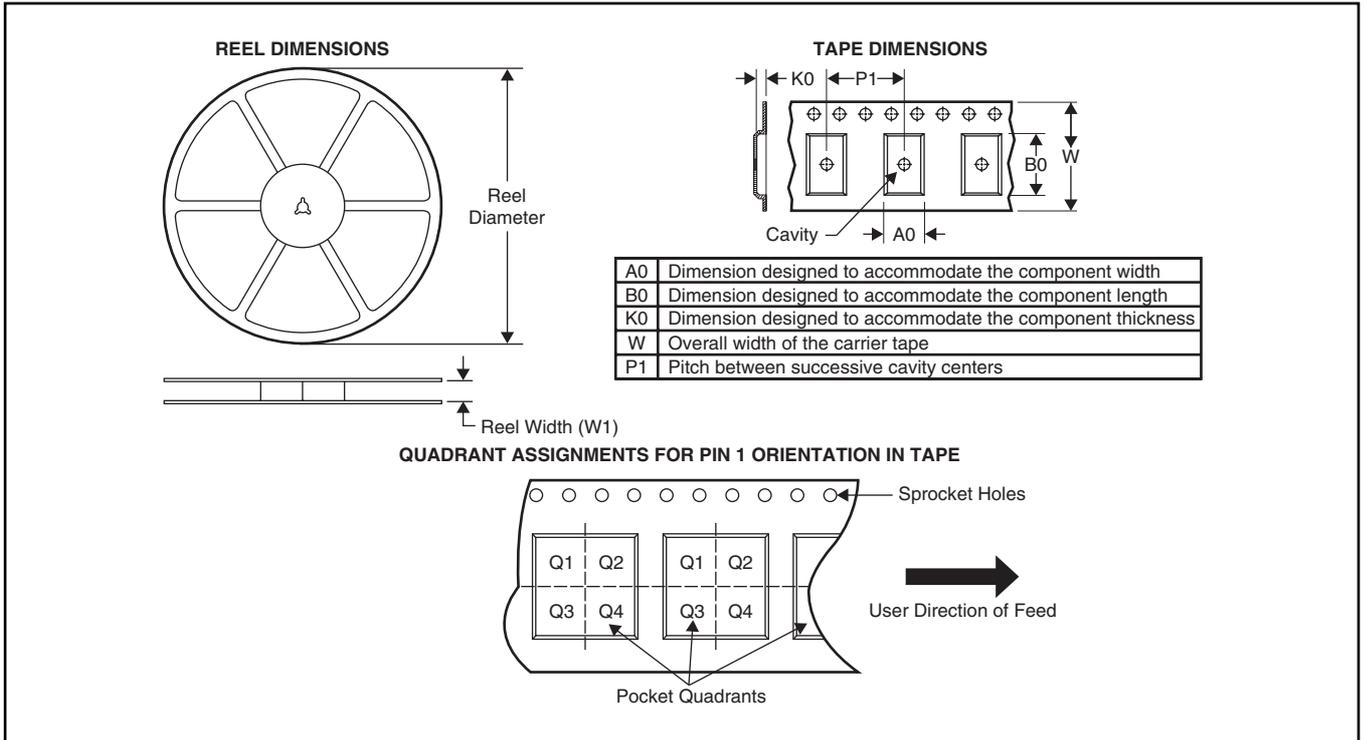
- オートモーティブ：TPS40210-Q1、TPS40211-Q1

注：認定バージョンの定義：

- オートモーティブ - 欠陥ゼロを目標とする高信頼性オートモーティブ・アプリケーションに対する認定を受けたQ100デバイス

# パッケージ・マテリアル情報

## テープおよびリール・ボックス情報

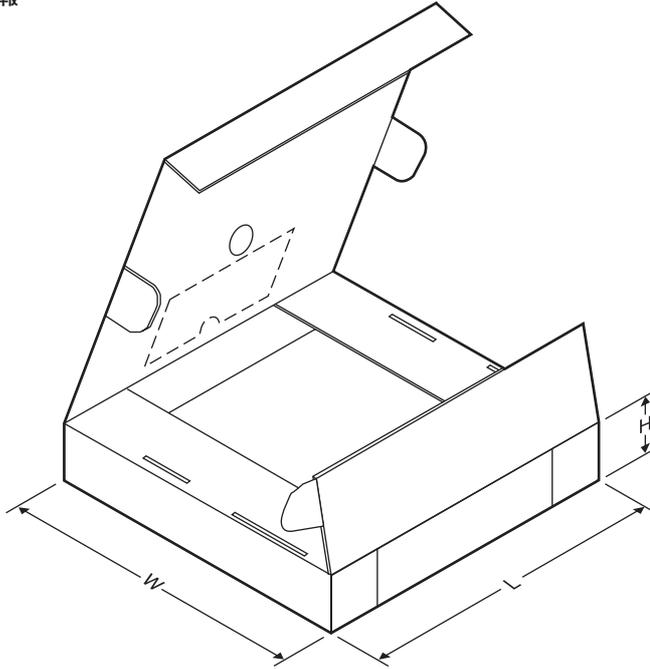


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS40210DGQR	MSOP-Power PAD	DGQ	10	2500	330.0	12.4	5.3	3.3	1.3	8.0	12.0	Q1
TPS40210DRCR	SON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS40210DRCT	SON	DRC	10	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS40211DGQR	MSOP-Power PAD	DGQ	10	2500	330.0	12.4	5.3	3.3	1.3	8.0	12.0	Q1
TPS40211DRCR	SON	DRC	10	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS40211DRCT	SON	DRC	10	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

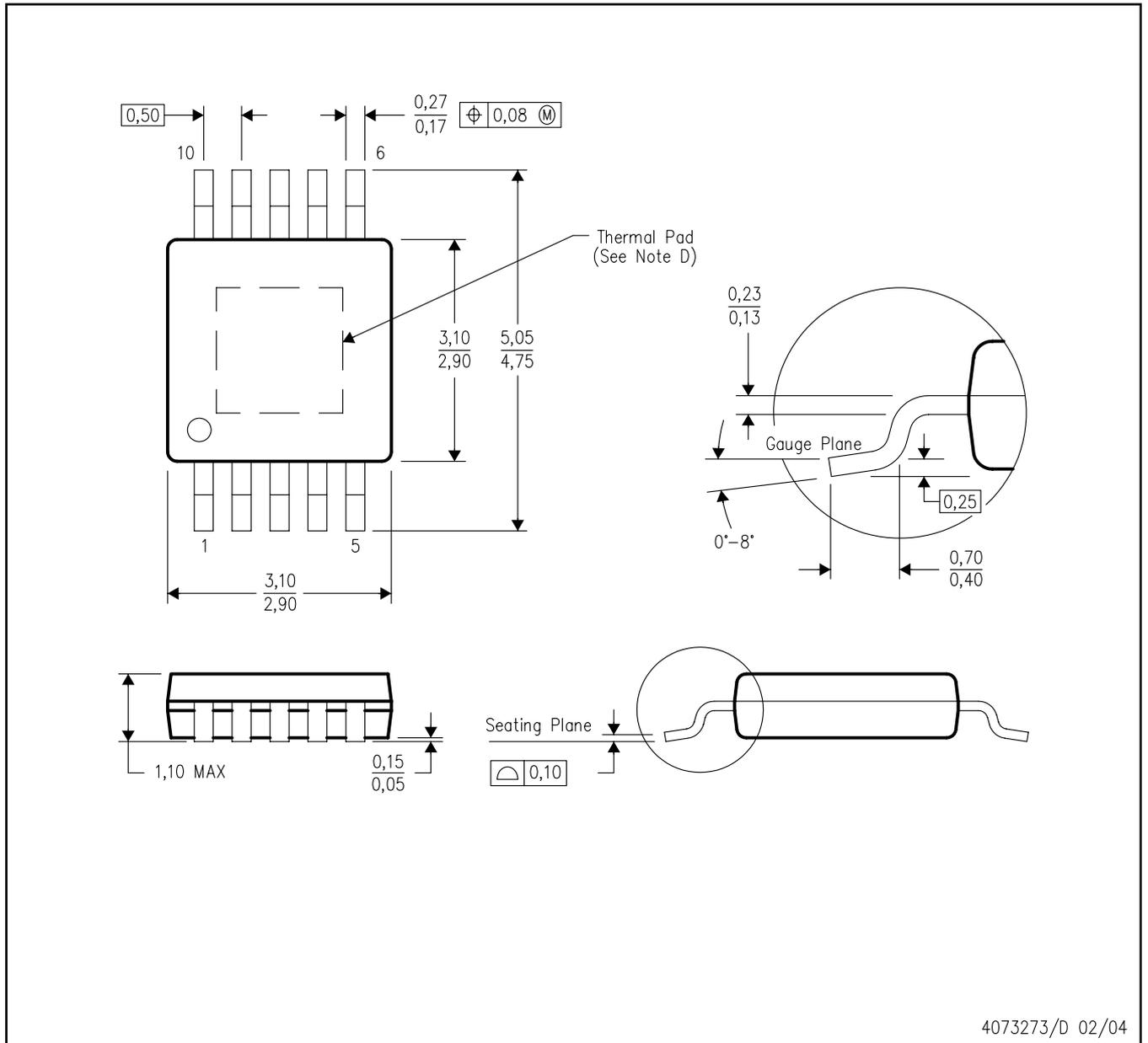
## パッケージ・材料情報

テープおよびリール・ボックス情報



\*All dimensions are nominal

Device	PackageType	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS40210DGQR	MSOP-PowerPAD	DGQ	10	2500	370.0	355.0	55.0
TPS40210DRCR	SON	DRC	10	3000	346.0	346.0	29.0
TPS40210DRCT	SON	DRC	10	250	190.5	212.7	31.8
TPS40211DGQR	MSOP-PowerPAD	DGQ	10	2500	370.0	355.0	55.0
TPS40211DRCR	SON	DRC	10	3000	346.0	346.0	29.0
TPS40211DRCT	SON	DRC	10	250	190.5	212.7	31.8



4073273/D 02/04

- 注：A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. ボディの寸法には、0,15を超えるモールド・フラッシュや突起は含まれません。  
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。  
 E. JEDEC MO-187 BA-Tに準拠します。

## サーマルパッド・メカニカル・データ

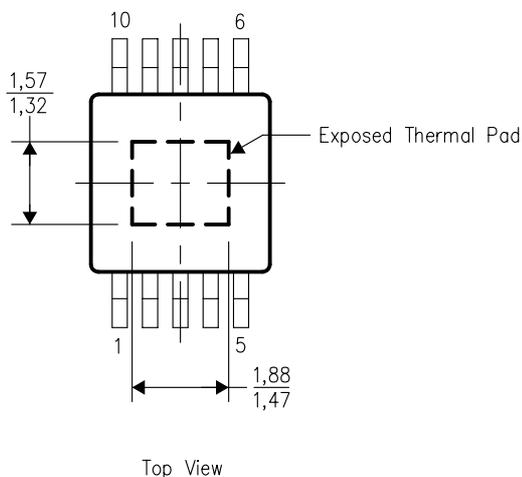
### DGQ (S-PDSO-G10)

#### 熱的特性の情報

このPowerPAD™パッケージは外部のヒートシンクに直接接続できるよう設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けの後、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはデバイスの電気回路図に示されている銅プレーンに直接接続するか、あるいは、PCBに設計された特別なヒートシンク構造に接続することができます。この設計により、集積回路(IC)からの熱移動が最適化されます。

PowerPAD™パッケージの追加情報及びその熱放散能力の利用法についてはテクニカル・ブリーフ“PowerPAD™ Thermally Enhanced Package” TI文献番号SLMA002とアプリケーション・ブリーフ“PowerPAD™ Made Easy” TI文献番号SLMA004を参照してください。両方の文献ともホームページwww.ti.comで入手できます。

このパッケージの露出サーマルパッドの寸法は以下の図に示されています。

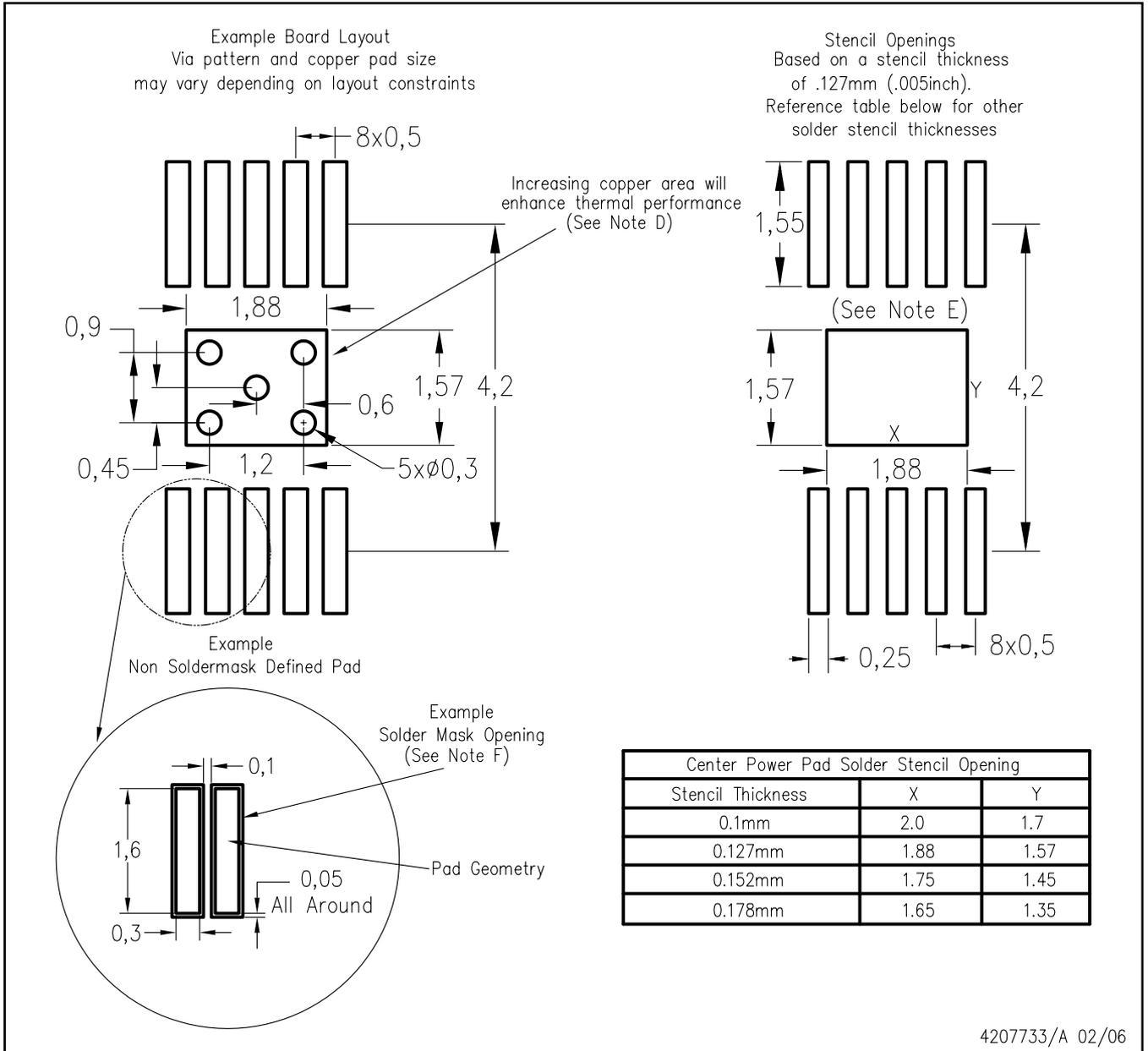


注：全ての線寸法の単位はミリメートルです。

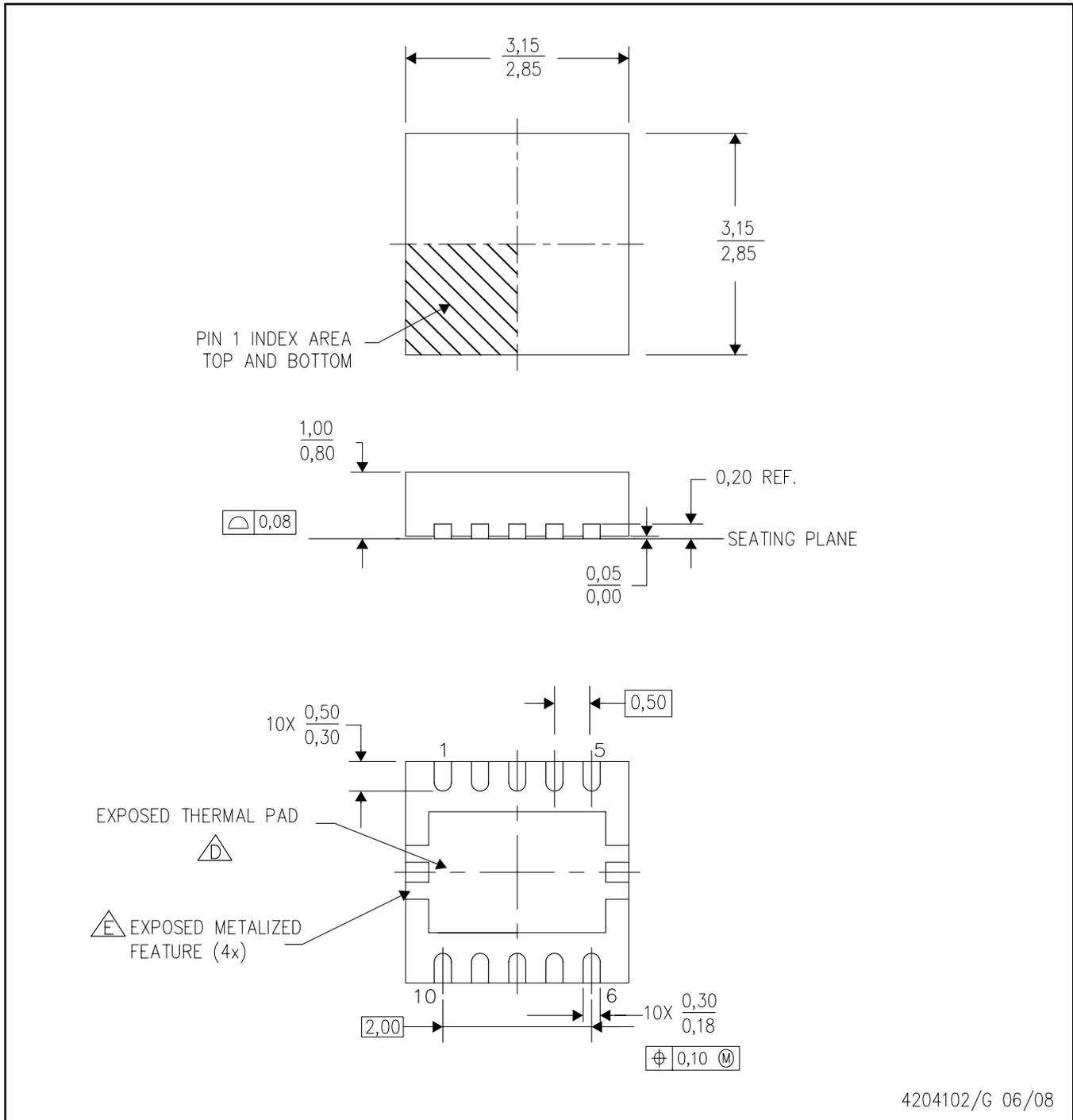
サーマルパッド寸法図

# ランド・パターン

## DGQ (R-PDSO-G10) PowerPAD™



- 注：A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. カスタマは中央のはんだマスク規定パッドを変更しないよう回路ボードの製作図面に注釈をつけなければなりません。  
 D. 本パッケージは、サーマルパッドを基板に半田付けするように設計されています。具体的な熱的特性資料、ビア条件、推奨基板レイアウトについては、テクニカル・ブリーフ「PowerPAD熱特性強化パッケージ」テキサス・インスツルメンツ文献番号SLMA002、SLMA004および製品データシートも参照願います。これらの文献はwww.tij.co.jp、www.ti.com <http://www.ti.com> で入手できます。代替設計には、IPC-7351規格を推奨します。  
 E. 台形壁面やラウンドコーナーにレーザー・カッティング・アパーチャを行うと、ペーストのリリースが容易になります。推奨のステンシル設計については、基板組立元に問合せ願います。ステンシルの設計例は、50%容積金属負荷半田ペーストに基づいています。ステンシル設計の検討については、IPC7525規格を参照願います。  
 F. 信号パッドの間および周辺の半田マスク公差については、基板製造元に問合せ願います。



4204102/G 06/08

注：A. 全ての線寸法の単位はミリメートルです。寸法および許容誤差はASME Y14.5M-1994によります。

B. 図は予告なく変更することがあります。

C. SON (Small Outline No-Lead) パッケージ構造

**D.** パッケージのサーマルパッドは、熱的および機構的特性を得るために基板に半田付けする必要があります。  
露出サーマルパッドの寸法の詳細は、製品データシートをご覧ください。

**E.** サポート・ピン (4ヶ所) の形状が異なるものがあります。

## サーマルパッド・メカニカル・データ

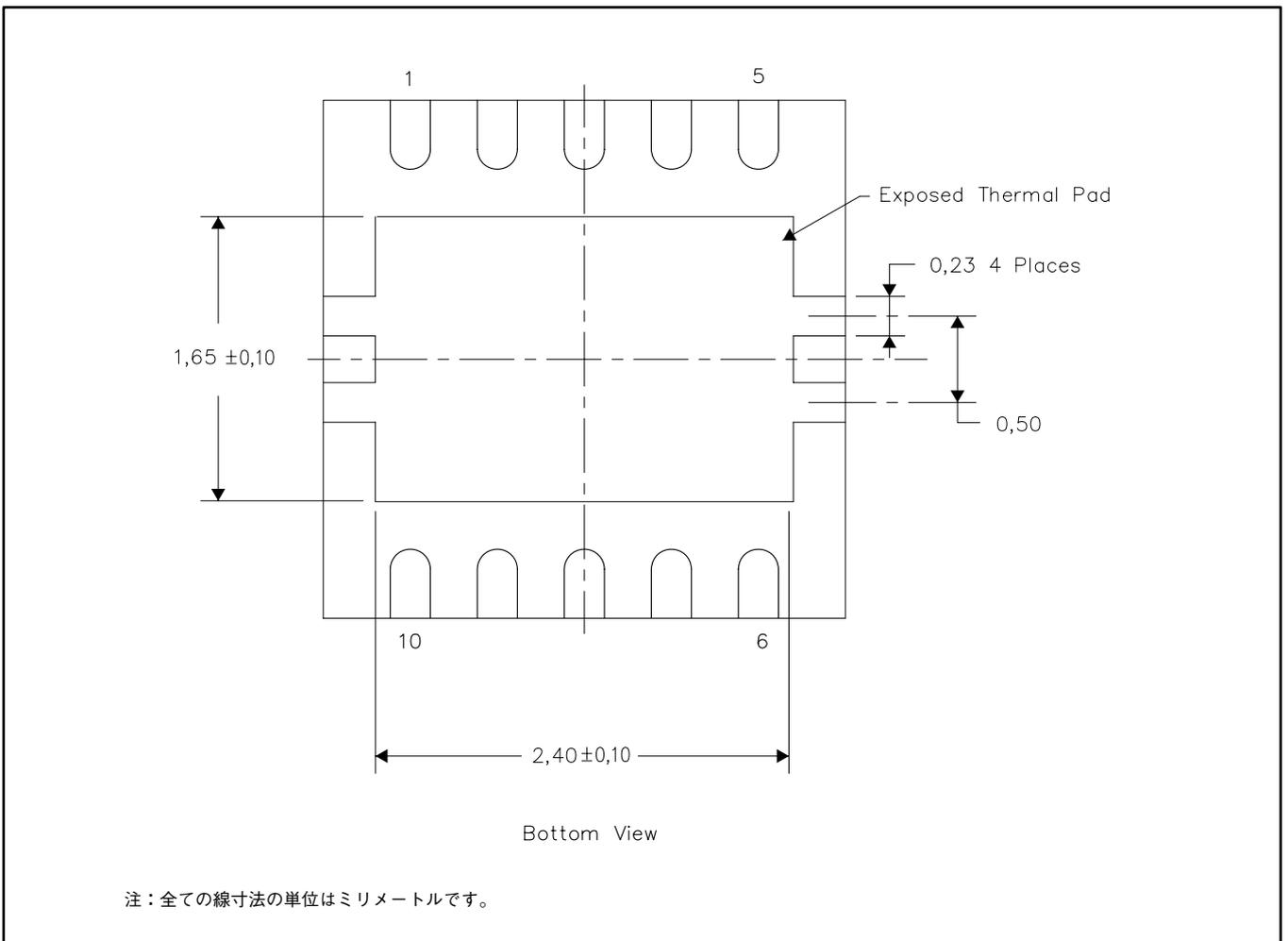
### DRC (S-PVSON-N10)

#### 熱的特性の情報

本パッケージは、外付けヒートシンクに直接取り付けられるように設計した、露出サーマルパッドを組み込んでいます。サーマルパッドは必ずプリント基板 (PCB) に直接半田付けする必要があります。また、半田付けをした後は、PCBがヒートシンクとして使用できます。さらに、サーマルビアを使用すると、サーマルパッドはデバイスの電気的特性に示す適当な銅プレーン、またその代わりとしてPCBに設計された特殊なヒートシンク構造物に直接取り付けられます。この設計により、集積回路 (IC) からの熱伝導が最適化されます。

クォード・フラットパック・ノーリード (QFN) パッケージとその長所に関する資料は、アプリケーション・レポート「クォード・フラットパック・ノーリード・ロジック・パッケージ」テキサス・インスツルメンツ文献番号SCBA017を参照願います。この文献は[www.ti.com](http://www.ti.com) で入手できます。

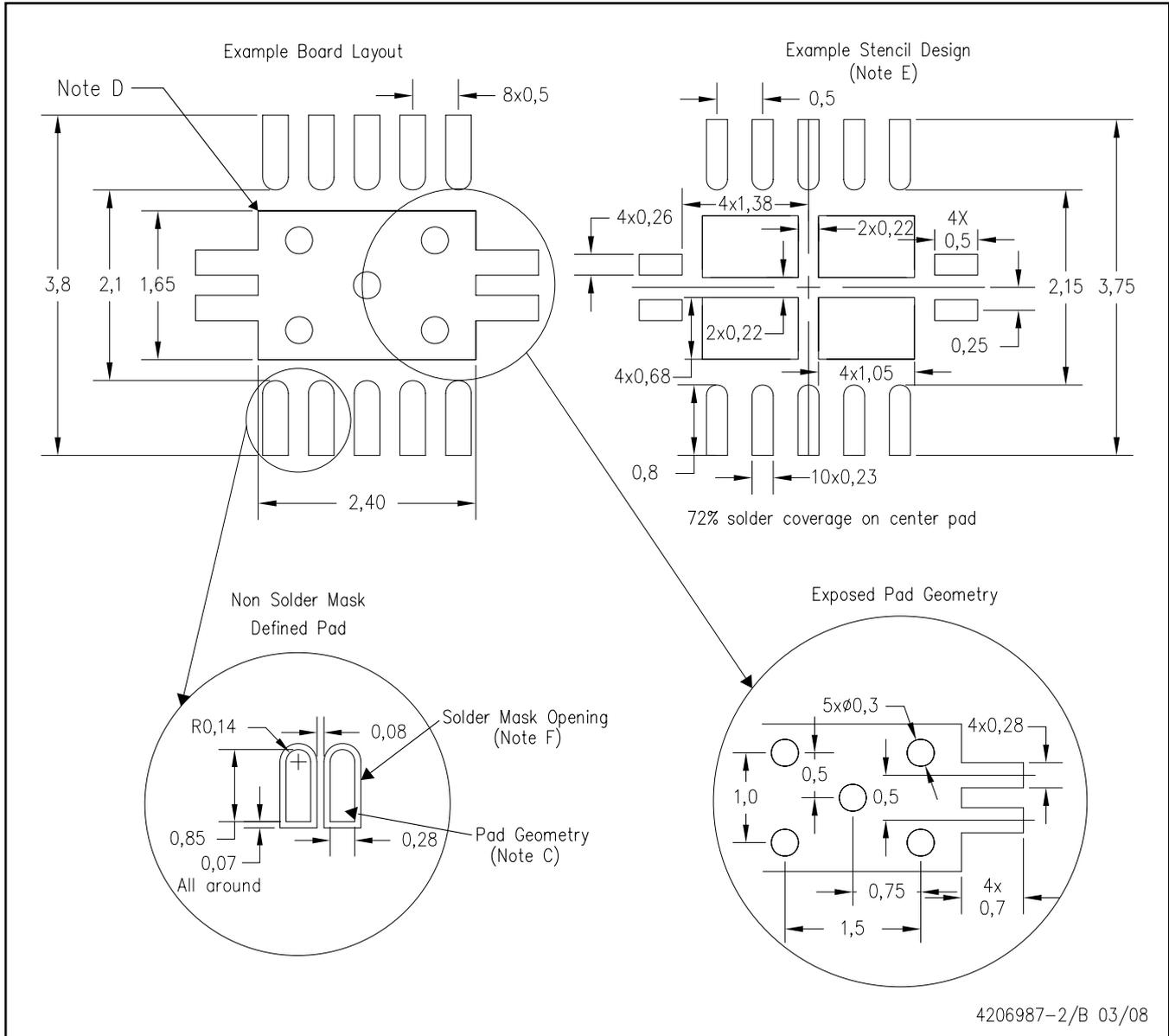
このパッケージの露出サーマルパッドの寸法を下図に示します。



サーマル・パッド寸法図

# ランド・パターン

## DRC (S-PVSON-N10)



- 注：A. 全ての線寸法の単位はミリメートルです。寸法および許容誤差はASME Y14.5M-1994によります。  
 B. 図は予告なく変更することがあります。  
 C. 代替設計については、資料IPC-7351を推奨します。  
 D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。個別の熱情報、ビアの要件、推奨するボード・レイアウトについてはアプリケーション・ノート“QFN Packages” TI文献番号SCBA017とSLUA271、およびプロダクト・データシートを参照してください。これらの文献はホームページwww.ti.comで入手できます。  
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の 推奨事項については、IPC-7525を参照してください。  
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

(SLUS772C)

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIJの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIJが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIJが第三者の製品もしくはサービスについて情報を提供することは、TIJが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負ひません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIJが特別に指定した製品である場合は除きます。TIJが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIJが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIJがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIJは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2008, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使用すること。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上