

TMS320F28P5xx 和 TMS320F280013x/TMS320F280015 之间的迁移



摘要

本迁移指南介绍了在 F280013x/15x 和 F28P55xC2000™ MCU 之间迁移时需要注意的硬件和软件差异。本文档提供了上述两个 MCU 的方框图，直观地展示了二者的异同点，还重点介绍了采用器件比较表中所有可用封装时两种器件的独特功能。F280013x 和 F28P55x 器件有一种共同的封装：64 引脚 PM。F280015x 和 F28P55x 器件有两种共同的封装：80 引脚 PN 和 64 引脚 PM，因此添加了 PCB 硬件小节，以帮助在三种共同的封装之间进行迁移。数字通用输入/输出 (GPIO) 和模拟多路复用比较表展示了两种 MCU 的引脚功能，这为在两种器件之间的迁移提供了有关硬件设计和信号路由的良好参考。最后，与 F280013x/15x 器件一样，F28P55x 软件仅支持 EABI 格式。

内容

1 F280013x/15x 和 F28P55x 的特性差异	3
1.1 F280013x/15x 和 F28P55x 特性比较.....	3
2 PCB 硬件更改	5
2.1 80 引脚 PN/PNA 和 64 引脚 PM 封装的 PCB 硬件更改.....	5
2.2 F280013x/15x 和 F28P55x 之间针对新 PCB 和现有 PCB 的 80 引脚 PNA 和 64 引脚 PM 迁移.....	8
3 系统特性差异注意事项	9
3.1 F28P55x 中的新特性.....	9
3.2 通信模块更改.....	12
3.3 控制模块更改.....	12
3.4 模拟模块差异.....	13
3.5 其他器件更改.....	15
3.6 电源管理.....	19
3.7 内存模块更改.....	20
3.8 GPIO 多路复用更改.....	21
3.9 模拟多路复用更改.....	27
4 从 F280013x/15x 到 F28P55x 的应用程序代码迁移	29
4.1 C2000Ware 头文件.....	29
4.2 链接器命令文件.....	29
4.3 C2000Ware 示例.....	29
5 与 F28P55x 中的新特性相关的特定用例	29
5.1 AES.....	29
5.2 PGA.....	29
5.3 USB.....	29
6 EABI 支持	29
6.1 闪存 API.....	29
7 参考资料	30

插图清单

图 1-1. F280013x、15x 和 F28P55x 的重叠功能方框图.....	3
图 2-1. 80 引脚 PN/PNA，F280015x 和 F28P55x 引脚重叠.....	6
图 2-2. 64 引脚 PM F280013x/15x 和 F28P55x 引脚重叠.....	7
图 3-1. ERAD 概述.....	11

表格清单

表 1-1. IP 差异.....	4
表 1-2. 80 引脚 IO 和模拟通道数.....	5
表 1-3. 64 引脚 IO 和模拟通道数.....	5
表 2-1. F280013x/15x 和 F28P55x 之间针对新 PCB 和现有 PCB 的 80 引脚 PNA 和 64 引脚 PM 迁移.....	8
表 3-1. 通信模块实例.....	12
表 3-2. 控制模块差异.....	12
表 3-3. 模拟模块差异.....	13
表 3-4. PLL 特性.....	15
表 3-5. 多路复用器图例.....	16
表 3-6. PIE 比较表.....	16
表 3-7. 引导选项图例.....	18
表 3-8. 引导加载程序和 GPIO 分配比较.....	18
表 3-9. 引导模式比较.....	19
表 3-10. RAM 和闪存存储器更改.....	20
表 3-11. 多路复用器图例.....	21
表 3-12. GPIO 多路复用引脚.....	21
表 3-13. 多路复用器图例.....	27
表 3-14. 80 引脚 PN/PNA 和 64 引脚 PM 封装的 F280013x/15 和 F28P55x 模拟多路复用器差异表.....	27
表 6-1. 闪存 API 差异.....	29

商标

C2000™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 F280013x/15x 和 F28P55x 的特性差异

F28P55x 是 F280013x/15x 的超集。F280013x 和 F28P55x 器件有一种共同的封装：64 引脚 PM。F280015x 和 F28P55x 器件有两种共同的封装：80 引脚 PN 和 64 引脚 PM。充分考虑本文档中的注意事项后，可以在 F280013x/15x 和 F28P55x 之间进行迁移。

备注

本比较指南重点介绍超集器件：F2800137/157 和 F28P55xSJ9。此产品系列中的其他器件型号具有较少的功能支持，如需特定器件型号的详细信息，请参阅特定器件数据表。

1.1 F280013x/15x 和 F28P55x 特性比较

图 1-1 显示了 F280013x/15x 和 F28P55x 的重叠方框图，而表 1-1 显示了 F280013x/15x 和 F28P55x 器件超集器件型号的特性比较。

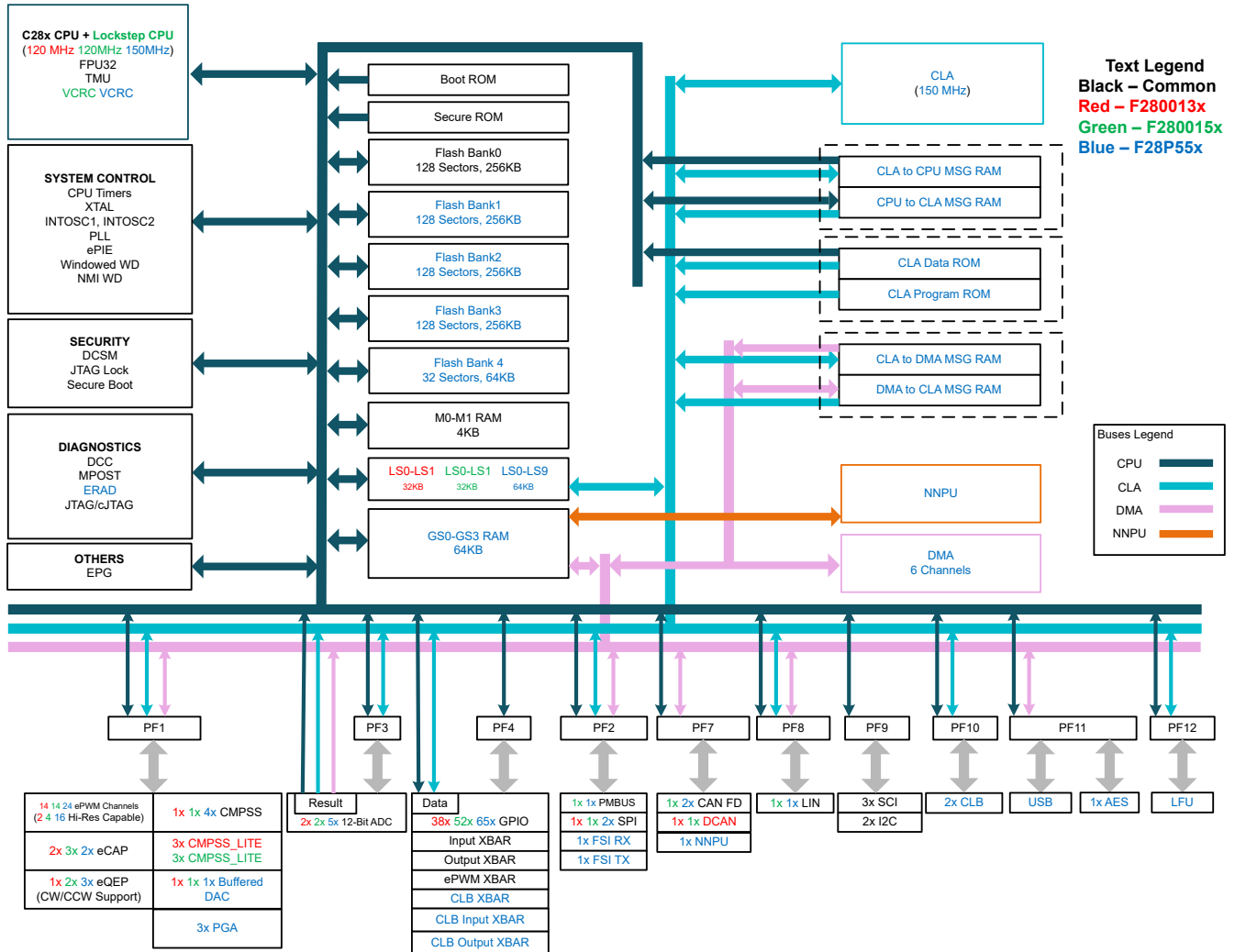


图 1-1. F280013x、15x 和 F28P55x 的重叠功能方框图

表 1-1. IP 差异

特性		F280013x	F280015x	F28P55x
CPU 频率 (MHz)		120	120	150
存储器				
闪存		256KB	256KB	1088KB
RAM	本地共享	32KB	32KB	64KB
	全局共享	-	-	64KB
系统				
控制律加速器 (CLA)		-	-	1
可配置逻辑块 (CLB)		-	-	2 个逻辑块
ROM 中的电机控制库		是	是	否
ERAD		-	-	1 - 1 类
AES		-	-	1 - 0 类
LFU		-	-	是
DMA		-	-	是
神经网络处理单元 (NNPU)		-	-	1 - 0 类
模拟外设				
ADC 12 位	ADC 数量	2 - 5 类	2 - 5 类	5 - 6 类
	MSPS	4	4	4
	转换时间 (ns)	250	250	186.67
CMPSS		1 - 类 3	1 - 类 5	4 - 类 6
CMPSS_LITE		3 - 0 类	3 - 0 类	-
缓冲 DAC		-	-	1 - 2 类
可编程增益放大器 (PGA)		-	-	3 - 2 类
来自 CMPSS DACL 的输出 DAC		1	1	1
控制外设				
eCAP/HRCAP 模块		2 - 2 类	3 - 2 类	2 - 2 类
ePWM/HRPWM 通道 — 4 类		14 (2 个具有 HRPWM)	14 (4 个具有 HRPWM)	24 (16 个具有 HRPWM)
eQEP - 2 类		1	2	3
通信外设				
CAN (DCAN) - 0 类		1	1	-
CANFD (MCAN) - 1 类		1	1	2
I2C		2 - 1 类	2 - 1 类	2 - 2 类
LIN - 1 类		-	1	1
PMBUS		-	1 - 1 类	1 - 2 类
SCI - 0 类		3	3	3
FSI		-	-	1 - 2 类
USB		-	-	1 - 0 类

表 1-2. 80 引脚 IO 和模拟通道数

IO 类型	F280015x	F28P55x
数字		
AIO (具有数字输入的模拟)	10	12
AGPIO (具有数字输入和输出的模拟)	11	16
附加 GPIO	4 (2 个来自 cJTAG , 2 个来自 X1/X2)	4 (2 个来自 cJTAG , 2 个来自 X1/X2)
标准 GPIO	37	32
总 GPIO	52	52
总 GPIO + AIO	62	64
模拟		
ADC 通道 (单端)	21	28

表 1-3. 64 引脚 IO 和模拟通道数

IO 类型	F280013x	F280013xV/15x	F28P55x
数字			
AIO (具有数字输入的模拟)	10	10	12
AGPIO (具有数字输入和输出的模拟)	11	11	16
附加 GPIO	4 (2 个来自 cJTAG , 2 个来自 X1/X2)	4 (2 个来自 cJTAG , 2 个来自 X1/X2)	4 (2 个来自 cJTAG , 2 个来自 X1/X2)
标准 GPIO	23	22	17
总 GPIO	38	37	37
总 GPIO + AIO	48	47	49
模拟			
ADC 通道 (单端)	21	21	28

2 PCB 硬件更改

F280013x 和 F28P55x 器件有一种共同的封装：64 引脚 PM。F280015x 和 F28P55x 器件有两种共同的封装：80 引脚 PNA/PN 和 64 引脚 PM。下面章节将详细介绍引脚迁移。

备注

总体兼容性不仅仅取决于引脚。执行迁移时，请查看本文档中的所有更改。

另请注意，F28P55x 上的 80 引脚 PNA 的引脚间距为 0.4mm，F280015x 上的 PN 的引脚间距为 0.5mm

2.1 80 引脚 PN/PNA 和 64 引脚 PM 封装的 PCB 硬件更改

本节介绍了 80 引脚 PN/PNA、64 引脚 PM 封装之间存在的 F280013x/15x 和 F28P55x 特性差异。

80 引脚 PN/PNA：图 2-1 概述了这些差异。请注意，F280015x 的引脚间距为 0.5mm，而 F28P55x 的引脚间距为 0.4mm，封装间距发生了变化。

64 引脚 PM：13xV 型号和所有 15x 器件都具有非 V 器件不具有的 VREGENZ 引脚。所有 F28P55x 都有 VREGENZ 引脚。64 引脚 PM F280013x/15x 和 F28P55x 引脚重叠概述了这些差异。

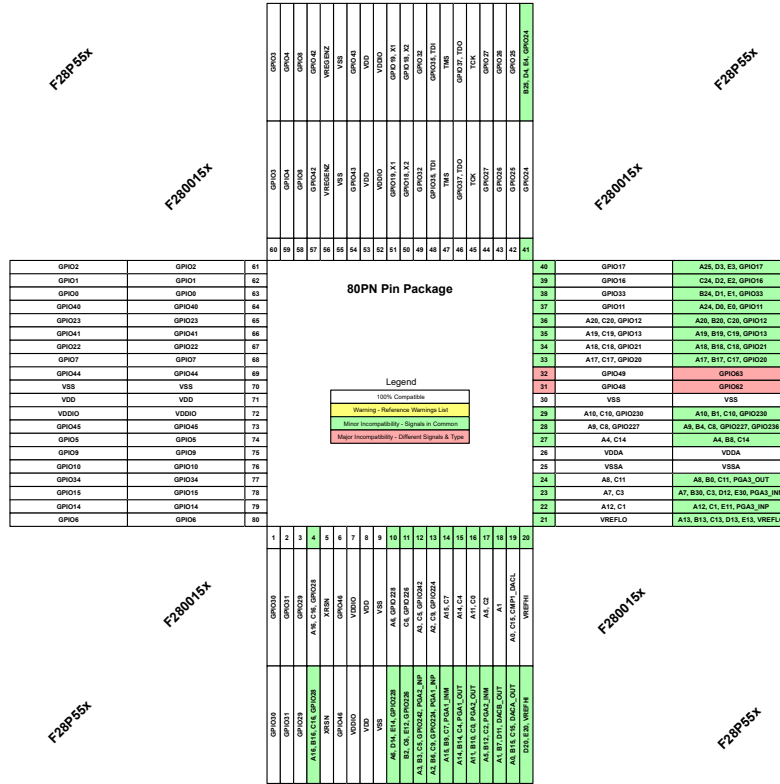


图 2-1. 80 引脚 PN/PNA, F280015x 和 F28P55x 引脚重叠

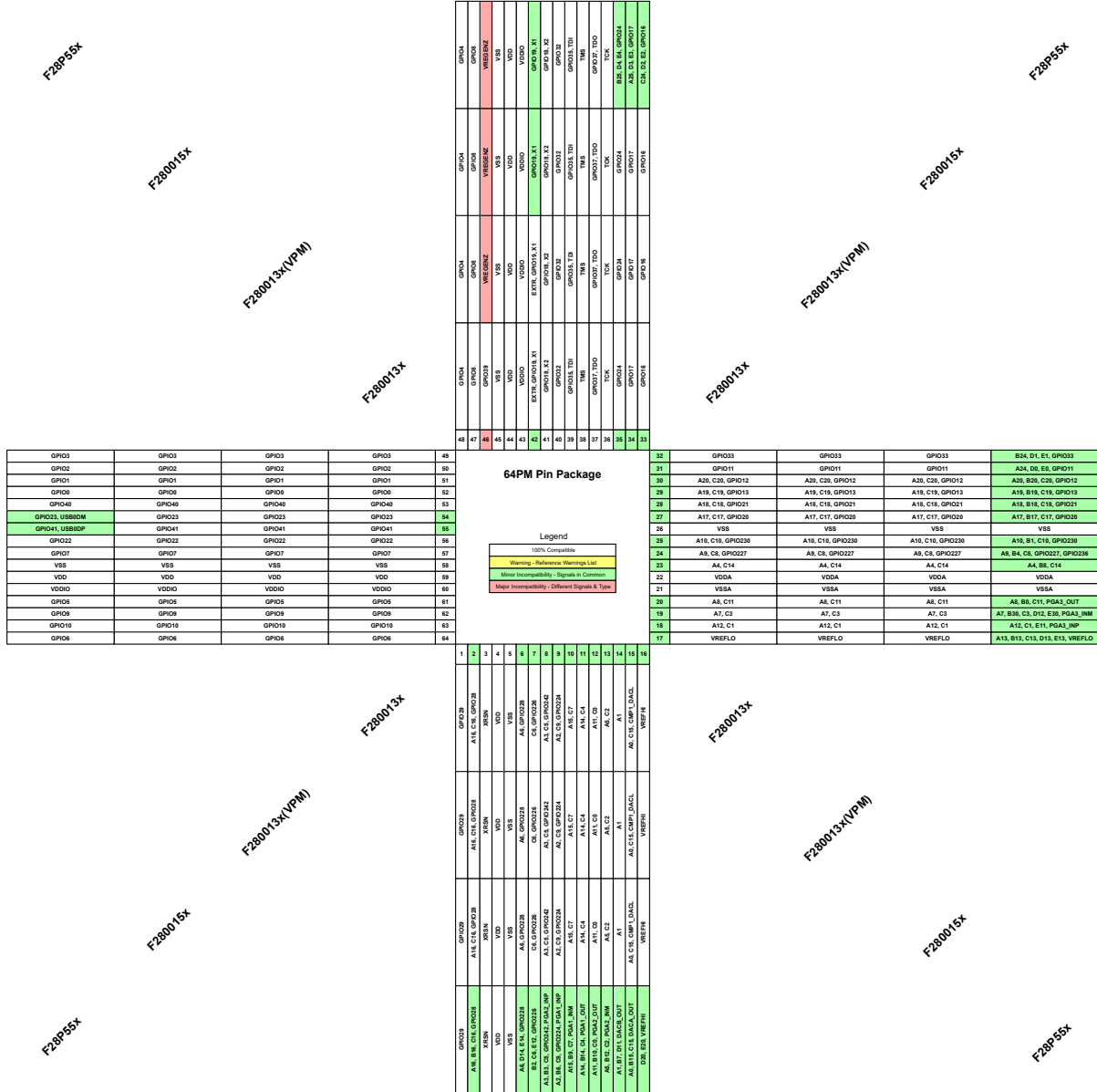


图 2-2. 64 引脚 PM F280013x/15x 和 F28P55x 引脚重叠

2.2 F280013x/15x 和 F28P55x 之间针对新 PCB 和现有 PCB 的 80 引脚 PNA 和 64 引脚 PM 迁移

有关颜色图例，请参阅图 2-1 和图 2-2。

表 2-1. F280013x/15x 和 F28P55x 之间针对新 PCB 和现有 PCB 的 80 引脚 PNA 和 64 引脚 PM 迁移

引脚编号		引脚名称		转换类型	操作
80	64	F280013x/15	F28P55x		F280013x/15 到 F28P55x
次要不兼容性问题 — 通用信号 ⁽¹⁾					
4	2	A16、C16、GPIO28	A16、B16、C16、GPIO28	公共模拟通道	使用 A16、C16、GPIO28
10	6	A6、GPIO228	A6、D14、E14、GPIO228		使用 A6 或 GPIO228
11	7	C6、GPIO226	B2、C6、E12、GPIO226		使用 C6 或 GPIO226
12	8	A3、C5、GPIO224	A3、B3、C5、GPIO242、PGA2_INP		使用 A3、C5 或 GPIO224
13	9	A2、C9、GPIO224	A2、B6、C9、GPIO224、PGA1_INP		使用 A2、C9、GPIO224
14	10	A15、C7	A15、B9、C7、PGA1_INM		使用 A15 或 C7
15	11	A14、C4	A14、B14、C4、PGA1_OUT		使用 A14 或 C4
16	12	A11、C0	A11、B10、C0、PGA2_OUT		使用 A11 或 C0
17	13	A5、C2	A5、B12、C2、PGA2_INM		使用 A5 或 C2
18	14	A1	A1、B7、D11、DACB_OUT		使用 A1
19	15	A0、C15、CMP1_DACL	A0、B15、C15、DACA_OUT		使用 A0、C15 或 DACA_OUT
20	16	VREFHI	D20、E20、VREFHI		使用 VREFHI
21	17	VREFLO	A13、B13、C13、D13、E13、VREFLO		使用 VREFLO
22	18	A12、C1	A12、C1、E11、PGA3_INP		使用 A12 或 C1
23	19	A7、C3	A7、B30、C3、D12、E30、PGA3_INM		使用 A7 或 C3
24	20	A8、C11	A8、B0、C11、PGA3_OUT		使用 A8 或 C11
27	23	A4、C14	A4、B8、C14		使用 A4 或 C14
28	24	A9、C8、GPIO227	A9、B4、C8、GPIO227		使用 A9、C8 或 GPIO227
29	25	A10、C10、GPIO230	A10、B1、C10、GPIO230		使用 A10、C10 或 GPIO230
33	27	A17、C17、GPIO20	A17、B17、C17、GPIO20		使用 A17、C17 或 GPIO20
34	28	A18、C18、GPIO21	A18、B18、C18、GPIO21	使用 A18、C18、GPIO21	
35	29	A19、C19、GPIO13	A19、B19、C19、GPIO13	使用 A19、C19、GPIO13	
36	30	A20、C20、GPIO12	A20、B20、C20、GPIO12	使用 A20、C20、GPIO12	
37	31	GPIO11	A24、D0、E0、GPIO11	GPIO 到模拟 (通过 GPIO)	使用 GPIO11
38	32	GPIO33	B24、D1、E1、GPIO33		使用 GPIO33
39	33	GPIO16	C24、D2、E2、GPIO16		使用 GPIO16
40	34	GPIO17	A25、D3、E3、GPIO17		使用 GPIO17
41	35	GPIO24	B25、D4、E4、GPIO24		使用 GPIO24
65	54	GPIO23	GPIO23、USB0DM		使用 GPIO23
66	55	GPIO41	GPIO41、USB0DP	使用 GPIO41	
31	-	GPIO48	GPIO62	GPIO 编号更改	GIOMux 允许在 F28P55x 上实现相同的功能，请参阅表 3-12
32	-	GPIO49	GPIO63		

表 2-1. F280013x/15x 和 F28P55x 之间针对新 PCB 和现有 PCB 的 80 引脚 PNA 和 64 引脚 PM 迁移 (续)

引脚编号		引脚名称		转换类型	操作
80	64	F280013x/15	F28P55x		F280013x/15 到 F28P55x
(仅限 280013x) 主要不兼容性问题 — 不同的信号和类型					
-	46	GPIO39	VREGENZ	GPIO 移除	F280013x 器件上不支持外部 VREG。根据内部 VREG 使用情况，在 F28P55x 上通过 0Ω 电阻器 VSSA 或 VDDA 进行连接。在 F280013x 上替换为 2.2k PU/PD。

(1) 软件中已选定要使用的通道。

3 系统特性差异注意事项

本节探讨了在 F280013x/15xx 和 F28P55x 器件之间迁移时的异同点。

3.1 F28P55x 中的新特性

这部分简要介绍了仅在 F28P55x 器件中提供的特性。有关每个新特性的详细信息，请参阅 *TMS320F28P55x 实时微控制器技术参考手册 (SPRUJ53)*。

3.1.1 高级加密标准 (AES)

AES 模块可基于二进制密钥提供硬件加速的数据加密和解密操作。AES 是一种对称的密码模块，支持用于加密和解密的 128 位、192 位或 256 位硬件密钥。AES 模块基于对称算法，这表示加密与解密密钥相同。加密数据意味着将数据从明文转换为难以理解的形式，即所谓密文。密文解密是将之前加密的数据转换回其原始形式，即明文。AES 加速器的主要特性为：

AES 加密和解密操作受到以下各项的支持：

- 带基本 GHASH 操作的伽罗瓦/计数器模式 (GCM)
- 带 CBC-MAC 的计数器模式 (CCM)
- XTS 模式

以下反馈工作模式可用：

- 电子源码书模式 (ECB)
- 密码块链接 (CBC)
- 计数器模式 (CTR)
- 密码反馈模式 (CFB)，128 位
- F8 模式
- 密钥大小：128、192 和 256 位
- 支持 CBC_MAC 和 Fedora 9 (F9) 验证模式
- 基本的 GHASH 操作 (选择不加密时)
- 硬件中的密钥调度
- 支持 μDMA 传输
- 全同步设计

3.1.2 通用串行总线 (USB)

USB 控制器在与 USB 主机进行点对点通信过程中可作为全速功能控制器运行。它符合 USB2.0 标准，包含挂起和唤醒信号。USB 控制器有三十二个端点，其中一半用于输入事务，另一半用于输出事务。1 个输入端点和 1 个输出端点是用于控制传输的固定功能端点；其他端点通过固件定义。可动态调整大小的 FIFO 支持对多个数据包进行排队。USB 设备启动方式灵活，可软件控制是否在启动时连接。

3.1.3 可配置逻辑块 (CLB)

可配置逻辑块 (CLB) 是一组可配置的块，可使用软件互连这些块以实现自定义数字逻辑功能。CLB 能够通过一组交叉开关互连来增强现有的外设，为现有的控制外设（例如增强型脉宽调制器 (ePWM)、增强型采集模块 (eCAP) 和增强型正交编码器脉冲模块 (eQEP)）提供高度连接性。交叉开关还允许将 CLB 连接到外部 GPIO 引脚。这样，CLB 可以配置为与器件外设交互以执行小型逻辑功能（例如简单的 PWM 生成器）或实现自定义串行数据交换协议。

CLB 外设是通过 CLB 工具进行配置的。有关 CLB 工具、可用示例、应用报告和用户指南的更多信息，请参阅 C2000WARE 软件包（C2000Ware_2_00_00_03 及更高版本）中的以下位置：

3.1.4 实时固件更新 (LFU)

F28P55x 器件具有方便实时固件更新的内置硬件。它支持从旧固件到新固件的快速上下文切换，以尽可能减少更新器件固件时的应用停机时间。

3.1.5 可编程增益放大器 (PGA)

F28P55x 增加了 3 个与 ADC 内联的可编程增益放大器 (PGA)。PGA 支持单位增益和从 2 到 64 的 2 的倍数增益，可用于放大小信号源，以利用片上 ADC 的全动态范围。还支持后增益滤波。虽然 PGA 也存在于 TMS320F28004x 器件上，但这是一种新类型，请参阅 F28P55x 文档以了解支持的完整功能集。

3.1.6 ERAD

图 3-1 中显示了 ERAD 模块。

ERAD 增强了 CPU 外部的器件的调试和系统分析功能。C28x CPU 本身有两个分析资源：分析单元 1 (AU1) 和分析单元 2 (AU2)。第一个分析单元对事件进行计数或监控地址总线。第二个分析单元监测地址和数据总线。这两个分析单元可配置为硬件断点或硬件观察点，此外，可将第一分析单元配置为基准计数器或事件计数器。ERAD 模块进一步扩展了该功能，以提供额外的硬件断点、硬件观察点和用于性能分析的计数器，以及其他高级功能。

ERAD 模块可由调试器和应用软件利用。对于很多实时系统，并不总是可以连接调试器并执行侵入式调试。在这些情况下，用户的代码能够设置和控制 ERAD 模块，以在不干扰最终应用的情况下调试和分析系统。

ERAD 模块由八个增强型总线比较器 (EBC) 单元和四个系统事件计数器 (SEC) 单元组成。EBC 单元监控总线并生成输出事件。SEC 单元可与 EBC 单元一起使用，用于对系统进行剖析和分析。后续章节会详细说明了这些单元。

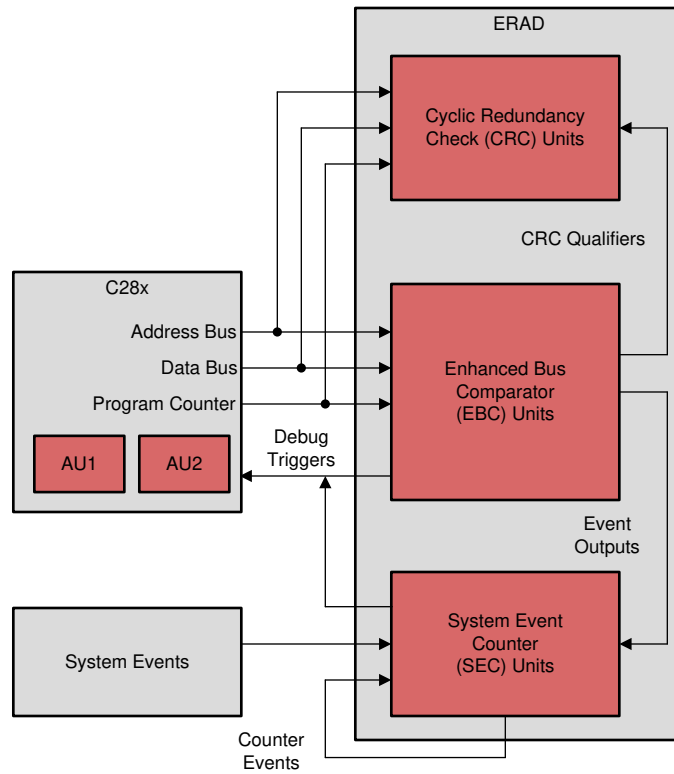


图 3-1. ERAD 概述

3.1.7 FSI

快速串行接口 (FSI) 模块是一个串行通信外设，能够跨隔离器件实现可靠的高速通信。电隔离器件用于两种不同的电路（没有共同的电源和接地连接）必须交换信息的情况。尽管隔离器件有助于实现这些信号通信，但它们也会在信号线路上引入较大的延迟并增加信号之间的偏移。FSI 专门设计用于确保在跨隔离栅进行通信的系统场景中实现可靠的高速通信，而不添加组件。

FSI 包含独立发送器 (FSITX) 和接收器 (FSIRX) 内核。FSITX 和 FSIRX 内核是独立配置和运行的。

有关 FSI 模块的其他信息，请参阅 [快速串行接口 \(FSI\) 偏斜补偿](#)。

3.1.8 5V 失效防护 IO

F28P55x 器件有四个 GPIO：GPIO2、GPIO3、GPIO9 和 GPIO32，它们支持 5V 输入。这些引脚还支持在为器件加电之前施加电压。

3.2 通信模块更改

F280013x/15x 和 F28P55x 器件之间的通信模块更改会影响模块数量、FSI 和通过 USB 添加的模块。详情如表 3-1 所示。

表 3-1. 通信模块实例

模块	类别	F280013x/15x	F28P55x	注释
LIN	编号	2 - LINA、LINB	1 - LINA	两个器件上均为 1 类 LIN
CAN	编号	1 - CANA	-	
MCAN	编号	1 - MCANA(CAN-FD)	2 - MCANA、MCANB(CAN-FD)	
SCI	编号	3 - SCIA、SCIB、SCIC	3 - SCIA、SCIB、SCIC	两个器件上均为 0 类 SCI
SPI	编号	1 - SPIA、SPIB	2 - SPIA、SPIB	两个器件上均为 2 类 SPI
	HW		高速模式支持	GPIO2、3、9、21、32 和 41 不支持高速 SPI 模式。
I2C	数量	2 - I2CA、I2CB	2 - I2CA、I2CB	F280013x/15x 具有 1 类 I2C F28P55x 具有 2 类 I2C
	寄存器			
PMBUS	编号	1 - PMBUSA	1 - PMBUSA	F280013x/15x 具有 0 类 PMBUS F28P55x 具有 1 类 PMBUS
	HW 变化		支持快速+ 模式 — 1MHz 时钟	
	寄存器	-		PMBUS_IO_DRVSEL
-			PMBUS_IO_MODESEL	配置引脚电平, 支持 3.3V 或 1.35V
FSITX/RX	编号	-	1 - FSITXA/RXA	F28P55x 具有 2 类 FSI

3.3 控制模块更改

F280013x/15x 和 F28P55x 器件之间的控制模块变化极小。表 3-2 展示了在 F280013x/15x 和 F28P55x 之间迁移应用时应考虑的模块实例差异。

表 3-2. 控制模块差异

模块	类别	F280013x/15x	F28P55x	注释
eQEP	编号	1(13x) 或 2(15x) - EQEP1、EQEP2	3 - EQEP1、EQEP2、EQEP3	两种器件上均为 2 类 eQEP
eCAP	编号	2(13x) 或 3(15x) - ECAP1..3	2 - ECAP1、ECAP2	两种器件上均为 2 类 eCAP
ePWM	编号	7 - EPWM1..7	12 - EPWM1..12	两种器件上均为 4 类 PWM
HRPWM	编号	1(13x) 或 2(15x) - HRPWM1..4	8 - HRPWM1..8	两种器件上均为 4 类 HRPWM

3.4 模拟模块差异

这部分简要介绍了 F280013x/15x 和 F28P55x 之间的模拟特性差异。F28P55x 上新增了三个可编程增益放大器 (PGA)，并且它现在有 5 个 ADC，相比之下，F280013x/15x 器件上只有两个 ADC。CMPSS 和 ADC 模块内部有几项增强功能。

表 3-3. 模拟模块差异

模块	类别	F280013x/15x	F28P55x	注释
模拟 SysCtrl	硬件更改	-	ADC 的全局同步软件触发器	允许将 ADC 的软件触发器同时发送到所选的 ADC
		-	用于选择 VREFHI 的新寄存器	支持逐个 ADC VREFHI 选择基准电压： 1. 内部 VREFHI 2. 外部 VREFHI 3. VDDA
		-	用于选择 VREFHI 的新寄存器	支持逐个 ADC VREFLO 选择基准电压： 1. VREFLO 引脚 2. VSSA
		-	支持具有外部 VREFHI 的全范围 3.3V FSR	可在外部模式下在 VREFHI 上供应 1.65V 电压以使 FSR = 3.3V
		-	部分 GPIO 上的 12mA 驱动	为了与 I2C 和 PMBUS 高速 + 模式兼容，GPIO 2/3/9/32 提供了 12mA 驱动强度 (IOL) 选项
		-	部分 GPIO 上的 1.35V VIH 兼容性	将 GPIO 2/3/9/32 的 VIH 更改为 1.35V
	寄存器	ANAREFCTL.ANAREFSEL	ANAREFPCTRL.REFPMUXSELx	x = ADC A/B/C/D/E 每个 ADC 现在独立配置以使用 VREFHI 源
		-	ANAREFNCTL.REFNMUXSELx	x = ADC A/B/C/D/E 每个 ADC 都具有 VREFLO 选择功能
		ANAREFCTL.ANAREF2P5SEL	ANAREFPCTL.ANAREF1P65SEL	x = ADC A/B/C/D/E 每个 ADC 都具有独立的 1.65V (3.3V FSR) 或 2.5V FSR 选择。也会影响外部基准模式。
		-	IO_DRVSEL	为 4mA (默认值) 或 12mA 配置所选的 GPIO 驱动强度 (IOL)
-		IO_MODESEL	将所选的 GPIO VIH 配置为 3.3V (默认值) 或 1.35V	
ADC ¹	编号	2 - ADCA、ADCB	5 - ADCA、ADCB、ADCC、ADCD、ADCE	F280013x/15x 具有 5 类 ADC F28P55x 具有 6 类 ADC
	最大速度	60MHz	75MHz	4MSPS 时的最大吞吐量相同
	硬件更改	-	新 PPB 特性 1. 求和/最大值/最小值/绝对值 2. 通过重复块实现过采样支持 3. 上一个转换增量 4. 输出滤波	1. PPB 对并发结果求和/最大值/最小值/绝对值的能力 2. 自动聚合用户定义数量的样本并求平均值，仅将平均值返回到结果寄存器。与 ADC 中继器模块结合使用 3. 将上次转换与当前转换进行比较并生成相应操作 4. 仅返回筛选窗口范围内的值，放弃其他值。
		-	ADC 中继器逻辑	能够自动启动后续触发器，并且可以选择添加相位延迟。可与 PPB 一起使用，在不产生 CPU 开销的情况下实现过采样
		-	全局软件强制 SOC 触发器	能够同时启动到所有 ADC 的软件 SOC 触发器
		-	ADC S/H 电容器复位	能够在采样之间将 S/H 电容器复位为 VSSA
	寄存器	ADCTL1	ADCTL1	添加了外部多路复用器控制和 DMA 触发时序
		ADCSOCxCTL.TRIGSEL	ADCSOCxCTL.TRIGSEL	添加了针对 ePWM 和重复块支持的触发选项
		INTFLGCLR	ADCINTFLGCLR	
		ADCINTSOCSEL2	ADCINTSOCSEL1	所有 SOC 中断触发器都移到了 INTSOCSEL1

表 3-3. 模拟模块差异 (续)

模块	类别	F280013x/15x	F28P55x	注释
GPDAC	编号	-	1 - GPDACA	F28P55x 具有 1 类 GPDAC
CMPSS ^{1 2}	编号	1 - CMPSS1	4 - CMPSS1 至 CMPSS4	F280013x 具有 2 类 CMPSS F280015x 和 F28P55x 具有 3 类 CMPSS
	硬件更改		1. 向低侧比较器添加了 DAC 斜坡发生器 2. 斜坡发生器包括向斜升支持	
	寄存器	RAMPMAXREFA	RAMPHREFA	寄存器名称更改 (仅限 F280013x)
		RAMMAXREFS	RAMPHREFS	寄存器名称更改 (仅限 F280013x)
		RAMPDECVALA	RAMPHSTEPVALA	寄存器名称更改 (仅限 F280013x)
		RAMPDECVALS	RAMPHSTEPVALS	寄存器名称更改 (仅限 F280013x)
		RAMPSTS	RAMPHSTS	寄存器名称更改 (仅限 F280013x)
		RAMPDLYA	RAMPHDLYA	寄存器名称更改 (仅限 F280013x)
		RAMPDLYS	RAMPHDLYS	寄存器名称更改 (仅限 F280013x)
		CTRIPLFILCTL	CTRIPLFILCTL - 字段更改	对此寄存器中的字段进行了添加和更改。有关更多详细信息, 请参阅器件特定 TRM。
		CTRIPLFILCLKCTL	CTRIPLFILCLKCTL - 字段更改	增大了预分频器范围
		CTRIPHFILCTL	CTRIPHFILCTL - 字段更改	对此寄存器中的字段进行了添加和更改。有关更多详细信息, 请参阅器件特定 TRM。
		CTRIPHFILCLKCTL	CTRIPHFILCLKCTL - 字段更改	增大了预分频器范围
		-	COMPDACTL	添加了寄存器和功能以支持双斜坡发生器
		-	RAMPLREFA	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)
		-	RAMPLREFS	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)
		-	RAMPLSTEPVALA	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)
		-	RAMPLSTEPVALS	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)
		-	RAMPLSTS	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)
		-	RAMPLDLYA	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)
	-	RAMPLDLYS	添加了寄存器和功能以支持双斜坡发生器 (仅限 F280013x)	
	-	CTRIPLFILCLKCTL2	添加了寄存器和功能以支持双斜坡发生器	
	-	CTRIPHFILCLKCTL2	添加了寄存器和功能以支持双斜坡发生器	
CMPSS_LITE	编号	3	-	CMPSS_LITE 替换为 F28P55x 上的完整 CMPSS
温度传感器	编号	1 - (在 ADCC 通道 12 中)	1 - (在 ADCC 通道 12 中)	

- 在从 F280013x/15x 向 F28P55x 移植 (或反向移植) 软件的过程中, 必须十分小心, 以确保使用正确的 ADC 通道, 因为通道分配有所不同, 请参阅[模拟多路复用更改](#)。
- 仅适用于 F280013x 和 F28P55x

3.5 其他器件更改

这部分介绍了前几部分中未涉及到的 F280013x/15x 和 F28P55x 的特性差异，因此在两种器件之间迁移应用时，必须考虑下面标识的更改。

3.5.1 PLL

F280013x/15x 和 F28P55x 器件的 PLL 块相同，不过 F28P55x 的最大 PLL 原始时钟更高，以满足 F28P55x 的 SYSCLK 频率要求。表 3-4 列出了两种器件的 PLL 特性以供比较。有关更多信息，请参阅 TMS320F28P55x 微控制器技术参考手册。

表 3-4. PLL 特性

特性	F280013x/15x	F28P55x
最大 CPU 时钟	120MHz	150MHz
VCO 范围	220-600MHz	220-600MHz
PLL 原始时钟范围	6-240MHz	6-300MHz
X1 输入范围 (PLL 启用)	2-25MHz	2-25MHz
REFCLK 分频器	是 [1..32]	是 [1..32]
PLL 滑动检测	否 (使用 DCC)	否 (使用 DCC)
分数 PLL 倍频器	否	否

3.5.2 PIE 通道映射

F280013x/15x 和 F28P55x 的 Pie 通道映射由于二者的外设模块变更而有所不同。表 3-6 对这两种器件上的共同和独有 Pie 通道分配进行了总结。

表 3-5. 多路复用器图例

颜色	说明
	两种器件共有的多路复用器功能
	仅适用于 F280013x 和 F280015x 的多路复用器功能
	仅适用于 F28P55x 的多路复用器功能
	仅适用于 F28P55x 和 F280015x 的多路复用器功能
	仅适用于 F280015x 的多路复用器功能

表 3-6. PIE 比较表

索引	INTx.1	INTx.2	INTx.3	INTx.4	INTx.5	INTx.6	INTx.7	INTx.8	INTx.9	INTx.10	INTx.11	INTx.12	INTx.13	INTx.14	INTx.15	INTx.16
INT1.y	INT_ADC_A1	INT_ADC_B1 INT_ADC_C1	INT_ADC_C1	INT_XINT_1	INT_XINT_2	INT_SYS_ERR	INT_TIMER0	INT_WAKE	INT_ADC_D1	INT_ADC_E1						
INT2.y	INT_EPW_M1_TZ	INT_EPW_M2_TZ	INT_EPW_M3_TZ	INT_EPW_M4_TZ	INT_EPW_M5_TZ	INT_EPW_M6_TZ	INT_EPW_M7_TZ	INT_EPW_M8_TZ	INT_EPW_M9_TZ	INT_EPW_M10_TZ	INT_EPW_M11_TZ	INT_EPW_M12_TZ				
INT3.y	INT_EPW_M1	INT_EPW_M2	INT_EPW_M3	INT_EPW_M4	INT_EPW_M5	INT_EPW_M6	INT_EPW_M7	INT_EPW_M8	INT_EPW_M9	INT_EPW_M10	INT_EPW_M11	INT_EPW_M12				
INT4.y	INT_ECA_P1	INT_ECA_P2	INT_ECA_P3													
INT5.y	INT_EQE_P1	INT_EQE_P2	INT_EQE_P3		INT_CLB_1	INT_CLB_2										
INT6.y	INT_SPIA_RX	INT_SPIA_TX	INT_SPIB_RX	INT_SPIB_TX	INT_LINA_0	INT_LINA_1	INT_DCC_0	INT_DCC_1								
INT7.y	INT_DMA_CH1	INT_DMA_CH2	INT_DMA_CH3	INT_DMA_CH4	INT_DMA_CH5	INT_DMA_CH6	INT_PMBUSA				INT_FSIT_XA1	INT_FSIT_XA2	INT_FSIR_XA1	INT_FSIR_XA2		
INT8.y	INT_I2CA	INT_I2CA_FIFO	INT_I2CB	INT_I2CB_FIFO	INT_SCI_C_RX	INT_SCI_C_TX			INT_LINA_0	INT_LINA_1						
INT9.y	INT_SCI_A_RX	INT_SCI_A_TX	INT_SCI_B_RX	INT_SCI_B_TX	INT_CAN_A0	INT_CAN_A1	INT_MCA_NA_0	INT_MCA_NA_1	INT_MCA_NB_0	INT_MCA_NB_1	INT_MCA_NB_ECC	INT_MCANB_WAKE				接口 USB

表 3-6. PIE 比较表 (续)

索引	INTx.1	INTx.2	INTx.3	INTx.4	INTx.5	INTx.6	INTx.7	INTx.8	INTx.9	INTx.10	INTx.11	INTx.12	INTx.13	INTx.14	INTx.15	INTx.16
INT10.y	INT_ADC_A_EVT	INT_ADC_A2	INT_ADC_A3	INT_ADC_A4	INT_ADC_B_EVT	INT_ADC_B2	INT_ADC_B3	INT_ADC_B4	INT_ADC_C_EVT	INT_ADC_C2	INT_ADC_C3	INT_ADC_C4	INT_ADC_D_EVT	INT_ADC_D2	INT_ADC_D3	INT_ADC_D4
					INT_ADC_C_EVT	INT_ADC_C2	INT_ADC_C3	INT_ADC_C4								
INT11.y	INT_CLA_1_1	INT_CLA_1_2	INT_CLA_1_3	INT_CLA_1_4	INT_CLA_1_5	INT_CLA_1_6	INT_CLA_1_7	INT_CLA_1_8	INT_ADC_E_EVT	INT_ADC_E2	INT_ADC_E3	INT_ADC_E4				
INT12.y	INT_XINT_3	INT_XINT_4	INT_XINT_5		INT_FLS_S	INT_VCU	INT_MCA_NA_WAK_E	INT_MCA_NA_WAK_E					INT_AES			
							INT_MCA_NA_WAK_E	INT_MCA_NA_WAK_E								

3.5.3 Bootrom

有关 F280013x/15x 和 F28P55x 的 Bootrom 异同点，请参阅表 3-8 和表 3-9。

表 3-7. 引导选项图例

颜色	说明
	两种器件共有的选项，但 BOOTDEFx 值可能会不同
	仅适用于 F280013x/15x 的选项
	仅适用于 F28P55x 的选项

表 3-8. 引导加载程序和 GPIO 分配比较

引导加载程序	选项	BOOTDEFx	F280013x/15x	F28P55x
并行	0	0x00	D0-D7=GPIO0,1,3,5,7,24,28,29 ; DSP=224 ; 主机=242	D0-D7=GPIO0 至 GPIO7 ; DSP=16 ; 主机=29
	1	0x20	D0-D7=GPIO0,1,2,3,5,6,7,24 ; DSP=12 ; 主机=13	D0-D7=GPIO0,1,2,3,5,6,7,24 ; DSP=12 ; 主机=13
	2	0x40	D0-D7=GPIO0,1,2,3,5,6,7,24 ; DSP=16 ; 主机=29	-
SCIA	0	0x01	TX=29 ; RX=28	TX=29 ; RX=28
	1	0x21	TX=1 ; RX=0	TX=1 ; RX=0
	2	0x41	TX=8 ; RX=9	TX=8 ; RX=9
	3	0x61	TX=7 ; RX=3	TX=7 ; RX=3
	4	0x81	TX=16 ; RX=3	TX=16 ; RX=3
CAN ¹	0	0x02	TX=4 ; RX=5(13x) TX=7 ; RX=5(15x)	TX=4 ; RX=5
	1	0x22	TX=32 ; RX=33	TX=1 ; RX=0
	2	0x42	TX=2 ; RX=3	TX=13 ; RX=12
	3	0x62	TX=13 ; RX=12	-
MCAN(CAN-FD)	0	0x08	TX=1 ; RX=0	TX=4 ; RX=5
	1	0x28	TX=4 ; RX=5	TX=1 ; RX=0
	2	0x48	TX=13 ; RX=12	TX=13 ; RX=12
SPI	0	0x06	SIMO=7 ; SOMI=1 ; CLK=3 ; STE=5	PICO=2 ; POCI=1 ; CLK=3 ; PTE=5
	1	0x26	SIMO=16 ; SOMI=1 ; CLK=3 ; STE=0	PICO=16 ; POCI=1 ; CLK=3 ; PTE=0
	2	0x46	SIMO=8 ; SOMI=10 ; CLK=9 ; STE=11	PICO=8 ; POCI=10 ; CLK=9 ; PTE=11
	3	0x66	SIMO=16 ; SOMI=13 ; CLK=12 ; STE=29	PICO=16 ; POCI=12 ; CLK=9 ; PTE=24

表 3-8. 引导加载程序和 GPIO 分配比较 (续)

引导加载程序	选项	BOOTDEFx	F280013x/15x	F28P55x
I2C	0	0x07	SDA=0 ; SCL=1	SDA=0 ; SCL=1
	1	0x27	SDA=32 ; SCL=33	SDA=32 ; SCL=33
	2	0x47	SDA=5 ; SCL=4	SDA=5 ; SCL=4
USB	0	0x09	-	DM=23 ; DP=41

1. 对于 F28P55x 器件, "CAN" 引导模式由 FD 模式设置为 "off" 的 MCAN 模块支持

表 3-9. 引导模式比较

启动模式	选项	BOOTDEFx	F280013x/15x	F28P55x
闪存/安全闪存	0	0x03	条目=0x00080000 ; 组/扇区=0/0	条目=0x00080000 ; 组/扇区=0/0
	1	0x23	条目=0x00088000 ; 组/扇区=0/32	条目=0x00088000 ; 组/扇区=0/32
	2	0x43	条目=0x0008FFF0 ; 组/扇区=0/63	条目=0x000C0000 ; 组/扇区=0/64
	3	0x63	条目=0x00090000 ; 组/扇区=0/64	条目=0x000C8000 ; 组/扇区=1/64
	4	0x83	条目=0x00098000 ; 组/扇区=0/96	条目=0x00100000 ; 组/扇区=2/16
	5 (仅闪存)	0xA3	条目=0x0009FFF0 ; 组/扇区=0/127	-
LFU 闪存	0	0x0B	-	条目=0x00080000 ; 组=0 条目=0x000C0000 ;组=2
	1	0x2B	-	条目=0x00088000 ;组=0 条目=0x000C8000 ;组=2
等待	0	0x04	看门狗已启用	看门狗已启用
	1	0x24	看门狗已禁用	看门狗已禁用
RAM	0	0x05	条目 = 0x00000000	条目 = 0x00000000

3.6 电源管理

F280013xV、F280015x 和 F28P55x 器件支持双轨电源 (3.3V 和 1.2V) 或单轨 (3.3V), 内部 LDO VREG 提供 1.2V 电源轨。F280013x 器件具有永久启用的内部 LDO。这部分介绍了两种器件在电源管理方面的异同点。

3.6.1 LDO/VREG

F280015x 和 F28P55x 都支持内部和外部 VREG, 以通过 VREGENZ 引脚选择 1.2V 电源。但是, 只有 F280013xV 支持外部 VREG 选项, 并且具有 VREGENZ 引脚。所有其他 F280013x 器件使用 GPIO 替换了此选项。对于 F28P55x, 所有封装都有一个 VREGENZ 引脚。

3.6.2 POR/BOR

POR 和 BOR 没有功能变化。

3.6.3 功耗

如果 F280013x/15x 和 F28P55x 的 IP 集和目标频率相同, 则功耗应大致相同。请参阅每个外设的数据表以及任一器件的最大电流。

3.7 内存模块更改

F280013x/15x 和 F28P55x 器件中的 RAM 和闪存存储器有一些异同点。表 3-10 总结了包括错误检查和安全分配在内的存储器特性。

表 3-10. RAM 和闪存存储器更改

存储器		F280013x/15x			F28P55x		
		大小	奇偶校验/ ECC	受安全保护	大小	奇偶校验/ ECC	受安全保护
RAM	专用 (M0、M1)	4KB	ECC	否	4KB	ECC	否
	本地共享 (LS0)	16KB	奇偶校验	DCSM 受控	4KB	奇偶校验	DCSM 受控
	LS1	16KB	奇偶校验	DCSM 受控	4KB	奇偶校验	DCSM 受控
	LS2-LS7	-	-	-	24KB	奇偶校验	DCSM 受控
	本地共享 (LS8-LS9)	-	-	-	32KB	奇偶校验	DCSM 受控
	全局共享 (GS0-GS3)	-	-	-	64KB	奇偶校验	否
	消息	- -	-	-	512B(CPU- CLA) 512B(CLA- DMA)	奇偶校验	否
	总 RAM	32KB			133KB		
闪存	按扇区	2KB	-	-	2KB	-	-
	每组	256KB (1 组)	ECC	DCSM 受控	256KB (4 组) 64KB (1 组)	ECC	DCSM 受控
	总闪存	256KB (1 组)			1088KB (5 组)		

3.8 GPIO 多路复用更改

GPIO 多路复用引脚 简要介绍了 F280013x/15x 和 F28P55x 中 GPIO 多路复用器的异同点。

表 3-11. 多路复用器图例

颜色	说明
	两种器件共有的多路复用器功能
	仅适用于 F280013x 和 F280015x 的多路复用器功能
	仅适用于 F28P55x 的多路复用器功能
	仅适用于 F28P55x 和 F280015x 的多路复用器功能
	仅适用于 F280015x 的多路复用器功能

表 3-12. GPIO 多路复用引脚

0	1	2	3	5	6	7	9	10	11	13	14	15
GPIO0	EPWM1_A	CANA_RX	OUTPUTXB AR7	SCIA_RX	I2CA_SDA	SPIA_PTE SPIA_STE	FSIRXA_CL K	MCANA_RX MCAN_RX	CLB_OUTP UTXBAR8	EQEP1_IND EX		EPWM3_A
GPIO1	EPWM1_B	EMU0		SCIA_TX	I2CA_SCL	SPIA_POCI SPIA_SOMI	EQEP1_STR OBE	MCANA_TX MCAN_TX	CLB_OUTP UTXBAR7	EPWM10_B		EPWM3_B
GPIO2	EPWM2_A	EMU1		OUTPUTXB AR1	PMBUSA_S DA	SPIA_PICO SPIA_SIMO	SCIA_TX	FSIRXA_D1	I2CB_SDA	EPWM10_A	MCANB_TX CANA_TX	EPWM4_A
GPIO3	EPWM2_B	OUTPUTXB AR2		OUTPUTXB AR2	PMBUSA_S CL	SPIA_CLK	SCIA_RX	FSIRXA_D0	I2CB_SCL		MCANB_RX CANA_RX	EPWM4_B
GPIO4	EPWM3_A	I2CA_SCL	MCANA_TX MCAN_TX	OUTPUTXB AR3	CANA_TX	SPIB_CLK	EQEP2_STR OBE	FSIRXA_CL K	CLB_OUTP UTXBAR6	EPWM11_B	SPIA_POCI SPIA_SOMI	EPWM1_A
GPIO5	EPWM3_B	I2CA_SDA	OUTPUTXB AR3	MCANA_RX MCAN_RX	CANA_RX	SPIA_PTE SPIA_STE	FSITXA_D1	CLB_OUTP UTXBAR5	SCIA_RX			EPWM1_B
GPIO6	EPWM4_A	OUTPUTXB AR4	SYNCOUT	EQEP1_A		SPIB_POCI	FSITXA_D0		FSITXA_D1	USB0_IVBU SVALID	CLB_OUTP UTXBAR8	EPWM2_A
GPIO7	EPWM4_B	EPWM2_A	OUTPUTXB AR5	EQEP1_B		SPIB_PICO SPIA_SIMO	FSITXA_CL K	CLB_OUTP UTXBAR2	SCIA_TX		MCANA_TX CANA_TX	EPWM2_B
GPIO8	EPWM5_A		ADCSOAO	EQEP1_STR OBE	SCIA_TX	SPIA_PICO SPIA_SIMO	I2CA_SCL	FSITXA_D1	CLB_OUTP UTXBAR5	EPWM11_A		

表 3-12. GPIO 多路复用引脚 (续)

0	1	2	3	5	6	7	9	10	11	13	14	15
GPIO9	EPWM5_B	SCIB_TX	OUTPUTXB AR6	EQEP1_IND EX	SCIA_RX	SPIA_CLK	I2CA_SCL	FSITXA_D0	LINA_RX	PMBUSA_S CL	I2CB_SCL	EQEP3_B
GPIO10	EPWM6_A		ADCSOCBO	EQEP1_A	SCIB_TX	SPIA_POCI SPIA_SOMI	I2CA_SDA	FSITXA_CL K	LINA_TX	EQEP3_STR OBE		CLB_OUTP UTXBAR4
GPIO11	EPWM6_B	MCANA_RX CANA_RX	OUTPUTXB AR7	EQEP1_B	SCIB_RX	SPIA_PTE SPIA_STE	FSIRXA_D1	LINA_RX	EQEP2_A	SPIA_PICO SPIA_SIMO		EQEP3_IND EX
GPIO12	EPWM7_A		MCANA_RX MCAN_RX	EQEP1_STR OBE	SCIB_TX	PMBUSA_C TL	FSIRXA_D0	LINA_TX	SPIA_CLK	CANA_RX		
GPIO13	EPWM7_B		MCANA_TX MCAN_TX	EQEP1_IND EX	SCIB_RX	PMBUSA_A LERT	FSIRXA_CL K	LINA_RX	SPIA_POCI SPIA_SOMI	CANA_TX		
GPIO14	EPWM8_A	SCIB_TX		I2CB_SDA	OUTPUTXB AR3	PMBUSA_S DA	SPIB_CLK	EQEP2_A	LINA_TX	EPWM3_A	CLB_OUTP UTXBAR7	USB0_ODP DAT
GPIO15	EPWM8_B	SCIB_RX		I2CB_SCL	OUTPUTXB AR4	PMBUSA_S CL	SPIB_PTE	EQEP2_B	LINA_RX	EPWM3_B	CLB_OUTP UTXBAR6	USB0_ODM SE0
GPIO16	SPIA_PICO SPIA_SIMO		OUTPUTXB AR7	EPWM9_A EPWM5_A	SCIA_TX		EQEP1_STR OBE	PMBUSA_S CL	XCLKOUT	EQEP2_B	SPIB_POCI	EQEP3_STR OBE
GPIO17	SPIA_POCI SPIA_SOMI		OUTPUTXB AR8	EPWM9_B EPWM5_B	SCIA_RX		EQEP1_IND EX	PMBUSA_S DA	MCANA_TX CANA_TX		EPWM6_A	
GPIO18	SPIA_CLK	SCIB_TX	MCANB_RX CANA_RX	EPWM6_A	I2CA_SCL		EQEP2_A	PMBUSA_C TL	XCLKOUT	LINA_TX		EQEP3_IND EX
GPIO19	SPIA_PTE SPIA_STE	SCIB_RX	MCANB_TX CANA_TX	EPWM6_B	I2CA_SDA		EQEP2_B	PMBUSA_A LERT	CLB_OUTP UTXBAR1	LINA_RX		
GPIO20	EQEP1_A		CANA_TX	EPWM12_A	SPIB_PICO SPIA_SIMO		MCANA_TX MCAN_TX	ADCE_EXT MUXSEL0	I2CA_SCL			SCIC_TX
GPIO21	EQEP1_B		CANA_RX	EPWM12_B	SPIB_POCI SPIA_SOMI		MCANA_RX MCAN_RX	ADCE_EXT MUXSEL1	I2CA_SDA			SCIC_RX
GPIO22	EQEP1_STR OBE		SCIB_TX		SPIB_CLK		LINA_TX	CLB_OUTP UTXBAR1	LINA_TX		EPWM4_A	EQEP3_A
GPIO23	EQEP1_IND EX		SCIB_RX		SPIB_PTE		LINA_RX	CLB_OUTP UTXBAR3	LINA_RX	EPWM12_A	EPWM4_B	
GPIO24	OUTPUTXB AR1	EQEP2_A	SPIA_PTE SPIA_STE	EPWM8_A EPWM4_A	SPIB_PICO SPIA_SIMO		LINA_TX	PMBUSA_S CL	SCIA_TX	ERRORSTS	EPWM9_A	
GPIO25	OUTPUTXB AR2	EQEP2_B		EQEP1_A	SPIB_POCI		FSITXA_D1	PMBUSA_S DA	SCIA_RX	EQEP3_A		
GPIO26	OUTPUTXB AR3	EQEP2_IND EX		OUTPUTXB AR3	SPIB_CLK		FSITXA_D0	PMBUSA_C TL	I2CA_SDA	EQEP3_B		

表 3-12. GPIO 多路复用引脚 (续)

0	1	2	3	5	6	7	9	10	11	13	14	15
GPIO27	OUTPUTXB AR4	EQEP2_STR OBE		OUTPUTXB AR4	SPIB_PTE		FSITXA_CL K	PMBUSA_A LERT	I2CA_SCL	EQEP3_STR OBE		
GPIO28	SCIA_RX		EPWM7_A	OUTPUTXB AR5	EQEP1_A		EQEP2_STR OBE	LINA_TX	SPIB_CLK SPIA_CLK	ERRORSTS	I2CB_SDA	
GPIO29	SCIA_TX		EPWM7_B	OUTPUTXB AR6	EQEP1_B		EQEP2_IND EX	LINA_RX	SPIB_PTE SPIA_STE	ERRORSTS	I2CB_SCL	
GPIO30	CANA_RX		SPIB_PICO	OUTPUTXB AR7	EQEP1_STR OBE		FSIRXA_CL K	MCANA_RX MCAN_RX	EPWM1_A	EQEP3_IND EX		
GPIO31	CANA_TX		SPIB_POCI	OUTPUTXB AR8	EQEP1_IND EX		FSIRXA_D1	MCANA_TX MCAN_TX	EPWM1_B			
GPIO32	I2CA_SDA	EQEP1_IND EX	SPIB_CLK SPIA_CLK	EPWM8_B EPWM4_B	LINA_TX		FSIRXA_D0	MCANB_TX CANA_TX	PMBUSA_S DA	ADCSOCBO		
GPIO33	I2CA_SCL		SPIB_PTE	OUTPUTXB AR4	LINA_RX		FSIRXA_CL K	MCANB_RX CANA_RX	EQEP2_B	ADCSOCAO		SCIC_RX
GPIO34	OUTPUTXB AR1				PMBUSA_S DA						I2CB_SDA	
GPIO35	SCIA_RX	SPIA_POCI SPIA_SOMI	I2CA_SDA	MCANB_RX CANA_RX	PMBUSA_S CL	LINA_RX	EQEP1_A	PMBUSA_C TL	EPWM5_B			TDI
GPIO37	OUTPUTXB AR2	SPIA_PTE SPIA_STE	I2CA_SCL	SCIA_TX	MCANB_TX CANA_TX	LINA_TX	EQEP1_B	PMBUSA_A LERT	EPWM5_A			TDO
GPIO39					MCAN_RX		EQEP2_IND EX			SYNCOUT	EQEP1_IND EX	
GPIO40	SPIB_PICO		EMU0	EPWM2_B	PMBUSA_S DA	FSIRXA_D0	SCIB_TX	EQEP1_A	LINA_TX		CLB_OUTP UTXBAR4	EQEP3_STR OBE
GPIO41	EPWM7_A		EMU1	EPWM2_A	PMBUSA_S CL	FSIRXA_D1	SCIB_RX	EQEP1_B	LINA_RX	EPWM12_B	SPIB_POCI	
GPIO42		LINA_RX	OUTPUTXB AR5	PMBUSA_C TL	I2CA_SDA	SCIC_RX		EQEP1_STR OBE	CLB_OUTP UTXBAR3			
GPIO43			OUTPUTXB AR6	PMBUSA_A LERT	I2CA_SCL	SCIC_TX	PMBUSA_A LERT	EQEP1_IND EX	CLB_OUTP UTXBAR4			
GPIO44			OUTPUTXB AR7	EQEP1_A	PMBUSA_S DA	FSITXA_CL K	PMBUSA_C TL	CLB_OUTP UTXBAR3	FSIRXA_D0		LINA_TX	
GPIO45			OUTPUTXB AR8			FSITXA_D0	PMBUSA_A LERT	CLB_OUTP UTXBAR4				
GPIO46			LINA_TX	MCANA_TX MCAN_TX		FSITXA_D1	PMBUSA_S DA					

表 3-12. GPIO 多路复用引脚 (续)

0	1	2	3	5	6	7	9	10	11	13	14	15
GPIO47			LINA_RX	MCANA_RX		CLB_OUTP UTXBAR2	PMBUSA_S CL					
GPIO48	OUTPUTXB AR3		CANA_TX	MCANA_TX MCAN_TX	SCIA_TX		PMBUSA_S DA					
GPIO49	OUTPUTXB AR4		CANA_RX	MCANA_RX MCAN_RX	SCIA_RX		LINA_RX				FSITXA_D0	
GPIO50	EQEP1_A			MCANA_TX	SPIB_PICO		I2CB_SDA				FSITXA_D1	
GPIO51	EQEP1_B			MCANA_RX	SPIB_POCI		I2CB_SCL				FSITXA_CL K	
GPIO52	EQEP1_STR OBE			CLB_OUTP UTXBAR5	SPIB_CLK		SYNCOUT				FSIRXA_D0	
GPIO53	EQEP1_IND EX			CLB_OUTP UTXBAR6	SPIB_PTE		ADCSOCAO	MCANB_RX			FSIRXA_D1	
GPIO54	SPIA_PICO			EQEP2_A	OUTPUTXB AR2		ADCSOCBO	LINA_TX			FSIRXA_CL K	
GPIO55	SPIA_POCI			EQEP2_B	OUTPUTXB AR3		ERRORSTS	LINA_RX				
GPIO56	SPIA_CLK	CLB_OUTP UTXBAR7	MCANA_TX	EQEP2_STR OBE	SCIB_TX		SPIB_PICO	I2CA_SDA	EQEP1_A		FSIRXA_D1	
GPIO57	SPIA_PTE	CLB_OUTP UTXBAR8	MCANA_RX	EQEP2_IND EX	SCIB_RX		SPIB_POCI	I2CA_SCL	EQEP1_B		FSIRXA_CL K	
GPIO58				OUTPUTXB AR1	SPIB_CLK		LINA_TX	MCANB_TX	EQEP1_STR OBE		FSIRXA_D0	
GPIO59				OUTPUTXB AR2	SPIB_PTE		LINA_RX	MCANB_RX	EQEP1_IND EX			
GPIO60	EPWM12_B		MCANA_TX	OUTPUTXB AR3	SPIB_PICO							
GPIO61			MCANA_RX	OUTPUTXB AR4	SPIB_POCI						MCANB_RX	
GPIO62	EPWM10_A	OUTPUTXB AR3		MCANA_TX	SCIA_TX		PMBUSA_S DA					USB0_OIDP ULLUP
GPIO63	EPWM10_B	OUTPUTXB AR4		MCANA_RX	SCIA_RX		LINA_RX					USB0_OSPE ED
GPIO64	SCIA_RX	EPWM11_A	EPWM7_A	OUTPUTXB AR5	EQEP1_A		EQEP2_STR OBE	LINA_TX	SPIB_CLK	ERRORSTS	I2CB_SDA	USB0_OSU SPEND
GPIO65	EQEP1_A	EPWM11_B			SPIB_PICO		MCANA_TX		I2CA_SCL		USB0_OFSD _1_N	
GPIO66	EQEP1_B	EPWM12_A			SPIB_POCI		MCANA_RX		I2CA_SDA		USB0_ODIS CHRGVBUS	

表 3-12. GPIO 多路复用引脚 (续)

0	1	2	3	5	6	7	9	10	11	13	14	15
GPIO67	EPWM7_B	EPWM12_B	MCANA_TX	EQEP1_IND EX	SCIB_RX	PMBUSA_A LERT	FSIRXA_CL K	LINA_RX	SPIA_POCI		USB0_OCH RGVBUS	SCIC_RX
GPIO68	EPWM7_A	EPWM3_A	MCANA_RX	EQEP1_STR OBE	SCIB_TX	PMBUSA_C TL	FSIRXA_D0	LINA_TX	SPIA_CLK		USB0_ODM PULLDN	SCIC_TX
GPIO69	EPWM6_B	EPWM3_B	OUTPUTXB AR7	EQEP1_B	SCIB_RX	SPIA_PTE	FSIRXA_D1	LINA_RX	EQEP2_A	SPIA_PICO	USB0_ODP PULLDN	EQEP3_IND EX
GPIO70	I2CA_SCL		SPIB_PTE	OUTPUTXB AR4	LINA_RX		FSIRXA_CL K	MCANA_RX	EQEP2_B	ADCSOCAO	USB0_OLSD _2_N	EQEP3_A
GPIO71	SPIA_PICO	EPWM4_B	OUTPUTXB AR7	EPWM9_A	SCIA_TX		EQEP1_STR OBE	PMBUSA_S CL	XCLKOUT	EQEP2_IND EX	SPIB_POCI	EQEP3_STR OBE
GPIO72	SPIA_POCI	EPWM5_A	OUTPUTXB AR8	EPWM9_B	SCIA_RX		EQEP1_IND EX	PMBUSA_S DA	MCANA_TX	USB0_OLSD _1_N	EPWM6_A	EQEP3_B
GPIO73	OUTPUTXB AR1	EPWM5_B	SPIA_PTE	EPWM8_A	SPIB_PICO		LINA_TX	PMBUSA_S CL	SCIA_TX	ERRORSTS	EPWM9_A	USB0_OOE
GPIO74	EPWM2_B		ADCSOCAO	MCANA_TX	SPIA_POCI				EQEP1_B	USB0_IID		
GPIO75	EPWM1_B		LINA_RX	EPWM6_A	SPIA_CLK				EQEP1_STR OBE	USB0_ISES SEND	SCIC_RX	
GPIO76	EPWM4_A			OUTPUTXB AR2	SPIA_PTE			MCANA_RX	EQEP1_IND EX	USB0_IIVAL ID		
GPIO77	EPWM1_A			OUTPUTXB AR3	SPIA_PICO			MCANA_TX	EQEP1_A	USB0_IXRC V	SCIC_TX	
GPIO78		EPWM8_A	EPWM3_A	OUTPUTXB AR1	EPWM2_B		FSITXA_CL K			USB0_IDM		
GPIO79		EPWM8_B	EPWM3_B	MCANA_RX	EPWM2_A	I2CA_SDA	PMBUSA_S CL			USB0_IDP		
GPIO80	EPWM1_A		OUTPUTXB AR7	SCIA_RX	I2CB_SDA	SPIA_PTE	FSITXA_D0	MCANA_RX	CLB_OUTP UTXBAR8	EQEP1_IND EX	USB0_OFSD _2_N	EPWM3_A
GPIO81	EPWM1_B	OUTPUTXB AR6	SCIC_RX	SPIB_CLK	I2CB_SCL		FSITXA_D1	MCANA_TX	EQEP3_IND EX			
GPIO211	EPWM10_A			EQEP3_A								
GPIO212	EPWM10_B			EQEP3_B								
GPIO213	EPWM11_A			EQEP3_STR OBE								
GPIO214	EPWM11_B			EQEP3_IND EX								
GPIO215	EPWM7_B			EQEP2_A								
GPIO224	EPWM11_B			OUTPUTXB AR3	SPIA_PICO		EPWM1_A	MCANA_TX	EQEP1_A	ADCE_EXT MUXSEL3	SCIC_TX	
					SPIA_SIMO			CANA_TX				

表 3-12. GPIO 多路复用引脚 (续)

0	1	2	3	5	6	7	9	10	11	13	14	15
GPIO226	EPWM10_B		LINA_RX	EPWM6_A	SPIA_CLK		EPWM1_B		EQEP1_STR OBE	ADCE_EXT MUXSEL1	SCIC_RX	
GPIO227	I2CB_SCL		EPWM3_A	OUTPUTXB AR1	EPWM2_B							
GPIO228	EPWM10_A	EMU1	ADCSOCAO	MCANA_TX	SPIA_POCI		EPWM2_B		EQEP1_B	ADCE_EXT MUXSEL0		
				CANA_TX	SPIA_SOMI							
GPIO230	I2CB_SDA		EPWM3_B	MCANA_RX	EPWM2_A	I2CA_SDA	PMBUSA_S CL					
				CANA_RX								
GPIO236												
GPIO242	EPWM11_A			OUTPUTXB AR2	SPIA_PTE		EPWM4_A	MCANA_RX	EQEP1_IND EX	ADCE_EXT MUXSEL2		
					SPIA_STE			CANA_RX				
GPIO247	EPWM12_B											
GPIO253	EPWM12_A											
AIO208												
AIO209												
AIO210												
AIO225												
AIO229												
AIO231												
AIO232												
AIO233												
AIO234												
AIO235												
AIO237												
AIO238												
AIO239												
AIO240												
AIO241												
AIO244												
AIO245												
AIO248												
AIO249												
AIO251												
AIO252												

3.9 模拟多路复用更改

简要介绍了针对 80 引脚 PN/PNA 封装的 F280015x 和 F28P55x 之间和 64 引脚 PM 封装的 F280013x/15x 和 F28P55x 之间模拟多路复用器的异同点。表 3-13 是此表的图例。主要变化是添加了 ADCD、ADCE 和 PGA。另外，F28P55x 上还有更多的 AGPIO

表 3-13. 多路复用器图例

颜色	说明
	两种器件共有的多路复用器功能
	仅适用于 F28013x/15x 的多路复用器功能
	仅适用于 F28P55x 的多路复用器功能

表 3-14. 80 引脚 PN/PNA 和 64 引脚 PM 封装的 F280013x/15 和 F28P55x 模拟多路复用器差异表

(F280013x/15x 引脚名称)	封装引脚		ADC					比较器子系统 (多路复用器)				AIO/ AGPIO 输入	
F28P55x 引脚名称	80 PNA	64 PM	A	B	C	D	E	高正	高负	低正	低负		
VREFHI	20	16											
VREFLO	21	17	A13	-	C13	-	-						
				B13		D13	E13						
模拟组 1					CMP1								
(A6)	10	6	A6	-	-	-	-	CMP1 (HPMXSEL=2)		CMP1 (LPMXSEL=2)			AGPIO228
A6/D14/E14						D14	E14						
(A2/C9)	13	9	A2	-	C9	-	-	CMP1 (HPMXSEL=0)		CMP1 (LPMXSEL=0)			AGPIO224
A2/B6/C9/PGA1_INP				B6									
(A15/C7)	14	10	A15	-	C7	-	-	CMP1 (HPMXSEL=3)	CMP1 (HNMXSEL=0)	CMP1 (LPMXSEL=3)	CMP1 (LNMXSEL=0)	AIO233	AGPIO223
A15/B9/C7/PGA1_INM				B9									
(A11/C0)	16	12	A11	-	C0	-	-	CMP1 (HPMXSEL=1)	CMP1 (HNMXSEL=1)	CMP1 (LPMXSEL=1)	CMP1 (LNMXSEL=1)	AIO237	
A11/B10/C0/PGA2_OUT				B10									
(A1)	18	14	A1	-	-	-	-	CMP1 (HPMXSEL=4)		CMP1 (LPMXSEL=4)			AIO232
A1/B7/D11/DACB_OUT				B7		D11							
模拟组 2					CMP2								
(A10/C10)	29	25	A10	-	C10	-	-	CMP2 (HPMXSEL=3)	CMP2 (HNMXSEL=0)	CMP2 (LPMXSEL=3)	CMP2 (LNMXSEL=0)		GPIO230
A10/B1/C10				B1									
模拟组 3					CMP3								
(C6)	11	7	-	-	C6	-	-	CMP3 (HPMXSEL=0)		CMP3 (LPMXSEL=0)			GPIO226
B2/C6/E12				B2			E12						
(A3/C5)	12	8	A3	-	C5	-	-	CMP3 (HPMXSEL=3) CMP3 (HPMXSEL=5)	CMP3 (HNMXSEL=0)	CMP3 (LPMXSEL=3) CMP3 (LPMXSEL=5)	CMP3 (LNMXSEL=0)		GPIO242
A3/B3/C5/PGA2_INP				B3									
(A14/C4)	15	11	A14	-	C4	-	-	CMP3 (HPMXSEL=4)		CMP3 (LPMXSEL=4)			AIO239
A14/B14/C4/PGA1_OUT				B14									
(A0/C15/DACA_OUT)	15	11	A0	-	C15	-	-	CMP3 (HPMXSEL=2)		CMP3 (LPMXSEL=2)			AIO231
A0/B15/C15/DACA_OUT				B15									
模拟组 4					CMP4								
(A7/C3)	23	19	A7	-	C3	-	-	CMP4 (HPMXSEL=1)	CMP4 (HNMXSEL=1)	CMP4 (LPMXSEL=1)	CMP4 (LNMXSEL=1)		AIO245
A7/B30/C3/D12/E30				B30		D12	E30						
模拟组 2/3					CMP2/3								
A5/C2	17	13	A5	-	C2	-	-	CMP3 (HPMXSEL=1)		CMP3 (LPMXSEL=1)			AIO244
A5/B12/C2/PGA2_INM				B12				CMP2 (HPMXSEL=5) CMP3 (HPMXSEL=1)	CMP3 (HNMXSEL=1)	CMP2 (LPMXSEL=5) CMP3 (LPMXSEL=1)	CMP3 (LNMXSEL=1)		AIO244/ AIO249

表 3-14. 80 引脚 PN/PNA 和 64 引脚 PM 封装的 F280013x/15 和 F28P55x 模拟多路复用器差异表 (续)

(F280013x/15x 引脚名称)	封装引脚		ADC					比较器子系统 (多路复用器)				AIO/AGPIO 输入
F28P55x 引脚名称	80 PNA	64 PM	A	B	C	D	E	高正	高负	低正	低负	
组合模拟组 2/4								CMP2/4				
(A12/C1)	22	18	A12	-	C1	-	-	CMP2 (HPMXSEL=1) CMP4 (HPMXSEL=2)	CMP2 (HNMXSEL=1)	CMP2 (LPMXSEL=1) CMP4 (LPMXSEL=2)	CMP2 (LNMXSEL=1)	AIO238
A12/C1/E11/ PGA3_INP							E11					AIO238/ AIO248
(A8/C11)	24	20	A8	-	C11	-	-	CMP2 (HPMXSEL=4) CMP4 (HPMXSEL=4)		CMP2 (LPMXSEL=4) CMP4 (LPMXSEL=4)		AIO241
A8/B0/C11/ PGA3_OUT				B0								
(A4/C14)	27	23	A4	-	C14	-	-	CMP2 (HPMXSEL=0) CMP4 (HPMXSEL=3)	CMP4 (HNMXSEL=0)	CMP2 (LPMXSEL=0) CMP4 (LPMXSEL=3)	CMP4 (LNMXSEL=0)	AIO225
A4/B8/C14				B8								
(A9/C8)	28	24	A9	-	C8	-	-	CMP2 (HPMXSEL=2) CMP4 (HPMXSEL=0)		CMP2 (LPMXSEL=2) CMP4 (LPMXSEL=0)		AGPIO227
A9/B4/C8				B4								AIO236/ AGPIO227
其他模拟												
A16	4	2	A16	-	-	-	-	-	-	-	-	AGPIO28
A16/B16/C16				B16	C16	-	-					
A17	33	27	A17	-	-	-	-	-	-	-	-	AGPIO20
A17/B17/C17				B17	C17	-	-					
A18	34	28	A18	-	-	-	-	-	-	-	-	AGPIO21
A18/B18/C18				B18	C18	-	-					
A19	35	29	A19	-	-	-	-	-	-	-	-	AGPIO13
A19/B19/C19				B19	C19	-	-					
A20	36	30	A20	-	-	-	-	-	-	-	-	AGPIO21
A20/B20/C20				B20	C20	-	-					
-	37	31	-	-	-	-	-					GPIO11
A24/D0/E0			A24	-	-	D0	E0					AGPIO11
-	38	32	-	-	-	-	-					GPIO33
B24/D1/E1			B24	-	-	D1	E1					AGPIO33
-	39	33	-	-	-	-	-					GPIO16
C24/D2/E2			-	-	C24	D2	E2					AGPIO16
-	40	34	-	-	-	-	-					GPIO17
A25/D3/E3			A25	-	-	D3	E3					AGPIO17
-	41	35	-	-	-	-	-					GPIO24
B25/D4/E4			-	B25	-	D4	E4					AGPIO24
PGA1_OUT_INT(INTERNAL)								CMP1 (HPMXSEL=6)		CMP1 (LPMXSEL=6)		
PGA2_OUT_INT(INTERNAL)								CMP2 (HPMXSEL=6)		CMP2 (LPMXSEL=6)		
PGA3_OUT_INT(INTERNAL)								CMP3 (HPMXSEL=6)		CMP=3 (LPMXSEL=6)		
温度传感器	-	-	-	-	C12	-	-	CMP2(HPMXSEL=7)				

4 从 F280013x/15x 到 F28P55x 的应用程序代码迁移

下面一节将介绍从 F280013x/15x 迁移到 F28P55x 时发生的代码变化。本节还讨论了 F28P55x 中新增功能的软件示例。

4.1 C2000Ware 头文件

器件支持子目录下的 C2000Ware 中提供了 F280013x/15x 和 F28P55x 器件的头文件。

4.2 链接器命令文件

器件支持子目录下的 C2000Ware 中提供了 F280013x/15x 和 F28P55x 器件的链接器命令文件。对于 F280013x/15x 和 F28P55x，需要将这些连接器命令文件编译为嵌入式应用程序二进制接口 (EABI) 格式，并且各段名也需要遵守 EABI 标准。

4.3 C2000Ware 示例

C2000Ware 含有特定于 F280013x/15x 和 F28P55x 器件的示例。

5 与 F28P55x 中的新特性相关的特定用例

本节简要介绍了 C2000Ware 中关于 F28P55x 器件的新示例，以支持 F28P55x 上存在但 F280013x/15x 上不存在的特性。

5.1 AES

C2000Ware 包含的示例展示了 AES 模块的加密和解密功能。

5.2 PGA

C2000Ware 包含的示例展示了 F28P55x 器件上新 PGA 模块的功能。

5.3 USB

C2000Ware 含有支持 F28P55x 上的 USB 模块的示例。

6 EABI 支持

F280013x/15x 和 F28P55x 器件使用嵌入式应用程序二进制接口 (EABI) 格式来输出二进制可执行文件。

6.1 闪存 API

F280013x/15x 只具有一个闪存组。F28P55x 器件有多达五个闪存组。F280013x/15x 和 F28P55x 闪存 API 库是针对 EABI 格式编译的。所有器件的扇区大小都相同。由于 F28P55x 的工作频率更高，两个器件之间的闪存等待状态配置要求不相同。表 6-1 对这些特性进行了汇总。

表 6-1. 闪存 API 差异

特性	F280013x/15x	F28P55x
库名称	FlashAPI_F280013x/15x_FPU32.lib	FlashAPI_F28P55x_FPU32.lib
库可执行文件输出	EABI	EABI
擦除、空白检查、编程和验证	在一个组上运行	在五个组上运行
扇区大小	1K x 16 位字	1K x 16 位字
闪存等待状态	2 (120MHz)	3 (150MHz)
闪存 API 主要版本	2	4
闪存 API 次要版本	0	0

7 参考资料

- 德州仪器 (TI) : [TMS320F280013x](#) 微控制器技术参考手册
- 德州仪器 (TI) : [TMS320F280015x](#) 微控制器技术参考手册
- 德州仪器 (TI) : [TMS320F28P55x](#) 微控制器技术参考手册
- 德州仪器 (TI) : [TMS320F280013x](#) 微控制器数据表
- 德州仪器 (TI) : [TMS320F280015x](#) 微控制器数据表
- 德州仪器 (TI) : [TMS320F28003x](#) 微控制器数据表

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司