TPS923610/1/2 30V 同步升压 LED 驱动器，具备超低关机电流及 0.1% 调光比 PWM 控制模拟调光功能

1 特性

- 2.5V 至 5.5V 输入电压
- 集成 280mΩ/600mΩ LS/HS 开关 FET
- 效率高达 95%
- 130nA 超低关断电流
- 高精度 PWM 控制的模拟调光，最低可实现 0.1% 的调光比
- 驱动 LED 灯串，功率和型号如下：
  - TPS923610 为 24.5V
  - TPS923611 和 TPS923612 为 30V
- 开关电流限值
  - TPS923610 和 TPS923611 为 1.8A
  - TPS923612 为 2.25A
- 支持 FCCM，可选用 1.1MHz/400KHz 开关频率
- 200mV 反馈电压
- 内部补偿
- 保护特性
  - 过压保护
  - 过流保护
  - 欠压锁定保护
  - 热关断

2 应用

- LCD 背光
  - 智能手机
  - 恒温器
  - HMI 面板
  - GPS 个人导航设备
  - 仪表板摄像头
- 常规照明
  - IP 网络摄像头
  - 可视门铃
  - 扫地机器人

3 说明

TPS923610/1/2 是一款集成了低侧和高侧开关 FET 的同步升压 LED 驱动器。它具有 130nA 超低关断电流。TPS923610/1/2 可驱动单路或多路并联 LED 灯串，适用于 LCD 背光及通用照明。

反馈电压调节至 200mV，输出电流由外部传感器电阻 R_{SET} 设置，如*简化版原理图*所示。在工作过程中，施加到 ADIM 引脚的 PWM 信号会按 PWM 占空比成比例地调节反馈电压，从而实现高精度模拟调光。TPS923610/1/2 支持占空比低至 0.1% 的 PWM 控制模拟调光，并结合强制连续导通模式 (FCCM) 运行，由于电流调制始终保持纯模拟特性，可避免输出端产生可闻噪声。

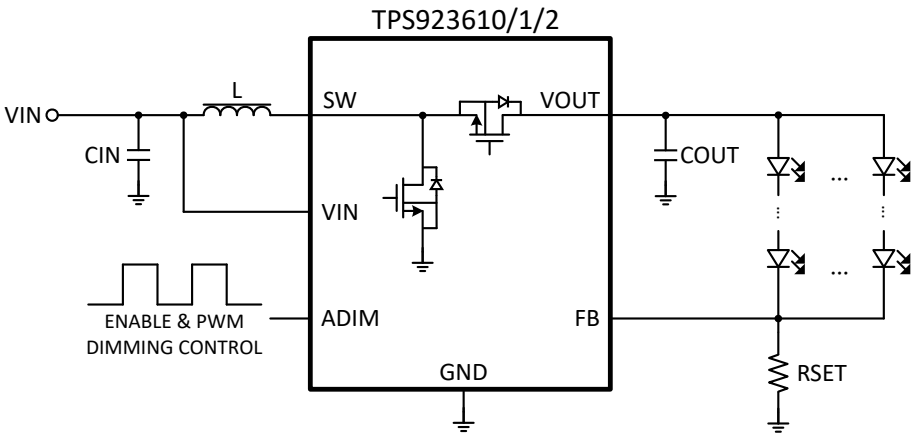
TPS923610/1/2 集成过压保护功能，可在 LED 开路状态下禁用功率级电路，防止输出电压超过绝对最大额定电压。TPS923610/1/2 还提供过流保护、欠压锁定保护和热关断保护。

封装信息

器件型号(1)	封装	封装尺寸（标称值）
TPS923610	SOT563 (6)	1.60mm × 1.60mm
TPS923611	SOT563 (6)	1.60mm × 1.60mm
TPS923612	WSON (6)	2.00mm × 2.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。



简化版原理图

Copyright © 2026 Texas Instruments Incorporated

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 4
5 引脚配置和功能 4
6 规格 5
6.1 绝对最大额定值 5
6.2 ESD 等级 5
6.3 建议运行条件 5
6.4 热性能信息 5
6.5 电气特性 6
6.6 典型特性 8
7 详细说明 11
7.1 概述 11
7.2 功能方框图 11
7.3 特性说明 11
7.4 器件功能模式 15
8 应用和实施 16
8.1 应用信息 16
8.2 典型应用 16
8.3 电源相关建议 18
8.4 应用曲线 19
8.5 布局 20
9 器件和文档支持 22
9.1 器件支持 22
9.2 接收文档更新通知 22
9.3 支持资源 22
9.4 商标 22
9.5 静电放电警告 22
9.6 术语表 22
10 修订历史记录 22
11 机械、封装和可订购信息 22

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

器件型号	材料	最大 VOUT	电流限值	开关频率	封装
TPS923610	TPS923610DRLR	24.5V	1.8A	1.1MHz	SOT563-6
TPS923611	TPS923611DRLR	30V	1.8A	1.1MHz	
	TPS923611LSDRLR			400KHz	
TPS923612	TPS923612DRVR	30V	2.25A	1.1MHz	WSON-6
	TPS923612LSDRVR			400KHz	

5 引脚配置和功能

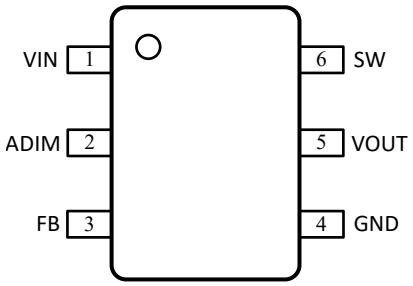


图 5-1. SOT563-6 DRL 封装（俯视图）

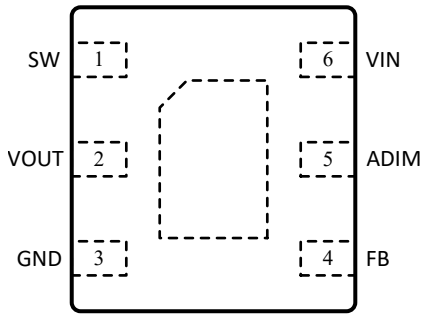


图 5-2. WSON-6 DRV 封装（俯视图）

表 5-1. 引脚功能

引脚			类型(1)	说明
名称	DRL	DRV		
VIN	1	6	I	电源输入引脚。
ADIM	2	5	I	使能、关断和 PWM 控制的模拟调光输入引脚。FB 电压与输入 PWM 占空比成比例。
FB	3	4	I	输出电流的反馈引脚。在 FB 和 GND 之间连接一个感测电阻器。
GND	4	3	G	接地。
VOUT	5	2	P	输出引脚。
SW	6	1	P	转换器的开关引脚。引脚连接到内部低侧开关 FET 的漏极，以及内部高侧开关 FET 的源极。

(1) I = 输入，O = 输出，P = 电源，G = 接地

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
端子上的电压范围(2)	VIN	-0.3	6	V
	SW	-1	32	V
	SW（瞬态 <10ns）	-1	38	V
	VOUT	-0.3	32	V
	FB、PWM	-0.3	5.5	V
T_J (3)	工作结温	-40	150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值都是以网络接地端为基准。
(3) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$ (1)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(2)	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(3)	±500	

(1) 静电放电 (ESD) 衡量器件对装配线在其内部的静电放电所造成的损坏的敏感度和抵抗能力。
(2) 上表所列级别是 ANSI、ESDA 和 JEDEC JS-001 规定的通过级别。JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全地进行生产。若部署必要的预防措施，则可以在低于 500V HBM 时进行生产。
(3) 上表所列级别是 EIA-JEDEC JESD22-C101 规定的通过级别。JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。如果具备必要的预防措施，则可以在低于 250V CDM 时进行生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{IN}	输入电压	2.5		5.5	V
V_{OUT}	输出电压 (TPS923610DRLR)	5.5		24.5	V
	输出电压（TPS923611DRLR、TPS923612DRVR）	5.5		30	V
	输出电压（TPS923611LSDRLR、TPS923612LSDRVR）	7		30	V
C_{IN}	输入电容，有效值	1			µF
C_{OUT}	输出电容，有效值	1			µF
T_J	工作结温	-40		125	°C

6.4 热性能信息

热指标(1)		SOT563 DRL 6 引脚		WSON DRV 6 引脚		单位
		标准	EVM	标准	EVM	
$R_{\theta JA}$	结至环境热阻	142.7	87.85	93.71	81.69	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	72.6	不适用	108.56	64.83	°C/W
$R_{\theta JB}$	结至电路板热阻	31.6	不适用	54.15	55.55	°C/W
ψ_{JT}	结至顶部特征参数	2.3	14.53	11.58	24.91	°C/W

Copyright © 2026 Texas Instruments Incorporated

热指标(1)		SOT563 DRL		WSON DRV		单位
		6 引脚		6 引脚		
		标准	EVM	标准	EVM	
ψ_{JB}	结至电路板特征参数	30.5	57.6	54.27	56.13	°C/W

(1) 有关新旧热指标的更多信息，请参阅《*半导体和 IC 封装热指标*》应用报告 SPRA953。

6.5 电气特性

T_J = –40°C 至 125°C，V_{IN} = 3.6V。典型值在 T_J = 25°C 下测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
V_{IN}	输入电压范围		2.5		5.5	V
V_{IN_UVLO}	VIN 欠压锁定阈值	V_{IN} 上升		2.3	2.49	V
		V_{IN} 下降	2.05	2.17		V
I_Q	流入 V_{IN} 引脚的静态电流	芯片使能。无开关。		260	300	μA
I_{SD}	流入 V_{IN} 引脚的关断电流	ADIM = 0（IC 已禁用），T_J = 25°C		0.13	0.25	μA
		ADIM = 0（IC 已禁用），T_J 高达 85°C		0.13	0.5	μA
控制逻辑						
V_{ADIM_H}	ADIM 逻辑高电平阈值	T_J 高达 85°C	1.2			V
V_{ADIM_L}	ADIM 逻辑低电平阈值	T_J 高达 85°C			0.385	V
R_{ADIM_PD}	ADIM 引脚内部下拉电阻器			600		kΩ
t_{ADIM_EN}(1)	ADIM 启用器件的第一个脉冲高电平时间		40			us
t_{ADIM_SD}(1)	ADIM 逻辑低电平关断时间		2.5			ms
t_{ADIM_PWM}(1)	ADIM 调光的最短 PWM 导通时间		20			ns
电压基准						
V_{FB}	PWM 占空比 100%（TPS923610、TPS923611）		195	200	206	mV
		T_J = 25℃	198	200	203	mV
	PWM 占空比 10%（TPS923610、TPS923611）		14.5	20.2	25.5	mV
		T_J = 25℃	18	20.2	22	mV
	PWM 占空比 1%（TPS923610、TPS923611）	T_J = 25℃	1.7	2.2	2.7	mV
	PWM 占空比 0.1%（TPS923610、TPS923611）(1)	T_J = 25℃		0.3		mV
	PWM 占空比 100% (TPS923612)		198	203	207	mV
		T_J = 25℃	201	203	206	mV
	PWM 占空比 10% (TPS923612)		16	20.6	26	mV
		T_J = 25℃	18.6	20.6	22.6	mV
	PWM 占空比 1% (TPS923612)	T_J = 25℃	1.75	2.25	2.75	mV
	PWM 占空比 0.1% (TPS923612)(1)	T_J = 25℃		0.3		mV
I_{FB}	FB 引脚偏置电流	V_{FB}=200mV			0.1	uA
开关转换器						
R_{DSON_LS}	低侧开关 FET 导通电阻（TPS923610、TPS923611）			280	400	mΩ
		T_J = 25°C		280	300	mΩ
	低侧开关 FET 导通电阻 (TPS923612)			300	420	mΩ
		T_J = 25°C		300	320	mΩ
R_{DSON_HS}	高侧开关 FET 导通电阻（TPS923610、TPS923611）			600	900	mΩ
		T_J = 25°C		600	680	mΩ
	高侧开关 FET 导通电阻 (TPS923612)			625	925	mΩ
		T_J = 25°C		625	705	mΩ

Copyright © 2026 Texas Instruments Incorporated

T_J = –40°C 至 125°C，V_{IN} = 3.6V。典型值在 T_J = 25°C 下测得（除非另有说明）

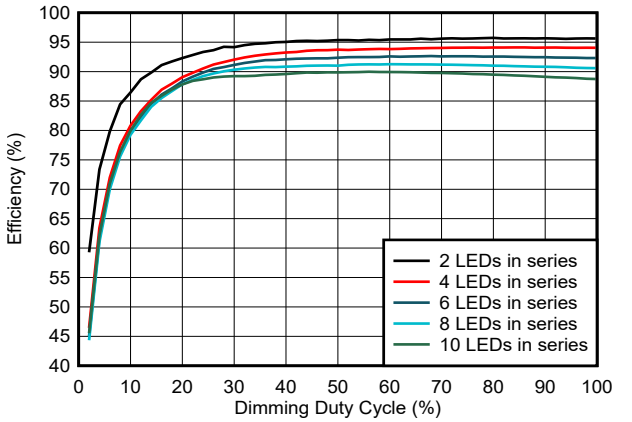
参数		测试条件	最小值	典型值	最大值	单位
F_{SW}(1)	开关频率（TPS923610DRLR、TPS923611DRLR、TPS923612DRVR）			1.1		MHz
	开关频率（TPS923611LSDRLR、TPS923612LSDRVR）			0.4		MHz
V_{OVP_R}	VOUT 过压上升阈值 (TPS923610)	T_J 高达 85°C	24.25	25	25.5	V
	VOUT 过压上升阈值（TPS923611、TPS923612）	T_J 高达 85°C	29.6	30.5	31.4	V
V_{OVP_HYS}	VOUT 过压下降阈值			1		V
Dmin	开关操作的最小占空比（TPS923610DRLR、TPS923611DRLR、TPS923612DRVR）		15%			
	开关操作的最小占空比（TPS923611LSDRLR、TPS923612LSDRVR）		8%			
电流限值						
I_{LIM}	FET 开关峰值电流限制（TPS923610、TPS923611）		1.6	1.8	2.1	A
	FET 开关峰值电流限值 (TPS923612)		1.95	2.25	2.6	A
I_{LIM_START}(1)	FET 开关启动峰值电流			0.8		A
热关断						
T_{TSD_R}(1)	热关断上升阈值	T_J 上升		170		°C
T_{TSD_F}(1)	热关断下降阈值	T_J 下降		150		°C

(1) 未经生产测试。由模拟和实测测试保证。

Copyright © 2026 Texas Instruments Incorporated

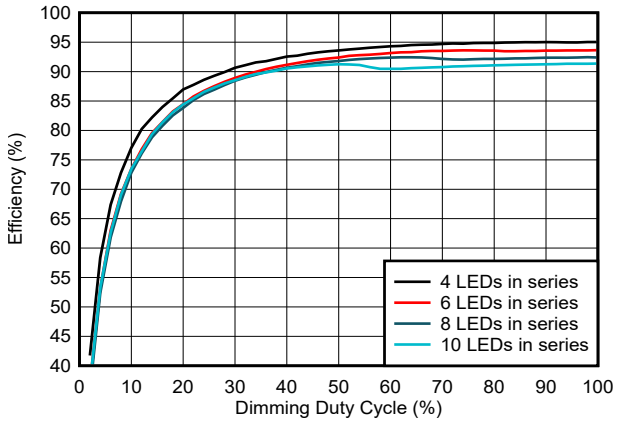
6.6 典型特性

T_A= 25°C 时测得的值，除非另外注明。



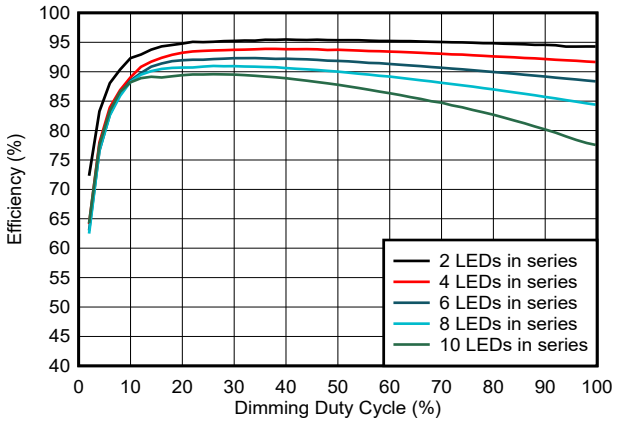
TPS923611DRLR　　10uH 电感器
3.6V 输入电压　　100% 占空比下为 60mA IOUT

图 6-1. 效率与调光占空比的关系



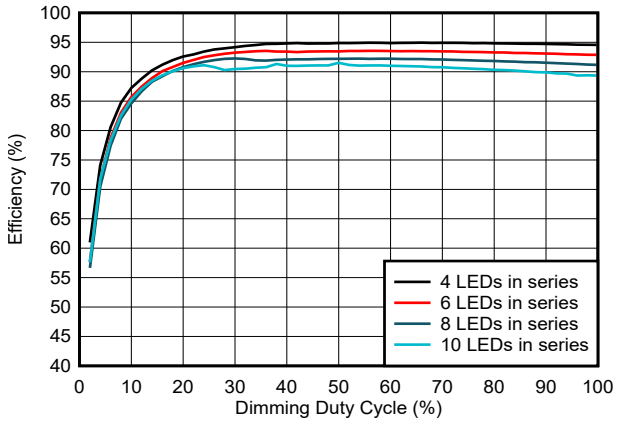
TPS923611DRLR　　10uH 电感器
5V 输入电压　　100% 占空比下为 60mA IOUT

图 6-2. 效率与调光占空比的关系



TPS923612DRVR　　10uH 电感器
3.6V 输入电压　　100% 占空比下为 120mA IOUT

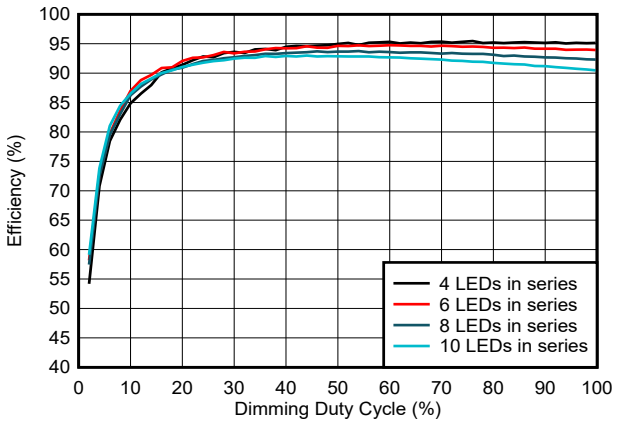
图 6-3. 效率与调光占空比的关系



TPS923612DRVR　　10uH 电感器
5V 输入电压　　100% 占空比下为 120mA IOUT

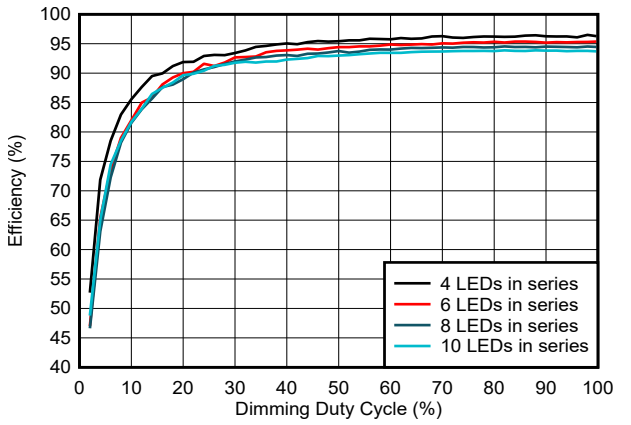
图 6-4. 效率与调光占空比的关系

Copyright © 2026 Texas Instruments Incorporated



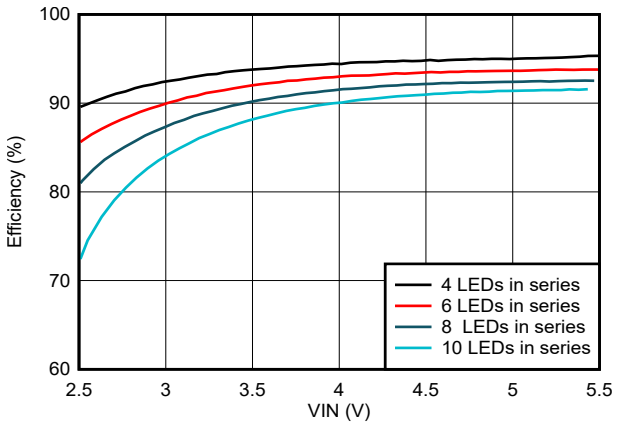
TPS923611LSDRLR 47uH 电感器
3.6V 输入电压 100% 占空比下为 60mA IOUT

图 6-5. 效率与调光占空比的关系



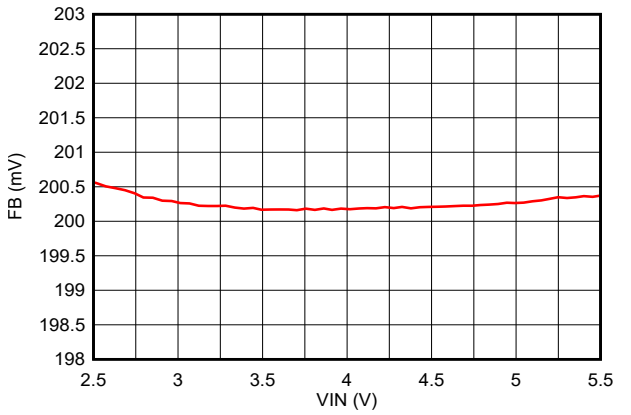
TPS923611LSDRLR 47uH 电感器
5V 输入电压 100% 占空比下为 60mA IOUT

图 6-6. 效率与调光占空比的关系



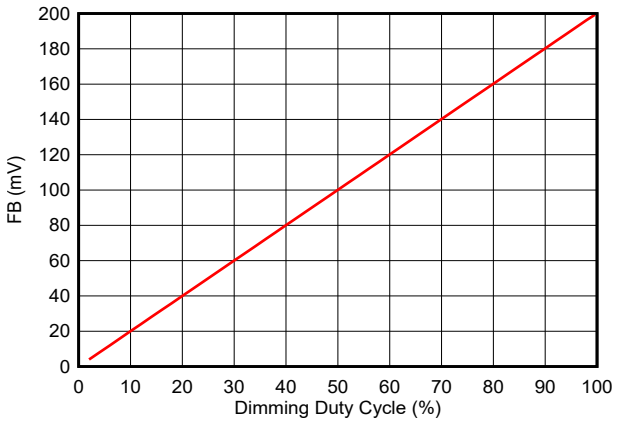
TPS923611DRLR IOUT：60mA 10uH 电感器

图 6-7. 效率与 VIN 间的关系



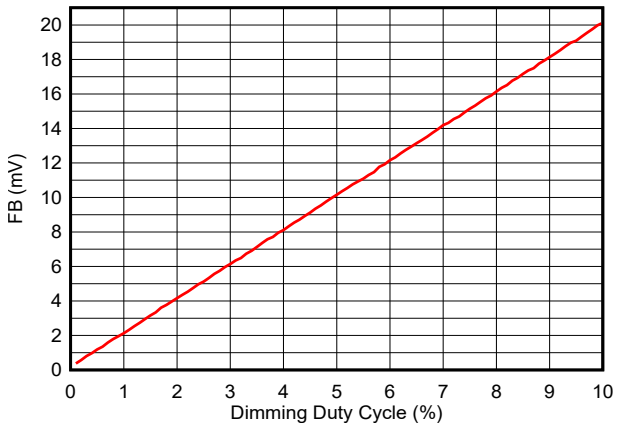
TPS923611DRLR IOUT：60mA 10uH 电感器

图 6-8. FB 与 VIN 间的关系



TPS923611DRLR 3.6V VIN 10uH 电感器

图 6-9. FB 与调光占空比 1%~100% 的关系



TPS923611DRLR 3.6V VIN 10uH 电感器

图 6-10. FB 与调光占空比 0.1%~10% 的关系

Copyright © 2026 Texas Instruments Incorporated

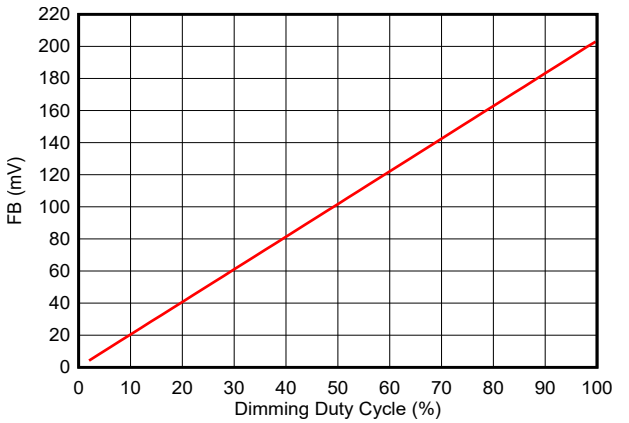


图 6-11. FB 与调光占空比 1%~100% 的关系

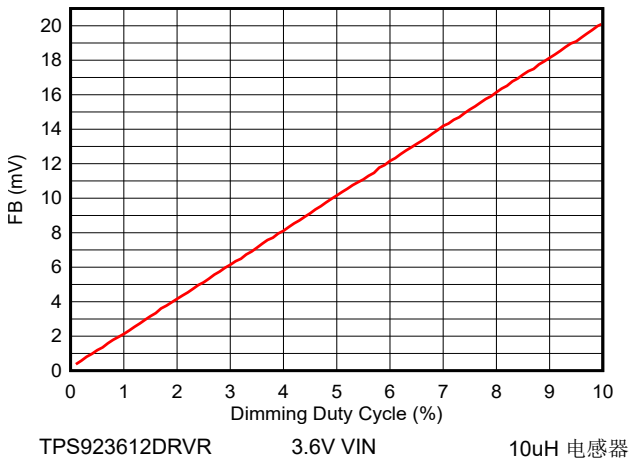


图 6-12. FB 与调光占空比 0.1%~10% 的关系

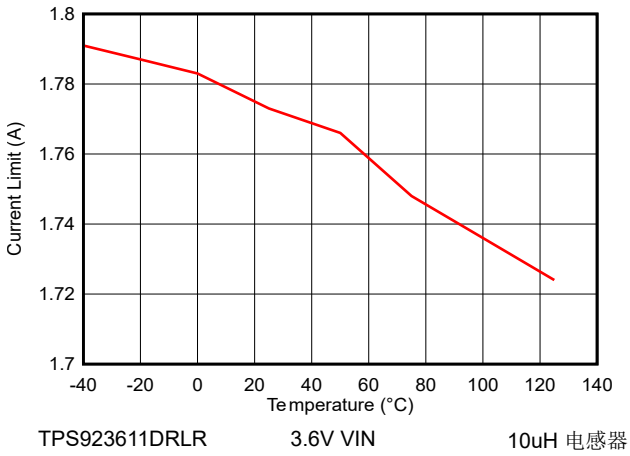


图 6-13. 电流限制与温度间的关系

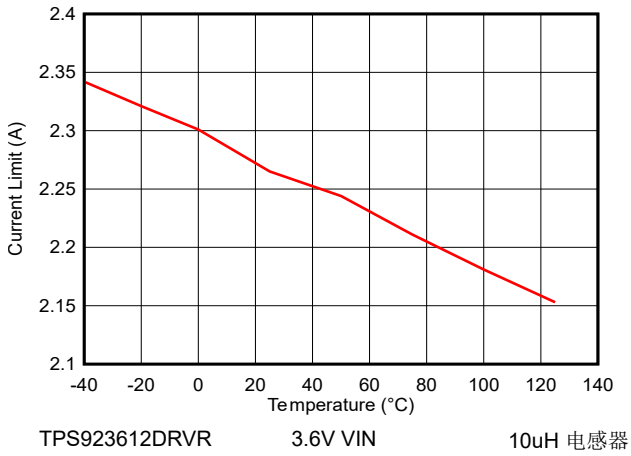


图 6-14. 电流限制与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

7 详细说明

7.1 概述

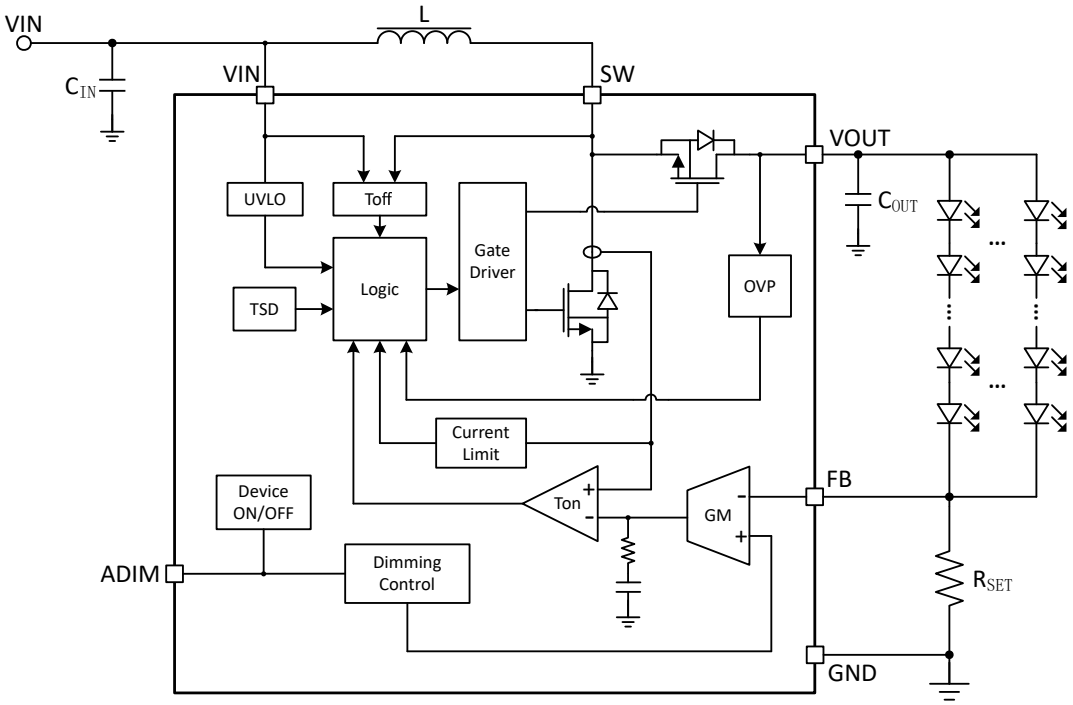
TPS923610/1/2 是一款大电流、高效率、高输出电压的完全集成式同步升压转换器，采用小型封装。该器件集成 280mΩ 低侧开关 FET 与 600mΩ 高侧开关 FET，专为输出电压高达 30V、开关峰值电流限制为 2.25A 的应用而设计。器件强大的驱动能力可支持单路或多路并联 LED 灯串，适用于中小型乃至大型 LCD 面板的背光或通用照明。

TPS923610/1/2 采用峰值电流模式 (PCM) 控制，工作于准固定频率。器件内部补偿机制在实现最大灵活性与稳定性的同时，显著简化了设计流程。在低侧开关 FET 的导通期间，电感电流持续上升，直至达到由内部 GM 放大器设定的阈值。随后，低侧开关 FET 关断，高侧开关 FET 导通，使电流流向升压转换器的输出端。自适应关断时间随 V_{IN} 和 V_{OUT} 的变化而调整，以维持近乎恒定的开关频率。与传统升压转换器相比，此特性使系统在更宽的输入电压和输出电压范围内具有更优的稳定性。TPS923610/1/2 拓扑还具有以下优点：提供非常好的负载和线路调节率，以及出色的线路和负载瞬态响应。

TPS923610/1/2 通过改变反馈 (FB) 电压实现 PWM 控制的模拟调光，该电压与 0.1% 至 100% 范围内的 PWM 输入信号占空比成正比。当 PWM 占空比为 100% 时，反馈环路将 FB 引脚调节至 200mV 的参考电压，从而降低检流电阻的功耗。

TPS923610/1/2 针对单节锂离子电池应用进行了优化，其 130nA 的超低关机电流可有效延长电池寿命。当电池接近完全放电时，器件可支持低至 2.5V 的 V_{IN}。TPS923610/1/2 具有 1.1MHz 版本和 400KHz 版本开关频率选项。1.1MHz 版本支持使用超小型表面贴装电感和电容，而 400KHz 版本则适用于在 1.1MHz 频段附近存在 EMI 限制的应用场景。

7.2 功能方框图



7.3 特性说明

7.3.1 使能和启动

ADIM 引脚不仅具备调光功能，还兼具使能/关断功能。当 V_{IN} 电压高于欠压锁定 (UVLO) 阈值时，若使 ADIM 引脚电压高于阈值电压 V_{ADIM_H} 的持续时间超过 t_{ADIM_EN}，即可使能 TPS923610/1/2。

器件内部集成软启动功能，可避免启动期间产生过高浪涌电流尖峰。器件使能后，GM 放大器输出电压会以极缓的速率上升。在此期间，开关电流限制设置为 I_{LIM_STRAT}。在此期间后，开关电流限制改回 I_{LIM}，FB 引脚电压缓慢上升至参考电压。这些特性可维持平稳启动并尽可能降低浪涌电流。

7.3.2 欠压闭锁 (UVLO)

UVLO 电路防止器件在低输入电压时出现故障，并且防止电池过度放电。当输入电压 V_{IN} 低于欠压锁定 (UVLO) 下降阈值时，器件将进入关机状态，内部开关 FET 随之关断。当输入电压 V_{IN} 升至 UVLO 上升阈值以上时，器件将开始正常工作。

7.3.3 关断

当 ADIM 引脚电压低电平的时间超过 2.5ms 时，TPS923610/1/2 进入关断模式。在关断期间，器件的输入电源电流通常仅为 130nA。尽管通过电感和内部高端 FET 的体二极管，在输入端与 LED 之间仍存在通路，但由于 LED 灯串的正向电压与内部高端 FET 体二极管的正向电压之和超过了最大输入电压 V_{IN}，该路径的电流可忽略不计，从而确保 LED 在关断状态下保持熄灭，且对关断电流无影响。

7.3.4 升压控制操作

TPS923610/1/2 使用峰值电流模式 (PCM) 控制和全面内部补偿在各种运行条件下提供高瞬态响应性能。

在正常工作中，每个开关周期开始时，低侧开关 FET 会导通，电感电流随之上升至由内部 GM 放大器输出所设定的峰值电流。当电流达到峰值后，电流比较器会翻转并关断低侧开关 FET。随后，在死区时间期间，电感电流会流经高端开关 FET 的体二极管，并开始逐渐下降。死区时间结束后，高侧开关 FET 会导通，并持续保持导通状态直至达到计算得出的自适应关断时间。自适应关断时间会根据 V_{IN} 和 V_{OUT} 的变化而调整，以维持近乎恒定的开关频率。当高侧开关 FET 关断后，电感电流会在另一个死区时间内再次流经高侧开关 FET 的体二极管。死区时间结束后，低侧开关 FET 会再次导通，开关周期随之重复。

在轻负载条件下，TPS923610/1/2 以强制连续导通模式 (FCCM) 工作。在 FCCM 期间，开关频率在整个负载范围内维持在一个几乎恒定的水平。此特性不仅有助于提升小输出电流的精度，还能降低输出纹波，并避免因开关频率下降而产生的可闻噪声。

Copyright © 2026 Texas Instruments Incorporated

7.3.5 开关峰值电流限制

为防止过流应力，内部 GM 放大器的输出设有内部高电平钳位电路，用于逐周期限制电感峰值电流。当电感电流达到电流限制 I_{ILIM} 时，低侧开关 FET 会立即关断。

7.3.6 过压保护

TPS923610/1/2 集成过压保护功能，可防止输出过压，并在 LED 灯串开路等故障条件下，确保连接至输出的电路免受过压损坏。

当 VOUT 引脚的电压超过 V_{OVP_R} 时，TPS923610/1/2 会立即停止开关，直到 VOUT 引脚上的电压将迟滞值降至低于 V_{OVP_R}-V_{OVP_HYS}。然后，开关再次重新启动。上述检测触发 3 次后，TPS923610/1/2 将进入过压保护模式，在该模式下，即使 VOUT 引脚上的电压低于 V_{OVP_R}-V_{OVP_HYS}，开关也将停止并且不会恢复开关。TPS923610/1/2 将保持过压保护模式状态，直至器件通过以下两种方式复位：通过 ADIM 引脚关闭并重新启用器件，或通过 VIN 引脚触发 UVLO。

7.3.7 输出电流设置

FB 电压被调节至 200mV 参考电压。LED 电流通过外接与 LED 灯串串联的检流电阻进行设置。使用以下方式计算 R_{SET}（EVM 上的 R3）的值：

$$I_{OUT} = \frac{V_{FB}}{R_{SET}} \quad (1)$$

其中

- I_{LED} = LED 灯串的总输出电流
- V_{FB} = FB 引脚的稳压电压
- R_{SET} = 电流检测电阻器

输出电流容差取决于 FB 精度和电流传感器电阻器精度。

R2 是与 R3 并联的可选电阻器，用于将 R_{SET} 微调到目标值，也可用于平衡 R_{SET} 上的总功率损耗。

Copyright © 2026 Texas Instruments Incorporated

7.3.8 输出电流 PWM 控制的模拟调光

TPS923610/1/2 采用 PWM 控制的模拟调光技术，可在工作过程中调节 LED 灯串的亮度。可在 ADIM 引脚施加脉宽调制 (PWM) 信号，以模拟量形式控制总输出电流。当 ADIM 引脚电压持续保持高电平时，FB 引脚电压将被调节至满载值（典型值为 200mV）。当 ADIM 引脚输入 PWM 信号时，FB 引脚的调节电压会降至满载值与 PWM 占空比的乘积，从而导致总输出电流相应降低。TPS923610/1/2 支持此类调光方式，其调光比最低可达 0.1%。

PWM 占空比与 FB 调节电压的关系由以下公式表示：

$$V_{FB} = Duty \times 200mV \quad (2)$$

其中

- Duty = 输入 PWM 信号的占空比
- 200mV = 内部基准电压的完整值

通过这种方式，用户可通过控制输入 PWM 信号的占空比轻松调节 LED 灯串的亮度。

如图 7-1 所示，TPS923610/1/2 会按照 PWM 信号的占空比对内部 200mV 参考电压进行斩波处理。该脉冲信号随后通过内部低通滤波器进行滤波。滤波器输出连接至 GM 放大器，作为 FB 引脚调节的参考电压。因此，虽然采用 PWM 信号进行亮度调光，但仅对 LED 直流电流进行调制，这种方式通常被称为模拟调光。这种机制消除了当 LED 电流以 PWM 控制的频率和占空比进行脉冲式调节时经常产生的可闻噪声。与其他对 PWM 信号进行滤波以实现模拟调光的方法不同，TPS923610/1/2 的调节电压不受 PWM 逻辑电平（通常存在较大波动）的影响。

为实现最佳性能，建议 PWM 调光频率使用 10kHz 至 200kHz 的范围。若 PWM 频率低于 10kHz，将超出低通滤波器截止范围，导致 FB 调节电压纹波增大，可能引发显著输出纹波及可闻噪声。

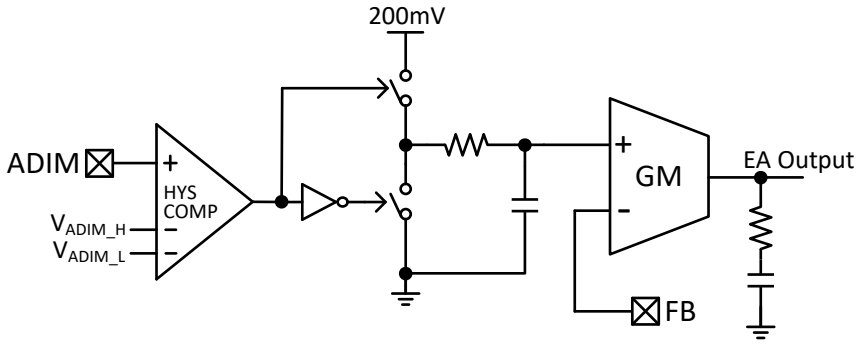


图 7-1. 由 PWM 控制的模拟调光调节 FB 电压

7.3.9 热关断

TPS923610/1/2 实施了热关断功能，以防止因过热和功率耗散而造成损坏。当器件结温达到 T_{TSD_R} 时，会发生热关断。当触发热关断保护时，TPS923610/1/2 将停止开关动作，直至结温降至 T_{TSD_F} 以下后方重新开始工作。

Copyright © 2026 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 正常运行模式

当 ADIM 引脚电压高于阈值电压 V_{ADIM_H} 的持续时间超过 t_{ADIM_EN}，且伴随软启动过程完成后，TPS923610/1/2 将从关断模式进入正常运行模式。在正常运行模式下，TPS923610/1/2 采用峰值电流模式 (PCM) 控制，并在整个负载范围内工作于强制连续导通模式 (FCCM)。

7.4.2 过压保护模式

TPS923610/1/2 在 VOUT 引脚过压情况下进入过压保护模式，并防止器件继续开启和关闭开关。当检测到 VOUT 引脚电压上升超过 V_{OVP_R} 阈值后又回落至 V_{OVP_R}-V_{OVP_HYS} 值以下 3 次时，TPS923610/1/2 将保持过压保护模式，直至通过以下两种方式之一复位器件：通过 ADIM 引脚关闭并重新启用器件，或通过 VIN 引脚触发欠压锁定 (UVLO)。在过压保护模式下，开关会停止。

7.4.3 关断模式

当 ADIM 引脚的电压低于阈值电压 V_{ADIM_L} 的持续时间超过 t_{ADIM_SD} 时，TPS923610/1/2 会从正常工作模式或过压保护模式进入关机模式。在关断模式下，器件的输入电源电流为 I_{SD}。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPS923610/1/2 是一款升压型 LED 驱动器，可驱动单路或并联 LED 灯串，适用于 LCD 面板背光或通用照明。本小节包含一个设计流程（ *节 8.2.2* ），用于选择 TPS923610/1/2 典型应用（ 图 8-1 ）的元件参数。

8.2 典型应用

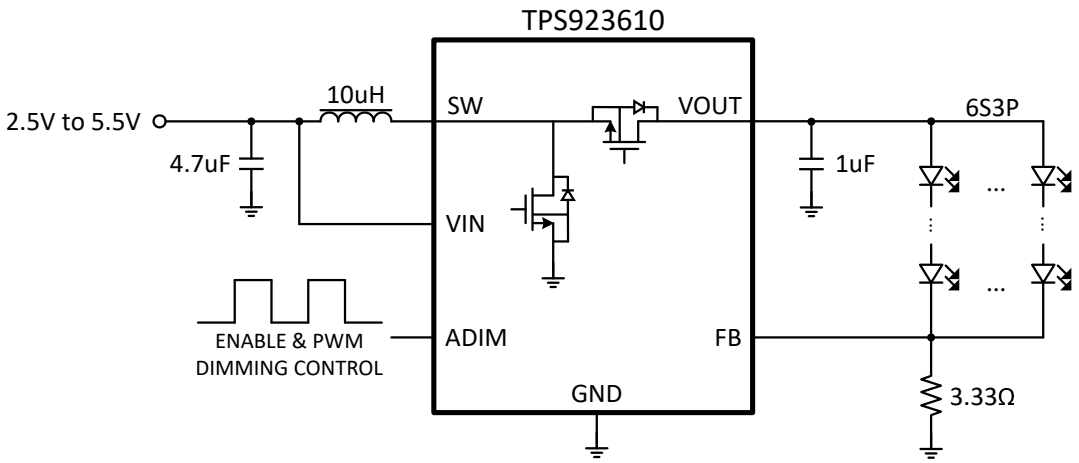


图 8-1. TPS923610/1/2 60mA 总输出电流参考设计

8.2.1 设计要求

本设计示例使用表 8-1 中所列的参数作为输入参数。

表 8-1. 设计参数

设计参数	示例值
输入电压范围	2.5V 至 5.5V
输出，灯串中的 LED 数量	6
输出，LED 灯串数量	3
输出，每个灯串的 LED 电流	20mA

8.2.2 详细设计过程

8.2.2.1 LED 电流设定电阻器

用于设定 LED 电流的电阻值 (R_{SET}) 可通过以下公式计算：

$$R_{SET} = \frac{V_{FB}}{I_{OUT}} \quad (3)$$

Copyright © 2026 Texas Instruments Incorporated

8.2.2.2 电感器选型

电感器选择会影响电源效率、稳态状态运行、瞬态响应和环路稳定性。这些因素使电感器选型成为电源稳压器设计中最重要的组成部分。有三个重要的电感器规格：电感值、直流电阻和饱和电流。仅考虑电感值是不够的。电感器值决定了电感器纹波电流。请选择能够承受必要峰值电流而不会饱和的电感器，并在使用调光功能时优化轻载效率。在升压稳压器中，输入直流电流的计算公式，如下：

$$I_{L(DC)} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (4)$$

其中

- V_{OUT} = 升压输出电压
- I_{OUT} = 升压输出电流
- V_{IN} = 升压输入电压
- η = 电源转换效率

电感器电流峰峰值纹波的计算公式如下：

$$\Delta I_{L(P-P)} = \frac{1}{L \times \left(\frac{1}{V_{OUT} - V_{IN}} + \frac{1}{V_{IN}}\right) \times F_S} \quad (5)$$

其中

- $\Delta I_{L(PP)}$ = 电感器峰峰值纹波
- L = 电感器值
- F_S = 升压开关频率
- V_{OUT} = 升压输出电压
- V_{IN} = 升压输入电压

因此，电感器的峰值电流 $I_{L(P)}$ 的计算公式如下：

$$I_{L(P)} = I_{L(DC)} + \frac{\Delta I_{L(P-P)}}{2} \quad (6)$$

另外，电感器的谷值电流 $I_{L(V)}$ 的计算公式如下：

$$I_{L(V)} = I_{L(DC)} - \frac{\Delta I_{L(P-P)}}{2} \quad (7)$$

在没有电流偏置的情况下，电感值的容差可以为 ±20%。当电感器电流接近饱和水平时，电感可以比 0A 时的值减少 20% 至 35%，具体取决于电感器供应商对饱和电流的定义。当使用较小电感值的电感且负载相对较轻时，由于强制连续导通模式 (FCCM) 的作用，电感电流会在每个开关周期结束前下降至零以下，从而降低轻载效率。较大的电感值可提供更大的输出电流和更高的转换效率。因此，选择足够大的电感，使其在轻载条件下能维持非负的谷值电流，有助于优化效率。

基于上述原因，根据本应用的输入电压、输出电压和输出电流条件，推荐使用 10 µH 电感器，通过 PWM 控制的模拟调光确保在大部分负载范围内保持非负电流。

Copyright © 2026 Texas Instruments Incorporated

8.2.2.3 输出电容器选型

选择输出电容器主要是为了满足输出纹波和环路稳定性的要求。该纹波电压与电容值及电容器等效串联电阻 (ESR) 相关。假设电容器 ESR 为零，给定纹波所需的最小电容可通过如下计算得出：

$$C_{OUT} = \frac{(V_{OUT} - V_{IN}) \times I_{OUT}}{V_{OUT} \times F_S \times V_{ripple}} \quad (8)$$

其中

- V_{ripple} = 峰峰值输出纹波

由 ESR 引起的纹波的附加部分使用以下公式计算：$V_{ripple_ESR} = I_{OUT} \times R_{ESR}$

由于陶瓷电容器的低 ESR，V_{ripple_ESR} 可以忽略不计，因此建议在典型应用中使用 1μF 至 4.7μF 的电容器。

8.2.2.4 散热注意事项

在正常工作条件下，必须考虑 IC 结温的允许范围。这一限制约束了 TPS923610/1/2 的功率耗散。器件的允许功耗可通过以下公式确定：

$$P_D = \frac{T_J - T_A}{R_{\theta JA}} \quad (9)$$

其中

- T_J 是推荐工作条件下规定的允许结温
- T_A 是应用的环境温度
- $R_{\theta JA}$ 是功率耗散表中给出的结至环境热阻

8.3 电源相关建议

该器件设计为在 2.5V 至 5.5V 的输入电源电压范围内运行。该输入电源必须经过良好调节。如果输入电源距离 TPS923610/1/2 器件超过几英寸，那么除了陶瓷旁路电容器外，还可能需要额外的大容量电容。

Copyright © 2026 Texas Instruments Incorporated

8.4 应用曲线

典型应用条件如 节 8.2 所示：V_{IN} = 3.6V、R_{SET} = 3.33Ω、L = 10μH、C_{OUT} = 1μF，每路 LED 灯串串联 6 颗 LED，共 3 路灯串并联（除非另有说明）。

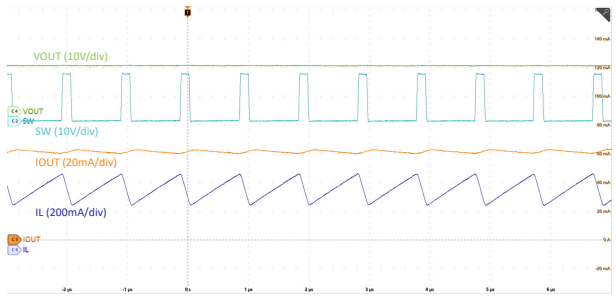


图 8-2. 开关调光占空比 = 100%

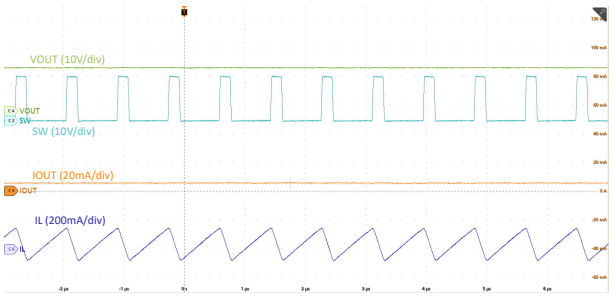


图 8-3. 开关调光占空比 = 10%

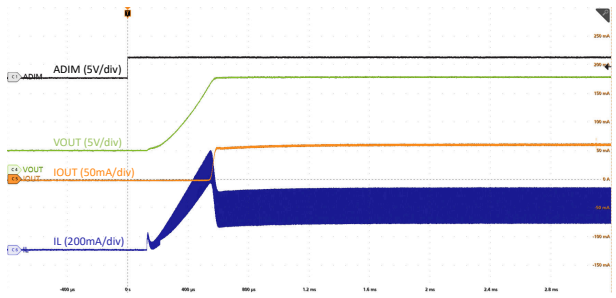


图 8-4. 启动调光占空比为 100%

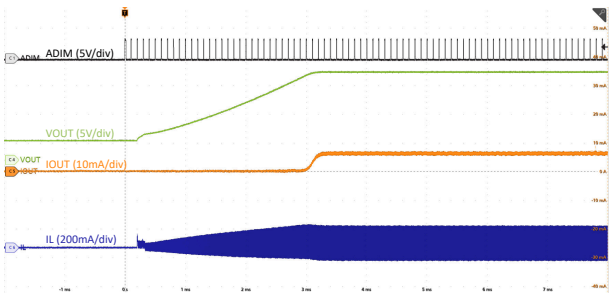


图 8-5. 启动调光占空比为 10%

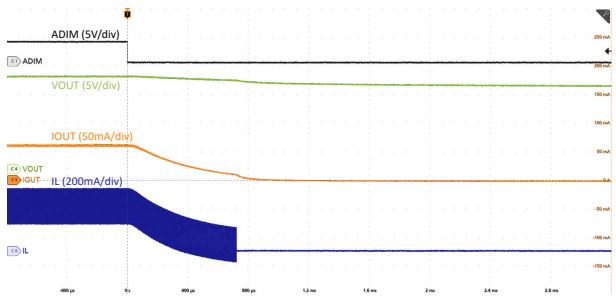


图 8-6. 关断调光占空比为 100%

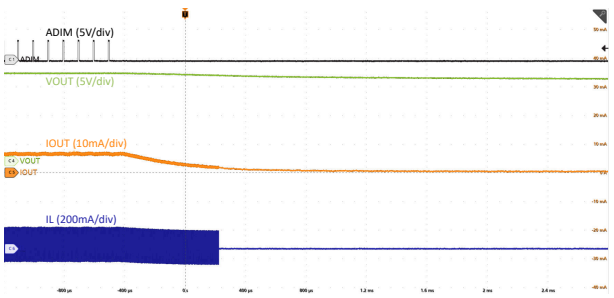
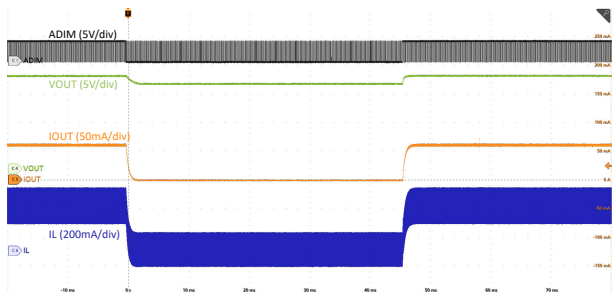
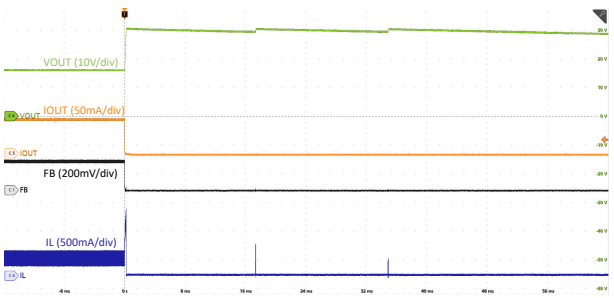


图 8-7. 关断调光占空比为 10%



调光占空比 90% → 1% → 90%

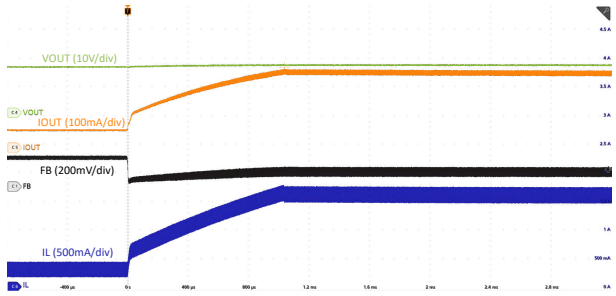
图 8-8. 调光瞬态



触发三次后锁定

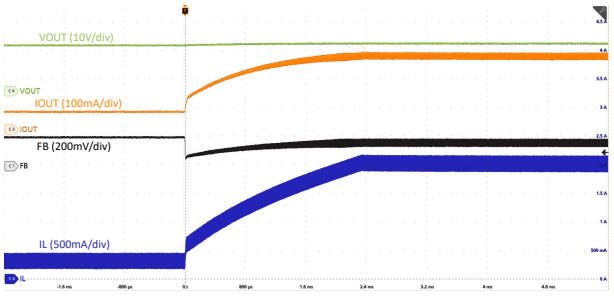
图 8-9. 开路 LED 过压保护

Copyright © 2026 Texas Instruments Incorporated



TPS923611DRLR

图 8-10. FB 接地短路过流保护



TPS923612DRVR

图 8-11. FB 接地短路过流保护

8.5 布局

8.5.1 布局指南

对于所有开关电源，尤其是以高频率和高电流运行的开关电源，布局设计是一个重要的设计步骤。如果未仔细布局，稳压器可能会出现不稳定和噪声问题。因此，在高电流路径上使用宽且短的迹线。请遵循以下布局指南。

1. 输出电容器 C_{OUT} 必须靠近 VOUT 引脚放置。使 C_{OUT} 的接地端靠近 GND 引脚（GND 覆铜）也是有益的，因为它们之间存在较大的接地回路电流。这样可以尽可能地降低输出端的开关噪声。
2. FB 电阻器必须靠近 FB 引脚和 GND 引脚（GND 覆铜）放置。这会提高输出电流精度。
3. SW 引脚承载着具有快速上升和下降沿的大电流，因此必须尽可能缩短并加宽 SW 引脚与电感之间的连接走线。
4. 输入电容 C_{IN} 必须尽可能靠近 VIN 引脚和 GND 引脚布局，以降低器件所收到的输入纹波。如果可能，请选择更高的容值。
5. 在布置信号地时，TI 建议采用短走线，并将其与电源地走线分隔开，最后在靠近 GND 引脚的单点处进行连接。

Copyright © 2026 Texas Instruments Incorporated

8.5.2 布局示例

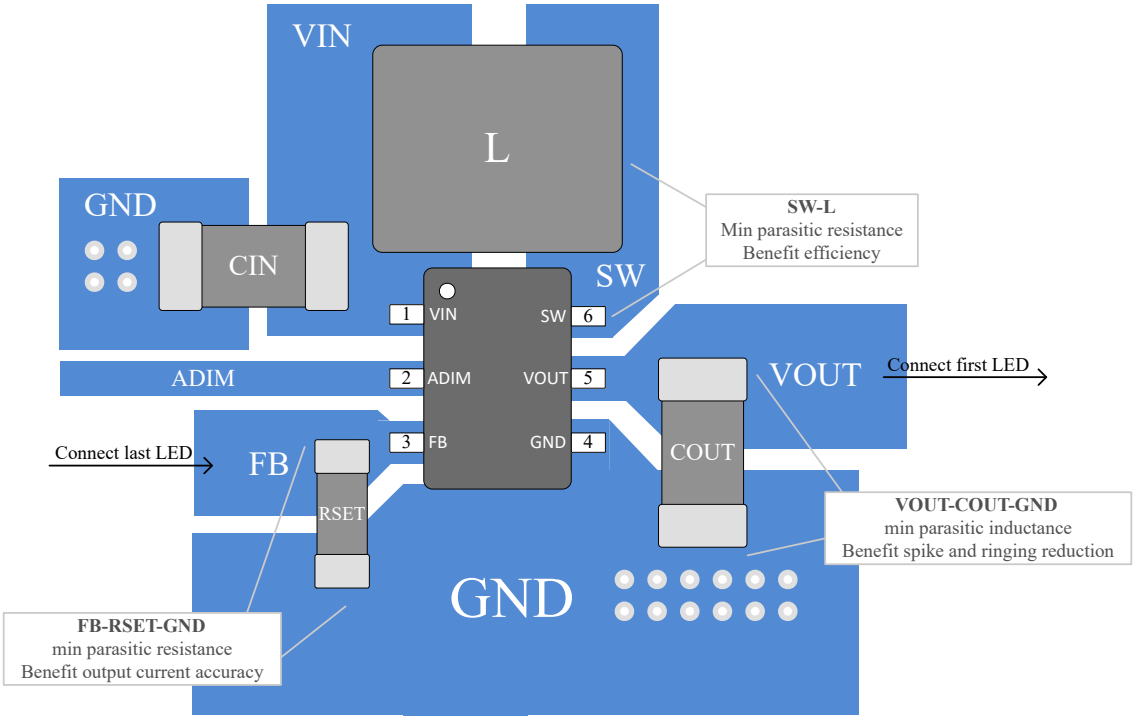


图 8-12. TPS923610/1 SOT563 布局

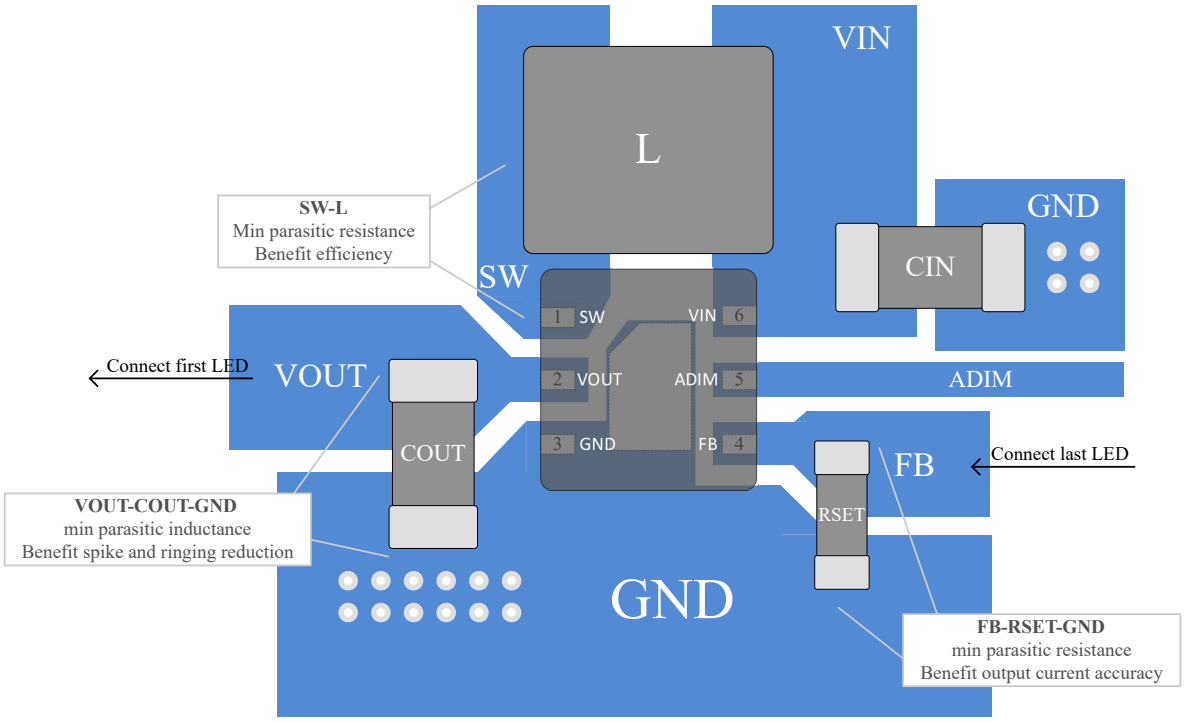


图 8-13. TPS923612 WSON 布局

9 器件和文档支持

9.1 器件支持

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (November 2025) to Revision B (October 2026)	Page
• 更新了“建议运行”表中的 VOUT MIN，并在“电气特性”表中添加了规格最小值	5

Changes from Revision * (September 2023) to Revision A (November 2025)	Page
• 将数据表状态从*预告信息* 更改为*量产数据*	1
• 删除肖特基二极管选择部分	16

日期	修订版本	注释
September 2025	*	预告信息发布

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS923610DRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	T610
TPS923611DRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	T611
TPS923611LSDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	611L
TPS923612DRVR	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T612
TPS923612LSDRVR	Active	Production	WSON (DRV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	612L

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

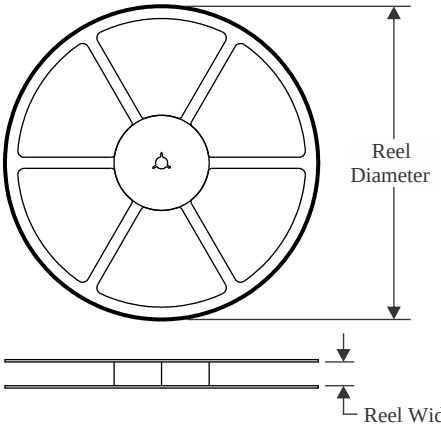
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

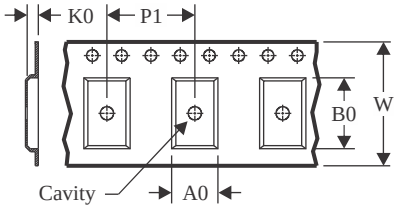
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

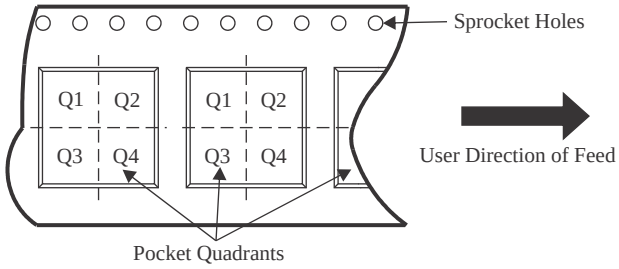


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

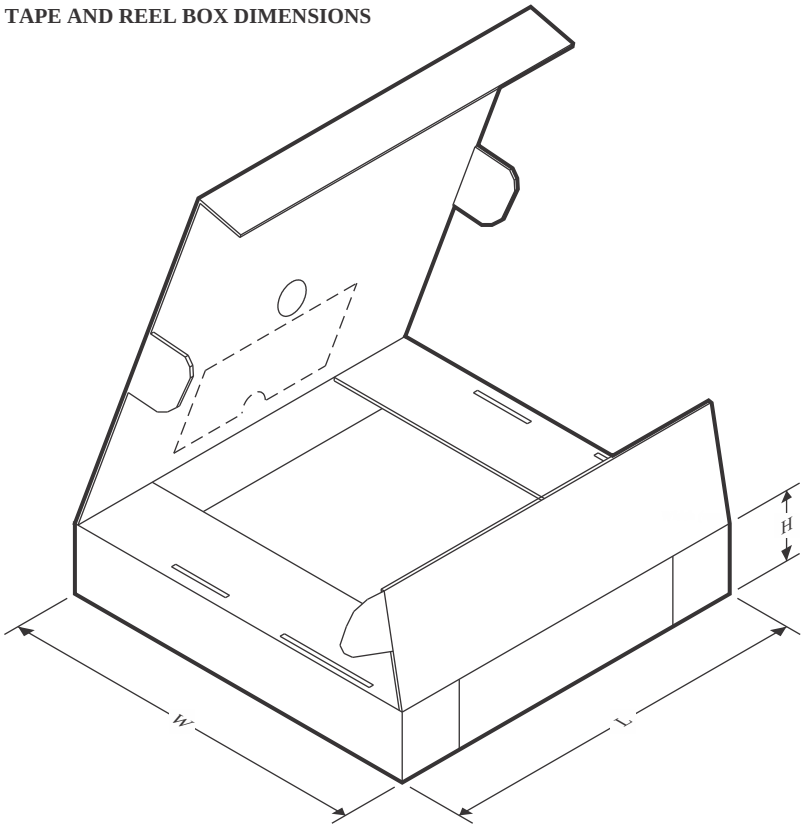
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS923610DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS923611DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS923611LSDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TPS923612DRVR	WSON	DRV	6	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS923612LSDRVR	WSON	DRV	6	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS923610DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS923611DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS923611LSDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS923612DRVR	WSON	DRV	6	3000	210.0	185.0	35.0
TPS923612LSDRVR	WSON	DRV	6	3000	210.0	185.0	35.0

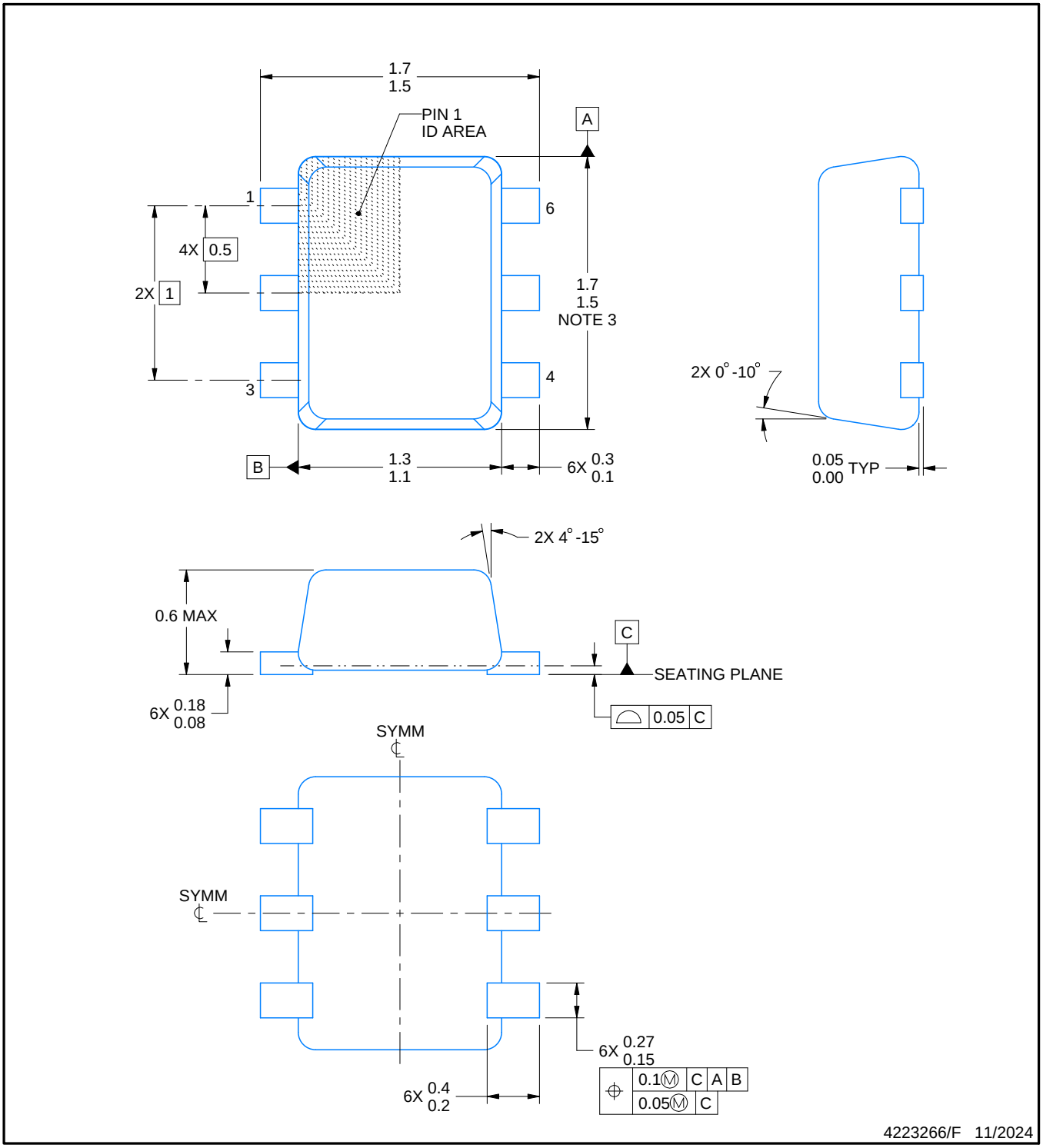


PACKAGE OUTLINE

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



NOTES:

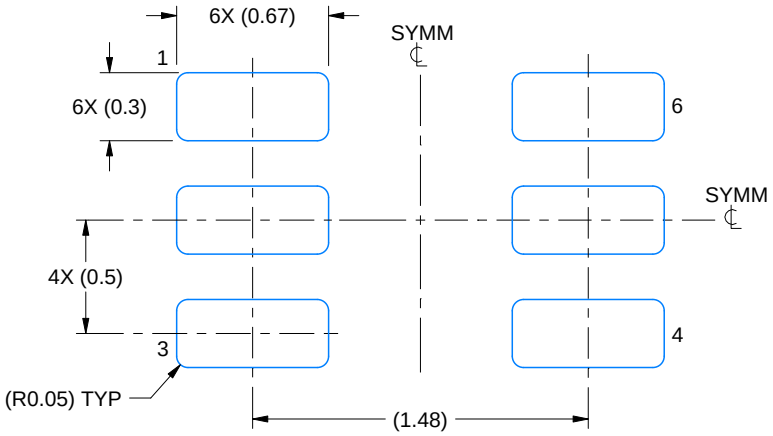
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

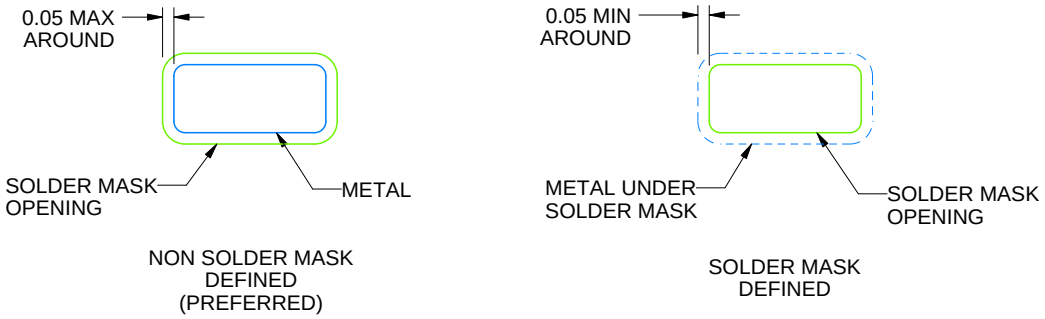
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

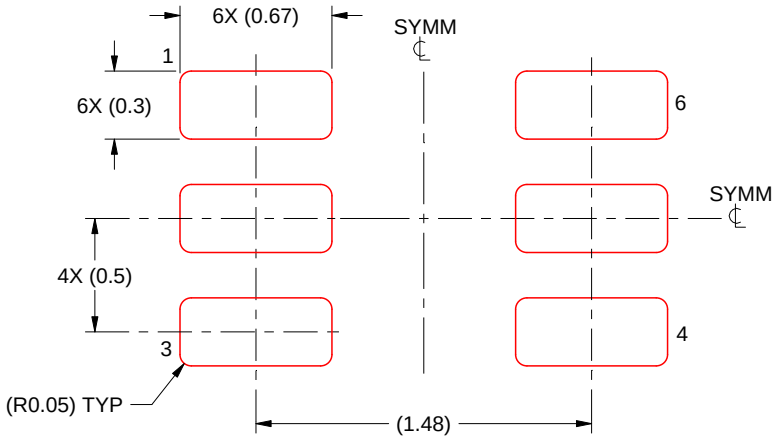
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

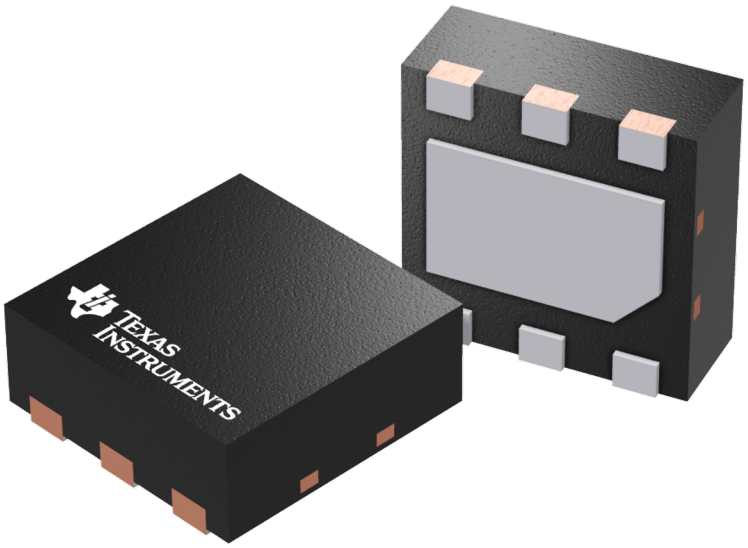
4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

DRV 6 WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月