LM654x0-Q1 高性能、可堆叠电源转换器，3V 至 36V，引脚兼容的 4A、6A、8A 汽车及级低 EMI 同步降压转换器，采用抗干扰与噪声抑制 (MINT) 技术，适用于

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 温度等级 1：–40°C 至 +125°C，T_A
- 宽输入电压范围：3V 至 36V
- 减少干扰和噪音的技术 – 架构 1 (MINT 1)
  - 有助于符合 CISPR 25 5 级标准
  - ±5% 双随机展频
  - 具有对称引脚排列的增强型 HotRod™ QFN 封装
- 短最小导通时间：40ns（最大值）
- 开关频率范围为 300kHz 至 2.2MHz
- 可通过引脚配置 400kHz 和 2.1MHz
- 引脚可配置自动或 FPWM 运行
- 双相高达 16A，适用于高电流设计
- 与 65V LM656x5-Q1 系列引脚对引脚兼容
- 可在所有负载下进行高效电源转换
  - $12V_{IN}$、$5V_{OUT}$、400kHz 时峰值效率 > 94.65%
  - 3.0µA PFM 空载输入电流
- 高功率密度
  - 内部补偿、电流限值和 TSD
  - 3.6mm× 2.6mm 可湿性侧面 20 引脚封装
  - Θ_{JA} = 24.0°C/W (LM654x0-Q1EVM)
- 使用 LM654x0-Q1 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 高级驾驶辅助系统 (ADAS)
- 汽车信息娱乐系统与仪表组
- 混合动力、电动和动力总成系统

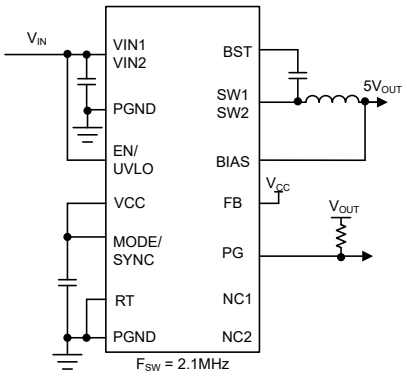
3 说明

LM654x0-Q1 系列车用降压转换器专为实现高效率、高功率密度及超低电磁干扰 (EMI) 而设计，并采用了抗干扰与噪声抑制 (MINT 1) 开关技术。这些转换器在 3V 至 36V（可耐受 42V 电压）的宽输入电压范围内运行。LM654x0-Q1 只需在主器件和从器件之间连接补偿误差信号，即可实现双相支持。LM654x0-Q1 提供可通过引脚选择的 3.3V 和 5V 固定输出电压，也可以采用可调节配置。得益于超小的环路电感和优化的开关节点压摆率，可实现低 EMI 运行。电流模式控制架构，搭配 30ns 典型最短导通时间，可在高频下实现高转换比，同时提供快速瞬态响应以及出色的负载和线路调整。

器件信息

器件型号(3)	封装(1)	封装尺寸(2)
LM65440-Q1	RZT（WQFN-FCRLF，20）	3.6mm × 2.6mm
LM65460-Q1		
LM65480-Q1		

(1) 有关更多信息，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
(3) 请参阅*器件比较表*。



简化版原理图

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 3
5 引脚配置和功能 4
6 规格 6
6.1 绝对最大额定值 6
6.2 ESD 等级 6
6.3 建议运行条件 6
6.4 热性能信息 7
6.5 电气特性 7
6.6 典型特性 10
7 详细说明 11
7.1 概述 11
7.2 功能方框图 12
7.3 特性描述 13
7.4 器件功能模式 22
8 应用和实施 27
8.1 应用信息 27
8.2 典型应用 28
8.3 最佳设计实践 39
8.4 电源相关建议 39
8.5 布局 40
9 器件和文档支持 43
9.1 器件支持 43
9.2 文档支持 43
9.3 接收文档更新通知 43
9.4 支持资源 43
9.5 商标 44
9.6 静电放电警告 44
9.7 术语表 44
10 修订历史记录 44
11 机械、封装和可订购信息 45

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

可订购器件型号	最大输出电压	单相、双相
LM65440SRZTRQ1	4A	单通道
LM65460SRZTRQ1	6A	单通道
LM65480SRZTRQ1	8A	单通道
LM65460MSRZTRQ1	6A	双通道
LM65480MSRZTRQ1	8A	双通道

Copyright © 2026 Texas Instruments Incorporated

5 引脚配置和功能

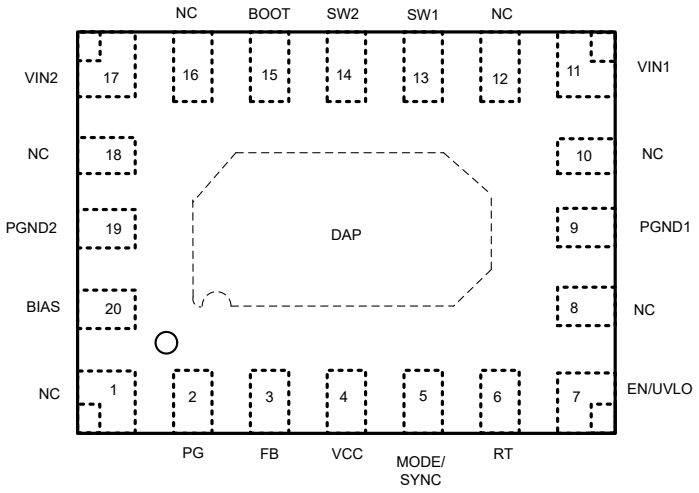


图 5-1. 20 引脚 RZT、WQFN-FCRLF 单相封装（顶视图）

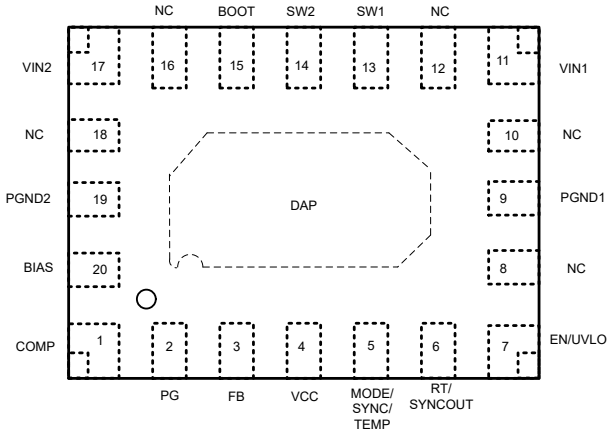


图 5-2. 20 引脚 RZT、WQFN-FCRLF 双相封装（顶视图）

表 5-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
NC 或 COMP	1	—	无连接引脚。保持悬空。在双相配置中，NC 成为外部补偿网络连接的 COMP。
PG	2	O	电源正常标志输出。开漏输出，如果 VOUT 超出指定的调节窗口，该输出会变为低电平。
FB	3	A	反馈配置引脚。连接到 GND 以配置 3.3V 固定输出电压。连接到 VCC 以配置 5V 固定输出电压。将此引脚连接到反馈分压器以提供可调输出选项。调节阈值为 0.8V。
VCC	4	P	内部 LDO 输出。用作内部控制电路的电源。不要将此引脚连接至任何外部负载。可用于逻辑上拉至控制或标志引脚。在该引脚和 GND 之间连接一个 1μF 优质电容器。
MODE/SYNC	5	I/O	模式和同步输入引脚。连接到 GND，或将引脚驱动为低电平以在自动模式下运行。连接到 VCC，或将引脚驱动为高电平，或发送同步时钟信号以在 FPWM 模式下运行。当与外部时钟同步时，使用 RT 引脚将内部频率设置为接近同步频率。请注意，在双相配置中，该引脚成为辅助器件的时钟输入。有关详细信息，亦可参阅*双相工作*部分。
RT/ SYNCOUT	6	I/O	开关频率编程引脚。在双相配置中，此引脚必须连接到 VCC 以实现 400kHz 运行，或连接到 GND 以实现 2.1MHz 运行。对于单相应用，通过一个电阻器将该引脚接地，以将开关频率设置在 300kHz 和 2200kHz 之间。对于单相设计，此引脚还可以连接到 VCC 或 GND。不能悬空。

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 引脚功能（续）

引脚		类型(1)	说明
名称	编号		
EN/UVLO	7	P	精密使能引脚。高电平 = 开启，低电平 = 关闭。该引脚可直接连接至 VIN。该输入端的精密阈值可用作可调节 UVLO。不能悬空。
NC	8	—	无连接引脚。保持悬空。
PGND1	9	G	低侧 MOSFET 的电源地。连接到系统地。在该引脚和 VIN1 之间连接一个或多个优质旁路电容器。
NC	10	—	无连接引脚。保持悬空。
VIN1	11	P	到稳压器的输入电源。将优质旁路电容器从该引脚连接到 PGND1。
NC	12	—	无连接引脚。保持悬空。
SW1、SW2	13、14	P	器件开关引脚。连接到输出电感器。
BOOT	15	P	高侧驱动器上部电源轨。在 SW 节点和 BOOT 之间连接一个 100nF 优质电容器。当 SW 节点为低电平时，内部二极管为电容器充电。
NC	16	—	无连接引脚。保持悬空。
VIN2	17	P	到稳压器的输入电源。将优质旁路电容器从该引脚连接到 PGND2。
NC	18	—	无连接引脚。保持悬空。
PGND2	19	G	内部低侧 MOSFET 的电源地。连接到系统地。在该引脚和 VIN2 之间连接优质旁路电容器。
BIAS	20	P	内部稳压器的输入端。如果配置为固定 VOUT，则将该引脚连接到 VOUT 节点以闭合控制环路。如果配置为可调 VOUT，则将该引脚连接到 VOUT 节点或 3.3V 至 30V 的外部辅助电源。如果输出电压高于 30V 且未使用外部电源，则将该引脚连接到 GND。
DAP	—	G	裸露的地焊盘。连接到 PCB 上的系统 GND。该引脚是芯片的主要散热路径。必须通过焊接到 PCB 上的 GND 覆铜将焊盘用于散热。采用示例电路板布局布线中所建议的尽可能多的散热过孔可确保实现更低的封装热阻和更高的热性能。

(1) I = 输入，O = 输出，A = 模拟，P = 电源，G = 接地

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在工作结温范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入电压	VIN 至 PGND	-0.3	42	V
输入电压	EN/UVLO 至 PGND	-0.3	42	V
输入电压	RT 至 PGND	-0.3	42	V
输入电压	BIAS 至 PGND	-0.3	42	V
输入电压	MODE/CLKIN 至 PGND	-0.3	5.5	V
输入电压	FB 至 PGND	-0.3	5.5	V
输出电压	SW 到 PGND	-0.6	V_{IN}+0.3	V
输出电压	COMP 至 PGND	-0.3	42	V
输出电压	PGOOD 至 PGND	-0.3	42	V
输出电压	BST 至 SW	-0.3	5.5	V
输出电压	VCC 至 PGND	-0.3	5.5	V
T_J	工作结温	-40	150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002(1) 器件 HBM 分类等级 2	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 器件 CDM 分类等级 C5	±750	

(1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作结温范围内测得（除非另有说明）

		最小值	最大值	单位
输入电压	VIN	3	36	V
输入电压	EN	0	36	V
输入电压	BIAS，PGOOD	0	30	V
输入电压	FB	0	5.5	V
输入电压	MODE/SYNC，RT	0	5.5	V
上拉电阻	$R_{PU(PGOOD)}$	4		kΩ
上拉基准电压	$V_{PU(PGOOD)}$	0.8	20	V
输出电压	VOUT	0.8	0.9 × VIN	V
输出电流	IOUT	0	8.0	A
T_J	工作结温	-40	150	°C

Copyright © 2026 Texas Instruments Incorporated

6.4 热性能信息

热指标(1)		器件 LM65460EVM 20 引脚	单位
$R_{\theta JA}$	结至环境热阻(3)	24.0	°C/W
$R_{\theta JA}$	结至环境热阻 (JESD 51-7)(2)	42.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	14.13	°C/W
$R_{\theta JB}$	结至电路板热阻	9.71	°C/W
Ψ_{JT}	结至顶部特征参数	0.68	°C/W
Ψ_{JB}	结至电路板特征参数	9.72	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	7.56	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*
(2) 此表中给出的 $R_{\Theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。这些值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。这些值并不代表在实际应用中获得的性能。例如，EVM $R_{\Theta JA}$ = 24°C/W。有关设计信息，请参阅*最高环境温度*一节。
(3) 请参阅 EVM 用户指南电路板布局和其他信息。有关热设计信息，请参阅*最高环境温度*一节。

6.5 电气特性

最大/最小限制适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，否则以下条件适用：V_{IN} = 13.5V，V_{EN} = V_{IN}，V_{OUT} = 3.3V，f_{SW} = 2.2MHz

参数		测试条件	最小值	典型值	最大值	单位
电源（VIN 引脚）						
VIN_{UVLO_R}	VIN UVLO 上升阈值	V_{IN} 上升（启动所需），I_{VCC} = 0A	3.2	3.4	3.7	V
VIN_{UVLO_F}	VIN UVLO 下降阈值	V_{IN} 下降（运行后），I_{VCC} = 0A		2.5	2.55	V
VIN_{UVLO_H}	VIN UVLO 迟滞			0.9		V
I_{VIN}	VIN 引脚输入电流，内部 COMP，无开关	V_{BIAS} = 3.3V + 2%，		1.0		μA
$I_{BIAS(FIX-3.3V)}$	BIAS 引脚输入电流，固定 3.3V 输出，无开关	V_{BIAS} = 3.3V + 2%，启用自动模式		10		μA
$I_{Q(FIX-3.3V)}$	总 V_{IN} 静态电流，固定 3.3V 输出，无开关	V_{IN} = 13.5V，V_{BIAS} = 3.3V + 2%，T_J = 25℃，启用自动模式		3.5	4	μA
		T_J = 125℃			15	μA
$I_{BIAS(ADJ-3.3V)}$	BIAS 引脚输入电流，可调 3.3V 输出，无开关	V_{FB} = 0.8V + 2%，自动模式		8.6		μA
$I_{Q(ADJ-3.3V)}$	总 V_{IN} 静态电流，可调 3.3V 输出，无开关	V_{IN} = 13.5V，V_{FB} = 0.8V + 2%，自动模式		3.0		μA
I_{Q-SD}	V_{IN} 关断电源电流	V_{EN} = 0V，T_J = 25℃			2	μA
使能（EN 引脚）						
$V_{EN_TH_R}$	使能电压上升阈值	V_{EN} 上升	1.15	1.25	1.35	V
$V_{EN_TH_F}$	使能输入低阈值	V_{EN} 下降	0.9	1	1.11	V
V_{EN_HYS}	启用电压迟滞			275		mV
I_{EN_LKG}	使能输入漏电流	V_{EN} = V_{IN}		0.27	1.25	μA
内部 LDO（VCC 引脚）						
V_{VCC}	内部 LDO 输出电压	3.4V ≤ V_{IN} ≤ 36V，V_{BIAS} = 0V		3.35		V
		3.4V ≤ V_{BIAS} ≤ 30V		3.35		V
$V_{VCC-UVLO_R}$	VCC UVLO 上升阈值	VCC 上升欠压阈值，I_{VCC} = 0A	3.1	3.4	3.6	V
$V_{VCC-UVLO_H}$	VCC UVLO 迟滞	迟滞低于 $V_{VCC-UVLO_R}$，		0.9	1.31	V
$V_{VCC-OVLO(R)}$	VCC OVLO 上升阈值	VCC 欠压上升阈值，I_{VCC} = 0A		4.38		V
$V_{VCC-OVLO(F)}$	VCC OVLO 下降阈值	VCC 欠压下降阈值，I_{VCC} = 0A		3.63		V
$t_{VCC-OVLO_DEGLITCH(R)}$	VCC OVLO 上升沿比较器延迟			20		us
电压基准（FB 引脚）						
V_{FB}	内部反馈基准电压	FPWM 模式	0.792	0.8	0.808	V

Copyright © 2026 Texas Instruments Incorporated

最大/最小限制适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J) (除非另外说明) 。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，否则以下条件适用：V_{IN} = 13.5V，V_{EN} = V_{IN}，V_{OUT} = 3.3V，f_{SW} = 2.2MHz

参数		测试条件	最小值	典型值	最大值	单位
I_{FB-LKG}	反馈引脚输入漏电流	V_{FB} = 0.8V，可调节版本		1.8		nA
固定输出电压 (BIAS 引脚)						
$V_{OUT(3.3V)}$	3.3V 固定输出电压	FB 短接至 GND	3.25	3.3	3.35	V
$V_{OUT(5V)}$	5.0V 固定输出电压	FB 短接至 VCC	4.92	5	5.065	V
启动 (SS 引脚)						
t_{EN_HIGH}	使能高电平到开关延迟开始	V_{FB} = V_{RT} = V_{MODE} = GND，V_{BIAS} = V_{OUT}		1.6		ms
t_{SS}	内部固定软启动时间	从设定点的第一个 SW 脉冲到 90% V_{REF} 的时间	1.8	3.0	4.2	ms
$g_{m(EXTERNAL)}$	EA 跨导 – 外部 COMP	V_{COMP} = 0.8V，V_{FB} = +5% 且 V_{FB} = – 5%		1000		µS
$V_{COMP-EXT(h-clamp)}$	COMP 钳位电压	V_{FB} = 0V，可调输出电压设置。仅模拟		1.2		V
电流限值和断续						
I_{HS-LIM}	高侧峰值电流限制，LM6X480-Q1	占空比接近 0%。	11.9	13.6	15.3	A
I_{LS-LIM}	低侧谷值电流限值，LM6X480-Q1	LS FET 上的谷值电流限制	9.4	10.8	12.2	A
$I_{L-PEAK-MIN}$	最小占空比下的最小峰值电感器电流，LM6X480-Q1	V_{VCC} = 3.3V，tpulse ≤ 100ns，自动模式		2.7		A
$I_{L-PEAK-MAX}$	最大占空比下的最小峰值电感器电流，LM6X480Q1	V_{VCC} = 3.3V，tpulse ≥ 1µs，自动模式		0.56		A
I_{HS-LIM}	高侧峰值电流限制，LM6X460Q1	占空比接近 0%。	8.3	9.5	10.7	A
I_{LS-LIM}	低侧谷值电流限值，LM6X460-Q1	LS FET 上的谷值电流限制	6.4	7.4	8.3	A
$I_{L-PEAK-MIN}$	最小占空比下的最小峰值电感器电流，LM6X460-Q1	V_{VCC} = 3.3V，tpulse ≤ 100ns，自动模式		2.0		A
$I_{L-PEAK-MAX}$	最大占空比下的最小峰值电感器电流，LM65460Q1	V_{VCC} = 3.3V，tpulse ≥ 1µs，自动模式		0.8		A
I_{HS-LIM}	高侧峰值电流限制，LM6X440Q1	占空比接近 0%。	4.9	6.3	7.1	A
I_{LS-LIM}	低侧谷值电流限值，LM6X440-Q1	LS FET 上的谷值电流限制	3.6	4.9	5.5	A
$I_{L-PEAK-MIN}$	最小占空比下的最小峰值电感器电流，LM6X440Q1	V_{VCC} = 3.3V，tpulse ≤ 100ns，自动模式		1.3		A
$I_{L-PEAK-MAX}$	最大占空比下的最小峰值电感器电流，LM6X440Q1	V_{VCC} = 3.3V，tpulse ≥ 1µs，自动模式		0.21		A
$I_{LS-NEG-LIM}$	4A 低侧负电流限值，LM6X440Q1	LS FET 上的灌电流限值，FPWM 模式		-2.0		A
$I_{LS-NEG-LIM}$	6A 低侧负电流限值，LM6X460Q1	LS FET 上的灌电流限值，FPWM 模式		-3.8		A
$I_{LS-NEG-LIM}$	8A 低侧负电流限值，LM6X480Q1	LS FET 上的灌电流限值，FPWM 模式		-5.4		A
$I_{L-ZC-LIM}$	过零电流限值	V_{VCC} = 3.3V，自动模式		70		mA
V_{HIC}	FB 引脚上的过流断续阈值	LS FET 导通时间 > 165ns，不是在软启动期间		0.32		V
t_{HIC_DLY}	断续模式激活延迟		128		256	周期
t_{HIC}	断续模式持续时间			54		ms

Copyright © 2026 Texas Instruments Incorporated

最大/最小限制适用于推荐的 -40°C 至 +150°C 工作结温范围 (T_J) (除非另外说明) 。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，否则以下条件适用：V_{IN} = 13.5V，V_{EN} = V_{IN}，V_{OUT} = 3.3V，f_{SW} = 2.2MHz

参数		测试条件	最小值	典型值	最大值	单位
电源正常 (PG 引脚)						
$V_{PG-OVP-R}$	PG 过压上升阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	103	105	108	%
$V_{PG-OVP-F}$	PG 过压下降阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	102	104	106	%
$V_{PG-UVP-R}$	PG 欠压上升阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	94	96	98	%
$V_{PG-UVP-F}$	PG 欠压下降阈值	FB 电压 (可调) 或偏置电压 (固定) 百分比	93	95	97	%
$t_{PG-DEGLITCH-F}$	PG 下降沿的抗尖峰脉冲滤波器延迟		55	114	175	µs
$t_{PG-DEGLITCH-R}$	PG 上升沿的抗尖峰脉冲滤波器延迟		1.4	2	4.5	ms
$V_{IN-PG-VALID}$	有效 PG 输出所需的最小 VIN	$V_{OL(PG)}$ < 0.4V，R_{PU} = 50kΩ，V_{PU} = 5V			1.25	V
V_{OL-PG}	输出低电压	I_{OL} = 0.5mA，V_{IN} = 1.25V			0.4	V
R_{ON-PG}	PGOOD 导通电阻	I_{PG} = 1mA		35	110	Ω
开关频率 (RT 引脚)						
$f_{SW1(FPWM)}$	开关频率，FPWM 运行	R_{RT} = GND	1.89	2.1	2.31	MHz
$f_{SW2(FPWM)}$	开关频率，FPWM 运行	R_{RT} = 15.8kΩ，1%	900	1000	1100	kHz
$f_{SW3(FPWM)}$	开关频率，FPWM 运行	R_{RT} = VCC (独立)	360	400	440	kHz
同步 (MODE/SYNC 引脚)						
$V_{IH(MODE/CLKIN)}$	MODE/CLKIN 输入高电平阈值				1.3	V
$V_{IL(MODE/CLKIN)}$	MODE/CLKIN 输入低电平阈值		0.45			V
$f_{CLKIN-RANGE(FPWM)}$	针对设定 2.2MHz f_{SW} 的同步频率范围	R_{RT} = 6.81kΩ，1%	1.76		2.64	MHz
$t_{CLKIN(TON)}$	外部同步信号的最小正脉冲宽度				80	ns
$t_{CLKIN(TOFF)}$	外部同步信号的最小负脉冲宽度				80	ns
$t_{CLKIN-SW-DLY}$	CLKIN 到 SW 延迟时间			18	30	ns
双随机展频						
Δf_{SS1-LF}	低频三角展频调制范围 - 标准			8.5		%
Δf_{SS2-LF}	低频三角展频调制范围 - 扩展			17		%
f_{m1-LF}	三角调制频率 - 标准		7.2	13	17.2	kHz
f_{m2-LF}	三角调制频率 - 扩展		5	7	9.1	kHz
Δf_{SS-HF}	高频假随机展频调制范围			2.4		%
功率级						
$R_{DS-ON-HS}$	高侧 FET 导通电阻	I_{SW} = 500mA，$V_{BOOT-SW}$ = 3.3V		27		mΩ
$R_{DS-ON-LS}$	低侧 FET 导通电阻			16		mΩ
$t_{ON-MIN(FPWM)}$	最短导通时间	FPWM：I_{OUT} = 0A，V_{IN} = 36V，RT = GND		32	45	ns
$t_{ON-MIN(AUTO)}$	最短导通时间	自动：I_{OUT} = 2A，V_{IN} = 36V，RT = GND		32	40	ns
$t_{OFF-MIN}$	最短关断时间	V_{IN} = 4V		100	125	ns
t_{ON-MAX}	最大导通时间	f_{SW} = 400kHz，R_{RT}= 40.2kΩ		13.3		µs
热关断						
T_{SD}	热关断(1)	关断阈值	155	165	177	ºC
		恢复阈值		156		ºC

(1) 根据设计指定。

Copyright © 2026 Texas Instruments Incorporated

6.6 典型特性

以下条件适用（除非另有说明）T_A = 25ºC μs、Vin = 12V

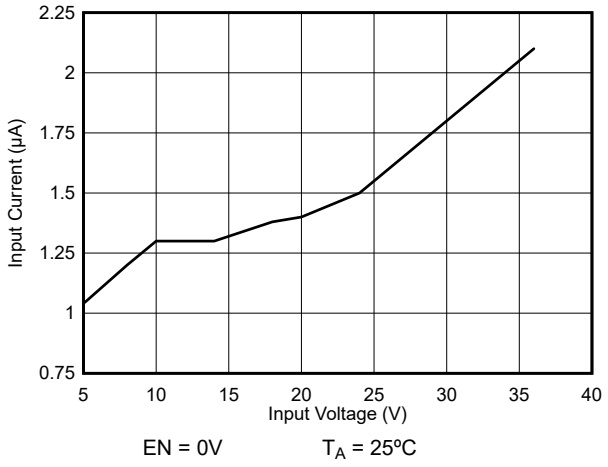


图 6-1. 关断电流

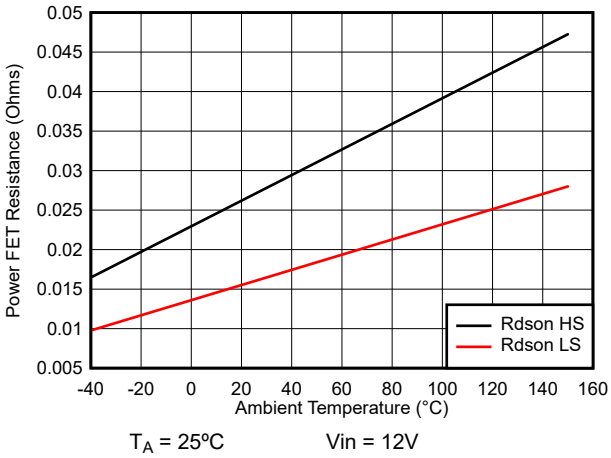


图 6-2. 功率 MOSFET 电阻

Copyright © 2026 Texas Instruments Incorporated

7 详细说明

7.1 概述

LM654x0-Q1 是高效、高功率密度、超低 EMI 降压转换器系列。这些转换器可在 3V 至 36V（可耐受 42V）的宽输入电压范围内工作，提供可通过引脚选择的 3.3V、5V 固定输出电压或可调输出配置。

电流模式控制架构，搭配 30ns 最短导通时间，可在高频下实现高转换比，提供快速瞬态响应以及出色的负载和线路调整。如果最短导通时间或最短关断时间不支持所需的转换比，则开关频率会自动降低。该特性允许在负载突降事件和冷启动情况下保持调节。

该器件旨在更大限度地降低最终产品成本并减小其尺寸，同时可在要求苛刻的汽车和高性能工业环境中运行。通过使用 RT 引脚，可以将 LM654x0-Q1 设置为在固定 400kHz、固定 2.1MHz 或从 300kHz 到 2.2MHz 的可调模式下运行。集成补偿网络结合精确的电流限制方案，可更大限度地降低物料清单成本和减少元件数量。

LM654x0-Q1 设计具有低 EMI。该器件包含以下特性：

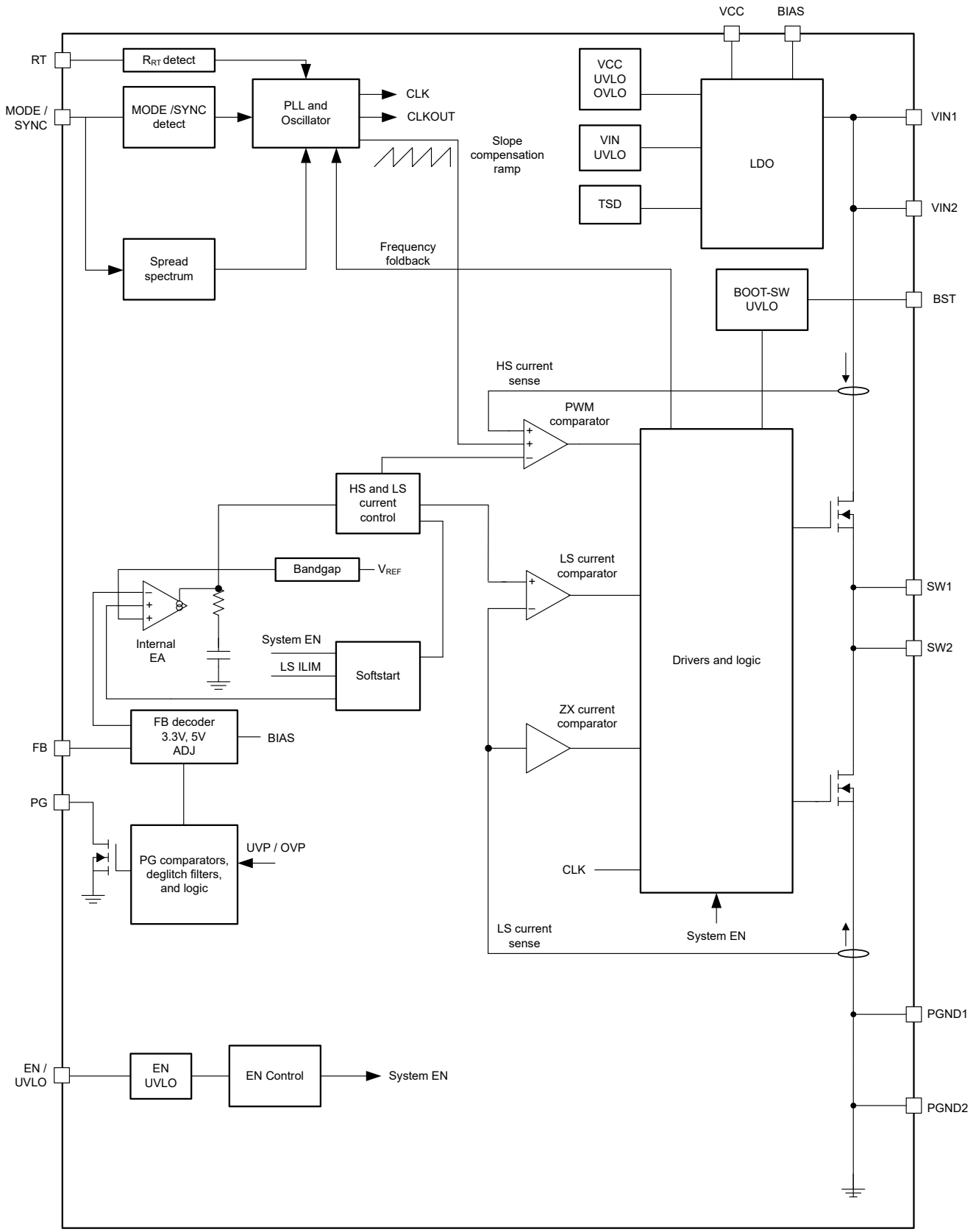
- ±5% 双随机展频 (DRSS) 跳频
- 对称引脚分配可更大限度减少寄生封装电感
- 在高于和低于 AM 无线电频带的频率范围内运行
- 可通过引脚配置自动或 FPWM 模式，并具有外部时钟同步功能

这些特性可以消除对屏蔽和其他成本高昂的 EMI 缓解措施的需求。

为了在可靠性敏感型环境中使用该器件，LM654x0-Q1 的封装具有更大的转角端子，可改进板级可靠性和可湿性侧面，支持光学检测。

Copyright © 2026 Texas Instruments Incorporated

7.2 功能方框图



Copyright © 2026 Texas Instruments Incorporated

7.3 特性描述

7.3.1 输出电压选择

LM654x0-Q1 具有可通过引脚选择的固定输出电压或可调输出电压模式。在固定输出电压模式下，输出电压由 FB 引脚选择。将 FB 引脚连接到 GND 以选择固定的 3.3V 输出，或连接到 VCC 以获得固定的 5V 输出。选择固定输出电压模式时，BIAS 引脚直接连接到稳压器的输出端。在该模式下，BIAS 引脚闭合稳压器的反馈环路并为内部偏置稳压器提供输入电源。由于内部 LDO 通过此引脚供电，因此在固定输出电压模式下无法绘制可靠的波特图，但可以在可调模式下进行此测量。如表 7-1 所示，将 BIAS 连接至 VOUT。

表 7-1. 输出电压选择

FB	VOUT
短接至 GND	3.3V
短接至 VCC	5V
连接到反馈电阻分压器 (图 7-1)	ADJ

在可调输出电压模式下，稳压器输出电压和 FB 引脚之间连接了一个分压器。电阻值是根据稳压器的所需输出电压和 0.8V 基准计算得出的。有关详细连接，请参阅图 7-1。

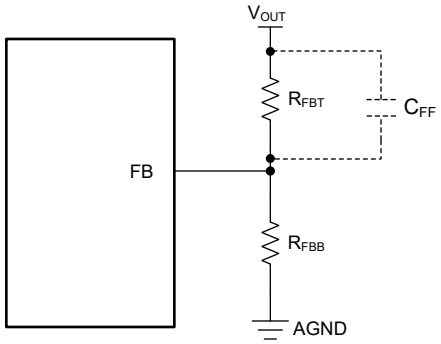


图 7-1. 设置可调版本的输出电压

根据所需的 R_{FBT} 值，使用方程式 1 选择 R_{FBB} 的值。最佳实践是将 R_{FBT} 的值限制在 100kΩ 或更低。较大的电阻值容易受到 PCB 上由环境污染导致的漏电流的影响，这些漏电流可能会改变所需的输出电压。在不存在过多 PCB 漏电流的情况下，高达大约 1MΩ 的值可被用于减少空载电源电流。

$$R_{FBB} = R_{FBT} \times \frac{0.8}{V_{OUT} - 0.8} \quad (1)$$

在某些情况下，当使用可调节模式时，可使用前馈电容器来改善环路相位裕度或负载瞬态响应。最好在设计的初始基准评估期间根据经验选择 C_{FF} 的确切值。如果在开发期间的某个阶段需要，请在 PCB 布局中为该电容器留出一个占位符。

7.3.2 EN 引脚和 V_{IN} UVLO 用途

启动和关断由 EN 输入控制。该输入具有精密阈值，允许使用外部分压器在需要时提供可调节输入欠压锁定 (UVLO)。施加大于 $V_{EN_TH_R}$ 的电压可完全启用器件，使器件进入启动模式并开始软启动周期。当 EN 输入低于 $V_{EN_TH_F}$ 时稳压器停止开关并进入关断模式，此时 VIN 输入电流小于 1μA（最大值）。请注意，EN 输入消耗的电流约为 0.2μA（典型值）。如果不需要此功能，EN 输入可以直接连接到 VIN。使能不得悬空，因为使能引脚悬空会关闭器件。各种 EN 阈值的值可在电气特性 表中找到。

Copyright © 2026 Texas Instruments Incorporated

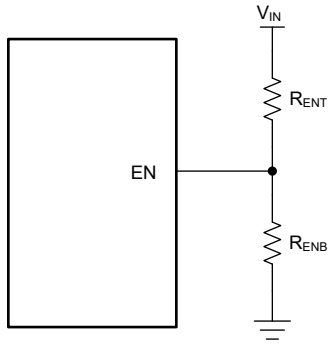


图 7-2. 使用 EN 引脚时的 VIN UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。该特性可用于特殊时序控制或防止因电源线过长而导致输入电压振荡。可以使用图 7-2 中所示的电路来实现外部 UVLO。器件导通时的输入电压被指定为 V_{ON}，而关断电压为 V_{OFF}。要保持精度，分压器中的电流必须大于流入 EN 输入端的电流 (I_{EN_LKG})。介于 10kΩ 和 50kΩ 之间的 R_{ENB} 值是合理的。然后，使用方程式 2 计算 R_{ENT} 和使用方程式 3 计算 V_{OFF}。

$$R_{ENT} = R_{ENB} \times \left(\frac{V_{ON}}{V_{EN_TH_R}} - 1 \right) \quad (2)$$

$$V_{OFF} = V_{ON} \times \left(\frac{V_{EN_TH_F}}{V_{EN_TH_R}} \right) \quad (3)$$

其中

- V_{ON} = V_{IN} 导通电压
- V_{OFF} = V_{IN} 关断电压

7.3.3 模式选择

MODE/SYNC 引脚是一个多功能引脚，用于配置运行模式，并用作外部同步信号的输入。如果该引脚接地或驱动至逻辑低电平，则转换器在自动模式下运行。如果该引脚连接到 VCC、驱动至逻辑高电平或与外部时钟源同步，则转换器在 FPWM 模式下工作。

在某些情况下，器件完成启动序列后无法更改工作模式。表 7-2 中的*模式更改状态*列指示启动序列后是否允许模式更改。

表 7-2. 模式选择

MODE/SYNC	模式	模式更改状态	展频
GND 短路或驱动为低电平	自动	启用	标准 ±5% DRSS
49.9kΩ 至 GND	FPWM	禁用	宽 ±5% DRSS
149.9kΩ 至 GND	自动	禁用	宽 ±5% DRSS
VCC 短路或驱动为高电平	FPWM	启用	标准 ±5% DRSS
同步信号	FPWM	启用	禁用

将器件从自动模式转换为 FPWM 模式需要将引脚从低电平驱动为高电平或发送同步信号。将器件从 FPWM 转换为自动模式需要将引脚从高电平驱动为低电平或停止发送同步信号。请注意，接地短路或上拉至 VCC 需要 < 200Ω 电阻器。

7.3.3.1 MODE/SYNC 引脚用于同步

LM654x0-Q1 MODE/SYNC 引脚可用于将内部振荡器与外部时钟进行同步。内部振荡器可通过将正边沿耦合至引脚来实现同步。引脚上的耦合边沿电压必须超过 SYNC 振幅阈值 $V_{IH(SYNC)}$，才能触发内部同步脉冲检测器。最小

Copyright © 2026 Texas Instruments Incorporated

SYNC ON 脉冲和 OFF 脉冲持续时间必须分别长于 $t_{SYNC(TON-MIN)}$ 和 $t_{SYNC(TOFF-MIN)}$。LM654x0-Q1 开关操作可同步至频率为 300kHz 至 2.2MHz 的外部时钟。

请注意，在引脚检测之后施加外部 SYNC 信号。如果在引脚检测期间施加，则无法检测到 SYNC 信号。

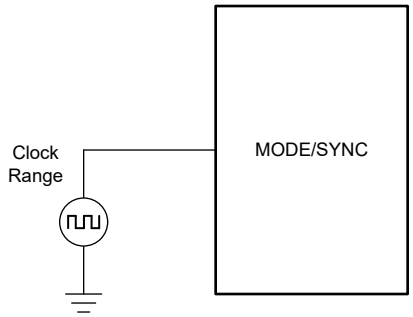
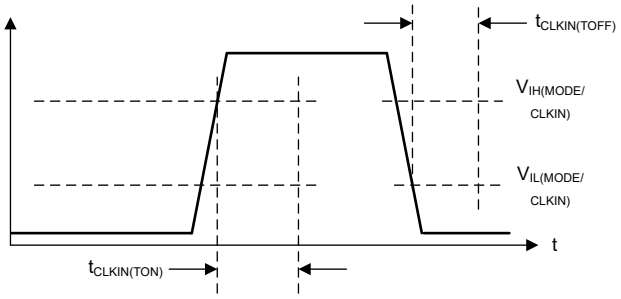


图 7-3. 允许使用 MODE/SYNC 引脚实现同步的典型实现方案

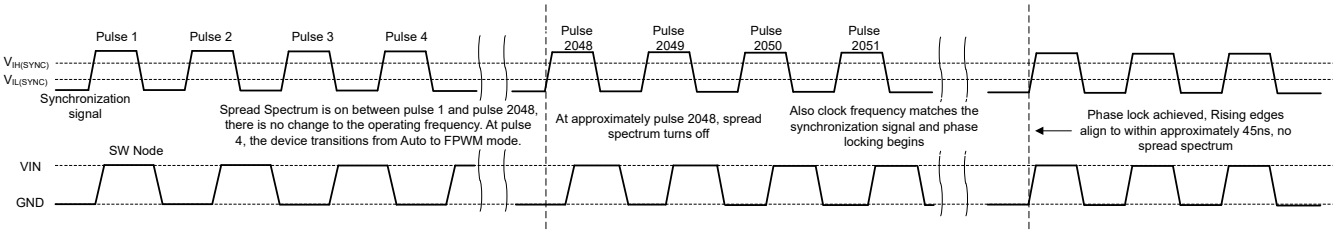


该图显示了检测同步信号所需的条件。

图 7-4. 典型 SYNC 波形

7.3.3.2 时钟锁定

检测到有效的同步信号后，就会启动时钟锁定程序。在大约 2048 个脉冲之后，时钟频率锁定为同步信号的频率。开关频率调整时，相位保持不变，因此默认频率下运行与同步频率下运行之间的时钟周期为中间长度。没有非常长或非常短的脉冲。频率调整后，相位会在几十个周期内进行调整，以便上升同步边沿与上升的 SW 节点脉冲相对应。请参阅下图。



在第 4 个脉冲上，检测到同步信号。在大约 2048 个脉冲之后，同步信号准备好进行同步，并使用无干扰技术调整频率，然后相位被锁定。

图 7-5. 同步过程

7.3.4 可调开关频率

RT 引脚是可配置的。此引脚可以连接到 VCC 以实现 400kHz 工作频率，可以接地以实现 2.1MHz 工作频率，也可以使用接地电阻设置可调节工作频率；请参阅表 7-3。请注意，如果电阻值超出建议范围，LM654x0-Q1 会恢复为 400kHz 或 2.1MHz。请勿向该引脚施加脉冲信号以强制同步。如果需要同步，请参阅节 7.3.3.1 中的 SYNC/

MODE 引脚。依照方程式 4，通过在 RT 引脚和 GND 之间放置一个电阻器，可以在 300kHz 至 2200kHz 范围内对开关频率进行编程。

$$R_T(k\Omega) = \frac{14972}{(f_{SW}(kHz) - 8.5)} \quad (4)$$

例如，对于 f_{SW} = 380kHz，R_T = 40.37kΩ，因此可选择 40.2kΩ 电阻器作为最接近的值。

表 7-3. 开关频率设置

RT	开关频率
VCC	400kHz
GND	2100kHz
RT 电阻至 GND	300kHz 至 2200kHz
浮点	不能悬空

请注意，接地短路或上拉至 VCC 需要 < 200Ω 电阻器。

7.3.5 双相运行

LM654x0**M** -Q1 能够为高电流应用提供双相运行模式（器件型号中带 M 的器件）。对于双相设计，只需按图 7-6 或图 7-7 所示连接 RT 和 COMP 引脚。主器件通过按表 7-4 所示将电阻器接地到 RT 引脚来识别。请注意，该电阻器的值与按方程式 4 计算出的值不同。对于双相运行，只能选择 400kHz 或 2.1MHz。从器件的 RT 引脚必须配置为与主器件相同的频率，如表 7-4 所示。主器件从 RT/SYNCOUT 引脚向从器件的 MODE/SYNC 引脚发送相位相差 180° 的时钟信号。主器件和从器件的 COMP 引脚连接在一起，并连接到环路补偿网络（Rc、Cc、Chf）。要配置 5V 或 3.3V 以外的输出电压值，请咨询工厂。

表 7-4. 开关频率配置

器件	RT	F_{SW}
初级	50kΩ 至 GND	2100kHz
初级	150kΩ 至 GND	400kHz
次级	RT 至 GND	2100kHz
次级	RT 短接至 VCC	400kHz

Copyright © 2026 Texas Instruments Incorporated

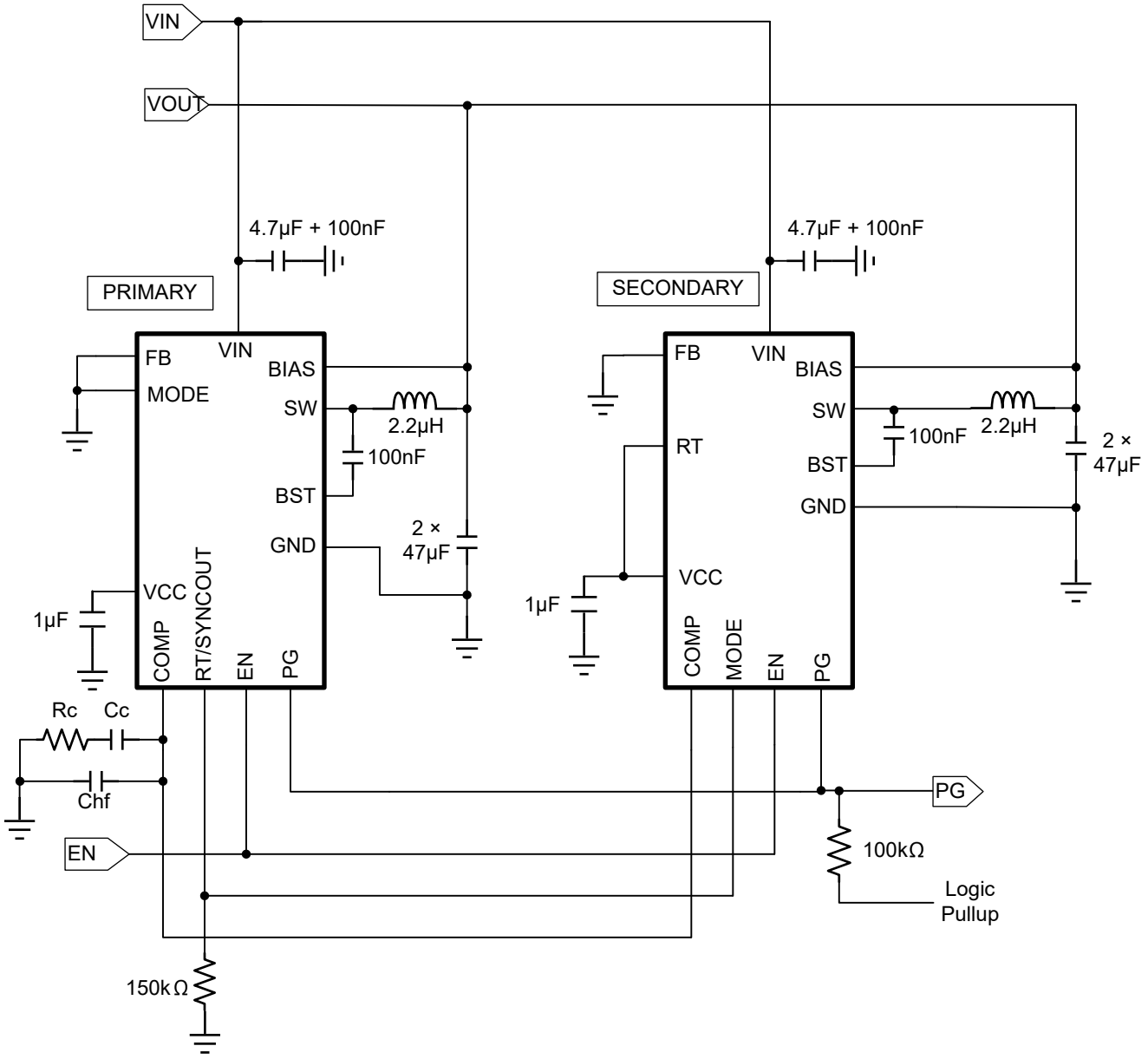


图 7-6. 典型固定 3.3V Vout 400kHz 双相原理图

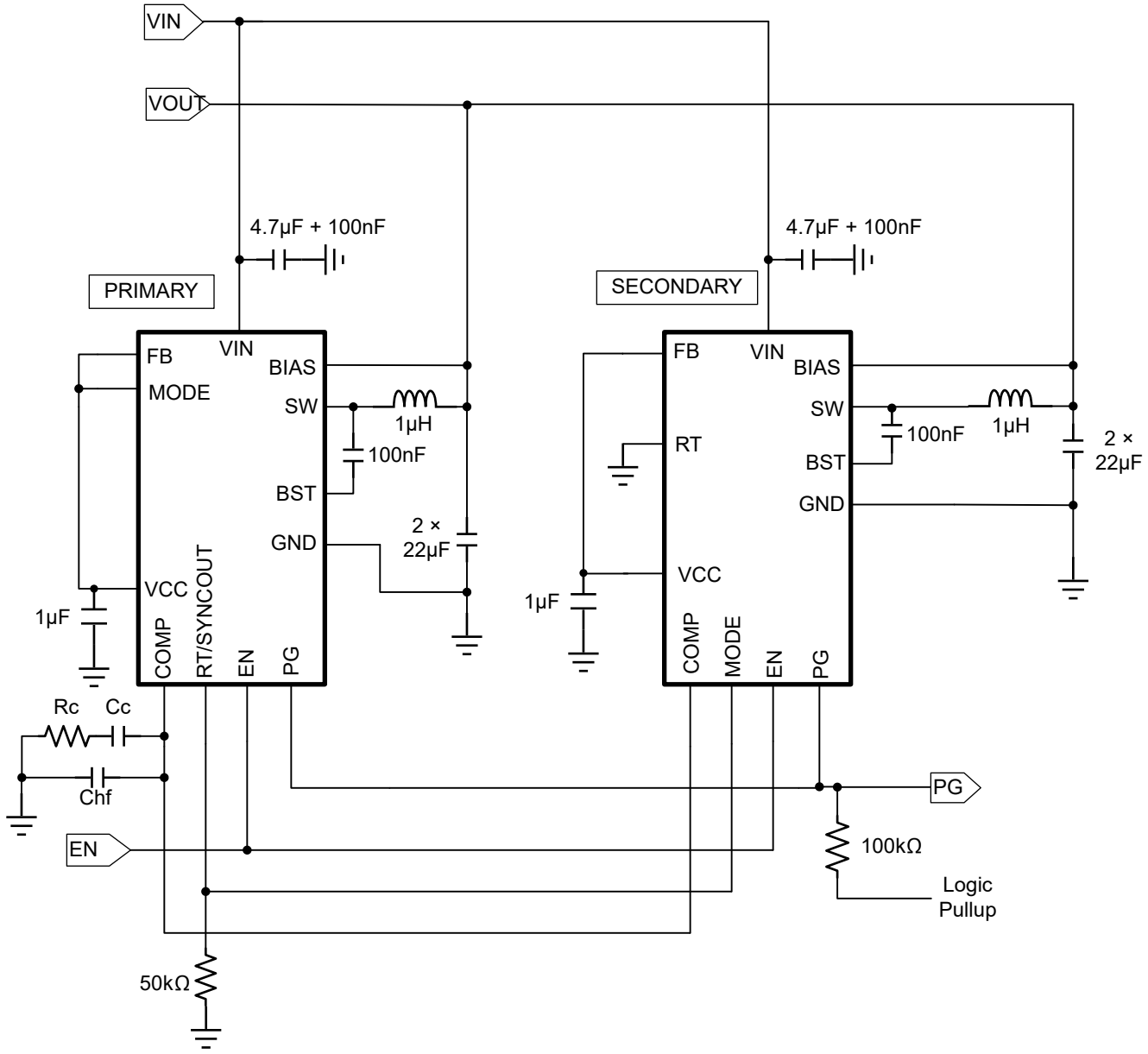


图 7-7. 典型固定 5V Vout 2100kHz 双相原理图

7.3.6 双随机展频 (DRSS)

LM654x0-Q1 提供双随机展频 (DRSS) 功能，可在宽频率范围内降低电源的 EMI。DRSS 功能将低频三角调制曲线（标准或宽）与高频逐周期假随机调制曲线相结合。低频三角调制提高了较低射频频带中的性能，高频随机调制提高了较高射频频带中的性能。

低频三角调制在 12kHz 调制频率的 ±5% 范围内扩展开关频率。

展频通过将窄带信号转换为宽带信号，以将能量分散在多个频率上。行业标准要求针对不同的频段采用不同的频谱分析仪分辨率带宽 (RBW) 设置。RBW 对展频性能有影响。例如，CISPR-25 要求 150kHz 至 30MHz 频段具有 9kHz 的 RBW。当频率大于 30MHz 时，所需的 RBW 为 120kHz。DRSS 能够通过低频三角调制和高频逐周期假随机调制，同时提高高 RBW 和低 RBW 条件下的 EMI 性能。在低频段 (150kHz – 30MHz) 中，DRSS 功能可将

Copyright © 2026 Texas Instruments Incorporated

传导发射降低多达 15dBμV，在高频段 (30MHz – 108MHz) 中可降低多达 5dBμV。当外部时钟应用于 MODE/SYN 引脚时，DRSS 功能将被禁用。

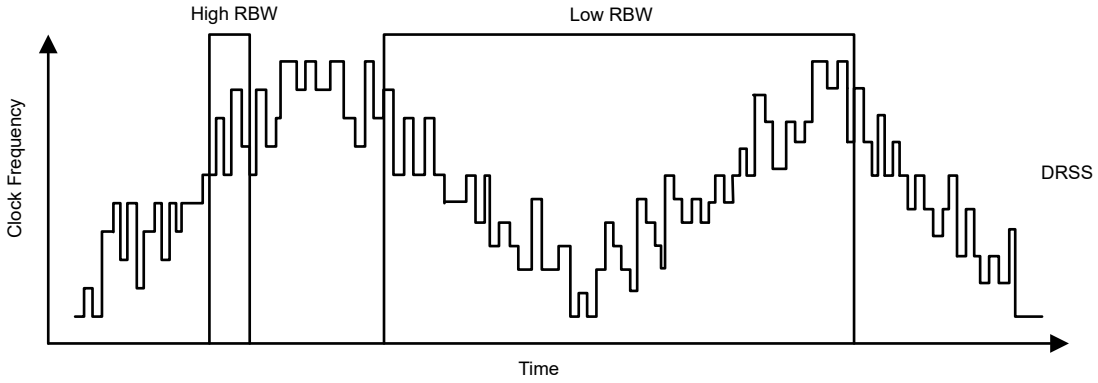


图 7-8. 双随机展频实现

7.3.7 内部 LDO、VCC UVLO 和 BIAS 输入

LM654x0-Q1 具有一个由 VIN 或 BIAS 供电的 VCC 稳压器双路输入。在 LM654x0-Q1 处于运行状态后，如果 BIAS 低于约 3.1V，则电源来自 VIN。但是，如果 BIAS 大于 3.2V（最大值），则电源来自 BIAS。大多数情况下，VCC 通常为 3.3V，但如果 VIN 非常低，则 VCC 可以更低。为了防止不安全运行，VCC 具有 UVLO，可在内部电压过低时防止进行开关操作。请参阅*电气特性*中的 $V_{CC-UVLO_R}$ 和 $V_{CC-UVLO_HYST}$。TI 建议对 VCC 电容器使用额定电压为 10V、采用 X7R 或更佳电介质的 1μF 电容器。

7.3.8 自举电压（BST 引脚）

当 HS 开关导通时，电源开关（HS 开关）的驱动器需要高于 VIN 的偏置。连接在 BST 和 SW 之间的电容器作为电荷泵用于将 BST 引脚上的电压升压到 (SW + VCC)。自举二极管集成在 LM654x0-Q1 芯片上，可更大程度地减小物理设计尺寸。TI 建议对 BST 电容器使用额定电压为 10V、采用 X7R 或更佳电介质的 100nF 电容器。

7.3.9 软启动和从压降中恢复

在使用 LM654x0-Q1 进行设计时，由于压降恢复和软启动而导致的输出电压上升放缓必须被视为单独的现象。软启动由以下任一条件触发：

- EN 用于打开器件。
- 从断续等待期恢复；请参阅节 7.3.10.3。
- 由于过热保护而从关断状态恢复。
- 向 IC 的 VIN 施加电源或释放 VCC UVLO。

触发软启动后，IC 将执行以下操作：

- IC 用来调节输出电压的基准从零开始缓慢升高。最终结果是，如果输出电压先前为 0V，则 t_{SS} 将达到调节值的 90%。
- 工作模式设置为自动，从而激活二极管仿真。如果在输出端已存在电压，则此操作允许在不将输出电压拉低的情况下启动。
- 在软启动期间，断续模式处于禁用状态；请参阅 节 7.3.10.3。

所有这些操作共同实现浪涌电流受限的受控启动。这些操作还允许使用输出电容器和负载条件，从而在启动期间达到电流限值而不会触发断续。此外，如果输出电压已经存在，则输出电压不会放电。

无论出于何种原因，只要输出电压下降超过几个百分点，输出电压就会重新缓慢上升。这称为从压降条件中恢复，与软启动的区别主要体现在三个方面：

Copyright © 2026 Texas Instruments Incorporated

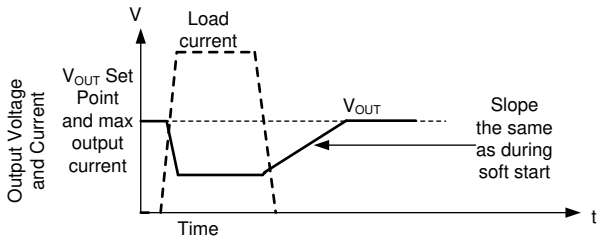
- 仅当输出电压低于设定点的 40% 时，才允许断续。请注意，在压降调节期间，除非 FB 节点小于设定点的 40%，否则会抑制断续，并且经过 128 个开关周期，在低侧 FET 导通超过 165ns 且完成软启动。请参阅节 7.3.10.3。
- 从压降中恢复期间允许 FPWM 模式。如果输出电压突然被一个外部电源上拉，LM654x0-Q1 可在输出端下拉。请注意，正常运行期间提供的所有保护措施均可用，从而在输出对高电压或接地短路时保护器件。
- 基准电压设置为比实现当前输出电压所需的值高出大概 1%。基准电压并非从零开始。

尽管名称如此，但只要输出电压低于设定点几个百分点且持续时间足够长，从压降中恢复就会生效，以便：

- 占空比由最短导通时间控制或
- 器件在电流限值下运行。

此事件主要在以下条件下发生：

- 压降：当输入电压不足以生成所需的输出电压时。
- 严重程度不足以触发断续或持续时间过短而无法触发断续的过流。请参阅节 7.3.10.3。



无论是由于高负载还是低输入电压导致输出电压下降，一旦导致输出降至设定点以下的条件消除，输出就会以与启动期间相同的速度爬升。尽管不会由于压降而触发断续，但如果在恢复期间输出电压低于输出设定值的 0.4 倍且持续时间超过 128 个时钟周期，则原则上可以在恢复期间触发断续。

图 7-9. 从压降中恢复

7.3.10 安全功能

LM654x0-Q1 提供一套安全功能：

- 具有输出欠压 (UV) 和过压 (OV) 保护功能的电源正常监视器
- 具有断续模式的过流和短路保护
- 热关断 (TSD)

7.3.10.1 电源正常监视器

LM654x0-Q1 包含电源正常功能，可简化系统中的电源时序和监控。电源正常功能可用于实现由 LM654x0-Q1 供电的下游电路、控制下游保护电路（如负载开关）或开启定序电源。该功能使用窗口比较器通过 FB 引脚监测输出电压，以实现可调的 V_{OUT} 配置，并通过 BIAS 引脚实现固定的 V_{OUT} 配置。当输出电压处于稳压状态时，电源正常输出 (PG) 会切换至高阻抗开漏状态。当输出电压超出设定电压的 ±5% 范围时，PG 引脚被驱动为低电平 ($< V_{OL(PG)}$)，警告系统输出过压或欠压情况。PG 下降沿上的 114µs 抗尖峰脉冲滤波器可防止瞬变期间电源正常信号的误跳闸。当输出电压返回到调节窗口内时，PG 上升沿上的 2ms 滤波器可为下游元件提供额外的处理时间。

TI 建议 PG 引脚与相关逻辑轨之间的 100kΩ 上拉电阻不大于 30V。软启动期间以及 LM654x0-Q1 被禁用时，PG 会置为低电平。

7.3.10.2 过流和短路保护

LM654x0-Q1 通过针对高侧和低侧 MOSFET 的逐周期电流限制在过流情况下得到保护。

Copyright © 2026 Texas Instruments Incorporated

高侧 MOSFET 过流保护是通过峰值电流模式控制的特性来实现的。当高侧开关在较短的消隐时间后导通时，将检测到高侧开关电流。在每个开关周期，将高侧开关电流与固定电流设定点的最小值，或与电压调节环路的输出减去斜率补偿之后的值进行比较。由于电压环路具有最大值并且斜率补偿随占空比增加，因此如果占空比高于 35%，高侧电流限值会随着占空比的增加而减小。

当低侧开关接通时，也会检测和监控流经的电流。与高侧 MOSFET 一样，电压控制环路会控制低侧 MOSFET 关断。对于低侧器件，即使振荡器正常启动一个新的开关周期，也会在超过电流限值时阻止关断。与高侧器件一样，关断电流的高低也受到限制。该限制称为低侧电流限制；有关具体值，请参阅*电气特性*。如果超出 LS 电流限值，LS MOSFET 将保持导通状态，HS 开关不会导通。LS 开关在 LS 电流降至限值以下后关断。只要自 HS 器件上次导通后至少经过一个时钟周期 HS 开关就会再次导通。

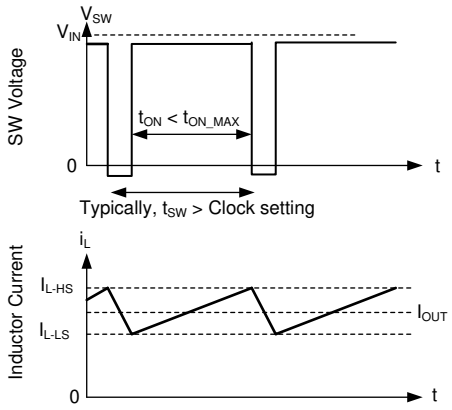


图 7-10. 电流限值波形

高侧和低侧限流运行的最终影响是 IC 在迟滞控制下运行。由于电流波形假定值介于 I_{L-HS} 和 I_{L-LS} 之间，因此除非占空比非常高，否则输出电流接近这两个值的平均值。在电流限制下运行之后将使用迟滞控制，并且电流不会随着输出电压接近零而增加。

如果占空比非常高，则电流纹波必须非常低以防止不稳定；另请参阅节 8.2.2.4。由于电流纹波较低，因此该器件能够提供全负载电流。提供的电流接近 I_{L-LS}。

过载条件一旦消除，器件就会像在软启动中一样恢复；另请参阅节 7.3.9。请注意，如果输出电压降至预期输出电压的大约 0.4 倍以下，则会触发断续。

7.3.10.3 断续

在连续 128 个开关周期内满足以下条件时，LM654x0-Q1 会采用断续过流保护：

- 自软启动开始以来，经过了大于 t_{SS} 的时间；请参阅节 7.3.9。
- 输出电压低于输出设定点的约 0.4 倍。
- 该器件不在定义为具有最短关断时间（受占空比控制）的压降模式下运行。

在断续模式下，器件会关断，并在 t_{HIC} 后尝试软启动。断续模式有助于在严重过流和短路情况下降低器件功耗。

7.3.10.4 热关断

当 IC 结温超过 165°C（典型值）且电源正常 (PG) 置为有效时，热关断通过关闭内部开关来限制总功率耗散。低于 155°C 时不会触发热关断。发生热关断后，迟滞会阻止器件开关，直到结温降至约 156°C。当结温降至低于 156°C（典型值）时，LM654x0-Q1 会尝试软启动。

Copyright © 2026 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 关断模式

器件的 EN 引脚可提供电气开/关控制功能。当 EN 引脚电压低于 0.9V 时，稳压器和内部 LDO 均无输出电压，器件处于关断模式。在关断模式下，静态电流降至 0.81μA 以下。

7.4.2 工作模式

LM654x0-Q1 在以下情况下处于工作模式：

- EN 引脚电压高于 $V_{EN_TH_R}$
- V_{IN} 高于 $V_{IN_UVLO_R}$
- V_{IN} 足够高，能够满足 V_{IN} 最小工作输入电压要求
- 不存在其他故障条件

有关保护功能，请参阅节 7.3。使之工作的最简单方法是将 EN 连接至 VIN，这样可以在施加的输入电压超过最小 $V_{IN_OPERATE}$ 时实现自启动。

在工作模式下，根据负载电流、输入电压和输出电压，LM654x0-Q1 处于以下六种子模式之一：

- 连续导通模式 (CCM)，此时具有固定开关频率并在峰值电流模式下运行
- 不连续导通模式 (DCM)，此时处于自动模式，负载电流低于电感器电流纹波的一半。如果电流继续下降，器件将进入脉冲频率调制 (PFM) 模式，从而降低开关频率以保持稳压状态，同时降低开关损耗以在轻负载条件下实现更高的效率。
- 最短导通时间运行，此时 T_{ON_MIN} 不支持器件在所请求的低占空比下全频运行所需的导通时间
- 强制脉宽调制 (FPWM)，该模式与具有固定开关频率的 CCM 类似，但将固定工作频率范围从全频率扩展至空载
- 电流限制条件，其中输出电压保持在输出设定点的 0.4 倍以上
- 压降模式，此时开关频率降低，以更大程度地减小压降
- 从压降中恢复，该模式与其他工作模式类似，只是输出电压设定点逐渐上升，直到达到编程的设定点。

7.4.2.1 峰值电流模式运行

有关 LM654x0-Q1 的以下运行说明，请参阅节 7.2 和图 7-11 中的波形。两者都以变化的占空比 (D) 打开内部高侧 (HS) 和低侧 (LS) NMOS 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 端子电压 V_{SW} 摆动至大约 V_{IN}，电感器电流 i_L 以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF}，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。稳压器环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义：$D = T_{ON}/(T_{ON} + T_{OFF})$。

在忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比：$D = V_{OUT}/V_{IN}$。

Copyright © 2026 Texas Instruments Incorporated

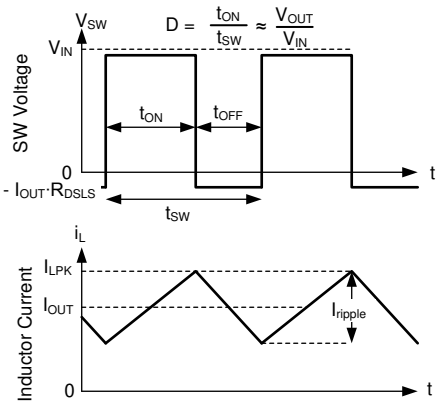


图 7-11. 连续导通模式 (CCM) 下的 SW 电压和电感器电流波形

为了获得精确的直流负载调整率，使用了电压反馈环路。通过检测峰值和谷值电感器电流，实现峰值电流模式控制和电流保护。当负载电平高于最小峰值电感器电流的一半时，稳压器以连续导通模式和恒定的开关频率运行。内部补偿稳压网络使用小型外部元件和低 ESR 电容器实现快速稳定的运行。

7.4.2.2 自动模式运行

LM654x0-Q1 在轻负载时有两种运行模式。一种称为自动模式运行，可在重负载和高效轻负载情况下实现正常电流模式运行之间的无缝转换。另一种行为称为 FPWM 模式，即使在空载时也能保持满频率。LM654x0-Q1 以哪种模式运行取决于 SYNC/MODE 引脚。当 SYNC/MODE 为高电平时，该器件处于 FPWM 模式。当 SYNC/MODE 为低电平时，该器件处于 PFM 模式。

在自动模式下，LM654x0-Q1 在负载低于大概 1/10 的额定最大输出电流时采用轻负载运行。轻负载运行采用两种技术来提高效率：

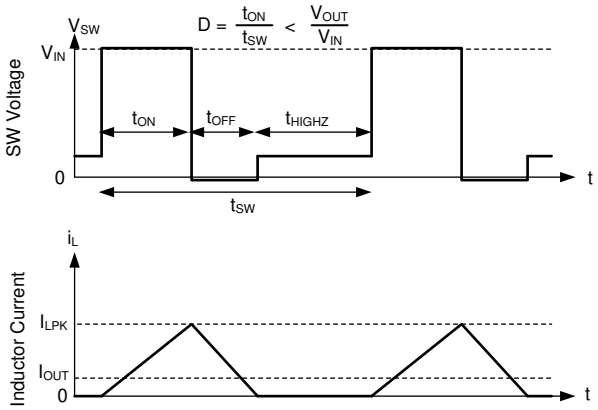
- 二极管仿真，支持 DCM 运行
- 频率折返

请注意，虽然这两个特性相互配合来实现出色的轻负载运行，但它们是彼此独立的。

7.4.2.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。当峰值电感器电流低于 $I_{PEAK-MIN}$ 时，频率会降低。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。

Copyright © 2026 Texas Instruments Incorporated



在自动模式下，在电感器电流接近零之后，低侧器件会关闭。因此，在输出电流小于 CCM 模式中电感器纹波的一半之后，该器件会以 DCM 模式运行。这相当于说正在运行二极管仿真。

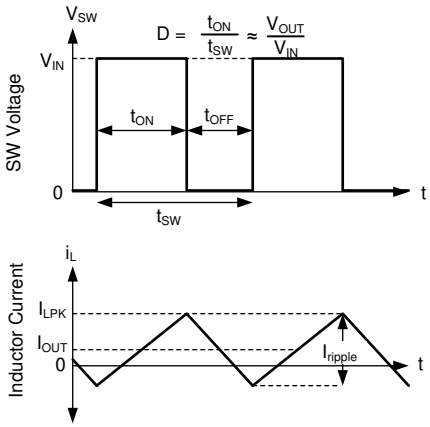
图 7-12. PFM 操作

LM654x0-Q1 在自动模式下具有最小峰值电感器电流设置。话虽如此，电流在固定输入电压下降至低值后，导通时间恒定。然后，通过调整频率来实现稳压。这种工作模式称为 PFM 模式稳压。

7.4.2.3 FPWM 模式运行

与自动模式运行类似，会在轻负载运行期间使用 SYNC/MODE 引脚选择 FPWM 模式运行。

在 FPWM 模式下，频率在轻负载时保持不变。为了保持频率，允许有限的反向电流流过电感器。反向电流受反向电流限制电路限制。有关反向电流限制值，请参阅*电气特性*。



即使 I_{OUT} 小于 Iripple 的一半，也可以实现 FPWM 模式连续导通 (CCM)。

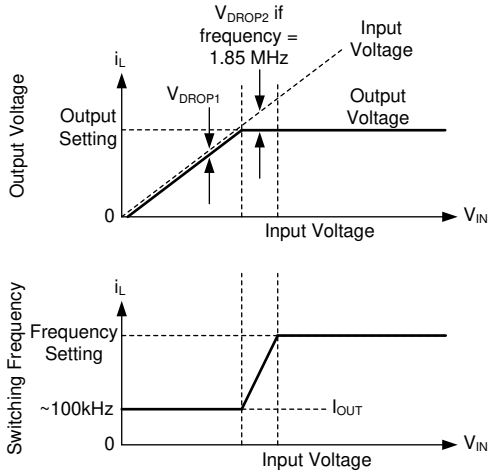
图 7-13. FPWM 模式运行

在 FPWM 模式下，如果輸入电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用。

Copyright © 2026 Texas Instruments Incorporated

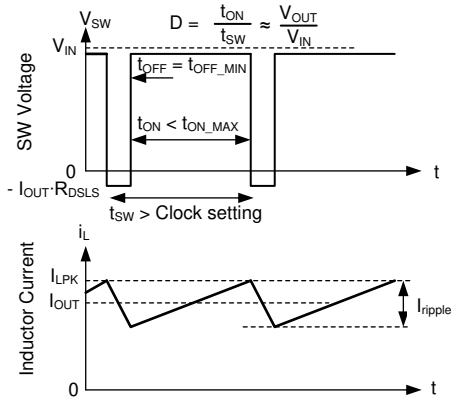
7.4.2.4 压降

压降运行被定义为任何需要频率下降以实现所需占空比的输入/输出电压比。在给定的时钟频率下，占空比受最短关断时间的限制。达到该限值后，如果保持时钟频率，输出电压将下降。LM654x0-Q1 不允许输出电压下降，而是将导通时间延长到时钟周期结束后，直至达到所需的峰值电感器电流。达到峰值电感器电流或经过大约 13.3µs 的预定最大导通时间 t_{ON-MAX} 后，时钟就可以开始一个新的周期。因此，一旦由于存在最短关断时间，所需占空比无法在所选时钟频率下实现，频率就会下降以保持稳定。如果输入电压足够低，即使在导通时间为 t_{ON_MAX} 时也无法调节输出电压，则输出电压会降至略低于输入电压 V_{DROP1}。另请参阅节 6。



输出电压和频率与输入电压间的关系：如果输入电压和输出电压设置之间几乎没有差异，IC 会降低频率以保持稳压。如果输入电压过低，无法在大约 110kHz 的频率下提供所需的输出电压，则输出电压会跟踪输入电压。

图 7-14. 压降中的频率和输出电压



该图显示了压降时的开关波形。电感器电流需要比正常时钟更长的时间才能达到所需的峰值。因此，频率会下降。该频率下降受到 t_{ON_MAX} 的限制。

图 7-15. 压降波形

Copyright © 2026 Texas Instruments Incorporated

7.4.2.5 从压降中恢复

在某些应用中，输入电压可能会降至所需的输出电压以下，然后突然恢复到更高的值。对于大多数稳压器，输入电压的突然增加会导致输出电压以仅受电流限值限制的速率上升，直到实现稳压。当输入电压达到所需的输出电压时，由于控制环路饱和，会出现过冲。在具有小输出电容器和轻负载的应用中，这种过冲可能很大。此外，在稳压器开始调节输出电压后，大浪涌电流可能会导致输入线路上出现较大的波动。此行为需要的电流通常比初始浪涌期间的电流更小。

LM654x0-Q1 能够显著降低浪涌电流和过冲。这种操作是通过在输入电压降低到足够低而导致输出电压下降后突然上升时启用软启动电路来实现的。为了防止意外使用该功能，输出电压下降必须超过 1% 才能启用该功能。此外，仅当在压降或电流限值下运行时该功能才会启用，以防止对正常瞬态响应产生干扰，但在启用时允许几个百分点的过冲。如果输出电压非常接近所需的电平，则电感器电流在调节开始之前没有时间上升到高电平，从而减小了过冲。

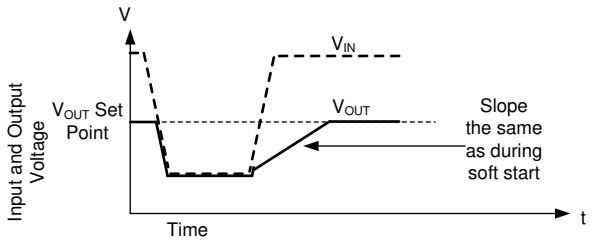


图 7-16. 输出电压下降时会缓慢恢复，以防止过冲和大浪涌电流

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

LM654x0-Q1 直流/直流降压转换器用于将较高的直流电压转换为较低的直流电压，最大输出电流为 4A、6A 或 8A。可按照以下设计过程为 LM654x0-Q1 选择元件。此外，也可以使用 WEBENCH 电路设计和选择仿真服务工具生成完整设计：WEBENCH。此工具采用一种迭代设计过程，可访问综合元件数据库。这一特性使此工具能够创建优化的设计，并允许用户使用各种选项进行实验。

备注

除非另有说明，否则以下应用信息中给出的所有电容值均指*有效*值。*有效*值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个过程中使用具有 X7R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小*有效*电容达到所需值。此操作也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供*有效*电容的最小值。

Copyright © 2026 Texas Instruments Incorporated

8.2 典型应用

下图展示了分别使用可调输出模式或固定输出模式时 LM654x0-Q1 的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，针对特定的外部电感和输出电容设计了内部补偿。作为快速入门指南，表 8-1 提供了一系列应用参数的典型元件值。这些表中的元件值代表稳定的设计，不一定经过优化。请注意，这些表中的设计基于 12V 的典型输入电压。

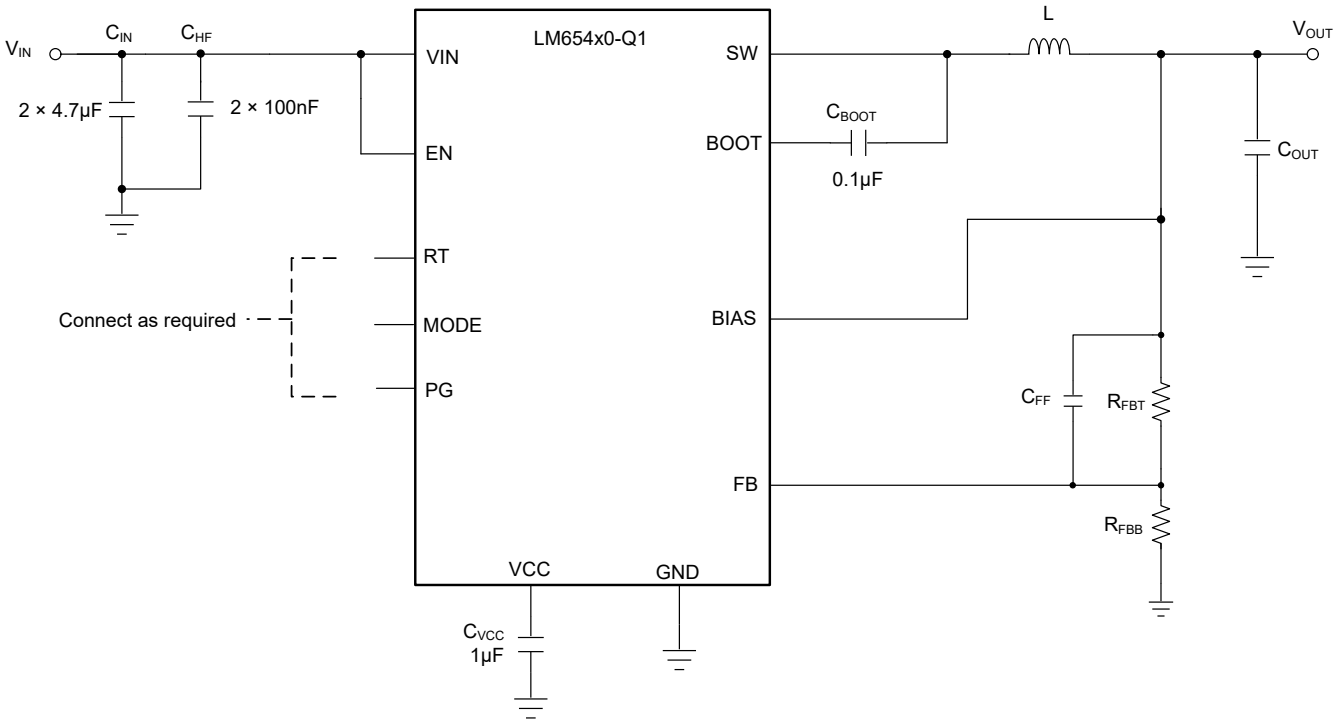


图 8-1. LM654x0-Q1 可调输出电压模式下的示例应用电路

Copyright © 2026 Texas Instruments Incorporated

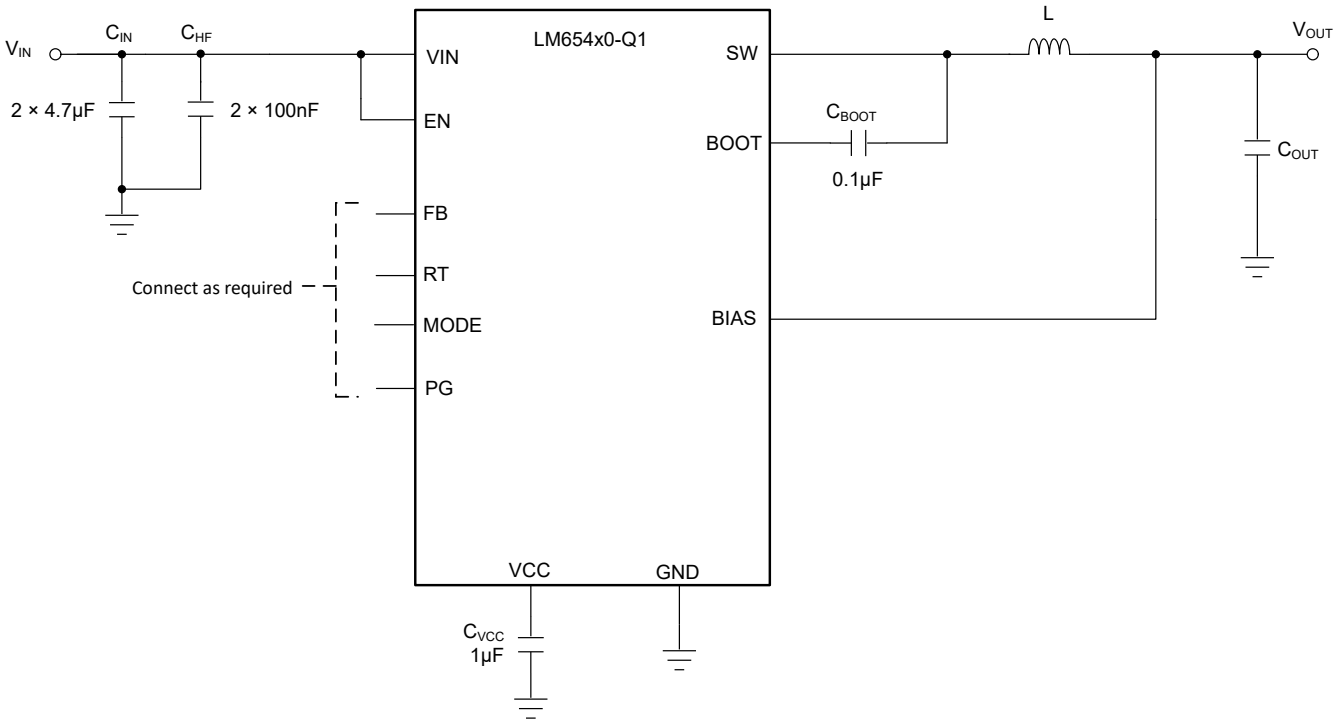


图 8-2. 采用 LM654X0-Q1 的固定输出电压模式示例应用电路

表 8-1. LM654x0-Q1 的外部元件

输出电压	频率	FB	LM6x440-Q1		LM6x460-Q1		LM6x480-Q1	
			L	COUT	L	COUT	L	COUT
3.3V	400kHz	GND	4.7 µ H	75 µ F	3.3 µ H	94 µ F	3.3 µ H	160 µ F
3.3V	2100kHz	GND	1 µ H	18 µ F	1 µ H	36 µ F	0.68 µ H	54 µ F
5V	400kHz	VCC	8.2 µ H	50 µ F	3.3 µ H	50 µ F	2.2 µ H	120 µ F
5V	2100kHz	VCC	1.5 µ H	15 µ F	1 µ H	25 µ F	0.47 µ H	36 µ F

请注意，表中的电容值是降额有效值。

8.2.1 设计要求

以下示例根据表 8-2 中的规格提供了详细的设计过程。

表 8-2. 详细设计参数

设计参数	示例值
输入电压	12V（典型值）
输出电压	5V
最大输出电流	0A 至 6A
开关频率	2100kHz

Copyright © 2026 Texas Instruments Incorporated

8.2.2 详细设计过程

以下设计过程适用于图 8-2 和表 8-2。

8.2.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 LM654x0-Q1 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2.2.2 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。较低的开关频率意味着较小的开关损耗，通常会实现更高的系统效率。不过，较高的开关频率允许使用较小的电感器和输出电容器，因此得到的设计更加紧凑。在本应用示例中，选择的频率为 2100kHz。有关更多详细信息，请参阅节 7.3.4。

8.2.2.3 可调节或固定输出电压模式的 FB

此示例通过将 FB 引脚连接到 VCC 引脚，使用固定输出电压模式将输出电压设置为 5V。

如果需要不同于 3.3V 或 5V 的输出电压，则必须使用可调节输出电压模式。在这种情况下，必须在输出节点和 FB 引脚之间连接一个外部分压器，而方程式 5 和方程式 6 用于确定分压器值。

$$R_{FBB} = R_{FBT} \times \frac{0.8}{V_{OUT} - 0.8} \tag{5}$$

$$100k\Omega \geq R_{FBB} \| R_{FBT} \geq 4k\Omega \tag{6}$$

请注意，方程式 6 指出 R_{FBB} 和 R_{FBT} 的并联组合必须大于 4kΩ 且小于 100kΩ。之所以需要此限制，是因为稳压器必须在启动序列期间可靠地检测 FB 引脚的状态，以正确设置输出电压模式。

如果为该示例选择了可调输出电压模式，则 R_{FBT} = 100kΩ 和 R_{FBB} = 19.1kΩ 的值同时满足方程式 5 和方程式 6。

另请参阅节 7.3.1。

8.2.2.4 电感器选型

电感值和饱和电流是选择电感器的参数。电感值基于理想的纹波电流峰峰值得出，通常选择为器件最大输出电流额定值 的 20% 至 40% 范围。经验表明，电感纹波电流的理想值是最大输出电流额定值的 30%。在达到电流限制之前，较大的纹波电流值会限制最大输出电流。较小的纹波电流值会降低电流模式控制器的 SNR，并可能导致占空比中的抖动增加。电感和开关频率容差都会影响纹波电流的选择，因此也会影响电感值。当为最大负载远小于器件最大可用负载的应用计算纹波电流时，请使用最大器件电流额定值。电感纹波电流与最大输出电流之比被指定为 K。使用方程式 7 确定电感值

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times K \times I_{OUT-rated} \times F_{SW}} \tag{7}$$

Copyright © 2026 Texas Instruments Incorporated

方程式 7 中通常使用应用的典型输入电压。但是，如果应用需要非常宽的输入电压范围，则可以使用接近该范围上限的电压。在任何情况下，选择电感器后，必须在最大输入电压下检查纹波电流。过大的纹波电流会限制最大输出电流，如上所述。根据方程式 8 来检查这些问题。

$$I_{OUT-max} \cong I_{HS-LIM} - \frac{1}{2} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times L \times F_{SW}} \quad (8)$$

电感器的饱和额定电流至少与高侧开关电流限值 I_{HS-LIM} 一样大。此尺寸可确保即使在输出短路期间电感器也不会饱和。当电感磁芯材料饱和时，电感下降到一个非常低的值，导致电感电流上升非常快。虽然谷值电流限值旨在降低电流耗尽的风险，但饱和电感器会使电流迅速上升到高电平。这种上升可能导致元件损坏。采用铁氧体磁芯材料的电感器具有非常硬的饱和特性，但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有软饱和，允许在一定程度上放宽电感器的额定电流。然而，铁粉磁芯在高于约 1MHz 的频率下具有更多的磁芯损耗。在任何情况下，电感器饱和电流不得小于满载时的最大峰值电感器电流。

为了避免次谐波振荡，电感值不得小于方程式 9 中给出的值。此限值适用于开关占空比在任何工作条件下大于或等于 50% 的应用。请注意，所选电感器值必须大于方程式 9 中计算出的值并至少留有 1.5 倍的裕度。如有特殊情况，请向工厂咨询。

$$L_{min} \geq M \times \frac{V_{OUT}}{F_{SW}} \quad (9)$$

其中

- 对于 4A 器件，M = 0.30
- 对于 6A 器件，M = 0.20
- 对于 8A 器件，M = 0.15

最大电感值受到电流模式控制正确执行所需的最小电流纹波的限制。根据经验，在正常情况下，最小电感器波纹电流必须不少于器件最大额定电流的约 10%。

对于本示例，假设输入电压为 12V，方程式 7 得出的值为 0.77 µH。本设计选择了 0.68 µH 的标准值。或者，可以使用表 8-1 为 12V 的典型输入电压选择电感器值。

8.2.2.5 输出电容器选型

LM654x0-Q1 器件的电流模式控制方案允许在宽输出电容范围内运行。输出电容器组通常受限于负载瞬态要求和稳定性，而不是输出电压纹波。估算所需输出电容的切入点是使用表 8-1 中的值。这些表中的值可针对其他输出电压或开关频率进行内插。通常，较高的输出电压和较高的开关频率需要较低的输出电容。此外，在使用可调输出电压模式时，可以使用 C_{FF} 电容器来优化环路性能。

选择输出电容后，假定使用了低 ESR 陶瓷电容，则可以使用方程式 10 和方程式 11 估算输出电压纹波的近似峰峰值。

$$V_r \cong \frac{\Delta I}{8 \times F_{SW} \times C_{OUT}} \quad (10)$$

$$\Delta I = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times F_{SW} \times L} \quad (11)$$

实际上，输出电容器对瞬态响应和环路相位裕度的影响非常大。负载瞬态测试和波特图是验证任何给定设计的理想方法，必须始终在应用投入生产之前完成。除了所需的输出电容外，放置在输出端的小型陶瓷电容器还有助于降低高频噪声。1nF 至 100nF 范围内的小外壳尺寸陶瓷电容器非常有助于减少由电感器和电路板寄生效应引起的输出尖峰。

Copyright © 2026 Texas Instruments Incorporated

输出电容最大值必须限制在设计值的 10 倍左右，或 1000µF，以较小者为准。较大的输出电容值会对稳压器的启动行为以及环路稳定性产生不利影响。如果必须使用大于此处注释的值，则必须仔细研究满载启动和环路稳定性。

此示例根据表 8-1 使用 25 µF 的输出电容。请记住，这表示应用直流偏置降额和任何其他适用的电容容差后的值。表中显示的所有值都是如此。可以使用任何具有 X7R 或更好电介质并在 5V 偏置电压下提供 25 µF 的陶瓷电容器或电容器组合。为了实现稳定的设计，必须将表中显示的值视为典型值。如上所述，可以通过测试应用来确定输出电容的最大和最小限值。

8.2.2.6 输入电容器选型

除了提供纹波电流并将开关噪声与其他电路隔离，陶瓷输入电容器还为稳压器提供低阻抗源。稳压器的输入端要求最小陶瓷电容为 2 × 4.7µF。在封装的每一侧放置一个电容器，并直接连接到器件的 VIN 和 GND 引脚。必须至少为应用所需的最大输入电压设置该电容，该值最好为最大输入电压的两倍。可以增大该值以帮助降低输入电压纹波，并在负载瞬态期间保持输入电压。此外，必须在输入端尽可能靠近稳压器的位置放置一个高频旁路电容为 2 × 100nF 的陶瓷电容器。在封装的每一侧放置一个电容器，并直接连接到器件的 VIN 和 GND 引脚。此项要求为器件内部的控制电路提供了高频旁路。

在本例中，选择了 2 × 4.7µF、50V、X7R（或更好）的陶瓷电容器。100nF 电容器必须也具有 50V 的额定电压，并且具有 X7R 电介质。

通常最好在输入端使用与陶瓷并联的电解电容器。如果使用长引线或布线将输入电源连接到稳压器，或者使用输入 EMI 滤波器，情况尤其如此。该电容器的中等 ESR 有助于抑制由输入端的任何电感引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

大多数输入开关电流流经陶瓷输入电容器。利用方程式 12 可计算出此电流的近似 RMS 值，且必须将其与制造商规定的最大额定值进行核对。

$$I_{RMS} \approx \frac{I_{OUT}}{2} \tag{12}$$

8.2.2.7 C_{BOOT}

LM654x0-Q1 需要在 BOOT 引脚与 SW 引脚之间连接自举电容器。此电容器存储的能量用于为功率 MOSFET 的高侧栅极驱动器以及其他关键控制电路供电。需要一个 100nF 的优质陶瓷电容器，电压至少为 16V。

8.2.2.8 外部 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。可以使用图 8-3 中所示的电路来满足这种需求。导通电压指定为 V_{ON}，而关断电压指定为 V_{OFF}。首先，R_{ENB} 阻值在 10kΩ 至 100kΩ 的范围内选择，然后使用方程式 13 和方程式 14 计算 R_{ENT} 和 V_{OFF}。

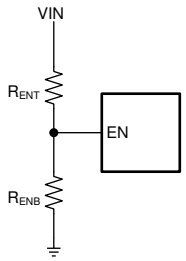


图 8-3. 外部 UVLO 应用的设置

$$R_{ENT} = R_{ENB} \times \left(\frac{V_{ON}}{V_{EN-H}} - 1 \right) \tag{13}$$

Copyright © 2026 Texas Instruments Incorporated

$$V_{OFF} = V_{EN-L} \times \left(\frac{V_{ON}}{V_{EN-H}}\right) \quad (14)$$

其中

- V_{ON} = V_{IN} 导通电压
- V_{OFF} = V_{IN} 关断电压

8.2.2.9 最高环境温度

与任何功率转换器件一样，该稳压器在运行时会消耗内部功率。这种功耗的影响是将转换器的内部温度升高到环境温度以上。内核温度 (T_J) 是环境温度、功率损耗以及器件的有效热阻 $R_{\theta JA}$ 和 PCB 组合的函数。LM654x0-Q1 的最高结温必须限制为 150°C。这会限制器件的最大功率耗散，从而限制负载电流。方程式 15 展示了重要参数之间的关系。较高的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算转换器效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。$R_{\theta JA}$ 的正确值更难估计。如*半导体和 IC 封装热指标*应用手册中所述，*热性能信息*表中给出的许多值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。EVM 提供的 $R_{\Theta JA}$ 值为实测数据，可用于评估热性能。另外，为 $R_{\theta JC(bott)}$ 和 Ψ_{JT} 提供的数据在确定热性能时很有用。有关更多信息和本节末尾提供的资源，请参阅*半导体和 IC 封装热指标*应用手册。

$$I_{OUT_{MAX}} = \left(\frac{T_J - T_A}{R_{\theta JA}}\right) \times \left(\frac{\eta}{1-\eta}\right) \times \left(\frac{1}{V_{OUT}}\right) \quad (15)$$

其中

- η = 效率

有效 $R_{\theta JA}$ 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度，流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

用于该稳压器的高级封装使用裸片附接焊盘（或“散热焊盘”(DAP)）提供一个焊接到 PCB 散热铜的位置。这种特性提供了从稳压器结到散热器的良好导热路径，并且必须正确焊接到 PCB 散热铜上。图 8-4 中提供了 $R_{\theta JA}$ 与铜面积关系的典型曲线。图中给出的铜面积是指六层中的每一层。顶层和底层为 2oz 覆铜，内层为 1oz。请记住，此图表中给出的数据仅用于说明目的，任何给定应用的实际性能取决于前面提到的所有因素。作为一个数据点，采用四层板设计的 EVM 铜面积约为 60cm^2 时，$R_{\theta JA}$ 约为 24°C/W。

Copyright © 2026 Texas Instruments Incorporated

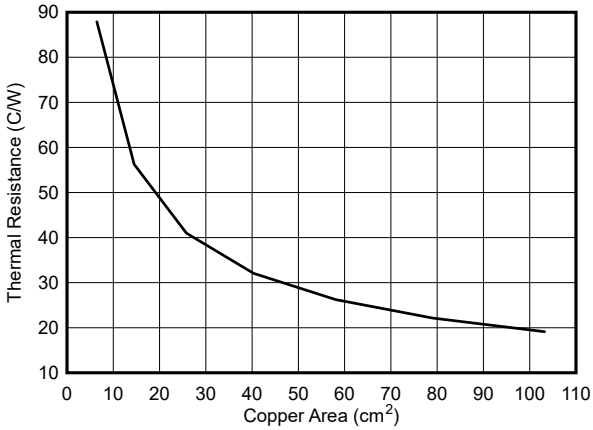
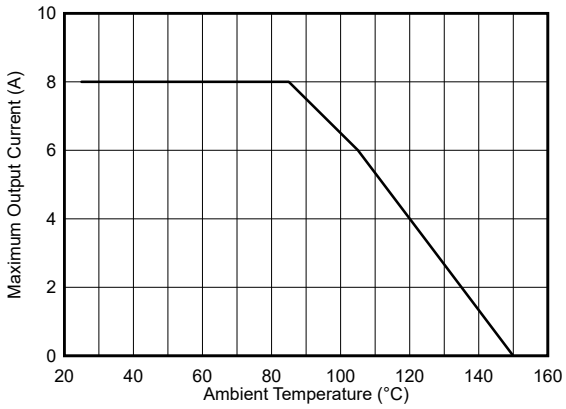


图 8-4. 热阻与铜面积之间的关系



V_{IN} = 12V

V_{OUT} = 5V

0.68 μH，6mΩ

2100kHz

图 8-5. 最大输出电流与环境温度间的关系

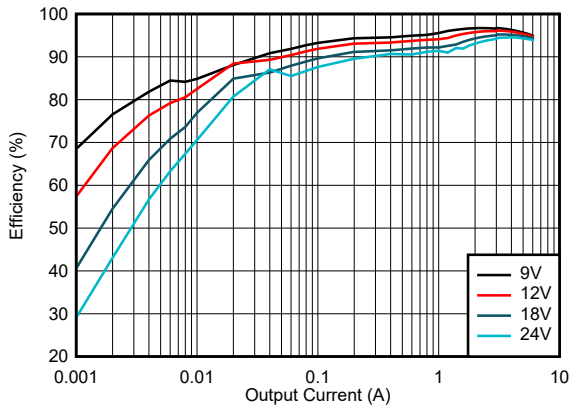
图 8-5 中的数据提供了给定环境温度下允许的输出电流示例。此数据仅在图中给出的特定条件下有效。该数据是在无气流条件下，基于搭载 LM65480 稳压器的 LM65460EVM 测得的。

- *热设计：学会洞察先机，不做事后诸葛* 应用手册
- *外露焊盘封装实现理想热阻的电路板布局布线指南* 应用手册
- *如何使用热指标正确评估结温* 应用手册

Copyright © 2026 Texas Instruments Incorporated

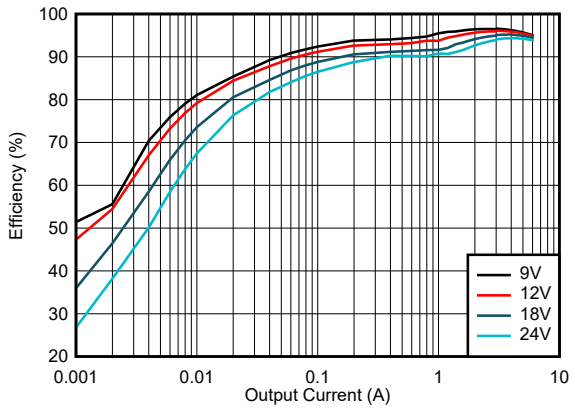
8.2.3 应用曲线

应用曲线是使用 LM65460EVM 测量的。除非另有规定，否则以下条件适用：T_A = 25℃，V_{IN} = 12V。



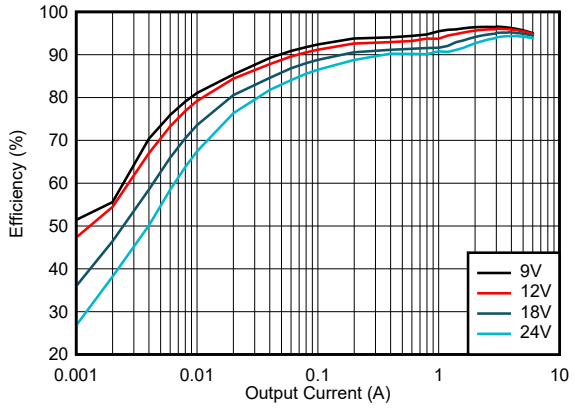
V_{OUT} = 5V　　自动模式　　L = 3.3 µ H

图 8-6. 效率- 400kHz



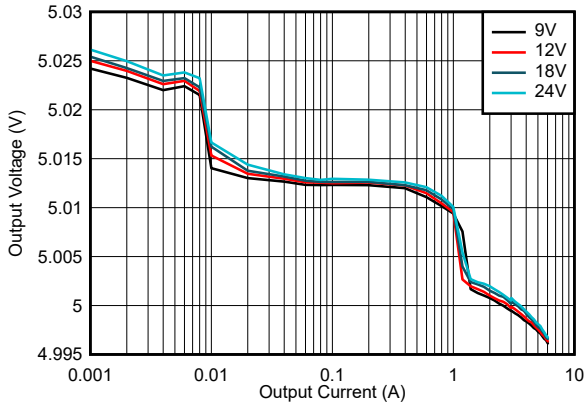
V_{OUT} = 5V　　自动模式　　L = 2.2 µ H

图 8-7. 效率- 1000kHz



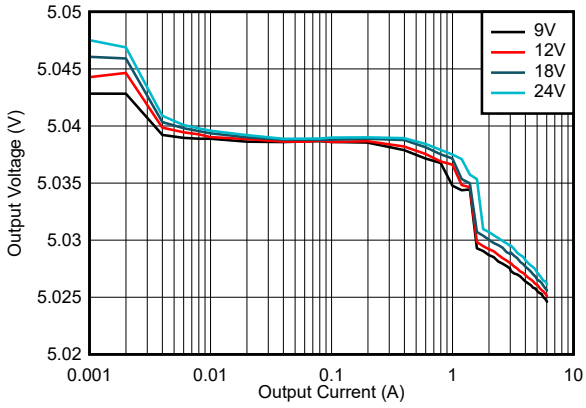
V_{OUT} = 5V　　自动模式　　L = 2.2 µ H

图 8-8. 效率- 2100kHz



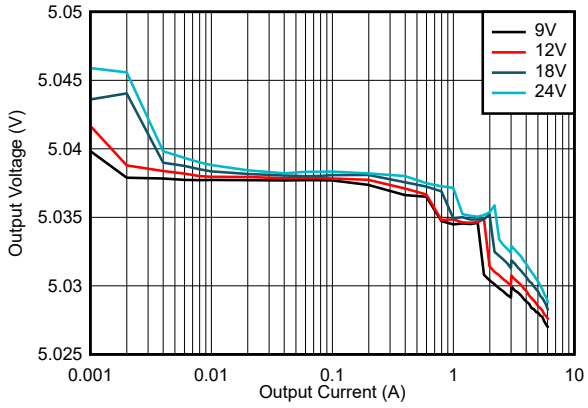
V_{OUT} = 5V　　自动模式

图 8-9. 线路和负载调节 - 400kHz



V_{OUT} = 5V　　自动模式

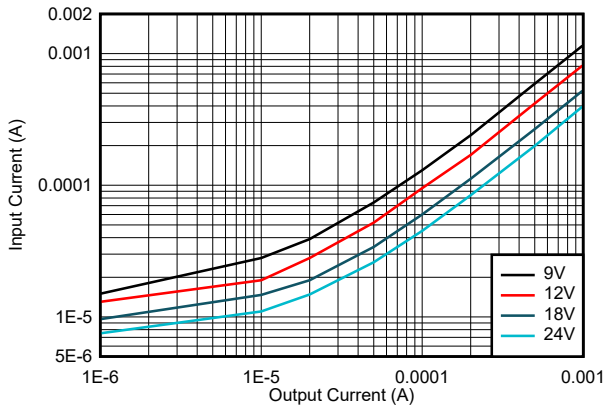
图 8-10. 线路和负载调节 - 1000kHz



V_{OUT} = 5V　　自动模式

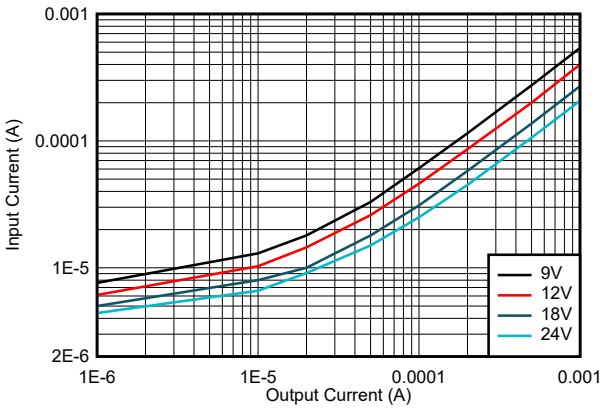
图 8-11. 线路和负载调节 - 2100kHz

Copyright © 2026 Texas Instruments Incorporated



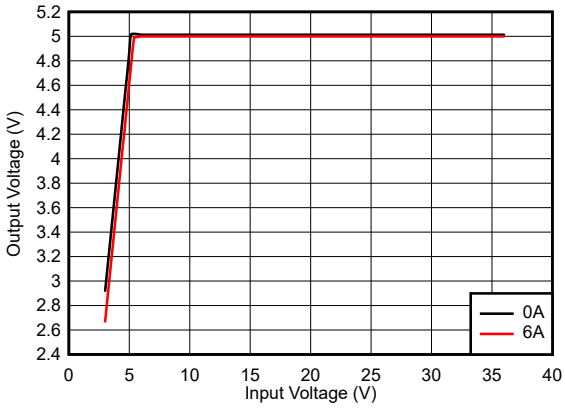
V_{OUT} = 5V 2.1Mhz L = 0.68 µ H LM65480

图 8-12. 输入电流



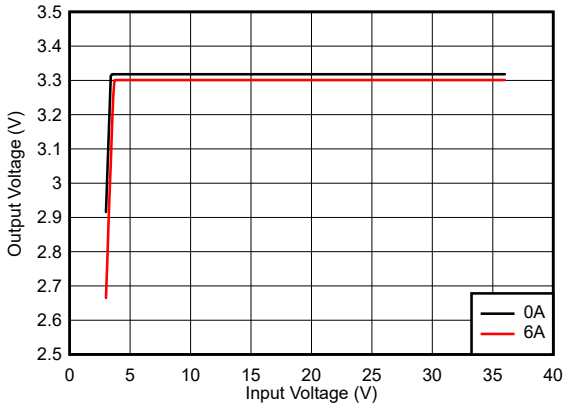
V_{OUT} = 3.3V 2.1Mhz L = 0.68 µ H LM65480

图 8-13. 输入电流



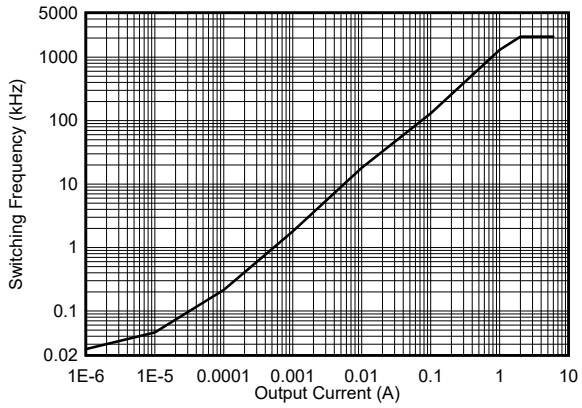
V_{OUT} = 5V 2.1MHz L = 0.68 µ H LM65480

图 8-14. 输出电压与输入电压间的关系



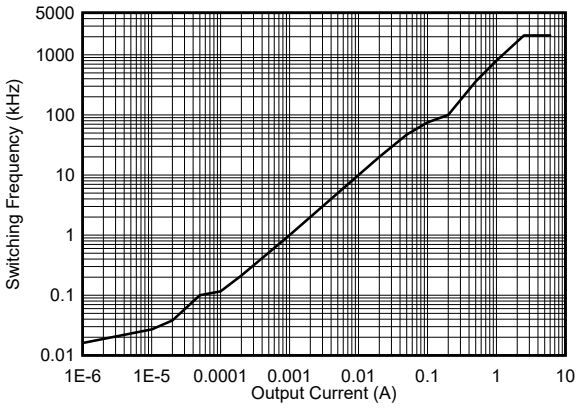
V_{OUT} = 3.3V 2.1Mhz L = 0.68 µ H LM65480

图 8-15. 输出电压与输入电压间的关系



V_{OUT} = 5V 自动模式 L = 0.68 µ H LM65480

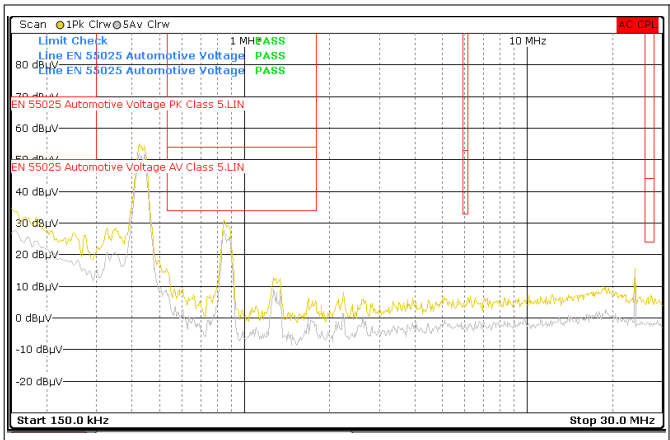
图 8-16. 开关频率与输出电流间的关系



V_{OUT} = 3.3V 自动模式 L = 0.68 µ H LM65480

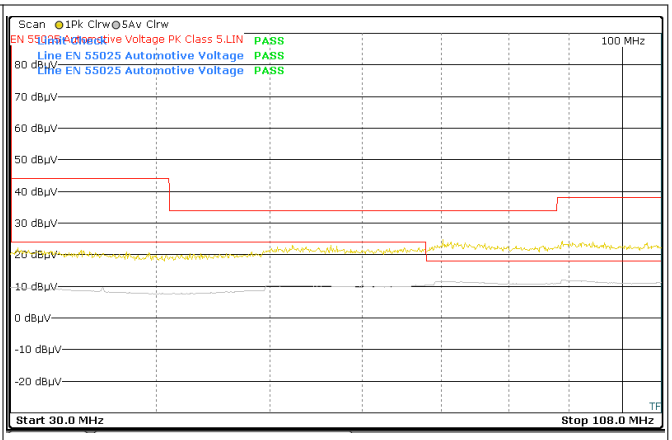
图 8-17. 开关频率与输出电流间的关系

Copyright © 2026 Texas Instruments Incorporated



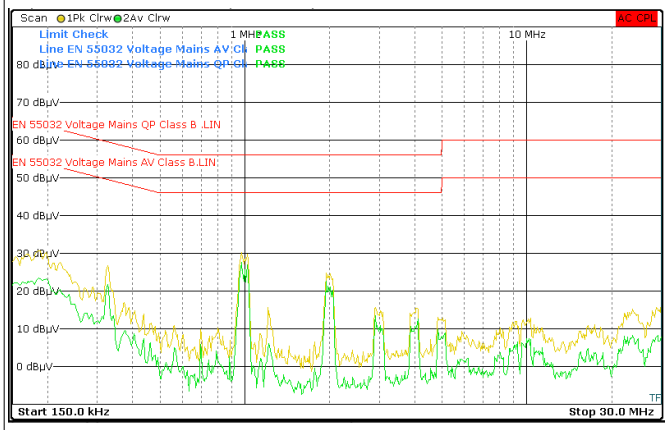
V_{OUT} = 3.3V V_{IN} = 12V I_{OUT} = 8A

图 8-18. 传导 EMI - 400kHz



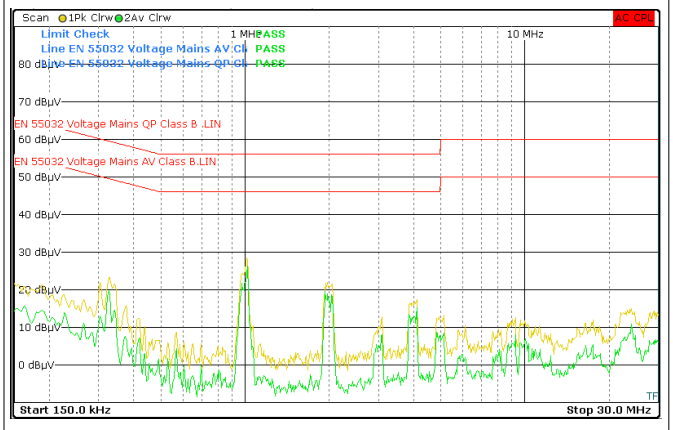
V_{OUT} = 3.3V V_{IN} = 12V I_{OUT} = 8A

图 8-19. 传导 EMI - 400kHz



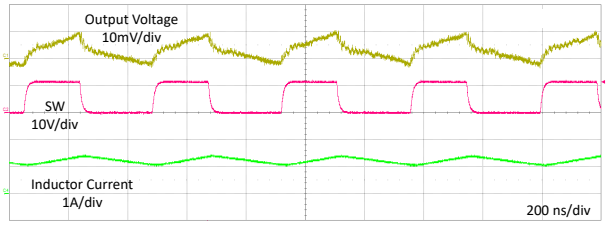
V_{OUT} = 3.3V V_{IN} = 12V I_{OUT} = 6A
无 EMI 滤波器 LM65460EVM

图 8-20. 传导 EMI - 1000kHz



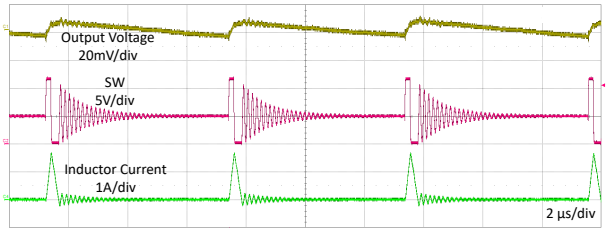
V_{OUT} = 3.3V V_{IN} = 12V I_{OUT} = 6A
带 EMI 滤波器 LM65460EVM

图 8-21. 传导 EMI - 1000kHz



I_{OUT} = 6A V_{IN} = 12V V_{OUT} = 5V

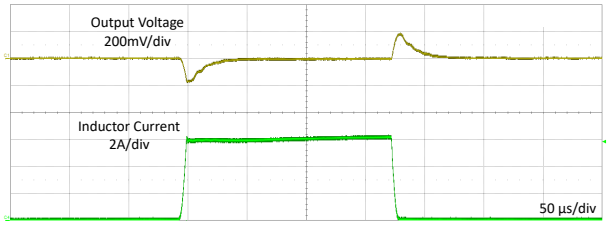
图 8-22. PWM 中的典型开关波形



I_{OUT} = 50mA V_{IN} = 12V V_{OUT} = 5V

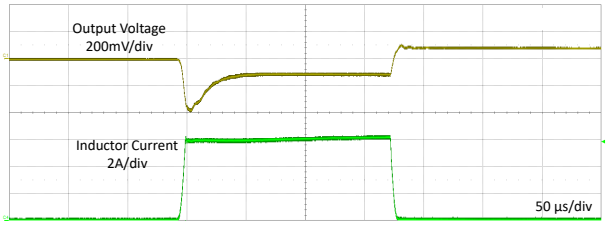
图 8-23. PFM 中的典型开关波形

Copyright © 2026 Texas Instruments Incorporated



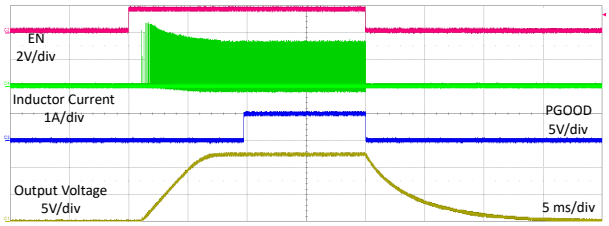
I_{OUT} = 0A 至 6A (1A/ µ s) V_{IN} = 12V FPWM 模式 V_{OUT} = 5V

图 8-24. 负载瞬态 (FPWM)



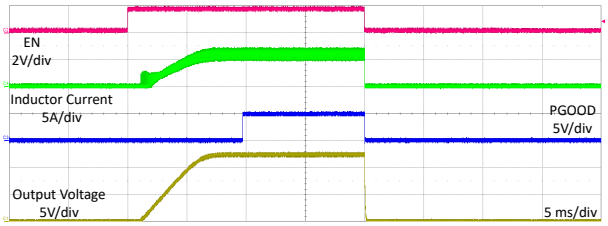
I_{OUT} = 0A 至 6A (1A/ µ s) V_{IN} = 12V 自动模式 V_{OUT} = 5V

图 8-25. 负载瞬态 (AUTO)



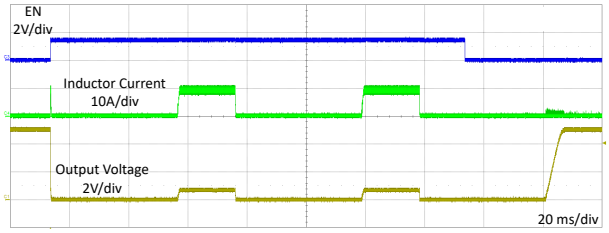
I_{OUT} = 50mA V_{IN} = 12V 自动模式 V_{OUT} = 5V

图 8-26. 启动



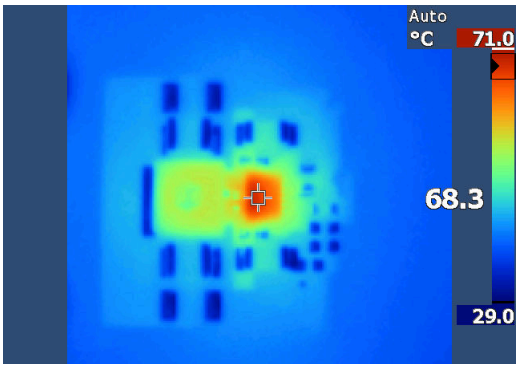
I_{OUT} = 6A V_{IN} = 12V 自动模式 V_{OUT} = 5V

图 8-27. 启动



I_{OUT} = 短路 V_{IN} = 12V V_{OUT} = 5V

图 8-28. 短路



I_{OUT} = 6A 2100kHz V_{IN} = 12V V_{OUT} = 5V
LM65460EVM

图 8-29. 热像图

Copyright © 2026 Texas Instruments Incorporated

表 8-3. 典型系统规格

参数		测试条件	最小值	典型值	最大值	单位
Isupply	输入电源电流	Vin = 12V，Vout = 5V，Iout = 0A，LM65460-Q1，2.1MHz		8.7		μA
		Vin = 24V，Vout = 5V，Iout = 0A，LM65460-Q1，2.1MHz		5.6		μA
输出纹波	Vout = 5V	Vin = 12V，Iout = 6A，FPWM		11.8		mVpp
	Vout = 5V	Vin = 12V，Iout = 0A，AUTO		23.8		mVpp
	Vout = 3.3V	Vin = 12V，Iout = 6A，FPWM		10.7		mVpp
	Vout = 3.3V	Vin = 12V，Iout = 0A，AUTO		17		mVpp
η	峰值效率	Vin = 12V，Vout = 5V，Iout = 4A，LM65460-Q1，2.1MHz		94		%
		Vin = 12V，Vout = 5V，Iout = 3A，LM65460-Q1，400kHz		96.5		%
		Vin = 12V，Vout = 3.3V，Iout = 4A，LM65460-Q1，2.1MHz		92		%
		Vin = 12V，Vout = 3.3V，Iout = 3A，LM65460-Q1，400kHz		95.6		%
环路响应	交叉频率	Vin= = 12V，Vout = 3.3V，Cout = 22μF + 10μF，L = 0.68uH		220		kHz
	增益裕度	Vin= = 12V，Vout = 3.3V，Cout = 22μF + 10μF，L = 0.68uH		-18		dB
	相位裕度	Vin= = 12V，Vout = 3.3V，Cout = 22μF + 10μF，L = 0.68uH		51		°
负载瞬态	负载瞬态输出电压纹波为 10% 至 90%	Vin = 12V，Vout = 5V，2.1MHz，自动，10% 至 90% 负载		368		mVpp
		Vin = 12V，Vout = 5V，2.1MHz，FPWM，10% 至 90% 负载		338		mVpp
		Vin = 12V，Vout = 3.3V，2.1MHz，自动，10% 至 90% 负载		212		mVpp
		Vin = 12V，Vout = 3.3V，2.1MHz，FPWM，10% 至 90% 负载		214		mVpp

8.3 最佳设计实践

- 请勿超出*绝对最大额定值*。
- 请勿超出*建议运行条件*。
- 请勿超出 *ESD 等级*。
- 请勿使 EN 输入悬空。
- 不要让输出电压超过输入电压，也不要低于地电平。
- 在将设计投入生产之前，请遵循此数据表中的所有指南和建议。TI 应用工程师随时乐意帮助您对设计和 PCB 布局进行评论，助力项目取得成功。

8.4 电源相关建议

输入电源的特性必须能够向负载稳压器提供所需的输入电流。可以使用方程式 16 来估算平均输入电流。

$$I_{IN} = \frac{V_{IN}}{V_{OUT}} \times \frac{I_{OUT}}{\eta} \quad (16)$$

其中

η 是效率。

如果稳压器通过长导线或 PCB 布线连接到输入电源，则需要特别谨慎，以实现良好的性能。输入电缆的寄生电感和电阻可能会对稳压器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容器相结合，可以构成一个欠阻尼谐振电路。此操作可能导致稳压器输入端出现过压瞬态或触发 UVLO。考虑在向输出端施加负载瞬态时，电源电压可能会下降，这取决于线束的寄生电阻和电感以及电源的特性。如果应用的工作电压接近最小输入电压，此下降会导致稳压器暂时关断并复位。解决这些问题的最佳方法是缩短输入电源与稳压器之间的距离。此外，将一个铝

Copyright © 2026 Texas Instruments Incorporated

输入电容器与陶瓷电容器并联使用。此类电容器的中等 ESR 有助于抑制输入谐振电路并减少任何过冲或下冲。20µF 至 100µF 范围内的值通常足以提供输入抑制，并有助于在大负载瞬变期间保持输入电压稳定。

在某些情况下，稳压器的输入端使用瞬态电压抑制器 (TVS)。一类此器件具有迅速反向特性（晶闸管类型）。TI 不建议使用具有此类特性的器件。当 TVS 触发时，钳位电压降至非常低的值。如果该电压小于稳压器的输出电压，则输出电容器通过器件向输入端放电。这种不受控制的电流可能会损坏器件。

输入电压不得低于输出电压。在这种情况下（例如输入短路测试），输出电容器通过器件的 VIN 和 SW 引脚之间的内部寄生二极管放电。在这种情况下，电流会变得不受控制，从而可能损坏器件。如果认为这种情况很可能发生，则在输入电源和输出之间使用一个肖特基二极管。

8.5 布局

8.5.1 布局指南

任何直流/直流转换器的 PCB 布局对于实现设计的出色性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，最关键的 PCB 功能是由一个或多个输入电容器和电源地形成的环路，如图 8-30 所示。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏转换器的正常运行。由于这种干扰，该环路中的布线必须宽且短，并且环路面积必须尽可能小以降低寄生电感。节 8.5.2 展示了 LM654x0-Q1 关键元件的建议布局。

- *将输入电容器尽可能靠近 VIN 引脚放置，并通过一条短宽布线接地。*100nF 高频输入电容器必须放置在稳压器的 VIN 和 PGND 引脚 1mm 范围内。[1]
- 应用 LM65460EVM 中所示的*对称输入电容器技术*。
- *为 C_{BOOT} 电容器使用宽布线。*将 C_{BOOT} 电容器放置在尽可能靠近器件的位置，并使用短/宽的布线连接至 BOOT 和 SW 引脚。BOOT 和 SW 引脚相邻，这简化了 C_{BOOT} 电容器的放置。
- *将反馈分压器尽可能靠近器件的 FB 引脚放置。*将 R_{FBB}、R_{FBT} 和 C_{FF}（如果使用）在物理上靠近器件放置。与 FB 和 GND 的连接必须短且靠近器件上的这些引脚。到 V_{OUT} 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源（例如 SW 节点）附近。
- *至少将其中一个中间层作为接地层。*该层充当噪声屏蔽层，也充当散热路径。
- *将散热焊盘连接到接地层。*WQFN 封装具有可焊接到 PCB 接地平面的散热焊盘 (PAD) 连接。此焊盘用作散热器连接。该焊接连接的完整性直接影响应用的总有效 $R_{\theta JA}$。
- *为 VIN、VOUT 和 GND 提供宽平面。*使这些路径尽可能宽和直接可减少转换器输入或输出路径上的任何电压降，并更大限度地提高效率。
- *提供足够大的 PCB 面积，以实现适当的散热。*必须使铜面积足够大，以确保实现与最大负载电流和环境温度相称的低 $R_{\theta JA}$。使用 2 盎司（不少于 1 盎司）的铜制作 PCB 顶层和底层。对于 WQFN 封装，至少使用六个散热过孔将散热焊盘 (PAD) 连接到 PCB 底部层的接地平面。如果 PCB 设计使用多个铜层（建议），则散热过孔也可以连接到内层散热接地平面。
- *保持较小的开关面积。*保持 SW 引脚与电感器之间的铜区域尽可能短且宽。同时，必须更大程度地减小此节点的总面积，以帮助降低辐射 EMI。

有关其他重要指南，请参阅以下 PCB 布局资源：

- *开关电源布局指南* 应用手册
- *AN-1229 SIMPLE SWITCHER® PCB 布局指南*应用手册
- *构建电源之布局注意事项* 研讨会
- *使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局* 应用手册

[1] 若未按推荐范围放置输入电容器，可能会导致器件性能下降，包括但不限于输入电压升高、开关节点振铃超过绝对最大额定值，以及系统不稳定等问题。

Copyright © 2026 Texas Instruments Incorporated

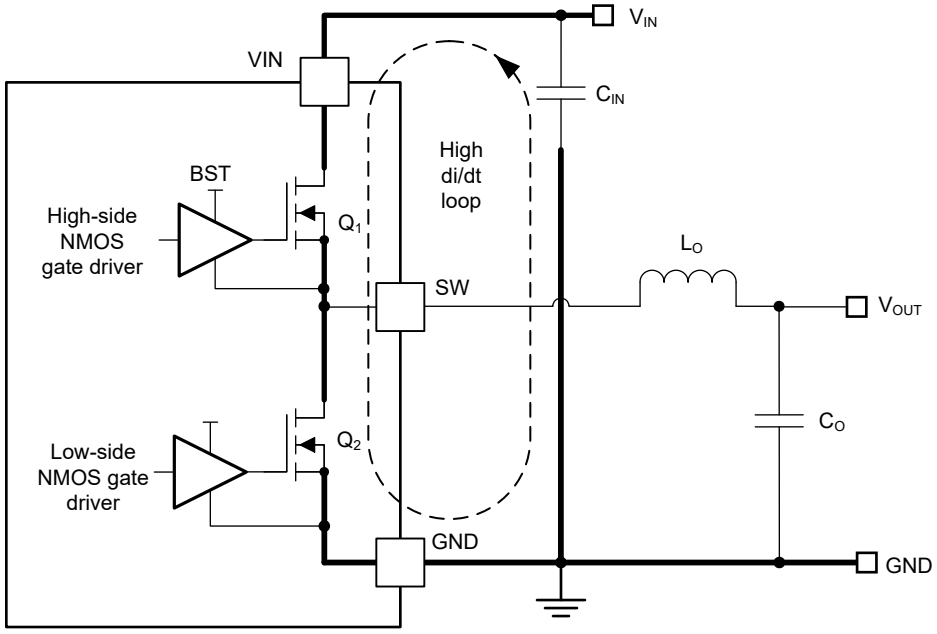


图 8-30. 具有快速边沿的电流环路

8.5.1.1 接地及散热注意事项

如上所述，TI 建议使用一个中间层作为实心接地层。接地层可为敏感电路和布线屏蔽噪声，还可为控制电路提供低噪声基准电位。PGND 引脚直接连接到低侧 MOSFET 开关的源极，也直接连接到输入和输出电容器的接地端。PGND 网在开关频率下会产生噪声，会因负载变化而反弹。PGND 布线以及 VIN 和 SW 布线应限制在接地层的一侧。接地层另一侧的噪声要少得多，必须用于敏感的布线。

TI 建议使用器件的散热焊盘 (PAD) 作为主要散热途径，从而使器件充分散热。使用至少六个 10mil 散热过孔将焊盘连接到系统接地层散热器。过孔必须均匀地分布在焊盘下方。系统接地平面、顶层和底层的覆铜越厚，越利于散热。使用四层电路板，四层的铜厚（从顶层开始）依次为：2oz、1oz、1oz、2oz。具有足够铜厚度和适当布局布线的四层电路板可实现低电流传导阻抗、适当的屏蔽和较低的热阻。

Copyright © 2026 Texas Instruments Incorporated

8.5.2 布局示例

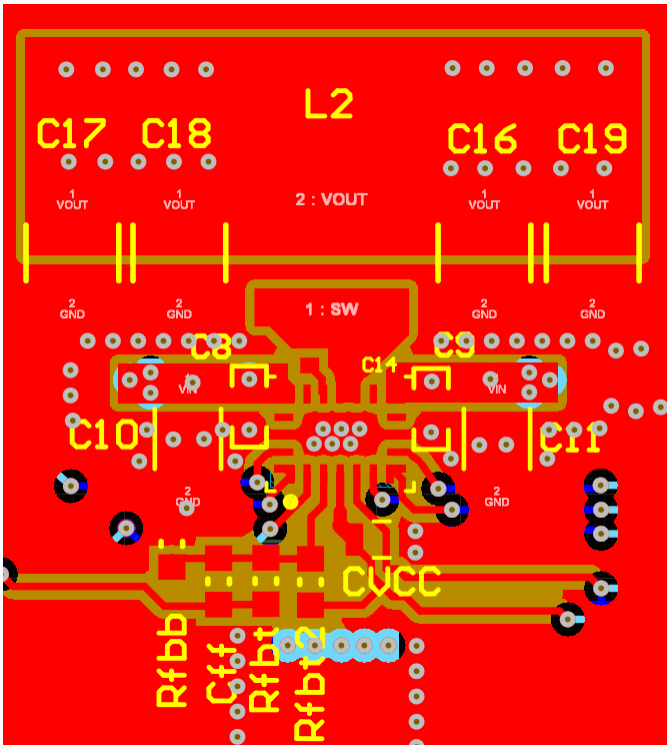


图 8-31. 布局示例

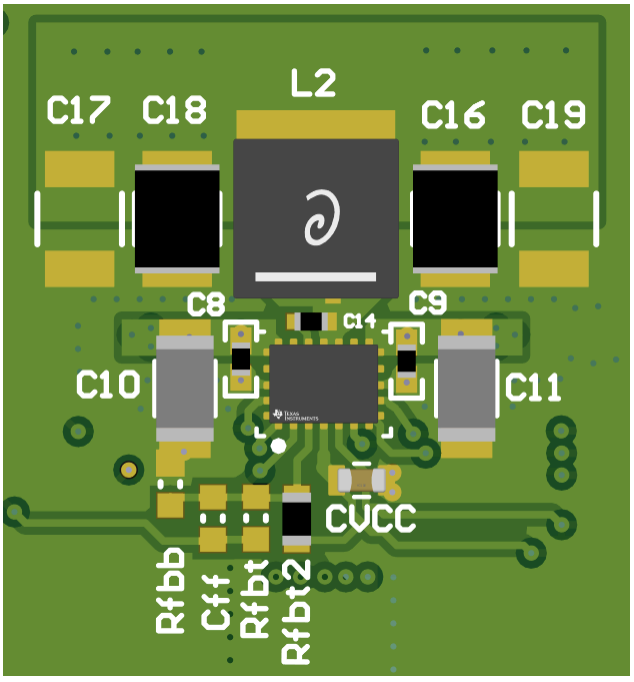


图 8-32. PCB 图像

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.1.2 开发支持

9.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 LM654x0-Q1 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*热设计：学会洞察先机，不做事后诸葛* 应用手册
- 德州仪器 (TI)，*外露焊盘封装实现理想热阻的电路板布局布线指南* 应用手册
- 德州仪器 (TI)，*如何使用热指标正确评估结温* 应用手册
- 德州仪器 (TI)，*开关电源布局指南* 应用手册
- 德州仪器 (TI)，*AN-1229 SIMPLE SWITCHER® PCB 布局指南* 应用手册
- 德州仪器 (TI)，*构建电源之布局注意事项* 研讨会
- 德州仪器 (TI)，*使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局* 应用手册
- 德州仪器 (TI)，*半导体和 IC 封装热指标* 应用手册

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

Copyright © 2026 Texas Instruments Incorporated

9.5 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (August 2026) to Revision B (November 2026)	Page
• 将文档状态从“混合量产”更改为完整的“量产数据”	1
• 删除了*器件信息*表中 LM65440-Q1 和 LM65480-Q1 的预发布说明	1
• 更新了*器件比较表*中的 OPN 名称	3
• 向*器件比较表*添加了 LM65460MSRZTRQ1 和 LM65480MSRZTRQ1 型号	3
• 删除了*器件比较表*中的所有预发布标签	3
• 在*热信息*表中将 EVM 用户指南链接更新为正确的 EVM 板	6
• 在*模式选择*中增加了措辞以阐明器件运行；器件功能无变化	14
• 在*双相运行*中加粗了器件名称中的 *M*，以明确双相应用应使用哪款正确器件	16
• 更新了图 7-6 和图 7-7 中的拼写错误	16

Changes from Revision * (July 2025) to Revision A (August 2026)	Page
• 将文件状态从“预告信息”更改为“混合量产”	1
• 在数据手册首页增加了 MINT 开关技术品牌标识	1
• 添加了*典型特性* 部分	10
• 向*应用曲线*部分添加了其他曲线	35

Copyright © 2026 Texas Instruments Incorporated

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM65440SRZTRQ1	Active	Production	WQFN-FCRLF (RZT) | 20	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	6544SQ
LM65460SRZTRQ1	Active	Production	WQFN-FCRLF (RZT) | 20	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	6546SQ
LM65480SRZTRQ1	Active	Production	WQFN-FCRLF (RZT) | 20	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	6548SQ
PLM65460SRZTRQ1	Active	Preproduction	WQFN-FCRLF (RZT) | 20	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 150	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

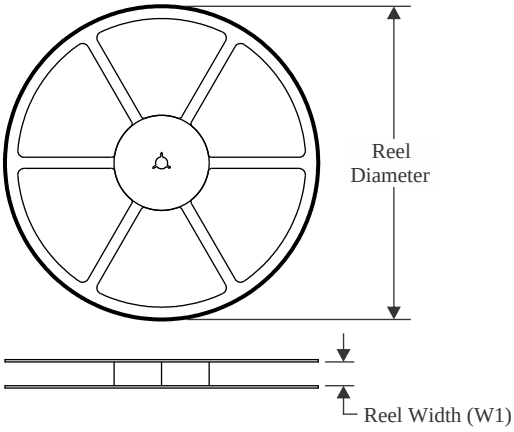
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

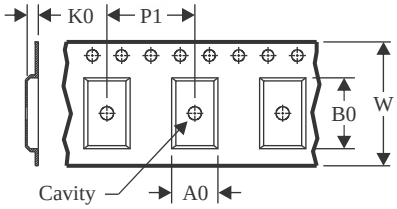
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

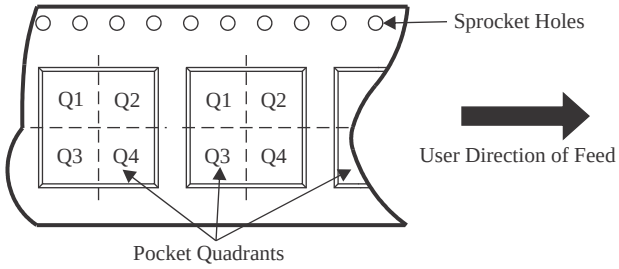


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

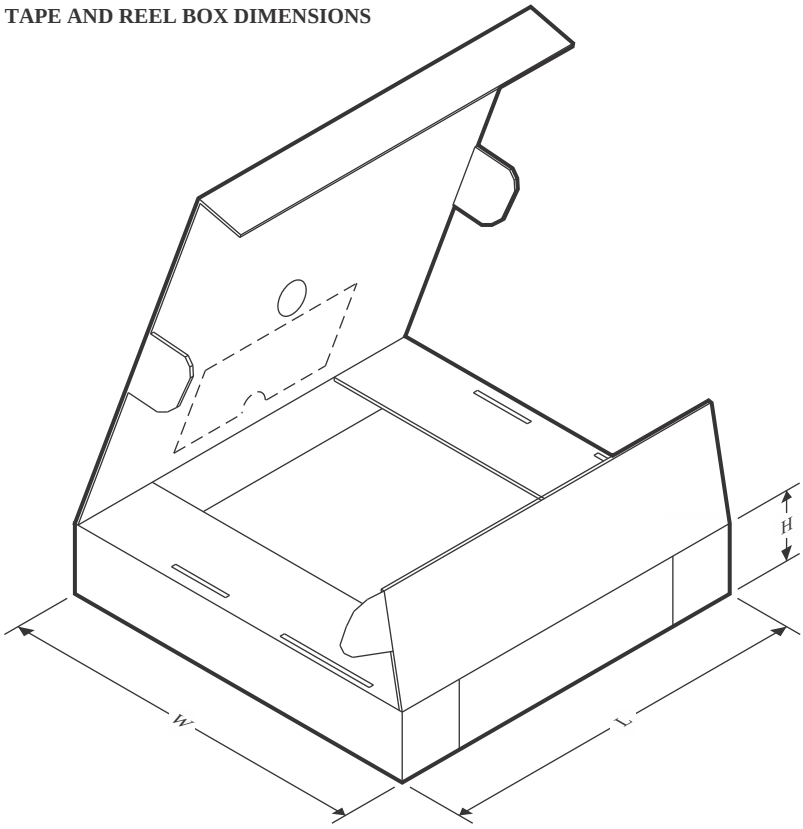
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM65440SRZTRQ1	WQFN-FCRLF	RZT	20	2500	330.0	12.4	3.4	4.27	0.7	8.0	12.0	Q1
LM65460SRZTRQ1	WQFN-FCRLF	RZT	20	2500	330.0	12.4	3.4	4.27	0.7	8.0	12.0	Q1
LM65480SRZTRQ1	WQFN-FCRLF	RZT	20	2500	330.0	12.4	3.4	4.27	0.7	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS

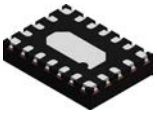


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM65440SRZTRQ1	WQFN-FCRLF	RZT	20	2500	346.0	346.0	33.0
LM65460SRZTRQ1	WQFN-FCRLF	RZT	20	2500	346.0	346.0	33.0
LM65480SRZTRQ1	WQFN-FCRLF	RZT	20	2500	346.0	346.0	33.0

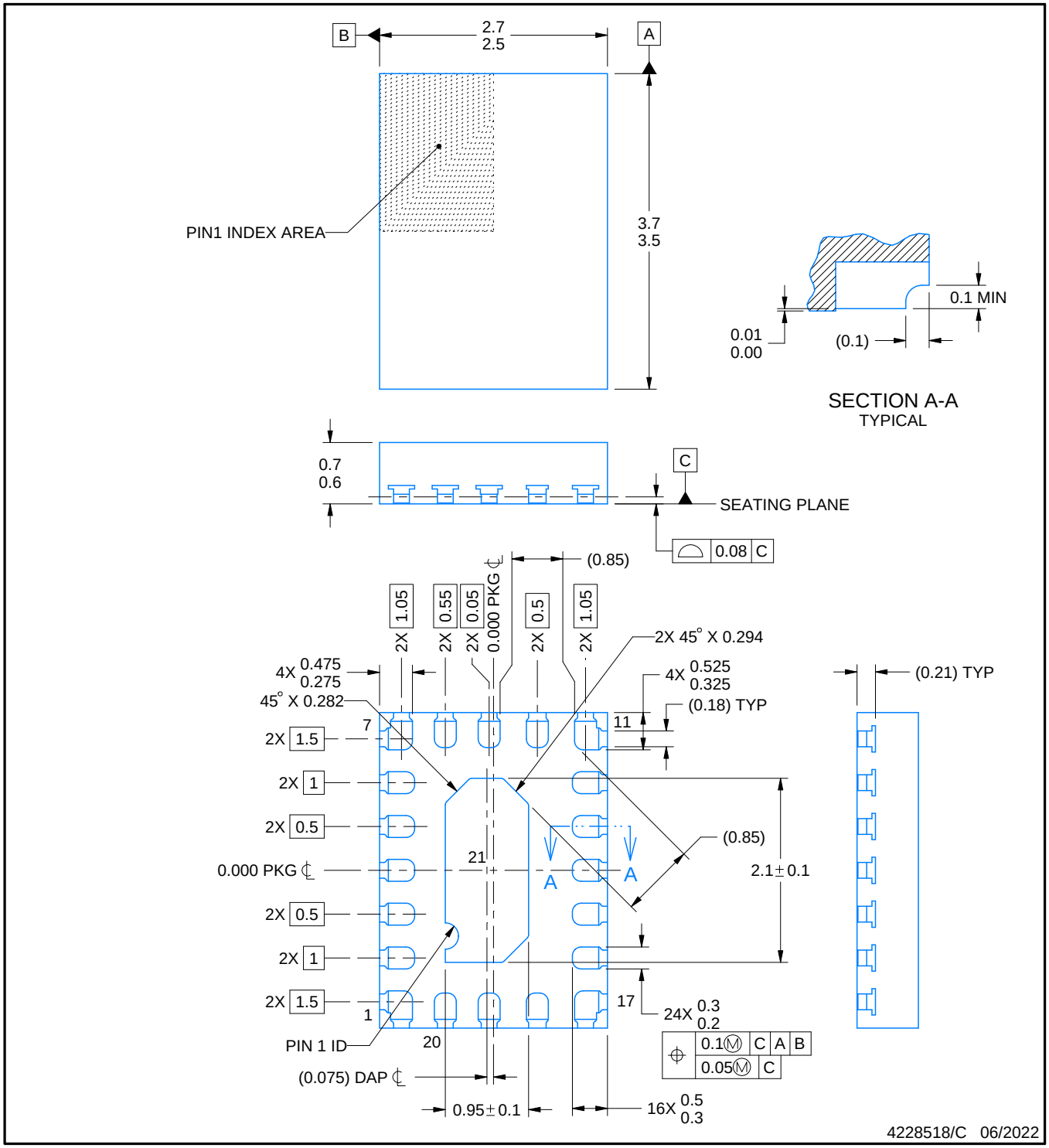
PACKAGE OUTLINE

RZT0020A



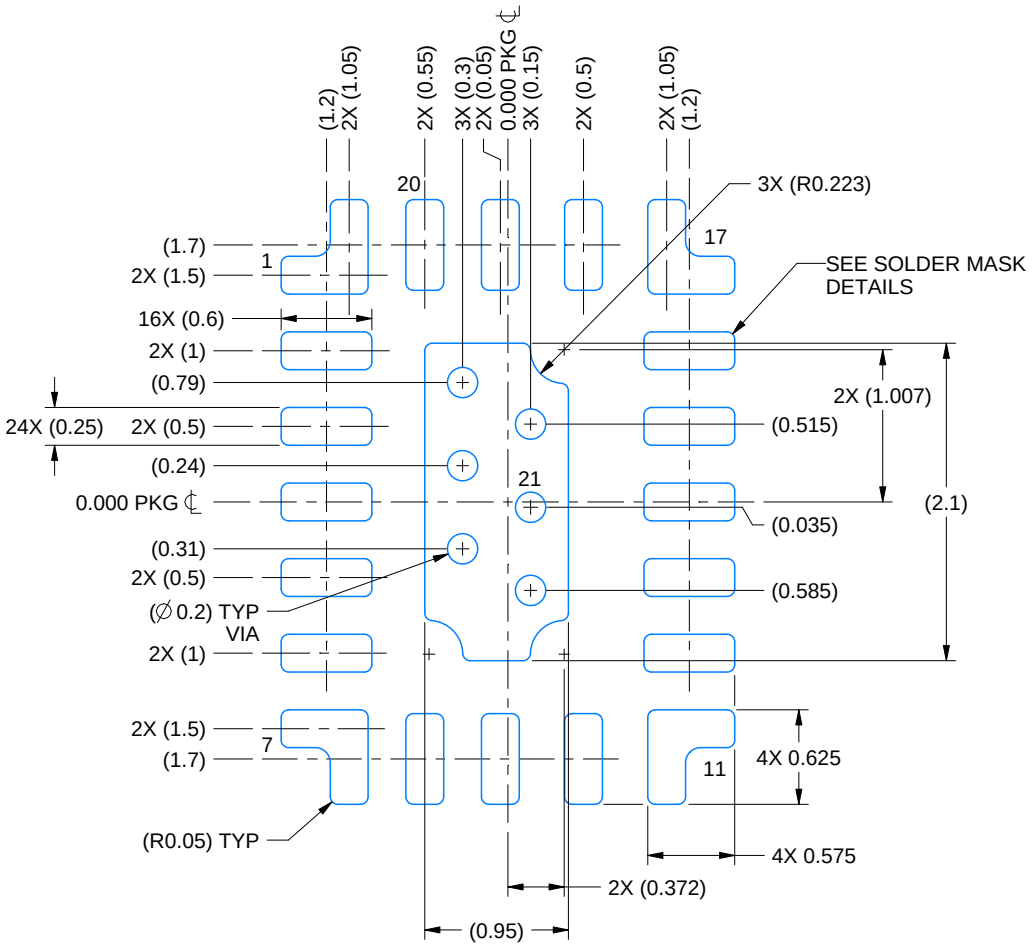
WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

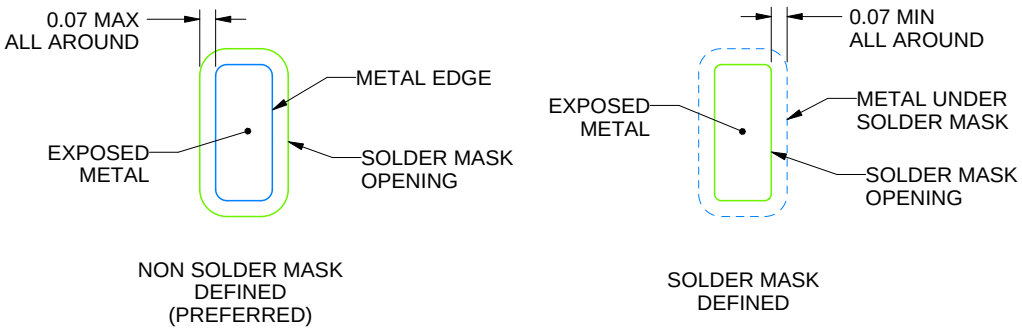


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



NON SOLDER MASK DEFINED (PREFERRED)

SOLDER MASK DEFINED

SOLDER MASK DETAILS

4228518/C 06/2022

NOTES: (continued)

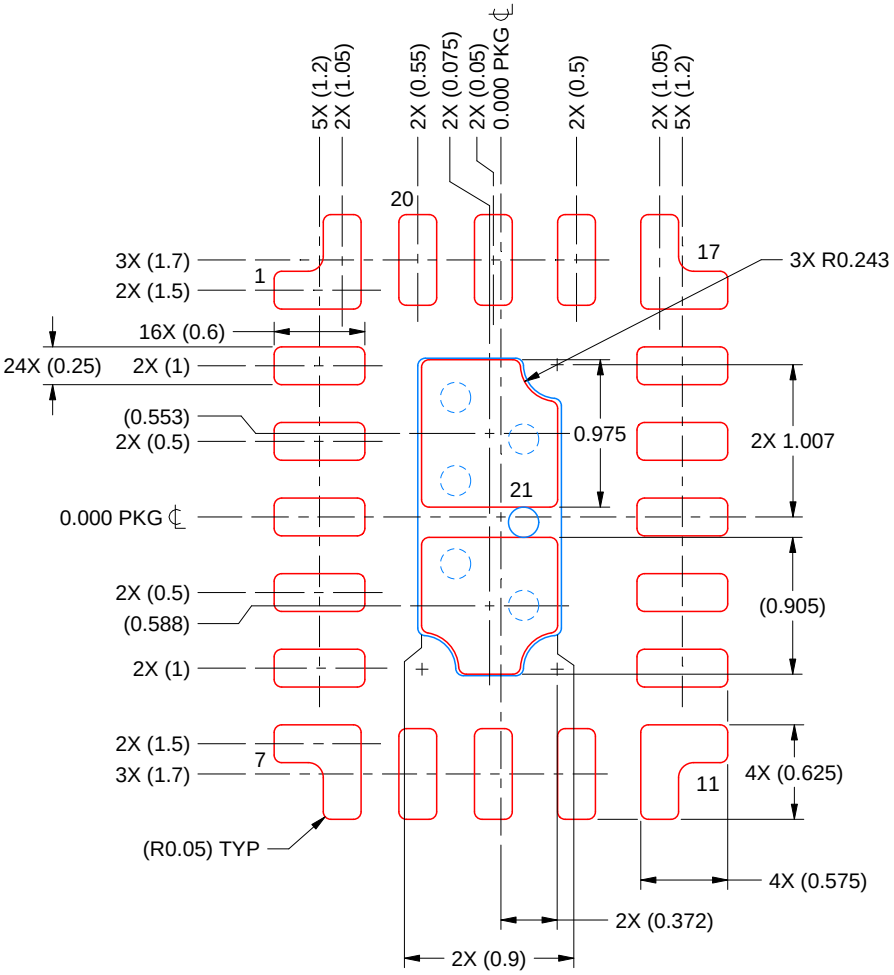
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RZT0020A

WQFN-FCRLF - 0.7 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

EXPOSED PAD 21:
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4228518/C 06/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月