TLA431、TLA432 在所有电容负载下均保持稳定的精密器件编程参考

1 特性

- 无需输出电容器
- 在所有电容负载下均保持稳定
- 25°C 下的基准电压容差
  - 1%（A 级）
  - 0.5%（B 级）
- 可调节输出电压：V_{ref} 至 36V
- 工作温度范围：−40°C 至 125°C
- 典型温度漂移 (TLA43xA)
  - 8mV（I 温度）
  - 11mV（Q 温度）
- 低输出噪声
- 典型输出阻抗：0.2Ω
- 灌电流能力：0.2mA 至 100mA
- 引脚与业界通用的 TL431 和 TL432 兼容
- 采用超小型 DRL 封装

2 应用

- 机架服务器电源
- 工业交流/直流电源
- 交流逆变器和变频驱动器
- 伺服驱动器控制模块
- 笔记本电脑电源适配器设计

3 说明

TLA431 和 TLA432 器件是三端可调节并联稳压器，可在所有电容器负载下保持稳定。这些器件与业界通用的 TL431 和 TL432 引脚兼容，但稳定性更高，可支持所有电容器负载。借助于两个外部电阻器，输出阴极电压可在 V_{ref} (2.495V) 和 36V 之间任意调节。其输出阻抗典型值均为 0.2Ω。此类器件的有源输出电路具有非常明显的导通特性，因此非常适合用于替代许多应用中的齐纳二极管，例如板载稳压器、可调节电源和开关电源。TLA431 还可用作比较器，用于欠压监控。TLA431 的内部放大器和基准在隔离式光耦合器反激式电源中用作误差放大器。TLA432 器件的功能和电气规格与 TLA431 器件完全相同。

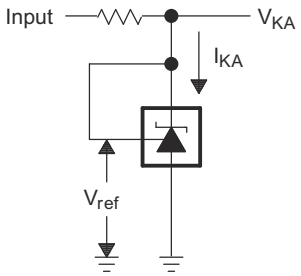
TLA431 和 TLA432 器件具有两个温度等级 I 和 Q。此外，这些器件在整个温度范围内提供的基准电压具有良好的稳定性。

封装信息

器件型号	封装（引脚）(1)	封装尺寸(2)
TLA431	DBZ（SOT-23，3）	2.90mm × 1.30mm
TLA432	DBZ（SOT-23，3）	2.90mm × 1.30mm
TLA431	SOT5X3 (6)	1.20mm × 1.60mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 器件比较表 3
5 引脚配置和功能 4
6 规格 5
6.1 绝对最大额定值 5
6.2 ESD 等级 5
6.3 建议运行条件 5
6.4 热性能信息 5
6.5 电气特性 6
6.6 典型特性 7
7 参数测量信息 10
7.1 温度系数 10
7.2 动态阻抗 11
8 详细说明 12
8.1 概述 12
8.2 功能方框图 12
8.3 特性说明 12
8.4 器件功能模式 12
9 应用和实施 14
9.1 应用信息 14
9.2 典型应用 14
9.3 系统示例 18
9.4 电源相关建议 19
9.5 布局 20
10 器件和文档支持 21
10.1 器件命名规则 21
10.2 文档支持 21
10.3 接收文档更新通知 21
10.4 支持资源 21
10.5 商标 21
10.6 静电放电警告 21
10.7 术语表 21
11 修订历史记录 21
12 机械、封装和可订购信息 22

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

表 4-1. 器件比较

器件引脚分配	初始精度	自然通风条件下的工作温度 (T_A)
TLA431	A：1% B：0.5%	I：-40°C 至 85°C Q：-40°C 至 125°C
TLA432		

Copyright © 2026 Texas Instruments Incorporated

5 引脚配置和功能

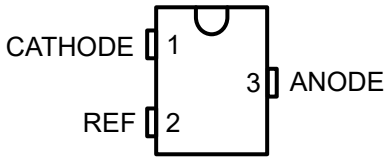


图 5-1. DBZ 封装、
3 引脚 SOT-23、 TLA431（顶视图）

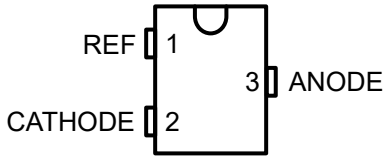


图 5-2. DBZ 封装、
3 引脚 SOT-23、 TLA432（顶视图）

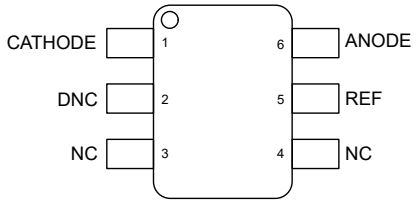


图 5-3. DRL 封装、
6 引脚 SOT-563、 TLA431（顶视图）

表 5-1. 引脚功能

引脚				类型(1)	说明
名称	TLA431		TLA432		
	DBZ	DRL	DBZ		
ANODE	3	6	3	O	通用引脚，通常接地
CATHODE	1	1	2	I/O	并联电流/电压输入
DNC	-	2	-	-	不连接
NC	-	3、4	-	-	无连接
REF	2	5	1	I	相对于通用阳极的阈值

(1) O = 输出，I =输入，I/O =双向

Copyright © 2026 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{KA}	阴极电压(2)			37	V
I_{KA}	连续阴极电流范围		-100	150	mA
$I_{I(ref)}$	基准输入电流		-0.05	10	mA
T_J	工作结温范围		-40	150	C
T_{stg}	贮存温度范围		-65	150	C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议的工作条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 除非另有说明，否则所有电压值均以 ANODE 为基准。

6.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 引脚标准(1)	DBZ 封装	±2000	V
		人体模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 引脚标准(1)	DRL 封装	±1500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22- ±1000 VC101(2)		±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

请参阅 (1)

			最小值	最大值	单位
V_{KA}	阴极电压		V_{REF}	36	V
I_{KA}	连续阴极电流范围		0.2	100	mA
T_A	自然通风条件下的工作温度范围	TLA43xxI	-40	85	C
		TLA43xxQ	-40	125	C

(1) 最大功耗是与 $T_{J(max)}$、θ_{JA} 和 T_A 相关的函数。在任何允许的环境温度下，允许的最大功耗为 $P_D = (T_{J(max)} - T_A)/\theta_{JA}$。在 150°C 的绝对最大 T_J 下运行可能会影响可靠性。

6.4 热性能信息

热指标(1)		TLA43x		单位
		DBZ	DRL	
		3 引脚	6 引脚	
$R_{\theta JA}$	结至环境热阻	218.8	191.8	C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	115.8	98.0	C/W
$R_{\theta JB}$	结至电路板热阻	53.1	143.0	C/W
ψ_{JT}	结至顶部特征电阻	16.6	8.83	C/W
ψ_{JB}	结至电路板特征电阻	52.6	141.62	C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

Copyright © 2026 Texas Instruments Incorporated

6.5 电气特性

在推荐的工作条件下测得，T_A = 25°C（除非另有说明）

参数		测试电路	测试条件		最小值	典型值	最大值	单位
V_{ref}	基准电压	请参阅 图 7-1	V_{KA} = V_{ref}，I_{KA} = 10mA	TLA43xAx 器件	2470	2495	2520	mV
V_{ref}	基准电压	请参阅 图 7-1	V_{KA} = V_{ref}，I_{KA} = 10mA	TLA43xBx 器件	2483	2495	2507	mV
$V_{I(dev)}$	整个温度范围内的基准输入电压偏差 (1)	请参阅 图 7-1	V_{KA} = V_{ref}，I_{KA} = 10mA，–40°C < T_J < 85°C	TLA43xxI 器件		8	17	mV
$V_{I(dev)}$	整个温度范围内的基准输入电压偏差 (1)	请参阅 图 7-1	V_{KA} = V_{ref}，I_{KA} = 10mA，–0°C < T_J < 90°C	TLA43xxQ 器件		5	13	mV
$V_{I(dev)}$	整个温度范围内的基准输入电压偏差 (1)	请参阅 图 7-1	V_{KA} = V_{ref}，I_{KA} = 10mA，–40°C < T_J < 125°C	TLA43xxQ 器件		11	20	mV
ΔV_{ref} / ΔV_{KA}	基准电压变化与阴极电压变化之比	请参阅 图 7-2	I_{KA} = 10mA	ΔV_{KA} = 10V - V_{ref}		-1.4	-2.7	mV/V
				ΔV_{KA} = 36V - 10V		-1	-2	mV/V
I_{ref}	基准输入电流	请参阅 图 7-2	I_{KA} = 10mA，R1 = 10kΩ，R2 = ∞			2	4	µA
$I_{I(dev)}$	整个温度范围内的基准输入电流偏差 (1)	请参阅 图 7-2	I_{KA} = 10mA，R1 = 10kΩ，R2 = ∞			0.8	2.5	µA
I_{min}	调节的最小阴极电流	请参阅 图 7-1	V_{KA} = V_{ref}			0.15	0.2	mA
I_{off}	关闭状态阴极电流	请参阅 图 7-3	V_{KA} = 36V，V_{ref} = 0			0.1	0.5	µA
$\|Z_{KA}\|$	动态阻抗 (2)	请参阅 图 7-1	V_{KA} = V_{ref}，I_{KA} = 1mA 至 100mA			0.2	0.5	Ω

(1) 偏差参数 $V_{I(dev)}$ 和 $I_{I(dev)}$ 是指在额定温度范围内获得的最大和最小值之间的差异。有关 $V_{I(dev)}$ 的更多详细信息及其与平均温度系数的关系，请参阅参数测量信息。

(2) 动态阻抗被定义为：$|Z_{KA}| = \Delta V_{KA} / \Delta I_{KA}$。 有关 $|Z_{KA}|$ 的更多详细信息及其与 V_{KA} 的关系，请参阅参数测量信息。

Copyright © 2026 Texas Instruments Incorporated

6.6 典型特性

高温和低温下的数据仅适用于各种器件在自然通风条件下的推荐工作温度范围内。

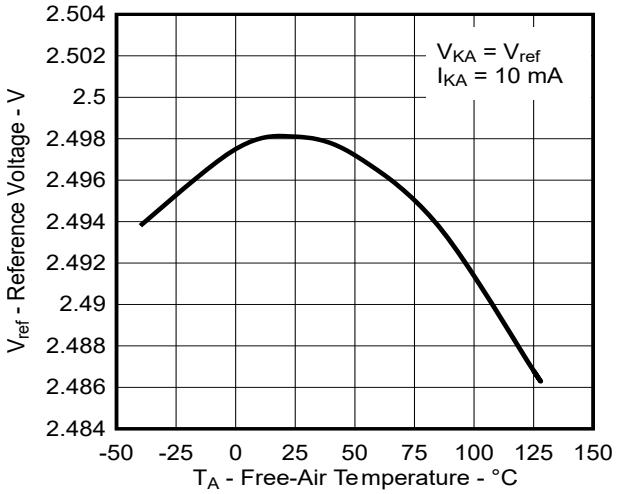


图 6-1. 基准电压与自然通风温度之间的关系

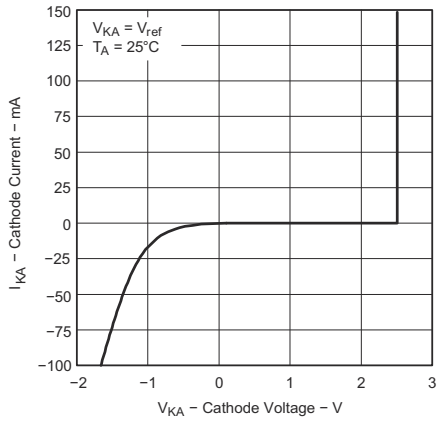


图 6-2. 阴极电流与阴极电压之间的关系

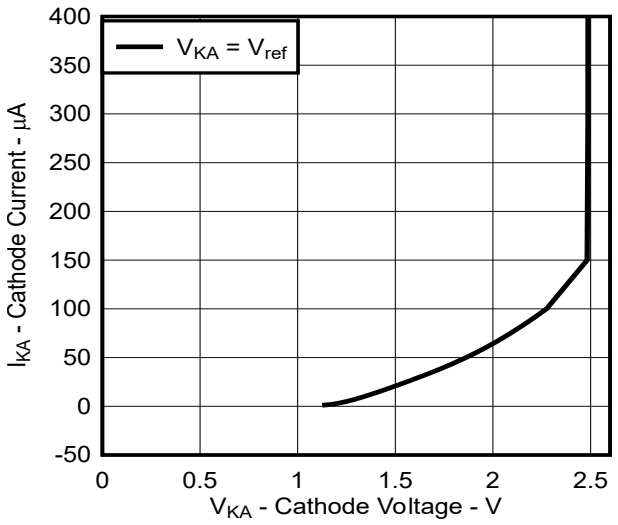


图 6-3. 阴极电流与阴极电压之间的关系

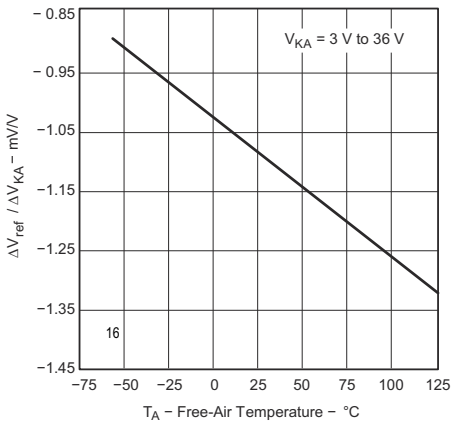


图 6-4. Δ 基准电压与 Δ 阴极电压之比与自然通风条件下的温度之间的关系

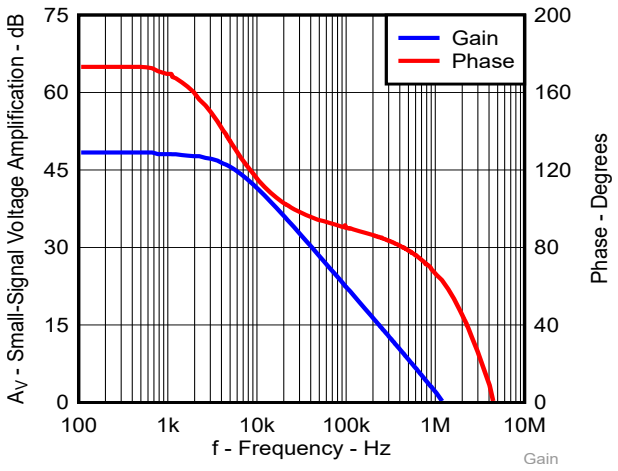


图 6-5. 小信号电压放大与频率之间的关系

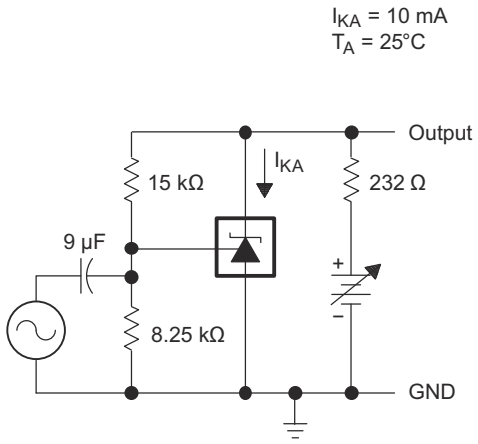


图 6-6. 电压放大测试电路

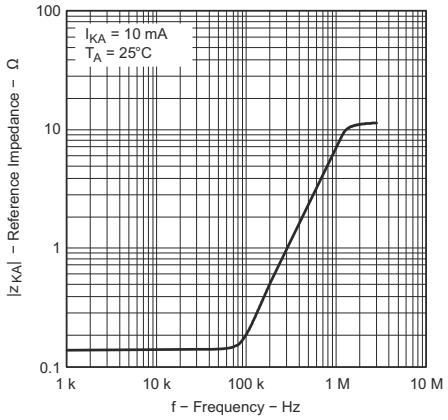


图 6-7. 基准阻抗与频率之间的关系

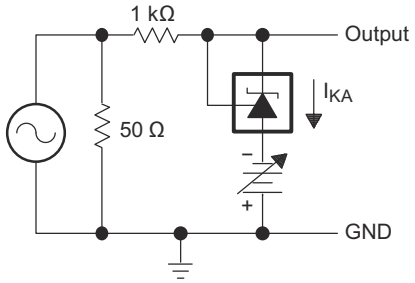


图 6-8. 基准阻抗测试电路

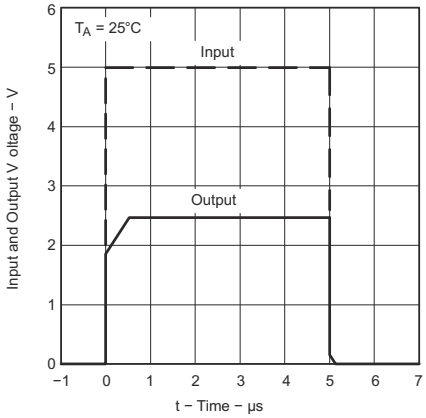


图 6-9. 脉冲响应

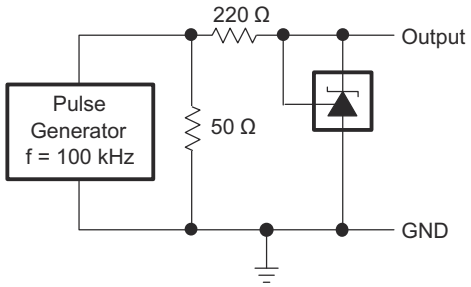


图 6-10. 脉冲响应测试电路

Copyright © 2026 Texas Instruments Incorporated

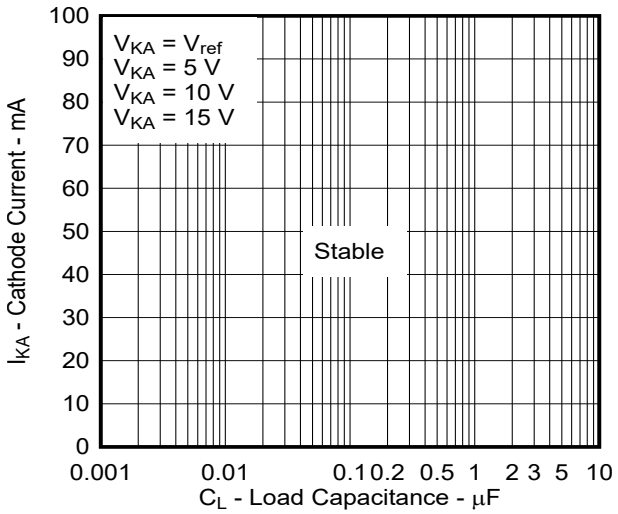
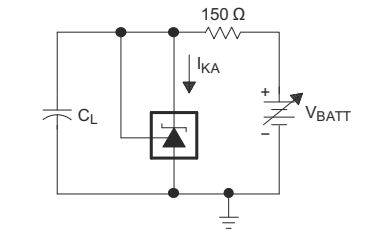
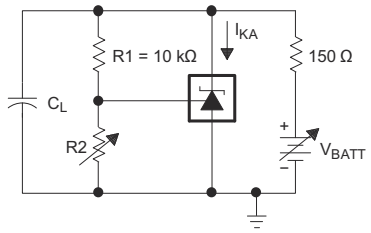


图 6-11. 稳定性边界条件



TEST CIRCUIT FOR CURVE A



TEST CIRCUIT FOR CURVES B, C, AND D

图 6-12. 稳定性边界条件测试电路

7 参数测量信息

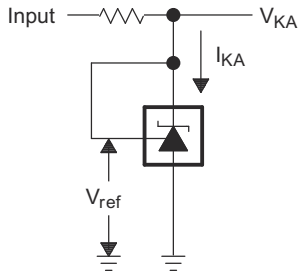


图 7-1. 针对 $V_{KA} = V_{ref}$ 的测试电路

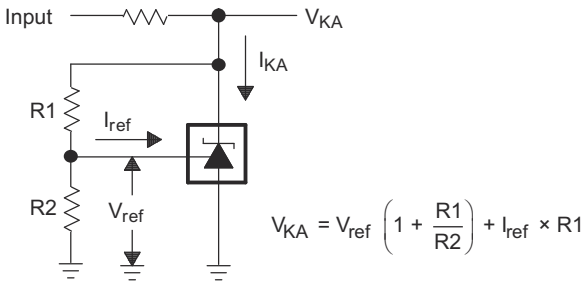


图 7-2. 针对 $V_{KA} > V_{ref}$ 的测试电路

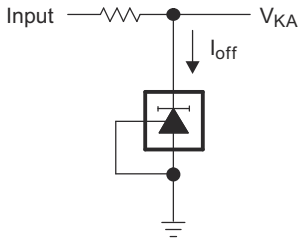


图 7-3. 针对 I_{off} 的测试电路

7.1 温度系数

基准电压 V_{ref} 在整个温度范围内的偏差叫做 $V_{I(dev)}$。使用参数 $V_{I(dev)}$ 可找到器件的温度系数。基准输入电压的平均全范围温度系数 α_{Vref} 定义为：

$$\left|\alpha_{V_{ref}}\right|\left(\frac{ppm}{°C}\right) = \frac{\left[\frac{V_{I(dev)}}{V_{ref\ at\ 25°C}}\right] \times 10^6}{\Delta T_A} \quad (1)$$

- ΔT_A 是器件的额定工作温度范围
- $\alpha_{V_{ref}}$ 可能是正数，也可能是负数，具体取决于较低温度条件下出现的是最小 V_{ref} 还是最大 V_{ref}

Copyright © 2026 Texas Instruments Incorporated

$$\left|\alpha_{V_{ref}}\right| \left(\frac{ppm}{°C}\right) = \frac{\left(\frac{V_{I(dev)}}{V_{ref\ at\ 25°C}}\right) \times 10^6}{\Delta T_A}$$

where:

ΔT_A is the rated operating temperature range of the device.

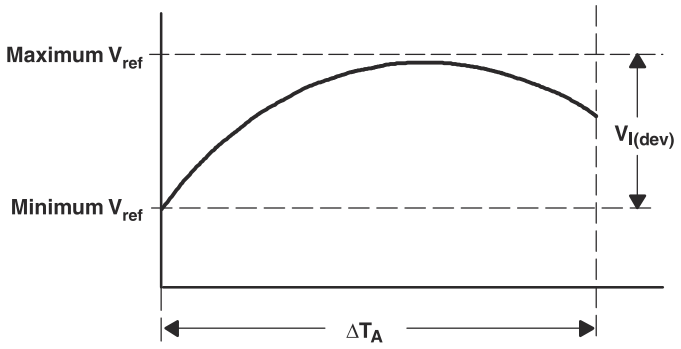


图 7-4. $\alpha_{V_{ref}}$ 平均温度系数

全范围温度系数是一个平均值，因此在额定工作温度范围的任何分段内都可能得到大于或小于该平均值的值。有关温度系数的更多详细信息，请参阅 *《电压基准选择基础知识》白皮书*。

7.2 动态阻抗

动态阻抗定义为：

$$|Z_{KA}| = \frac{\Delta V_{KA}}{\Delta I_{KA}} \tag{2}$$

当器件在配备两个外部电阻器的情况下运行时（请参阅 图 6-8），电路的总动态阻抗为：

$$|z'| = \frac{\Delta V}{\Delta I} \tag{3}$$

这约等于：

$$|Z_{KA}|\left[1 + \frac{R1}{R2}\right] \tag{4}$$

动态阻抗会影响器件的 V_{KA}。节 6.5 中指定了针对 V_{KA} 的器件测试电流 I_{test}。任何对 I_{test} 的偏离都可能会造成输出 V_{KA} 上的偏差。图 7-5 显示了动态阻抗对 V_{KA} 的影响。

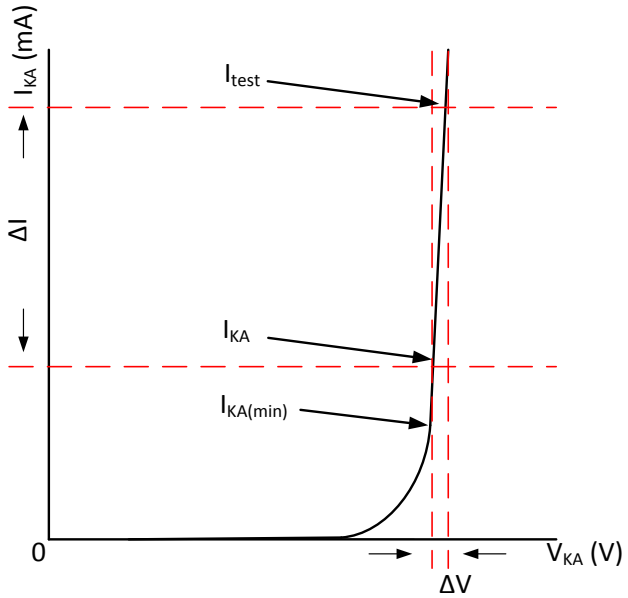


图 7-5. 动态阻抗

8 详细说明

8.1 概述

TLA431 和 TLA432 器件是三端可调节并联稳压器，可在所有电容器负载下保持稳定。此标准器件已经证明可广泛应用于从电源到信号路径的各种应用。该器件与业界通用的 TL431 引脚兼容。TLA431 包含精确的电压基准和运算放大器，这是非常基本的模拟构建块。TLA431 提高了电容负载的稳定性。TLA431 与外部元器件搭配使用，可用作一个电压基准、误差放大器、电流吸收端、电压钳位或具有集成基准的比较器。

TLA431 在 2.495V 至 36V 的阴极电压范围内运行和调整，这使得该器件成为了工业、汽车、电信和计算领域中各种终端设备的理想选择。如要将该器件用作并联稳压器或误差放大器，需向阴极引脚提供 >0.2mA [I_{min}(max)] 的电流。在这种情况下，从阴极引脚和基准引脚施加反馈，以创建内部基准电压的副本。

TLA432 器件的功能和电气规格与 TLA431 器件完全相同。TLA43xAI 器件的额定工作温度范围为 –40°C 至 85°C；TLA43xAQ 器件的额定工作温度范围为 –40°C 至 125°C。

8.2 功能方框图

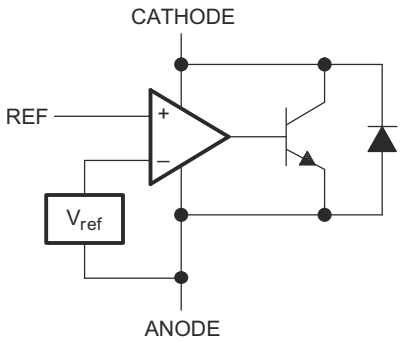


图 8-1. 等效原理图

8.3 特性说明

TLA431 由内部基准和根据基准引脚和虚拟内部引脚之间的差异输出灌电流的放大器组成。内部达林顿对会产生灌电流。使用达林顿对是为了使该器件能够吸收最高 100mA 的电流。

在具有足够电压余量 (≥2.495V) 和阴极电流 (I_{KA}) 的情况下运行时，TLA431 会将基准引脚电压强制为 2.495V。不过，基准引脚不得悬空，因为基准引脚需要 I_{REF} ≥ 4µA（参阅电气特性）。这是因为基准引脚会被驱动到 npn 中，后者要有基极电流才能正常工作。

当从阴极引脚和基准引脚施加反馈时，TLA431 将作为齐纳二极管，根据向阴极提供的电流将输出电压调节至恒定电压。这是由于内部放大器和基准进入了适当的运行区域。在开环、伺服或误差放大实现中，为了使 TLA431 处于合适的线性区域并获得足够的增益，请向该器件施加与上述反馈情况下所需电流大小相同的电流。

TLA431 通过内部补偿来达到稳定，无需在阴极和阳极之间使用输出电容器。

8.4 器件功能模式

8.4.1 闭环

当 TLA431 的阴极/输出电压或电流以任何形式馈送回基准/输入引脚时，该器件便是处于闭环状态。涉及 TLA431 的大多数应用都是采用这种模式使用 TLA431，从而实现调节至固定电压或电流的目的。反馈使得该器件能够用作误差放大器，计算输出电压的一部分，并调整阴极以保持期望的调节。实现该目标的途径是：将输出电压以某种方式关联至基准引脚，从而使基准引脚等于内部基准电压（这通过使用电阻反馈或直接反馈来实现）。

Copyright © 2026 Texas Instruments Incorporated

8.4.1.1 稳定性（闭环）

TLA431 通过内部补偿来达到稳定，无需在阴极和阳极之间使用输出电容器，如图 8-2 所示。TLA431 在从阴极到阳极的所有电容负载（包括常用的 0.1μF 电容负载）下也可保持稳定。经测试，TLA431 在从无电容负载到大于 10μF 的电容负载范围内均能稳定运行。有关稳定性图和测试设置，请参阅图 6-11。

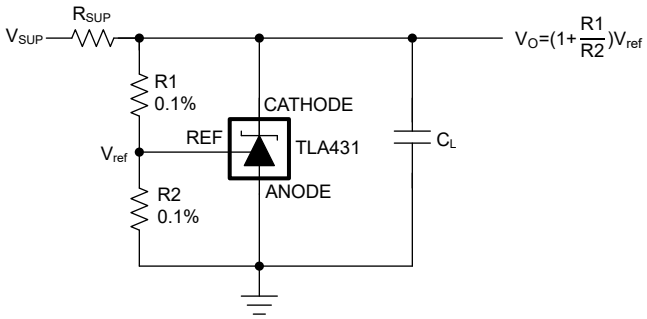


图 8-2. 带有负载电容器的 TLA431

当 REF 引脚与阴极隔离时，TLA431 对 REF 引脚上的电容很敏感。为了实现稳定的电压调节，请勿向 REF 引脚添加电容，如图 8-3 中所示。

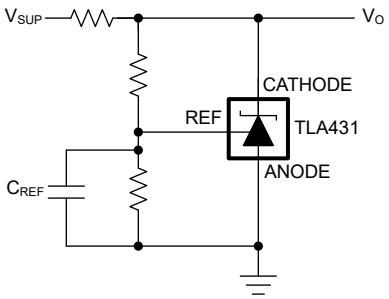


图 8-3. REF 引脚上带有电容器的 TLA431

8.4.2 开环（比较器）

当 TLA431 的阴极或输出电压或电流未以任何形式馈送回基准/输入引脚时，该器件便是处于开环状态。在向该器件施加合适的阴极电流 (Ika) 后，TLA431 具有图 9-4 中所示的特性。这种配置具有如此高的增益，因此 TLA431 通常用作比较器。TLA431 具有集成的内部基准，因此，当用户想要监控单个信号的某个电平时，该器件便成为了他们的理想选择。

Copyright © 2026 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

9.1 应用信息

该器件具有很多应用和设置，因此许多情况未在本数据表中进行详述。

应用手册*在可调并联稳压器上设置并联电压*可协助设计人员设置并联电压，以达到该器件的理想精度。

9.2 典型应用

9.2.1 并联稳压器/基准

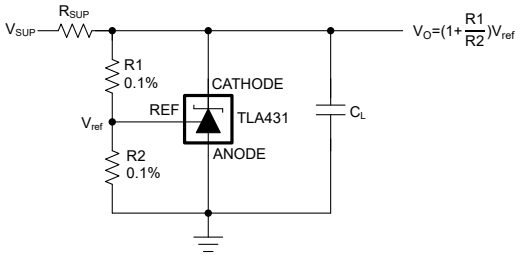


图 9-1. 并联稳压器原理图

9.2.1.1 设计要求

本设计示例使用表 9-2 中所列的参数作为输入参数。

表 9-1. 设计参数

设计参数	示例值
基准初始精度	1.0%
电源电压	24V
阴极电流 (Ik)	5mA
输出电压电平	2.5V 至 36V
负载电容	0.1 µF
反馈电阻器值和精度（R1 和 R2）	10kΩ

9.2.1.2 详细设计过程

在将 TLA431 用作并联稳压器时，需要确定以下参数：

- 输入电压范围
- 温度范围
- 总精度
- 阴极电流
- 基准初始精度
- 输出电容

9.2.1.2.1 可编程输出/阴极电压

为了将阴极电压编程至调节电压，必须对阴极和阳极引脚之间的电阻桥进行分流，即将中点处连接至基准引脚。相关信息可以参阅图 9-1，其中 R1 和 R2 组成电阻桥。您可以使用图 9-1 中所示的公式计算出并联稳压器配置中的阴极/输出电压近似值。您还可以通过考虑阴极电流，更精确地确定阴极电压：

Copyright © 2026 Texas Instruments Incorporated

$$V_O = \left[1 + \frac{R1}{R2}\right] \times V_{REF} - I_{REF} \times R1 \quad (5)$$

为了使该公式有效，TLA431 必须完全偏置，以便 TLA431 具有足够的开环增益来减小任何增益误差。这可以通过满足电气特性中指示的 Imin 规格来实现。

9.2.1.2.2 总精度

当对高于单位增益 ($V_{KA} = V_{REF}$) 的输出进行编程时，除 V_{REF} 之外，TLA431 还容易受其他误差的影响，这些误差可能会影响整体精度。这些误差包括：

- R1 和 R2 的精度
- $V_{I(dev)}$ - 基准电压随温度的变化
- $\Delta V_{REF} / \Delta V_{KA}$ - 基准电压变化与阴极电压变化之比
- $|z_{KA}|$ - 动态阻抗，通过阴极电流导致阴极电压的变化

通过考虑所有这些变量来确定最坏情况下的阴极电压。应用手册*在可调并联稳压器上设置并联电压*可协助设计人员设置并联电压，以达到该器件的理想精度。

9.2.1.2.3 启动时间

如图 9-2 中所示，TLA431 具有高达约 2V 的快速响应，然后会缓慢充电至其编程值。

9.2.1.3 应用曲线

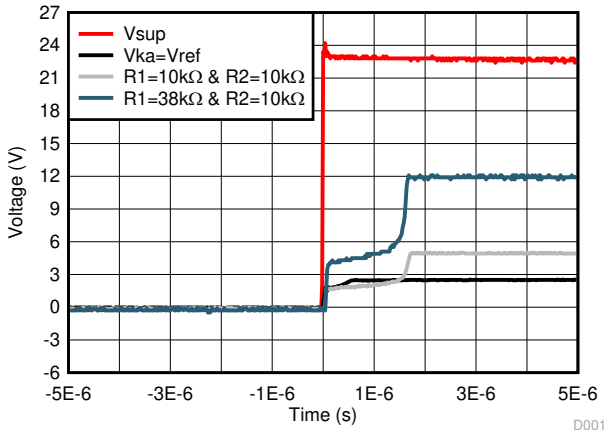


图 9-2. TLA431 启动响应

9.2.2 具有集成基准的比较器

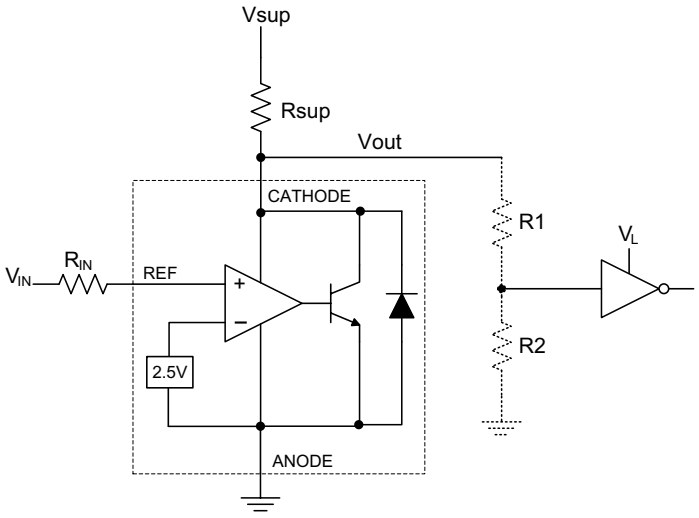


图 9-3. 比较器应用原理图

9.2.2.1 设计要求

本设计示例使用表 9-2 中所列的参数作为输入参数。

表 9-2. 设计参数

设计参数	示例值
输入电压范围	0V 至 5V
输入电阻	10kΩ
电源电压	24V
阴极电流 (Ik)	5mA
输出电压电平	2V – V_{SUP}
逻辑输入阈值 VIH/VIL	V_L

9.2.2.2 详细设计过程

在将 TLA431 用作具有基准电压的比较器时，需要确定以下参数：

- 输入电压范围
- 基准电压精度
- 输出/逻辑输入高低电平阈值
- 电流源电阻

9.2.2.2.1 基本操作

在图 9-3 所示的配置中，TLA431 用作比较器，将 V_{REF} 引脚电压与内部虚拟基准电压进行比较。在获得合适的阴极电流 (I_K) 时，TLA431 具有足够的开环增益来提供快速响应。图 9-4 展示了这种情况，其中 R_{SUP} = 10kΩ (I_{KA} = 500µA) 的情况要比 R_{SUP} = 1kΩ (I_{KA} = 5mA) 时的响应速度慢得多。在 I_{min} 附近及以下运行可能会导致增益较低，从而导致响应速度缓慢。

9.2.2.2.1.1 过驱

未为基准引脚提供足够的过驱动电压也可能会导致响应较慢或不准确。该电压高于内部虚拟基准电压。所提供的过驱动电压越高，TLA431 的响应速度就会越快。

对于将 TLA431 用作比较器的应用，良好的设计做法是将跳闸点设置为高于正预期误差 (例如，对于 A 版本来说是 +1.0%)。为了实现快速响应，将跳闸点设置为高于内部 V_{REF} 的 10% 可能就足够了。

Copyright © 2026 Texas Instruments Incorporated

为了实现从 Vin 到基准引脚的最低压降或差异，请使用阻值低于 10kΩ 的输入电阻器来提供 Iref。

9.2.2.2.2 输出电压和逻辑输入电平

要将 TLA431 用作比较器，需验证逻辑输出是否可供逻辑接收器件读取。这是通过了解输入高低电平阈值电压电平（通常表示为 V_{IH} 和 V_{IL}）来实现的。

如图 9-4 中所示，开环/比较器模式下的输出低电平电压为大约 2V，这通常已经足够支持 5V 的供应逻辑。但 5V 电压无法支持 3.3V 和 1.8V 的供应逻辑。为了适应这种情况，需在输出端连接一个电阻分压器，以将输出电压衰减到方便低电压逻辑接收器件读取的电压。

TLA431 的输出高电压等于 V_{SUP}，因为 TLA431 处于集电极开路状态。如果 V_{SUP} 远高于接收逻辑的最大输入电压容差，则需对输出进行衰减，以满足逻辑器件的可靠性要求。

当在输出端上使用电阻分压器时，务必要使电阻分压器（图 9-3 中的 R1 和 R2）的阻值之和远大于 R_{SUP}，以免影响 TLA431 在关闭时将电压拉至接近 V_{SUP} 的能力。

9.2.2.2.2.1 输入电阻

在此应用中，TLA431 需要具有输入电阻，以确保此器件所提供的所需基准拉电流 (I_{REF}) 在开启期间保持在合适的运行区域内。基准引脚上的实际电压为

$$V_{REF} = V_{IN} - I_{REF} \times R_{IN} \quad (6)$$

I_{REF} 可能会高达 4μA，因此建议使用足够小的电阻，这将能够减小 I_{REF} 通过 V_{IN} 造成的误差。

9.2.2.3 应用曲线

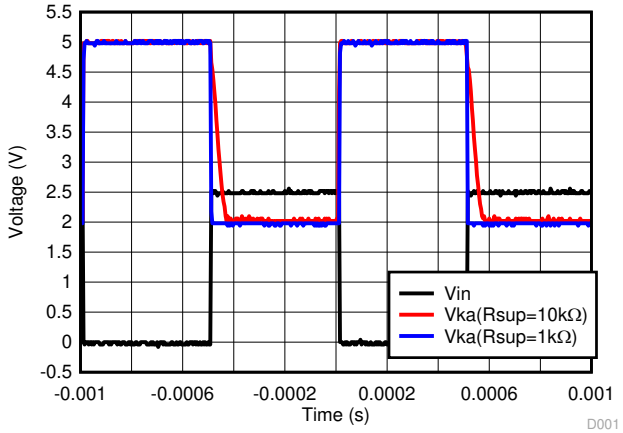
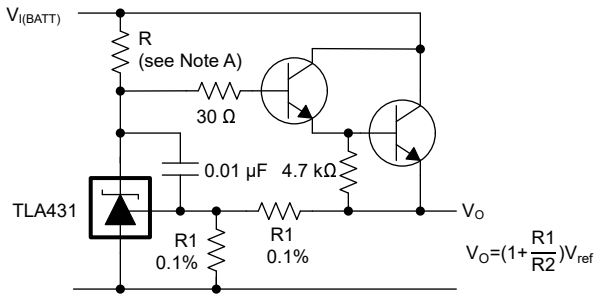


图 9-4. 各种阴极电流情况下的输出响应

9.3 系统示例



A. R 设计为在最低 $V_{(BATT)}$ 情况下向 TLA431 提供 ≥0.2mA 的阴极电流。

图 9-5. 精密大电流串联稳压器

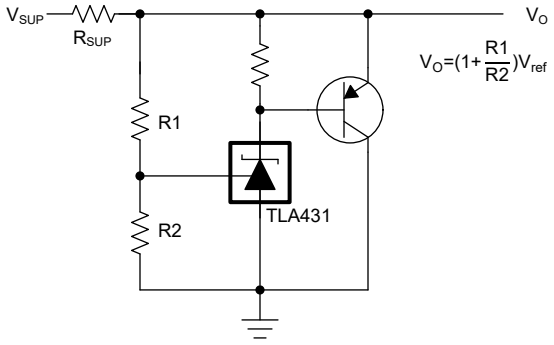
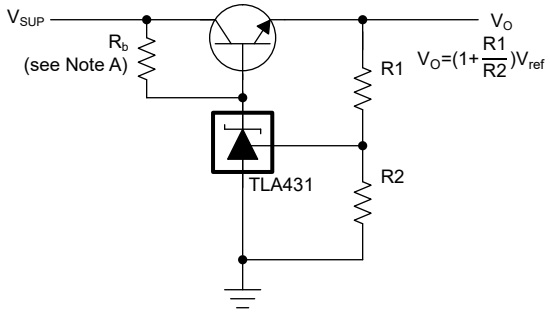


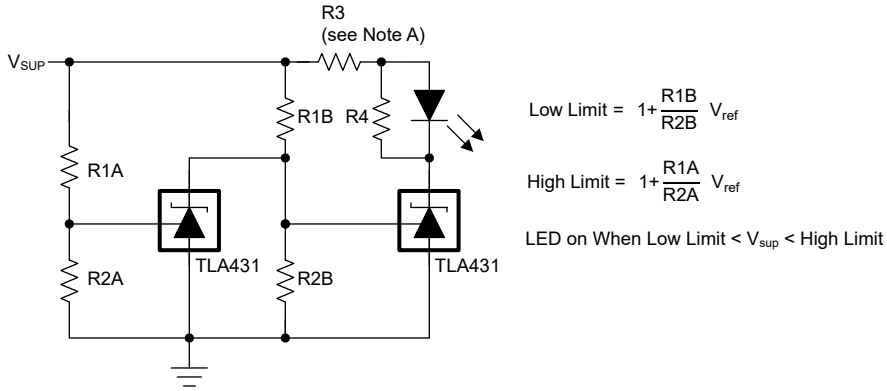
图 9-6. 大电流并联稳压器



A. R_b 设计为向 TLA431 提供 ≥0.2mA 的阴极电流。

图 9-7. 高效精密稳压器

Copyright © 2026 Texas Instruments Incorporated



A. 选择 R3 和 R4，以在可用的 V_{SUP} 条件下提供所需的 LED 强度并为 TLA431 提供 ≥0.2mA 的阴极电流。

图 9-8. 电压监控器

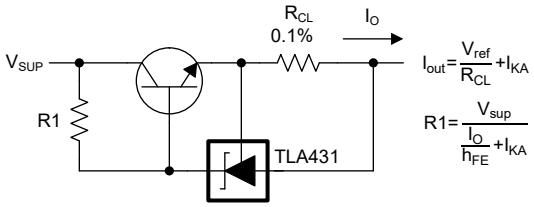


图 9-9. 精密限流器

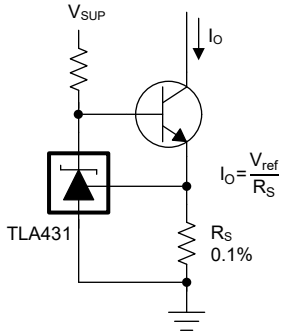


图 9-10. 精密恒定电流吸收器

9.4 电源相关建议

当使用 TLA431 作为线性稳压器来为负载供电时，设计人员通常会在输出/阴极引脚上使用旁路电容。TLA431 在所有电容负载下均保持稳定。

为了避免超出最大阴极电流，请确保电源电压符合电流要求的限制。另外，请务必限制流入基准引脚的电流，以免其超过绝对最大额定值。

对于分流高电流的应用，请注意阴极和阳极迹线的长度，从而调整迹线宽度以获得适当的电流密度。

Copyright © 2026 Texas Instruments Incorporated

9.5 布局

9.5.1 布局指南

将旁路电容尽可能靠近该部件以限制 ESR。载流走线的线宽应匹配其载流大小。对于 TLA431，电流必须很低。

9.5.2 布局示例

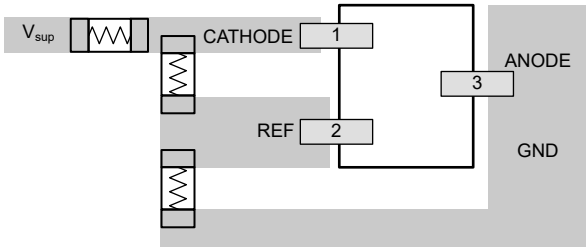


图 9-11. TLA431 DBZ 布局示例

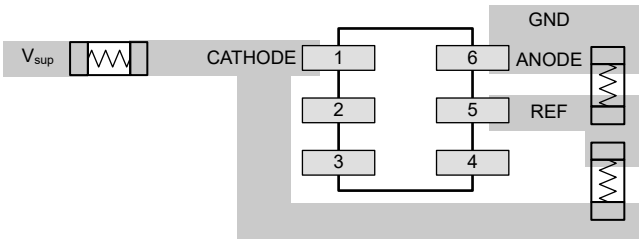


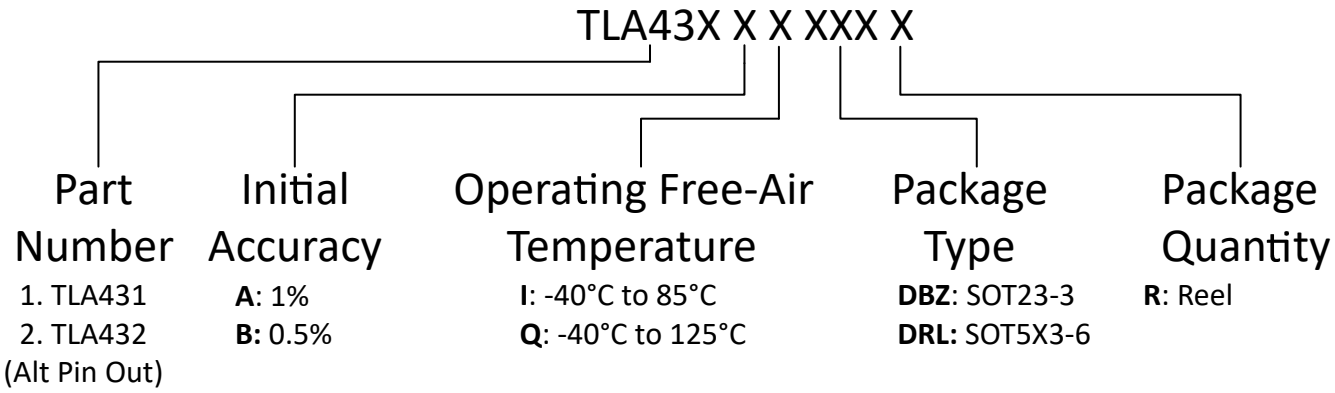
图 9-12. TLA431 DRL 布局示例

Copyright © 2026 Texas Instruments Incorporated

10 器件和文档支持

10.1 器件命名规则

TI 通过分配前缀和后缀来区分 TLA43x 系列的所有组合。环保计划标识符是曾用于区分无铅和绿色环保器件的旧标识符。更多详细信息和可以订购的组合请参阅机械、封装和可订购信息中的“封装选项附录”。



10.2 文档支持

10.2.1 相关文档

- 德州仪器 (TI)，*在可调节并联稳压器上设置并联电压* 应用报告
- 德州仪器 (TI)，*基准电压选择基础知识* 白皮书

10.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision C (December 2025) to Revision D (June 2026)	Page
• 添加了 B 级 DRL 信息	1
• 添加了 B 级 DRL 信息	3
• 在电气特性中为 TLA43xBx 器件添加了 V_{ref}	6
• 向器件命名规则添加了 B 级精度	21

Changes from Revision B (November 2025) to Revision C (December 2025)	Page
• 添加了 DRL 封装的 ESD 等级说明	5

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLA431AIDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	3KVF
TLA431AIDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	3KVF
TLA431AIDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	3SUF
TLA431AQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3KWF
TLA431AQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3KWF
TLA431AQDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	3SSF
TLA431BIDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	3STF
TLA431BQDRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	3SRF
TLA432AIDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	3KXF
TLA432AIDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	3KXF
TLA432AQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3KZF
TLA432AQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3KZF

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

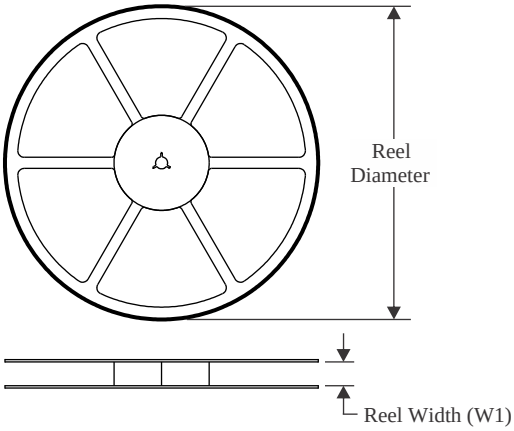
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

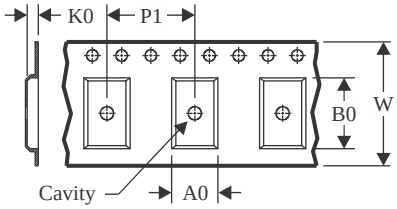
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

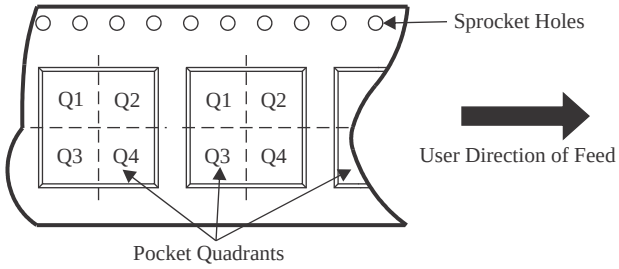


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

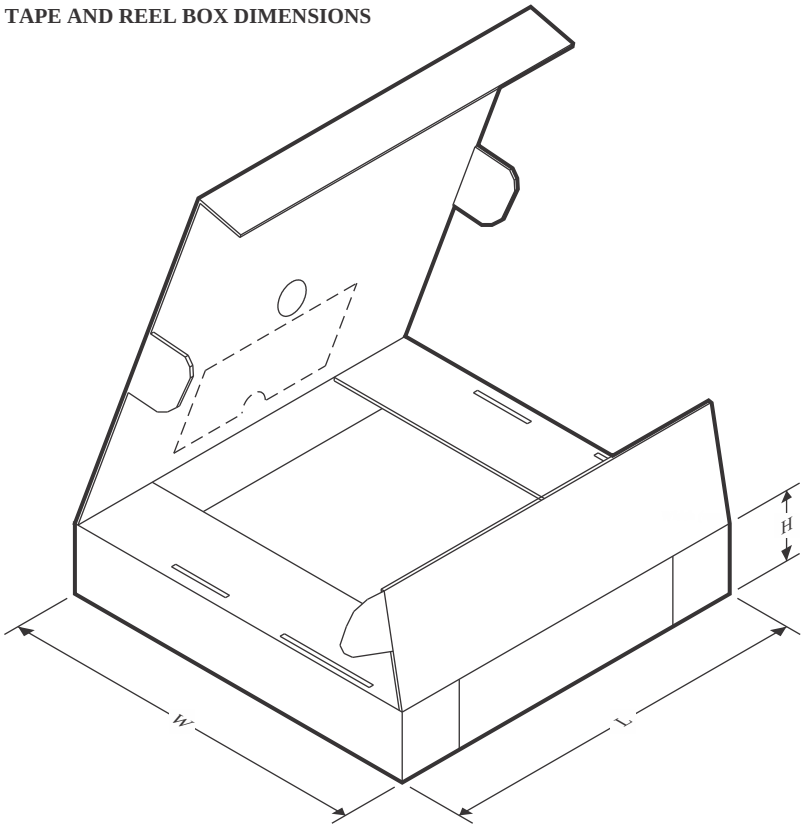
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLA431AIDBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3
TLA431AIDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TLA431AQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3
TLA431AQDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TLA431BIDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TLA431BQDRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.8	1.8	0.75	4.0	8.0	Q3
TLA432AIDBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3
TLA432AQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLA431AIDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
TLA431AIDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TLA431AQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
TLA431AQDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TLA431BIDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TLA431BQDRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TLA432AIDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
TLA432AQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0

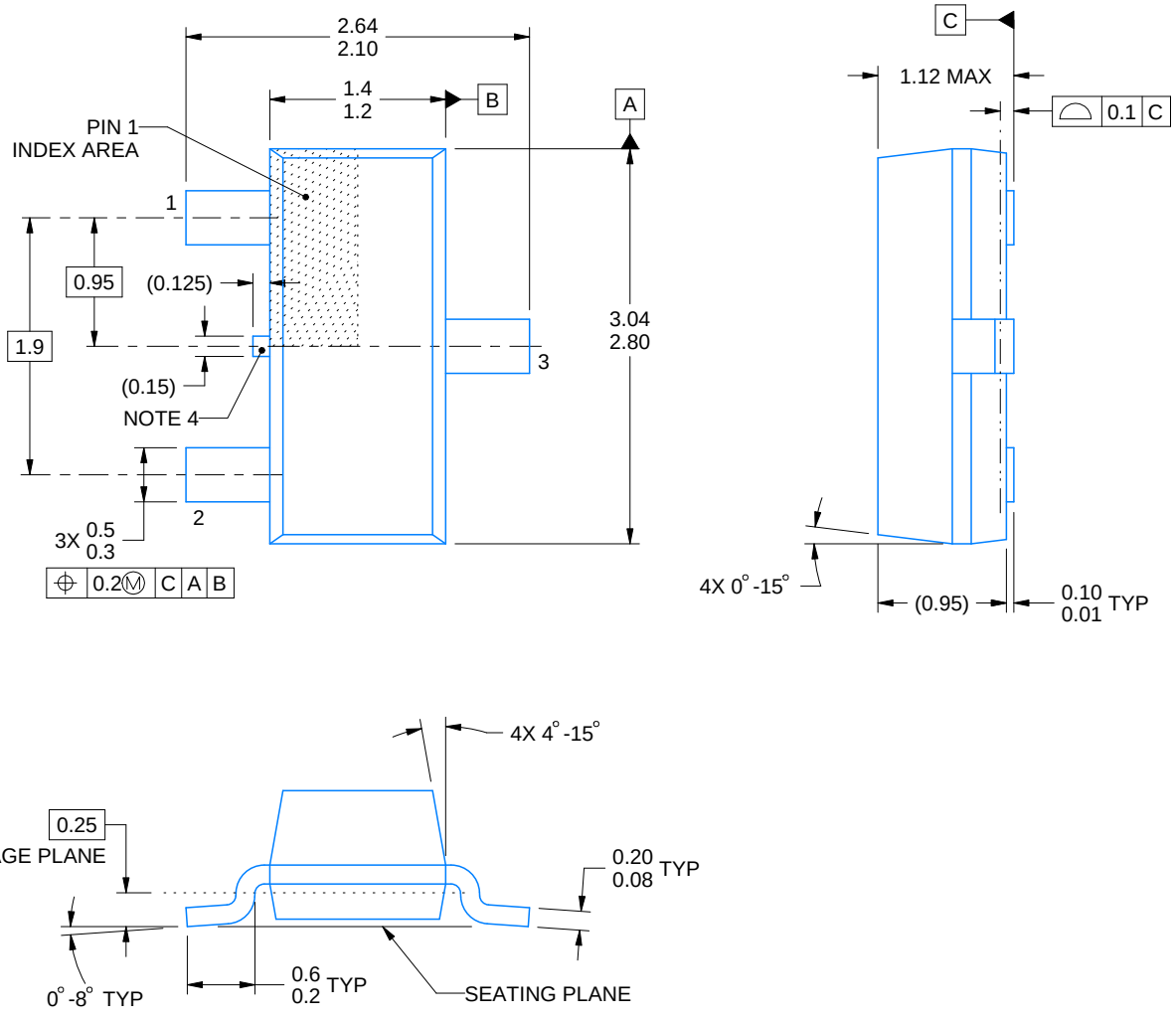
PACKAGE OUTLINE

DBZ0003A



SOT-23 - 1.12 mm max height

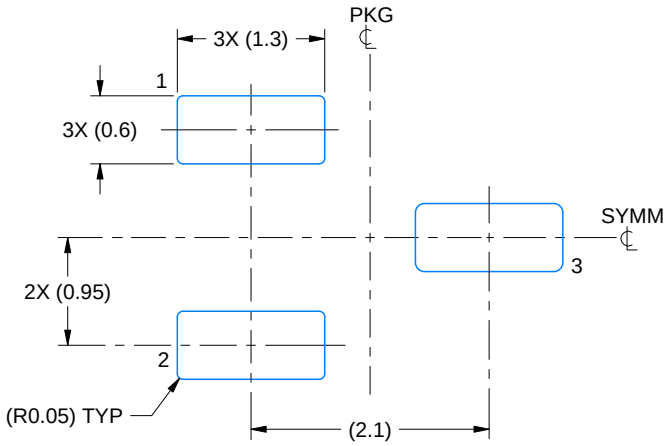
SMALL OUTLINE TRANSISTOR



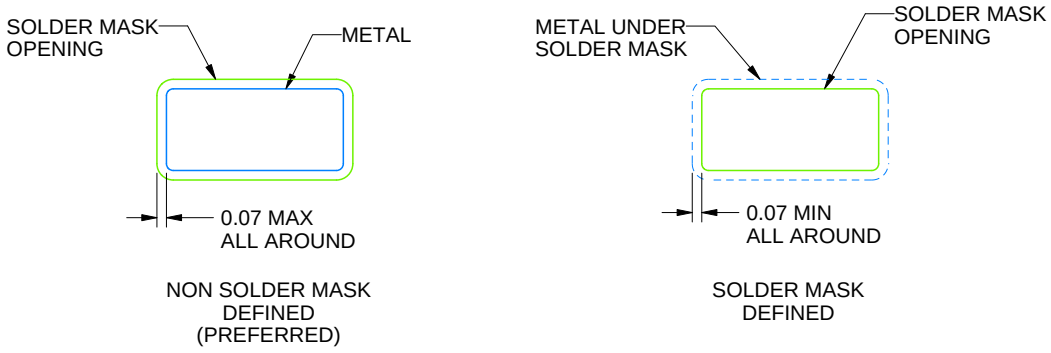
4214838/F 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.
5. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
SCALE:15X

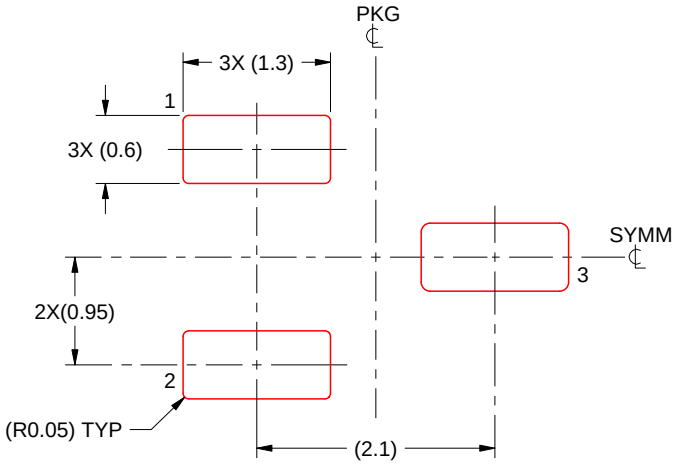


SOLDER MASK DETAILS

4214838/F 08/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/F 08/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

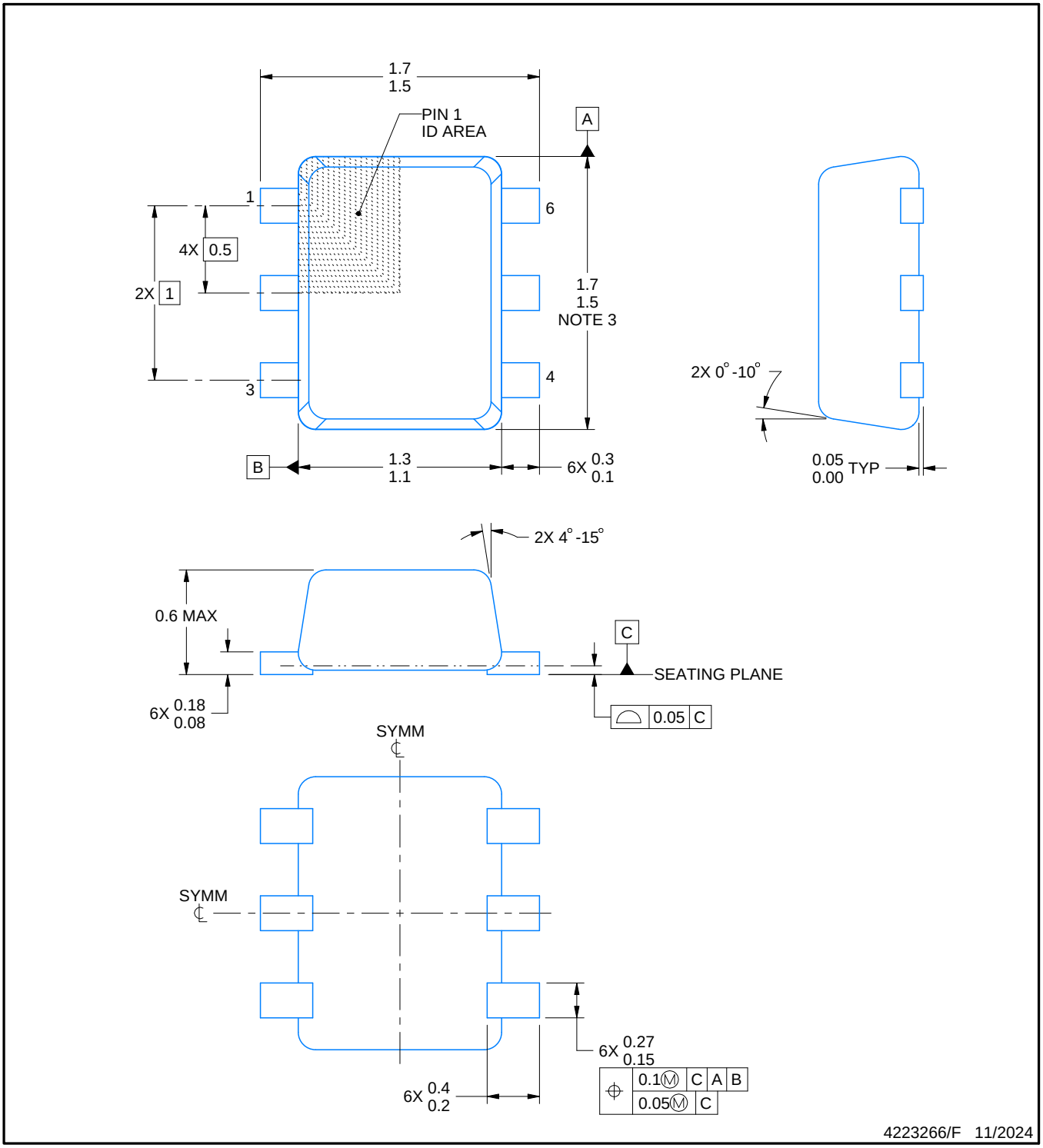


PACKAGE OUTLINE

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



NOTES:

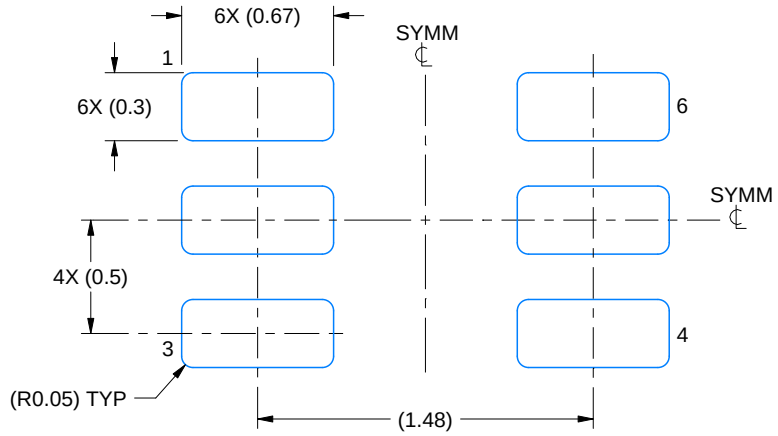
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

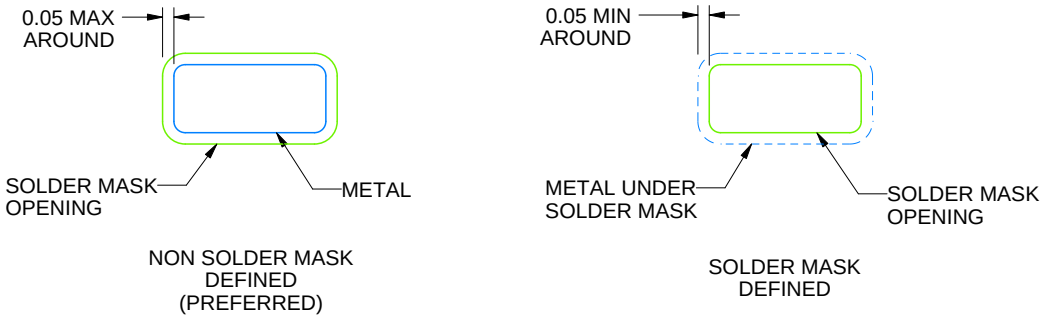
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

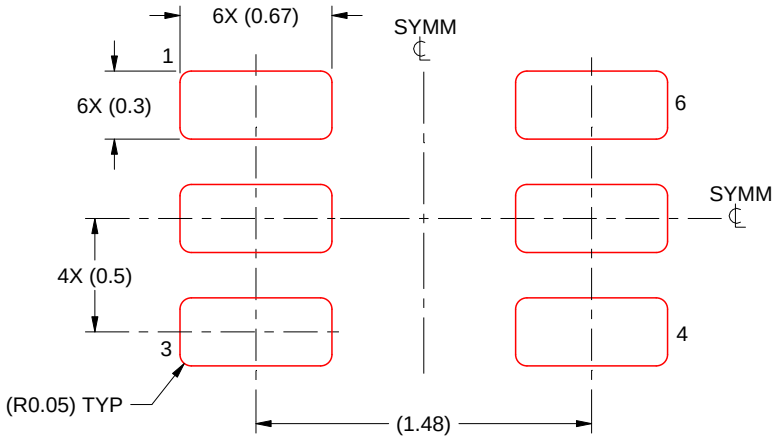
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月