CC2755x10 SimpleLink 系列 2.4GHz 高性能无线 MCU

1 特性

无线 MCU 处理元件

- Arm® Cortex®-M33 处理器 (96MHz)，具有 FPU（浮点单元）、TrustZone®-M 支持和用于机器学习加速的 CDE（自定义数据路径扩展）
- 算法处理单元 (APU) (96MHz)
  - 用于高效矢量和矩阵运算的数学加速器
  - 对 IFFT 和高级超分辨率算法（如多信号分类 (MUSIC)）提供 Bluetooth® 信道探测后处理支持

无线 MCU 存储器

- 高达 1MB 系统内可编程闪存
- 高达 162KB 的 SRAM
- 具有安全启动信任根 (RoT) 和串行 (SPI/UART) 引导加载程序的 32KB 系统 ROM
- 串行线调试 (SWD)

MCU 外设

- 23 个 GPIO，数字外设可连接至多个 GPIO：
  - 两个 SWD IO 焊盘，与 GPIO 进行多路复用
  - 两个 LFXT IO 焊盘，与 GPIO 进行多路复用
  - 19 个 DIO（模拟或数字 IO）
- 所有 GPIO 具有唤醒和中断功能
- 3 个 16 位和 1 个 32 位通用计时器，支持正交解码模式
- 实时时钟 (RTC)
- 看门狗计时器
- 系统计时器用于无线电、RTOS 和 Bluetooth® 信道探测后处理的应用操作
- 12 位 ADC，高达 1.2MSPS，八个外部输入
- 温度传感器和电池监测器
- 1 个低功耗比较器
- 2 个具有 LIN 功能的 UART
- 2× SPI
- 1× I^2C
- 1 个 I^2S

信息安全机制

- 带有专有控制器和专用存储器的硬件安全模块 (HSM)，支持加速加密操作和安全密钥存储：
  - AES（最高 256 位）加密加速器
  - ECC（最高 521 位）、RSA（最高 3072 位）公钥加速器
  - SHA-2（最高 512 位）加速器
  - 真随机数生成器
  - HSM 固件更新支持
  - 用于 AES 和 ECC 的差分功率分析 (DPA) 对策
- 用于实现延迟关键型链路层操作的独立 AES 128 位加密加速器 (LAES)
- 安全启动和安全固件更新
- 安全引导信任根 (RoT)
- Cortex®-M33 TrustZone-M、MPU、用于软件隔离的存储器防火墙
- 电压干扰监测器 (VGM)

低功耗（VDDS 为 3.3V）

- 片上直流/直流降压转换器
- RX 电流：6.1mA
- TX 电流 (0dBm)：7.7mA
- TX 电流 (+10dBm)：24.5mA（R 型号）
- TX 电流 (+20dBm)：143mA（P 型号）
- 有源模式 MCU 96MHz (CoreMark®)：6.8mA
- 待机：0.9µA（低功耗模式、RTC 开启、完全 SRAM 保持）
- 关断：160nA

无线协议支持

- 符合 Bluetooth®Core 6.0 标准
  - 支持 Bluetooth® 信道探测（高精度距离测量）
- Matter
- Zigbee® 3.0 认证
- Thread
- 专有系统
- 多协议

高性能无线电

- 符合低功耗 Bluetooth® 规范以及 IEEE 802.15.4 规范的 2.4GHz 射频收发器
- 输出功率最高 +10dBm（R 型号）
- 输出功率最高 +20dBm（P 型号）
- 集成式平衡-非平衡变压器
- 集成式 RF 开关
- 接收器灵敏度：
  - Bluetooth® LE 125kbps：–103.5dBm
  - Bluetooth® LE 1Mbps：–97dBm
  - IEEE 802.15.4 (2.4GHz)：–103dBm

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

法规遵从性

- 适用于符合各项全球射频规范的系统
  - EN 300 328（欧洲）
  - FCC CFR47 第 15 部分（美国）
  - ARIB STD-T66（日本）

开发工具和软件

- LP-EM-CC2745R10-Q1 LaunchPad™ 开发套件
- SimpleLink™ 低功耗 F3 软件开发套件 (SDK)
  - SDK 中完全合格的 Bluetooth® 软件协议栈
    - 多达 32 个并发多角色连接
    - 低功耗 Bluetooth® 6.0 支持
- SDK 组件（包括 Bluetooth® LE 栈）的汽车 SPICE (ASPICE) 合规性
- SysConfig 系统配置工具
- 用于简单无线电配置的 SmartRF™ Studio

工作温度范围

- 结温 T_J：-40°C 至 125°C
- 宽电源电压范围 1.71V 至 3.8V

封装

- 具有可润湿侧翼的 6mm × 6mm QFN40
- 3.5mm × 3.4mm WCSP（预发布）

2 应用

- 医疗
  - 居家医疗保健 – 血糖监测仪、血压监测仪、CPAP 呼吸机、电子温度计
  - 患者监护和诊断 – 医疗传感器贴片
  - 个人护理和健身 – 电动牙刷、可穿戴健身和活动监测仪
- 楼宇自动化
  - 楼宇安防系统 – 运动检测器、电子智能锁、门窗传感器、车库门系统、网关
  - HVAC – 恒温器、无线环境传感器
  - 防火安全系统 – 烟雾和热量探测器
  - 视频监控 – IP 网络摄像头
- 照明
  - LED 灯具
  - 照明控制 – 日光传感器、照明传感器、无线控制
- 工厂自动化和控制
- 零售自动化和支付 – 电子销售终端
  - 电子货架标签
- 电网基础设施
  - 智能仪表 – 水表、燃气表、电表和热量分配表
  - 电网通信 – 无线通信 – 远距离传感器应用
  - 其他替代能源 – 能量收集
- 通信设备
  - 有线网络
  - 无线 LAN 或 Wi-Fi 接入点、边缘路由器、核心路由器、小型企业交换机
- 个人电子产品
  - 联网外设 — 消费类无线模块、指点设备、键盘
  - 游戏 – 电子玩具和机器人玩具
  - 可穿戴设备（非医用）– 智能追踪器、智能服装

3 说明

SimpleLink™ CC2755R 和 CC2755P 系列器件是 2.4GHz 无线微控制器 (MCU)，面向低功耗 Bluetooth®（6.x 及未来版本）、Zigbee（3.0 及未来版本）、Thread（1.3 及未来版本）、Matter（1.2 及未来版本）和专有 2.4GHz 应用。这些器件针对低功耗无线通信进行了优化，并支持无线下载 (OAD) 功能，适用于楼宇自动化（无线传感器、照明控制、信标）、电器、资产跟踪、医疗和个人电子产品（玩具、HID、触控笔）市场。该器件的突出特性包括：

- 支持 Bluetooth® 6.0 及更早版本中的功能：
  - LE 编码 PHY（远距离）、LE 2Mb PHY（高速）、广播扩展、多个广播集、CSA#2 以及对早期低功耗 Bluetooth® 规范的向后兼容性
- Bluetooth® 信道探测技术支持和算法处理单元 (APU)，以实现高精度、低成本和基于相位的安全测距机制来进行距离估算。
  - APU 支持测距信号处理算法（包括 FFT）、超分辨率复杂算法（如多信号分类 (MUSIC)）和神经网络算法以低延迟和高能效方式执行
- 为机器学习加速提供 Arm® 自定义数据扩展 (CDE) 指令支持
- 完全合格的 Bluetooth® 软件协议栈（SimpleLink™ 低功耗 F3 软件开发套件 (SDK) 随附）
- SimpleLink™ 低功耗 F3 软件开发套件 (SDK) 中的 Zigbee® 协议栈支持
- SIMPLELINK TI OPENTHREAD SDK 中的线程协议栈支持
- SIMPLELINK MATTER SDK 中的 Matter 协议栈支持
- 联网无线 MCU 的高级安全特性：
  - 一个隔离式 HSM 环境，配有专用控制器来处理加速加密和随机数生成操作

Copyright © 2025 Texas Instruments Incorporated

  - 利用不可变系统 ROM 启用信任根实现的安全启动和固件更新
  - 基于 Arm® Cortex M33 TrustZone-M 的可信执行环境支持
  - 利用 HSM 和 TrustZone-M 实现的安全密钥存储支持
  - 硬件故障传感器，用于降低电压干扰注入等低成本、低难度的非侵入式物理攻击威胁
  - 专用 AES-128 硬件加速器，用于处理时序关键型链路层加密/解密操作
- 超低待机电流并具有完全 162KB SRAM 保留和 RTC 操作，可显著延长电池寿命，尤其是对于睡眠间隔较长的应用
- 具有超低待机电流并支持更宽的工作温度
- 集成式平衡-非平衡变压器和集成射频开关，即使在 P 版本中，也能支持在同一射频引脚上执行发送和接收操作，从而减少物料清单 (BOM) 电路板布局布线
- 出色的无线电敏感度和稳健性（选择性与阻断）性能，适用于低功耗 Bluetooth®

CC2755R 和 CC2755P 器件是 SimpleLink™ MCU 平台的一部分，该平台包括 Wi-Fi®、低功耗 Bluetooth®、Thread、Zigbee、Sub1GHz MCU 和主机 MCU，它们共用一个易于使用的通用开发环境，其中包含单核软件开发套件 (SDK) 和丰富的工具集。借助一次性集成的 SimpleLink™ 平台，可以将产品组合中的任何器件组合添加至您的设计中，从而在设计要求变更时实现 100% 的代码重用。如需更多信息，请访问 SimpleLink™ MCU 平台。

器件信息

器件型号	封装(1)	封装尺寸(2)
CC2755R105E0WRHAR	QFN40	6.0mm × 6.0mm
CC2755R105E0YCJR(3)	WCSP	3.5mm × 3.4mm
CC2755P105E0WRHAR	QFN40	6.0mm × 6.0mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息*附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。
(3) 产品仅为预发布状态

Copyright © 2025 Texas Instruments Incorporated

4 功能方框图

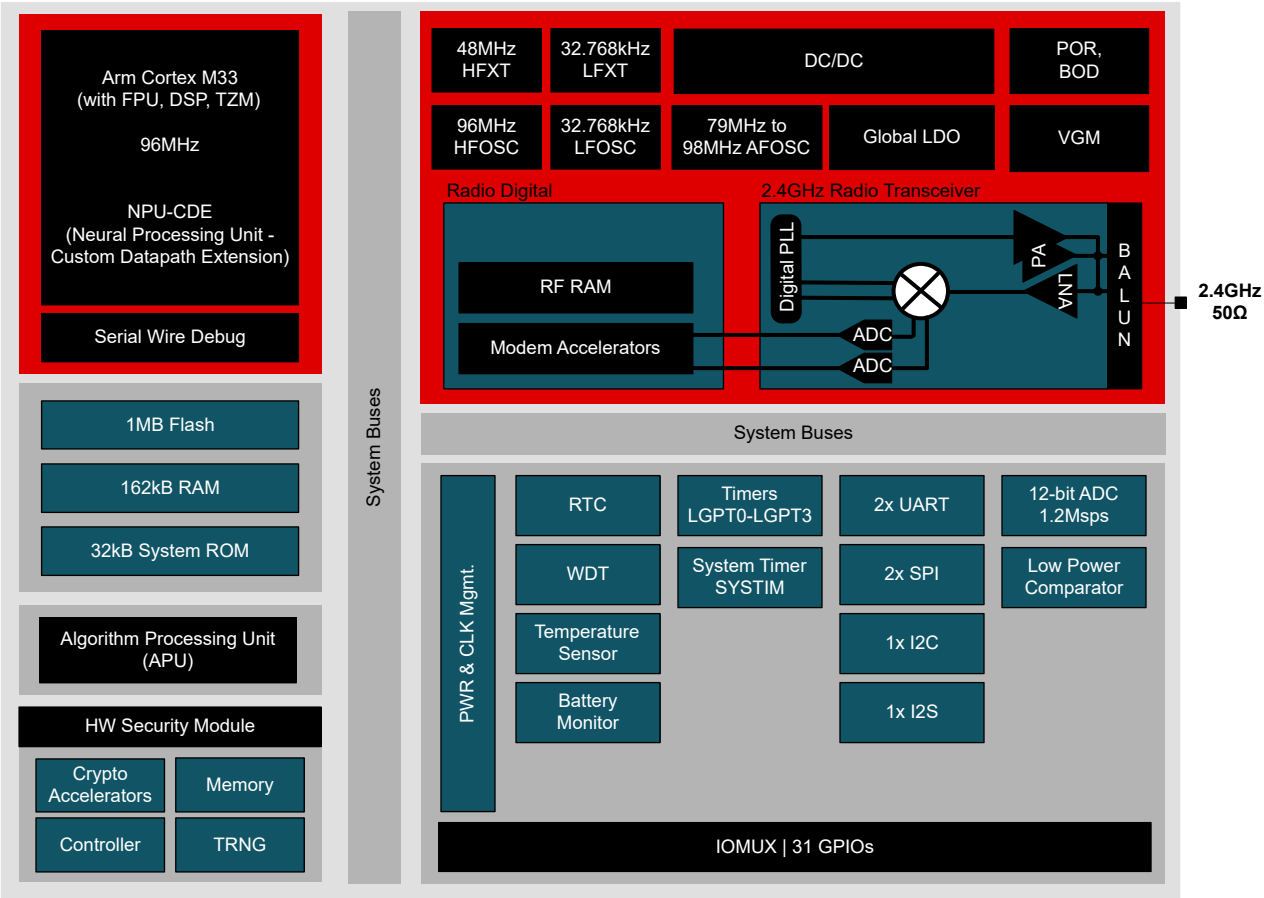


图 4-1. 功能方框图

Copyright © 2025 Texas Instruments Incorporated

内容

1 特性 1
2 应用 2
3 说明 2
4 功能方框图 4
5 器件比较 6
6 引脚配置和功能 7
6.1 引脚图 7
6.2 信号说明 10
6.3 未使用的引脚和模块的连接 13
6.4 外设引脚映射 14
6.5 外设信号说明 24
7 规格 38
7.1 绝对最大额定值 38
7.2 ESD 和 MSL 等级 38
7.3 建议运行条件 38
7.4 直流/直流 39
7.5 GLDO 39
7.6 电源和模块 39
7.7 电池监测器 39
7.8 BATMON 温度传感器 39
7.9 功耗 - 电源模式 40
7.10 功耗 - 无线电模式（R 型号） 41
7.11 功耗 - 无线电模式（P 型号） 41
7.12 非易失性（闪存）存储器特性 43
7.13 热阻特性 43
7.14 射频频带 43
7.15 低功耗蓝牙 - 接收 (RX) 44
7.16 低功耗蓝牙 - 发送 (TX) 46
7.17 蓝牙信道探测 46
7.18 Zigbee 和 Thread - IEEE 802.15.4-2006 2.4GHz（OQPSK DSSS1:8，250kbps）- RX 47
7.19 Zigbee 和 Thread - IEEE 802.15.4-2006 2.4GHz（OQPSK DSSS1:8，250kbps）- TX 47
7.20 2.4GHz RX/TX CW 48
7.21 时序和开关特性 49
7.22 外设特性 51
7.23 典型特性 60
8 详细说明 68
8.1 概述 68
8.2 系统 CPU 68
8.3 无线电（射频内核） 69
8.4 存储器 69
8.5 硬件安全模块 (HSM) 69
8.6 加密 71
8.7 计时器 71
8.8 算法处理单元 (APU) 72
8.9 串行外设和 I/O 72
8.10 电池和温度监测器 73
8.11 电压干扰监测器 (VGM) 73
8.12 µDMA 73
8.13 调试 73
8.14 电源管理 74
8.15 时钟系统 75
8.16 网络处理器 75
8.17 集成式平衡-非平衡变压器、高功率放大器 (PA) 75
9 应用、实施和布局 76
9.1 参考设计 76
9.2 结温计算 77
10 器件和文档支持 78
10.1 器件命名规则 78
10.2 工具与软件 78
10.3 文档支持 80
10.4 支持资源 80
10.5 商标 80
10.6 静电放电警告 80
10.7 术语表 81
11 修订历史记录 81
12 机械、封装和可订购信息 83

Copyright © 2025 Texas Instruments Incorporated

5 器件比较

IP	CC2755P10	CC2755R10	CC2755R10 WCSP
CM33 (MCU)	✓	✓	✓
CDE (自定义数据路径扩展) (机器学习加速)	✓	✓	✓
APU (算法处理单元) (蓝牙信道探测后处理)	✓	✓	✓
HSM	✓	✓	✓
VGM	✓	✓	✓
2 个 UART、2 个 SPI、1 个 I2C、1 个 I2S	✓	✓	✓
+10dBm PA	✓	✓	✓
+20dBm PA	✓		
ADC12	✓	✓	✓
闪存 (KB)	1024(1)	1024(1)	1024(1)
SRAM (KB)	162	162	162
GPIO	23	23	31
QFN 封装尺寸 (mm x mm)	6 × 6	6 × 6	不适用
WCSP 封装尺寸 (mm x mm)	不适用	不适用	3.5×3.4

(1) 96KB 器件闪存为 HSM 固件保留。

Copyright © 2025 Texas Instruments Incorporated

6 引脚配置和功能

6.1 引脚图

6.1.1 引脚图 - RHA 封装

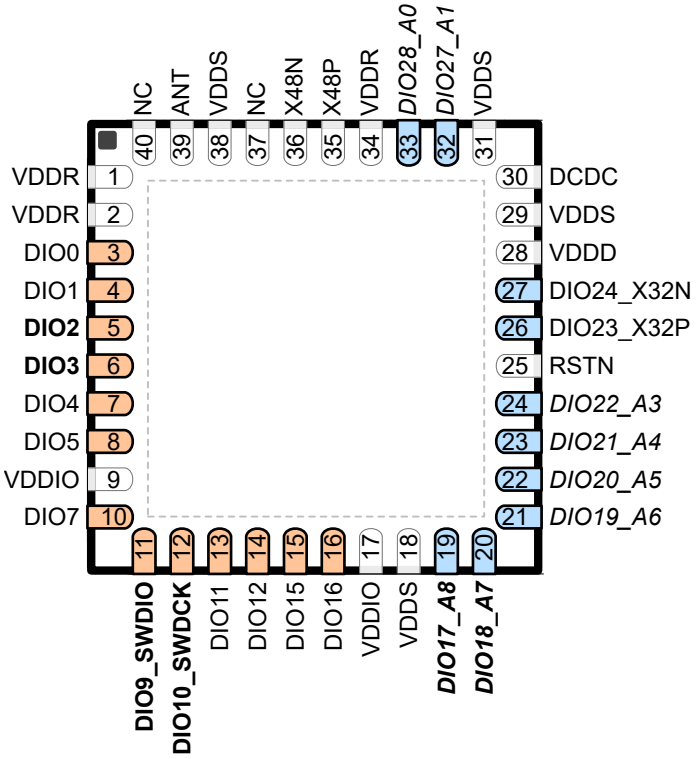


图 6-1. RHA (6mm × 6mm) 引脚排列，0.5mm 间距（顶视图）

图 6-1 中以**粗体**标记的下列 I/O 引脚具有高驱动功能：

- 引脚 5，DIO2
- 引脚 6，DIO3
- 引脚 11，DIO9_SWDIO
- 引脚 12，DIO10_SWDCK
- 引脚 19，DIO17_A8
- 引脚 20，DIO18_A7

图 6-1 中以*斜体*标记的下列 I/O 引脚具有模拟功能：

- 引脚 19，DIO17_A8
- 引脚 20，DIO18_A7
- 引脚 21，DIO19_A6
- 引脚 22，DIO20_A5
- 引脚 23，DIO21_A4
- 引脚 24，DIO22_A3
- 引脚 32，DIO27_A1
- 引脚 33，DIO28_A0

Copyright © 2025 Texas Instruments Incorporated

图 6-1 中以*橙色*标记的下列 I/O 引脚由 VDDIO 供电：

- 引脚 3，DIO0
- 引脚 4，DIO1
- 引脚 5，DIO2
- 引脚 6，DIO3
- 引脚 7，DIO4
- 引脚 8，DIO5
- 引脚 10，DIO7
- 引脚 11，DIO9_SWDIO
- 引脚 12，DIO10_SWDCK
- 引脚 13，DIO11
- 引脚 14，DIO12
- 引脚 15，DIO15
- 引脚 16，DIO16

图 6-1 中以*蓝色*标记的下列 I/O 引脚由 VDDS 供电：

- 引脚 19，DIO17_A8
- 引脚 20，DIO18_A7
- 引脚 21，DIO19_A6
- 引脚 22，DIO20_A5
- 引脚 23，DIO21_A4
- 引脚 24，DIO22_A3
- 引脚 26，DIO23_X32P
- 引脚 27，DIO24_X32N
- 引脚 32，DIO27_A1
- 引脚 33，DIO28_A0

Copyright © 2025 Texas Instruments Incorporated

6.1.2 引脚图 - YCJ 封装

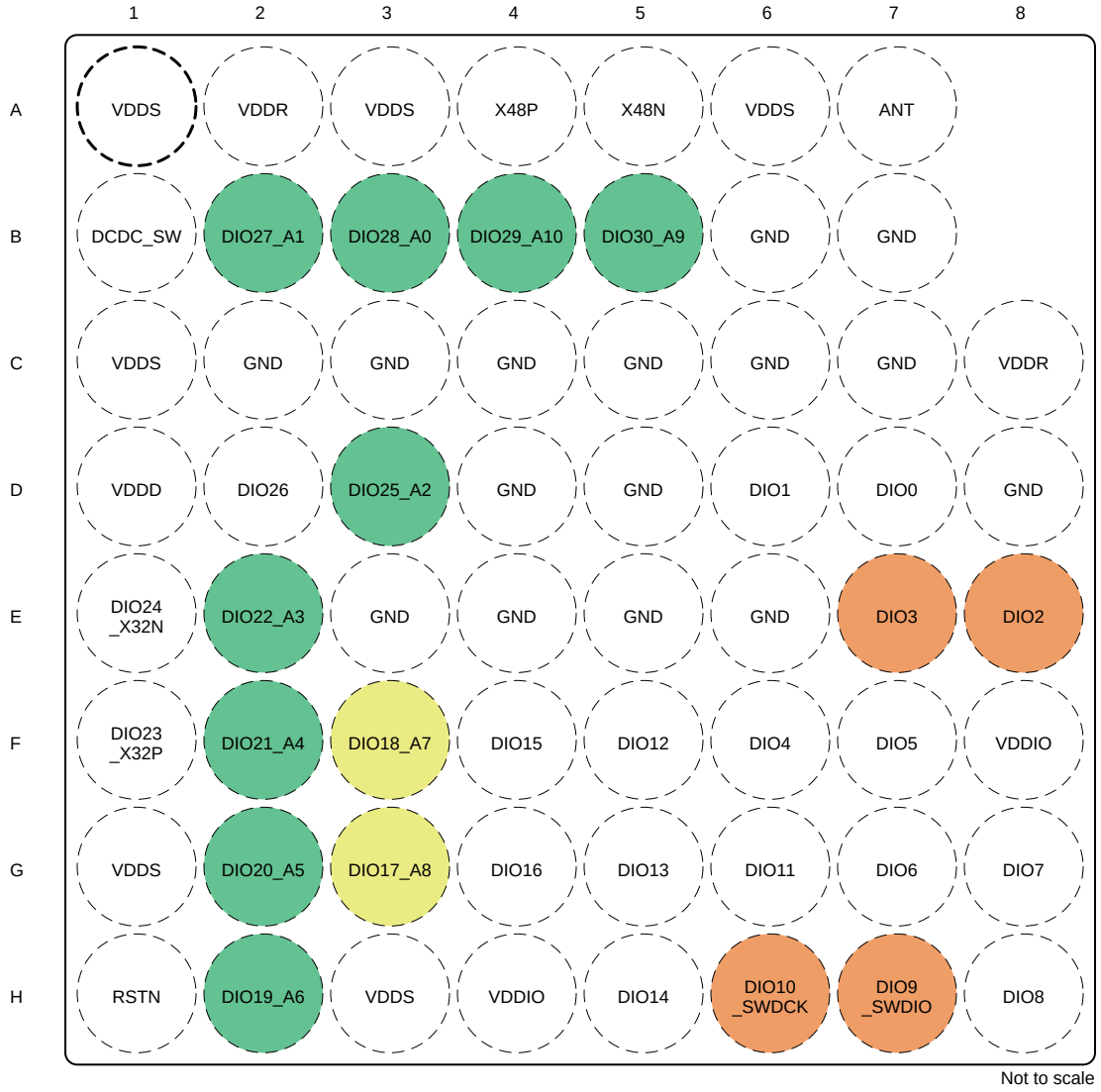


图 6-2. YCJ WCSP 引脚排列预览（顶视图）

表 6-1. 图例

图例
支持高驱动
支持模拟
支持模拟和高驱动

下列 I/O 引脚具有高驱动功能：

- E8、DIO2
- E7、DIO3
- H7、DIO9_SWDIO
- H6、DIO10_SWDCK
- G3、DIO17_A8

Copyright © 2025 Texas Instruments Incorporated

- F3、DIO18_A7

下列 I/O 引脚具有模拟功能：

- G3、DIO17_A8
- F3、DIO18_A7
- H2、DIO19_A6
- G2、DIO20_A5
- F2、DIO21_A4
- E2、DIO22_A3
- D3、DIO25_A2
- B2、DIO27_A1
- B3、DIO28_A0
- B4、DIO29_A10
- B5、DIO30_A9

表 6-2. DIO 电压域

VDDS	VDDIO
DIO17_A8	DIO0
DIO18_A7	DIO1
DIO19_A6	DIO2
DIO20_A5	DIO3
DIO21_A4	DIO4
DIO22_A3	DIO5
DIO23_X32P	DIO6
DIO24_X32N	DIO7
DIO25_A2	DIO8
DIO26	DIO9_SWDIO
DIO27_A1	DIO10_SWDCK
DIO28_A0	DIO11
DIO29_A10	DIO12
DIO30_A9	DIO13
	DIO14
	DIO15
	DIO16

6.2 信号说明

6.2.1 信号说明 – RHA 封装

表 6-3. 信号说明 – RHA 封装

引脚		I/O	类型	说明
名称	编号			
VDDR	1	—	电源	内部电源，必须由内部直流/直流转换器或 GLDO 供电(1) (2) (3)
VDDR	2	—	电源	内部电源，必须由内部直流/直流转换器或内部 LDO 供电(1) (2) (3)
DIO0	3	I/O	数字	GPIO
DIO1	4	I/O	数字	GPIO
DIO2	5	I/O	数字	GPIO，高驱动能力
DIO3	6	I/O	数字	GPIO，高驱动能力
DIO4	7	I/O	数字	GPIO

Copyright © 2025 Texas Instruments Incorporated

表 6-3. 信号说明 – RHA 封装（续）

引脚		I/O	类型	说明
名称	编号			
DIO5	8	I/O	数字	GPIO
VDDIO	9	—	电源	1.71V 至 3.8V 双电源 I/O 电源(4)
DIO7	10	I/O	数字	GPIO
DIO9_SWDIO	11	I/O	数字	GPIO、SWD 接口：模式选择或 SWDIO，高驱动能力
DIO10_SWDCK	12	I/O	数字	GPIO、SWD 接口：串行线时钟，高驱动能力
DIO11	13	I/O	数字	GPIO
DIO12	14	I/O	数字	GPIO
DIO15	15	I/O	数字	GPIO
DIO16	16	I/O	数字	GPIO
VDDIO	17	—	电源	1.71V 至 3.8V 双电源 I/O 电源(4)
VDDS	18	—	电源	1.71V 至 3.8V 电源(4)
DIO17_A8	19	I/O	数字或模拟	GPIO，模拟能力，高驱动能力
DIO18_A7	20	I/O	数字或模拟	GPIO，模拟能力，高驱动能力
DIO19_A6	21	I/O	数字或模拟	GPIO，模拟功能
DIO20_A5	22	I/O	数字或模拟	GPIO，模拟功能
DIO21_A4	23	I/O	数字或模拟	GPIO，模拟功能
DIO22_A3	24	I/O	数字或模拟	GPIO，模拟功能
RSTN	25	I	数字	复位，低电平有效。无内部上拉电阻
DIO23_X32P	26	I/O	数字或模拟	GPIO，32kHz 晶体振荡器引脚 1，可选 TCXO 输入
DIO24_X32N	27	I/O	数字或模拟	GPIO，32kHz 晶体振荡器引脚 2
VDDD	28	—	电源	内部 1.32V 稳压内核电源。连接外部 1 µ F 去耦电容器。(1)
VDDS	29	—	电源	1.71V 至 3.8V 电源 (4)
DCDC	30	—	电源	内部直流/直流转换器的开关节点(4)
VDDS	31	—	电源	1.71V 至 3.8V 电源。连接外部 10 µ F 去耦电容器。(4)
DIO27_A1	32	I/O	数字或模拟	GPIO，模拟功能
DIO28_A0	33	I/O	数字或模拟	GPIO，模拟功能
VDDR	34	—	电源	内部电源，必须由内部直流/直流转换器或内部 LDO 供电。连接外部 10 µ F 去耦电容器。(1) (2) (3)
X48P	35	—	模拟	48MHz 晶体振荡器引脚 1
X48N	36	—	模拟	48MHz 晶体振荡器引脚 2
NC	37	—	—	无连接
VDDS	38	—	电源	1.71V 至 3.8V 电源(4)
ANT	39	—	RF	2.4GHz TX、RX
NC	40	—	—	无连接(6)
EGP	—	—	GND	接地 – 裸露的接地焊盘(5)

(1) 请勿通过该引脚为外部电路供电。
(2) PCB 上的 VDDR 引脚 1、2 和 34 必须连接在一起。
(3) 内部直流/直流和 LDO 的输出被修整为 1.5V。
(4) 有关更多详细信息，请参阅文档支持中列出的技术参考手册。
(5) EGP 是该器件唯一的接地连接。为确保器件正常运行，必须在印刷电路板 (PCB) 上实现与器件接地端的良好电气连接。
(6) 此引脚未连接到芯片。在 LP-EM-CC2745R10-Q1 参考设计中，该引脚接地，以便为天线路径提供更好的屏蔽。

Copyright © 2025 Texas Instruments Incorporated

6.2.2 信号说明 – YCJ 封装

表 6-4. 信号说明 – YCJ 封装预览

引脚		I/O	类型	说明
名称	编号			
VDDR	C8	—	电源	内部电源，必须由内部直流/直流转换器或内部 LDO 供电(1) (2) (3)
VDDR	A2	—	电源	内部电源，必须由内部直流/直流转换器或内部 LDO 供电(1) (2) (3)
DIO0	D7	I/O	数字	GPIO
DIO1	D6	I/O	数字	GPIO
DIO2	E8	I/O	数字	GPIO，高驱动能力
DIO3	E7	I/O	数字	GPIO，高驱动能力
DIO4	F6	I/O	数字	GPIO
DIO5	F7	I/O	数字	GPIO
DIO6	G7	I/O	数字	GPIO
VDDIO	F8	—	电源	1.71V 至 3.63V 双电源 I/O 电源
DIO7	G8	I/O	数字	GPIO
DIO8	H8	I/O	数字	GPIO
DIO9_SWDIO	H7	I/O	数字	GPIO、SWD 接口：模式选择或 SWDIO，高驱动能力
DIO10_SWDCK	H6	I/O	数字	GPIO、SWD 接口：时钟，高驱动能力
DIO11	G6	I/O	数字	GPIO，高驱动能力
DIO12	F5	I/O	数字	GPIO，高驱动能力
DIO13	G5	I/O	数字	GPIO
DIO14	H5	I/O	数字	GPIO
DIO15	F4	I/O	数字	GPIO
DIO16	G4	I/O	数字	GPIO
VDDIO	H4	—	电源	1.71V 至 3.63V 双电源 I/O 电源
VDDS	H3	—	电源	1.71V 至 3.63V 电源
VDDS	G1	—	电源	1.71V 至 3.63V 电源
DIO17_A8	G3	I/O	数字或模拟	GPIO，模拟能力，高驱动能力
DIO18_A7	F3	I/O	数字或模拟	GPIO，模拟能力，高驱动能力
DIO19_A6	H2	I/O	数字或模拟	GPIO，模拟功能
DIO20_A5	G2	I/O	数字或模拟	GPIO，模拟功能
DIO21_A4	F2	I/O	数字或模拟	GPIO，模拟功能
DIO22_A3	E2	I/O	数字或模拟	GPIO，模拟功能
RSTN	H1	I	数字	复位，低电平有效。无内部上拉电阻
DIO23_X32P	F1	I/O	数字或模拟	GPIO，32kHz 晶体振荡器引脚 1，可选 TCXO 输入
DIO24_X32N	E1	I/O	数字或模拟	GPIO，32kHz 晶体振荡器引脚 2
DIO25_A2	D3	I/O	数字	GPIO
DIO26	D2	I/O	数字	GPIO
DIO29_A10	B4	I/O	数字	GPIO
DIO30_A9	B5	I/O	数字	GPIO
VDDD	D1	—	电源	用于对内部 1.28V 稳压内核电源进行去耦。连接外部 1 µ F 去耦电容器。(1)
VDDS	C1	—	电源	1.71V 至 3.63V 电源。连接外部 10 µ F 去耦电容器。
DCDC_SW	B1	—	电源	内部直流/直流转换器的开关节点
VDDS	A1	—	电源	1.71V 至 3.63V 电源

Copyright © 2025 Texas Instruments Incorporated

表 6-4. 信号说明 – YCJ 封装预览（续）

引脚		I/O	类型	说明
名称	编号			
VDDS	A3	—	电源	1.71V 至 3.63V 电源
DIO27_A1	B2	I/O	数字或模拟	GPIO，模拟功能
DIO28_A0	B3	I/O	数字或模拟	GPIO，模拟功能
VDDR	A2	—	电源	内部电源，必须由内部直流/直流转换器或内部 LDO 供电。连接外部 10 µ F 去耦电容器。(1) (2) (3)
X48P	A4	—	模拟	48MHz 晶体振荡器引脚 1
X48N	A5	—	模拟	48MHz 晶体振荡器引脚 2
VDDS	A6	—	电源	1.71V 至 3.63V 电源
ANT	A7	I/O	RF	2.4GHz TX、RX
GND	E3	—	GND	接地
GND	E4	—	GND	接地
GND	E5	—	GND	接地
GND	E6	—	GND	接地
GND	D4	—	GND	接地
GND	D5	—	GND	接地
GND	D8	—	GND	接地
GND	C2	—	GND	接地
GND	C3	—	GND	接地
GND	C4	—	GND	接地
GND	C5	—	GND	接地
GND	C6	—	GND	接地
GND	C7	—	GND	接地
GND	B6	—	GND	接地
GND	B7	—	GND	接地

(1) PCB 上的 VDDR 引脚必须连接在一起。
(2) 内部直流/直流和 LDO 的输出被修整为 1.5V。
(3) 有关更多详细信息，请参阅*文档支持*中列出的技术参考手册。

6.3 未使用的引脚和模块的连接

6.3.1 未使用的引脚和模块的连接 – RHA 封装

表 6-5. 未使用的引脚的连接 – RHA 封装

功能	信号名称	引脚编号	可接受的做法 (1)	推荐的做法 (1)
GPIO（数字）	DIOn	3 – 8 10 13 – 16	NC、GND 或 VDDS	NC
SWD	DIO9_SWDIO	11	NC、GND 或 VDDS	NC(3)
	DIO10_SWDCK	12	NC、GND 或 VDDS	NC(4)
GPIO（数字或模拟）	DIOn_Am	19 – 24 32 – 33	NC、GND 或 VDDS	NC
32.768kHz 晶振	DIO23_X32P	26	NC 或 GND	NC
	DIO24_X32N	27		
直流/直流转换器(2)	DCDC	30	NC	NC
	VDDS	18、29、31、38	VDDS	VDDS

Copyright © 2025 Texas Instruments Incorporated

表 6-5. 未使用的引脚的连接 – RHA 封装（续）

功能	信号名称	引脚编号	可接受的做法 (1)	推荐的做法 (1)
双电源 I/O 电源	VDDIO	9、17	VDDS	VDDS

(1) NC = 无连接
(2) 当不使用直流/直流转换器时，可以移除 DCDC 和 VDDR 之间的电感器。VDDR 必须保持连接，同时 10 µ F 去耦电容器必须保持在 VDDR 网络上。
(3) 默认情况下，会在 SWDIO 上启用内部上拉电阻器。
(4) 默认情况下，会在 SWDCK 上启用内部下拉电阻器。

6.3.2 未使用的引脚和模块的连接 – YCJ 封装

表 6-6. 未使用的引脚的连接 – RKP 封装

功能	信号名称	引脚编号	可接受的做法 (1)	推荐的做法 (1)
GPIO（数字）	DIOn	D7、D6、E8、E7、F6、F7、G8、H7、H6、G6、F5、F4、G4、G7、H8、G5、H5、D2	NC、GND 或 VDDS	NC
SWD	DIO9_SWDIO	H7	NC、GND 或 VDDS	GND 或 VDDS
	DIO10_SWDCK	H6	NC、GND 或 VDDS	GND 或 VDDS
GPIO（数字或模拟）	DIOn_Am	G3、F3、H2、G2、F2、E2、B2、B3、D3、B4、B5	NC、GND 或 VDDS	NC
32.768kHz 晶体	DIO23_X32P	F1	NC 或 GND	NC
	DIO24_X32N	E1		
直流/直流转换器(2)	DCDC_SW	B1	NC	NC
	VDDS	H3、G1、C1、A1、A3、A6	VDDS	VDDS
双电源 I/O 电源	VDDIO	F8、H4	VDDS	VDDS

(1) NC = 无连接
(2) 当不使用直流/直流转换器时，可以移除 DCDC 和 VDDR 之间的电感器。VDDR 必须保持连接，同时 10 µ F DCDC 电容器必须保持在 VDDR 网络上。

6.4 外设引脚映射

6.4.1 RHA 外设引脚映射

表 6-7. RHA (QFN40) 外设引脚映射

引脚编号 QFN40	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
1	VDDR	VDDR	—	不适用	不适用
2	VDDR	VDDR	—	不适用	不适用
3	DIO0	GPIO0	I/O	0	I/O
		T0C0		1	I/O
		T1F		2	O
		T3C0N		3	O
		LPCO		4	O
		T1C0		5	I/O

Copyright © 2025 Texas Instruments Incorporated

表 6-7. RHA (QFN40) 外设引脚映射 （续）

引脚编号 QFN40	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
4	DIO1	GPIO1	I/O	0	I/O
		T1C0		2	I/O
		T2C0		3	I/O
		UART0TXD		4	O
		T1C1		5	I/O
		DTB15		7	O
5	DIO2	GPIO2	I/O	0	I/O
		T1C1		2	I/O
		T0PE		3	O
		UART0RXD		4	I
		T1C2		5	I/O
		DTB14		7	O
6	DIO3	GPIO3	I/O	0	I/O
		SPI0SCLK		1	I/O
		I2S0SCLK		2	I/O
		T2PE		3	O
		UART1TXD		4	O
		T2C0		5	I/O
		DTB13		7	O
7	DIO4	GPIO4	I/O	0	I/O
		SPI0PICO		1	I/O
		SPI0POCI		2	I/O
		T1C2		3	I/O
		UART1RXD		4	I
		T2C1		5	I/O
		DTB12		7	O
8	DIO5	GPIO5	I/O	0	I/O
		SPI0POCI		1	I/O
		SPI0PICO		2	I/O
		T2C1		3	I/O
		T3C1N		4	O
		T2C2		5	I/O
		DTB11		7	O
9	VDDIO	VDDIO	—	不适用	不适用
10	DIO7	GPIO7	I/O	0	I/O
		SPI0CSN		1	I/O
		T2C2		2	I/O
		I2S0WS		3	I/O
		T3C2N		4	O
		DTB10		7	O

Copyright © 2025 Texas Instruments Incorporated

表 6-7. RHA (QFN40) 外设引脚映射（续）

引脚编号 QFN40	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
11	DIO9_SWDIO	GPIO9	I/O	0	I/O
		T0C1		1	I/O
		T2C0N		2	O
		I2S0SD0		3	I/O
		T0PE		4	O
		I2C0SCL		5	I/O
12	DIO10_SWDCK	GPIO10	I/O	0	I/O
		T0C2		1	I/O
		T2C1N		2	O
		I2S0SD1		3	I/O
		T2PE		4	O
		I2C0SDA		5	I/O
13	DIO11	GPIO11	I/O	0	I/O
		SPI1POCI		1	I/O
		SPI1PICO		2	I/O
		SWO		3	O
		T3C0		4	I/O
		T1F		5	O
		DTB9		7	O
14	DIO12	GPIO12	I/O	0	I/O
		SPI1PICO		1	I/O
		SPI1POCI		2	I/O
		T2C2N		3	O
		T3C1		4	I/O
		T3C2		5	I/O
		DTB8		7	O
15	DIO15	GPIO15	I/O	0	I/O
		SPI1SCLK		1	I/O
		T3C2		2	I/O
		T1C0N		3	O
		LPCO		4	O
		T3C1		5	I/O
16	DIO16	GPIO16	I/O	0	I/O
		I2S0MCLK		1	O
		SPI1CSN		2	I/O
		EXTCI		3	I
		T1F		4	I
		T3C0		5	I/O
		DTB7		7	O
17	VDDIO	VDDIO	—	不适用	不适用
18	VDDS	VDDS	—	不适用	不适用

Copyright © 2025 Texas Instruments Incorporated

表 6-7. RHA (QFN40) 外设引脚映射 （续）

引脚编号 QFN40	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
19	DIO17_A8	GPIO17	I/O	0	I/O
		I2S0SCLK		1	I/O
		UART0RTS		2	O
		T0C0		4	I/O
		LRFD0		5	O
		ADC8		6	I
		DTB6		7	O
20	DIO18_A7	GPIO18	I/O	0	I/O
		I2S0WS		1	I/O
		UART0CTS		2	I
		T0C1		4	I/O
		LRFD1		5	O
		ADC7		6	I
		DTB5		7	O
21	DIO19_A6	GPIO19	I/O	0	I/O
		SPI0CSN		1	I/O
		UART0TXD		2	O
		UART0RXD		3	I
		I2S0SD0		4	I/O
		LRFD2		5	O
		ADC6/LPC+		6	I
		DTB4		7	O
22	DIO20_A6	GPIO20	I/O	0	I/O
		SPI0SCLK		1	I/O
		UART0RXD		2	I
		UART0TXD		3	O
		I2S0SD1		4	I/O
		LRFD3		5	O
		ADC5/LPC+/LPC-		6	I
		DTB3		7	O
23	DIO21_A4	GPIO21	I/O	0	I/O
		SPI0PICO		1	I/O
		UART1TXD		2	O
		I2C0SCL		3	I/O
		T1C1N		4	O
		LRFD4		5	O
		ADC4/LPC+/LPC-		6	I
		DTB2		7	O

Copyright © 2025 Texas Instruments Incorporated

表 6-7. RHA (QFN40) 外设引脚映射 （续）

引脚编号 QFN40	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
24	DIO22_A3	GPIO22	I/O	0	I/O
		SPI0POCI		1	I/O
		UART1RXD		2	I
		I2C0SDA		3	I/O
		T1C2N		4	O
		LRFD5		5	O
		ADC3		6	I
		DTB1		7	O
25	RTSN	RSTN	—	不适用	不适用
26	DIO23_X32P	GPIO23	I/O	0	I/O
		SPI1CSN		1	I/O
		UART1RTS		2	O
		LFCI		3	I
		T0C2		4	I/O
		T1C0		5	I/O
		LFXT_P		6	I
27	DIO24_X32N	GPIO24	I/O	0	I/O
		SPI1SCLK		1	I/O
		UART1CTS		2	I
		T0C0N		3	O
		LPCO		4	O
		T0C0		5	I/O
		LFXT_N		6	I
28	VDDD	VDDD	—	不适用	不适用
29	VDDS	VDDS	—	不适用	不适用
30	DCDC	DCDC	—	不适用	不适用
31	VDDS	VDDS	—	不适用	不适用
32	DIO27_A1	GPIO27	I/O	0	I/O
		SPI1PICO		1	I/O
		I2C0SCL		2	I/O
		CKMIN		3	I
		T0C1N		4	O
		LRFD6		5	O
		ADC1/AREF+		6	I
		DTB0		7	O
33	DIO28_A0	GPIO28	I/O	0	I/O
		SPI1POCI		1	I/O
		I2C0SDA		2	I/O
		T3C0N		3	O
		T0C2N		4	O
		LRFD7		5	O
		ADC0/AREF-		6	I
34	VDDR	VDDR	—	不适用	不适用
35	X48P	X48P	—	不适用	不适用

Copyright © 2025 Texas Instruments Incorporated

表 6-7. RHA (QFN40) 外设引脚映射 （续）

引脚编号 QFN40	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
36	X48N	X48N	—	不适用	不适用
37	NC	NC	—	不适用	不适用
38	VDDS	VDDS	—	不适用	不适用
39	ANT	ANT	—	不适用	不适用
40	NC	NC	—	不适用	不适用
—	EGP	GND	—	不适用	不适用

(1) 信号类型：I = 输入，O = 输出，I/O = 输入或输出。

6.4.2 YCJ 外设引脚映射

表 6-8. YCJ (WCSP) 外设引脚映射预览

引脚编号 WCSP	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
C8	VDDR	VDDR	—	不适用	不适用
D7	DIO0	GPIO0	I/O	0	I/O
		T0C0		1	I/O
		T1F		2	O
		T3C0N		3	O
		LPCO		4	O
		T1C0		5	I/O
D6	DIO1	GPIO1	I/O	0	I/O
		T1C0		2	I/O
		T2C0		3	I/O
		UART0TXD		4	O
		T1C1		5	I/O
		DTB15		7	O
E8	DIO2	GPIO2	I/O	0	I/O
		T1C1		2	I/O
		T0PE		3	O
		UART0RXD		4	I
		T1C2		5	I/O
		DTB14		7	O
E7	DIO3	GPIO3	I/O	0	I/O
		SPI0SCLK		1	I/O
		I2S0SCLK		2	I/O
		T2PE		3	O
		UART1TXD		4	O
		T2C0		5	I/O
		DTB13		7	O

Copyright © 2025 Texas Instruments Incorporated

表 6-8. YCJ (WCSP) 外设引脚映射预览（续）

引脚编号 WCSP	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
F6	DIO4	GPIO4	I/O	0	I/O
		SPI0PICO		1	I/O
		SPI0POCI		2	I/O
		T1C2		3	I/O
		UART1RXD		4	I
		T2C1		5	I/O
		DTB12		7	O
F7	DIO5	GPIO5	I/O	0	I/O
		SPI0POCI		1	I/O
		SPI0PICO		2	I/O
		T2C1		3	I/O
		T3C1N		4	O
		T2C2		5	I/O
		DTB11		7	O
G7	DIO6	GPIO6	I/O	0	I/O
		I2S0MCLK		1	I/O
		T0C0N		2	I/O
		T1F		3	I
		LPC0		4	O
F8	VDDIO	VDDIO	—	不适用	不适用
G8	DIO7	GPIO7	I/O	0	I/O
		SPI0CSN		1	I/O
		T2C2		2	I/O
		I2S0WS		3	I/O
		T3C2N		4	O
		DTB10		7	O
H8	DIO8	GPIO8	I/O	0	I/O
		SPI1SCLK		1	I/O
		T3C2		2	I/O
		T1C0N		3	I
		LPC0		4	O
		T3C1		5	O
H7	DIO9_SWDIO	GPIO9	I/O	0	I/O
		T0C1		1	I/O
		T2C0N		2	O
		I2S0SD0		3	I/O
		T0PE		4	O
		I2C0SCL		5	I/O
H6	DIO10_SWDCK	GPIO10	I/O	0	I/O
		T0C2		1	I/O
		T2C1N		2	O
		I2S0SD1		3	I/O
		T2PE		4	O
		I2C0SDA		5	I/O

Copyright © 2025 Texas Instruments Incorporated

表 6-8. YCJ (WCSP) 外设引脚映射预览（续）

引脚编号 WCSP	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
G6	DIO11	GPIO11	I/O	0	I/O
		SPI1POCI		1	I/O
		SPI1PICO		2	I/O
		SWO		3	O
		T3C0		4	I/O
		T1F		5	O
		DTB9		7	O
F5	DIO12	GPIO12	I/O	0	I/O
		SPI1PICO		1	I/O
		SPI1POCI		2	I/O
		T2C2N		3	O
		T3C1		4	I/O
		T3C2		5	I/O
		DTB8		7	O
G5	DIO13	GPIO13	I/O	0	I/O
		UART0TXD		2	I/O
		UART1TXD		3	I
		T0C1N		4	O
H5	DIO14	GPIO14	I/O	0	I/O
		UART0RXD		2	I/O
		UART1RXD		3	I
		T0C2N		4	O
F4	DIO15	GPIO15	I/O	0	I/O
		SPI1SCLK		1	I/O
		T3C2		2	I/O
		T1C0N		3	O
		LPCO		4	O
		T3C1		5	I/O
G4	DIO16	GPIO16	I/O	0	I/O
		I2S0MCLK		1	O
		SPI1CSN		2	I/O
		EXTCI		3	I
		T1F		4	I
		T3C0		5	I/O
		DTB7		7	O
H4	VDDIO	VDDIO	—	不适用	不适用
H3	VDDS	VDDS	—	不适用	不适用
G1	VDDS	VDDS	—	不适用	不适用

Copyright © 2025 Texas Instruments Incorporated

表 6-8. YCJ (WCSP) 外设引脚映射预览（续）

引脚编号 WCSP	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
G3	DIO17_A8	GPIO17	I/O	0	I/O
		I2S0SCLK		1	I/O
		UART0RTS		2	O
		T0C0		4	I/O
		LRFD0		5	O
		ADC8		6	I
		DTB6		7	O
F3	DIO18_A7	GPIO18	I/O	0	I/O
		I2S0WS		1	I/O
		UART0CTS		2	I
		T0C1		4	I/O
		LRFD1		5	O
		ADC7		6	I
		DTB5		7	O
H2	DIO19_A6	GPIO19	I/O	0	I/O
		SPI0CSN		1	I/O
		UART0TXD		2	O
		UART0RXD		3	I
		I2S0SD0		4	I/O
		LRFD2		5	O
		ADC6/LPC+		6	I
		DTB4		7	O
G2	DIO20_A5	GPIO20	I/O	0	I/O
		SPI0SCLK		1	I/O
		UART0RXD		2	I
		UART0TXD		3	O
		I2S0SD1		4	I/O
		LRFD3		5	O
		ADC5/LPC+/LPC-		6	I
		DTB3		7	O
F2	DIO21_A4	GPIO21	I/O	0	I/O
		SPI0PICO		1	I/O
		UART1TXD		2	O
		I2C0SCL		3	I/O
		T1C1N		4	O
		LRFD4		5	O
		ADC4/LPC+/LPC-		6	I
		DTB2		7	O

Copyright © 2025 Texas Instruments Incorporated

表 6-8. YCJ (WCSP) 外设引脚映射预览（续）

引脚编号 WCSP	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
E2	DIO22_A3	GPIO22	I/O	0	I/O
		SPI0POCI		1	I/O
		UART1RXD		2	I
		I2C0SDA		3	I/O
		T1C2N		4	O
		LRFD5		5	O
		ADC3		6	I
		DTB1		7	O
H1	RTSN	RSTN	—	不适用	不适用
F1	DIO23_X32P	GPIO23	I/O	0	I/O
		SPI1CSN		1	I/O
		UART1RTS		2	O
		LFCI		3	I
		T0C2		4	I/O
		T1C0		5	I/O
		LFXT_P		6	I
E1	DIO24_X32N	GPIO24	I/O	0	I/O
		SPI1SCLK		1	I/O
		UART1CTS		2	I
		T0C0N		3	O
		LPCO		4	O
		T0C0		5	I/O
		LFXT_N		6	I
D3	DIO25_A2	GPIO25	I/O	0	I/O
		SPI0CSN		1	I/O
		SPI1SCLK		2	I/O
		I2C0SCL		3	I
		I2S0SCLK		4	O
		T1C0N		5	O
		ADC2		6	I
D2	DIO26	GPIO26	I/O	0	I/O
		SPI0POCI		1	I/O
		SPI1PICO		2	I/O
		I2C0SDA		3	I
		I2S0WS		4	O
		T1C1N		5	O
D1	VDDD	VDDD	—	不适用	不适用
C1	VDDS	VDDS	—	不适用	不适用
B1	DCDC	DCDC	—	不适用	不适用
A1	VDDS	VDDS	—	不适用	不适用
A3	VDDS	VDDS	—	不适用	不适用

Copyright © 2025 Texas Instruments Incorporated

表 6-8. YCJ (WCSP) 外设引脚映射预览（续）

引脚编号 WCSP	引脚名称	信号名称	信号类型(1)	引脚复用编码	信号方向
B2	DIO27_A1	GPIO27	I/O	0	I/O
		SPI1PICO		1	I/O
		I2C0SCL		2	I/O
		CKMIN		3	I
		T0C1N		4	O
		LRFD6		5	O
		ADC1/AREF+		6	I
		DTB0		7	O
B3	DIO28_A0	GPIO28	I/O	0	I/O
		SPI1POCI		1	I/O
		I2C0SDA		2	I/O
		T3C0N		3	O
		T0C2N		4	O
		LRFD7		5	O
		ADC0/AREF-		6	I
B4	DIO29_A10	GPIO29	I/O	0	I/O
		SPI0SCLK		1	I/O
		SPI1CSN		2	I/O
		I2C0SCL		3	I
		I2S0SD0		4	O
		T1C2N		5	O
		ADC10		6	I
B5	DIO30_A9	GPIO30	I/O	0	I/O
		SPI0PICO		1	I/O
		SPI1POCI		2	I/O
		I2C0SDA		3	I
		I2S0SD1		4	O
		ADC9		6	I
A2	VDDR	VDDR	—	不适用	不适用
A4	X48P	X48P	—	不适用	不适用
A5	X48N	X48N	—	不适用	不适用
A6	VDDS	VDDS	—	不适用	不适用
A7	ANT	ANT	—	不适用	不适用

6.5 外设信号说明

Copyright © 2025 Texas Instruments Incorporated

6.5.1 RHA 外设信号说明

表 6-9. RHA (QFN40) 外设信号说明

功能	信号名称	引脚编号	引脚类型	信号方向	说明
		QFN40			
ADC	ADC0	33	I/O	I	ADC 通道 0 输入
	ADC1	32			ADC 通道 1 输入
	ADC3	24			ADC 通道 3 输入
	ADC4	23			ADC 通道 4 输入
	ADC5	22			ADC 通道 5 输入
	ADC6	21			ADC 通道 6 输入
	ADC7	20			ADC 通道 7 输入
	ADC8	19			ADC 通道 8 输入
ADC 基准	AREF+	32	I/O	I	ADC 外部电压基准，正极端子
	AREF-	33			ADC 外部电压基准，负极端子
时钟	X32P	26	I/O	I	32kHz 晶体振荡器引脚 1
	X32N	27	I/O	I	32kHz 晶体振荡器引脚 2
	X48P	35	—	I	48MHz 晶体振荡器引脚 1，可选 TCXO 输入
	X48N	36	—	I	48MHz 晶体振荡器引脚 2
	CKMIN	32	I/O	I	HFOSC 跟踪环路基准时钟输入
	LFCI	26	I/O	I	低频时钟输入（来自引脚的 LFXT 旁路时钟）或可选 TCXO 的 GPIO 输入
比较器	LPCO	3	I/O	O	低功耗比较器输出
		15			
		27			
	LPC+	21	I/O	I	低功耗比较器正极输入端子
		22			
		23			
	LPC-	22			低功耗比较器负极输入端子
		23			

Copyright © 2025 Texas Instruments Incorporated

表 6-9. RHA (QFN40) 外设信号说明 （续）

功能	信号名称	引脚编号 QFN40	引脚类型	信号方向	说明
数字测试总线	DTB0	32	I/O	O	数字测试总线输出 0
	DTB1	24			数字测试总线输出 1
	DTB2	23			数字测试总线输出 2
	DTB3	22			数字测试总线输出 3
	DTB4	21			数字测试总线输出 4
	DTB5	20			数字测试总线输出 5
	DTB6	19			数字测试总线输出 6
	DTB7	16			数字测试总线输出 7
	DTB8	14			数字测试总线输出 8
	DTB9	13			数字测试总线输出 9
	DTB10	10			数字测试总线输出 10
	DTB11	8			数字测试总线输出 11
	DTB12	7			数字测试总线输出 12
	DTB13	6			数字测试总线输出 13
	DTB14	5			数字测试总线输出 14
	DTB15	4			数字测试总线输出 15
GPIO	GPIO0	3	I/O	I/O	通用输入或输出
	GPIO1	4			
	GPIO2	5			
	GPIO3	6			
	GPIO4	7			
	GPIO5	8			
	GPIO7	10			
	GPIO9	11			
	GPIO10	12			
	GPIO11	13			
	GPIO12	14			
	GPIO15	15			
	GPIO16	16			
	GPIO17	19			
	GPIO18	20			
	GPIO19	21			
	GPIO20	22			
	GPIO21	23			
	GPIO22	24			
	GPIO23	26			
	GPIO24	27			
	GPIO27	32			
	GPIO28	33			

Copyright © 2025 Texas Instruments Incorporated

表 6-9. RHA (QFN40) 外设信号说明（续）

功能	信号名称	引脚编号 QFN40	引脚类型	信号方向	说明
I²C	I2C0SCL	11	I/O	I/O	I²C 时钟
		23			
		32			
	I2C0SDA	12	I/O	I/O	I²C 数据
		24			
		33			
I²S	I2S0MCLK	16	I/O	O	I²S 主时钟
	I2S0SCLK	6	I/O	I/O	I²S 串行时钟
		19			
	I2S0WS	10	I/O	I/O	I²S 字选择
		20			
	I2S0SD0	11	I/O	I/O	I²C 串行数据 0
		21			
	I2S0SD1	12	I/O	I/O	I²C 串行数据 1
		22			
	EXTCI	16	I/O	I	I²S 外部时钟
LRF 数字输出	LRFD0	19	I/O	O	LRF 数字输出 0
	LRFD1	20			LRF 数字输出 1
	LRFD2	21			LRF 数字输出 2
	LRFD3	22			LRF 数字输出 3
	LRFD4	23			LRF 数字输出 4
	LRFD5	24			LRF 数字输出 5
	LRFD6	32			LRF 数字输出 6
	LRFD7	33			LRF 数字输出 7
电源	VDDR	1	—	—	内部电源
		2			
		34			
	VDDS	18	—	—	1.71V 至 3.8V DIO 电源
		29			
		31			
		38			
	VDDD	28	—	—	用于对内部 1.32V 稳压内核电源进行去耦。
	VDDIO	9	—	—	1.71V 至 3.8V 双电源 I/O 电源
		17			
	DCDC	30	—	—	内部直流/直流转换器的开关节点
复位	RSTN	25	—	—	全局主器件复位（低电平有效）
RF	ANT	39	—	—	50Ω 射频端口

Copyright © 2025 Texas Instruments Incorporated

表 6-9. RHA (QFN40) 外设信号说明 （续）

功能	信号名称	引脚编号 QFN40	引脚类型	信号方向	说明
SPI	SPI0SCLK	6	I/O	I/O	SPI0 时钟
		22			
	SPI0POCI	7	I/O	I/O	SPI0 外设输出控制器输入
		8			
		24			
	SPI0CSN	10	I/O	I/O	SPI0 片选
		21			
	SPI0PICO	7	I/O	I/O	SPI0 外设输入控制器输出
		8			
		23			
	SPI1SCLK	15	I/O	I/O	SPI1 时钟
		27			
	SPI1POCI	13	I/O	I/O	SPI1 外设输出控制器输入
		14			
		33			
	SPI1CSN	16	I/O	I/O	SPI1 片选
		26			
	SPI1PICO	13	I/O	I/O	SPI1 外设输入控制器输出
		14			
		32			
SWD	SWDIO	11	I/O	I/O	串行线数据输入/输出
	SWDCK	12	I/O	I	串行线时钟输入
迹线	SWO	13	I/O	O	串行线输出

Copyright © 2025 Texas Instruments Incorporated

表 6-9. RHA (QFN40) 外设信号说明 （续）

功能	信号名称	引脚编号 QFN40	引脚类型	信号方向	说明
计时器 - 捕捉/比较	T0C0	3	I/O	I/O	计时器 0 的捕捉输入 0/比较输出 0
		19			
		27			
	T0C1	11			计时器 0 的捕捉输入 1/比较输出 1
		20			
	T0C2	12			计时器 0 的捕捉输入 2/比较输出 2
		26			
	T1C0	3	I/O	I/O	计时器 1 的捕捉输入 0/比较输出 0
		4			
		26			
	T1C1	4			计时器 1 的捕捉输入 1/比较输出 1
		5			
	T1C2	5			计时器 1 的捕捉输入 2/比较输出 2
		7			
	T2C0	4	I/O	I/O	计时器 2 的捕捉输入 0/比较输出 0
		6			
	T2C1	7			计时器 2 的捕捉输入 1/比较输出 1
		8			
	T2C2	8			计时器 2 的捕捉输入 2/比较输出 2
		10			
	T3C0	13	I/O	I/O	计时器 3 的捕捉输入 0/比较输出 0
		16			
	T3C1	14			计时器 3 的捕捉输入 1/比较输出 1
		15			
	T3C2	14			计时器 3 的捕捉输入 2/比较输出 2
		15			
计时器 - 互补捕捉/PWM	T0C0N	27	I/O	O	计时器 0 的互补比较/PWM 输出 0
	T0C1N	32			计时器 0 的互补比较/PWM 输出 1
	T0C2N	33			计时器 0 的互补比较/PWM 输出 2
	T1C0N	15	I/O	O	计时器 1 的互补比较/PWM 输出 0
	T1C1N	23			计时器 1 的互补比较/PWM 输出 1
	T1C2N	24			计时器 1 的互补比较/PWM 输出 2
	T2C0N	11	I/O	O	计时器 2 的互补比较/PWM 输出 0
	T2C1N	12			计时器 2 的互补比较/PWM 输出 1
	T2C2N	14			计时器 2 的互补比较/PWM 输出 2
	T3C0N	3	I/O	O	计时器 3 的互补比较/PWM 输出 0
		33			
	T3C1N	8			计时器 3 的互补比较/PWM 输出 1
	T3C2N	10			计时器 3 的互补比较/PWM 输出 2
计时器 - 故障输入	T1F	3	I/O	I	计时器 1 的故障输入
		13			
		16			

Copyright © 2025 Texas Instruments Incorporated

表 6-9. RHA (QFN40) 外设信号说明（续）

功能	信号名称	引脚编号 QFN40	引脚类型	信号方向	说明
计时器 - 预分频器事件	T0PE	5	I/O	O	计时器 0 的预分频器事件输出
		11			
	T2PE	6	I/O	O	计时器 2 的预分频器事件输出
		12			
UART	UART0TXD	4	I/O	O	UART0 TX 数据
		21			
		22			
	UART0RXD	5	I/O	I	UART0 RX 数据
		21			
		22			
	UART0CTS	20	I/O	I	UART0 允许发送输入（低电平有效）
	UART0RTS	19	I/O	O	UART0 请求发送（低电平有效）
	UART1TXD	6	I/O	O	UART1 TX 数据
		23			
	UART1RXD	7	I/O	I	UART1 RX 数据
		24			
	UART1CTS	27	I/O	I	UART1 允许发送输入（低电平有效）
	UART1RTS	26	I/O	O	UART1 请求发送（低电平有效）

6.5.2 YCJ 外设信号说明

表 6-10. YCJ (WCSP) 外设信号说明预览

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
ADC	ADC0	B3	I/O	I	ADC 通道 0 输入
	ADC1	B2			ADC 通道 1 输入
	ADC2	D3			ADC 通道 2 输入
	ADC3	E2			ADC 通道 3 输入
	ADC4	F2			ADC 通道 4 输入
	ADC5	G2			ADC 通道 5 输入
	ADC6	H2			ADC 通道 6 输入
	ADC7	F3			ADC 通道 7 输入
	ADC8	G3			ADC 通道 8 输入
	ADC9	B5			ADC 通道 9 输入
	ADC10	B4			ADC 通道 10 输入
ADC 基准	AREF+	B2	I/O	I	ADC 外部电压基准，正极端子
	AREF-	B3			ADC 外部电压基准，负极端子

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
时钟	X32P	F1	I/O	I	32kHz 晶体振荡器引脚 1
	X32N	E1	I/O	I	32kHz 晶体振荡器引脚 2
	X48P	A4	—	I	48MHz 晶体振荡器引脚 1，可选 TCXO 输入
	X48N	A5	—	I	48MHz 晶体振荡器引脚 2
	CKMIN	B2	I/O	I	HFOSC 跟踪环路基准时钟输入
	LFCI	F1	I/O	I	低频时钟输入（来自引脚的 LFXT 旁路时钟）或可选 TCXO 的 GPIO 输入
比较器	LPCO	D7	I/O	O	低功耗比较器输出
		F4			
		E1			
		G7			
		H8			
	LPC+	H2	I/O	I	低功耗比较器正极输入端子
		G2			
		F2			
	LPC-	G2			低功耗比较器负极输入端子
		F2			
数字测试总线	DTB0	B2	I/O	O	数字测试总线输出 0
	DTB1	E2			数字测试总线输出 1
	DTB2	F2			数字测试总线输出 2
	DTB3	G2			数字测试总线输出 3
	DTB4	H2			数字测试总线输出 4
	DTB5	F3			数字测试总线输出 5
	DTB6	G3			数字测试总线输出 6
	DTB7	G4			数字测试总线输出 7
	DTB8	F5			数字测试总线输出 8
	DTB9	G6			数字测试总线输出 9
	DTB10	G8			数字测试总线输出 10
	DTB11	F7			数字测试总线输出 11
	DTB12	F6			数字测试总线输出 12
	DTB13	E7			数字测试总线输出 13
	DTB14	E8			数字测试总线输出 14
	DTB15	D6			数字测试总线输出 15

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
GPIO	GPIO0	D7	I/O	I/O	通用输入或输出
	GPIO1	D6			
	GPIO2	E8			
	GPIO3	E7			
	GPIO4	F6			
	GPIO5	F7			
	GPIO6	G7			
	GPIO7	G8			
	GPIO8	H8			
	GPIO9	H7			
	GPIO10	H6			
	GPIO11	G6			
	GPIO12	F5			
	GPIO13	G5			
	GPIO14	H5			
	GPIO15	F4			
	GPIO16	G4			
	GPIO17	G3			
	GPIO18	F3			
	GPIO19	H2			
	GPIO20	G2			
	GPIO21	F2			
	GPIO22	E2			
	GPIO23	F1			
	GPIO24	E1			
	GPIO25	D3			
	GPIO26	D2			
	GPIO27	B2			
	GPIO28	B3			
	GPIO29	B4			
	GPIO30	B5			
I^2C	I2C0SCL	H7	I/O	I/O	I^2C 时钟
		F2			
		B2			
		D3			
		B4			
	I2C0SDA	H6	I/O	I/O	I^2C 数据
		E2			
		B3			
		D2			
		B5			

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
I²S	I2S0MCLK	G4	I/O	O	I²S 主时钟 I
		G7	I/O	O	
	I2S0SCLK	E7	I/O	I/O	I²S 串行时钟
		G3			
		D3			
	I2S0WS	G8	I/O	I/O	I²S 字选择
		F3			
		D2			
	I2S0SD0	H7	I/O	I/O	I²C 串行数据 0
		H2			
		B4			
	I2S0SD1	H6	I/O	I/O	I²C 串行数据 1
		G2			
		B5			
	EXTCI	G4	I/O	I	I²S 外部时钟
LRF 数字输出	LRFD0	G3	I/O	O	LRF 数字输出 0
	LRFD1	F3			LRF 数字输出 1
	LRFD2	H2			LRF 数字输出 2
	LRFD3	G2			LRF 数字输出 3
	LRFD4	F2			LRF 数字输出 4
	LRFD5	E2			LRF 数字输出 5
	LRFD6	B2			LRF 数字输出 6
	LRFD7	B3			LRF 数字输出 7
电源	VDDR	C8	—	—	内部电源
		A2			
	VDDS	H3	—	—	1.71V 至 3.8V DIO 电源
		C1			
		G1			
		A1			
		A3			
		A6			
	VDDD	D1	—	—	用于对内部 1.32V 稳压内核电源进行去耦。
	VDDIO	F8	—	—	1.71V 至 3.8V 双电源 I/O 电源
		H4			
	DCDC	B1	—	—	内部直流/直流转换器的开关节点
复位	RSTN	H1	—	—	全局器件复位（低电平有效）
RF	ANT	A7	—	—	50Ω 射频端口

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
SPI	SPI0SCLK	E7	I/O	I/O	SPI0 时钟
		G2			
		B4			
	SPI0POCI	F6	I/O	I/O	SPI0 外设输出控制器输入
		F7			
		E2			
		D2			
	SPI0CSN	G8	I/O	I/O	SPI0 片选
		H2			
		D3			
	SPI0PICO	F6	I/O	I/O	SPI0 外设输入控制器输出
		F7			
		F2			
		B5			
	SPI1SCLK	F4	I/O	I/O	SPI1 时钟
		E1			
		H8			
		D3			
	SPI1POCI	G6	I/O	I/O	SPI1 外设输出控制器输入
		F5			
		B3			
		B5			
	SPI1CSN	G4	I/O	I/O	SPI1 片选
		F1			
		B4			
	SPI1PICO	G6	I/O	I/O	SPI1 外设输入控制器输出
		F5			
		B2			
		D2			
SWD	SWDIO	H7	I/O	I/O	串行线数据输入/输出
	SWDCK	H6	I/O	I	串行线时钟输入
迹线	SWO	G6	I/O	O	串行线输出

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
计时器 - 捕捉/比较	T0C0	D7	I/O	I/O	计时器 0 的捕捉输入 0 / 比较/PWM 输出 0
		G3			
		E1			
	T0C1	H7			计时器 0 的捕捉输入 1 / 比较/PWM 输出 1
		F3			
	T0C2	H6			计时器 0 的捕捉输入 2 / 比较/PWM 输出 2
		F1			
	T1C0	D7	I/O	I/O	计时器 1 的捕捉输入 0 / 比较/PWM 输出 0
		D6			
		F1			
	T1C1	D6			计时器 1 的捕捉输入 1 / 比较/PWM 输出 1
		E8			
	T1C2	E8			计时器 1 的捕捉输入 2 / 比较/PWM 输出 2
		F6			
	T2C0	D6	I/O	I/O	计时器 2 的捕捉输入 0 / 比较/PWM 输出 0
		E7			
	T2C1	F6			计时器 2 的捕捉输入 1 / 比较/PWM 输出 1
		F7			
	T2C2	F7			计时器 2 的捕捉输入 2 / 比较/PWM 输出 2
		G8			
	T3C0	G6	I/O	I/O	计时器 3 的捕捉输入 0 / 比较/PWM 输出 0
		G4			
	T3C1	F5			计时器 3 的捕捉输入 1 / 比较/PWM 输出 1
		F4			
		H8			
	T3C2	F5			计时器 3 的捕捉输入 2 / 比较/PWM 输出 2
		F4			
		H8			

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
计时器 - 互补捕捉/PWM	T0C0N	E1	I/O	O	计时器 0 的互补比较/PWM 输出 0
		G7			
	T0C1N	B2			计时器 0 的互补比较/PWM 输出 1
		G5			
	T0C2N	B3			计时器 0 的互补比较/PWM 输出 2
		H5			
	T1C0N	F4	I/O	O	计时器 1 的互补比较/PWM 输出 0
		H8			
		D3			
	T1C1N	F2			计时器 1 的互补比较/PWM 输出 1
		D2			
	T1C2N	E2			计时器 1 的互补比较/PWM 输出 2
		B4			
	T2C0N	H7	I/O	O	计时器 2 的互补比较/PWM 输出 0
	T2C1N	H6			计时器 2 的互补比较/PWM 输出 1
	T2C2N	F5			计时器 2 的互补比较/PWM 输出 2
	T3C0N	D7	I/O	O	计时器 3 的互补比较/PWM 输出 0
		B3			
	T3C1N	F7			计时器 3 的互补比较/PWM 输出 1
	T3C2N	G8			计时器 3 的互补比较/PWM 输出 2
计时器 - 故障输入	T1F	D7	I/O	I	计时器 1 的故障输入
		G6			
		G4			
		G7			
计时器 - 预分频器事件	T0PE	E8	I/O	O	计时器 0 的预分频器事件输出
		H7			
	T2PE	E7	I/O	O	计时器 2 的预分频器事件输出
		H6			

Copyright © 2025 Texas Instruments Incorporated

表 6-10. YCJ (WCSP) 外设信号说明预览（续）

功能	信号名称	引脚编号 WCSP	引脚类型	信号方向	说明
UART	UART0TXD	D6	I/O	O	UART0 TX 数据
		H2			
		G2			
		G5			
	UART0RXD	E8	I/O	I	UART0 RX 数据
		H2			
		G2			
		H5			
	UART0CTS	F3	I/O	I	UART0 允许发送输入（低电平有效）
	UART0RTS	G3	I/O	O	UART0 请求发送（低电平有效）
	UART1TXD	E7	I/O	O	UART1 TX 数据
		F2			
		G5			
	UART1RXD	F6	I/O	I	UART1 RX 数据
		E2			
		H5			
	UART1CTS	E1	I/O	I	UART1 允许发送输入（低电平有效）
	UART1RTS	F1	I/O	O	UART1 请求发送（低电平有效）

Copyright © 2025 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

		最小值	最大值	单位
VDDS	电源电压	-0.3	4.1	V
VDDIO	双电源 I/O 电源电压	-0.3	4.1	V
V_{in_dio}	任一数字引脚上的电压(3) (4)	-0.3	VDDS + 0.3 或 VDDIO + 0.3，最大值 4.1	V
V_{in_x48}	晶体振荡器引脚 X48P 和 X48N 上的电压	-0.3	1.24	V
V_{in_adc}	ADC 输入端的电压	0	VDDS	V
V_{in_rf}	输入电平，射频引脚		10	dBm
I_{in_dio}	任一 DIO 引脚上的输入钳位电流		±2	mA
T_{stg}	贮存温度	-55	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不意味着器件在这些条件下或在建议工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 除非另有说明，否则所有电压值均以接地为基准。
(3) 包括具有模拟功能的 DIO
(4) 有关由 VDDS 或 VDDIO 供电的数字 IO 引脚列表，请参阅数据表中的 *引脚配置和功能*部分。

7.2 ESD 和 MSL 等级

				值	单位
QFN 封装					
V_{ESD}	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(1)	所有引脚	±1000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	所有引脚	±250	V
WCSP 封装					
V_{ESD}	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(1)	所有引脚	在 RTM 上更新	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	所有引脚	在 RTM 上更新	V

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

	最小值	最大值	单位
工作环境温度(1) (2)	-40	125	°C
工作结温(1) (2)	-40	125	°C
工作电源电压 (VDDS)	1.71	3.8	V
工作双电源 IO 电源电压 (VDDIO)	1.71	3.8	V
上升电源电压压摆率	0	100	mV/µs
下降电源电压压摆率(3)	0	1	mV/µs

(1) 长时间在最高工作温度或接近最高工作温度下工作将导致寿命缩短。
(2) 有关热阻特性的信息，请参阅本文档中的*热阻特性*表。
(3) 对于小型纽扣电池（在最坏情况下具有较高的寿命终止等效源电阻），必须使用 10µF VDDS 输入电容器来确保符合此压摆率。

Copyright © 2025 Texas Instruments Incorporated

7.4 直流/直流

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
用于直流/直流转换器运行的 VDDS 电源电压(1)		2.2	3.0	3.8	V
VDDR 引脚上的电感器	PCB 上的元件的典型值 (2)		6.8		µH
VDDR 引脚上的负载电容器	PCB 上的元件的典型值 (2)		10		µF

(1) 当电源电压降至直流/直流转换器工作最小电压以下时，器件会平稳转换至使用片上 GLDO 稳压器。
(2) 考虑了整个温度和总器件容差范围内高达 ±50% 的电容器和电感器容差。

7.5 GLDO

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得

参数	测试条件	最小值	典型值	最大值	单位
用于 GLDO 运行的 VDDS 电源电压		1.71	3.0	3.8	V
VDDR 引脚上的负载电容器	PCB 上元件的典型值 (1)		10		µF

(1) 考虑了整个温度和总器件容差范围内高达 ±50% 的电容器容差。

7.6 电源和模块

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
VDDS BOD（欠压检测器）					
未修整的欠压上升阈值	在初始启动之前 (1)		1.62		V
经修整的欠压上升阈值 (1)			1.68		V
经修整的欠压下降阈值 (1)			1.67		V
VDDS POR（上电复位）					
POR 上电电平			1.5		V
POR 断电电平			1.45		V

(1) 在初始引导时对欠压检测器进行修整。值保持不变，直到通过 POR 复位或 RSTN 引脚将器件复位。

7.7 电池监测器

除非另有说明，否则相关数据都是在 T_c = 25°C 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。

参数	测试条件	最小值	典型值	最大值	单位
分辨率			22		mV
范围		1.71		3.8	V
精度	VDDS = 3.0V		30		mV

7.8 BATMON 温度传感器

相关数据都是在 V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
分辨率	T_c = 25°C		1.7		°C
精度	-40°C 至 0°C		±4.0		°C
精度	0°C 至 125°C		±2.5		°C

Copyright © 2025 Texas Instruments Incorporated

7.9 功耗 - 电源模式

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
采用直流/直流转换器时的内核电流消耗						
I_{core}	有效	MCU 在 96MHz 下从闪存运行 CoreMark		7.2		mA
I_{core}	有效	MCU 在 96MHz 下从闪存运行 CoreMark，VDDS = 3.3V		6.8		mA
I_{core}	空闲	电源系统和 SRAM 通电，禁用闪存，禁用 DMA		1.5		mA
I_{core}	空闲	电源系统和 SRAM 通电，禁用闪存，禁用 DMA，VDDS = 3.3V		1.45		mA
I_{core}	空闲	电源系统和 SRAM 通电，禁用闪存，启用 DMA		1.7		mA
I_{core}	空闲	电源系统和 SRAM 通电，禁用闪存，启用 DMA，VDDS = 3.3V		1.6		mA
I_{core}	空闲	电源系统和 SRAM 通电，启用闪存，禁用 DMA		1.9		mA
I_{core}	空闲	电源系统和 SRAM 通电，启用闪存，禁用 DMA，VDDS = 3.3V		1.8		mA
I_{core}	空闲	电源系统和 SRAM 通电，启用闪存，启用 DMA		2.2		mA
I_{core}	空闲	电源系统和 SRAM 通电，启用闪存，启用 DMA，VDDS = 3.3V		2.1		mA
I_{core}	待机	RTC 运行，完全 SRAM 保持 LFOSC，直流/直流转换器充电电流设置 (ipeak(1) = 0)		0.95		µA
I_{core}	待机	RTC 运行，完全 SRAM 保持 LFOSC，直流/直流转换器充电电流设置 (ipeak(1) = 0)，VDDS = 3.3V		0.9		µA
I_{core}	待机	RTC 运行，完全 SRAM 保持 LFXT 直流/直流转换器充电电流设置 (ipeak(1) = 0)		1.0		uA
I_{core}	待机	RTC 运行，完全 SRAM 保持 LFXT 直流/直流转换器充电电流设置 (ipeak(1) = 0)，VDDS = 3.3V		0.9		uA
采用 GLDO 时的内核电流消耗						
I_{core}	有效	MCU 在 96MHz 下从闪存运行 CoreMark，禁用直流/直流转换器		11.2		mA
I_{core}	空闲	电源系统和 RAM 通电，禁用闪存，禁用 DMA，禁用直流/直流转换器		2.45		mA
I_{core}	空闲	电源系统和 RAM 通电，禁用闪存，启用 DMA，禁用直流/直流转换器		2.75		mA
I_{core}	空闲	电源系统和 RAM 通电，启用闪存，禁用 DMA，禁用直流/直流转换器		2.8		mA
I_{core}	空闲	电源系统和 RAM 通电，启用闪存，启用 DMA，禁用直流/直流转换器		3.4		mA
I_{core}	待机	RTC 运行，完全 SRAM 保持，禁用直流/直流转换器 LFOSC，默认 GLDO 充电电流设置		1.5		µA
I_{core}	待机	RTC 运行，完全 SRAM 保持，禁用直流/直流转换器 LFXT，默认 GLDO 充电电流设置		1.6		uA
复位，关断电流消耗						
I_{core}	复位	复位。RSTN 引脚被置为有效或 VDDS 低于上电复位阈值		170		nA
I_{core}	关断	在稳定状态下测量关断。无时钟运行，无保留，启用 IO 唤醒		160		nA
外设电流消耗						
I_{peri}	RF	启用时钟且射频子系统空闲情况下的 Δ 电流		80		µA
I_{peri}	计时器	启用时钟且模块空闲情况下的 Δ 电流(2)		6.5		µA
I_{peri}	I^2C	启用时钟且模块空闲情况下的 Δ 电流		11		µA
I_{peri}	SPI	启用时钟且模块空闲情况下的 Δ 电流(3)		5		µA
I_{peri}	UART	启用时钟且模块空闲情况下的 Δ 电流(4)		43		µA
I_{peri}	I^2S	启用时钟且模块空闲情况下的 Δ 电流		190		µA
I_{peri}	加密 (LAES)	启用时钟且模块空闲情况下的 Δ 电流		10		µA
I_{peri}	APU	启用时钟且模块空闲情况下的 Δ 电流		186		µA

(1) Ipeak 指用于改变最大直流/直流转换器负载支持的可编程直流/直流转换器峰值电流设置。
(2) 仅启用一个 LGPT 计时器实例
(3) 仅启用一个 SPI 外设实例

Copyright © 2025 Texas Instruments Incorporated

(4) 仅启用一个 UART 外设实例

7.10 功耗 - 无线电模式（R 型号）

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{RX}	无线电接收电流	2440MHz，1Mbps，系统总线关闭 (1)		6.7		mA
I_{RX}	无线电接收电流	2440MHz，1Mbps，V_{DDS} = 3.3V，系统总线关闭 (1)		6.1		mA
I_{RX}	无线电接收电流	2440MHz，1Mbps，禁用直流/直流转换器，系统总线关闭 (1)		11.7		mA
I_{TX}	无线电发射电流	-8dBm 输出功率设置 2440MHz，系统总线关闭 (1)		5.7		mA
I_{TX}	无线电发射电流	-8dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		5.3		mA
I_{TX}	无线电发射电流	0dBm 输出功率设置 2440MHz，系统总线关闭 (1)		8.4		mA
I_{TX}	无线电发射电流	0dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		7.7		mA
I_{TX}	无线电发射电流	0dBm 输出功率设置 2440MHz，禁用直流/直流转换器，系统总线关闭 (1)		14.7		mA
I_{TX}	无线电发射电流	+4dBm 输出功率设置 2440MHz，系统总线关闭 (1)		10.6		mA
I_{TX}	无线电发射电流	+4dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		9.7		mA
I_{TX}	无线电发射电流	+6dBm 输出功率设置 2440MHz，系统总线关闭 (1)		19.4		mA
I_{TX}	无线电发射电流	+6dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		17.7		mA
I_{TX}	无线电发射电流	+8dBm 输出功率设置 2440MHz，系统总线关闭 (1)		22.3		mA
I_{TX}	无线电发射电流	+8dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		20.3		mA
I_{TX}	无线电发射电流	+8dBm 输出功率设置 2440MHz，禁用直流/直流转换器		38.6		mA
I_{TX}	无线电发射电流	+10dBm 输出功率设置 2440MHz，系统总线关闭 (1)		27.1		mA
I_{TX}	无线电发射电流	+10dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		24.5		mA
I_{TX}	无线电发射电流	+10dBm 输出功率设置 2440MHz，禁用直流/直流转换器，系统总线关闭 (1)		46.5		mA

(1) 系统总线关闭是指器件空闲模式，禁用 DMA，并禁用闪存。

7.11 功耗 - 无线电模式（P 型号）

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 且启用直流/直流转换器的条件下基于 LP-EM-CC2755P10（P 型号）参考设计测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{RX}	无线电接收电流	2440MHz，1Mbps，系统总线关闭 (1)		6.8		mA
I_{RX}	无线电接收电流	2440MHz，1Mbps，V_{DDS} = 3.3V，系统总线关闭 (1)		6.2		mA
I_{RX}	无线电接收电流	2440MHz，1Mbps，禁用直流/直流转换器，系统总线关闭 (1)		11.7		mA
I_{TX}	无线电发射电流	-8dBm 输出功率设置 2440MHz，系统总线关闭 (1)		6.2		mA
I_{TX}	无线电发射电流	-8dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		5.8		mA

Copyright © 2025 Texas Instruments Incorporated

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 且启用直流/直流转换器的条件下基于 LP-EM-CC2755P10（P 型号）参考设计测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{TX}	无线电发射电流	0dBm 输出功率设置 2440MHz，系统总线关闭 (1)		9.3		mA
I_{TX}	无线电发射电流	0dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		8.6		mA
I_{TX}	无线电发射电流	0dBm 输出功率设置 2440MHz，禁用直流/直流转换器，系统总线关闭 (1)		15.8		mA
I_{TX}	无线电发射电流	+4dBm 输出功率设置 2440MHz，系统总线关闭 (1)		10.8		mA
I_{TX}	无线电发射电流	+4dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		10.0		mA
I_{TX}	无线电发射电流	+6dBm 输出功率设置 2440MHz，系统总线关闭 (1)		21.9		mA
I_{TX}	无线电发射电流	+6dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		20.0		mA
I_{TX}	无线电发射电流	+8dBm 输出功率设置 2440MHz，系统总线关闭 (1)		25.8		mA
I_{TX}	无线电发射电流	+8dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		23.5		mA
I_{TX}	无线电发射电流	+8dBm 输出功率设置 2440MHz，禁用直流/直流转换器		44.4		mA
I_{TX}	无线电发射电流	+10dBm 输出功率设置 2440MHz，系统总线关闭 (1)		30.7		mA
I_{TX}	无线电发射电流	+10dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		28.2		mA
I_{TX}	无线电发射电流	+10dBm 输出功率设置 2440MHz，禁用直流/直流转换器，系统总线关闭 (1)		53		mA
I_{TX}	无线电发射电流	+12dBm 输出功率设置 2440MHz，系统总线关闭 (1)		52		mA
I_{TX}	无线电发射电流	+12dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		52		mA
I_{TX}	无线电发射电流	+14dBm 输出功率设置 2440MHz，系统总线关闭 (1)		62		mA
I_{TX}	无线电发射电流	+14dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		62		mA
I_{TX}	无线电发射电流	+16dBm 输出功率设置 2440MHz，系统总线关闭 (1)		75		mA
I_{TX}	无线电发射电流	+16dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		75		mA
I_{TX}	无线电发射电流	+18dBm 输出功率设置 2440MHz，系统总线关闭 (1)		99		mA
I_{TX}	无线电发射电流	+18dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		101		mA
I_{TX}	无线电发射电流	+20dBm 输出功率设置 2440MHz，系统总线关闭 (1)		127		mA
I_{TX}	无线电发射电流	+20dBm 输出功率设置 2440MHz，V_{DDS} = 3.3V，系统总线关闭 (1)		132		mA
I_{TX}	无线电发射电流	+20dBm 输出功率设置 2440MHz，禁用直流/直流转换器，系统总线关闭 (1)		136		mA

Copyright © 2025 Texas Instruments Incorporated

相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V 且启用直流/直流转换器的条件下基于 LP-EM-CC2755P10（P 型号）参考设计测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{TX}	无线电发射电流	+20dBm 输出功率设置 2440MHz，禁用直流/直流转换器，V_{DDS} = 3.3V，系统总线关闭 (1)		143		mA

(1) 系统总线关闭是指器件空闲模式，禁用 DMA，并禁用闪存。

7.12 非易失性（闪存）存储器特性

在推荐的自然通风条件下的工作温度范围内且 V_{DDS} = 3.0V 的条件下测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
闪存扇区大小			2		KB
发生故障前支持的闪存擦除周期，全存储体(1) (2)		30			k Cycles
发生故障前支持的闪存擦除周期，单扇区(3)		60			k Cycles
擦除扇区前的每行最大写入操作数(4)				83	写入操作
闪存保留	105°C	11.4			年
闪存保留	125°C	10			年
闪存扇区擦除电流 (5)			5.8		mA
闪存扇区擦除时间(6)	0 个擦除周期		2.2		ms
闪存写入电流 (5)	一次整个扇区		6.6		mA
闪存写入时间(6)	一次整个扇区 (2KB)，0 个擦除周期		8		ms

(1) 一次全存储体擦除被视为每个扇区上的单个擦除周期。
(2) 在擦除或编程模式期间中止闪存是一种不安全的操作。
(3) 最多可单独擦除 16 个由客户指定的扇区（在基准存储体上限 30k 次的基础上额外增加 30k 次）。
(4) 每条字线的宽度为 2048 位（或 256 字节）。此限值对应于整个字线上每次写入包含最少 4 (3.1) 字节的顺序存储器写入。如果需要对同一个字线执行额外的写入操作，则一旦达到每行的最大写入操作数，就需要执行扇区擦除。
(5) 器件对闪存扇区执行擦除或写入操作时的电流消耗。启用直流/直流转换器 (ipeak = 0)。所有外设均禁用。
(6) 该数字取决于闪存老化，并随着时间和擦除周期而增加。

7.13 热阻特性

热指标	热指标	封装		单位(1)
		RKP (VQFN)	WCSP	
		40 引脚	62 引脚	
$R_{\theta JA}$	结至环境热阻	26.4	待定	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	14.7	待定	°C/W
$R_{\theta JB}$	结至电路板热阻	8.1	待定	°C/W
Ψ_{JT}	结至顶部特征参数	0.2	待定	°C/W
Ψ_{JB}	结至电路板特征参数	8.1	待定	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	1.6	待定	°C/W

(1) °C/W = 摄氏度/瓦

7.14 射频频带

在自然通风条件下的工作温度范围内测得（除非另有说明）。

参数	最小值	典型值	最大值	单位
频段	2360		2500	MHz

Copyright © 2025 Texas Instruments Incorporated

7.15 低功耗蓝牙 - 接收 (RX)

除非另有说明，否则相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V、f_{RF} = 2440MHz 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。所有测量都在天线输入端通过组合的 RX 和 TX 路径执行。 所有测量都是在传导条件下执行的。

参数	测试条件	最小值	典型值	最大值	单位
125kbps （LE 编码）					
接收器灵敏度	BER = 10^{-3}		-103.5		dBm
接收器饱和度	BER = 10^{-3}		10		dBm
频率误差容差	传入载波频率与内部生成的载波频率之间的差异		> (–250/250)(1)		kHz
数据速率误差容差	传入数据速率与内部生成的数据速率（37 字节数据包）之间的差异		> (–90/90)(1)		ppm
数据速率误差容差	传入数据速率与内部生成的数据速率（255 字节数据包）之间的差异		> (–90/90)(1)		ppm
共道抑制(2)	有用信号强度 –79dBm，信道中的调制干扰源，BER = 10^{-3}		-1.5		dB
选择性，±1MHz(2)	有用信号强度 –79dBm，调制干扰源 ±1MHz，BER = 10^{-3}		8.5/4.5(3)		dB
选择性，±2MHz(2)	有用信号强度 –79dBm，调制干扰源 ±2MHz，BER = 10^{-3}		42/31(3)		dB
选择性，±3MHz(2)	有用信号强度 –79dBm，调制干扰源 ±3MHz，BER = 10^{-3}		42/40(3)		dB
选择性，±4MHz(2)	有用信号强度 –79dBm，调制干扰源 ±4MHz，BER = 10^{-3}		44/42(3)		dB
选择性，±6MHz(2)	有用信号强度 –79dBm，调制干扰源 ≥ ±6MHz，BER = 10^{-3}		49/43(3)		dB
选择性，±7MHz	有用信号强度 –79dBm，调制干扰源 ≥ ±7MHz，BER = 10^{-3}		51/45(3)		dB
选择性，图像频率(2)	有用信号强度 –79dBm，调制干扰源为图像频率，BER = 10^{-3}		31		dB
选择性，图像频率 ±1MHz(2)	请注意，图像频率 +1MHz 即共道 – 1MHz。有用信号强度 –79dBm，调制干扰源为图像频率 ±1MHz，BER = 10^{-3}		4.5/40 (3)		dB
500kbps （LE 编码）					
接收器灵敏度	BER = 10^{-3}		-99		dBm
接收器饱和度	BER = 10^{-3}		10		dBm
频率误差容差	传入载波频率与内部生成的载波频率之间的差异		> (–250/250)(1)		kHz
数据速率误差容差	传入数据速率与内部生成的数据速率（37 字节数据包）之间的差异		> (–90/90)(1)		ppm
数据速率误差容差	传入数据速率与内部生成的数据速率（255 字节数据包）之间的差异		> (–90/90)(1)		ppm
共道抑制(2)	有用信号强度 -72dBm，信道中的调制干扰源，BER = 10^{-3}		-3.5		dB
选择性，±1MHz(2)	有用信号强度 –72dBm，调制干扰源 ±1MHz，BER = 10^{-3}		8/4.5(3)		dB
选择性，±2MHz(2)	有用信号强度 –72dBm，调制干扰源 ±2MHz，BER = 10^{-3}		40/28(3)		dB
选择性，±3MHz(2)	有用信号强度 –72dBm，调制干扰源 ±3MHz，BER = 10^{-3}		40/38(3)		dB
选择性，±4MHz(2)	有用信号强度 –72dBm，调制干扰源 ±4MHz，BER = 10^{-3}		42/40(3)		dB
选择性，±6MHz(2)	有用信号强度 –72dBm，调制干扰源 ≥ ±6MHz，BER = 10^{-3}		46/41(3)		dB
选择性，±7MHz	有用信号强度 –72dBm，调制干扰源 ≥ ±7MHz，BER = 10^{-3}		48/42(3)		dB
选择性，图像频率(2)	有用信号强度 –72dBm，调制干扰源为图像频率，BER = 10^{-3}		28		dB
选择性，图像频率 ±1MHz(2)	请注意，图像频率 +1MHz 即共道 – 1MHz。有用信号强度 –72dBm，调制干扰源为图像频率 ±1MHz，BER = 10^{-3}		4.5/38(3)		dB
1Mbps (LE 1M)					
接收器灵敏度	BER = 10^{-3}		-97		dBm
接收器饱和度	BER = 10^{-3}		10		dBm
频率误差容差	传入载波频率与内部生成的载波频率之间的差异		> (–250/250)(1)		kHz
数据速率误差容差	传入数据速率与内部生成的数据速率之间的差异		> (–90/90)(1)		ppm
共道抑制(2)	有用信号强度 –67dBm，信道中的调制干扰源，BER = 10^{-3}		-5.5		dB

Copyright © 2025 Texas Instruments Incorporated

7.15 低功耗蓝牙 - 接收 (RX)（续）

除非另有说明，否则相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V、f_{RF} = 2440MHz 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。所有测量都在天线输入端通过组合的 RX 和 TX 路径执行。 所有测量都是在传导条件下执行的。

参数	测试条件	最小值	典型值	最大值	单位
选择性，±1MHz(2)	有用信号强度 –67dBm，调制干扰源 ±1MHz，BER = 10^{-3}		7.8/5.6(3)		dB
选择性，±2MHz(2)	有用信号强度 –67dBm，调制干扰源 ±2MHz，BER = 10^{-3}		39/26(3)		dB
选择性，±3MHz(2)	有用信号强度 –67dBm，调制干扰源 ±3MHz，BER = 10^{-3}		36/36(3)		dB
选择性，±4MHz(2)	有用信号强度 –67dBm，调制干扰源 ±4MHz，BER = 10^{-3}		46/34(3)		dB
选择性，±5MHz 或更高(2)	有用信号强度 –67dBm，调制干扰源 ≥ ±5MHz，BER = 10^{-3}		56		dB
选择性，图像频率(2)	有用信号强度 –67dBm，调制干扰源为图像频率，BER = 10^{-3}		26		dB
选择性，图像频率 ±1MHz(2)	请注意，图像频率 +1MHz 即共道 – 1MHz。有用信号强度 –67dBm，调制干扰源为图像频率 ±1MHz，BER = 10^{-3}		5.6/36(3)		dB
带外阻断(4)	30MHz 至 2000MHz		-10		dBm
带外阻断	2003MHz 至 2399MHz		-10		dBm
带外阻断	2484MHz 至 2997MHz		-10		dBm
带外阻断	3000MHz 至 12.75GHz（不包括 VCO 频率）		-2		dBm
内部调制	2402MHz 时的有用信号强度为 –64dBm。两个干扰源分别处于 2405MHz 和 2408MHz，在给定功率电平下		-38		dBm
杂散发射，30MHz 至 1000MHz(5)	在 50Ω 单端负载中测量。		< -59		dBm
杂散发射，1GHz 至 12.75GHz(5)	在 50Ω 单端负载中测量。		< -47		dBm
RSSI 动态范围(6)			67		dB
RSSI 精度			±4		dB
RSSI 分辨率			1		dB
2Mbps (LE 2M)					
接收器灵敏度	在 SMA 连接器处测量，BER = 10^{-3}		-93		dBm
接收器饱和度	在 SMA 连接器处测量，BER = 10^{-3}		10		dBm
频率误差容差	传入载波频率与内部生成的载波频率之间的差异		> (–250/250)(1)		kHz
数据速率误差容差	传入数据速率与内部生成的数据速率（255 字节数据包）之间的差异		> (–90/90)(1)		ppm
共道抑制(2)	有用信号强度 –67dBm，信道中的调制干扰源，BER = 10^{-3}		-7		dB
选择性，±2MHz(2)	有用信号强度 –67dBm，调制干扰源 ±2MHz，图像频率为 –2MHz，BER = 10^{-3}		9.5/6(3)		dB
选择性，±4MHz(2)	有用信号强度 –67dBm，调制干扰源 ±4MHz，BER = 10^{-3}		37/29(3)		dB
选择性，±6MHz(2)	有用信号强度 –67dBm，调制干扰源 ±6MHz，BER = 10^{-3}		40/36(3)		dB
选择性，图像频率(2)	有用信号强度 –67dBm，调制干扰源为图像频率，BER = 10^{-3}		6		dB
选择性，图像频率 ±2MHz(2)	请注意，图像频率 2MHz 即共道。有用信号强度 –67dBm，调制干扰源为图像频率 ±2MHz，BER = 10^{-3}		-7/29(3)		dB
带外阻断(4)	30MHz 至 2000MHz		-10		dBm
带外阻断	2003MHz 至 2399MHz		-10		dBm
带外阻断	2484MHz 至 2997MHz		-10		dBm
带外阻断	3000MHz 至 12.75GHz（不包括 VCO 频率）		-2		dBm
内部调制	2402MHz 时的有用信号强度为 –64dBm。两个干扰源分别处于 2408MHz 和 2414MHz，在给定功率电平下		-38		dBm

(1) 实际性能超出此处列出的蓝牙规范
(2) 数字以 I/C dB 形式表示
(3) X/Y，其中 X 为 +NMHz，Y 为 –NMHz

Copyright © 2025 Texas Instruments Incorporated

(4) 根据蓝牙规范，排除 $F_{wanted}/2$ 时的一个例外
(5) 适用于需要满足以下全球射频规范的系统：ETSI EN 300 328 和 EN 300 440 2 类（欧洲）、FCC CFR47 第 15 部分（美国）以及 ARIB STD-T66（日本）
(6) 器件将在 -30dBm 处饱和。

7.16 低功耗蓝牙 - 发送 (TX)

除非另有说明，否则相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V、f_{RF} = 2440MHz 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1（R 型号）参考设计测得。所有测量都在天线输入端通过组合的 RX 和 TX 路径执行。 所有测量都是在传导条件下执行的。

型号	参数	测试条件	最小值	典型值	最大值	单位
一般参数						
R 型号	最大输出功率	通过集成平衡-非平衡变压器输送到单端 50Ω 负载		10		dBm
	输出功率可编程范围	通过集成平衡-非平衡变压器输送到单端 50Ω 负载		30		dB
P 型号	最大输出功率	通过集成平衡-非平衡变压器输送到单端 50Ω 负载		20		dBm
	输出功率可编程范围	通过集成平衡-非平衡变压器输送到单端 50Ω 负载		40		dB

7.17 蓝牙信道探测

相关数据都是在 T_c = 25°C、V_{DDS} = 3.3V、f_{RF} = 2440MHz、Tx 输出功率 = +10dBm 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
一般参数						
	支持的 PHY 数据速率		1		2	Mbps
T_IP1	数据包之间的间隔时间范围		40		145	µs
T_IP2	CS 音调之间的间隔时间范围		40		145	µs
T_FCS	频率变化间隔的时间范围		100		150	µs
T_PM	相位测量的时间范围		10		40	µs
T_SW	天线开关时间范围		0		10	µs
T_GD	调制位与 CS 音调之间的保护时间			10		µs
T_FM	频率测量的时间			80		µs
N_AP	天线路径数		1		4	

Copyright © 2025 Texas Instruments Incorporated

7.18 Zigbee 和 Thread - IEEE 802.15.4-2006 2.4GHz (OQPSK DSSS1:8，250kbps) - RX

除非另有说明，否则相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V、f_{RF} = 2440MHz 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。所有测量都在天线输入端通过组合的 RX 和 TX 路径执行。所有测量都是在传导条件下执行的。

参数	测试条件	最小值	典型值	最大值	单位
一般参数					
接收器灵敏度	PER = 1%		-103		dBm
接收器饱和度	PER = 1%		> 5		dBm
相邻信道抑制	有用信号强度 –82dBm，调制干扰源 ±5MHz，PER = 1%		40		dB
备用信道抑制	有用信号强度 –82dBm，调制干扰源 ±10MHz，PER = 1%		57		dB
信道抑制，±15MHz 或更高	有用信号强度 –82dBm，不良信号为 IEEE 802.15.4 调制信道，步进通过 2405MHz 至 2480MHz 的所有信道，PER = 1%		63		dB
阻断或脱敏， 与频带上边缘相差 5MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		68		dB
阻断或脱敏， 与频带上边缘相差 10MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		69		dB
阻断或脱敏， 与频带上边缘相差 20MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		70		dB
阻断或脱敏， 与频带上边缘相差 50MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		71		dB
阻断或脱敏， 与频带下边缘相差 –5MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		67		dB
阻断或脱敏， 与频带下边缘相差 –10MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		68		dB
阻断或脱敏， 与频带下边缘相差 –20MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		69		dB
阻断或脱敏， 与频带下边缘相差 –50MHz	有用信号强度 –100dBm (比灵敏度等级高 3dB) ，CW 干扰器，PER = 1%		70		dB
杂散发射，1GHz 至 12.75GHz	在 50Ω 单端负载中测量(1)		-53		dBm
频率误差容差	传入载波频率与内部生成的载波频率之间的差异		> (-100/100)		ppm
符号速率误差容差	传入符号速率与内部生成的符号速率之间的差异。		> (-100/100)		ppm
RSSI 动态范围			93		dB
RSSI 精度			±4		dB

(1) 适用于需要满足 EN 300 328、EN 300 440 2 类 (欧洲) 、FCC CFR47 第 15 部分 (美国) 和 ARIB STD-T-66 (日本) 标准的系统

7.19 Zigbee 和 Thread - IEEE 802.15.4-2006 2.4GHz (OQPSK DSSS1:8，250kbps) - TX

除非另有说明，否则相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V、f_{RF} = 2440MHz 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。所有测量都在天线输入端通过组合的 RX 和 TX 路径执行。所有测量都是在传导条件下执行的。

参数	测试条件		最小值	典型值	最大值	单位
一般参数						
最大输出功率 (R 型号)	通过集成平衡-非平衡变压器输送到单端 50Ω 负载			10		dBm
输出功率可编程范围 (R 型号)	通过集成平衡-非平衡变压器输送到单端 50Ω 负载	通过集成平衡-非平衡变压器输送到单端 50Ω 负载		30		dB
PA 阶跃增量	通过集成平衡-非平衡变压器输送到单端 50Ω 负载	差分模式，通过集成的平衡-非平衡变压器输送到单端 50Ω 负载		1		dB
IEEE 802.15.4-2006 2.4GHz (OQPSK DSSS1:8，250kbps)						
误差矢量幅度，(R 型号)	+10dBm 设置	+10dBm 设置		2%		

Copyright © 2025 Texas Instruments Incorporated

7.20 2.4GHz RX/TX CW

除非另有说明，否则相关数据都是在 T_c = 25°C、V_{DDS} = 3.0V、f_{RF} = 2440MHz 且启用直流/直流转换器的条件下基于 LP-EM-CC2745R10-Q1（R 型号）参考设计测得。所有测量都在天线输入端通过组合的 RX 和 TX 路径执行。所有测量都是在传导条件下执行的。

型号	参数	测试条件		最小值 典型值 最大值	单位
杂散发射和谐波					
R 型号、P 型号	杂散发射(1) (2) (3)	f < 1GHz，超出限制频带	+10dBm 设置	< -36	dBm
		f < 1GHz，限制频带 ETSI、MIIT		< -54	dBm
		f < 1GHz，限制频带 FCC		< -55	dBm
		f > 1GHz，包括谐波 (ETSI)		< –30	dBm
		f > 1GHz（2300 - 2390MHz、2483.5 - 2500MHz）(MIIT)		< -40	dBm
		f > 1GHz (2390 - 2400MHz) (MIIT)		< -30	dBm
	谐波(1)	二次谐波		< -42	dBm
		三次谐波		< -42	dBm
P 型号	杂散发射(1) (2) (3) (4)	f < 1GHz，超出限制频带	+20dBm 设置	< -36	dBm
		f < 1GHz，限制频带 ETSI、MIIT		< -54	dBm
		f < 1GHz，限制频带 FCC		< -55	dBm
		f > 1GHz，包括谐波 (ETSI)		< –30	dBm
		f > 1GHz（2300 - 2390MHz、2483.5 - 2500MHz）(MIIT)		< -40	dBm
		f > 1GHz (2390 - 2400MHz) (MIIT)		< -30	dBm
	谐波(1)	二次谐波		< -42	dBm
		三次谐波		< -42	dBm

(1) 适用于需要满足以下全球射频规范的系统：ETSI EN 300 328 和 EN 300 440 2 类（欧洲）、FCC CFR47 第 15 部分（美国）、MIIT（中国）以及 ARIB STD-T66（日本）。
(2) 为了使裕度在 2483.5MHz 下满足 FCC 频带边缘要求，在较高的 802.15.4 信道上运行时可以使用低于最大输出功率的设置或小于 100% 的占空比。
(3) 为了让裕度在 2400MHz 和 2483.5MHz 下满足 MIIT 频带边缘要求，在较低和较高的低功耗蓝牙信道上运行时可能需要采用低于最大输出功率的设置
(4) 为了让裕度在 2400MHz 下满足 ETSI 频带边缘要求，在较低的低功耗蓝牙信道上运行时可能需要采用低于最大输出功率的设置

Copyright © 2025 Texas Instruments Incorporated

7.21 时序和开关特性

7.21.1 复位时序

参数	最小值	典型值	最大值	单位
RSTN 低电平持续时间	1			µs

7.21.2 唤醒时间

在 V_{DDS} = 3.0V、自然通风条件、工作温度范围内测得（除非另有说明）。此处列出的时间不包括任何软件开销（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
MCU，从复位/关断到工作状态(1)		GLDO 默认充电电流设置，VDDR 电容器充满电(2)		350-450		µs
MCU，从待机到工作状态	MCU，从待机到工作状态 (3)（为从闪存执行代码做好准备），禁用 VGM，退出待机模式	启用直流/直流转换器，默认充电电流配置		43		µs
MCU，从待机到工作状态	MCU，从待机到工作状态 (3)（为从闪存执行代码做好准备），禁用 VGM，退出待机模式	启用 GLDO，默认充电电流配置		43		µs
MCU，从待机到工作状态	MCU，从待机到工作状态（为从闪存执行代码做好准备），启用 VGM，退出待机模式	启用直流/直流转换器，默认充电电流配置		80		µs
MCU，从待机到工作状态	MCU，从待机到工作状态（为从闪存执行代码做好准备），启用 VGM，退出待机模式	启用 GLDO，默认充电电流配置		80		µs
MCU，从空闲到工作状态		在空闲模式下启用闪存		3		µs
		在空闲模式下禁用闪存		15		µs

(1) 唤醒时间包括系统 ROM 引导代码执行时间（不包括任何系统 ROM 安全启动操作）。唤醒时间取决于启动器件时 VDDR 电容器上的剩余电量以及器件在重新启动之前处于复位或关断状态的时间长度。
(2) 这是指定 GLDO 充电电流设置理想情况的复位/关断模式到工作模式的时间，包括系统 ROM 引导代码操作（不包括任何系统 ROM 安全启动操作），考虑到 VDDR 电容在复位和关断事件期间已充满电且不会放电；也就是说，当器件处于复位/关断模式的时间很短时
(3) 取决于 VDDR 电容器电压电平

Copyright © 2025 Texas Instruments Incorporated

7.21.3 时钟规格

7.21.3.1 48MHz 晶体振荡器 (HFXT)

除非另有说明，否则相关数据都是在 T_c = 25°C 且 V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。

	参数	最小值	典型值	最大值	单位
	晶振频率		48		MHz
ESR	等效串联电阻 6pF < C_L ⩽ 9pF		20	60	Ω
	等效串联电阻 5pF ⩽ C_L ⩽ 6pF			80	Ω
C_L	晶体负载电容(1)	5	7(2)	9	pF
启动时间(3)	直到时钟符合要求。		130		µs

(1) 器件中集成了可调负载电容。为了符合某些法规，系统需要外部负载电容器。
(2) 片上默认连接的电容，包括参考设计寄生电容。通过软件中的“Customer Configuration”部分 (CCFG) 可以更改连接的内部电容。
(3) 使用 TI 提供的电源驱动器时的启动时间。如果不使用驱动器，启动时间可能会增加。

7.21.3.2 96MHz RC 振荡器 (HFOSC)

除非另有说明，否则相关数据都是在 T_c = 25°C 且 V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。

		最小值	典型值	最大值	单位
			96		MHz
未经校准的频率精度	启用 HFXT 跟踪回路之前的频率精度。		±3		%

7.21.3.3 80/90/98MHz RC 振荡器 (AFOSC)

除非另有说明，否则相关数据都是在 T_c = 25°C 且 V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。

	最小值	典型值	最大值	单位
中心频率		80 90.3168 98.304		MHz

7.21.3.4 32kHz 晶体振荡器 (LFXT)

除非另有说明，否则相关数据都是在 T_c = 25°C 且 V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。

	最小值	典型值	最大值	单位
晶振频率		32.768		kHz
支持的晶体负载电容	6		12	pF
ESR (等效串联电阻)		30	100	kΩ

7.21.3.5 32kHz RC 振荡器 (LFOSC)

除非另有说明，否则相关数据都是在 T_c = 25°C 且 V_{DDS} = 3.0V 的条件下基于 LP-EM-CC2745R10-Q1 参考设计测得。

		最小值	典型值	最大值	单位
经校准的频率			32.768(1)		kHz
时钟精度	使用 LFOSC 时的睡眠时钟精度(2)		±500(3)		ppm

(1) 当使用 LFOSC 作为低频系统时钟 (LFCLK) 源时，通过测量相对于 HFXT 的 LFOSC 并补偿 RTC 滴答速度，可以提高 LFCLK 产生的实时时钟 (RTC) 的精度。此功能可通过 TI 提供的电源驱动器实现。
(2) 适用于低功耗蓝牙外设和中心角色的无晶体操作，并使用通过 TI SysConfig 工具配置的器件硬件和软件进行定期 RTC 校准。如需进一步指导，请联系德州仪器 (TI) 以获取支持。
(3) 实际值低于低功耗蓝牙睡眠时钟精度规格规定的 ±500ppm。

Copyright © 2025 Texas Instruments Incorporated

7.22 外设特性

7.22.1 UART

7.22.1.1 UART 特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	最小值	典型值	最大值	单位
UART 速率			3	MBaud

7.22.2 SPI

7.22.2.1 SPI 特性

使用 TI SPI 驱动器，在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SCLK} 1/tsclk	SPI 时钟频率	控制器和外设模式(1) 2.7V ≤ VDDS < 3.8V(2)			12	MHz
		控制器和外设模式(1) VDDS < 2.7V(2)			8	
DC_{SCLK}	SCLK 占空比		45%	50%	55%	

(1) 假设连接理想的 SPI 控制器和 SPI 外围器件
(2) 如果 VDDIO 电源用于为 DIO 配置为 SPI 操作的特定引脚供电，则在这种情况下，电源电压范围适用于 VDDIO。

7.22.2.2 SPI 控制器模式

使用 TI SPI 驱动器，在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{SCLK_H/L}$	SCLK 高电平或低电平时间		$(t_{SPI}/2) - 1$	$t_{SPI} / 2$	$(t_{SPI}/2) + 1$	ns
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟		1			SCLK
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效		1			SCLK
$t_{CS.ACC}$	CS 访问时间，CS 有效到 PICO 数据输出				1	SCLK
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 PICO 高阻抗				1	SCLK
$t_{HD.CI}$	POCI 输入数据保持时间		0			ns
$t_{VALID.CO}$	PICO 输出数据有效时间(1)	SCLK 边沿到 PICO 有效，C_L = 20pF			13	ns
$t_{HD.CO}$	PICO 输出数据保持时间(2)	C_L = 20pF	0			ns

(1) 指定输出更改 SCLK 时钟边沿后将下一个有效数据驱动到输出所需的时间。
(2) 指定输出更改 SCLK 脉冲边沿后输出上数据保持有效的时长。

Copyright © 2025 Texas Instruments Incorporated

7.22.2.3 SPI 计时示意图 - 控制器模式

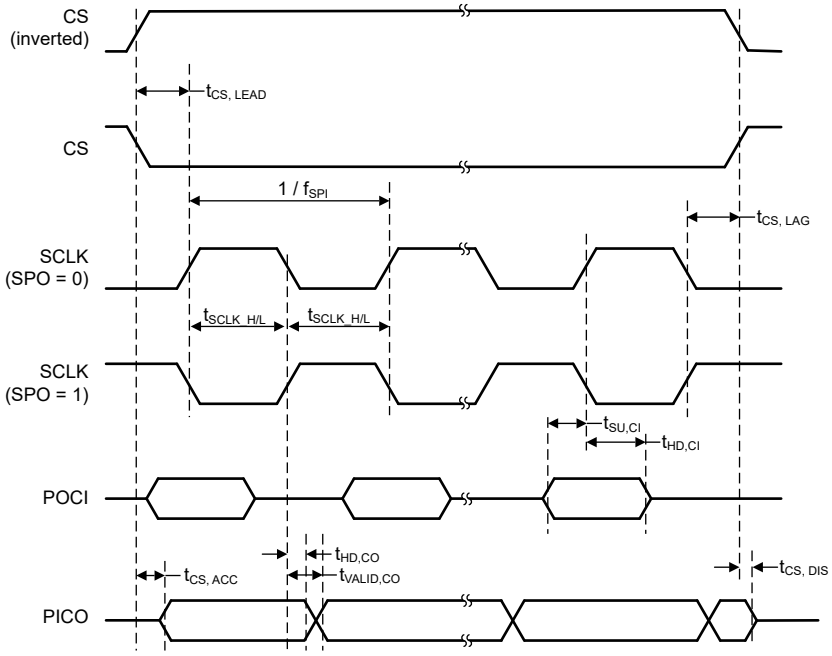


图 7-1. SPI 计时示意图 - 控制器模式，SPH = 0

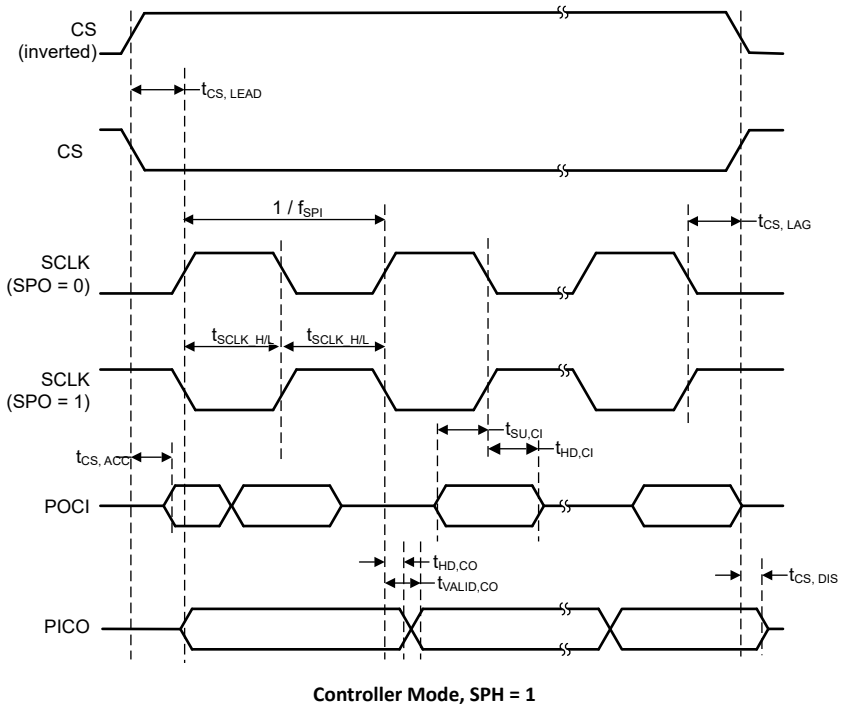


图 7-2. SPI 计时示意图 - 控制器模式，SPH = 1

Copyright © 2025 Texas Instruments Incorporated

7.22.2.4 SPI 外设模式

使用 TI SPI 驱动器，在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$t_{CS.LEAD}$	CS 提前时间，CS 有效至时钟		1			SCLK
$t_{CS.LAG}$	CS 滞后时间，最后一个时钟到 CS 无效		1			SCLK
$t_{CS.ACC}$	CS 访问时间，CS 有效到 POCI 数据输出	VDDS = 3.3V			35	ns
$t_{CS.ACC}$	CS 访问时间，CS 有效到 POCI 数据输出	VDDS = 1.8V			50	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 POCI 高阻抗	VDDS = 3.3V			35	ns
$t_{CS.DIS}$	CS 禁用时间，CS 无效到 POCI 高阻抗	VDDS = 1.8V			50	ns
$t_{SU.PI}$	PICO 输入数据设置时间		13			ns
$t_{HD.PI}$	PICO 输入数据保持时间		0			ns
$t_{VALID.PO}$	POCI 输出数据有效时间(1)	SCLK 边沿到 MISO 有效，C_L = 20pF，3.3V			35	ns
$t_{VALID.PO}$	POCI 输出数据有效时间(1)	SCLK 边沿到 MISO 有效，C_L = 20pF，1.8V			50	ns
$t_{HD.PO}$	POCI 输出数据保持时间(2)	C_L = 20pF	0			ns

(1) 指定输出更改 SCLK 时钟边沿后将下一个有效数据驱动到输出所需的时间。
(2) 指定输出更改 SCLK 脉冲边沿后输出上数据保持有效的时长。

7.22.2.5 SPI 计时示意图 - 外设模式

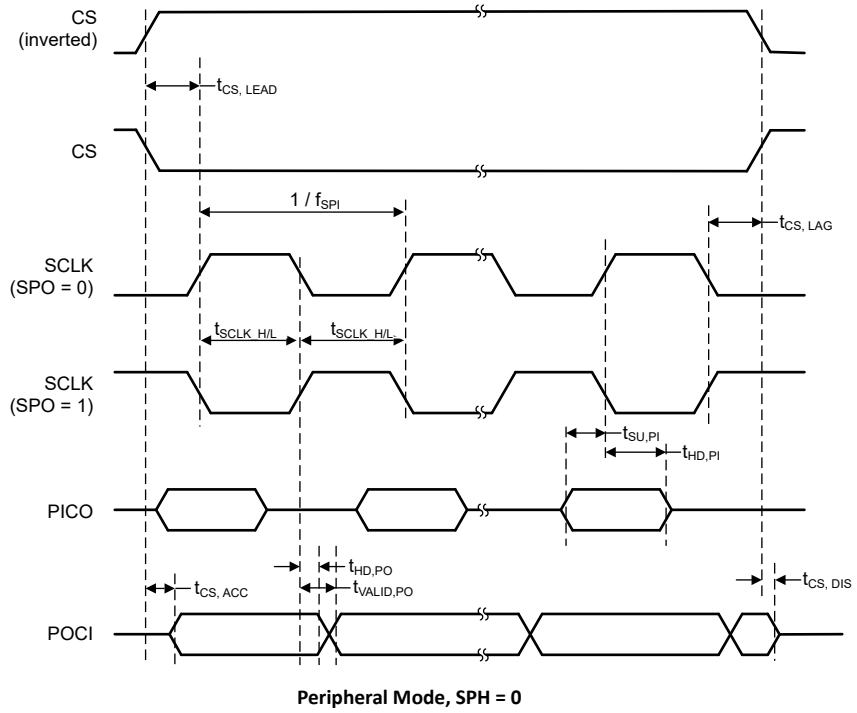


图 7-3. SPI 计时示意图 - 外设模式，SPH = 0

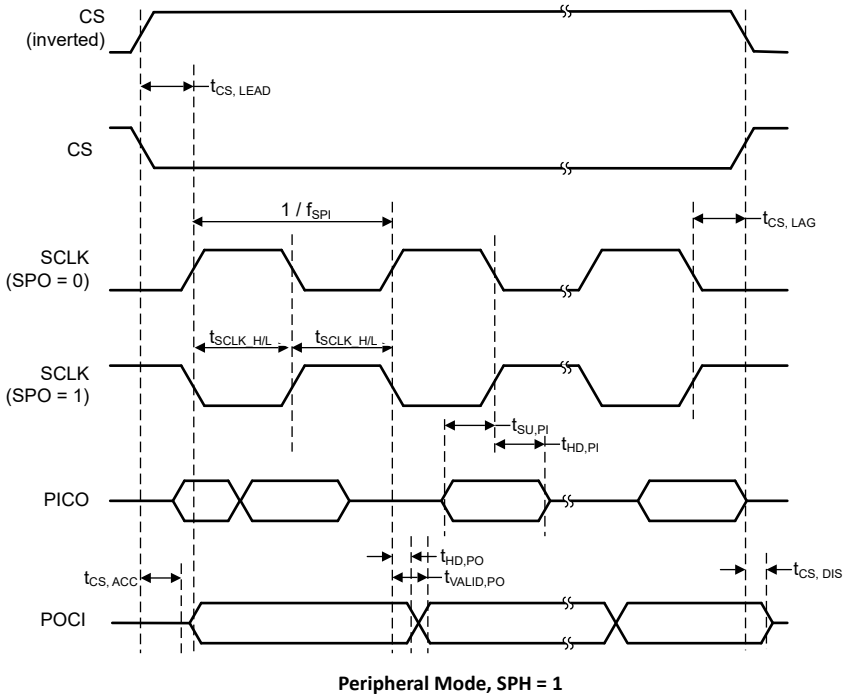


图 7-4. SPI 计时示意图 - 外设模式，SPH = 1

7.22.3 I²C

7.22.3.1 I²C 特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SCL}	SCL 时钟频率		0		400	kHz
$t_{HD，STA}$	保持时间（重复）启动	f_{SCL} = 100kHz	4.0			µs
$t_{HD，STA}$	保持时间（重复）启动	f_{SCL} > 100kHz	0.6			µs
$t_{SU,STA}$	一个针对重复启动的建立时间	f_{SCL} = 100kHz	4.7			µs
$t_{SU,STA}$	一个针对重复启动的建立时间	f_{SCL} > 100kHz	0.6			µs
$t_{HD，DAT}$	数据保持时间		0			µs
$t_{SU，DAT}$	数据设置时间	f_{SCL} = 100kHz	250			ns
$t_{SU，DAT}$	数据设置时间	f_{SCL} > 100kHz	100			ns
$t_{SU，STO}$	停止的建立时间	f_{SCL} = 100kHz	4.0			µs
$t_{SU，STO}$	停止的建立时间	f_{SCL} > 100kHz	0.6			µs
t_{BUF}	停止和启动条件之间的总线空闲时间	f_{SCL} = 100kHz	4.7			µs
t_{BUF}	停止和启动条件之间的总线空闲时间	f_{SCL} > 100kHz	1.3			µs
t_{SP}	由输入抗尖峰脉冲滤波器进行抑制的尖峰的脉冲持续时间		50			ns

Copyright © 2025 Texas Instruments Incorporated

7.22.3.2 I²C 时序图

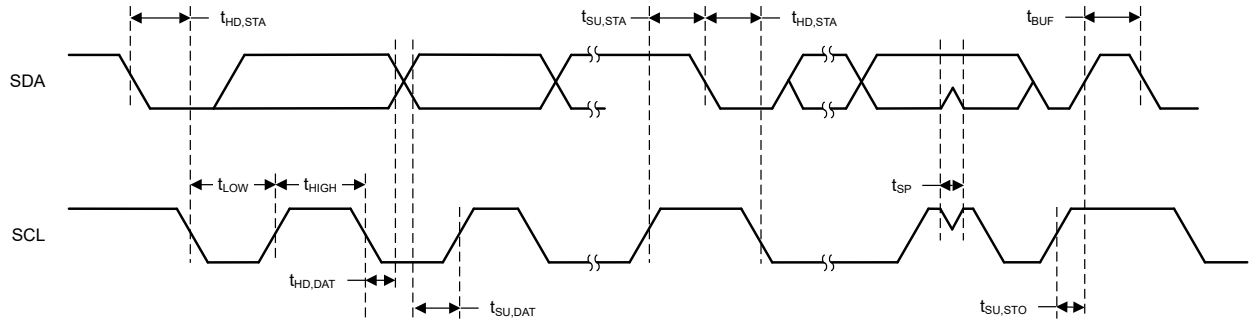


图 7-5. I²C 时序图

7.22.4 I²S

7.22.4.1 I²S 控制器模式

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{EXTCI}	外部时钟输入频率				24	MHz
$EXTCI_{DC}$	外部时钟输入占空比		40		60	%
f_{MCLK}	MCLK 时钟输出频率				24	MHz
$MCLK_{DC}$	MCLK 时钟占空比		46		52	%
f_{SCLK}	SCLK 时钟输出频率	VDDS = 1.71V			3.27	MHz
f_{SCLK}	SCLK 时钟输出频率	VDDS = 3.8V			6.145	MHz
$SCLK_{DC}$	SCLK 时钟占空比		46		54	%
$t_{WS,valid}$	WS 数据输出有效时间（SCLK 的下降沿至 WS 数据有效）		42		49	ns
$t_{SDOUT,valid}$	SD 数据输出有效时间（SCLK 的下降沿至 SD 数据有效）		37		62	ns
$t_{SDIN,setup}$	SD 数据输入建立时间（SCLK 的上升沿之前）		9			ns
$t_{SDIN,hold}$	SD 数据输入保持时间（SCLK 的上升沿之后）		5			ns

7.22.4.2 I²S 外设模式

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SCLK}	SCLK 时钟输入频率	VDDS = 1.71V			3.1	MHz
f_{SCLK}	SCLK 时钟输入频率	VDDS = 3.8V			6.145	MHz
$SCLK_{DC}$	SCLK 时钟占空比	VDDS = 1.71V	35		65	%
$SCLK_{DC}$	SCLK 时钟占空比	VDDS = 3.8V	40		60	%
$t_{SDOUT,valid}$	SD 数据输出有效时间（SCLK 的下降沿至 SD 数据有效）		26		47	ns
$t_{WS,setup}$	WS 数据输入建立时间（SCLK 的上升沿之前）		15			ns
$t_{WS,hold}$	WS 数据输入保持时间（SCLK 的上升沿之后）		0			ns
$t_{SDIN,setup}$	SD 数据输入建立时间（SCLK 的上升沿之前）		9			ns
$t_{SDIN,hold}$	SD 数据输入保持时间（SCLK 的上升沿之后）		5			ns

Copyright © 2025 Texas Instruments Incorporated

7.22.5 GPIO

7.22.5.1 GPIO 直流特性

参数	测试条件	最小值	典型值	最大值	单位
T_A = 25°C，V_{DDS} = 1.8V					
GPIO 上拉电流	输入模式，启用上拉，Vpad = 0V	39	66	109	µA
GPIO 下拉电流	输入模式，启用下拉，Vpad = VDDS	10	21	40	µA
GPIO 低电平至高电平输入转换，具有迟滞功能	IH = 1，输入读数为 0 → 1 的转换电压	0.91	1.11	1.27	V
GPIO 高电平至低电平输入转换，具有迟滞功能	IH = 1，输入读数为 1 → 0 的转换电压	0.59	0.75	0.91	V
GPIO 输入迟滞	IH = 1，0 → 1 和 1 → 0 点之间的差异	0.26	0.35	0.44	V
T_A = 25°C，V_{DDS} = 3.0V					
负载为 10mA 时的 GPIO VOH	仅限高驱动 GPIO，最大驱动设置（添加 MMR 位）	2.47			V
负载为 10mA 时的 GPIO VOL	仅限高驱动 GPIO，最大驱动设置（添加 MMR 位）			0.25	V
负载为 2mA 时的 GPIO VOH	标准驱动 GPIO	2.52			V
负载为 2mA 时的 GPIO VOL	标准驱动 GPIO			0.20	V
T_A = 25°C，V_{DDS} = 3.8V					
GPIO 上拉电流	输入模式，启用上拉，Vpad = 0V	170	262	393	µA
GPIO 下拉电流	输入模式，启用下拉，Vpad = VDDS	60	110	172	µA
GPIO 低电平至高电平输入转换，具有迟滞功能	IH = 1，输入读数为 0 → 1 的转换电压	1.76	1.98	2.27	V
GPIO 高电平至低电平输入转换，具有迟滞功能	IH = 1，输入读数为 1 → 0 的转换电压	1.26	1.52	1.79	V
GPIO 输入迟滞	IH = 1，0 → 1 和 1 → 0 点之间的差异	0.40	0.47	0.54	V
T_A = 25°C					
VIH	最低 GPIO 输入电压明确解读为*高电平*	0.8*V_{DDS}			V
VIL	最高 GPIO 输入电压明确解读为*低电平*			0.2*V_{DDS}	V

7.22.6 ADC

7.22.6.1 模数转换器 (ADC) 特性

除非另有说明，否则 T_c = 25°C，V_{DDS} = 3.0V。(1)
性能数字需要使用 TI 提供的 ADC 驱动器在软件中进行偏移和增益调整。

参数		测试条件	最小值	典型值	最大值	单位
ADC 电源和输入范围条件						
$V_{(Ax)}$	模拟输入电压范围	所有 ADC 模拟输入引脚 Ax	0		VDDS	V
$I_{(ADC)}$ 单端模式	流入 VDDS 端子的工作电源电流	RES = 0x0（12 位模式），Fs = 1.2MSPS，内部基准关闭 (ADC.REFCFG_REFEN = 0)，VeREF+ = VDDS		480		µA
		RES = 0x0（12 位模式），Fs = 266ksps，内部基准开启 (ADC.REFCFG_REFEN = 1)，REFVSEL = 2.5V		365		
$C_{I\ GPIO}$	单个端子的输入电容			5	7	pF
$R_{I\ GPIO}$	输入多路复用器导通电阻			0.5	1	kΩ
ADC 开关特性						
F_S ADCREF	使用内部 ADC 基准电压时的 ADC 采样频率	ADC.REFCFG_REFEN = 1，RES = 0x0（12 位），VDDS = 1.71V 至 VDDSmax			267(2)	ksps
F_S ADCREF	使用内部 ADC 基准电压时的 ADC 采样频率	ADC.REFCFG_REFEN = 1，RES = 0x1（10 位），VDDS = 1.71V 至 VDDSmax			308(2)	ksps
F_S ADCREF	使用内部 ADC 基准电压时的 ADC 采样频率	ADC.REFCFG_REFEN = 1，RES = 0x2（8 位），VDDS = 1.71V 至 VDDSmax			400(2)	ksps
F_S EXTREF	使用外部 ADC 基准电压时的 ADC 采样频率	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS，RES = 0x0（12 位），VDDS = 1.71V 至 VDDSmax			1.2(2)	Msps

Copyright © 2025 Texas Instruments Incorporated

7.22.6.1 模数转换器 (ADC) 特性（续）

除非另有说明，否则 T_c = 25°C，V_{DDS} = 3.0V。(1)
性能数字需要使用 TI 提供的 ADC 驱动器在软件中进行偏移和增益调整。

参数		测试条件	最小值	典型值	最大值	单位
F_S EXTREF	使用外部 ADC 基准电压时的 ADC 采样频率	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS，RES = 0x1（10 位），VDDS = 1.71V 至 VDDSmax			1.33(2)	Msps
F_S EXTREF	使用外部 ADC 基准电压时的 ADC 采样频率	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS，RES = 0x2（8 位），VDDS = 1.71V 至 VDDSmax			1.6(2)	Msps
$N_{CONVERT}$	转换的时钟周期数	RES = 0x0（12 位）		14		周期
$N_{CONVERT}$	转换的时钟周期数	RES = 0x1（10 位）		12		周期
$N_{CONVERT}$	转换的时钟周期数	RES = 0x2（8 位）		9		周期
t_{Sample}	采样时间	RES = 0x0（12 位），R_S = 25Ω，C_{pext} = 10pF。±0.5LSB 稳定	166.6			ns
$t_{VSUPPLY/3(sample)}$	选择 Vsupply/3 通道时所需的采样时间		20			µs
ADC 线性参数						
E_I	单端输入的积分线性误差 (INL)	12 位模式，V_{R+} = VeREF+ = VDDS，VDDS = 1.71-->3.8		±2		LSB
E_D	微分线性误差 (DNL)	12 位模式，V_{R+} = VeREF+ = VDDS，VDDS = 1.71-->3.8		±1		LSB
E_O	偏移误差	外部基准，V_{R+} = VeREF+ = VDDS，VDDS = 1.71-->3.8	-3		3	mV
E_O	偏移误差	内部基准，V_{R+} = REFVSEL = 2.5V	-3		3	mV
E_G	增益误差	外部基准，V_{R+} = VeREF+ = VDDS，VDD = 1.71-->3.8		±2		LSB
E_G	增益误差	内部基准，V_{R+} = REFVSEL = 2.5V		±40		LSB
ADC 动态参数						
ENOB	有效位数	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS = 3.3V，VeREF- = 0V，RES = 0x2（8 位）		8		位
ENOB	有效位数	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS = 3.3V，VeREF- = 0V，RES = 0x1（10 位）		9.9		位
ENOB	有效位数	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS = 3.3V，VeREF- = 0V，RES = 0x0（12 位）		11.2		位
ENOB	有效位数	ADC.REFCFG_REFEN = 1，REFVSEL = {2.5V, 1.4V}，RES = 0x2（8 位）		8		位
ENOB	有效位数	ADC.REFCFG_REFEN = 1，REFVSEL = {2.5V, 1.4V}，RES = 0x1（10 位）		9.6		位
ENOB	有效位数	ADC.REFCFG_REFEN = 1，REFVSEL = {2.5V, 1.4V}，RES = 0x0（12 位）		10.4		位
ENOB	有效位数	VDDS 基准，RES = 0x0（12 位）		11.2		位
SINAD	信噪比和失真比	ADC.REFCFG_REFEN = 0，VeREF+ = VDDS = 3.3V，VeREF- = 0V，RES = 0x0（12 位）		69.18		dB
SINAD	信噪比和失真比	ADC.REFCFG_REFEN = 1，REFVSEL = {2.5V, 1.4V}，RES = 0x0（12 位）		64.37		dB
SINAD	信噪比和失真比	VDDS 基准，RES = 0x0（12 位）		69.18		dB
ADC 外部参考						
EXTREF	正外部基准电压输入	ADC.REFCFG_REFEN = 0，ADC 基准源自外部基准引脚 (VeREF+)	1.4		VDDS	V
EXTREF	负外部基准电压输入	ADC.REFCFG_REFEN = 0，ADC 基准源自外部基准引脚 (VeREF-)			0	V
ADC 电源监测器						
ADC 内部输入：$V_{SUPPLY}/3$ 精度	用于电源监控的 V_{supply} 分压器精度	ADC 输入通道：Vsupply 监测器	-1.5		1.5	%
ADC 内部输入：$I_{Vsupply/3}$	V_{supply} 分压器电流消耗	ADC 输入通道 Vsupply 监测。V_{supply} = VDDS = 3.3V		10		µA
ADC 内部和 VDDS 基准						
VDDSREF	ADC 正基准电压	ADC 基准源自 VDDS		VDDS		V

Copyright © 2025 Texas Instruments Incorporated

7.22.6.1 模数转换器 (ADC) 特性（续）

除非另有说明，否则 T_c = 25°C，V_{DDS} = 3.0V。(1)
性能数字需要使用 TI 提供的 ADC 驱动器在软件中进行偏移和增益调整。

参数		测试条件	最小值	典型值	最大值	单位
ADCREF	内部 ADC 基准电压	ADC.REFCFG_REFEN = 1，REFVSEL = 0，VDDS = 1.71V - VDDSmax		1.4		V
		ADCREF_EN = 1，REFVSEL = 1，VDDS = 2.7V - VDDSmax		2.5		V
I_{ADCREF}	内部基准开启时流入 VDDA 端子的工作电源电流	ADC.REFCFG_REFEN = 1，VDDA = 1.7V 至 VDDAmax，REFVSEL = {0,1}		80		µA
t_{ON}	内部 ADC 基准电压上电时间	ADC.REFCFG_REFEN = 1		2		µs

(1) 使用 IEEE 标准 1241-2010 作为术语和测试方法
(2) 使用 48MHz HFXT 进行测量

Copyright © 2025 Texas Instruments Incorporated

7.22.7 比较器

7.22.7.1 低功耗比较器

T_c = 25°C，V_{DDS} = 3.0V（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
输入电压范围		0		V_{DDS}	V
时钟频率			32		KHz
分压器精度	输入电压范围介于 VDDS/4 和 VDDS×3/4 之间		97%		
偏移	在 V_{DDS}/2 下测量（使用两个外部输入时出现的误差）		±15		mV
决策时间	从 –50mV 步进至 50mV		1	3	时钟周期
比较器使能时间	COMP_LP 禁用 → 启用，来自引脚的 VIN+、VIN-，过驱 ≥ 20mV		80		µs
电流消耗	包括使用 VDDS/2 作为 VIN- 比较器端子上的内部基准		370		nA

7.22.8 电压干扰监测器

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
VGM					
来自 VDDS 电源的电流消耗	VGM 启用		60		µA
导通时间	从 VGM 启用到 VGM 就绪		50		µs

Copyright © 2025 Texas Instruments Incorporated

7.23 典型特性

除非另有说明，否则本节中的所有测量都是在 Tc = 25°C 且 VDDS = 3.0V 的条件下完成的。如需了解器件限制，请参阅建议运行条件。超出这些限制的值仅供参考。

7.23.1 MCU 电流

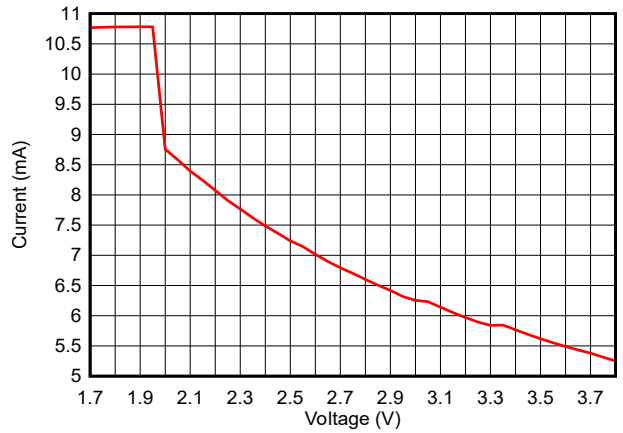


图 7-6. 工作模式 (MCU) 电流与电源电压 (VDDS) 间的关系（运行 CoreMark）

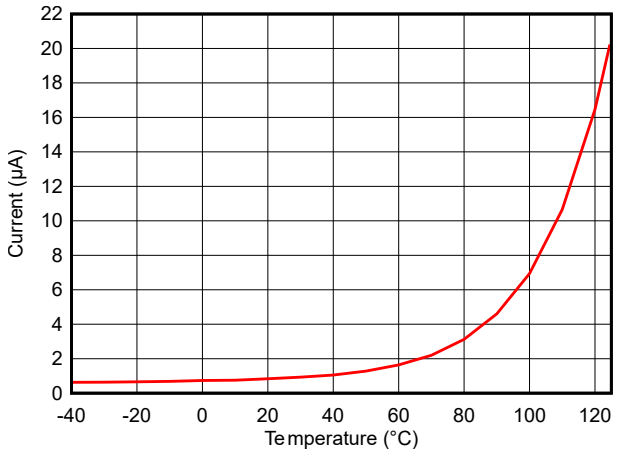


图 7-7. 待机模式 (MCU) 电流与温度间的关系（SRAM 和部分寄存器保留，启用 RTC），VDDS = 3.3V

7.23.2 RX 电流

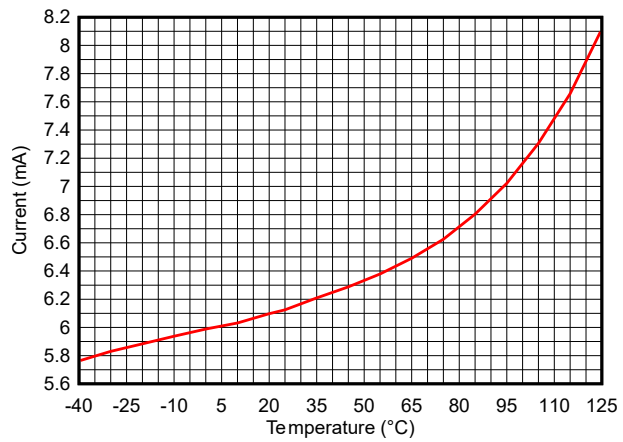


图 7-8. RX 电流与温度间的关系（BLE 1Mbps，2.44GHz），VDDS = 3.3V

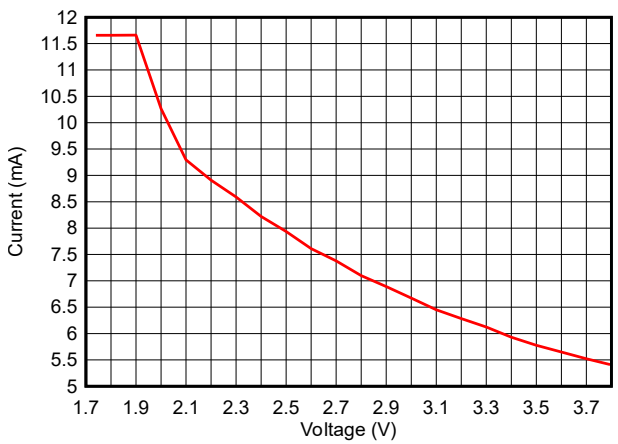


图 7-9. RX 电流与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz）

Copyright © 2025 Texas Instruments Incorporated

7.23.3 TX 电流

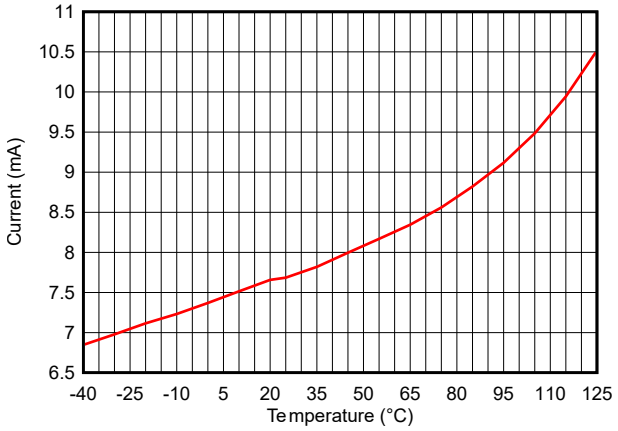


图 7-10. TX 电流与温度间的关系（BLE 1Mbps，2.44GHz，0dBm），VDDS = 3.3V

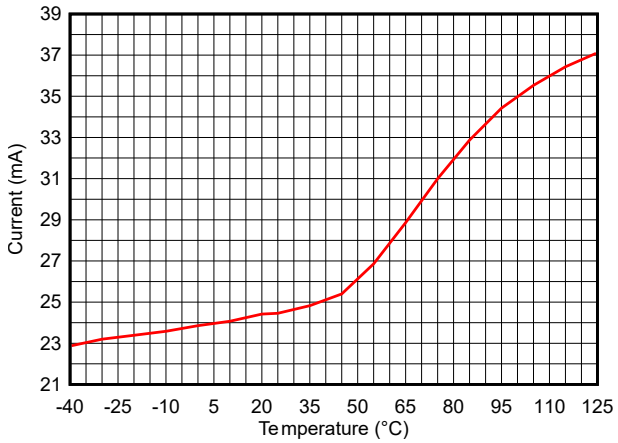


图 7-11. TX 电流与温度间的关系（BLE 1Mbps，2.44GHz，+10dBm），VDDS = 3.3V

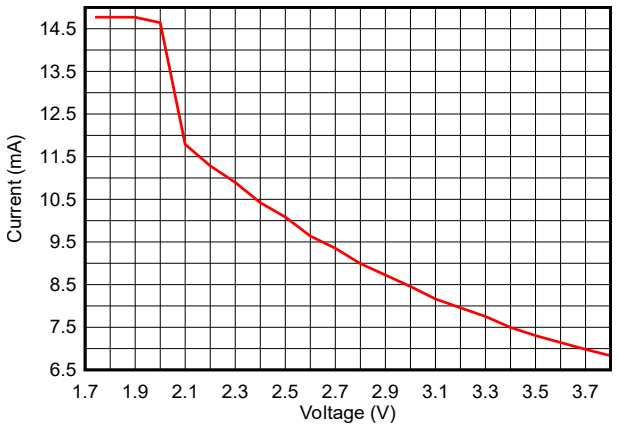


图 7-12. TX 电流与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz，0dBm）

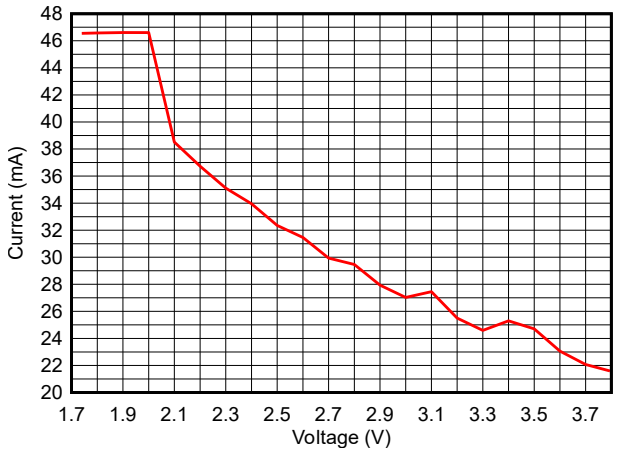


图 7-13. TX 电流与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz，+10dBm）

备注

直流/直流转换器负载支持随着 VDDS 电源电压的增加而增加，直到达到特定的电源电压阈值。超过该阈值时，负载支持通常会下降，然后再次增加，直到达到下一个阈值。对于高 TX 输出功率设置，VDDR 上的负载可能超过直流/直流转换器负载支持，额外的负载由内部 GLDO 提供。这表现为 TX 电流曲线上的多个轻微峰值，这些峰值是不断增加的 VDDS 电源电压的函数。

表 7-1 显示了不同输出功率设置的典型 TX 电流和输出功率。

Copyright © 2025 Texas Instruments Incorporated

表 7-1. 典型 TX 电流和输出功率（R 型号）

2.4GHz，VDDS = 3.3V，启用直流/直流转换器，温度 = 25°C（在 LP-EM-CC2745R10-Q1 上测量）			
txPowerTable 索引	TX 功率设置 [dBm] (SmartRF Studio)	典型输出功率 [dBm]	典型电流消耗 [mA]
1	10	10	24.5
2	9	9	22.3
3	8	7.9	20.3
4	7.5	7.3	19.5
5	7	6.8	18.8
6	6.5	6.25	18
7	6	5.9	17.7
8	5.5	5.4	17.2
9	5	4.9	10.8
10	4.5	4.6	10
11	4	4.1	9.7
12	3.5	3.6	9.3
13	3	3.2	9.0
14	2.5	2.6	8.7
15	2	2.1	8.7
16	1.5	1.7	8.5
17	1	1.1	8.2
18	0.5	0.65	8.0
19	0	0.1	7.7
20	-4	-3.9	5.8
21	-8	-7.9	5.3
22	-12	-11.8	5.0
23	-16	-15.9	4.8
24	-20	-20	4.7

Copyright © 2025 Texas Instruments Incorporated

表 7-2. 典型 TX 电流和输出功率（P 型号）

2.4GHz，VDDS = 3.3V，启用直流/直流转换器，温度 = 25°C（在 LP-EM-CC2755P10 上测量）			
txPowerTable 索引	TX 功率设置 [dBm] (SmartRF Studio)	典型输出功率 [dBm]	典型电流消耗 [mA]
1	20	19.8	132
2	19	18.8	110
3	18	18.2	101
4	17	17.2	89
5	16	16	75
6	15	15.2	71
7	14	14.1	62
8	13	13	56
9	12	12.4	52
10	11	10.9	34
11	10	9.9	28.2
12	9	8.9	25.3
13	8	8	23.5
14	7	6.9	21.6
15	6	5.9	20
16	5	4.9	18.6
17	4	4.2	10
18	3	3.4	9.7
19	2	2.4	9.1
20	2	1.4	9.0
21	0	0.5	8.6
22	-4	-3.6	6.4
23	-8	-7.3	6.2
24	-12	-11.5	5.6
25	-16	-15.2	5.5
26	-20	-19.3	5.2

Copyright © 2025 Texas Instruments Incorporated

7.23.4 RX 性能

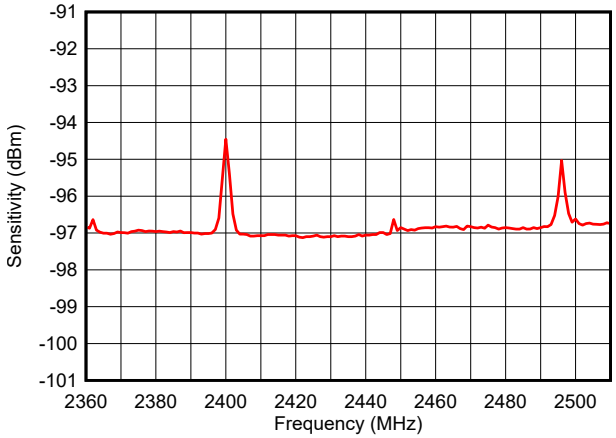


图 7-14. 灵敏度与频率间的关系 (BLE 1Mbps)

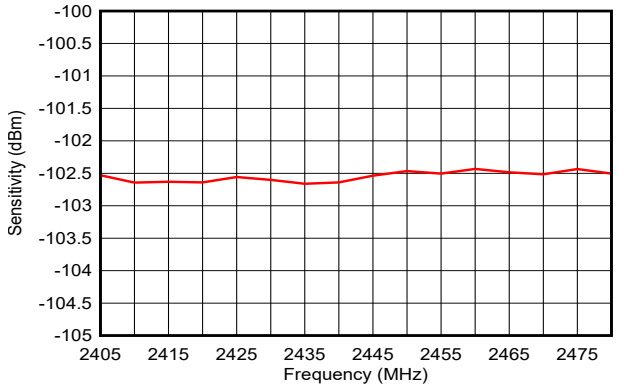


图 7-15. 灵敏度与频率间的关系 (IEEE 802.15.4 PHY)

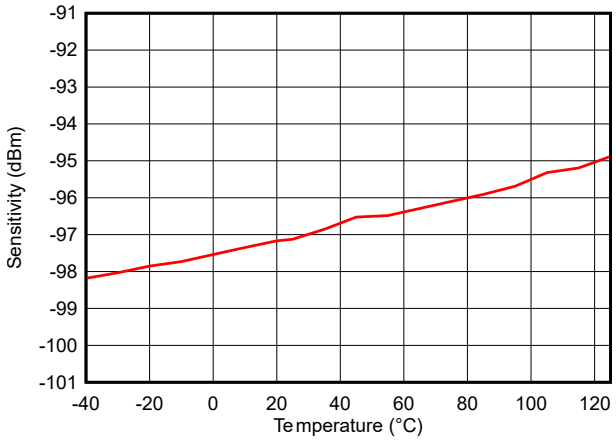


图 7-16. 灵敏度与温度间的关系（BLE 1Mbps，2.44GHz）

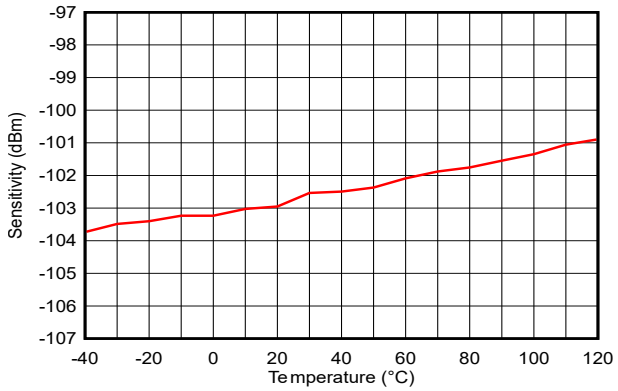


图 7-17. 灵敏度与温度间的关系 (IEEE 802.15.4 PHY)

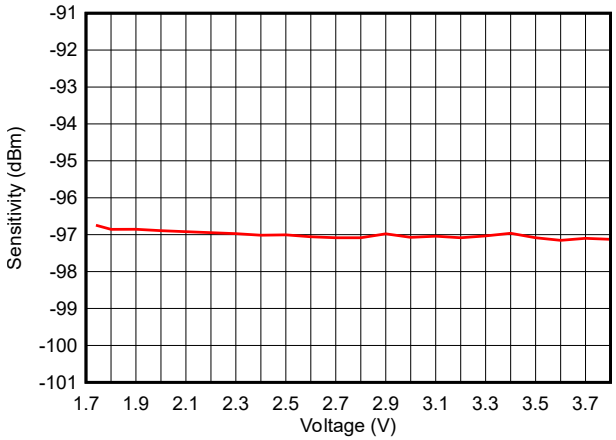


图 7-18. 灵敏度与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz）

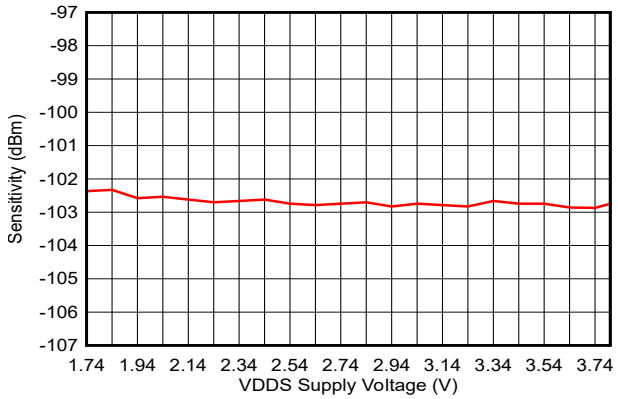


图 7-19. 灵敏度与 VDDS 间的关系 (IEEE 802.15.4 PHY)

Copyright © 2025 Texas Instruments Incorporated

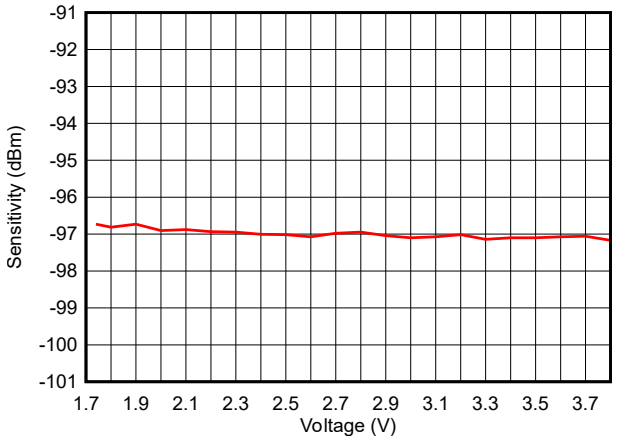


图 7-20. 灵敏度与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz，禁用直流/直流转换器）

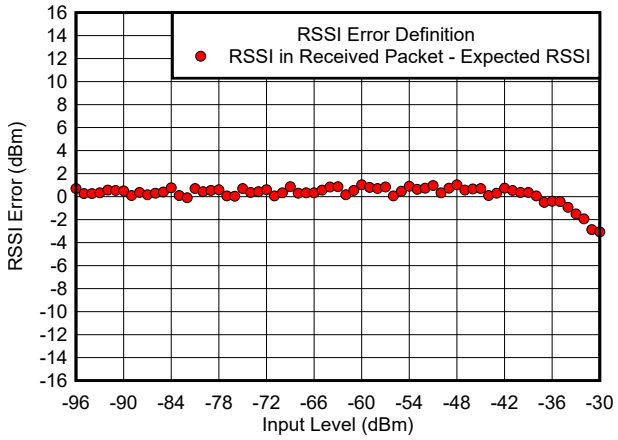


图 7-21. RSSI 误差与输入电平间的关系 (dBm)

7.23.5 TX 性能

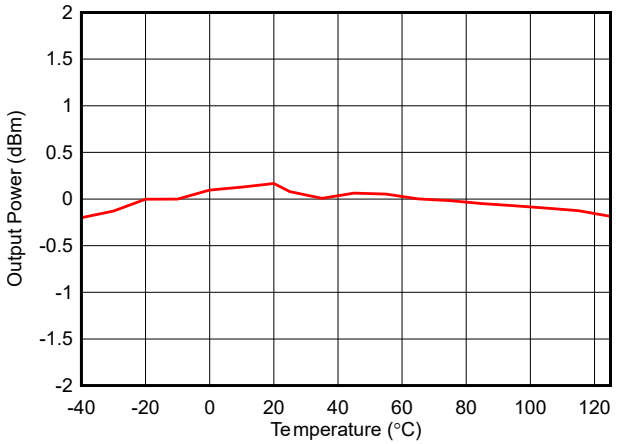


图 7-22. 输出功率与温度间的关系（BLE 1Mbps，2.44GHz，0dBm）

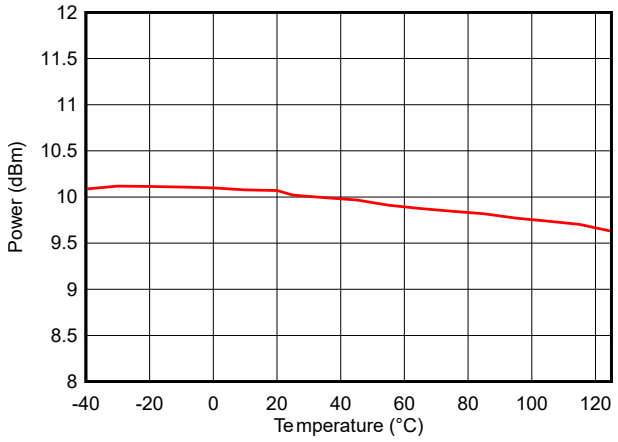


图 7-23. 输出功率与温度间的关系（BLE 1Mbps，2.44GHz，+10dBm）

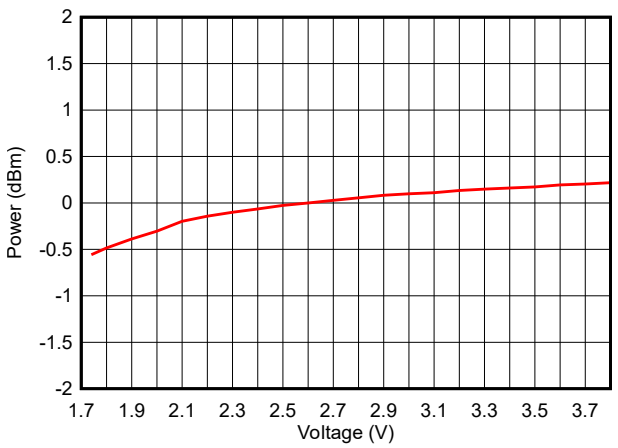


图 7-24. 输出功率与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz，0dBm）

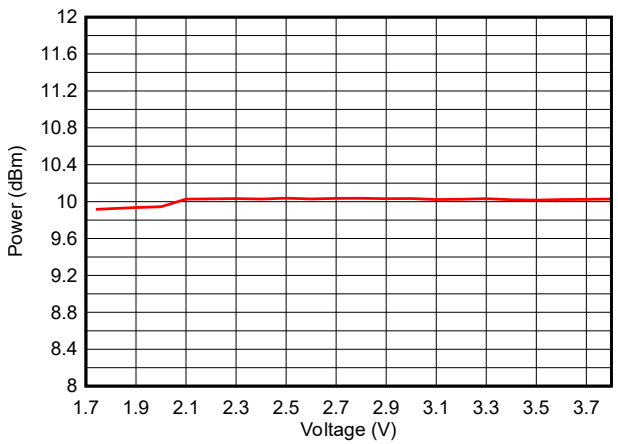


图 7-25. 输出功率与电源电压 (VDDS) 间的关系（BLE 1Mbps，2.44GHz，+10dBm）

Copyright © 2025 Texas Instruments Incorporated

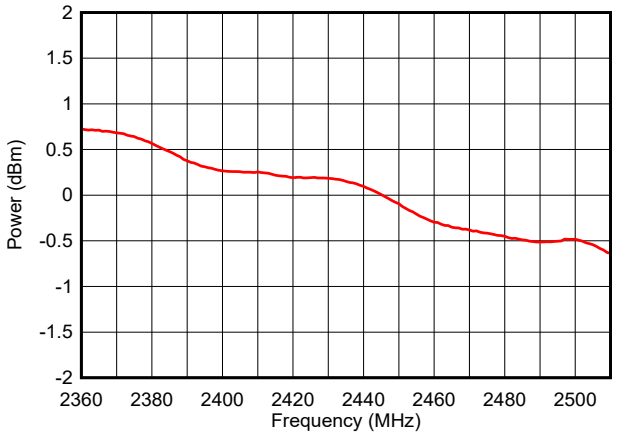


图 7-26. 输出功率与频率间的关系（BLE 1Mbps，0dBm）

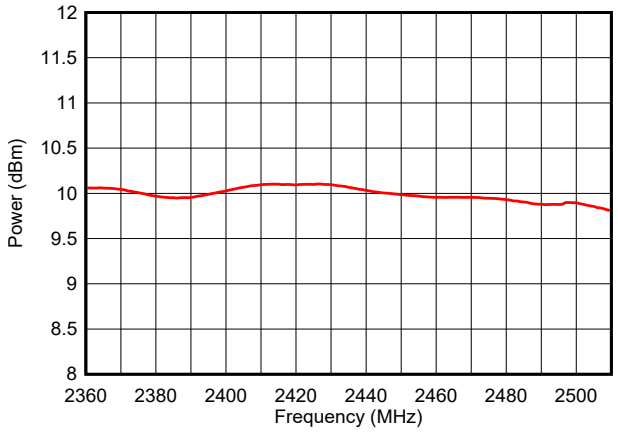


图 7-27. 输出功率与频率间的关系（BLE 1Mbps，+10dBm）

7.23.6 ADC 性能

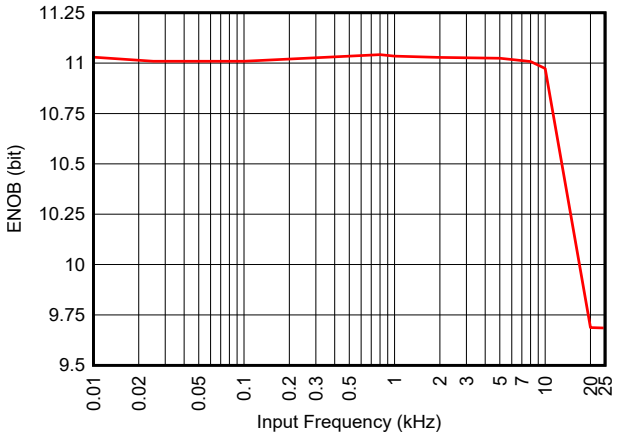


图 7-28. ENOB 与输入频率间的关系（内部基准）

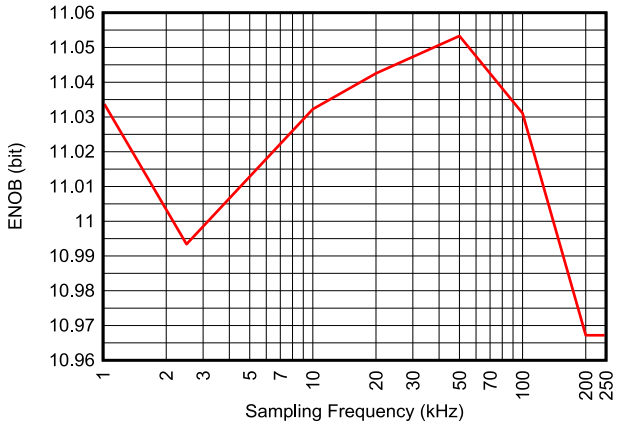


图 7-29. ENOB 与采样频率间的关系（V_{in} = 3V 斜坡波，内部基准，$F_{in} = F_s/10$）

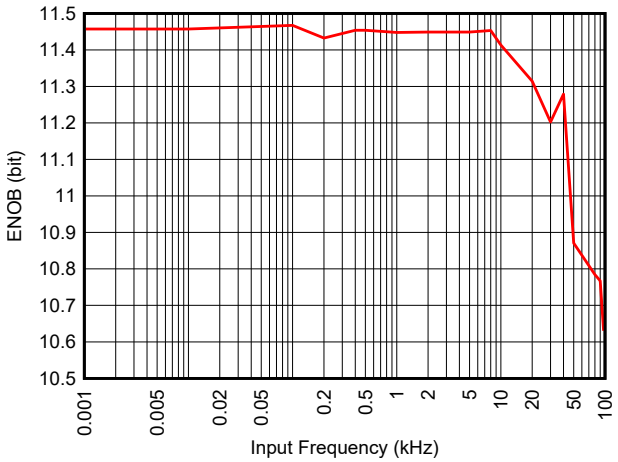


图 7-30. ENOB 与输入频率间的关系（外部基准 = 3.0V）

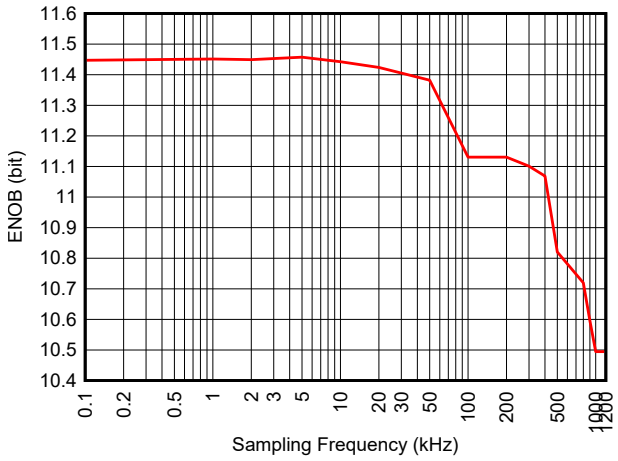


图 7-31. ENOB 与采样频率间的关系（V_{IN} = 3V 斜坡波，内部基准，200ksps）

Copyright © 2025 Texas Instruments Incorporated

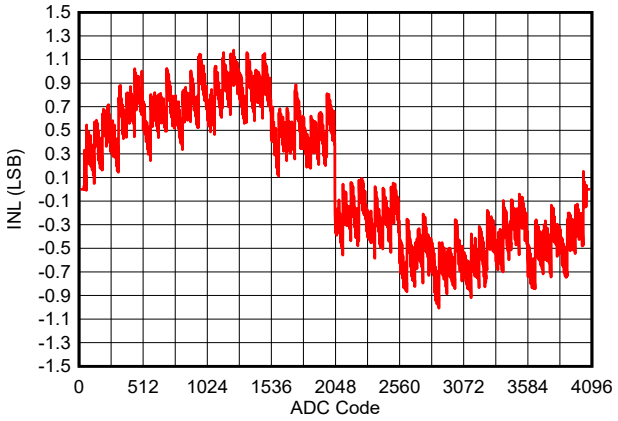


图 7-32. INL 与 ADC 代码间的关系（V_{IN} = 3V 斜坡波，内部基准，200ksps）

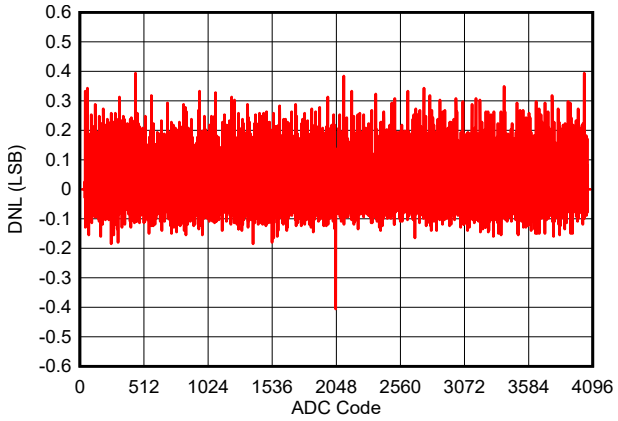


图 7-33. DNL 与 ADC 代码间的关系（V_{IN} = 3V 正弦波，内部基准，200ksps）

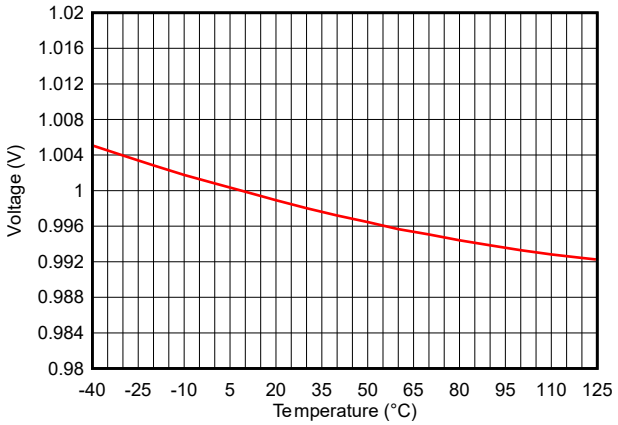


图 7-34. ADC 精度与温度间的关系（V_{IN} = 1V，内部基准，200ksps）

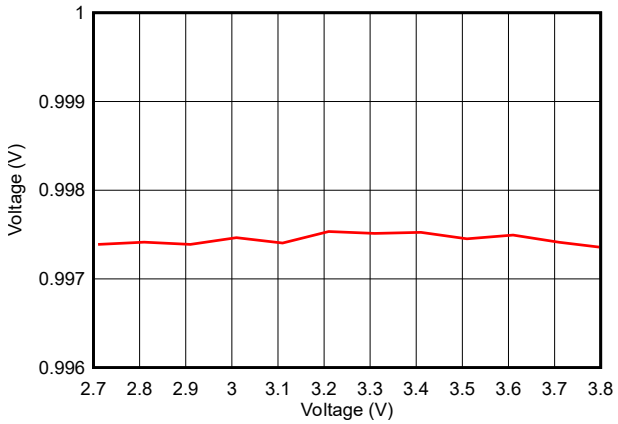


图 7-35. ADC 精度与电源电压间的关系（V_{IN} = 1V，内部基准，200ksps）

Copyright © 2025 Texas Instruments Incorporated

8 详细说明

8.1 概述

第 4 节展示了 CC2755 器件的核心模块。

8.2 系统 CPU

CC27xx SimpleLink™ 无线 MCU 包含一个 Arm® Cortex®-M33 系统 CPU，可运行应用程序、协议栈和无线电。Cortex-M33 处理器在实时确定性、能效、软件生产力和系统安全性方面达到了理想的平衡。32 位处理器内核采用专为低延迟处理设计的主线扩展 Armv8-M 架构。Cortex-M33 处理器为开发人员提供了多项优势，包括：

- 具有 32 位性能的实时确定性高性能中断处理
- 通过引入 TrustZone-M 技术构建安全基础
- 低功耗处理，便于进行软件开发

Cortex-M33 处理器为开发人员提供了多项优势，非常适合需要高效安全或数字信号控制的汽车、物联网和嵌入式应用。其中一些特性包括：

- 具有主线扩展的 Armv8-M 架构
- 支持 Thumb/Thumb-2 子集指令
- 3 级流水线
- 软件安全：
  - 用于 Armv8-M 的 TrustZone-M，具有最多八个区域的安全归属单元 (SAU)
  - 栈限制边界和检查
- DSP 扩展：包括所有 V8.1-M DSP/SIMD 指令
- 浮点单元 (FPU)：单精度浮点单元，符合 IEEE 754 标准
- 存储器保护单元 (MPU)，其中 8 个区域用于安全状态 (MPU_S)，8 个区域用于非安全状态 (MPU_NS)
- 每个安全域的 24 位 SysTick 计时器
- 支持不可屏蔽中断 (NMI) 的集成嵌套矢量中断控制器 (NVIC)
- 低功耗睡眠模式
  - Arm® 睡眠映射到器件的空闲功耗模式
  - Arm® 深度睡眠映射到器件的待机功耗模式
- 具有多达八个断点和四个观察点的串行线调试端口
- 数据观察点和跟踪 (DWT) 和仪表跟踪宏单元 (ITM)
- CC27xx 在 96MHz 下的性能为 1.41DMIPS/MHz 和 3.85 CoreMark®/MHz（从闪存运行 CoreMark®）
- 为机器学习加速提供 Arm® CDE（自定义数据扩展）指令支持

此外，CC27xx 器件还与所有 Arm® 工具和软件兼容。

Copyright © 2025 Texas Instruments Incorporated

8.3 无线电（射频内核）

低功耗射频内核 (LRF) 实现了一个高性能且高度灵活的射频子系统，该系统除了包含软件定义的数字音频广播 (LRFD) 外，还包含射频和基带电路。LRFD 为主 CPU 提供基于命令的高级 API，并负责处理许多不同无线电 PHY 的所有时序关键型和底层细节。还有多个信号可用于自主控制外部电路，例如射频开关或范围扩展器。

该调制解调器高度可配置，并且能够灵活地支持未来的标准。客户无法对其进行编程，而是使用 SimpleLink™ 低功耗 F3 软件开发套件 (SDK) 中无线电驱动程序提供的预编译映像进行加载。这种机制使得无线电平台能够进行更新以支持未来版本的标准，甚至可以在使用同一器件的情况下进行无线 (OTA) 更新。LRFD 将代码映像存储在 RF SRAM 中，而不使用任何 ROM 存储器，因此仅在启动后从闪存加载一次映像，并且在退出功耗模式时无需进行补丁更新。

8.3.1 低功耗 Bluetooth®

射频内核通过 TI 提供的 Bluetooth® 协议栈或通过标准主机控制器接口提供对低功耗 Bluetooth® 的全面支持，包括高速 2Mbps 物理层以及 500kbps 和 125kbps 远距离 PHY（编码 PHY）。

射频内核和 TI 提供的 Bluetooth® 协议栈支持 Bluetooth® 6 信道探测功能，该功能提供一种高精度、低成本的新方法来测量低功耗 Bluetooth® 设备间的距离。

8.3.2 802.15.4（Thread、Zigbee、Matter）

通过专用的 IEEE 无线电 API，射频内核支持 2.4GHz IEEE 802.15.4-2011 物理层（2Mchips/秒 Offset-QPSK，DSSS 1:8），用于 Thread 和 Zigbee 协议。TI 还提供了适用于 Thread 和 Zigbee 且免专利费的协议栈，从而实现强大的端到端解决方案。

8.4 存储器

CC27xx 器件支持使用高达 1MB 的非易失性（闪存）存储器来存储代码和数据。闪存存储器是系统内可编程和可擦除的存储器。该器件支持双闪存组（每个闪存组最多 512kB），以便在擦除/写入一个闪存组时从另一个闪存组进行读取/执行。特殊的闪存扇区包含客户配置 (CCFG) 和安全配置 (SCFG) 部分，系统 ROM 引导代码和 TI 提供的驱动程序使用这些部分来配置器件。CCFG 和 SCFG 配置是使用器件配置 SysConfig 工具生成的。

最高 162KB 的超低泄漏系统静态 RAM (SRAM) 可用于存储数据和执行代码。默认情况下，允许在待机功耗模式下保留 SRAM 内容，其中包括待机模式功耗数值。奇偶校验检查用于检测存储器中的位错误，是一项可选的内置功能，旨在减少芯片级软错误并提高可靠性。启用 SRAM 奇偶校验后，SRAM 大小限制为 144KB。

定期启动器件后，用户应用程序可以使用硬件机制来清除 SRAM。为了在从非易失性存储器执行代码时提高代码执行速度并降低功耗，默认会启用 4 路组关联 8KB 高速缓存，用于缓存和预取由系统 CPU 读取的指令。

系统 ROM 包括器件引导代码固件，该固件是在器件上电或复位时执行的第一段代码。系统 ROM 负责执行器件启动例程、初始器件修整和器件安全功能，包括安全启动操作和器件生命周期管理。系统 ROM 还包含可用于器件初始编程的串行（SPI 和 UART）引导加载程序。系统 ROM 固件包含获得 APACHE-2.0 许可的开源 MCUBoot 软件。请参阅软件许可和声明部分中的相应许可条款和声明信息。一些系统 ROM 固件获得了 BSD-3-clause 许可。

8.5 硬件安全模块 (HSM)

CC27xx 器件具有集成的硬件安全模块 (HSM)，支持用于加密、密钥管理、安全计数器和随机数生成操作的隔离环境。所选算法受到保护，不受差分功率分析 (DPA) 侧通道攻击。结合软件开发套件 (SDK) 提供的大量开源加密库，该系统可以在平台上轻松构建安全且面向未来的汽车和物联网应用。

HSM 利用以下节能加速器和 RNG 功能来加速以下加密功能：

- 密钥协商方案
  - 使用静态或临时密钥进行椭圆曲线迪菲-赫尔曼密钥交换（ECDH 和 ECDHE）
  - 使用静态或临时密钥进行迪菲-赫尔曼密钥交换（DH 和 DHE）
- 签名处理

Copyright © 2025 Texas Instruments Incorporated

  - 椭圆曲线迪菲-赫尔曼数字签名算法 (ECDSA)
  - Edwards 曲线数字签名算法 (EdDSA)
  - RSA PKCS #1 v1.5
  - RSA PSS
- 消息身份验证代码
  - AES CBC-MAC
  - AES CMAC
  - 采用 SHA2-224、SHA2-256、SHA2-384 和 SHA2-512 的 HMAC
- 分组密码工作模式
  - AES CCM 和 AES CCM* (CCM-Star)
  - AES GCM
  - AES ECB
  - AES CBC
  - AES CTR
- 哈希算法
  - SHA2-224
  - SHA2-256
  - SHA2-384
  - SHA2-512
- 随机数生成
  - TRNG（真随机数生成器）
  - AES-CTR DRBG（确定性随机比特生成器）

加密密钥大小和类型包括：

- 高级加密标准 (AES) 密钥大小为 128 位、192 位和 256 位
- RSA 密钥大小高达 3072 位（支持签名和验证），以及高达 4096 位（仅验证）
- 2048 位和 3072 位的迪菲-赫尔曼密钥大小
- 椭圆曲线支持
  - 简短的 Weierstrass
    - NIST-P224 (secp224r1)、NIST-P256 (secp256r1)、NIST-P384 (secp384r1)、NIST-P521 (secp521r1)
    - Brainpool-256R1、Brainpool-384R1、Brainpool-512R1
  - 蒙哥马利
    - Curve25519
  - 扭曲的 Edwards 形式
    - Ed25519

针对以下方面实施了 DPA 对策：

- AES 运行
- ECDSA 运行

HSM 从安全闪存区域执行 HSM 固件。96KB 器件闪存为 HSM 固件保留。HSM 固件在 HSM 引导过程中由 HSM ROM 进行验证。片上 HSM 固件映像的安全固件更新由系统 ROM 引导代码和 HSM ROM 处理。

HSM 还有一个系统其余部分（系统 CPU、DMA、调试访问等）无法访问的数据 RAM 区域。该数据 RAM 区域在低功耗模式下保留，从而支持 HSM 快速上电和保留密钥材料。除了在数据 RAM 中存储密钥材料外，HSM 还支持导入和导出包装密钥材料 (NIST SP800-38F)，该密钥材料具有器件特有的密钥，称为硬件唯一密钥 (HUK)。这样可以将密钥安全地存储在系统非易失性（闪存）存储器的任何位置。

HSM 可供系统 CPU 上运行的应用程序通过 HSM 邮箱接口以受控方式进行访问。HSM 是器件中的总线控制器，可以直接访问系统存储器，从而提高加密操作期间移动数据的效率。

Copyright © 2025 Texas Instruments Incorporated

SimpleLink 低功耗 F3 软件开发套件 (SDK) 包含进行片上编程以实现 HSM 运行所需的加密和认证 HSM 固件，以及支持所有 HSM 功能的驱动程序。

8.6 加密

CC27xx 器件还集成了 LAES，这是一种 AES-128 加密硬件加速器（在 HSM 之外），用于支持无线协议规定的延迟关键型链路层加密/解密操作。由于加密操作在后台硬件线程中运行，因此该器件还具有功耗较低的优点，并提高了可用性和系统响应能力。AES 硬件加速器支持以下分组密码模式和消息身份验证代码：

- 仅 AES ECB 加密
- 仅 AES CBC 加密
- AES CTR 加密/解密
- AES CBC-MAC
- AEC CCM（通过软件驱动程序结合使用 CTR + CBC-MAC 硬件）

支持使用 LAES 进行低级加密操作的 AES GCM 密码模式的软件实现。AES 硬件加速器可以由 CPU 或使用 DMA 提供明文/密文。每 23 个周期可实现一个 16 字节 ECB 块的持续吞吐量，相当于 > 30Mbps。

8.7 计时器

CC27xx 器件中提供了大量的计时器。这些计时器包括：

实时时钟 (RTC)

RTC 是一款在 LFCLK 系统时钟上运行的 67 位 2 通道计时器。RTC 在待机和运行功耗状态下均处于活动状态。异步器件复位（即复位引脚、退出关断状态、LF 时钟丢失等）时，RTC 会复位。然而，在内部生成的同步器件复位（例如 WDT、调试复位、系统复位请求等）时，RTC 不会复位。

RTC 会在每个 LFCLK 上累积自上次复位以来经过的时间。也可以在 RTC 配置中更新 RTC 值，以匹配不同的时基。RTC 计数器由 LFCLK 以 30kHz 至 34kHz 的速率递增，具体取决于 LF 时钟源。LFINC 指示 LFCLK 的周期（以 µs 为单位），并具有 16 位小数的额外精度，用于在 RTC 中递增时间。硬件测量电路可以在 HFXT 运行时自动测量 LFCLK 周期并更新 LFINC。

计数器可以从两个 32 位寄存器读取。RTC.TIME8U 的时间范围约为 9.5 小时，LSB 表示 8 微秒。RTC.TIME524M 的时间范围约为 71.4 年，LSB 表示 524 毫秒。

系统计时器 (SYSTIM) 和 RTC 之间会进行硬件同步，以便多通道和更高分辨率的 SYSTIM 与 RTC 的时基保持同步。

RTC 具有两个通道：一个比较通道和一个能够将器件从待机电源状态唤醒的捕捉通道。RTC 比较通道通常仅由系统软件使用，并且仅在待机功耗状态期间使用。

系统计时器 (SYSTIM)

SYSTIM 是一个 34 位、6 通道循环计时器，具有每通道可选的 32b 时间片，具有 1 µs 分辨率和 1h11m35 范围或 250ns 分辨率和 17m54s 范围。一个通道为系统软件预留，三个通道为无线电软件预留，还有两个通道可供用户应用程序自由使用。所有用户可用的通道都支持捕捉和单次比较（发布事件）操作。

为了方便软件使用，硬件同步机制会自动确保 RTC 和 SYSTIM 共用一个时基。另一个便于软件使用的功能是 SYSTIM 会验证所有提交的比较值，以便在提交的事件发生在最近的过去（分辨率为 1 µs 时为 4.294s，分辨率为 250ns 时为 1.049s）时，计时器通道将立即触发。

通用计时器 (LGPT)

CC27xx 器件提供四个 LGPT，包含 3 个 16 位计时器和 1 个 32 位计时器，这些计时器的最高运行频率均为 48MHz。LGPT 支持多种功能，例如：

Copyright © 2025 Texas Instruments Incorporated

- 三个捕捉/比较通道
- 单次触发或定期计数
- 脉宽调制 (PWM)
- 边沿间的时间计数和边沿计数
- 所有计时器的每个通道上都实现了输入滤波器
- 使用计时器 0 和计时器 1 实现了 IR 生成功能
- 计时器 1 提供了死区功能

计时器捕捉/比较和 PWM 信号通过 IO 控制器模块 (IOC) 连接到 IO，而内部计时器事件通过事件结构连接到 CPU、DMA 和其他外设，这允许计时器与 GPIO 输入、其他计时器、DMA 和 ADC 等信号进行交互。两个 LGPT 支持正交解码器模式，以实现正交编码传感器信号的缓冲解码。LGPT 在器件运行和空闲功耗模式下可用。

表 8-1. 计时器比较

CC27xx GP 计时器特性	TIMER 0	TIMER 1	TIMER 2	TIMER 3
计数器宽度	16 位	16 位	16 位	32 位
正交解码器	是	否	是	否
故障时的驻车模式	否	是	否	否
可编程死区插入	否	是	否	否

看门狗计时器

如果系统由于软件错误而无法正确运行，可以使用看门狗计时器来重新获得控制权。在计数器到期时，如果对系统组件和任务的定期监测未能确认其功能正常时，看门狗计时器会将器件复位。看门狗计时器以 32kHz 时钟速率运行，并在器件运行、空闲和待机模式下工作，启用后无法停止。

8.8 算法处理单元 (APU)

APU 是一种通用数学加速模块，可处理单精度浮点数（IEEE 754 格式），并经过优化以处理复数。APU 以 96MHz 的频率运行，能够独立于系统中的主 CPU 操作，并可用于减轻数字密集型运算的负担。此模块处理高效矢量（和矩阵）运算并在每个时钟周期保持 1 次复杂乘加运算。这些运算广泛用于使用低功耗 Bluetooth® 信道探测机制进行基于相位的准确距离估算所需的高级后处理算法中，从而优化基于信道探测的整体距离估算延迟和能效。

APU 具有 8KB 的本地数据存储器（与系统 RAM 分开），应用程序可以在其中读取/写入数据。APU 包含一个可编程内核，用于处理为 APU 硬件加速器子模块开发的高级 API。SimpleLink™ 低功耗 F3 软件开发套件 (SDK) 包括 APU API，这些 API 由 APU 可编程内核在基于 RAM 的本地程序存储器（独立于系统 RAM 和 VCE 数据 RAM）内执行。

用户应用程序负责处理对不同 APU API 的链调用并将数据移入/移出 APU 本地数据存储器。SimpleLink™ 低功耗 F3 软件开发套件 (SDK) 支持软件驱动程序和示例，以支持 APU 操作。

8.9 串行外设和 I/O

CC27xx 器件提供 2 个 UART、2 个 SPI、1 个 I2C 和 1 个 I2S 串行外设。

UART 模块实现了通用异步接收器/发送器功能，这些功能支持最高 3Mbps 的灵活波特率生成和 IRDA SIR 工作模式。

SPI 模块支持 SPI 控制器和外设（高达 12MHz），并具有可配置的相位和极性。

I^2C 模块还与符合 I^2C 标准的器件进行通信。I^2C 接口可以处理 100kHz 和 400kHz 工作频率，并且可以用作控制器和目标。

I^2S 接口处理数字音频，也可以连接脉冲密度调制麦克风 (PDM)。

Copyright © 2025 Texas Instruments Incorporated

I/O 控制器 (IOC) 控制数字 I/O 引脚并包含多路复用器电路，能够以固定的方式通过 DIO 将一组外设分配给 I/O 引脚。所有数字 I/O 均具有中断和唤醒功能，具有可编程上拉和下拉功能，并且可以在下降沿或上升沿（可配置）上生成中断。当配置为输出时，引脚可以用作推挽式、开漏式或开源式输出。

某些 GPIO 具有高驱动能力（在 RHA (6mm × 6mm) 引脚排列，0.5mm 间距（顶视图）中以粗体标记）。

VDDIO 双电源 I/O 电源支持使用与主 VDDS 电源轨不同的 I/O 电源轨。这使得应用能够以与主 VDDS 电源电平不同的电压电平与其他系统元件连接。RHA (6mm × 6mm) 引脚排列，0.5mm 间距（顶视图）中分别以橙色和蓝色列出了由 VDDIO 和 VDDS 电源供电的 GPIO。VDDS 和 VDDIO 引脚上提供的电压轨可以独立地按任何顺序斜升和斜降，并且可以无限期支持任意组合的未上电 VDDS 和 VDDIO 电源。这简化了系统级电源设计，无需在 VDDIO 和 VDDS 引脚上控制这些电源的可用性或斜升/斜降序列。

有关更多信息，请参阅 *CC27xx SimpleLink™ 无线 MCU 技术参考手册*。

8.10 电池和温度监测器

CC27xx 器件中有一个组合式的温度和电池电压监测器。电池和温度监测器允许在应用中连续监测片上温度和电源电压，并根据需要响应环境条件的变化。该模块包含窗口比较器，当温度或电源电压超出定义的窗口时，可以中断系统 CPU。这些事件还可用于通过 Always-On (AON) 事件结构将器件从待机模式唤醒。

8.11 电压干扰监测器 (VGM)

CC27xx 器件支持片上 VGM ，可降低低成本、低难度的非侵入式物理故障攻击威胁。

VGM 在器件引导时默认启用。在器件启动操作完成后，VGM 可在器件运行期间根据应用安全需求保持启用或选择禁用。

8.12 µDMA

该器件包括一个直接存储器存取 (µDMA) 控制器。µDMA 控制器以某种方式减轻系统 CPU 参与的数据传输任务，从而提高处理器和总线带宽的使用效率。µDMA 控制器能够执行存储器与存储器之间或存储器与外设之间的数据传输。µDMA 控制器支持来自各种片上外设的触发信号，并且经编程可在外设准备好传输更多数据时，自动执行外设和存储器之间的数据传输。

对于使用 TrustZone-M 的应用程序，在设备启动时，µDMA 默认配置为安全外设，也可通过应用程序配置为非安全外设。µDMA 通道无法单独配置为安全或非安全外设，因此应用程序需要在编译时选择 SDK 是否应将 µDMA 控制器配置为安全或非安全外设。SimpleLink 低功耗 F3 SDK µDMA 驱动程序支持将 µDMA 用作应用程序操作的非安全外设。

µDMA 控制器的一些功能如下所示（这不是详尽的列表）：

- 多达 12 个通道的通道运行，其中 8 个通道具有专用外设接口（多路复用），另外 4 个通道能够通过可配置事件进行触发。传输模式：存储器到存储器、存储器到外设、外设到存储器以及外设到外设。
- 支持 8 位、16 位和 32 位数据宽度
- 乒乓模式，用于持续串流数据

8.13 调试

片上调试通过串行线调试 (SWD) 接口得到支持，该接口是一种 Arm® 双向两线制协议，能够与 SWD 控制器进行通信并实现完整的调试功能。SWD 与德州仪器 (TI) 的 XDS 系列调试探针完全兼容。Cortex M33 内核支持高级调试功能，包括数据观察点和跟踪单元 (DWT)，该功能支持 CM33 处理器的观察点和系统性能分析。Cortex M33 内核还支持仪表跟踪宏单元 (ITM)，该功能支持打印式调试，能够跟踪操作系统 (OS) 和应用程序事件并提供诊断系统信息。

Copyright © 2025 Texas Instruments Incorporated

8.14 电源管理

为尽可能地降低功耗，CC27xx 器件支持多种功耗模式和电源管理功能（请参阅表 8-2）。

表 8-2. 电源模式

模式	可通过软件配置的功耗模式(1)				复位引脚保持
	有效	空闲	STANDBY	关断	
CPU	有效	关闭	关闭	关闭	关闭
闪存	开启	可用	关闭	关闭	关闭
SRAM	开启	开启	保持	关闭	关闭
无线电	可用	可用	关闭	关闭	关闭
电源系统	开启	开启	占空比	关闭	关闭
CPU 寄存器保留	全双工	全双工	完全 (2)	否	否
SRAM 保持	全双工	全双工	全双工	关闭	关闭
96MHz 高速时钟 (HFCLK)	HFOSC (3)	HFOSC (3)	占空比 (4)	关闭	关闭
80MHz/90MHz/98MHz 辅助频率振荡器 (AFOSC)	AFOSC	AFOSC	关闭 (5)	关闭	关闭
32kHz 低速时钟 (LFCLK)	LFXT 或 LFOSC	LFXT 或 LFOSC	LFXT 或 LFOSC	关闭	关闭
外设	可用	可用	IOC、BATMON、RTC、LPCOMP	关闭	关闭
通过 RTC 唤醒	不适用	可用	可用	关闭	关闭
在引脚边沿唤醒	不适用	可用	可用	可用	关闭
在复位引脚唤醒	开启	开启	开启	开启	开启
欠压检测器 (BOD)	开启	开启	占空比	关闭	关闭
上电复位 (POR)	开启	开启	开启	开启	开启
看门狗定时器 (WDT)	可用	可用	可用	关闭	关闭

(1) “可用”表示在相应的器件工作模式下，可以由用户应用程序启用特定的 IP 或功能。“开启”表示在相应的器件工作模式下，无论器件的用户应用程序配置如何，特定 IP 或功能已开启。“关闭”表示在相应的器件工作模式下，特定 IP 或功能已关闭并且不适用于用户应用程序。
(2) 基于软件的 CPU 寄存器保留，在进入和退出待机功耗模式时进行背景保存和恢复。
(3) 在活动和空闲功耗模式下，默认情况下会启用 HFOSC 跟踪环路，因此也会启用 48MHz HFXT。
(4) 如果在待机模式下启用了 LFOSC 硬件校准，则需要 HFXT 的 HFOSC 跟踪环路会按占空比运行。否则，仅 HFOSC 在充电周期期间按占空比运行。
(5) AFOSC 待机行为由 AFOSCCTL.AUTODIS 控制。设置后，进入待机模式时会禁用 AFOSC。必须在退出待机模式时由软件再次启用 AFOSC。

在**运行**模式下，MCU 和 AON 电源域均通电。时钟门控用于尽可能地降低功耗。外设/子系统的时钟门控由 CPU 手动控制。

在**空闲**模式下，CPU 处于睡眠状态，但选定的外设和子系统（例如无线电）可以处于活动状态。基础设施（闪存、ROM、SRAM、总线）时钟门控可根据 DMA 和调试子系统的状态来实现。

在**待机**模式下，只有 always-on (AON) 域处于工作状态。为了使器件恢复运行模式，需要外部唤醒事件、RTC 事件或比较器事件 (LP-COMP)。引脚复位也会将器件从待机模式驱动至运行模式。具有保留功能的 MCU 外设在再次唤醒时无需重新配置，CPU 会从进入待机模式的位置继续执行。所有 GPIO 均锁存在待机模式。

在**关断**模式下，器件完全关闭（包括 AON 域），并且 I/O 被锁存，并保留进入关断模式之前具有的值。定义为从关断引脚唤醒的任何 I/O 引脚状态变化都会唤醒器件，并用作复位触发器。通过读取复位状态寄存器，CPU 可以

Copyright © 2025 Texas Instruments Incorporated

区分以这种方式进行的复位和通过复位引脚进行的复位、上电复位或热关断复位。在此模式下唯一保留的状态是锁存的 I/O 状态、3V 寄存器组和闪存存储器内容。

备注

CC27xx 器件的电源、射频和时钟管理需要通过软件进行特定配置和处理，以优化性能。此配置和处理在 TI 提供的驱动程序中实现，这些驱动程序是 SimpleLink 低功耗 F3 软件开发套件 (SDK) 的一部分。因此，TI 强烈建议将此软件框架用于该器件的全部应用开发过程。源代码中免费提供了具有 FreeRTOS 的完整 SDK、器件驱动程序和示例。

8.15 时钟系统

CC27xx 器件具有以下内部系统时钟。

- 96MHz HFCLK 用作主系统（MCU 和外设）时钟，由内部 96MHz RC 振荡器 (HFOSC) 驱动，该振荡器可以根据外部 48MHz 晶体 (HFXT) 跟踪其精度。默认情况下，HFOSC 跟踪环路由系统 ROM 引导代码启用。无线电和 ADC 采用外部 48MHz 晶体振荡器工作。
- 32.768kHz LFCLK 用作内部低频系统时钟。它用于 RTC、看门狗计时器（如果在待机功耗模式下启用）以及在退出待机功耗模式后同步无线电计时器。LFCLK 可由内部 30kHz 至 34kHz RC 振荡器 (LFOSC)、32.768kHz 手表型晶振或 LFXT 旁路模式下的时钟输入驱动。当使用晶体或内部 RC 振荡器时，该器件可以向其他器件输出 32kHz LFCLK 信号，从而降低总体系统成本。
- 80MHz/90.3168MHz/98.304MHz 辅助频率振荡器 (AFOSC) 用作高频时钟来生成所需的频率，从而支持音频 I^2S 运行。AFOSC 跟踪 HFOSC，进而根据外部 48MHz 晶体 (HFXT) 跟踪其精度。AFOSC 可以生成 80MHz、90.3168MHz 和 98.304MHz 时钟频率，并且具有来自 HFOSC 的 10ppb 跟踪精度。

8.16 网络处理器

根据产品配置，CC27xx 器件可用作无线网络处理器（WNP - 无线协议栈在此器件上运行，应用程序在单独的主机 MCU 上运行），或用作片上系统 (SoC)（应用程序和协议栈均在器件内的系统 CPU 上运行）。

在第一种情况下，外部主机 MCU 使用 SPI 或 UART 与器件进行通信。在第二种情况下，必须根据无线协议栈附带的应用程序框架来编写应用程序。

8.17 集成式平衡-非平衡变压器、高功率放大器 (PA)

对于需要增加射频链路预算的应用，CC27xx 高功率 PA 器件型号（P 器件）可支持高达 +20dBm EIRP（有效全向辐射功率）的射频发射输出功率运行。为了针对使用集成式高功率 PA 的应用优化系统 BOM 元件，P 器件通过能够在同一引脚上发送和接收信号的单个射频引脚支持集成射频开关。

CC27xx R 器件支持具有高达 +10dBm EIRP 无线电发射输出功率的常规 PA (CC27xxRx)。CC27xx 的“R”和“P”型号都支持具有单端 50Ω 射频引脚的集成式平衡-非平衡变压器，因此减少了天线接口所需的外部元件数量。

Copyright © 2025 Texas Instruments Incorporated

9 应用、实施和布局

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 参考设计

在使用该器件实现设计时，应严格遵循以下参考设计。

必须特别注意射频元件布局、去耦电容器和直流/直流稳压器元件以及所有这些元件的接地连接。

LP-EM-CC2745R10-Q1 设计文件	CC2745R10-Q1 LaunchPad 设计文件包含使用该器件构建专用电路板的详细原理图和布局。
用于 LaunchPad™ 开发套件和 SensorTag 的 Sub1GHz 和 2.4GHz 天线套件	该天线套件可用于进行真实测试，从而找到适合您应用的最佳天线。该天线套件包括 16 根天线，频率范围为 169MHz 至 2.4GHz，包括： • PCB 天线 • 螺旋天线 • 芯片天线 • 适用于 868/915MHz 和 2.4GHz 的双频带天线 此天线套件有一根 JSC 电缆可以连接无线 MCU LaunchPad 开发套件和 SensorTag。

Copyright © 2025 Texas Instruments Incorporated

9.2 结温计算

本节介绍了在各种运行条件下计算结温的不同技术。更多详细信息，请参阅*半导体和 IC 封装热指标*。

建议通过两种方法根据其他测量温度得出结温：

1. 根据封装温度：

$$T_J = \psi_{JT} \times P + T_{case} \quad (1)$$

2. 根据电路板温度：

$$T_J = \psi_{JB} \times P + T_{board} \quad (2)$$

P 是器件的功耗，可以通过电流消耗乘以电源电压来计算。热阻系数请参见*热阻特性*。

示例：

在此示例中，一个简单的用例以 0dBm 输出功率连续发射无线电。假设我们要保持 105°C 的结温且电源电压为 3.3V。使用公式 1 计算外壳顶部温度与结温之间的温差。要计算 P，请在图 7-10 的图中查找 105°C 处 TX 0dBm 的电流消耗。在 105°C 时，电流消耗大约为 9.5mA。这意味着 P 为 9.5mA × 3.3V = 31.35mW。

然后，通过以下公式计算最大外壳温度：

$$T_{case} < T_j - 0.2^{°C}/_{W} \times 31.35 \;\; mW = 104.99°C \quad (3)$$

对于各种应用用例，可能必须添加其他模块的电流消耗才能计算相应的功耗。例如，MCU 可以与无线电模块同时运行，外设模块可能被启用等等。通常，要确定峰值电流消耗以及器件中的峰值功耗，最简单方法是按照*测量 CC13xx 和 CC26xx 电流消耗*应用报告中的说明进行测量。

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

10.1 器件命名规则

为了标明产品开发周期的各个产品阶段，TI 为所有器件型号和/或日期代码添加了前缀。每个器件都具有以下三个前缀/标识之一：X、P 或 null（无前缀）（例如，X 处于预发布状态；因此分配了 X 前缀/标识）。

器件开发进化流程：

X 试验器件不一定代表最终器件的电气规格，并且可能不使用生产封装流程

P 原型器件不一定是最终的器件芯片，并且不一定符合最终电气规格。

无 完全合格的器件芯片量产版本。

生产器件已进行完全特性化，并且器件的质量和可靠性已经完全论证。TI 的标准保修证书对该器件适用。

预测显示原型器件（X 或者 P）的故障率大于标准生产器件。由于这些器件的预期最终使用故障率仍未确定，德州仪器 (TI) 建议不要将这些器件用于任何生产系统。请仅使用合格的生产器件。

TI 的器件命名规则还包含具有器件产品系列名称的后缀。这个后缀表示封装类型（例如 *RHA*）。

有关采用 RHA (6mm x 6mm) 封装类型的器件的可订购器件型号，请参阅本文档的*封装选项附录*、节 3 中的“器件信息”和 TI 网站 (www.ti.com.cn)，或联系您的 TI 销售代表。

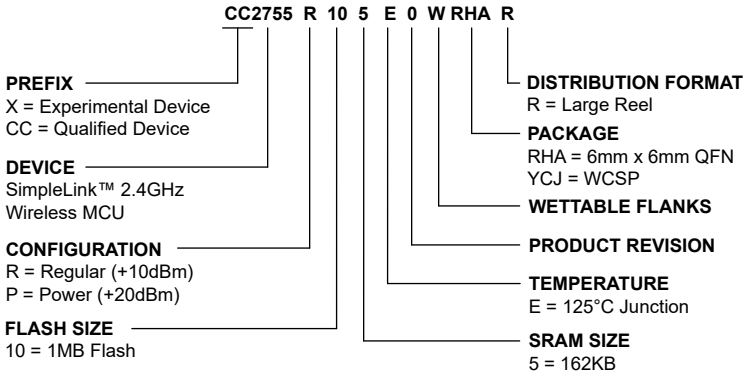


图 10-1. 器件命名规则

10.2 工具与软件

CC2755x10 器件受多种软件和硬件开发工具的支持。

软件

SimpleLink™ 低功耗软件开发套件 (SDK)

SimpleLink 低功耗软件开发套件 (SDK) 为在 CC27xx 系列器件上开发无线应用提供了一套完整的软件包。该 SDK 内含用于 CC2755R 和 CC2755P 器件的综合软件包，其中包括以下协议栈：

- 低功耗蓝牙 6.x
- Zigbee
- Thread
- Matter
- 专有系统

SimpleLink 低功耗 SDK 是 TI SimpleLink MCU 平台的一部分，可提供统一的开发环境，为客户开发有线和无线应用提供灵活的硬件、软件和工具选项。更多有关 SimpleLink MCU 平台的信息，请访问 https://www.ti.com/simplelink。

Copyright © 2025 Texas Instruments Incorporated

Zephyr	我们的 Zephyr 栈可提供完全认证的开源便携式蓝牙解决方案，由 TI 的蓝牙低耗能控制器实现，因此可以保持低功耗。通过 TI 托管的下游分支，我们确保 CC2340 和 CC2755 器件的交付速度更快，并获得错误修复和受控更新。客户将受益于不同器件供应商之间的可移植性、Twister 的广泛测试、Ztest 框架和其他验证，以及完整的可直接用于生产环境的 SDK 和 TI 工具生态系统。
开发工具 Code Composer Studio™ 集成式开发环境 (IDE)	Code Composer Studio 是一种集成开发环境 (IDE)，支持 TI 的微控制器和嵌入式处理器产品系列。Code Composer Studio 包含一整套用于开发和调试嵌入式应用的工具。它包含了用于优化的 C/C++ 编译器、源代码编辑器、工程编译环境、调试器、分析工具以及多种其他功能。直观的 IDE 提供了一个单一用户界面，可帮助用户完成应用开发流程的每个步骤。熟悉的工具和界面让用户能够比以往更快地上手。Code Composer Studio 将 Eclipse® 软件框架的优势和 TI 高级嵌入式调试功能相结合，为嵌入式开发人员提供了一种极具吸引力且功能丰富的开发环境。 CCS 不仅支持所有 SimpleLink 无线 MCU，还支持 EnergyTrace™ 软件（应用电量使用评测）。Free-RTOS 提供了一个实时对象查看器插件。 Code Composer Studio 与 LaunchPad 开发套件上包括的 XDS 调试器一起使用时免费提供。
IAR Embedded Workbench® for Arm®	IAR Embedded Workbench® 是一套可使用汇编器、C 和 C++ 构建和调试嵌入式系统应用程序的开发工具。它提供完全集成的开发环境，包括项目管理器、编辑器和构建工具。IAR 支持所有 SimpleLink 无线 MCU。它支持众多调试器，包括 XDS110、IAR I-jet™ 和 Segger J-Link™。SimpleLink SDK 中提供的大部分软件示例都对 IAR 提供现成的支持。 通过 iar.com 可获取 30 天评估版本或 32KB 大小限制版本。
SmartRF™ Studio	SmartRF™ Studio 是一款 Windows® 应用程序，可用于评估和配置德州仪器 (TI) 的 SimpleLink 无线 MCU。该应用将帮助射频系统的设计人员在设计过程的早期阶段轻松评估无线电。它对生成配置寄存器值、实际测试和调试射频系统尤为有用。SmartRF Studio 可作为单独的应用使用，通过命令行界面实现更多自动化操作，也可与射频器件的适用评估板或调试探针一起使用。SmartRF Studio 的特性包括： • 链路测试会在节点之间发送和接收数据包 • 天线和辐射测试回将无线电设置为连续波 TX 和 RX 状态 • 导出无线电配置代码，以便与 TI SimpleLink SDK 射频驱动程序一起使用 • 用于外部开关信令和控制的自定义 GPIO 配置
CCS UniFlash	CCS UniFlash 是一个独立的工具，可用于在 TI MCU 上对片上闪存进行编程。UniFlash 具有 GUI、命令行和脚本接口。CCS UniFlash 免费提供。

10.2.1 SimpleLink™ 微控制器平台

SimpleLink 微控制器平台在单一软件开发环境中提供种类繁多的有线和无线 Arm® MCU（片上系统）产品系列，为开发人员设定了新标准。为您的物联网应用提供灵活的硬件、软件和工具选项。只需投资购买一次 SimpleLink 软件开发套件，即可在您的整个产品系列中进行使用。了解有关 Simplelink 的更多信息。

10.2.2 软件许可和声明

系统 ROM 固件包含获得 APACHE-2.0 许可的开源 MCUBoot 软件。有关更多信息，请参阅以下链接：

- MCUBoot Apache 2.0 许可条款
- MCUBoot 声明信息

Copyright © 2025 Texas Instruments Incorporated

10.3 文档支持

如需接收关于数据表、勘误表、应用手册及类似文档的文档更新通知，请导航至 TI.com 上的器件产品文件夹。点击右上角的*提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

下面列出了介绍 MCU、相关外设以及其他配套技术资料的最新文档。

TI Resource Explorer

TI Resource Explorer	提供与您的器件和开发板有关的软件示例、库、可执行文件和文档。

勘误表

CC2755R/P 器件勘误表	器件勘误表说明了这款器件各个版本中功能规格的已知例外情况，并介绍如何识别器件版本。

应用报告

CC275xR10 器件的所有应用报告都可以在器件产品文件夹中找到。

技术参考手册 (TRM)

CC27xx SimpleLink™ 无线 MCU TRM	TRM 提供了该器件系列中所有可用模块和外设的详细说明。

10.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.5 商标

SmartRF™, SimpleLink™, Code Composer Studio™, EnergyTrace™, TI E2E™ are trademarks of Texas Instruments.
I-jet™ is a trademark of IAR Systems AB.
J-Link™ is a trademark of SEGGER Microcontroller Systeme GmbH.
Arm®, Cortex®, and TrustZone® are registered trademarks of Arm Limited.
Bluetooth® is a registered trademark of Bluetooth SIG, Inc.
CoreMark® is a registered trademark of Embedded Microprocessor Benchmark Consortium Corporation.
Zigbee® is a registered trademark of Zigbee.
Wi-Fi® is a registered trademark of Wi-Fi Alliance.
Eclipse® is a registered trademark of Eclipse Foundation.
IAR Embedded Workbench® is a registered trademark of IAR Systems AB.
Windows® is a registered trademark of Microsoft Corporation.
所有商标均为其各自所有者的财产。

10.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

Copyright © 2025 Texas Instruments Incorporated

10.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from JULY 1, 2025 to NOVEMBER 30, 2025 (from Revision C (July 2025) to Revision D (December 2025)) — **Page**

- 更新了蓝牙 LE 认证状态 1
- 更新了 Zigbee 认证状态 1
- 删除了对 BP-EM-CS 的引用 1
- 更新了器件信息表中的器件型号 2
- 添加了 P 器件“功耗 — 无线电模式（P 型号）表” 41
- 在“蓝牙低功耗发送 (Tx)”表中添加了 P 型号规格 46
- 在“杂散发射和谐波”表中为 R 及 P 型号添加了中国 MIIT 限值 48
- 在“2.4GHz Rx/Tx CW”表中添加了 P 型号规格 48
- 在软件概述中添加了 Zephyr 78

Changes from JUNE 12, 2025 to JULY 11, 2025 (from Revision B (June 2025) to Revision C (July 2025)) — **Page**

- 删除了“传感器控制器”部分 68
- 更新了无线电说明 69
- 更改了温度计算示例。 77
- 更新了开发套件链接 78

Changes from MAY 30, 2025 to JUNE 11, 2025 (from Revision A (May 2025) to Revision B (June 2025)) — **Page**

- 了 YCJ 封装引脚图 9
- 更新了信号说明表 12
- 更正了表并添加了 VDDIO 信息 14
- 已更新外设引脚映射表 19
- 更新了外设信号说明表 30
- 更新了开发套件链接 78

Changes from OCTOBER 1, 2024 to MAY 29, 2025 (from Revision * (October 2024) to Revision A (May 2025)) — **Page**

- 更新了安全特性列表 1
- 更新了链接 2
- 更新了方框图 4
- 更新了“器件比较”表 6
- 添加了 WCSP 封装 7
- 添加了 YCJ 封装引脚图 9
- 更新了引脚 29 和 31 的说明 10

Copyright © 2025 Texas Instruments Incorporated

- 添加了 YCB 外设信号说明.....30
- 添加了规格.....38
- 更新了命名规则图.....78
- 添加了开源软件许可证和声明.....79
- 更新了文档资源.....80
- 添加了 YCJ 封装图.....83

Copyright © 2025 Texas Instruments Incorporated

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
CC2755P105E0WRHAR	Active	Production	VQFN (RHA) | 40	4000 | LARGE T&R	Yes	Call TI | Nipdau	Level-2-260C-1 YEAR	-40 to 125	CC2755 P10
CC2755R105E0WRHAR	Active	Production	VQFN (RHA) | 40	4000 | LARGE T&R	Yes	Call TI | Nipdau	Level-2-260C-1 YEAR	-40 to 125	CC2755 R10
X2755R105E0WRHAR	Active	Preproduction	VQFN (RHA) | 40	4000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
X2755R105E0WRHAR.A	Active	Preproduction	VQFN (RHA) | 40	4000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
X2755R105E0WRHAR.B	Active	Preproduction	VQFN (RHA) | 40	4000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

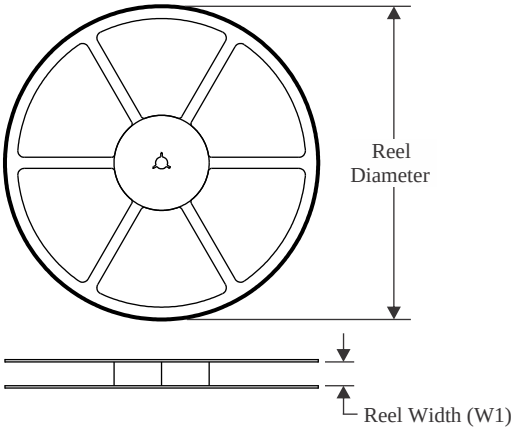
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

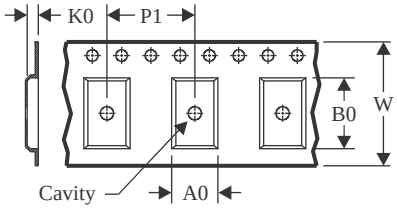
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

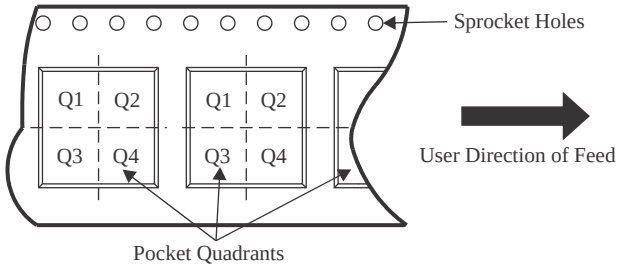


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

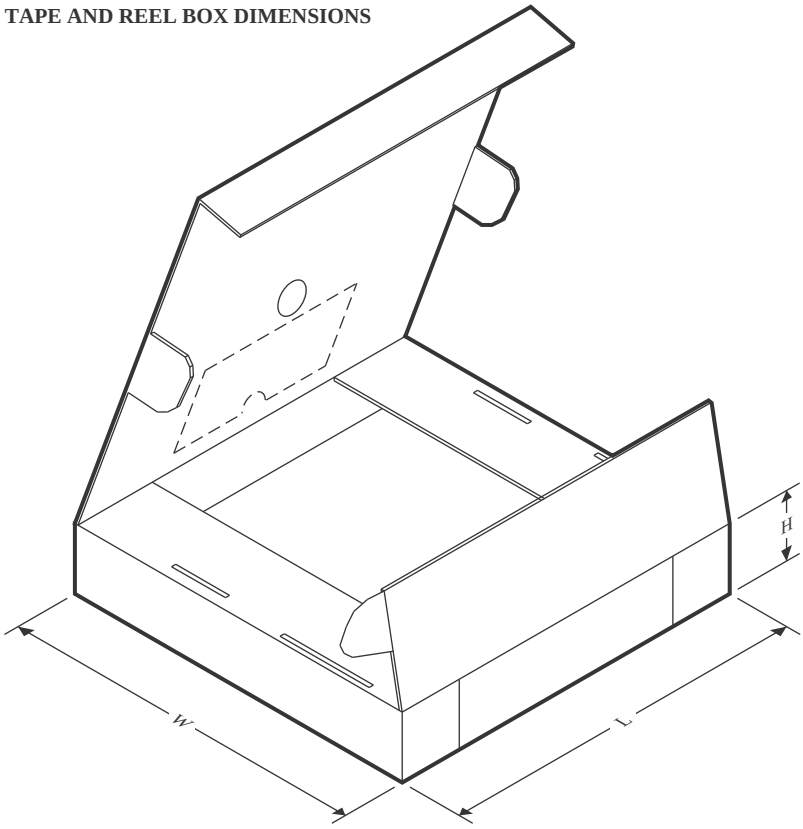
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CC2755P105E0WRHAR	VQFN	RHA	40	4000	330.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2
CC2755R105E0WRHAR	VQFN	RHA	40	4000	330.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
CC2755P105E0WRHAR	VQFN	RHA	40	4000	367.0	367.0	35.0
CC2755R105E0WRHAR	VQFN	RHA	40	4000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

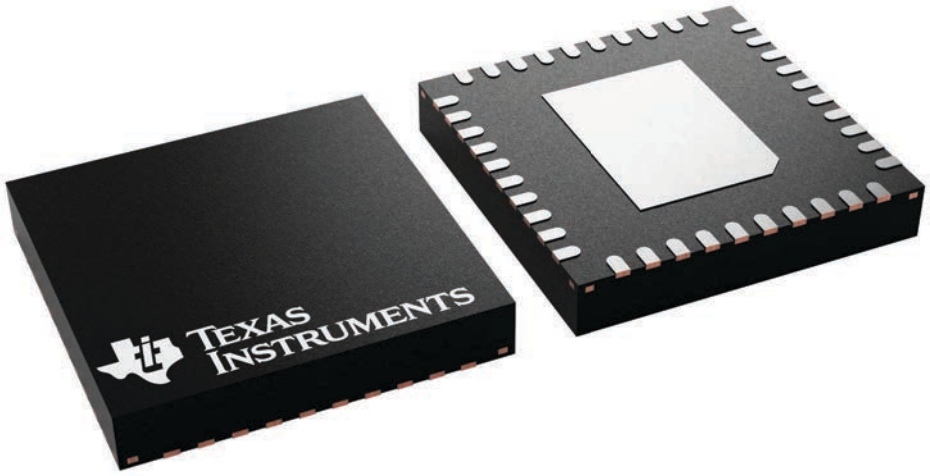
RHA 40

VQFN - 1 mm max height

6 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



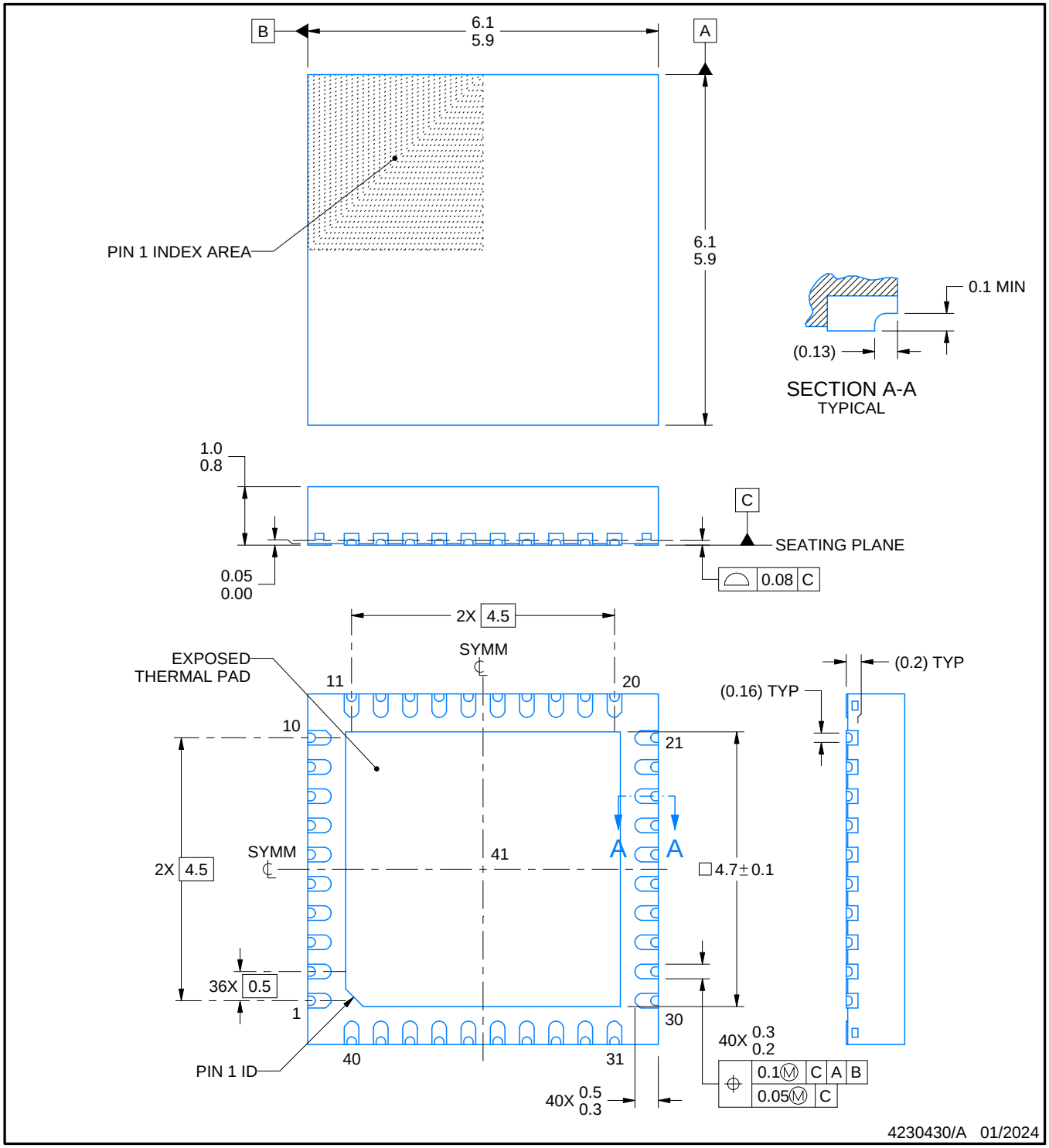
4225870/A

PACKAGE OUTLINE

RHA0040T

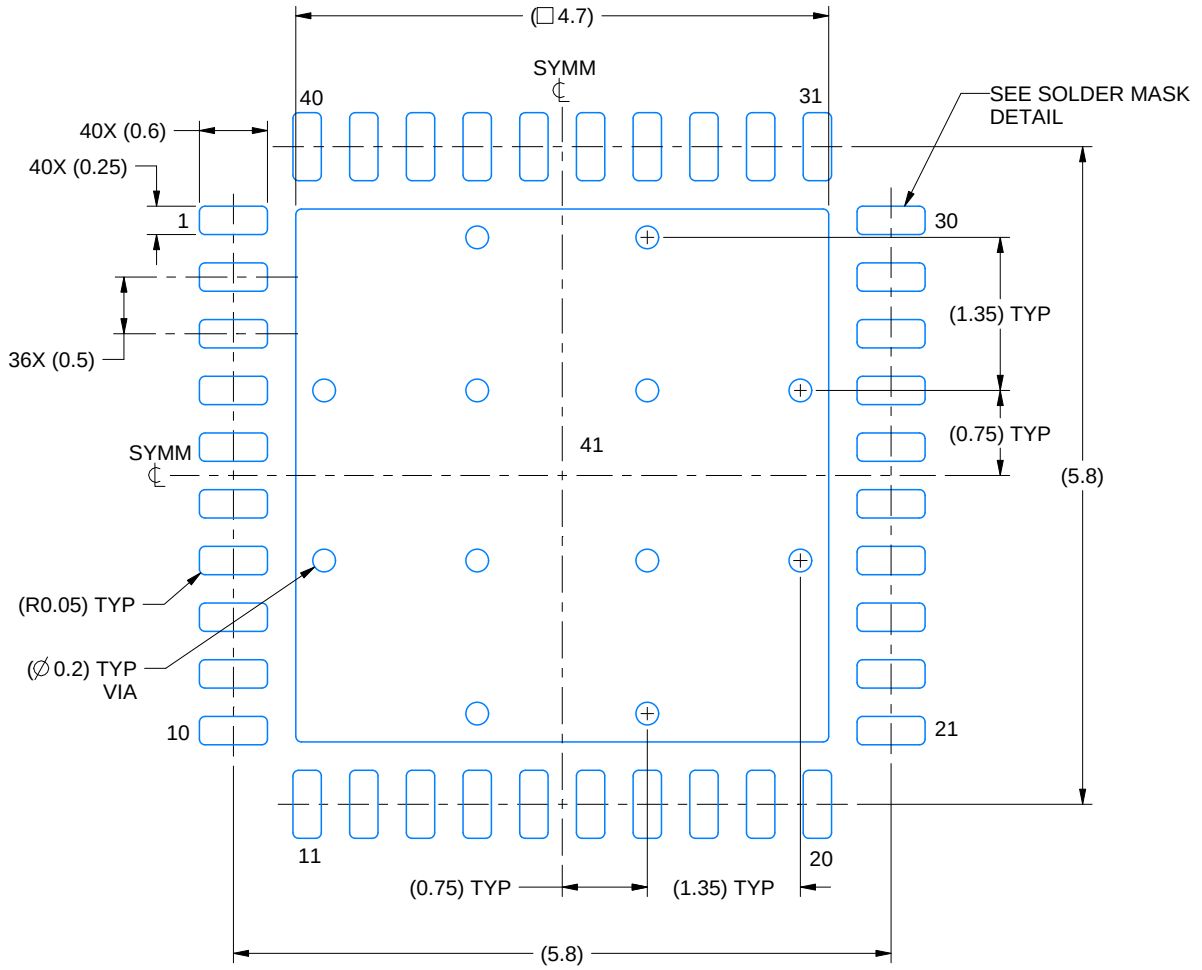
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

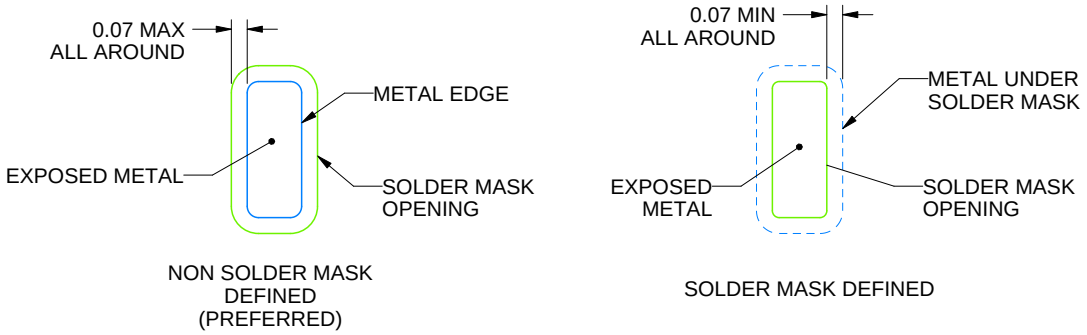


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X

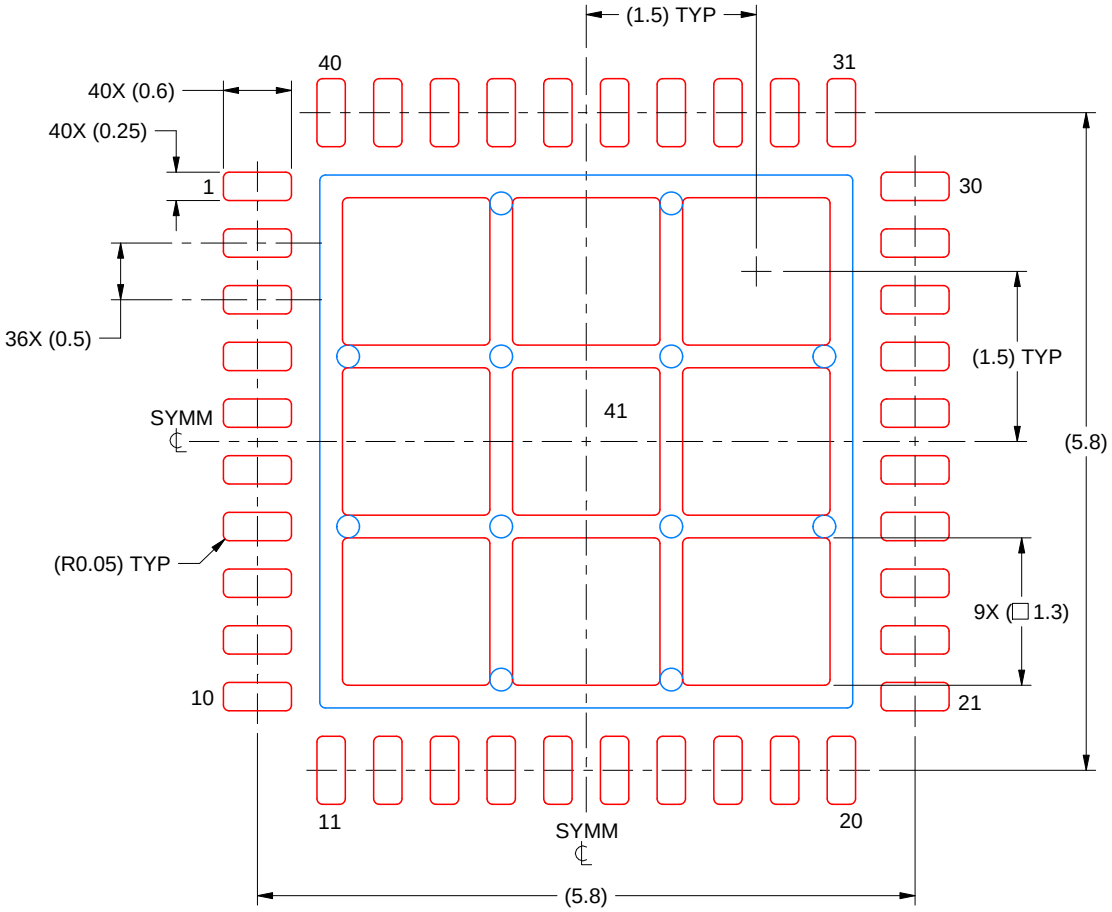


SOLDER MASK DETAILS

4230430/A 01/2024

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 41
69% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4230430/A 01/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月