TPS7H4011-SP 和 TPS7H4011-SEP 4.5V 至 14V 输入、12A 耐辐射同步降压转换器

1 特性

- 电离辐射总剂量 (TID) 特性
  - 提供的耐辐射保障高达 100krad(Si)
- 单粒子效应 (SEE) 特性
  - 单粒子锁定 (SEL)、单粒子烧毁 (SEB) 和单粒子栅穿 (SEGR) 对于线性能量传递 (LET) 的抗扰度高达 75MeV-cm^2/mg
  - 单粒子功能中断 (SEFI) 和单粒子瞬变 (SET) 对于 LET 的额定值高达 75MeV-cm^2/mg
- 输入电压范围：4.5V 至 14V
- 12A 最大输出电流
- 高效率（VIN = 12V、VOUT = 3.3V、f_{SW} = 500kHz 时的典型值）
  - 2A 时 91% (CFP)、91%（塑料）
  - 9A 时 87% (CFP)、88%（塑料）
  - 12A 时 85% (CFP)、86%（塑料）
- 集成的 HS 45mΩ (CFP)/31mΩ（塑料）和 LS 33mΩ (CFP)/27mΩ（塑料）MOSFET（在 12V 时为典型值）
- 灵活的开关频率选项：
  - 100kHz 至 1MHz，精确（±15% 或更高），可调节内部振荡器
  - 100kHz 至 1MHz 外部同步功能
  - 可将 SYNC 引脚配置为 90° 相位差以并联最多 4 个器件
- 在整个线路、温度和辐射范围内提供 0.6V ±0.67% (CFP)、±0.83%（塑料）的电压基准
- 差分遥感
- 可选电流限制
- 通过 FAULT 输入引脚实现灵活的故障管理
- 单调启动至预偏置输出
- 可调斜坡补偿和软启动
- 可实现电源时序的可调输入使能和电源正常输出
- 针对欠压和过压问题的电源正常输出监控
- 支持反相降压/升压拓扑
- 通过符合 ASTM E595 标准的塑料封装废气测试
- 支持军用（–55°C 至 125°C）温度范围

2 应用

- 太空卫星负载点电源
- 卫星电力系统 (EPS)
- 通信有效载荷
- 雷达成像有效载荷
- 耐辐射电源

3 说明

TPS7H4011 是一款经优化、适用于航天环境的 14V、12A 同步降压转换器。峰值电流模式转换器可实现高效率和良好的瞬态性能并减少元件数量。

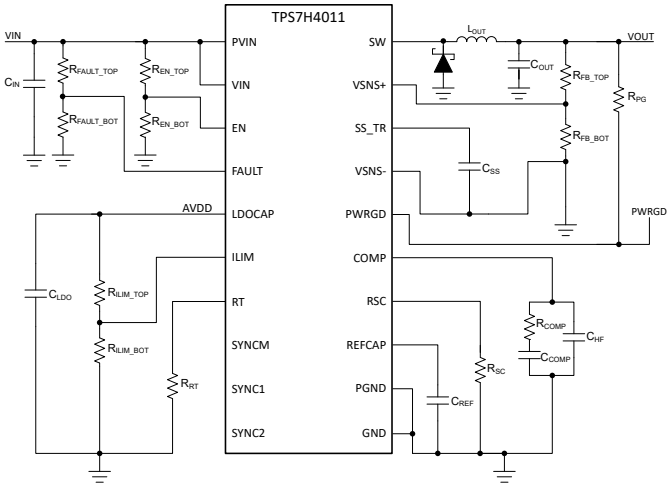
TPS7H4011 的宽电压范围使其能够用作负载点稳压器，并直接从 12V 或 5V 电压轨进行转换。输出电压启动斜坡由 SS_TR 引脚控制。通过 EN 和 PWRGD 引脚还可实现电源时序控制。

在无需外部时钟的情况下，该器件最多可配置四个并联器件，从而提高电流能力。此外，该器件还具备多种特性，例如差分遥感、可选电流限值、灵活的故障输入引脚和可配置的补偿。

器件信息

器件型号(1)	等级	封装(2)
5962R2122101VXC	QMLV-RHA	30 引脚陶瓷 7.84mm × 19.28mm 质量 = 2.27g
TPS7H4011HLB/EM	工程样片	
5962R2122102PYE	QMLP-RHA	44 引脚塑料 6.10mm × 14.00mm 质量 = 218mg
TPS7H4011MDDWTSEP	SEP	

(1) 有关更多信息，请查看器件选项表。
(2) 尺寸和质量值为标称值。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....3
5 器件选项表.....3
6 引脚配置和功能.....4
7 规格.....6
7.1 绝对最大额定值.....6
7.2 ESD 等级.....6
7.3 建议运行条件.....7
7.4 热性能信息.....7
7.5 电气特性.....8
7.6 电气特性 - 陶瓷 (CFP) 封装.....11
7.7 电气特性 - 塑料 (HTSSOP) 封装.....13
7.8 质量合格检验.....15
7.9 典型特性.....16
8 参数测量信息.....28
9 详细说明.....31
9.1 概述.....31
9.2 功能方框图.....31
9.3 特性说明.....32
9.4 器件功能模式.....54
10 应用和实施.....55
10.1 应用信息.....55
10.2 典型应用.....55
10.3 电源相关建议.....64
10.4 布局.....64
11 器件和文档支持.....66
11.1 文档支持.....66
11.2 接收文档更新通知.....66
11.3 支持资源.....66
11.4 商标.....66
11.5 静电放电警告.....66
11.6 术语表.....66
12 修订历史记录.....67
13 机械、封装和可订购信息.....68
13.1 机械数据.....68

Copyright © 2025 Texas Instruments Incorporated

4 器件比较表

最大输出电压	器件	辐射	差分遥感	灵活同步	可选电流限值	故障输入引脚
12A	TPS7H4011-SP	耐辐射	是	是	是	是
	TPS7H4011-SEP	耐辐射				
6A	TPS7H4012-SP	耐辐射	否	否	否	否
	TPS7H4012-SEP	耐辐射				
3A	TPS7H4013-SP	耐辐射	否	否	否	否
	TPS7H4013-SEP	耐辐射				

5 器件选项表

通用器件型号	辐射等级(1)	等级(2)	封装	可订购器件型号
TPS7H4011-SP	TID 为 100krad(Si) RLAT，不考虑 DSEE 的影响为 75MeV-cm^2/mg	QMLV-RHA	30 引脚 CFP HLB	5962R2122101VXC
		QMLP-RHA	44 引脚 HTSSOP DDW	5962R2122102PYE
	无	工程模型(3)	30 引脚 CFP HLB	TPS7H4011HLB/EM
TPS7H4011-SEP	TID 为 50krad(Si) RLAT，不考虑 DSEE 的影响为 43MeV-cm^2/mg	增强型航天塑料	44 引脚 HTSSOP DDW	TPS7H4011MDDWTSEP
SN0030HLB	不适用	机械“虚拟”封装（无芯片）	30 引脚 CFP HLB	SN0030HLB

(1) TID 是总电离剂量，DSEE 是破坏性单粒子效应。每个产品的关联 TID 报告和 SEE 报告中提供了额外信息。
(2) 有关器件等级的更多信息，请查阅 SLYB235 和器件等级。
(3) 这些器件仅适用于工程评估。它们按照不合规流程进行处理（例如，未进行老化处理，仅在 25°C 下进行测试）。这些器件不适用于鉴定、量产、辐射测试或飞行。器件在温度范围以外或超过使用寿命时的性能不受保证。

Copyright © 2025 Texas Instruments Incorporated

6 引脚配置和功能

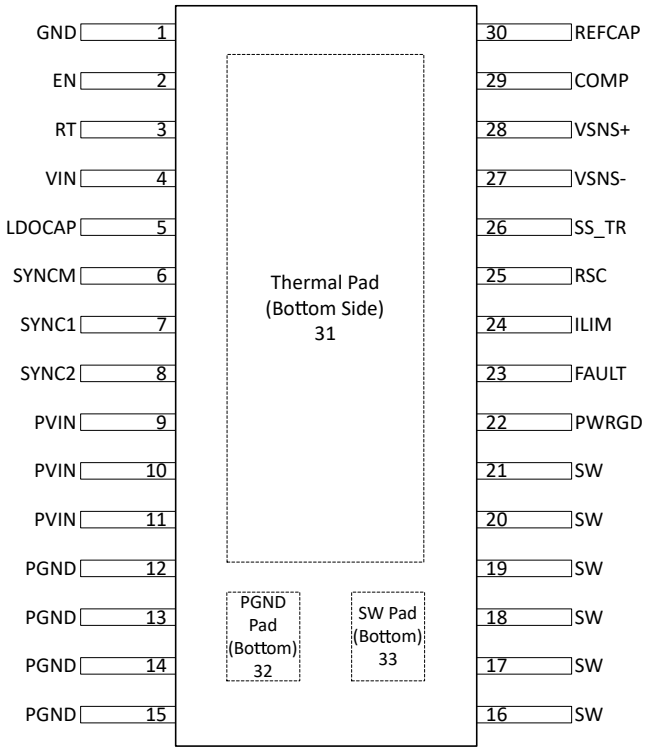


图 6-1. HLB 封装，30 引脚 CFP（顶视图）

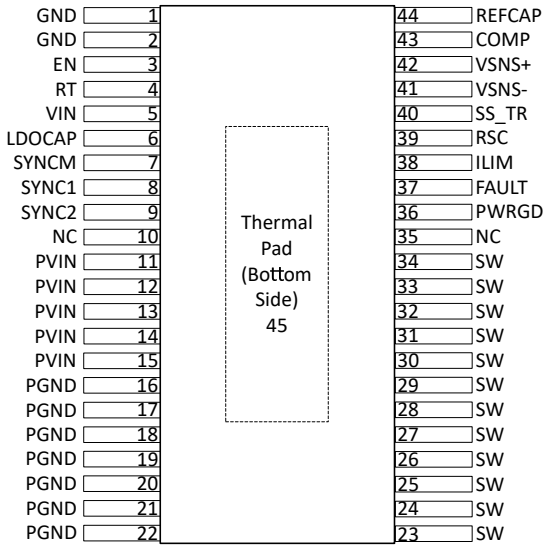


图 6-2. DDW 封装，44 引脚 HTSSOP（顶视图）

表 6-1. 引脚功能

引脚			I/O[1]	说明
名称	CFP (30)	HTSSOP (44)		
GND	1	1、2	—	地。控制电路的回路。
EN	2	3	I	使能。将此引脚驱动为逻辑高电平可启用器件；将引脚驱动为逻辑低电平可禁用器件。VIN 和 GND 之间的电阻分压器可用于设置器件导通电平。
RT	3	4	I/O	RT 和 GND 之间连接的电阻器可设置转换器的开关频率。开关频率范围为 100kHz 至 1MHz。如果器件配置为使用外部时钟，则该引脚可以保持悬空，或者在外部时钟丢失时，可以使用电阻器提供备用频率。
VIN	4	5	I	输入电压。开关稳压器的控制电路的电源。它必须与 PVIN 的电压相同，因此建议从外部将 VIN 连接到 PVIN。
LDOCAP	5	6	O	线性稳压器输出电容器引脚。必须在该引脚上为内部线性稳压器放置一个 1μF 电容器。输出电压 AVDD 的标称值为 5V。请勿使用任何额外的外部电路（数据表中明确允许和提到的电路除外）加载此引脚。
SYNCM	6	7	I	同步模式引脚。将此引脚连接至 GND 以在 RT 编程的频率下进行开关，并在 SYNC1 和 SYNC2 上输出同步信号。将此引脚保持断开状态，以在 RT 编程的频率下进行开关，而不是在 SYNC1 和 SYNC2 上输出信号。将此引脚连接到 AVDD（LDOCAP 输出）以使用外部输入时钟。有关更多信息，请参阅节 9.3.7。
SYNC1	7	8	I/O	同步引脚 1。该引脚用作输出时钟同步引脚（以同步其他器件或协助进行器件监控）或外部时钟输入。当 SYNCM 接地时，SYNC1 输出与 TPS7H4011 开关频率同相的时钟信号。当 SYNCM 连接到 AVDD 时，SYNC1 是一个外部时钟输入，用于设置器件开关频率。SYNC1 未使用，并可能在 SYNCM 断开时保持悬空或接地。有关更多信息，请参阅节 9.3.7。

Copyright © 2025 Texas Instruments Incorporated

表 6-1. 引脚功能（续）

引脚			I/O(1)	说明
名称	CFP (30)	HTSSOP (44)		
SYNC2	8	9	I/O	同步引脚 2。当在 SYNC1 上使用外部时钟时，该引脚用作输出时钟同步引脚（以同步其他器件或协助进行器件监控）或器件配置引脚。当 SYNCM 接地时，SYNC2 输出与 TPS7H4011 开关频率相位差为 90° 的时钟信号。 当 SYNCM 连接到 AVDD 时，SYNC2 确定 SYNC1 上的输入时钟是与 TPS7H4011 开关频率同相还是具有 180° 的相位差。如果 SYNC2 连接到 GND，则器件会进行开关并与 SYNC1 输入频率具有 180° 的相位差。如果 SYNC2 连接到 AVDD（LDOCAP 输出），则器件会与 SYNC1 输入频率同相进行开关。SYNC2 未使用，并可能在 SYNCM 断开时保持悬空或接地。有关更多信息，请参阅节 9.3.7。
PVIN	9 – 11	11 – 15	I	功率级输入电压。开关稳压器输出级的电源。
PGND	12 – 15	16 – 22	—	功率级接地。低侧功率 MOSFET 的回路。连接到 PCB 上的 GND。
SW	16 – 21	23 – 34	O	开关节点引脚。开关节点输出。建议在 SW 和 PGND 之间连接一个肖特基二极管。
PWRGD	22	36	O	电源正常引脚。这是一个开漏引脚。使用上拉电阻器将此引脚上拉至 VOUT（假设 VOUT 低于 7V）或期望的逻辑电平。如果输出电压处于其编程值的 5%（典型值）之内，则 PWRGD 置为有效。当输出电压超出其编程值的 8%（典型值）或存在故障条件（例如，热关断）时，PWRGD 置为无效。
FAULT	23	37	I	故障引脚。此引脚用于实现灵活的故障管理（例如过压或外部故障输入）。当超过此引脚上的 0.6V（典型值）上升阈值时，器件将停止开关。当满足此引脚上的 0.5V（典型值）下降阈值时，器件将在 31 个周期（典型值）延迟后恢复开关。该引脚在内部下拉，如果未使用，则可以接地或保持断开状态。有关更多信息，请参阅节 9.3.5。
ILIM	24	38	I	电流限值引脚。该引脚上的电压占 AVDD（LDOCAP 输出）的百分比决定了为 FET 高侧电流限值选择四个电流限值中的哪一个。将此引脚连接到 AVDD 以实现 18.3A（典型值）的电流限值。在 AVDD 和 GND 之间使用 R_{ILIM_TOP} = 49.9kΩ 和 R_{ILIM_BOT} = 100kΩ 的电阻分压器（这会将 ILIM 设置为 AVDD 的大约 66%），以实现 13.4A（典型值）的电流限值。使用 R_{ILIM_TOP} = 100kΩ 和 R_{ILIM_BOT} = 49.9kΩ 的电阻分压器（这会将 ILIM 设置为 AVDD 的大约 33%），以实现 9A（典型值）的电流限值。将此引脚连接到 GND 以实现 5.6A（典型值）的电流限值。
RSC	25	39	I/O	斜率补偿引脚。RSC 与 GND 之间的电阻器可设置所需的斜率补偿。
SS_TR	26	40	I/O	软启动和跟踪。从该引脚连接到 VSNS 的外部电容器会减缓内部基准的上升时间。它还可用于跟踪和时序控制。
VSNS-	27	41	I	负电压检测。将此引脚连接到远程接地以进行差分检测。如果不需要差分检测，请将此引脚连接到局部地。有关更多信息，请参阅节 9.3.3。
VSNS+	28	42	I	正电压检测。这是将通过选择合适的电阻分压器网络设置为 0.6V 标称值的反馈引脚。有关更多信息，请参阅节 9.3.3。
COMP	29	43	I/O	补偿引脚。这是运算跨导 (OTA) 误差放大器输出和开关电流比较器的输入。将频率补偿与该引脚相连。
REFCAP	30	44	O	基准电容引脚。内部带隙基准需要 470nF 的外部电容器。电压 V_{BG} 的标称值为 1.2V。请勿将外部电路连接到该引脚。
NC	不适用	10、35	—	无连接。这些引脚未在内部连接。建议将这些引脚连接至 GND 以防止电荷积聚；但是，这些引脚也可以保持断开或连接至 GND 和 VIN 之间的任何电压。
散热焊盘	31	45	—	散热焊盘内部连接至 GND。连接到一个较大的接地平面以实现散热。虽然建议以电气方式连接至 GND 或 PGND，但根据需要可将其保持电气断开状态。
PGND 焊盘	32	不适用	—	电源接地焊盘。该焊盘用于为低侧功率 MOSFET 到 PGND 提供低电阻路径。它必须连接至 PGND 引脚。
SW 焊盘	33	不适用	O	开关节点。该焊盘用于为开关电流提供低电阻路径。它必须连接至 SW 引脚。
金属盖	Lid	不适用	—	在内部连接到 GND。

(1) I = 输入；O = 输出；I/O = 输入或输出；— = 其他

Copyright © 2025 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入电压	VIN、PVIN	-0.3	16	V
	EN、FAULT、ILIM、PWRGD、SYNC1、SYNC2、SYNCM	-0.3	7.5	
	VSNS+、VSNS-	-0.3	3.6	
输出电压	SW	-1	16	V
	SW，80ns 瞬态值	-3	20	
	LDOCAP	-0.3	7.5	
	RSC、COMP、RT、SS_TR	-0.3	3.6	
	REFCAP	-0.3	1.9	
Vdiff	（GND 至外露散热焊盘）	-0.2	0.2	V
拉电流	SW		电流限制	A
	PVIN		电流限制	
	PGND		电流限制	
	RT	-100	100	μA
灌电流	SW		电流限制	A
	PGND		电流限制	
	COMP	-200	200	μA
	PWRGD	-0.1	5	mA
工作结温		-55	150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

7.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±1000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2025 Texas Instruments Incorporated

7.3 建议运行条件

在工作温度范围内（除非另有说明）

		最小值	标称值	最大值	单位
输入电压	VIN、PVIN(1)	4.5		14	V
	EN、FAULT、ILIM、PWRGD、SYNCM	0		7	
	SYNC1、SYNC2 (2)	0		5.3	
		0		VIN	
	VSNS+	0	0.6	1	
	VSNS-	–0.1		0.1	
输出电压	SW	0		14	V
	RSC、COMP、RT	0		3.3	
	SS_TR	0	0.6	1	
输出电流	$SW_{(avg)}$	0		12	A
	RT	-100		100	µA
输入电流	COMP	-200		200	µA
	PWRGD	0		2	mA
工作结温	T_J	-55		125	°C

(1) VIN 必须等于 PVIN 并同时启动。通常，这是通过将它们连接到同一电压轨来实现的。
(2) SYNC1 和 SYNC2 最大输入电压必须设置为 VIN 和 5.3V 中的较低者。

7.4 热性能信息

热指标(1)		TPS7H4011-SP	TPS7H4011-SP、-SEP	单位
		CFP HLB	DDW (HTSSOP)	
		30 引脚	44 引脚	
$R_{\theta JA}$	结至环境热阻	21.5	21.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	4.3	8.8	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	0.33	0.6	°C/W
$R_{\theta JB}$	结至电路板热阻	6.3	4.4	°C/W
ψ_{JT}	结至顶部特征参数	1.2	0.1	°C/W
ψ_{JB}	结至电路板特征参数	6.1	4.4	°C/W

(1) 有关新旧热指标的更多信息，请参阅“半导体和 IC 封装热指标”应用报告 (SPRA953)。

Copyright © 2025 Texas Instruments Incorporated

7.5 电气特性

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
电源和电流								
V_{UVLOR_PVIN}	PVIN 内部 UVLO 上升阈值			1、2、3	3.2	3.4	3.6	V
$V_{UVLOHYST_PVIN}$	PVIN 内部 UVLO 迟滞			1、2、3	425	450	500	mV
V_{UVLOR_VIN}	VIN 内部 UVLO 上升阈值			1、2、3	3.4	3.6	3.8	V
$V_{UVLOHYST_VIN}$	VIN 内部 UVLO 迟滞			1、2、3	140	155	170	mV
I_{SHDN_VIN}	VIN 关断电源电流	V_{EN} = 0V	VIN = 4.5V	1、2、3		2	2.9	mA
			VIN = 14V	1、2、3		2	3	
I_{SHDN_PVIN}	PVIN 关断电源电流	V_{EN} = 0V	PVIN = 4.5V	1、2、3		2.6	3.5	mA
			PVIN = 14V	1、2、3		3.5	4.7	
I_{Q_VIN}	VIN 静态工作电流（非开关）	V_{EN} = 7V、VSENSE = 1V(3)		1、2、3		2.6	5	mA
使能和故障								
$V_{EN(rising)}$	使能上升阈值（导通）			1、2、3	0.555	0.61	0.655	V
$V_{EN(falling)}$	使能下降阈值（关断）			1、2、3	0.455	0.51	0.554	
$t_{EN(delay)}$	启用传播延迟	EN 高电平至 SW 高电平，SS 引脚开路		1、2、3		52	100	µs
$I_{EN(LKG)}$	使能输入漏电流	V_{EN} = 7V		1、2、3		2	100	nA
$V_{FAULT(rising)}$	故障阈值上升（关断）			1、2、3	0.555	0.6	0.635	V
$V_{FAULT(falling)}$	故障阈值下降（导通）			1、2、3	0.455	0.5	0.535	
$V_{FAULT(HYS)}$	FAULT 迟滞电压			1、2、3	90	100	110	mV
$I_{FAULT(LKG)}$	故障输入漏电流	V_{FAULT} = 7V		1、2、3		3	5	µA
$t_{FAULT(min)}$	FAULT 最小脉冲宽度	参阅图 8-1		9、10、11	0.4		1.4	µs
$t_{FAULT(delay)}$	故障延迟持续时间	参阅图 8-1		9、10、11	26	31	44	$(1/f_{sw})$ s
电压基准和遥感								
V_{BG}	带隙电压（REFCAP 引脚上的电压）	C_{REFCAP} = 470nF		1、2、3	1.184	1.2	1.222	V
$I_{VSNS+(LKG)}$	VSNS+ 输入漏电流	VSNS+ = 0.6V		1、2、3		10	30	nA
I_{VSNS-}	VSNS- 输出电流			1、2、3	8	10	12	µA
误差放大器								
V_{IO}	误差放大器输入失调电压	VSENSE = 0.6V(3)		1、2、3	-2.9		2.9	mV
g_{mEA}	误差放大器跨导	–10 µA < I_{COMP} < 10 µA，V_{COMP} = 1V	T_A = -55°C	11	1400	2050	2700	µS
			T_A = 25°C	9	1200	1650	2100	
			T_A = 125°C	10	1000	1250	1500	
EA_{DC}	误差放大器直流增益	VSENSE = 0.6V(3)				11500		V/V
EA_{ISRC}	误差放大器拉电流	V_{COMP} = 1V，100mV 输入过驱		1、2、3	90	125	200	µA
EA_{ISNK}	误差放大器灌电流				90	125	200	
EA_{Ro}	误差放大器输出电阻					7		MΩ
EA_{BW}	误差放大器带宽					9		MHz
过流保护								
$I_{OC_LS(sink)}$	低侧开关灌电流过流阈值	T_A = -55°C		3	1.6	2.3	3.6	A
		T_A = 25°C		1	1.5	2.2	3.3	
		T_A = 125°C		2	1.4	2	2.8	
$I_{ILIM(lkg)}$	ILIM 输入泄漏电流	ILIM = 7V		1、2、3		2	100	nA
$COMP_{SHDN}$	COMP 关断电压			1、2、3	1.7	1.9	2.1	V
$t_{COMP(delay)}$	COMP 关断延迟					30		µs

Copyright © 2025 Texas Instruments Incorporated

7.5 电气特性（续）

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
软启动和跟踪								
t_{SS}	软启动时间	V_{SS_TR} 从 10% 至 90%，VSNS- = GND，$V_{OUT(set)}$ = 3.3V	C_{SS} = 5.6nF	9、10、11		1.5		ms
			C_{SS} = 22nF	9、10、11	4.7	5.8	7.3	
			C_{SS} = 100nF	9、10、11		24.7		
$R_{SS(discharge)}$	软启动放电下拉电阻			1、2、3	200	442	700	Ω
$SS_{startup}$	SS 上启动前的最大电压(4)					20		mV
斜率补偿								
SC	具有 18.3A（典型值）电流限值的斜率补偿	f_{SW} = 100kHz，ILIM = AVDD	R_{SC} = 1.1MΩ			-0.7		A/µs
		f_{SW} = 500kHz，ILIM = AVDD	R_{SC} = 80.6kΩ			-8.8		
			R_{SC} = 196kΩ			-4.2		
			R_{SC} = 1.1MΩ			-1.2		
		f_{SW} = 1000kHz，ILIM = AVDD	R_{SC} = 80.6kΩ			-10.5		
			R_{SC} = 196kΩ			-5.1		
			R_{SC} = 1.1MΩ			-2.1		
SC	具有 13.4A（典型值）电流限值的斜率补偿	f_{SW} = 500kHz，R_{ILIM_TOP} = 49.9kΩ，R_{ILIM_BOT} = 100kΩ	R_{SC} = 196kΩ			-3.2		A/µs
	具有 9A（典型值）电流限值的斜率补偿	f_{SW} = 500kHz，R_{ILIM_TOP} = 100kΩ，R_{ILIM_BOT} = 49.9kΩ	R_{SC} = 196kΩ			-2.4		A/µs
	具有 5.6A（典型值）电流限值的斜率补偿	f_{SW} = 500kHz，ILIM = GND	R_{SC} = 196kΩ			-1.8		A/µs
最短导通时间和死区时间								
$t_{on(min)}$	最短导通时间	VIN 的 50% 至 50%，I_{SW} = 2A	VIN = 4.5V	9、10、11		210	235	ns
			VIN = 5V	9、10、11		213	250	
			VIN = 12V	9、10、11		199	250	
			VIN = 14V	9、10、11		199	250	
$t_{off(min)}$	最短关断时间	I_{SW} = 2A				306		ns
t_{dead}	死区时间					70		ns
开关频率和同步								
f_{SW}	RT 编程的开关频率	R_{RT} = 511kΩ		4、5、6	90	100	120	kHz
		R_{RT} = 90.9kΩ		4、5、6	450	500	550	
		R_{RT} = 40.2kΩ	VIN = 4.5V	4、5、6	850	1000	1150	
			5 ≤ VIN ≤ 14	4、5、6	870	1000	1170	
t_{SYNC_R}	SYNC1、SYNC2 输出从低到高的上升时间（10% 到 90%）	SYNCM = GND，Cload = 25pF，请参阅图 8-3		9、10、11		10	21	ns
t_{SYNC_F}	SYNC1、SYNC2 输出从高到低的下降时间（90% 到 10%）	SYNCM = GND，Cload = 25pF，请参阅图 8-3		9、10、11		10	21	ns
$SYNC_{PH_2_1}$	SYNC2 到 SYNC1 上升沿相移	SYNCM = GND，请参阅图 8-4		9、10、11	82	90	98	°

Copyright © 2025 Texas Instruments Incorporated

7.5 电气特性（续）

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
t_{SYNC_D}	SYNC1 到 SW 延迟	同相 SYNC1 输入（SYNC2 = AVDD，SYNCM = AVDD），请参阅图 8-5	VIN = 4.5V	9、10、11	140	225	350	ns
			5V ≤ VIN ≤ 14V	9、10、11	120	210	270	
			VIN = 12V，IOUT = 12A			224		
		反相 SYNC1 输入（SYNC2 = GND，SYNCM = AVDD），请参阅图 8-6	VIN = 4.5V	9、10、11	150	256	390	ns
			5V ≤ VIN ≤ 14V	9、10、11	140	240	300	
			VIN = 12V，IOUT = 12A			246		
		SYNC1 输出 (SYNCM = GND)，请参阅图 8-7	VIN = 4.5V	9、10、11	110	180	280	ns
			5V ≤ VIN ≤ 14V	9、10、11	90	175	250	
			VIN = 12V，IOUT = 12A			184		
$V_{SYNCx(OH)}$	SYNC1，SYNC2 输出高电平	SYNCM = GND，I_{OH} = 2mA	4.5V ≤ VIN ≤ 5V	1、2、3	VIN – 0.3			V
			VIN > 5V	1、2、3	4.5	5	5.2	
$V_{SYNCx(OL)}$	SYNC1，SYNC2 输出低电平	SYNCM = GND，I_{OL} = 2mA		1、2、3			0.4	V
$V_{SYNC1(IH)}$	SYNC1 输入高电平阈值	SYNCM = AVDD		1、2、3			1.7	V
$V_{SYNC1(IL)}$	SYNC1 输入低电平阈值	SYNCM = AVDD		1、2、3	0.7			
f_{SYNC}	SYNC1 输入频率范围	SYNCM = AVDD		4、5、6	100		1000	kHz
D_{SYNC}	SYNC1 输入占空比范围	SYNCM = AVDD，外部时钟占空比		4、5、6	40%		60%	
$t_{CLK_E_I}$	外部时钟到内部时钟的检测时间	SYNCM = AVDD，RT 已组装		9、10、11		2	5	$(1/f_{sw})$ s
$t_{CLK_I_E}$	内部时钟到外部时钟的检测时间	SYNCM = AVDD，RT 已组装		9、10、11		1	2	$(1/f_{sw})$ s
电源正常和热关断								
$PWRGD_{LOW_F\%}$	PWRGD 下降阈值（故障），低电平	PWRGD 的阈值（VSENSE(3) 占 V_{REF} 的百分比），VSNS- = 0V	VSENSE 下降	1、2、3	90%	92%	95%	
$PWRGD_{LOW_R\%}$	PWRGD 上升阈值（正常），低电平		VSENSE 上升	1、2、3	93%	95%	98%	
$PWRGD_{HIGH_R\%}$	PWRGD 上升阈值（故障），高电平		VSENSE 上升	1、2、3	106%	108%	112%	
$PWRGD_{HIGH_F\%}$	PWRGD 下降阈值（正常），高电平		VSENSE 下降	1、2、3	103%	105%	109%	
$I_{PWRGD(LKG)}$	输出高电平漏电流	VSENSE = V_{REF}，V_{PWRGD} = 7V		1、2、3		50	500	nA
$V_{PWRGD\ (OL)}$	电源正常状态输出低电平	$I_{PWRGD\ (SINK)}$ = 0mA 至 2mA		1、2、3		250	300	mV
VIN_{MIN_PWRGD}	有效 PWRGD 输出所需的最小 VIN	在 100 µA 下，当 V_{PWRGD} ≤ 0.5V 时测得		1、2、3		1	2	V
$T_{SD(enter)}$	热关断进入温度					170		°C
$T_{SD(exit)}$	热关断退出温度					135		
$T_{SD(HYS)}$	热关断迟滞					35		

(1) 有关 QML RHA 器件的额外信息，请参阅 5962R21221 SMD，有关 SEP 器件的额外信息，请参阅 VID。
(2) 子组适用于 QML 器件。有关子组定义，请参阅“质量合格检验”表。
(3) VSENSE = (VSNS+) – (VSNS-)
(4) 为了确保正常的软启动功能，该器件不会开始启动，直到 SS 上的电压放电至 $SS_{startup}$ 以下。

Copyright © 2025 Texas Instruments Incorporated

7.6 电气特性 - 陶瓷 (CFP) 封装

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
电压基准和遥感								
V_{REF}	内部电压基准（包括误差放大器 V_{IO}）	请参阅(3)	T_A = -55°C	3	0.595	0.598	0.603	V
			T_A = 25°C	1	0.596	0.6	0.603	
			T_A = 125°C	2	0.596	0.599	0.603	
$V_{REF(internal)}$	内部电压基准（不包含误差放大器）	$V_{REF(internal)} = V_{SS_TR}$ – VSNS-		1、2、3	0.593	0.6	0.606	V
误差放大器								
g_{mps}	功率级跨导，18.3A（典型值）电流限制	I_{OUT} = 12A，ILIM = AVDD	T_A = -55°C	3	14.4	19.4	24.8	S
			T_A = 25°C	1	15.2	20.4	26.1	
			T_A = 125°C	2	16	21	27	
g_{mps}	功率级跨导，13.4A（典型值）电流限制	I_{OUT} = 9A，R_{ILIM_TOP} = 49.9kΩ，R_{ILIM_BOT} = 100kΩ	T_A = -55°C	3	9.3	13.3	17	S
			T_A = 25°C	1	9.6	13.8	17.5	
			T_A = 125°C	2	9.7	14	18.1	
g_{mps}	功率级跨导，18.3A（典型值）电流限制	V_{COMP} = 0.6V，ILIM = AVDD		1、2、3	17.8	22.4	28.3	S
g_{mps}	功率级跨导，13.4A（典型值）电流限制	V_{COMP} = 0.65V，R_{ILIM_TOP} = 49.9kΩ，R_{ILIM_BOT} = 100kΩ		1、2、3	12.8	16.1	20.6	S
g_{mps}	功率级跨导，9A（典型值）电流限制	V_{COMP} = 0.7V，R_{ILIM_TOP} = 100kΩ，R_{ILIM_BOT} = 49.9kΩ		1、2、3	8	11	15.5	S
g_{mps}	功率级跨导，5.6A（典型值）电流限制	V_{COMP} = 0.75V，ILIM = GND		1、2、3	4.6	7.2	9.2	S
过流保护								
I_{OC_HS1}	高侧开关电流限值阈值 1(4)	R_{SHORT} = 100mΩ	ILIM = GND	1、2、3		5.6	7.5	A
			R_{ILIM_T} = 100kΩ，R_{ILIM_B} = 49.9kΩ	1、2、3		9	11.9	
			R_{ILIM_T} = 49.9kΩ，R_{ILIM_B} = 100kΩ	1、2、3		13.4	17.8	
			ILIM = AVDD	1、2、3		18.3	24.9	
I_{OC_HS2}	高侧开关电流限值阈值 2	VIN = 12V，R_{SHORT} ≈ 4mΩ	ILIM = GND			6.6		A
			R_{ILIM_T} = 100kΩ，R_{ILIM_B} = 49.9kΩ			11.1		
			R_{ILIM_T} = 49.9kΩ，R_{ILIM_B} = 100kΩ			17		
			ILIM = AVDD			23.9		
MOSFET								
$R_{DS_ON_HS}$	I_{HS} = 12A(5) 时的高侧开关电阻	PVIN = VIN = 4.5V	T_A = -55°C	3		38	53	mΩ
			T_A = 25°C	1		50	61	
			T_A = 125°C	2		64	79	
		PVIN = VIN = 5V	T_A = -55°C	3		36	50	
			T_A = 25°C	1		48	60	
			T_A = 125°C	2		62	73	
		PVIN = VIN = 12V	T_A = -55°C	3		34	45	
			T_A = 25°C	1		45	53	
			T_A = 125°C	2		59	67	
		PVIN = VIN = 14V	T_A = -55°C	3		34	45	
			T_A = 25°C	1		45	53	
			T_A = 125°C	2		59	67	

Copyright © 2025 Texas Instruments Incorporated

7.6 电气特性 - 陶瓷 (CFP) 封装（续）

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
$R_{DS_ON_LS}$	I_{LS} = 12A(5) 时的低侧开关电阻	PVIN = VIN = 4.5V	T_A = -55°C	3		25	40	mΩ
			T_A = 25°C	1		35	51	
			T_A = 125°C	2		51	61	
		PVIN = VIN = 5V	T_A = -55°C	3		23	35	
			T_A = 25°C	1		33	45	
			T_A = 125°C	2		48	56	
		PVIN = VIN = 12V	T_A = -55°C	3		23	32	
			T_A = 25°C	1		33	42	
			T_A = 125°C	2		47	55	
		PVIN = VIN = 14V	T_A = -55°C	3		23	32	
			T_A = 25°C	1		33	42	
			T_A = 125°C	2		47	55	

(1) 有关 QML RHA 器件的额外信息，请参阅 5962R21221 SMD，有关 SEP 器件的额外信息，请参阅 VID。
(2) 子组适用于 QML 器件。有关子组定义，请参阅“质量合格检验”表。
(3) 使用此 V_{REF} 值来设置输出电压。在非开关配置中测量，如图 8-2 所示。
(4) 有关更多信息，请参阅节 9.3.9.1.1。
(5) 在引线长度约为 3mm 的引脚上测得。

Copyright © 2025 Texas Instruments Incorporated

7.7 电气特性 - 塑料 (HTSSOP) 封装

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
电压基准和遥感								
V_{REF}	内部电压基准（包括误差放大器 V_{IO}）	请参阅(3)	T_A = -55°C	3	0.594	0.598	0.603	V
			T_A = 25°C	1	0.596	0.6	0.603	
			T_A = 125°C	2	0.597	0.599	0.604	
$V_{REF(internal)}$	内部电压基准（不包含误差放大器）	$V_{REF(internal)} = V_{SS_TR}$ – VSNS-		1、2、3	0.593	0.6	0.607	V
误差放大器								
g_{mps}	功率级跨导，17.5A（典型值）电流限制	I_{OUT} = 12A，ILIM = AVDD	T_A = -55°C	3	13.6	19.4	24.8	S
			T_A = 25°C	1	13.6	20.1	26.1	
			T_A = 125°C	2	13.6	20.2	26.7	
g_{mps}	功率级跨导，17.5A（典型值）电流限制	V_{COMP} = 0.6V，ILIM = AVDD		1、2、3	17.8	22.4	28.3	S
g_{mps}	功率级跨导，12.8A（典型值）电流限制	V_{COMP} = 0.65V，R_{ILIM_TOP} = 49.9kΩ，R_{ILIM_BOT} = 100kΩ		1、2、3	12.8	16.1	20.6	S
g_{mps}	功率级跨导，9A（典型值）电流限制	V_{COMP} = 0.7V，R_{ILIM_TOP} = 100kΩ，R_{ILIM_BOT} = 49.9kΩ		1、2、3	8	11	15.5	S
g_{mps}	功率级跨导，5.6A（典型值）电流限制	V_{COMP} = 0.75V，ILIM = GND		1、2、3	4.6	7.2	9.2	S
过流保护								
I_{OC_HS1}	高侧开关电流限值阈值 1(4)	R_{SHORT} = 100mΩ	ILIM = GND	1、2、3		5.3	7.4	A
			R_{ILIM_T} = 100kΩ，R_{ILIM_B} = 49.9kΩ	1、2、3		8.6	11.7	
			R_{ILIM_T} = 49.9kΩ，R_{ILIM_B} = 100kΩ	1、2、3		12.8	17.5	
			ILIM = AVDD	1、2、3		17.5	24.3	
I_{OC_HS2}	高侧开关电流限值阈值 2	VIN = 12V，R_{SHORT} ≈ 4mΩ	ILIM = GND			6.6		A
			R_{ILIM_T} = 100kΩ，R_{ILIM_B} = 49.9kΩ			11.1		
			R_{ILIM_T} = 49.9kΩ，R_{ILIM_B} = 100kΩ			17		
			ILIM = AVDD			23.9		
MOSFET								
$R_{DS_ON_HS}$	I_{HS} = 12A 时的高侧开关电阻	PVIN = VIN = 4.5V	T_A = -55°C	3		29	44	mΩ
			T_A = 25°C	1		37	50	
			T_A = 125°C	2		47	65	
		PVIN = VIN = 5V	T_A = -55°C	3		27	39	
			T_A = 25°C	1		35	47	
			T_A = 125°C	2		44	58	
		PVIN = VIN = 12V	T_A = -55°C	3		24	35	
			T_A = 25°C	1		31	43	
			T_A = 125°C	2		39	53	
		PVIN = VIN = 14V	T_A = -55°C	3		24	35	
			T_A = 25°C	1		31	43	
			T_A = 125°C	2		39	53	

Copyright © 2025 Texas Instruments Incorporated

7.7 电气特性 - 塑料 (HTSSOP) 封装 （续）

在 4.5V ≤ VIN ≤ 14V、PVIN = VIN、VSNS- = 0V、开环配置、I_{OUT} = 0A 以及工作温度范围（T_A = –55°C 至 125°C）内测得，除非另有说明；如果 QML RHA 和 SEP 器件存在子组编号，则包括 T_A = 25°C 时的 RLAT(1)

参数		测试条件		子组(2)	最小值	典型值	最大值	单位
$R_{DS_ON_LS}$	I_{LS} = 12A 时的低侧开关电阻	PVIN = VIN = 4.5V	T_A = -55°C	3		20	33	mΩ
			T_A = 25°C	1		28	41	
			T_A = 125°C	2		41	52	
		PVIN = VIN = 5V	T_A = -55°C	3		20	31	
			T_A = 25°C	1		27	39	
			T_A = 125°C	2		39	49	
		PVIN = VIN = 12V	T_A = -55°C	3		19	28	
			T_A = 25°C	1		27	36	
			T_A = 125°C	2		38	48	
		PVIN = VIN = 14V	T_A = -55°C	3		19	28	
			T_A = 25°C	1		27	36	
			T_A = 125°C	2		38	48	

(1) 有关 QML RHA 器件的额外信息，请参阅 5962R21221 SMD，有关 SEP 器件的额外信息，请参阅 VID。
(2) 子组适用于 QML 器件。有关子组定义，请参阅“质量合格检验”表。
(3) 使用此 V_{REF} 值来设置输出电压。在非开关配置中测量，如图 8-2 所示。
(4) 有关更多信息，请参阅节 9.3.9.1.1。

Copyright © 2025 Texas Instruments Incorporated

7.8 质量合格检验

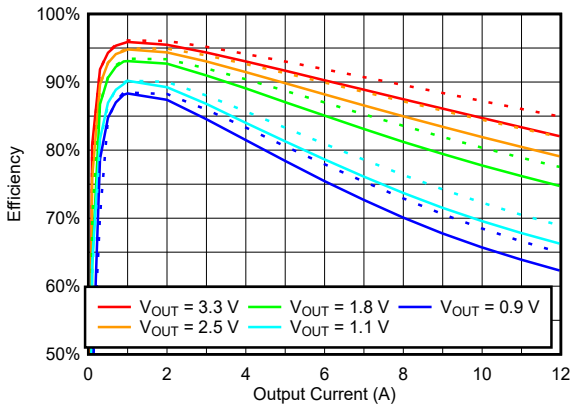
MIL-STD-883，方法 5005 - 组 A

子组	说明	温度 (°C)
1	静态测试	25
2	静态测试	125
3	静态测试	-55
4	动态测试	25
5	动态测试	125
6	动态测试	-55
7	功能测试	25
8A	功能测试	125
8B	功能测试	-55
9	开关测试	25
10	开关测试	125
11	开关测试	-55

Copyright © 2025 Texas Instruments Incorporated

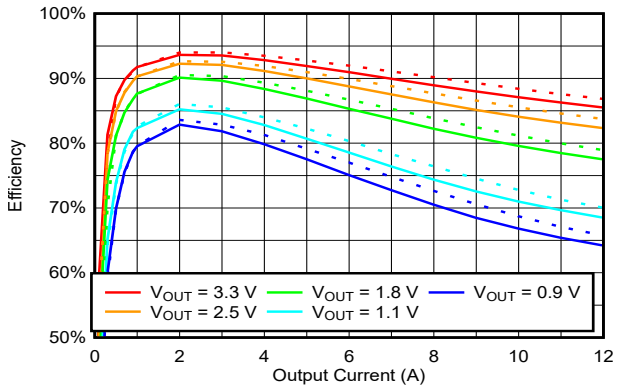
7.9 典型特性

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



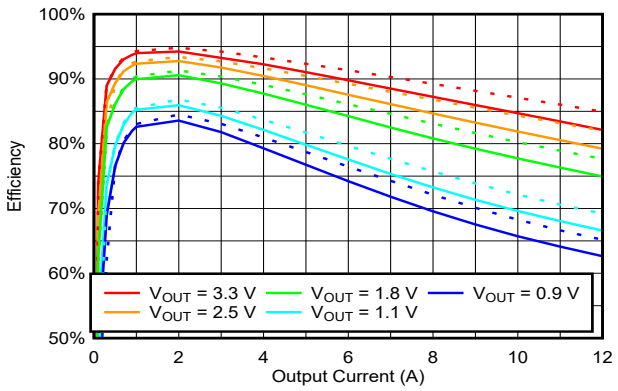
L_{OUT} = 15µH，虚线表示塑料封装 (HTSSOP)

图 7-1. VIN = 5V、100kHz 时 VOUT 范围内的效率与负载间的关系



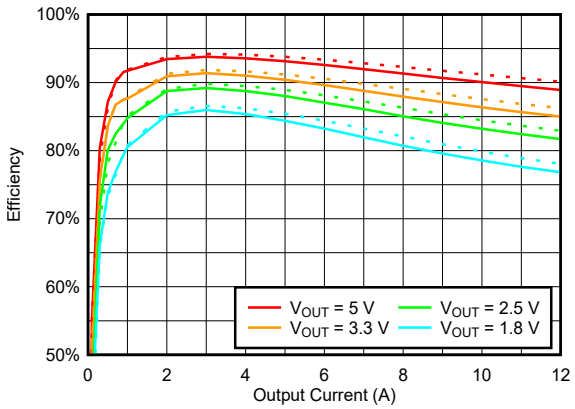
A. L_{OUT} = 15µH，虚线表示塑料封装 (HTSSOP)

图 7-2. VIN = 12V、100kHz 时 VOUT 范围内的效率与负载间的关系



L_{OUT} = 2.2µH，虚线表示塑料封装 (HTSSOP)

图 7-3. VIN = 5V、500kHz 时 VOUT 范围内的效率与负载间的关系



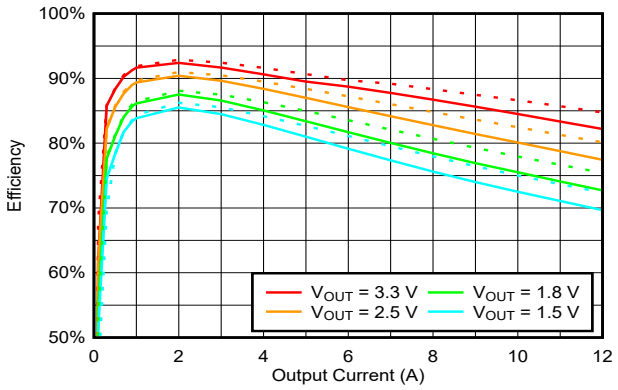
L_{OUT} = 2.2µH，虚线表示塑料封装 (HTSSOP)

图 7-4. VIN = 12V、500kHz 时 VOUT 范围内的效率与负载间的关系

Copyright © 2025 Texas Instruments Incorporated

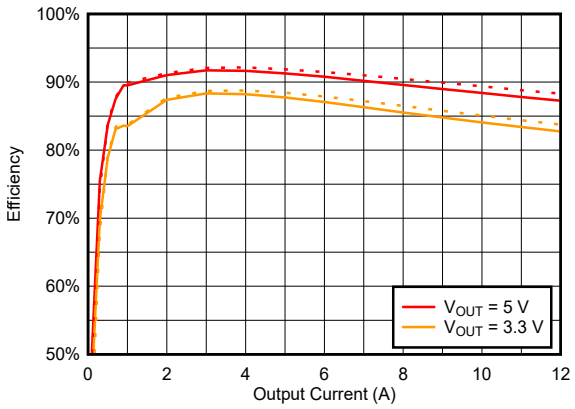
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



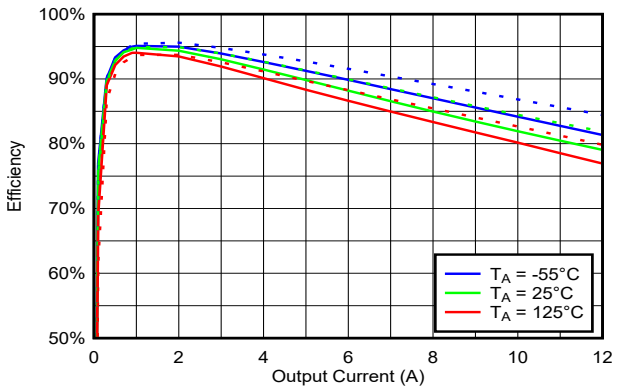
L_{OUT} = 1µH，虚线表示塑料封装 (HTSSOP)

图 7-5. VIN = 5V、1MHz 时 VOUT 范围内的效率与负载间的关系



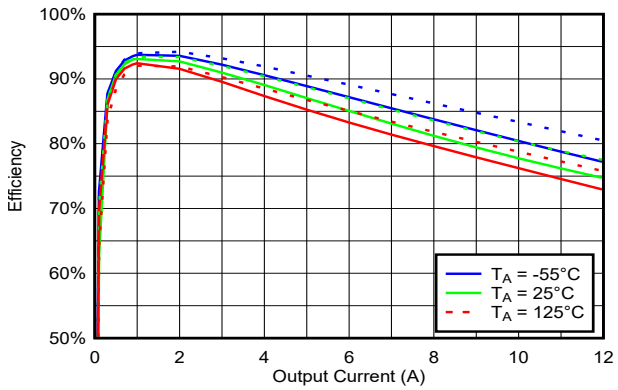
L_{OUT} = 1µH，虚线表示塑料封装 (HTSSOP)

图 7-6. VIN = 12V、1MHz 时 VOUT 范围内的效率与负载间的关系



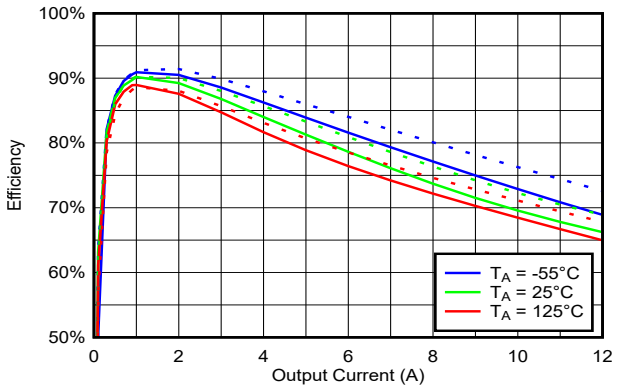
L_{OUT} = 15µH，虚线表示塑料封装 (HTSSOP)

图 7-7. 100kHz、VIN = 5V、VOUT = 2.5V 时整个温度范围内的效率与负载间的关系



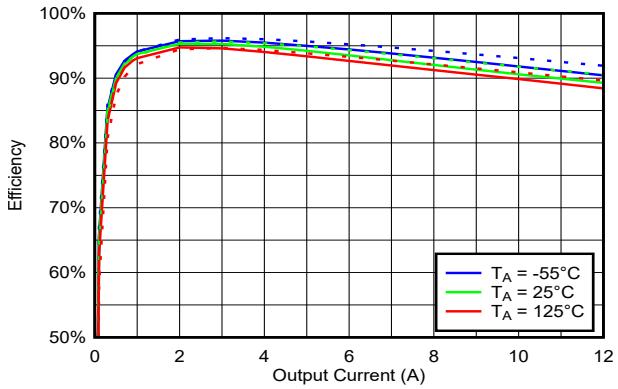
L_{OUT} = 15µH，虚线表示塑料封装 (HTSSOP)

图 7-8. 100kHz、VIN = 5V、VOUT = 1.8V 时整个温度范围内的效率与负载间的关系



L_{OUT} = 15µH，虚线表示塑料封装 (HTSSOP)

图 7-9. 100kHz、VIN = 5V、VOUT = 1.1V 时整个温度范围内的效率与负载间的关系



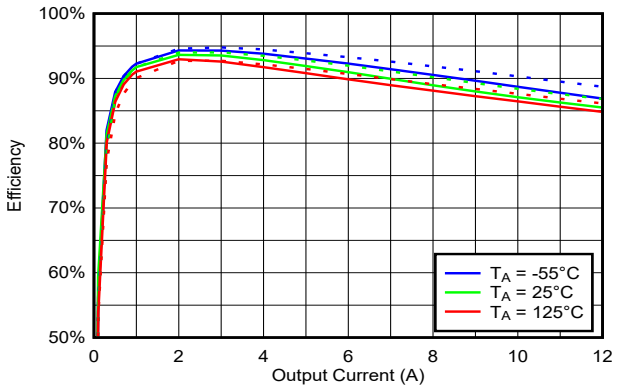
L_{OUT} = 15µH，虚线表示塑料封装 (HTSSOP)

图 7-10. 100kHz、VIN = 12V、VOUT = 5V 时整个温度范围内的效率与负载间的关系

Copyright © 2025 Texas Instruments Incorporated

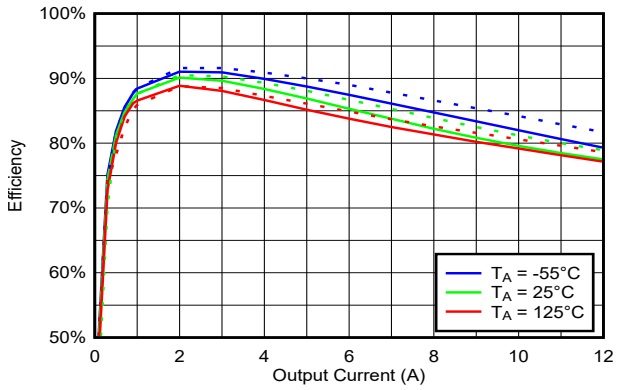
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



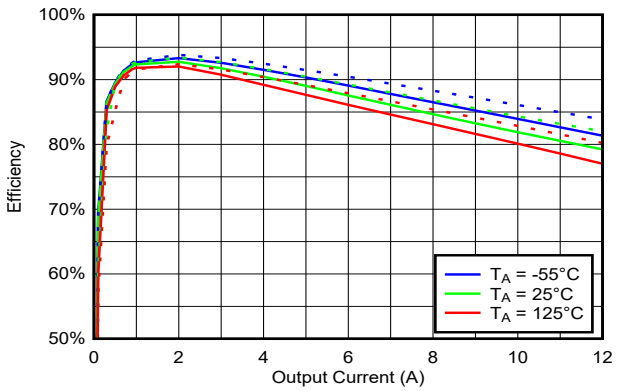
L_{OUT} = 15μH，虚线表示塑料封装 (HTSSOP)

图 7-11. 100kHz、VIN = 12V、VOUT = 3.3V 时整个温度范围内的效率与负载间的关系



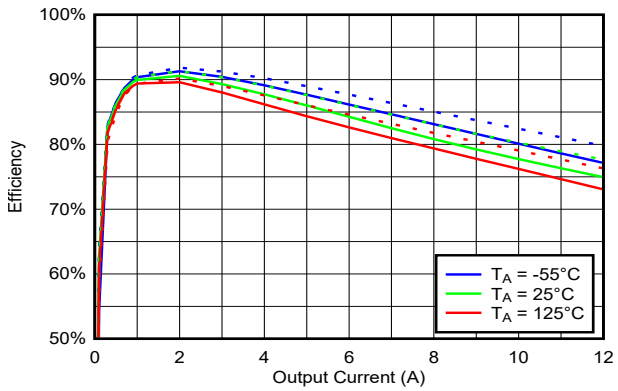
L_{OUT} = 15μH，虚线表示塑料封装 (HTSSOP)

图 7-12. 100kHz、VIN = 12V、VOUT = 1.8V 时整个温度范围内的效率与负载间的关系



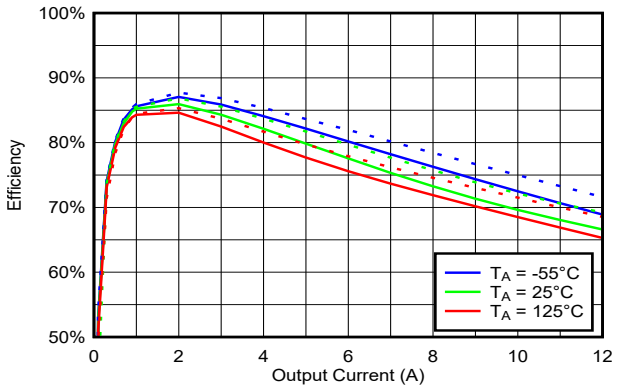
L_{OUT} = 2.2μH，虚线表示塑料封装 (HTSSOP)

图 7-13. 500kHz、VIN = 5V、VOUT = 2.5V 时整个温度范围内的效率与负载间的关系



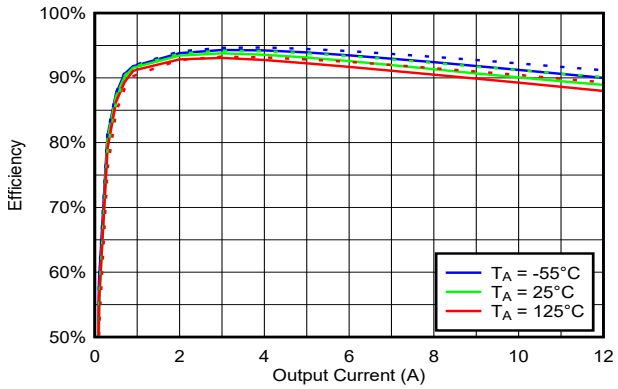
L_{OUT} = 2.2μH，虚线表示塑料封装 (HTSSOP)

图 7-14. 500kHz、VIN = 5V、VOUT = 1.8V 时整个温度范围内的效率与负载间的关系



L_{OUT} = 2.2μH，虚线表示塑料封装 (HTSSOP)

图 7-15. 500kHz、VIN = 5V、VOUT = 1.1V 时整个温度范围内的效率与负载间的关系



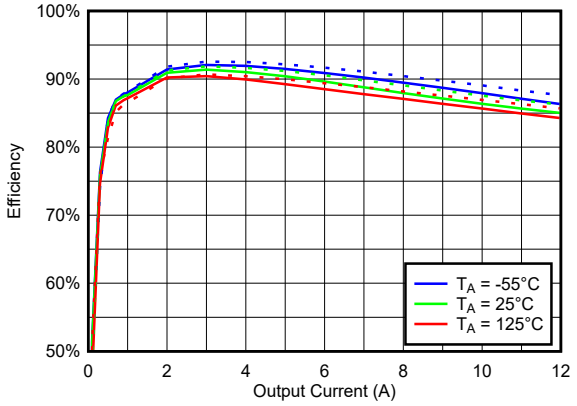
L_{OUT} = 2.2μH，虚线表示塑料封装 (HTSSOP)

图 7-16. 500kHz、VIN = 12V、VOUT = 5V 时整个温度范围内的效率与负载间的关系

Copyright © 2025 Texas Instruments Incorporated

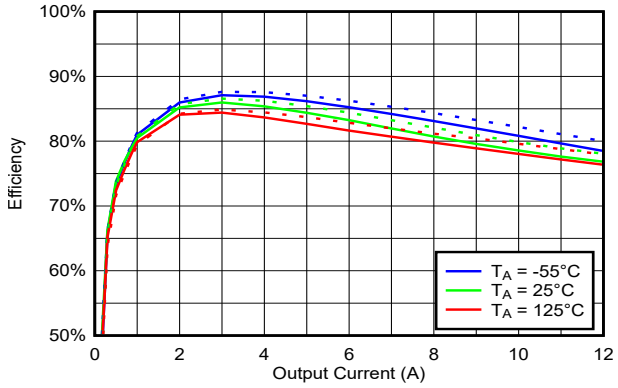
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



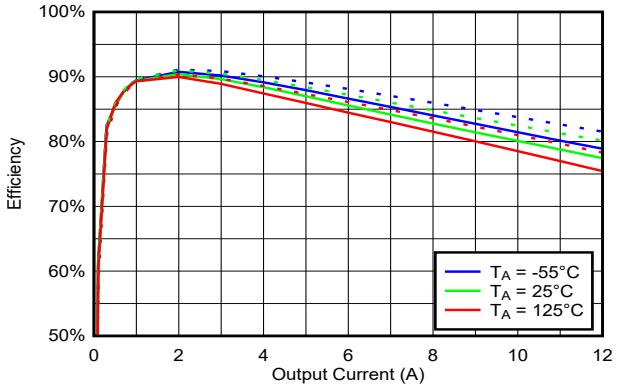
L_{OUT} = 2.2µH，虚线表示塑料封装 (HTSSOP)

图 7-17. 500kHz、VIN = 12V、VOUT = 3.3V 时整个温度范围内的效率与负载间的关系



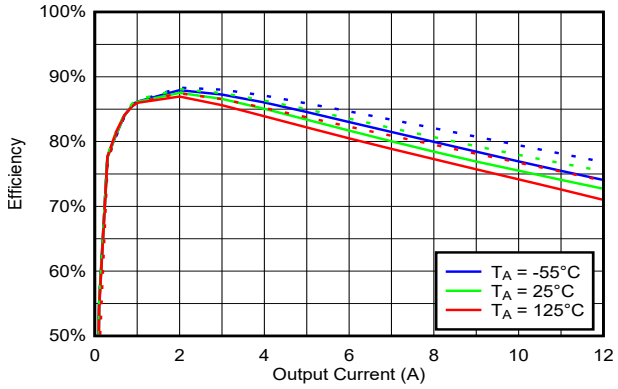
L_{OUT} = 2.2µH，虚线表示塑料封装 (HTSSOP)

图 7-18. 500kHz、VIN = 12V、VOUT = 1.8V 时整个温度范围内的效率与负载间的关系



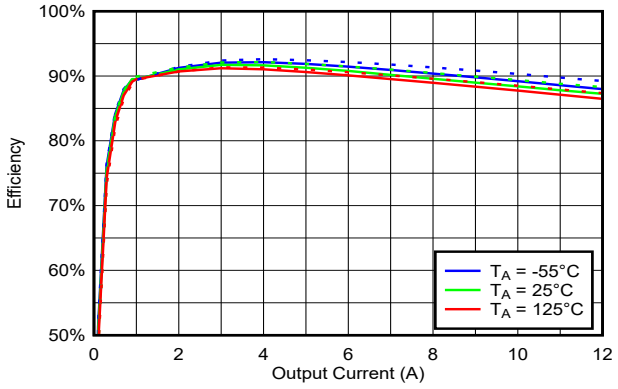
L_{OUT} = 1µH，虚线表示塑料封装 (HTSSOP)

图 7-19. 1MHz、VIN = 5V、VOUT = 2.5V 时整个温度范围内的效率与负载间的关系



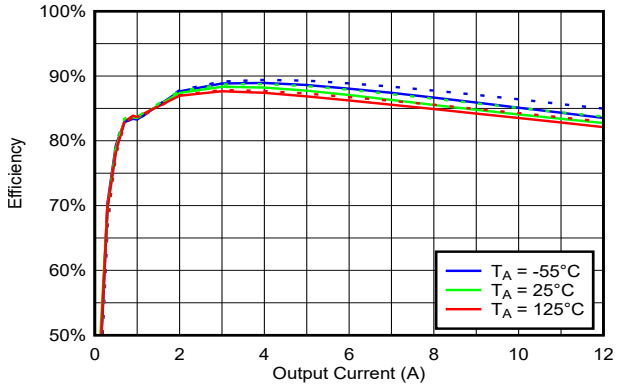
L_{OUT} = 1µH，虚线表示塑料封装 (HTSSOP)

图 7-20. 1MHz、VIN = 5V、VOUT = 1.8V 时整个温度范围内的效率与负载间的关系



L_{OUT} = 1µH，虚线表示塑料封装 (HTSSOP)

图 7-21. 1MHz、VIN = 12V、VOUT = 5V 时整个温度范围内的效率与负载间的关系



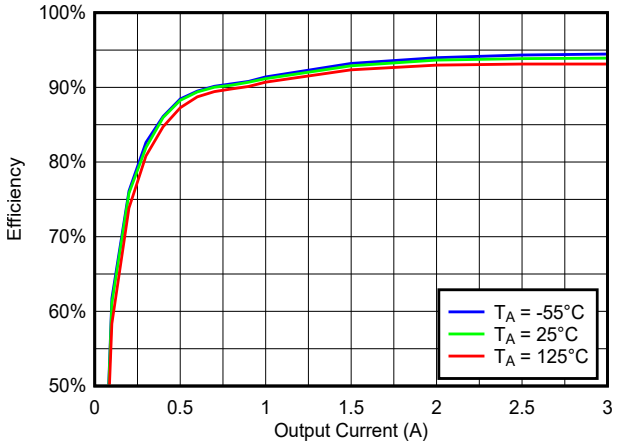
L_{OUT} = 1µH，虚线表示塑料封装 (HTSSOP)

图 7-22. 1MHz、VIN = 12V、VOUT = 3.3V 时整个温度范围内的效率与负载间的关系

Copyright © 2025 Texas Instruments Incorporated

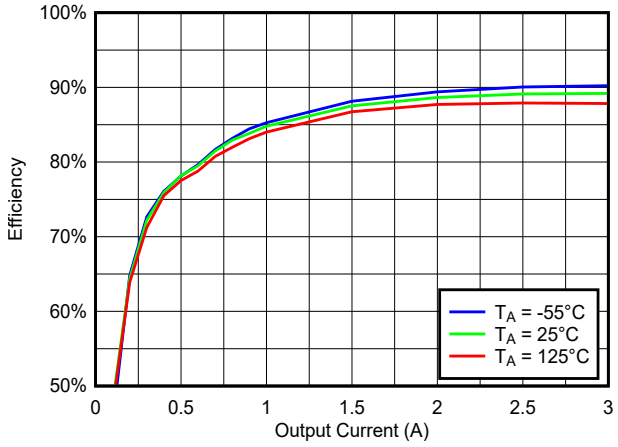
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



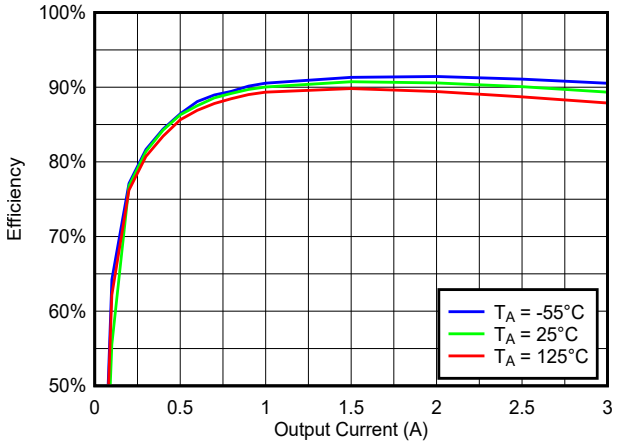
L_{OUT} = 3.3µH

图 7-23. 500kHz、VIN = 12V、VOUT = 5V 时整个温度范围内的低电流效率与负载间的关系



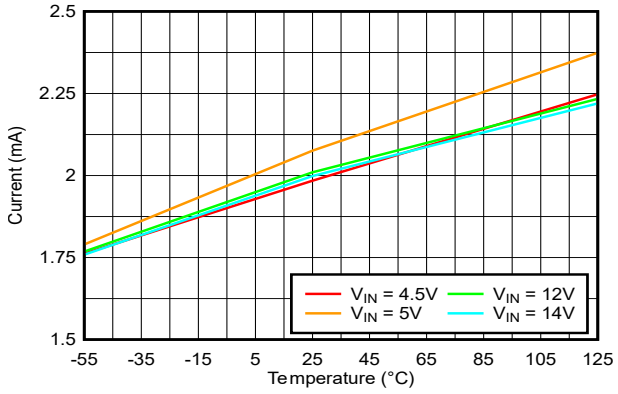
L_{OUT} = 3.3µH

图 7-24. 500kHz、VIN = 12V、VOUT = 2.5V 时整个温度范围内的低电流效率与负载间的关系



L_{OUT} = 3.3µH

图 7-25. 500kHz、VIN = 5V、VOUT = 1.8V 时整个温度范围内的低电流效率与负载间的关系



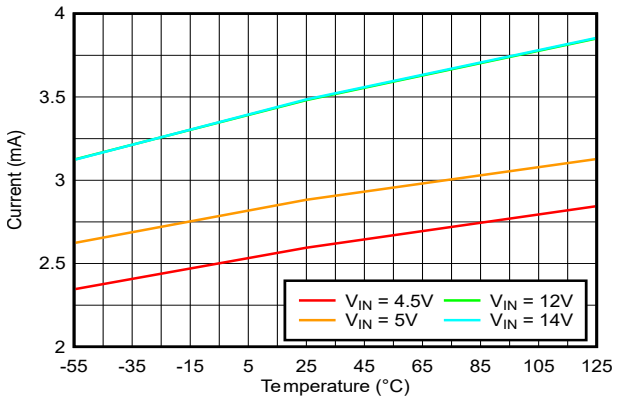
V_{EN} = 0V

图 7-26. VIN 关断电流与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

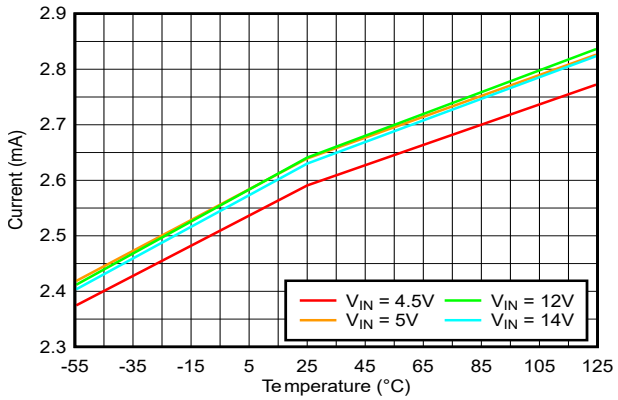
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



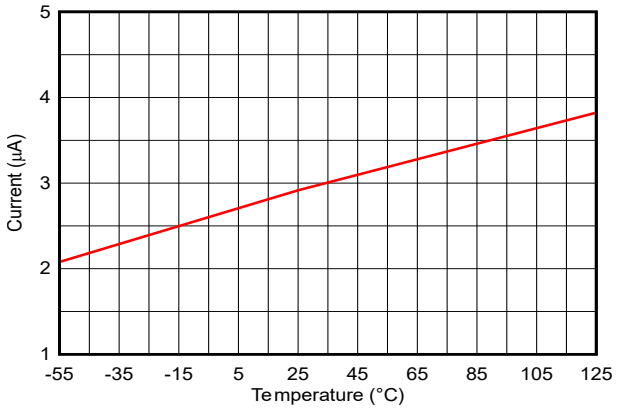
V_{EN} = 0V

图 7-27. PVIN 关断电流与温度间的关系



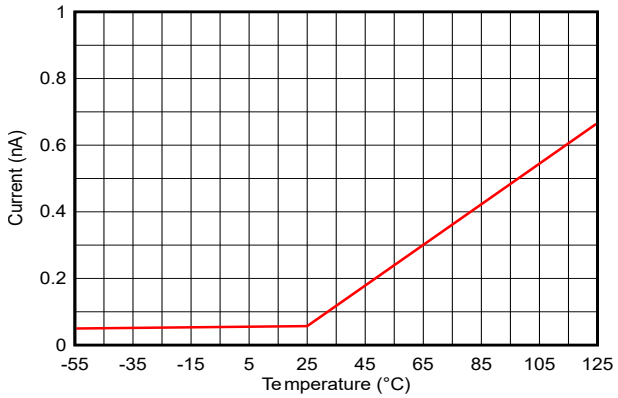
V_{EN} = 7V，V_{SENSE} = 1V

图 7-28. VIN 静态电流（非开关）与温度间的关系



V_{FAULT} = 7V

图 7-29. FAULT 漏电流与温度间的关系



VSNS+ = 0.6V

图 7-30. VSNS+ 漏电流与温度间的关系

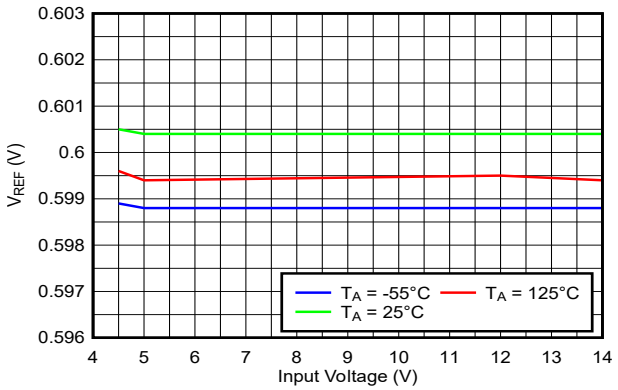
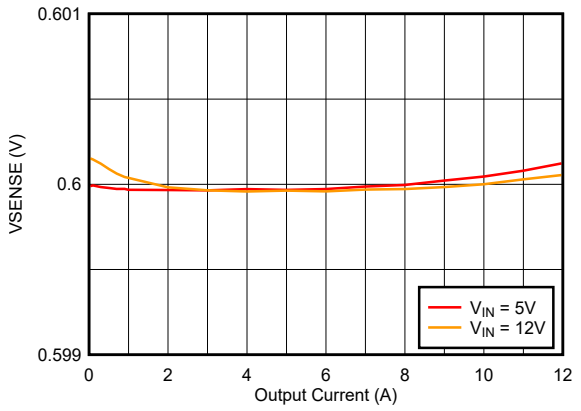


图 7-31. V_{REF} 与输入电压间的关系



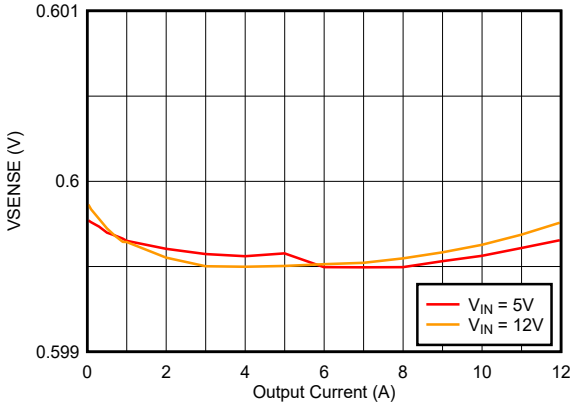
L_{OUT} = 2.2µH，VSENSE = (VSNS+) – (VSNS-)，利用 SS10P4-M3/87A 肖特基二极管

图 7-32. 500kHz 时 VSENSE 与输出电流间的关系

Copyright © 2025 Texas Instruments Incorporated

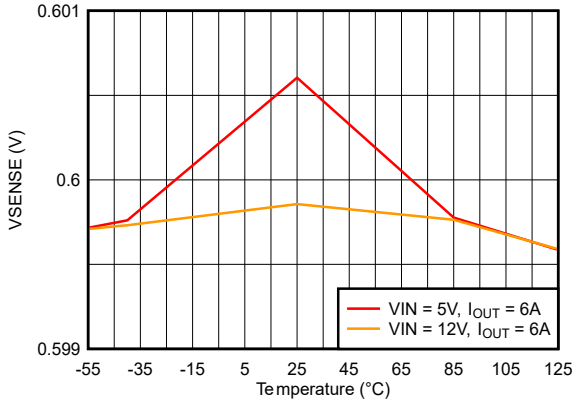
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



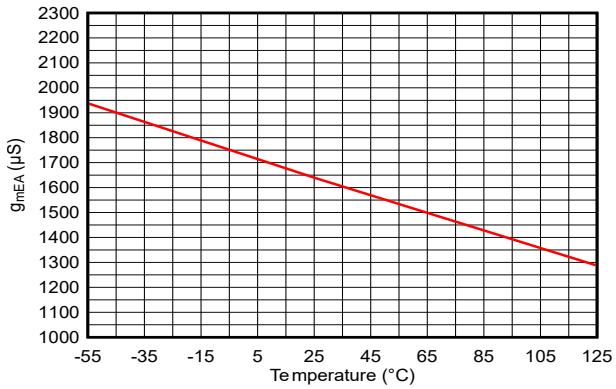
L_{OUT} = 1µH，VSENSE = (VSNS+) – (VSNS-)，
利用 SS10P4-M3/87A 肖特基二极管

图 7-33. 1MHz 时 VSENSE 与输出电流间的关系



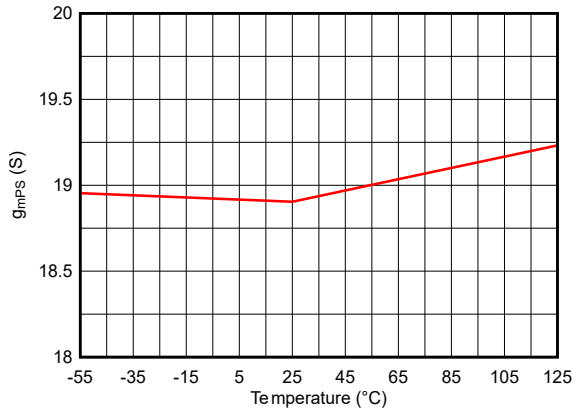
LOUT = 2.2µH，VSENSE = (VSNS+) – (VSNS-)，
利用 SS10P4-M3/87A 肖特基二极管

图 7-34. 500kHz 时 VSENSE 与温度间的关系



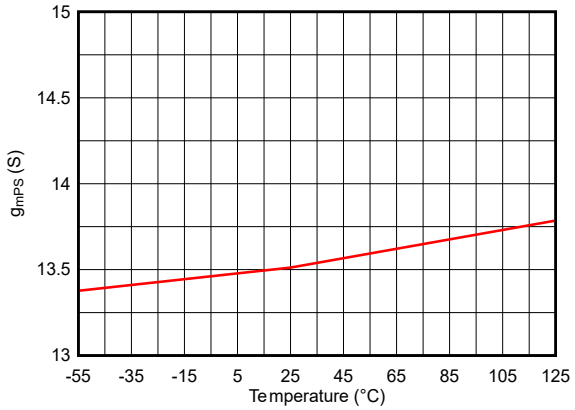
V_{COMP} = 1V

图 7-35. 误差放大器跨导 (g_{mEA}) 与温度间的关系



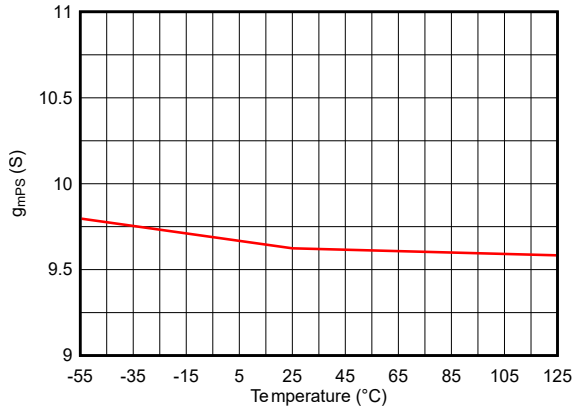
V_{COMP} = 0.6V，ILIM = AVDD

图 7-36. I_{OC_HS1} = 18.3A 时的功率级跨导 (g_{mps}) 与温度间的关系



V_{COMP} = 0.65V，R_{ILIM_TOP} = 49.9kΩ，R_{ILIM_BOT} = 100kΩ

图 7-37. I_{OC_HS1} = 13.4A 时的功率级跨导 (g_{mps}) 与温度间的关系



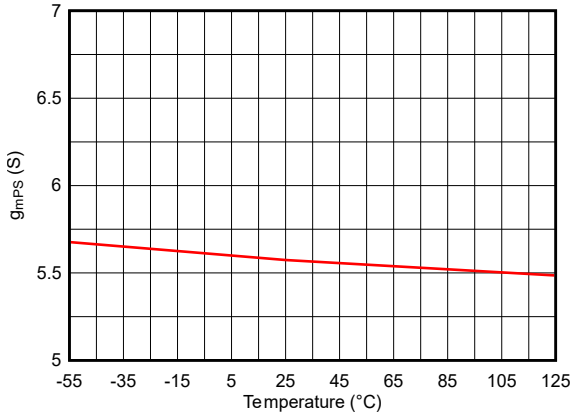
V_{COMP} = 0.7V，R_{ILIM_TOP} = 100kΩ，R_{ILIM_BOT} = 49.9kΩ

图 7-38. I_{OC_HS1} = 9A 时的功率级跨导 (g_{mps}) 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

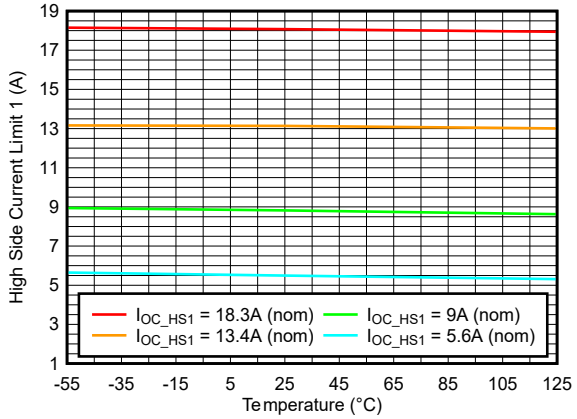
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



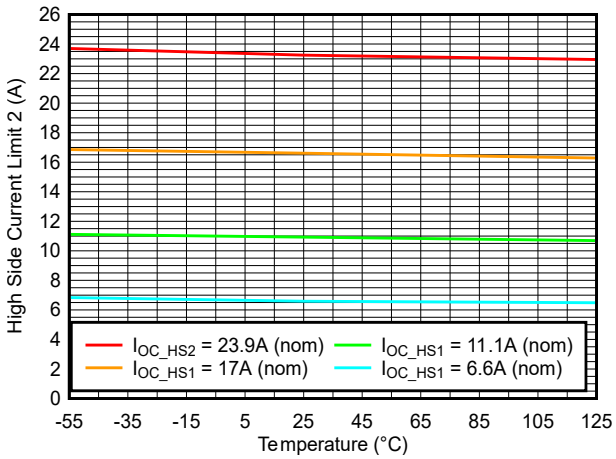
V_{COMP} = 0.75V，ILIM = GND

图 7-39. I_{OC_HS1} = 5.6A 时的功率级跨导 (g_{mps}) 与温度间的关系



R_{SHORT} = 100mΩ

图 7-40. 高侧电流限值阈值 1 (I_{OC_HS1}) 与温度间的关系



R_{SHORT} ≈ 4mΩ

图 7-41. 高侧电流限值阈值 2 (I_{OC_HS2}) 与温度间的关系

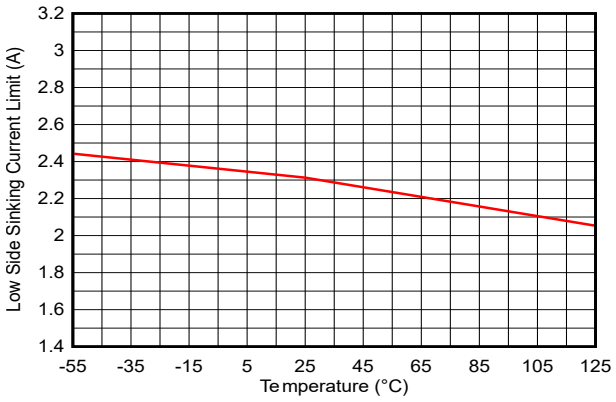
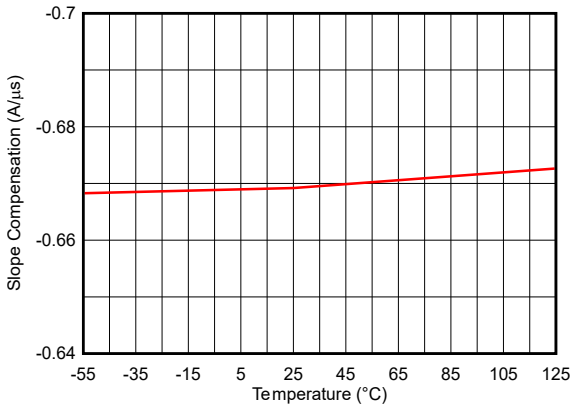
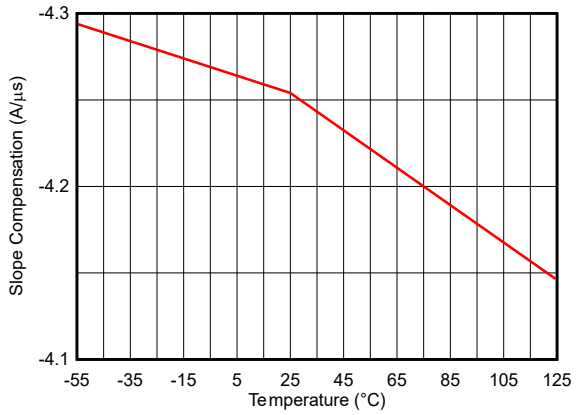


图 7-42. 低侧灌电流限值阈值 ($I_{OC_LS(sink)}$) 与温度间的关系



R_{SC} = 1.1MΩ，ILIM = AVDD

图 7-43. 100kHz 下斜率补偿与温度间的关系



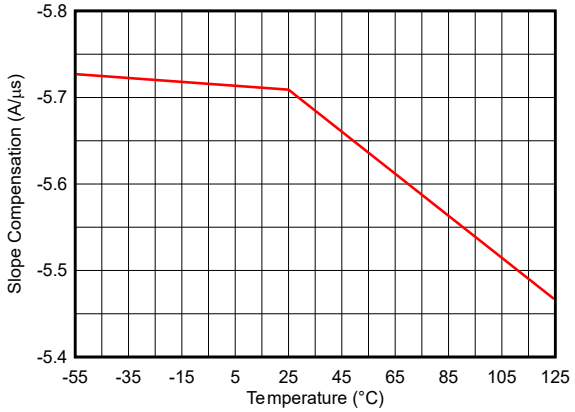
R_{SC} = 196kΩ，ILIM = AVDD

图 7-44. 500kHz 下斜率补偿与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

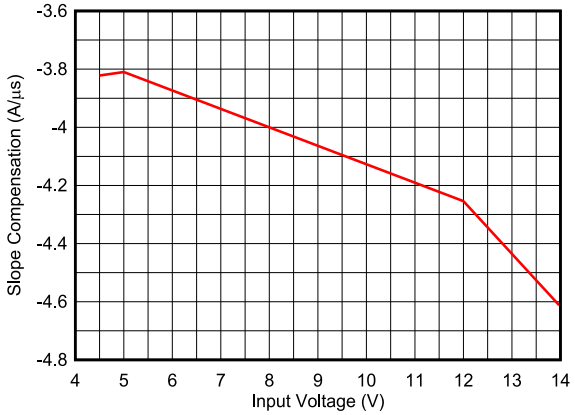
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



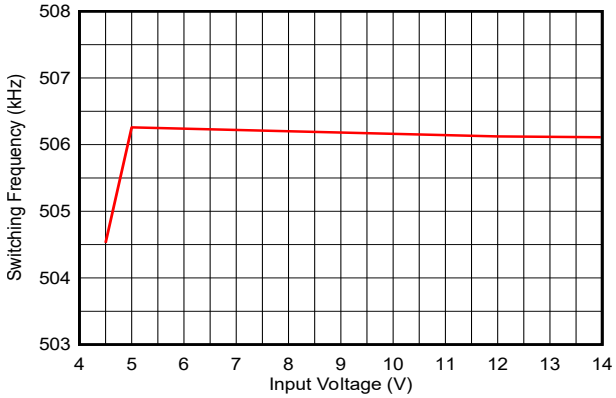
R_{SC} = 196kΩ，ILIM = AVDD

图 7-45. 1MHz 下斜率补偿与温度间的关系



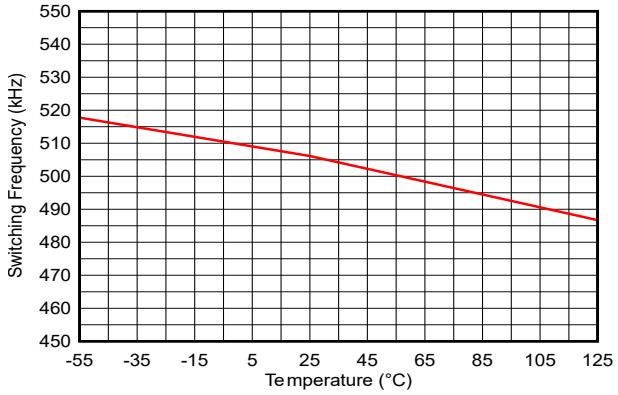
R_{SC} = 196kΩ，ILIM = AVDD，f_{SW} = 500kHz

图 7-46. 斜率补偿与输入电压间的关系



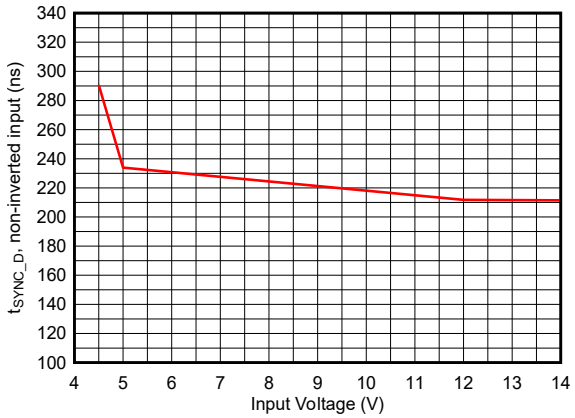
R_{RT} = 511kΩ

图 7-47. 开关频率与输入电压间的关系



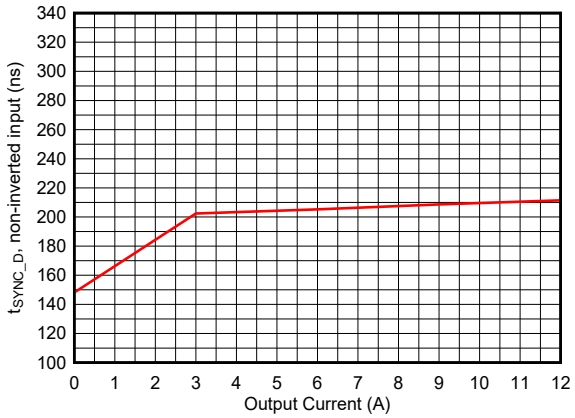
R_{RT} = 511kΩ

图 7-48. 开关频率与温度间的关系



SYNC2 = AVDD，SYNCM = AVDD

图 7-49. SYNC1 至 SW 延迟（同相输入）与输入电压间的关系



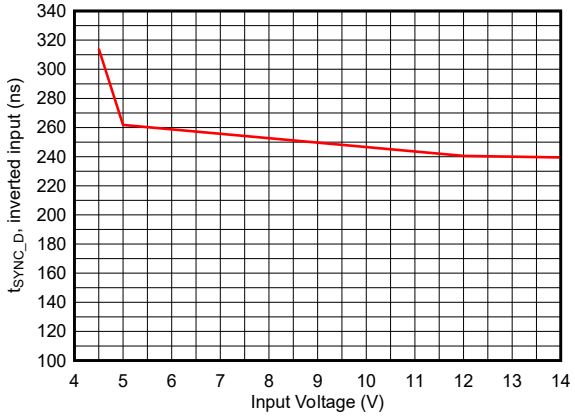
SYNC2 = AVDD，SYNCM = AVDD

图 7-50. SYNC1 至 SW 延迟（同相输入）与输出电流间的关系

Copyright © 2025 Texas Instruments Incorporated

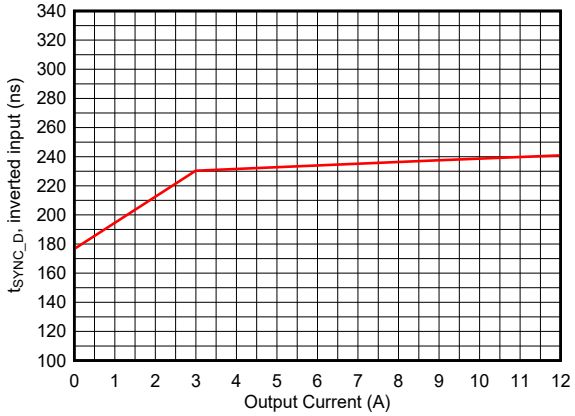
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



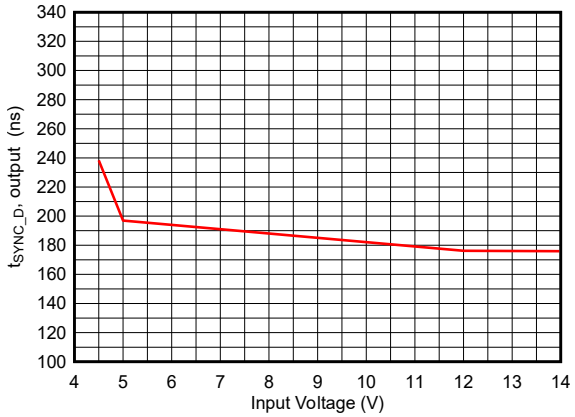
SYNC2 = GND，SYNCM = AVDD

图 7-51. SYNC1 至 SW 延迟（反相输入）与输入电压间的关系



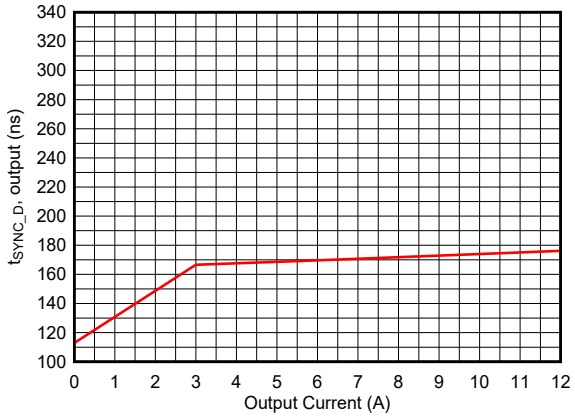
SYNC2 = GND，SYNCM = AVDD

图 7-52. SYNC1 至 SW 延迟（反相输入）与输出电流间的关系



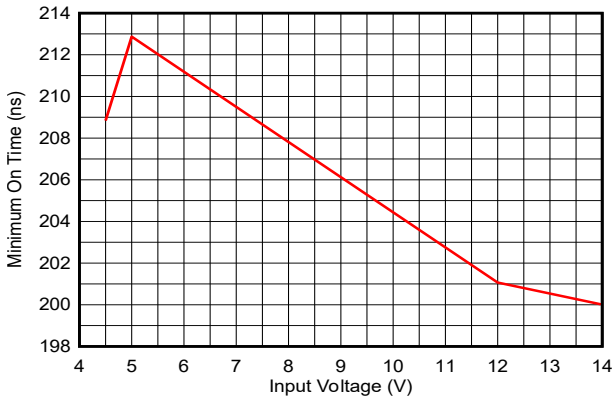
SYNCM = GND

图 7-53. SYNC1 至 SW 延迟（输出）与输入电压间的关系



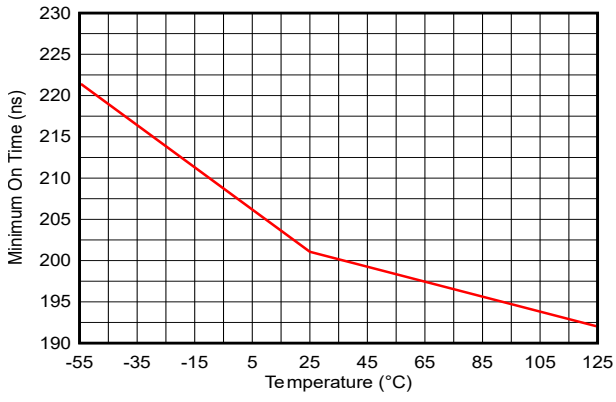
SYNCM = GND

图 7-54. SYNC1 至 SW 延迟（输出）与输出电流间的关系



VIN 的 10% 至 90%，I_{SW} = 2A

图 7-55. 最短导通时间与输入电压间的关系



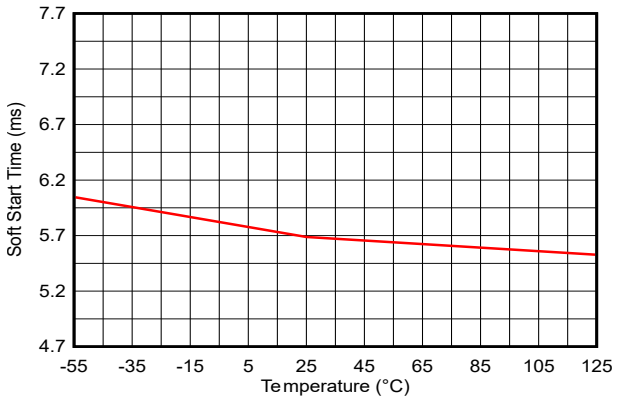
VIN 的 50% 至 50%，I_{SW} = 2A

图 7-56. 最短导通时间与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

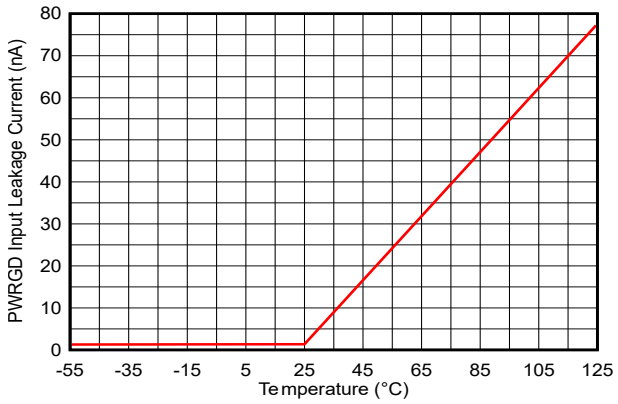
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



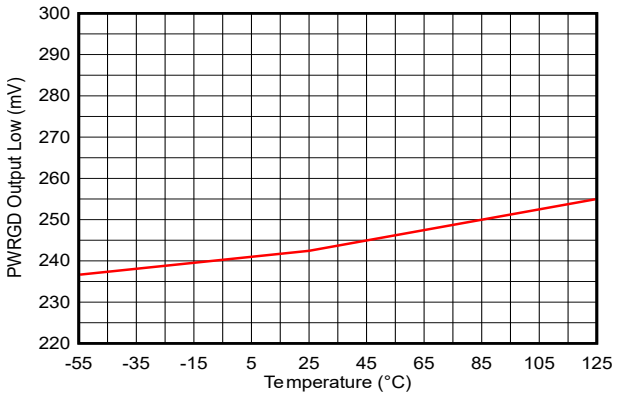
C_{SS} = 22nF

图 7-57. 软启动时间与温度间的关系



VSENSE = V_{REF}，V_{PWRGD} = 7V

图 7-58. 电源正常状态泄漏与温度间的关系



$I_{PWRGD\ (SINK)}$ = 2mA

图 7-59. 电源正常输出低电平与温度间的关系

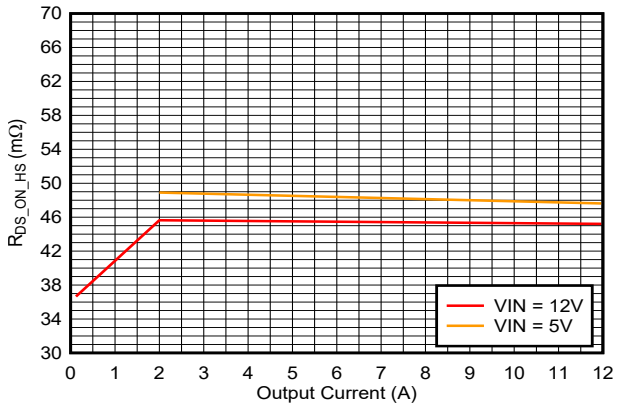


图 7-60. 高侧 FET 电阻与电流间的关系

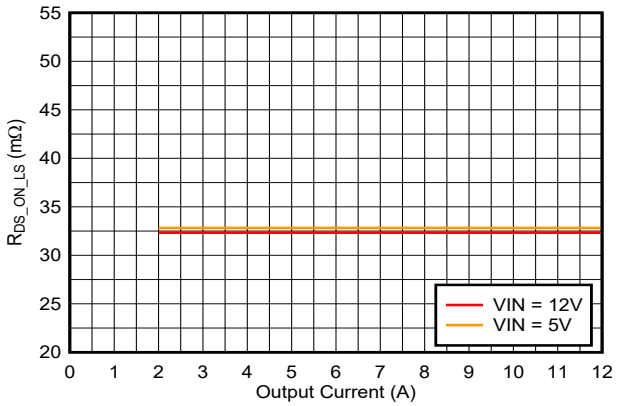
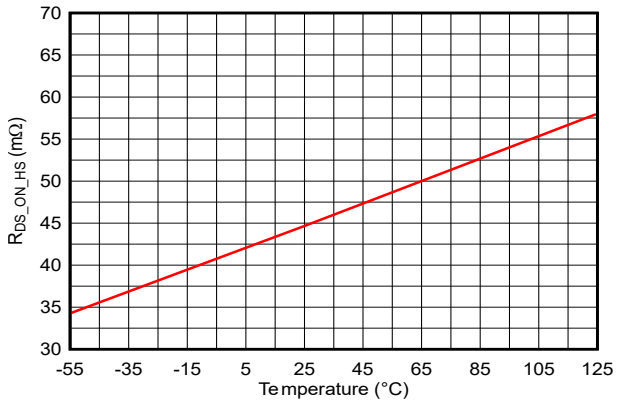


图 7-61. 低侧 FET 电阻与电流间的关系



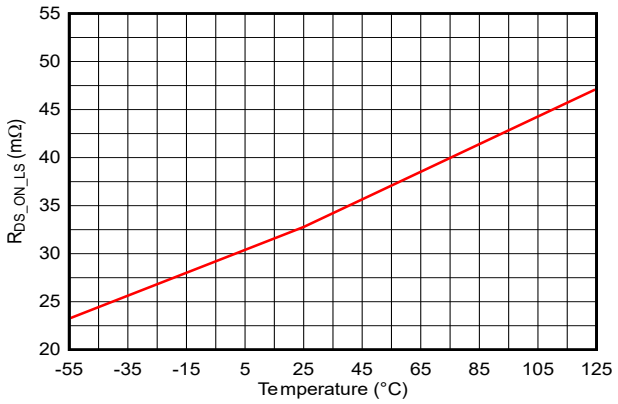
I_{HS} = 12A

图 7-62. 高侧 FET 电阻与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

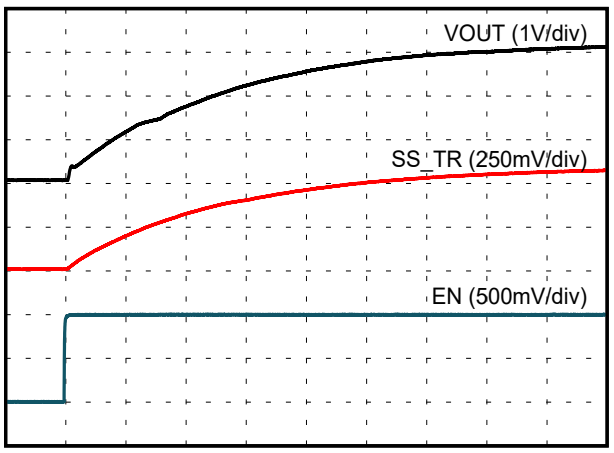
7.9 典型特性（续）

30 引脚 CFP (HLB) 封装，VIN = PVIN，VIN = 12V，C_{SS} = 22nF，用于效率测试的 Kemet MPXV1D2213L 系列电感器，T_A = 25°C，除非另有说明。



I_{LS} = 12A

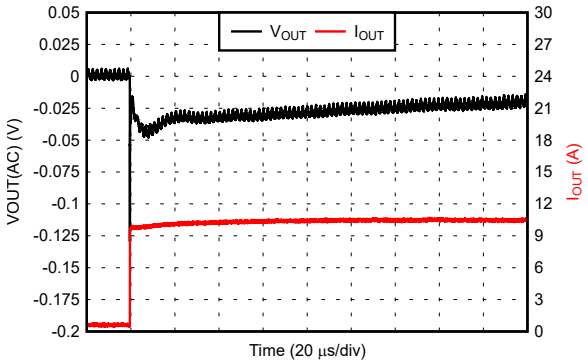
图 7-63. 低侧 FET 电阻与温度间的关系



Time (1ms/div)

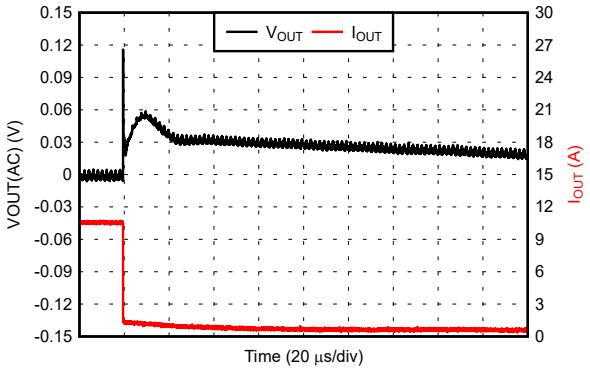
I_{OUT} = 0A，$VOUT_{(set)}$ = 3.3V，f_{SW} = 500kHz，C_{OUT} = 1013µF

图 7-64. 启动



压摆率 = 225A/µs，VOUT = 3.3V，f_{SW} = 500kHz，C_{OUT} = 1013µF

图 7-65. 负载阶跃：0.6A 至 10.5A

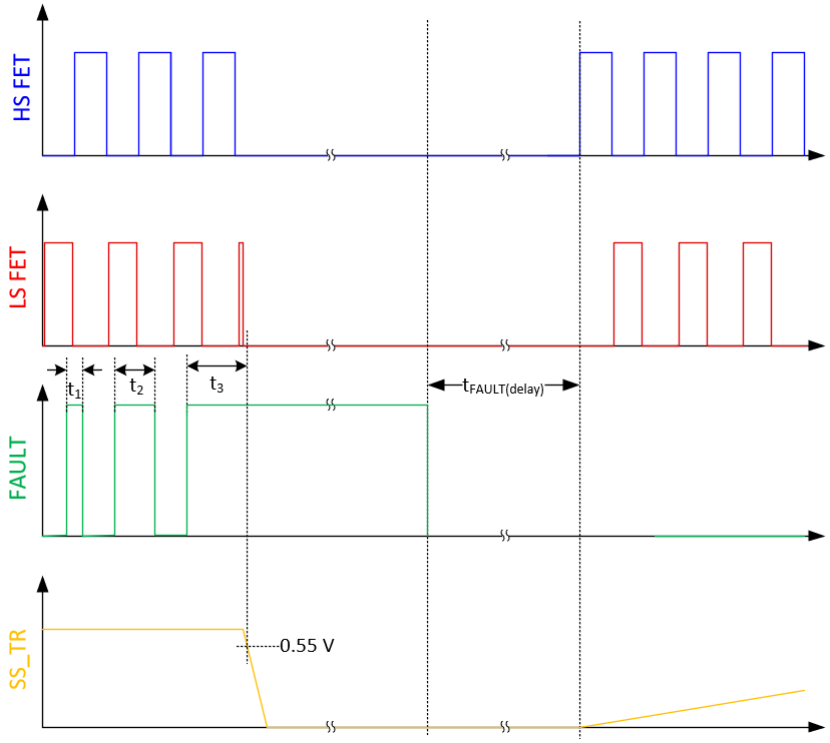


压摆率 = 450A/µs，VOUT = 3.3V，f_{SW} = 500kHz，C_{OUT} = 1013µF

图 7-66. 负载阶跃：10.6A 至 0.6A

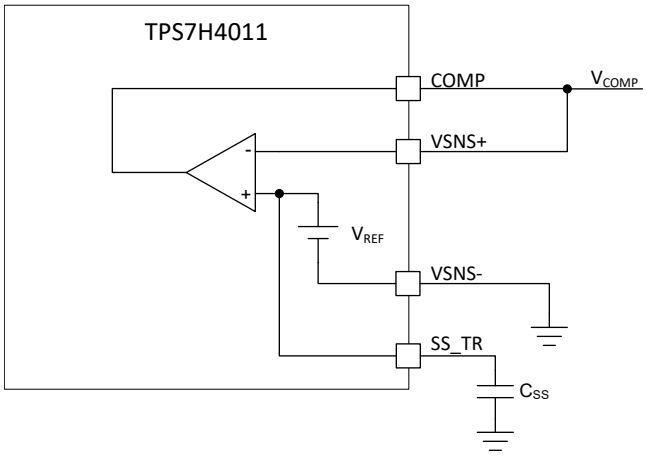
Copyright © 2025 Texas Instruments Incorporated

8 参数测量信息



A. FAULT 波形是一个在器件进入故障模式之前占空比会增加的输入信号（确定在 SS_TR 降至 0.55V 时发生）。
B. t_1、$t_2 < t_{FAULT(min)}$
C. $t_3 \geqslant t_{FAULT(min)}$

图 8-1. FAULT 最小脉冲宽度和延迟持续时间



A. $V_{REF} = V_{COMP}$ – VSNS-。这个精确的基准电压值包括误差放大器偏移 V_{IO}。使用该值来设置输出电压。

图 8-2. 基准电压测量

Copyright © 2025 Texas Instruments Incorporated

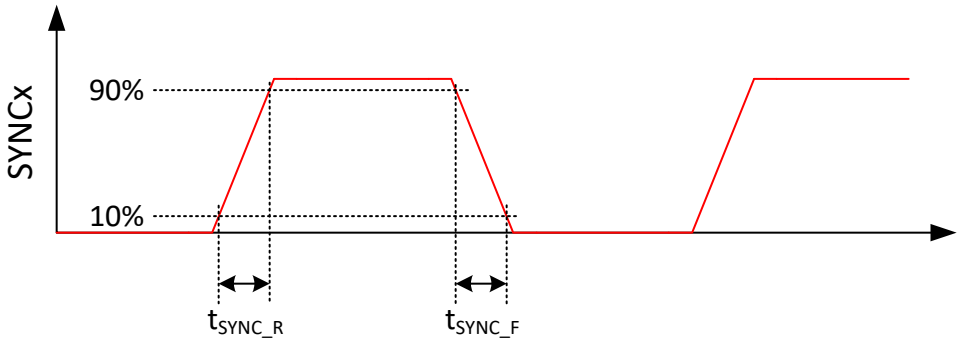


图 8-3. SYNCx 上升和下降时间

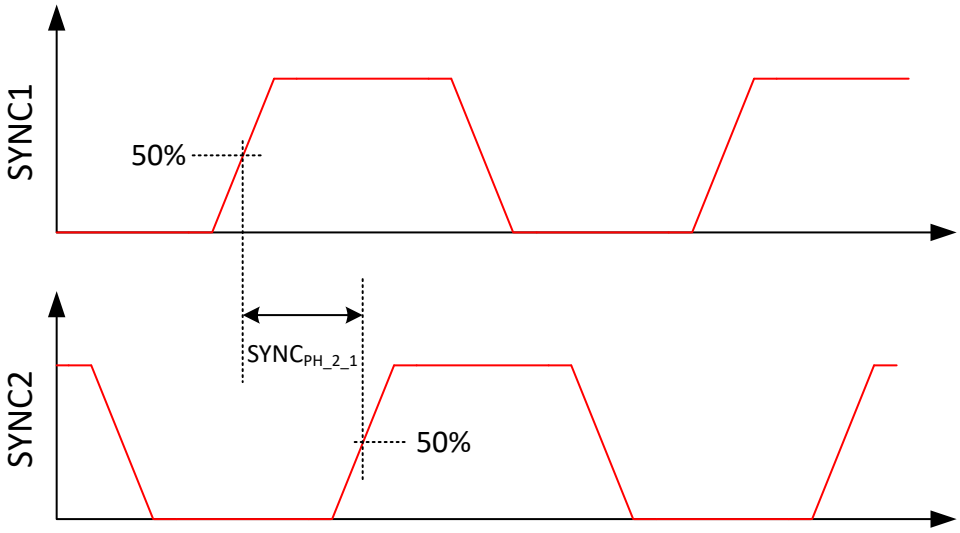


图 8-4. SYNC2 到 SYNC1 上升沿相移

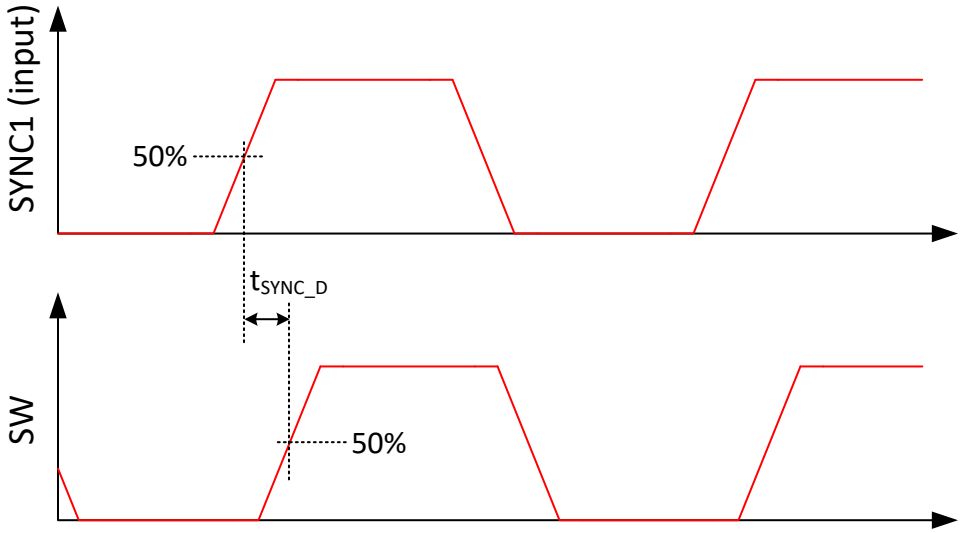


图 8-5. SYNC1 到 SW 延迟：非反相同步

Copyright © 2025 Texas Instruments Incorporated

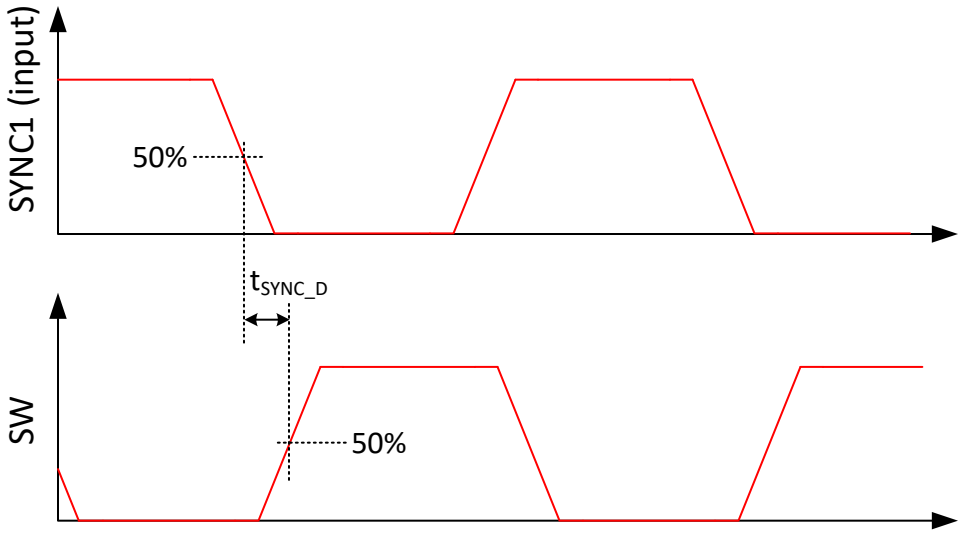


图 8-6. SYNC1 到 SW 延迟：反相同步

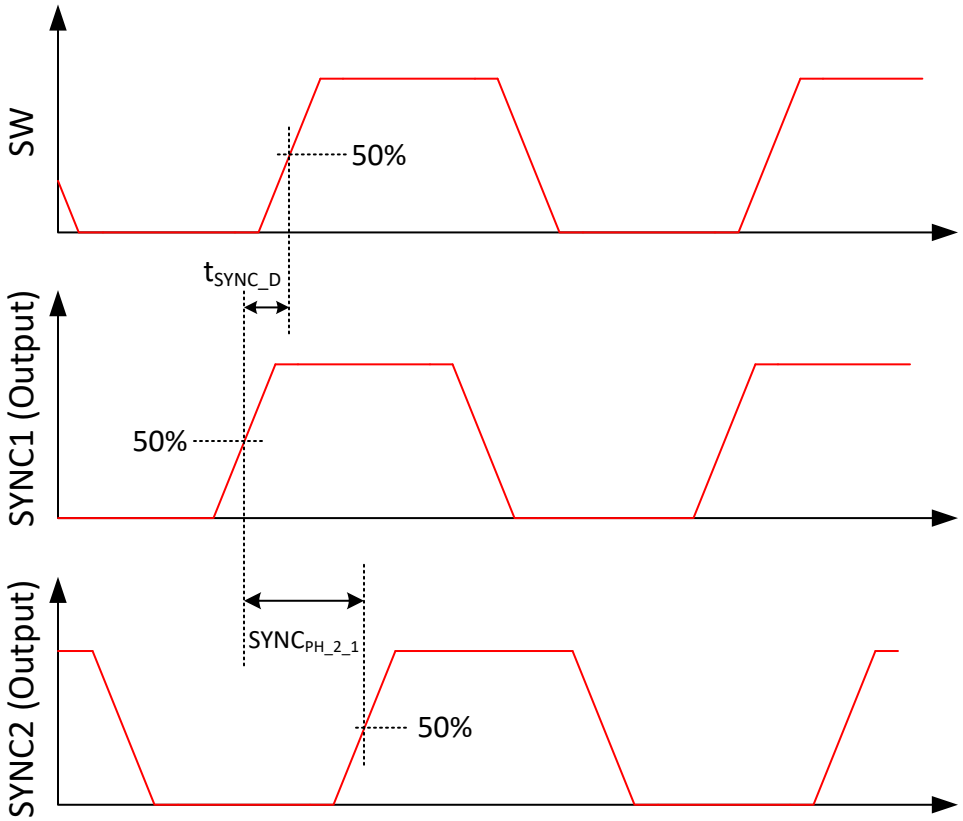


图 8-7. SYNC1 到 SW 延迟：SYNC1 输出

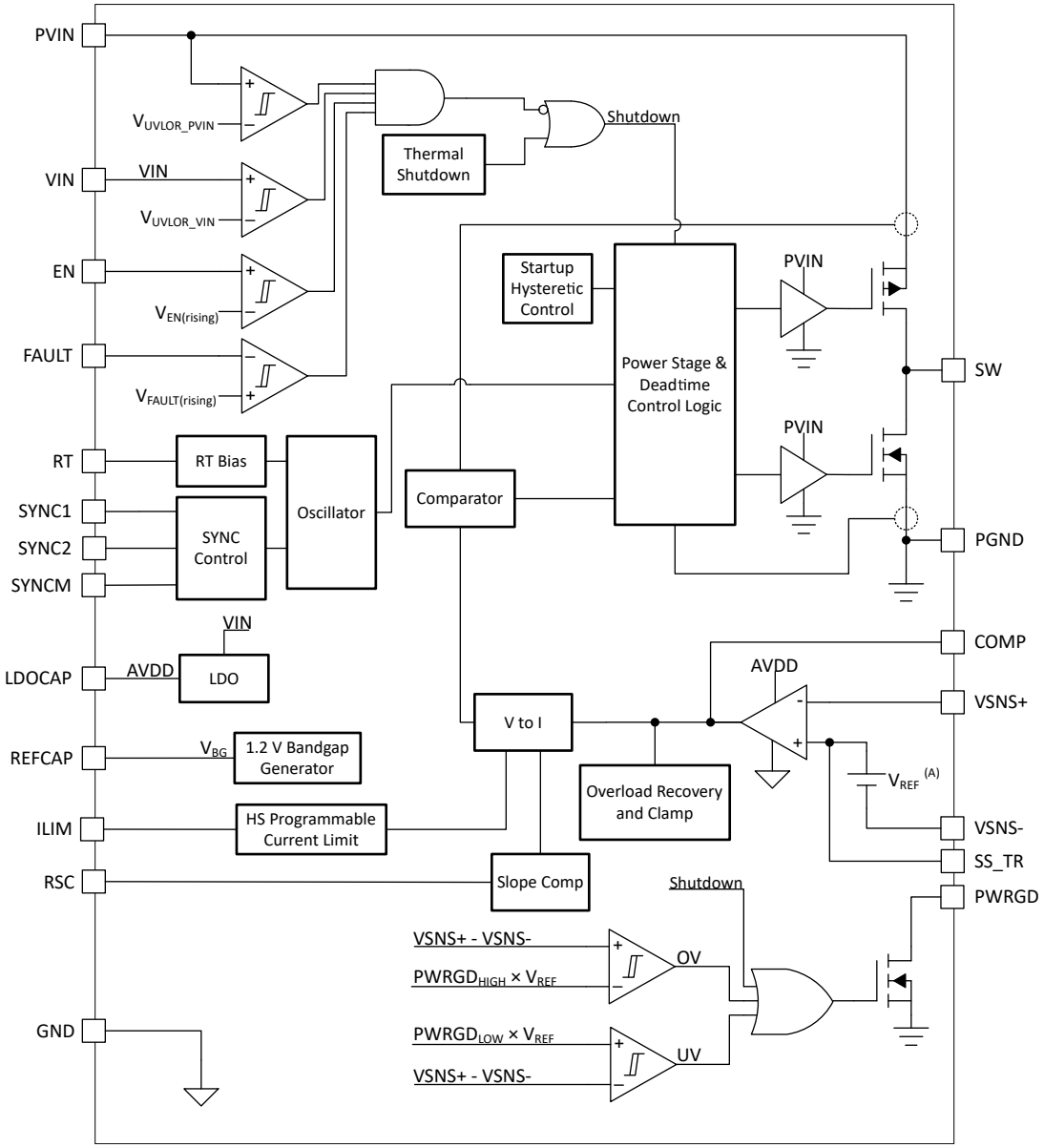
Copyright © 2025 Texas Instruments Incorporated

9 详细说明

9.1 概述

TPS7H4011 器件是一款具有两个集成式 MOSFET 的 14V、12A 同步降压转换器；一个用于高侧的 PMOS、一个用于低侧的 NMOS。为了提高线路和负载瞬态性能，该器件采用恒定频率峰值电流模式控制，这也简化了外部频率补偿。在选择输出滤波器元件时，100kHz 至 1MHz 的宽开关频率范围优化了效率和尺寸。集成式 MOSFET 可实现高效率电源设计，连续输出电流高达 12A。我们调整了 MOSFET 的大小，以优化较低占空比应用的效率。

9.2 功能方框图



A. V_{REF} 是源自带隙电压的标称 0.6V 基准；请参阅节 9.3.2。

9.3 特性说明

9.3.1 VIN 和功率 VIN 引脚（VIN 和 PVIN）

VIN 引脚为内部控制电路供电。PVIN 引脚和 PVIN 焊盘为内部高侧 FET 提供输入电压。两个引脚都有 4.5V 至 14V 的输入电压范围。这些引脚必须具有相同的标称电压，并且必须同时上电和断电。通常，这是通过使用相同的电压源提供它们来实现的。

VIN 和 PVIN 分别具有单独的 UVLO（欠压锁定）上升阈值 V_{UVLOR_VIN} 和 V_{UVLOR_PVIN}。这是为了确保器件内部电路保持在已知的关断状态，直到达到最小电压。此外，VIN 和 PVIN 分别具有单独的 UVLO 下降阈值 V_{UVLOF_VIN} 和 V_{UVLOF_PVIN}。如果电压下降并达到这些值，器件将关断。

如节 9.3.4 中所述，可以使用连接到 EN 引脚的分压器来配置有效器件 UVLO。

9.3.2 电压基准

该器件会产生一个内部标称 1.2V 带隙基准电压 V_{BG}。这是稳态运行期间 REFCAP 引脚上存在的电压。REFCAP 引脚需要 470nF 接地电容，以确保器件的电气运行正常以及 SET 性能稳健。此带隙电压用来推导误差放大器的标称 0.6V 基准电压 $V_{REF(internal)}$。

馈入误差放大器的基准电压用于设置输出电压。然而，误差放大器具有固有的失调电压 V_{IO}，它会影响总体精度误差。因此，实际用于设置输出电压的电压是 $V_{REF(internal)} + V_{IO}$。该组合值被定义为 V_{REF}，可作为用于设置输出电压的精确值。在电气特性中的线路、温度和 TID 范围内指定 V_{REF}。由于 V_{REF} 是在开环配置中测得的，因此开关频率和负载对 V_{REF} 的影响未纳入规格中。请参阅典型图图 7-32 和图 7-33，其中显示了电流和开关频率对输出检测电压的影响非常小。有关计算输出电压精度的更多详细信息，请参阅节 10.2.2.8。

Copyright © 2025 Texas Instruments Incorporated

9.3.3 遥感和设置 VOUT

TPS7H4011 具有 VSNS+ 和 VSNS- 引脚，用于实现差分遥感。因此，误差放大器看到的有效电压为 (VSNS+) − (VSNS-)（为简单起见，将其定义为 VSENSE）。如图 9-1 所示，由于高电流和潜在的大寄生电阻（以蓝色表示），这在为 FPGA 供电时特别有用。$R_{parasitic1}$ 表示为 FPGA 供电的高电流输入电压路径中的寄生电阻。这可通过使用从负载点到反馈电阻分压器顶部的检测线进行补偿。$R_{parasitic2}$ 表示高电流接地路径中的寄生电阻。通过将检测线从局部地连接到 VSNS- 引脚，可将此纳入考量范围。某些 FPGA 具有可用于此目的的检测线。如果没有检测线，VSNS- 引脚可连接在 FPGA 接地引脚本身附近。

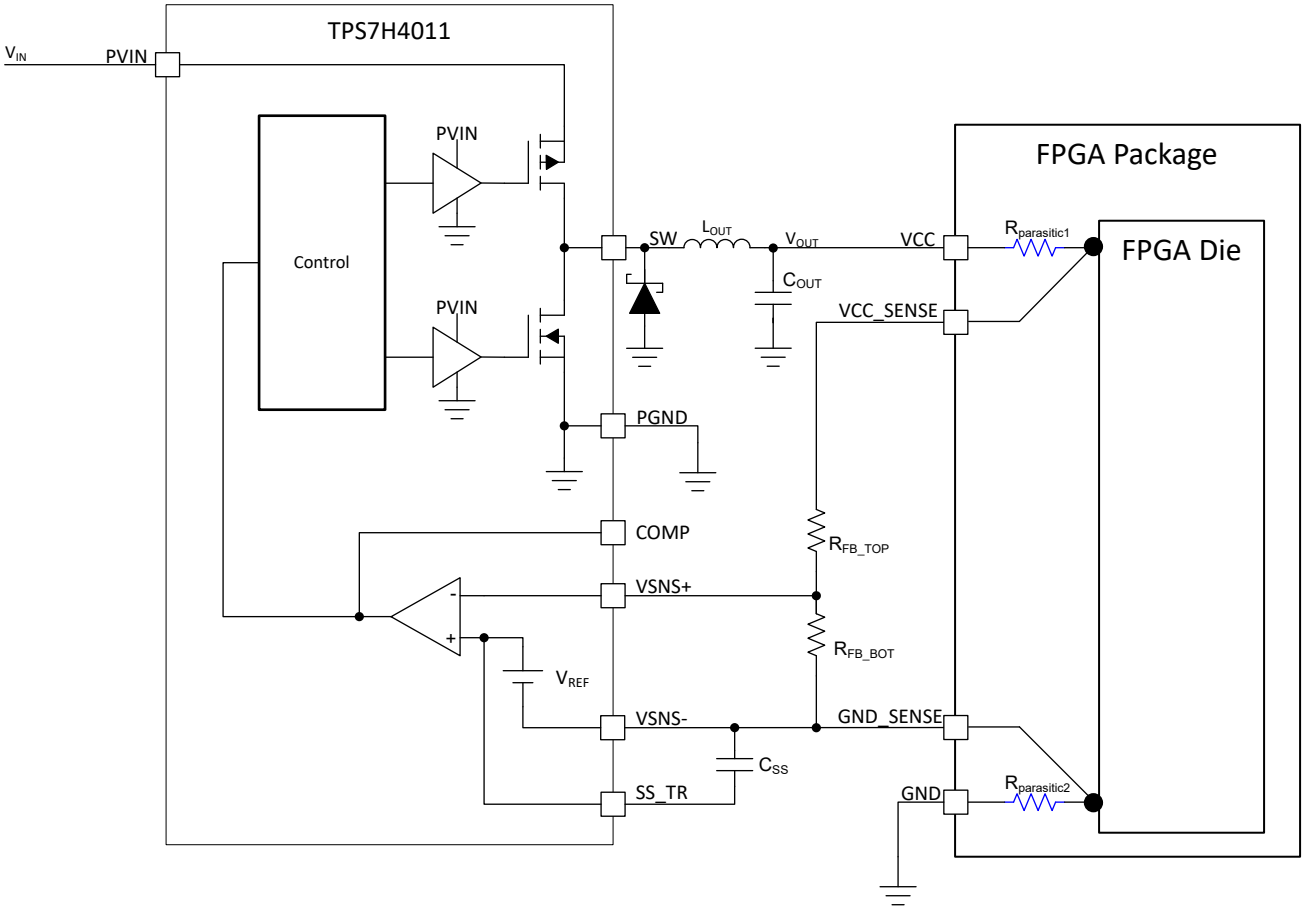


图 9-1. FPGA 遥感示例

图 9-2 所示为遥感的更一般情况。

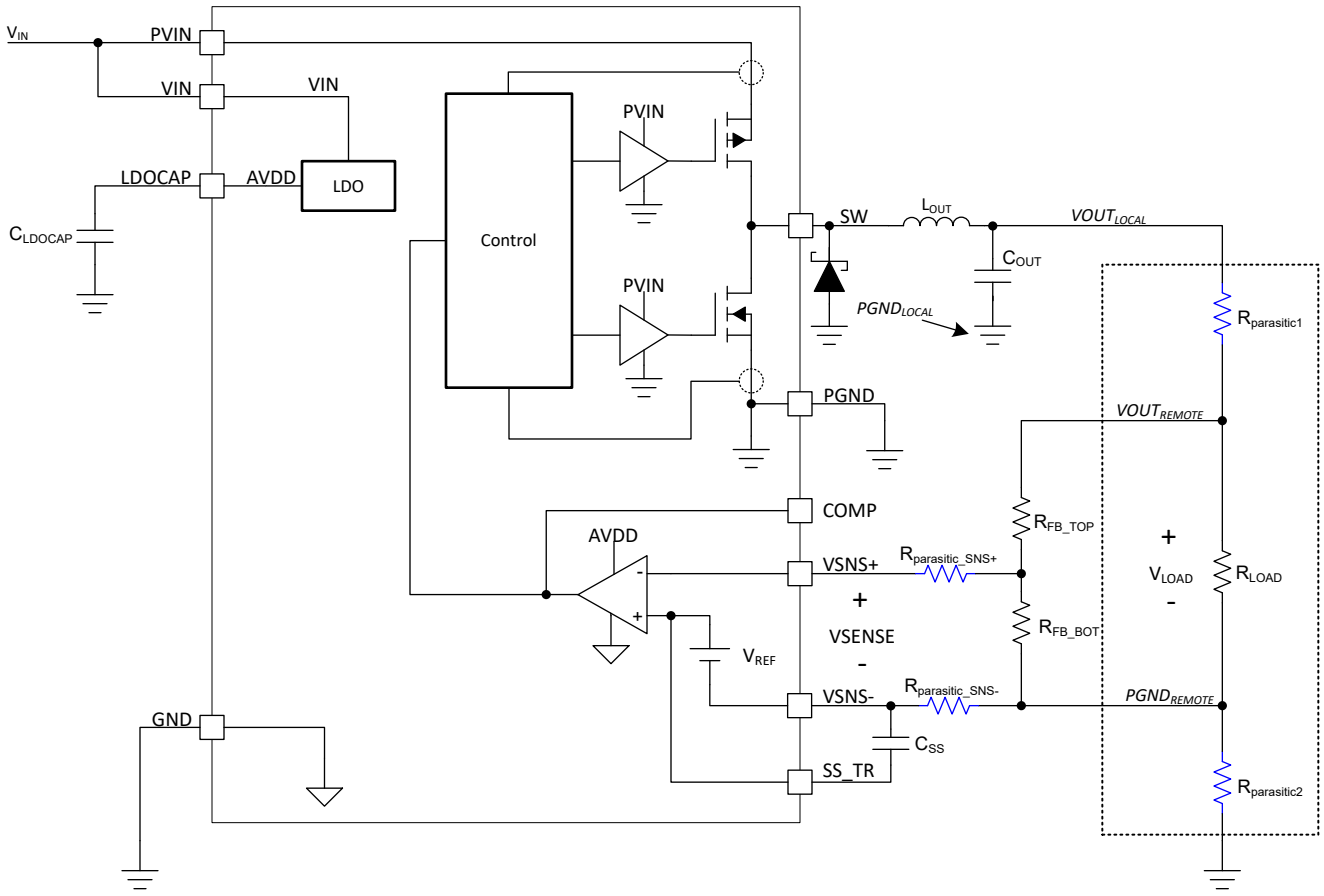


图 9-2. 遥感方框图

在稳态运行期间，VSENSE 将等于基准电压 V_{REF}（典型值为 0.6V）。通过适当设置 VSNS+ 的电阻分压器并将 VSNS- 连接到远程接地端，可以使用方程式 1 设置负载上的输出电压值 V_{LOAD}。TI 建议采用容差为 1% 或更优的电阻器。R_{FB_TOP} 起始阻值为 10kΩ，并使用方程式 1 来计算 R_{FB_BOT}。为了提高轻载时的效率，请考虑使用具有更大值的电阻器。如果值太大，稳压器更容易受到噪声和电压误差的影响。

$$R_{FB_BOT} = \frac{V_{REF}}{V_{OUT(set)} - V_{REF}} \times R_{FB_TOP} \quad (1)$$

其中

- V_{REF} = 0.6V（典型值）
- $V_{OUT(set)}$ = 电压设定点；这是在负载上调节的电压

当使用差分检测特性时，VSNS- 连接至远程接地端，并且远程接地端的任一电压将使到误差放大器的非反相输入上的基准电压偏移相应的量 (V_{EA+} = V_{REF} + $PGND_{REMOTE}$)。然后，误差放大器上的偏移将命令另一个输出，$VOUT_{LOCAL}$。此输出电压将确保在负载本身上看到已编程的电压 V_{LOAD}。因此，应注意，V_{OUT_LOCAL} 可能具有较高的电压，以便将 V_{LOAD} 调节至所需的值。

如果不需要差分检测，请将 VSNS- 连接到 GND。然后，V_{REF} 将出现在误差放大器的非反相输入端。在此配置中，行为与标准非差分反馈相同。因此，只将 $R_{parasitic1}$ 纳入考量范围，而不将 $R_{parasitic2}$ 纳入考量范围。

Copyright © 2025 Texas Instruments Incorporated

VSNS+ 是具有极小漏电流的高阻抗输入。为确保正常运行，VSNS 会输出大约 10 µA 的小偏置电流。因此，该电流将导致 $R_{parasitic_VSNS-}$ 和 $R_{parasitic2}$ 上出现小压降。该压降为 VSNS- 引脚增加了一个小误差项；但是，如果尽可能减小这些寄生电阻，误差项通常可以忽略不计。

该遥感架构能够检测遥感地和局部地之间的偏移为 ±100mV。因此，$PGND_{LOCAL}$ 和 $PGND_{REMOTE}$ 之间的差值必须低于 100mV。

9.3.3.1 最小输出电压

与所有电流模式控制降压转换器一样，存在最小可配置输出电压。首先，输出电压绝不能低于 0.6V（典型值）的内部电压基准。此外，最短导通时间 $t_{on(min)}$ 将限制最小输出电压。$t_{on(min)}$ 指定为 250ns（最大值）。有关更多信息，请参阅电气特性。最小输出电压的近似计算公式为 方程式 2。

$$VOUT_{(min)} \approx V_{IN} \times t_{ON(\min)} \times f_{SW} \quad (2)$$

在此公式中：

- $VOUT_{(min)}$ 为可能的最小输出电压
- VIN 是应用的输入电压
- $t_{on(min)}$ 为最短导通时间；使用最大 $t_{on(min)}$ 值进行最坏情况下的计算
- f_{SW} 为开关频率；使用可能的最大 f_{SW} 进行最坏情况下的计算

表 9-1 展示了假设 $t_{on(min)}$ = 250ns 时根据所选值 f_{SW} 和 VIN 计算得出的最小输出电压。

表 9-1. 计算得出的最小输出电压

f_{SW}	VIN	$VOUT_{(min)}$
100kHz	5V	0.6V(1)
	12V	0.6V(1)
	14V	0.6V(1)
500kHz	5V	0.625V
	12V	1.5V
	14V	1.75V
1MHz	5V	1.25V
	12V	3V
	14V	3.5V

(1) 计算出的值较低，但最小值限制为 V_{REF} 本身，通常为 0.6V。

Copyright © 2025 Texas Instruments Incorporated

9.3.3.2 最大输出电压

由于最短关断时间 $t_{off(min)}$，TPS7H4011 具有最大输出电压。这种最短关断时间与某些降压稳压器等内部电荷泵无关。相反，最短关断时间是为了确保开关噪声和内部电路行为不会导致过大的占空比抖动。最大输出电压的近似计算公式为 方程式 2。

$$VOUT_{(max)} \approx V_{IN} \times \left(1 - t_{OFF(\min)} \times f_{SW}\right) \quad (3)$$

在此公式中：

- $VOUT_{(max)}$ 是可能的最大输出电压
- VIN 是应用的输入电压
- $t_{OFF(min)}$ 是最短关断时间
- f_{SW} 为开关频率

表 9-2 展示了假设 $t_{off(min)}$ = 306ns 时根据所选值 f_{SW} 和 VIN 计算得出的最大输出电压。

表 9-2. 计算得出的最大输出电压

f_{SW}	VIN	$VOUT_{(max)}$
100kHz	5V	4.85V
	12V	11.63V
	14V	13.57V
500kHz	5V	4.24V
	12V	10.16V
	14V	11.86V
1MHz	5V	3.47V
	12V	8.33V
	14V	9.72V

9.3.4 使能

当使能引脚为低电平时，器件将进入关断模式，而不会调节输出电压。通常，从 VIN 到 GND 使用一个外部电阻分压器为 EN 馈电。可以适当调整电阻器的大小，以便在达到期望的预设输入电压时导通器件，如方程式 4 所示。这可用于创建可调节的 UVLO，以补充 VIN 和 PVIN 引脚上的默认内部 UVLO 电压。

$$R_{EN_BOT} = \frac{V_{EN(rising)}}{VIN_{(rising)} - V_{EN(rising)}} \times R_{EN_TOP} \quad (4)$$

其中

- $VIN_{(rising)}$ = 将导致 EN 变为高电平的 VIN 值
- $V_{EN(rising)}$ = 0.61V（典型值）
- R_{EN_TOP} = VIN 到 EN 的反馈电阻
- R_{EN_BOT} = EN 至 GND 的反馈电阻

Copyright © 2025 Texas Instruments Incorporated

EN 引脚具有 100mV（典型值）的迟滞。因此，方程式 5 可用于计算 $VIN_{(falling)}$ 电压。

$$VIN_{(falling)} = V_{EN(falling)} \times \frac{R_{EN_TOP} + R_{EN_BOT}}{R_{EN_BOT}} \quad (5)$$

其中

- $VIN_{(falling)}$ = 将导致 EN 变为低电平并关闭 TPS7H4011 的 VIN 值
- $V_{EN(falling)}$ = 0.51V（典型值）

或者，可以直接从微控制器或 FPGA 驱动 EN 引脚。使能引脚的低电压阈值有助于支持 1.1V、1.8V、2.5V 和 3.3V 逻辑电平。

9.3.5 故障输入 (FAULT)

该器件提供了一个输入故障引脚，以协助进行故障管理。当施加的电压超过 $V_{FAULT(rising)}$（通常为 0.6V）的时间长于 $t_{FAULT(min)}$（1.4 µs 最大值）时，器件将停止开关。器件将保持在此故障状态，直到 FAULT 引脚电压降至 $V_{FAULT(falling)}$（通常为 0.5V）以下。一旦故障状态消除，TPS7H4011 即会等待 $t_{FAULT(delay)}$ 秒（通常为 31 个开关周期）。此延迟提供了系统时间来清除故障，然后通过软启动恢复稳压。

图 9-3 显示了一个 FAULT 引脚从外部驱动为高电平的示例。这可以来自系统微控制器或监控器。

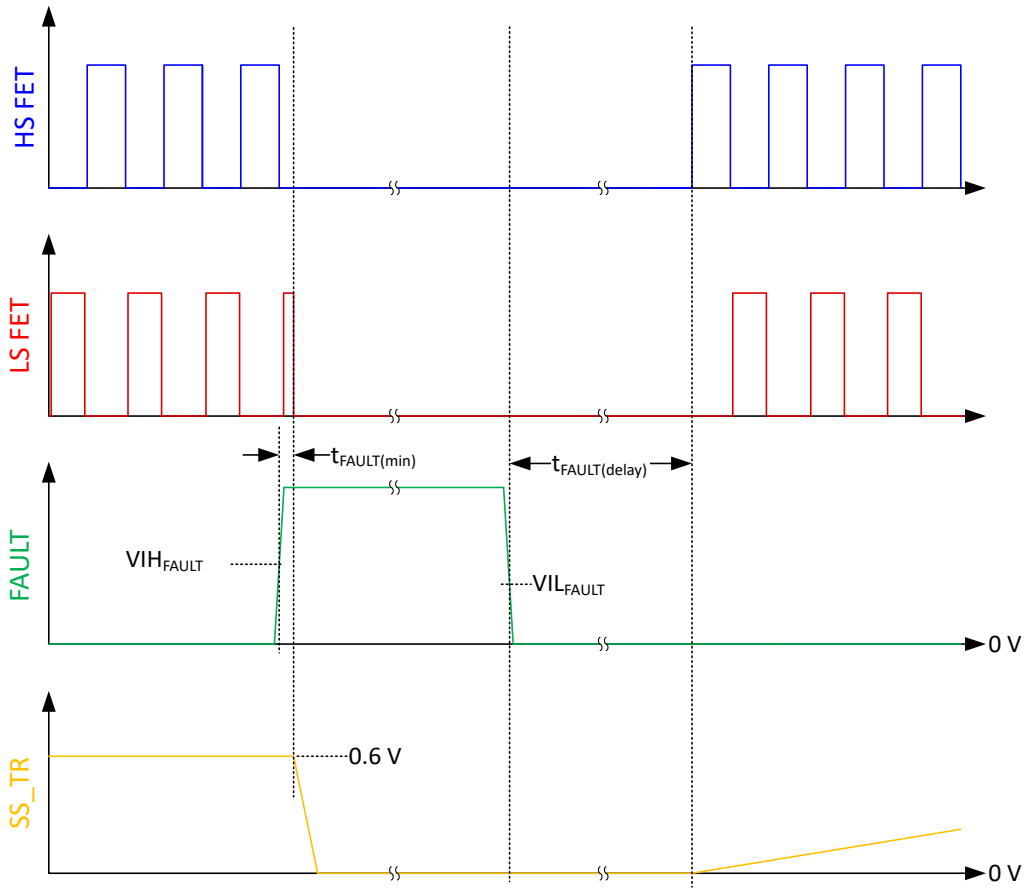


图 9-3. 外部信号的 FAULT 引脚波形

图 9-4 显示了一个示例，其中 FAULT 由电阻分压器根据受监测的电压（如 VIN 或 VOUT）驱动。通过适当地选择电阻分压器，达到电压值时将触发 FAULT。因此，FAULT 引脚可配置为提供 OVP（过压保护）。

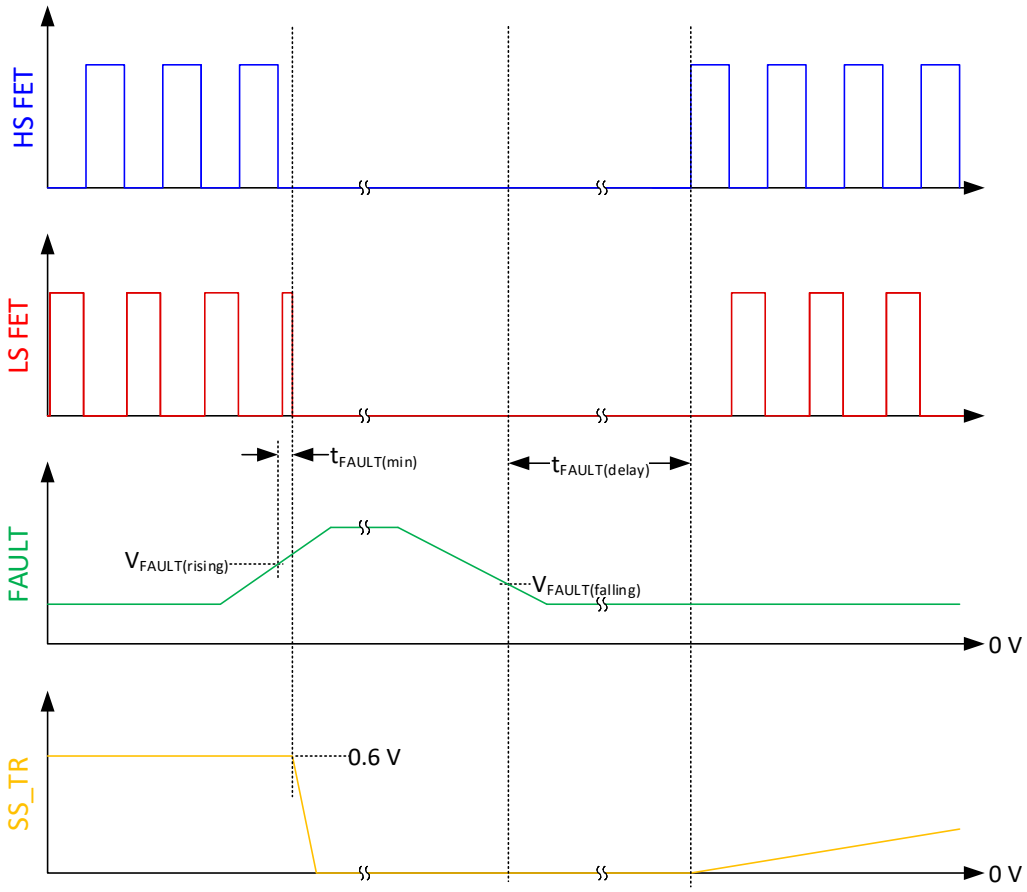


图 9-4. 外部电阻分压器的 FAULT 引脚波形

9.3.6 电源正常 (PWRGD)

PWRGD 引脚是一个开漏输出，当输出电压达到适当范围时置为有效。PWRGD 引脚可以通过一个电阻器上拉至 VOUT 或处于器件建议运行条件下的另一个电压电平。选择电阻器阻值，使 PWRGD 灌入的最大电流保持在建议运行条件下的最大电流 2mA。通常，10kΩ 的上拉电阻就足够了。使用较大值的电阻器可以更大限度地降低功率耗散，但由于上拉电阻较弱，开关噪声可能会耦合到 PWRGD 信号中。

当 VOUT 处于其编程值的特定百分比范围内时，PWRGD 将置为有效或无效。这是通过比较 VSENSE (VSENSE = VSNS+ − VSNS-) 至 (V_{REF} + VSNS-) 上的电压来实现的。无论是否采用差分遥感技术，这都支持使用相同的电源正常电平。如果没有使用差分遥感（这意味着 VSNS-= GND），那么它会被简化，从而将 VSNS+ 上的电压与 V_{REF} 相比较。

例如，当 VSENSE 达到其最终值的 $PWRGD_{LOW_R\%}$（通常为 95%）时，PWRGD 会被置为有效。当 VSENSE 降至低于 $PWRGD_{LOW_F\%}$（通常为 92%）时，PWRGD 会置为无效。请参阅图 9-5 以了解这些波形。

Copyright © 2025 Texas Instruments Incorporated

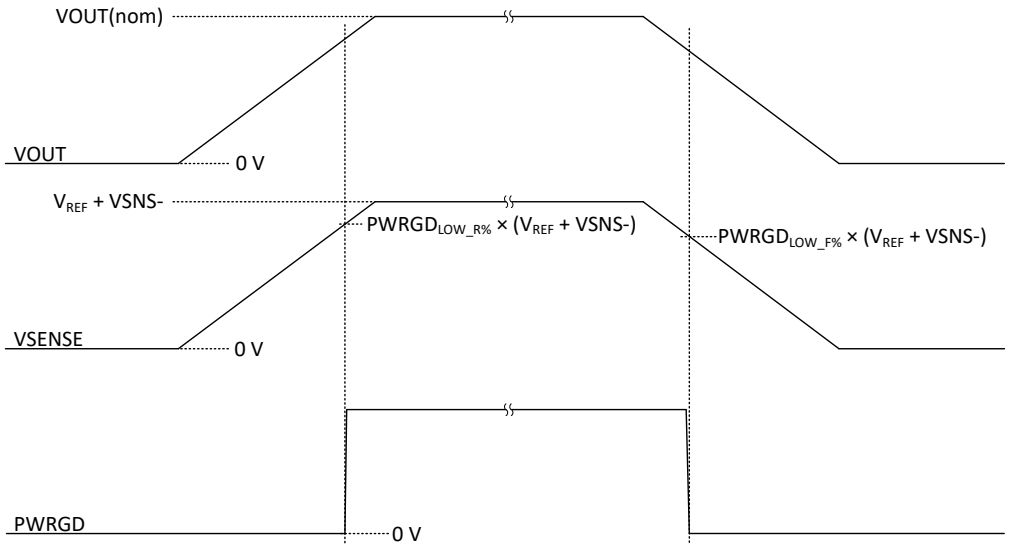


图 9-5. 电源正常低电平阈值

如果 VOUT 上发生过压事件，电源正常也有一个阈值。例如，当 VSENSE 达到其最终值的 $PWRGD_{HIGH_R\%}$（通常为 108%）时，PWRGD 会置为无效。当 VSENSE 降至低于 $PWRGD_{HIGH_F\%}$（通常为 105%）时，PWRGD 置为有效。请参阅图 9-6 以了解这些波形。

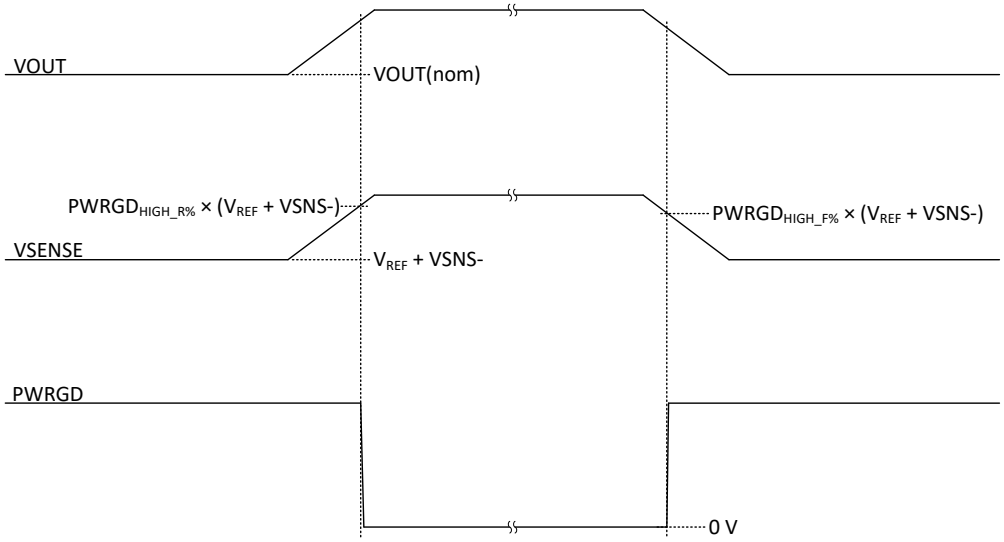


图 9-6. 电源正常高电平阈值

在 VIN 输入电压大于 2V 时，PWRGD 处于定义的状态，但此时电流吸收能力减弱。当 VIN 达到 4.5V 时，PWRGD 可达到饱和电流吸入量。请参阅电气特性中的 VIN_{MIN_PWRGD}。

除了上述 PWRGD 说明外，PWRGD 在其他会导致调节停止的条件下置为无效，例如：

- VIN 或 PVIN 处于 UVLO 状态
- 器件处于热关断状态
- 器件 EN 引脚置为无效
- 器件 FAULT 引脚置为有效
- COMP 引脚达到 $COMP_{SHDN}$ 阈值（典型值为 1.9V）

Copyright © 2025 Texas Instruments Incorporated

9.3.7 可调开关频率和同步

可通过多种时钟模式选项使用可编程内部时钟和外部同步时钟。这样可以灵活地将器件同步到系统时钟或允许辅助 TPS7H4011 器件同步到主 TPS7H4011 器件。表 9-3 中列出了所有模式。

表 9-3. 时钟模式

模式	时钟的输入配置			时钟	
	SYNCM 输入	SYNC2 INPUT	RT	SYNC1 输入/输出	SYNC2 OUTPUT
内部时钟：具有输出同步	SYNCM = GND	不适用	RT 与 GND 之间的电阻器	输出 f_{SW} 同相	输出 f_{SW} 90° 相位差
内部时钟：无输出同步	SYNCM = 悬空			无输出	无输出
外部时钟：反相同步，默认 f_{SW}	SYNCM = AVDD	SYNC2 = GND	RT 与 GND 之间的电阻器	输入 f_{SW} 180° 相位差	不适用
外部时钟：反相同步，无默认 f_{SW}			浮点	输入 f_{SW} 180° 相位差	不适用
外部时钟：非反相同步，默认 f_{SW}		SYNC2 = AVDD	RT 与 GND 之间的电阻器	输入 f_{SW} 同相	不适用
外部时钟：非反相同步，无默认 f_{SW}			浮点	输入 f_{SW} 同相	不适用

9.3.7.1 内部时钟模式

如果 MODE 引脚 SYNCM 连接到 GND 或保持悬空，则将 TPS7H4011 配置为内部时钟模式。在内部时钟模式（有时也称为内部振荡器模式）下，RT 引脚和 GND 之间连接一个电阻器，用于配置器件的开关频率 f_{SW}。标称开关频率可在 100kHz 至 1MHz 之间调节，具体取决于 RT 电阻器的值，可使用方程式 6 计算。图 9-7 显示了 RT 电阻值和可配置开关频率范围之间的关系曲线。如果 SYNCM 连接到 GND，则 SYNC1 上将输出与开关频率同相的时钟，SYNC2 上将输出 90° 异相时钟。这可用于系统监视或同步其他器件，如节 9.3.7.3 所示。如果不需要此功能，请将 SYNCM 保持悬空（在内部，它将被设置为中间电压），SYNC1 和 SYNC2 不会输出任何信号。

$$RT = 86{,}090 \times f_{SW}^{-1.104} \tag{6}$$

其中

- RT（以 kΩ 为单位）
- f_{SW}（以 kHz 为单位）

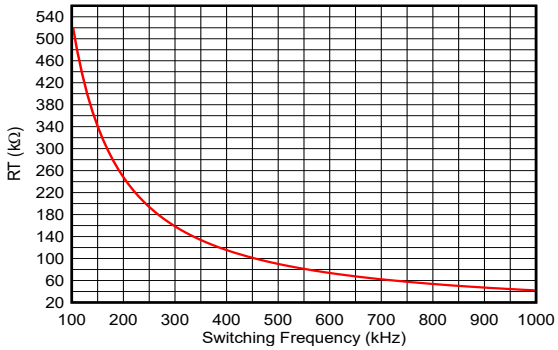


图 9-7. 标称 RT 与开关频率间的关系

9.3.7.2 外部时钟模式

如果模式引脚 SYNCM 连接到 AVDD（AVDD 是 LDOCAP 引脚的输出电压），则将 TPS7H4011 配置为外部时钟模式。在此模式下，时钟在 SYNC1 上输入，TPS7H4011 开关将与 SYNC1 输入同步。SYNC1 的极性由 SYNC2 配置。如果 SYNC2 = AVDD，TPS7H4011 器件将与 SYNC1 同相切换。如果 SYNC2 = GND，TPS7H4011 器件将与 SYNC1 180° 异相切换。

Copyright © 2025 Texas Instruments Incorporated

在外部时钟模式下，RT 可保持悬空，因为无需使用 RT 与 GND 之间的电阻器编程开关频率。但是，如果输入时钟不可用（例如在时钟提供给 TPS7H4011 器件之前或时钟发生故障期间），则必须配置 RT 与 GND 之间的电阻（如节 9.3.7.1 所示），以实现回退默认开关频率。如果在此模式下填充 RT，并且在 $t_{CLK_E_I}$（通常为 2 个时钟周期）内未检测到外部时钟信号，则 TPS7H4011 将转换为内部时钟。图 9-8 展示了这种情况。如果再次提供外部时钟，它将在 $t_{CLK_I_E}$ 内切换回外部时钟（通常为 1 个时钟周期）。图 9-9 展示了这种情况。使用此配置时，应将内部时钟频率编程为与外部时钟频率相同的标称值。

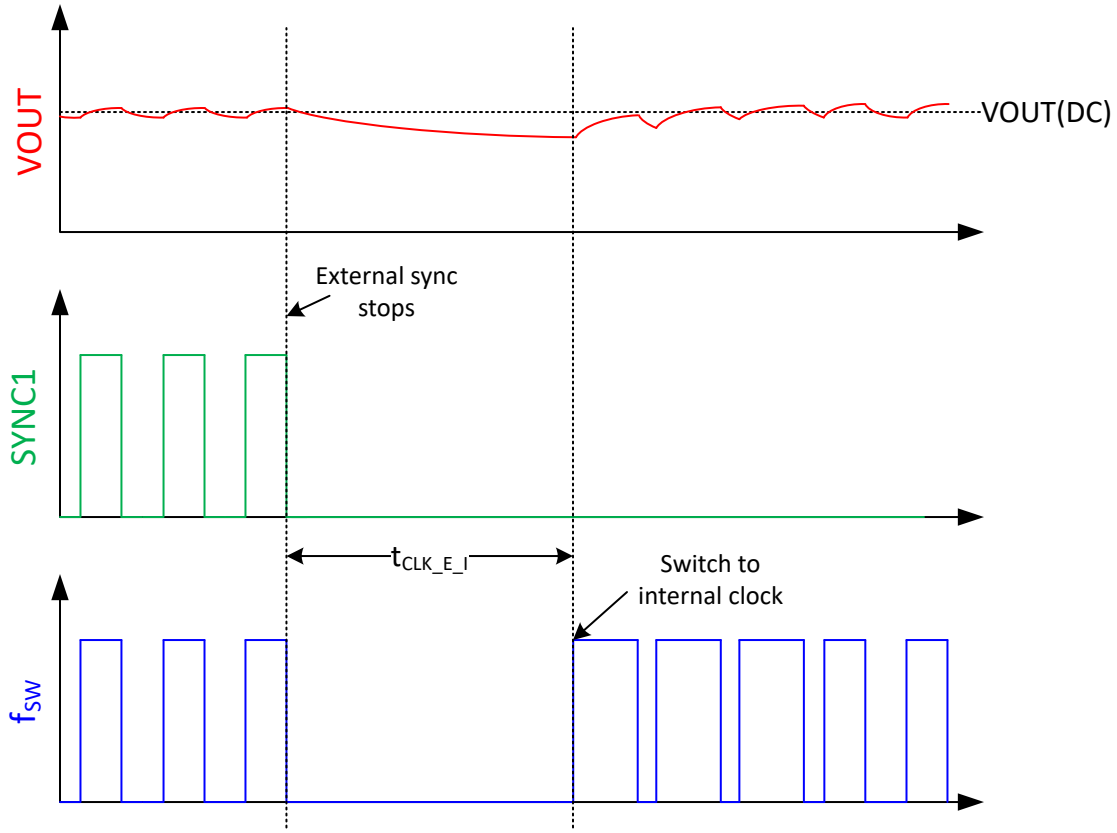


图 9-8. 外部至内部时钟转换

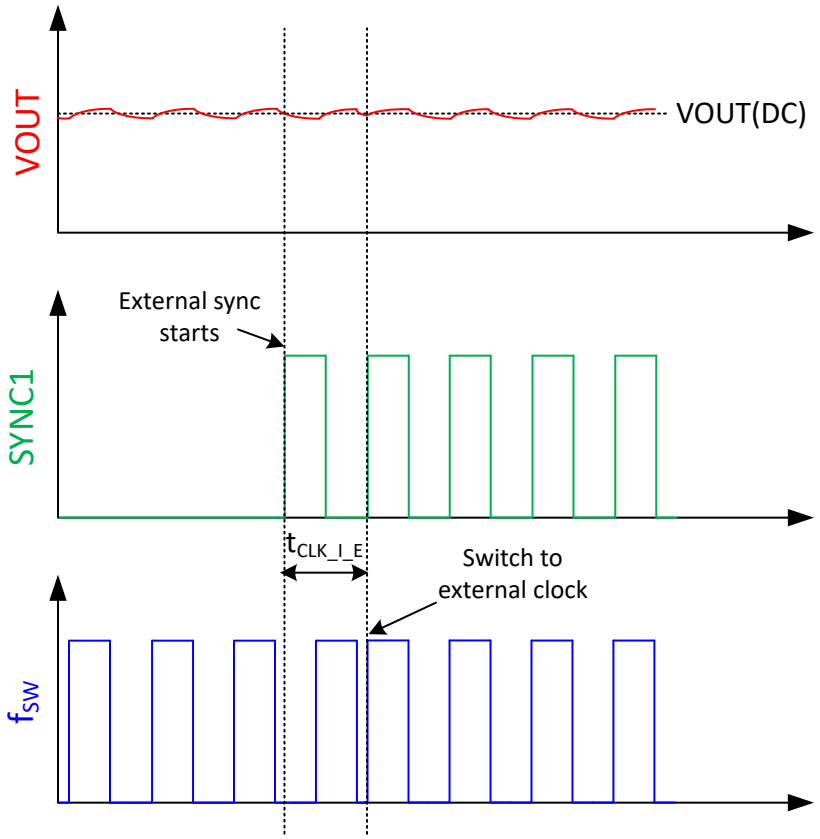


图 9-9. 内部至外部时钟转换

外部时钟可由振荡器、FPGA 或其他合适的器件提供。或者，外部时钟也可由另一个配置为内部振荡器模式的 TPS7H4011 器件提供。节 9.3.7.3 详述了此配置。

9.3.7.3 初级-次级同步

初级-次级器件同步是一种系统级配置，它在内部时钟模式下使用初级器件，在外部同步模式下使用一到三个次级器件。因此，为了获得更大的电流输出和更小的电压纹波，该配置允许以正交方式（彼此之间 90° 异相）并联最多四个器件。

通过设置 SYNCM = GND 和使用 RT 引脚编程的所需频率，初级器件在内部振荡器模式下进行配置，如节 9.3.7.1 所述。次级器件是通过设置 SYNCM = AVDD 来配置的。因此，初级 SYNC1 和 SYNC2 输出时钟信号与次级器件 SYNC2 状态相结合，可用于并行连接两个、三个或四个器件。在此配置下，可以将两个器件编程为 180° 异相，或将四个器件编程为 90° 异相（三个器件将导致两个器件对 90° 异相，一个器件对 180° 异相）。

图 9-10 显示了初级器件的 SYNC1 和 SYNC2 的输出。未显示 SYNC1 至 SW 延迟 (t_{SYNC_D})。当次级器件与初级器件同步时，这种延迟通常并不重要，因为它们都具有类似的输入和输出延迟。

Copyright © 2025 Texas Instruments Incorporated

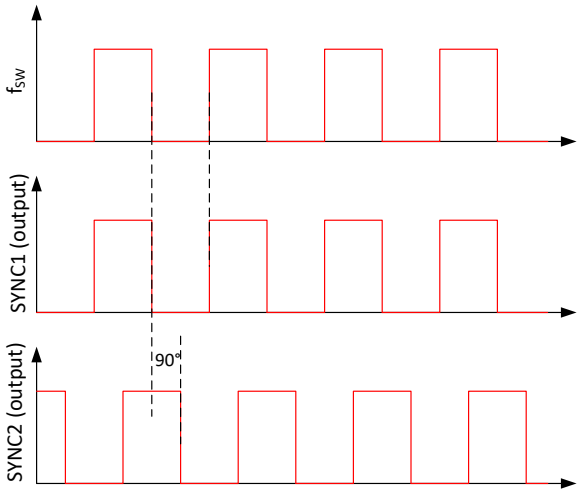


图 9-10. 初级器件中的 SYNC1 和 SYNC2 输出（未显示 SYNC1 至 SW 延迟）

SYNC1 和 SYNC2 输出连接到次级器件以提供适当的同步。图 9-11 显示了四个并联器件的配置和波形。

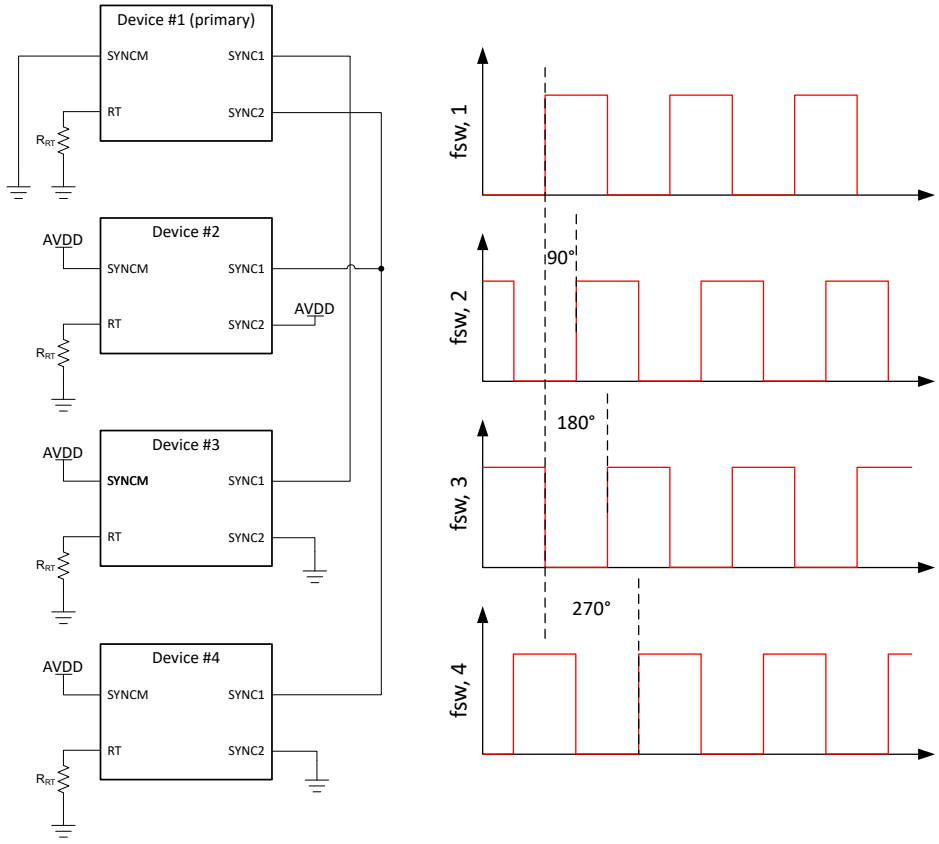


图 9-11. 4 个器件并行工作

图 9-12 显示了三个并联器件的配置和波形。

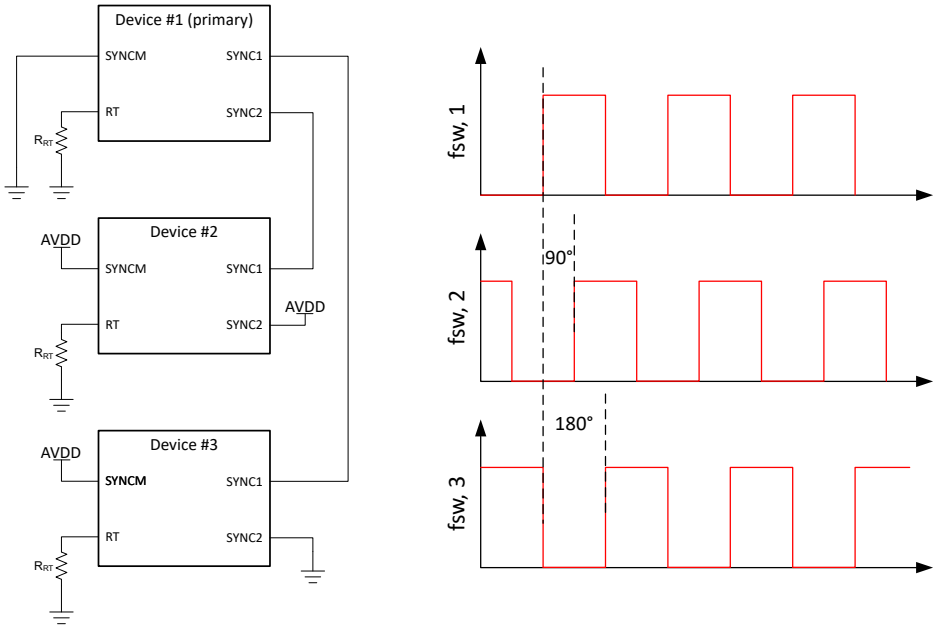


图 9-12. 三个器件并行工作

图 9-13 显示了两个并联器件的配置和波形。

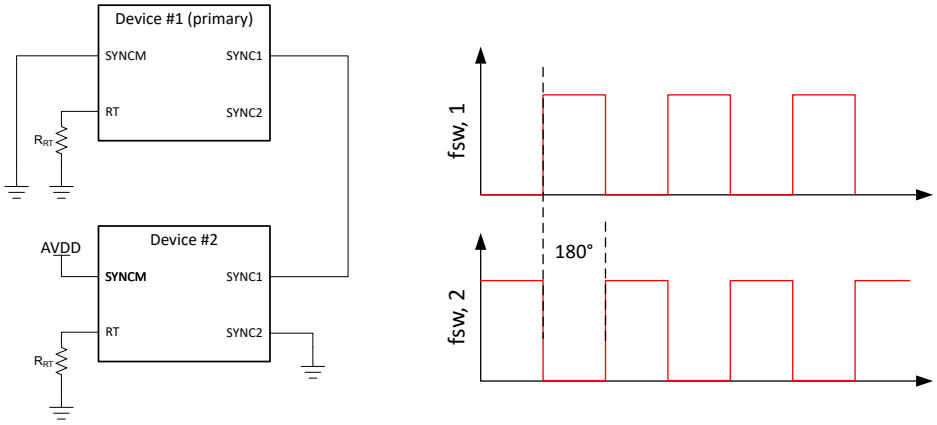


图 9-13. 两个器件并行工作

图 9-14 显示了两个并联器件的简化版原理图。将蓝色信号绑在一起，以实现并行工作。有关更多信息，请参阅节 10.2.4。

Copyright © 2025 Texas Instruments Incorporated

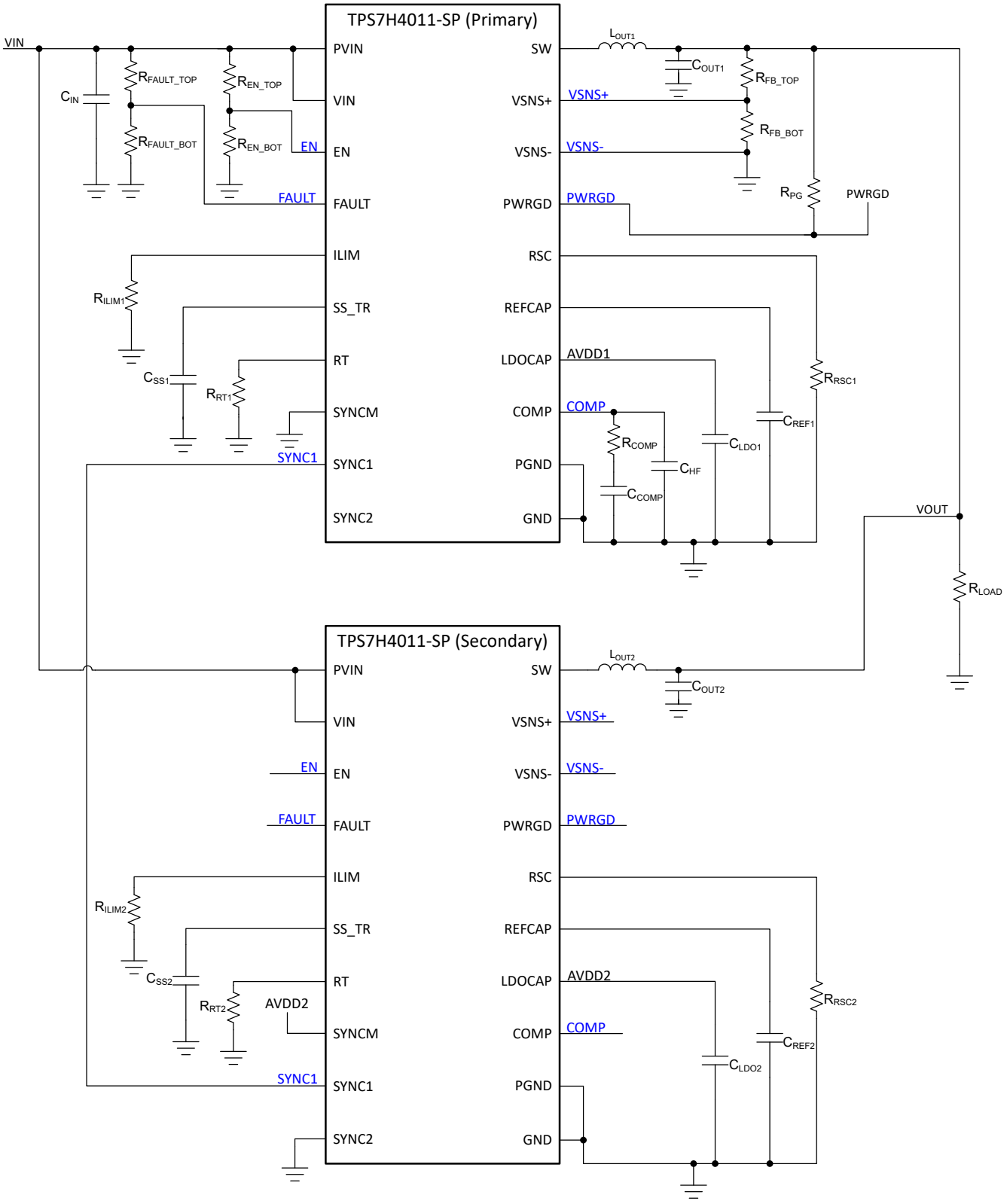


图 9-14. 简化的并联原理图

9.3.8 导通行为

如果 VSENSE 大于 SS_TR 引脚上的电压，则器件将在启动期间进入脉冲跳跃模式（迟滞模式）。在此期间，高侧开关将保持关闭状态，低侧开关将保持导通状态，直到 VSENSE 再次降至低于 SS_TR 处的电压。这是因为需要比最短导通时间支持的输出电压更低的输出电压。

因此，瞬时输出脉冲会高于或低于所需电压。当以高带宽或较高的 VIN 与 VOUT 之比在高频率下运行时，这种行为很明显。当最小导通脉冲大于最短可控导通时间时，在启动时通常不会观察到脉冲跳跃行为。

9.3.8.1 软启动 (SS_TR)

为了减缓内部基准电压 $V_{REF(internal)}$ 的上升，在 SS_TR 引脚上使用了一个电容。通过减慢启动期间基准电压的上升速度，输出电压压摆率将得到控制。这对于防止过多的浪涌电流很有用。

所测得的 SS_TR 电压从其值的 10% 上升到 90% 的软启动时间详见"电气特性。通常，建议使用 22nF 或更大的陶瓷 C_{SS} 电容器；不过，如果需要加快启动速度，则会显示低至 5.6nF 的值。此外，方程式 7 可用于近似得到任意电容值的启动公式。

$$t_{SS} = 0.25 \times C_{SS} \quad (7)$$

其中

- t_{SS} 单位为 ms
- C_{SS} 单位为 nF

请注意，SS_TR 引脚遵循 RC 充电电路曲线。因此，输出电压遵循类似的曲线。

当发生以下任何情况时，SS_TR 引脚通过内部 $R_{SS(discharge)}$ 下拉电阻器（通常为 442Ω）放电：

- 触发输入 UVLO 时，
- EN 引脚被拉至 $V_{EN(falling)}$ 以下（典型值为 0.51V）
- FAULT 引脚被拉至高于 $V_{FAULT(rising)}$（典型值为 0.6V）
- COMP 引脚达到 $COMP_{SHDN}$ 阈值（典型值为 1.9V）
- 发生热关断事件

当 SS_TR 引脚放电后，为了确保正常的软启动行为，器件无法再次重新启动，直到放电至低于 $SS_{startup}$（通常为 20mV）。

9.3.8.2 安全启动至预偏置输出电压

此器件可防止低侧 MOSFET 使预偏置输出持续放电。

9.3.8.3 跟踪和时序控制

许多常见的电源时序控制方法可通过采用 SS_TR，EN 和 PWRGD 引脚实现。

图 9-15 中所示的时序控制方法使用两个 TPS7H4011 器件。第一个器件的 PWRGD 引脚与第二个器件的 EN 引脚耦合，这样，一旦主电源达到稳定便会启用第二个电源。如果在对第一个器件和第二个器件进行时序控制之间需要进一步延迟，也可以在 PWRGD 上包含一个可选的 C_{PWRGD} 电容器。这将导致 RC 延迟，具体视所使用的电源正常状态上拉电阻器和电容器的值而定。

Copyright © 2025 Texas Instruments Incorporated

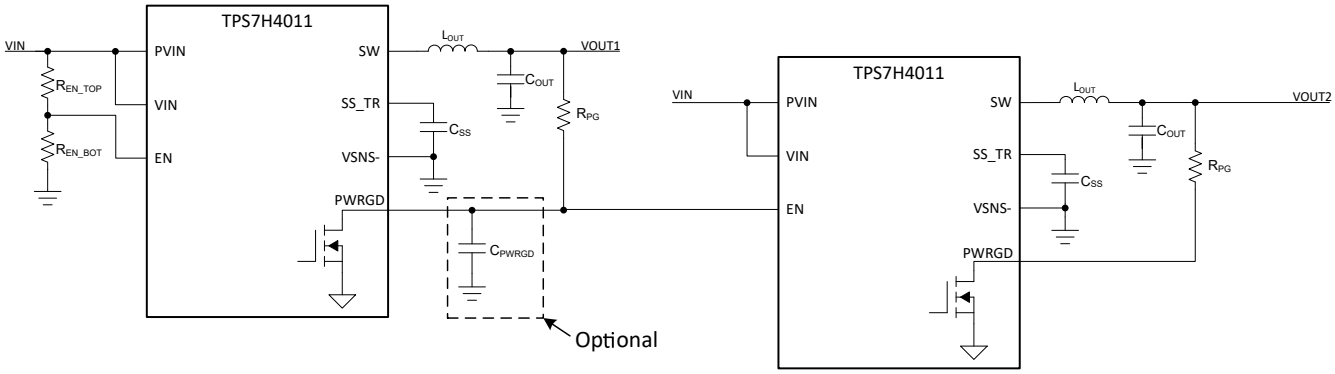


图 9-15. 连续启动序列

图 9-16 展示了通过将两个器件的 SS_TR 引脚连接在一起来实现比例式时序的方法。稳压器输出同时斜升并达到调节值。请注意，在该配置中，由于 SS_TR 是器件的内部电压基准，因此 SS_TR 电压趋向于两个器件的平均值。这将导致每个器件的输出端出现一些额外的电压误差。这是因为控制环路使用的精确 V_{REF} 仅在使用各自的 SS_TR 运行时才会考虑每个单独器件误差放大器的失调电压。

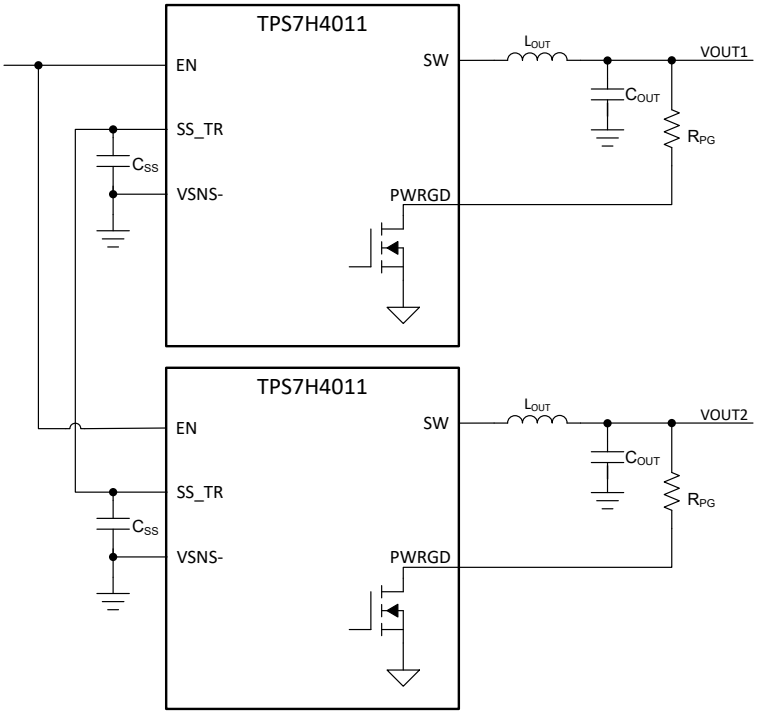


图 9-16. 比例式启动序列

9.3.9 保护模式

后续部分将详细介绍以下保护模式：

- 过流保护：节 9.3.9.1
  - 高侧 1 过流保护 (HS1)：节 9.3.9.1.1
  - 高侧 2 过流保护 (HS2)：节 9.3.9.1.2
  - COMP 关断：节 9.3.9.1.3
  - 低侧过流灌电流保护：节 9.3.9.1.4
- 输出过压保护 (OVP)：节 9.3.9.2
- 热关断：节 9.3.9.3

9.3.9.1 过流保护

TPS7H4011 器件采用多种过流保护机制。该器件主要通过针对高侧 MOSFET 的逐周期电流限值在过流情况下得到保护。该电流限值被称为高侧 1 过流保护 (HS1)，并且其值可以通过利用 ILIM 引脚在四种不同的电流限值之间进行选择。通过高侧 2 过流保护 (HS2) 提供额外的次级保护。最后，通过 COMP 关断提供三级保护。除了各种高侧电流限值保护外，TPS7H4011 还提供了一种低侧灌电流过流保护机制。这些电流保护机制将在后续章节中详细介绍

9.3.9.1.1 高侧 1 过流保护 (HS1)

该器件实现了电流模式控制，可使用 COMP 引脚电压逐周期控制高侧 MOSFET 的关断和低侧 MOSFET 的导通。在每个周期内，开关电流都会和 COMP 引脚电压产生的电流基准进行比较。当峰值开关电流达到编程的高侧电流 I_{OC_HS1} 时，高侧开关立即关断（但高侧将至少在最短导通时间 t_{ON} 内导通）。

HS1 是利用 COMP 电压实现的。当器件接近 I_{OC_HS1} 时，COMP 增加，导致器件的 g_{mps} 接近零。因此，当 COMP 值足够高时，输出电流基本上被钳位到所选值。图 9-17 的简化波形中显示了此功能。

请注意，由于测试性限制，I_{OC_HS1} 阈值规格是在开环配置下测量的，而实际的短路事件是动态的，并且是在闭环控制下发生的。在大多数情况下，得到的电流限制值会相似，但在某些短路条件下，值可能会超出规定的阈值。尤其在 VIN 值较低（如低于 5V）、开关频率更高和温度较低时，这种情况尤为明显。

Copyright © 2025 Texas Instruments Incorporated

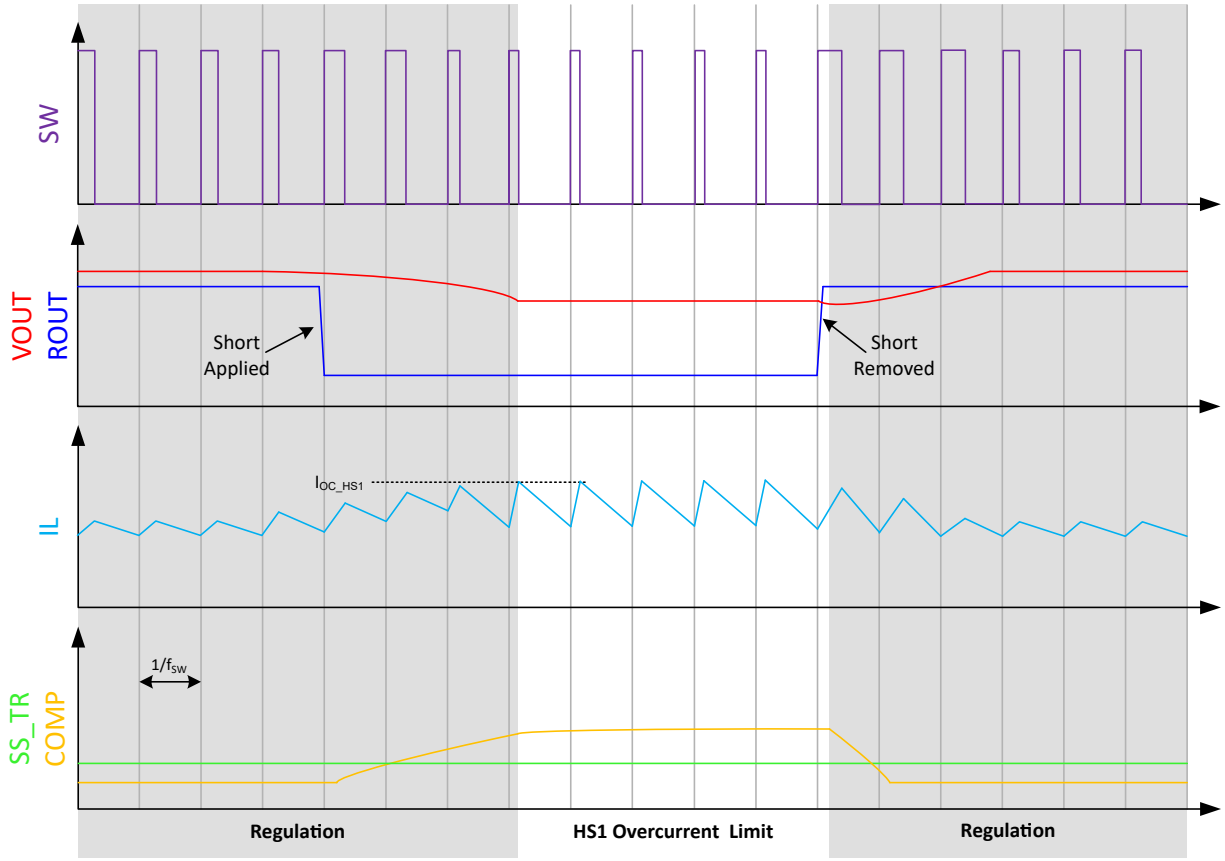


图 9-17. 高侧 1 过流保护

高侧 1 过流保护 (HS1) 阈值可通过利用 ILIM 引脚在四种不同的电流限值之间进行选择。通过将电流限制到特定值，可以适当调整电感器的大小以处理最大电流。

过流限值由 ILIM 引脚上的电压以 AVDD（LDOCAP 输出）的百分比的形式进行编程。因此，从 AVDD 到 GND 的电阻分压器应馈送 ILIM。表 9-4 显示了建议使用的电阻分压器值。其他使用相同比率的值也是可以接受的。表 9-4 还显示了所选电流限值的建议最大直流输出电流（但支持的精确输出电流大小取决于给定配置的纹波电流）。

表 9-4. ILIM 连接

I_{OUT} （建议的最大直流） (A)	I_{OC_HS1} （典型值） (A)	R_{ILIM_TOP} (kΩ)	R_{ILIM_BOT} (kΩ)
3	5.6	∞	0
6	9	100	49.9
9	13.4	49.9	100
12	18.3	0	∞

9.3.9.1.2 高侧 2 过流保护 (HS2)

有时，HS1 电流限值不足以保护器件。例如，短路可能会非常激进，即使高侧仅在最短导通时间 t_{ON} 内开启，电流也会继续上升。为降低这种风险，TPS7H4011 实施了高侧过流保护 2 (HS2) 形式的次级过流保护。

当通过高侧 MOSFET 的电流达到或超过 I_{OC_HS2} 时，达到 HS2 电流限值。为了防止电流持续增加，将跳过接下来的四个高侧周期，而低侧 MOSFET 保持导通状态，以便对电感器进行放电。图 9-18 展示了此操作的简化波形。

与 I_{OC_HS1} 电流限制类似，I_{OC_HS2} 的限制阈值也是在开环配置下测量的，这是由于测试能力的限制，而实际的短路事件是动态的并且发生在闭环系统中。

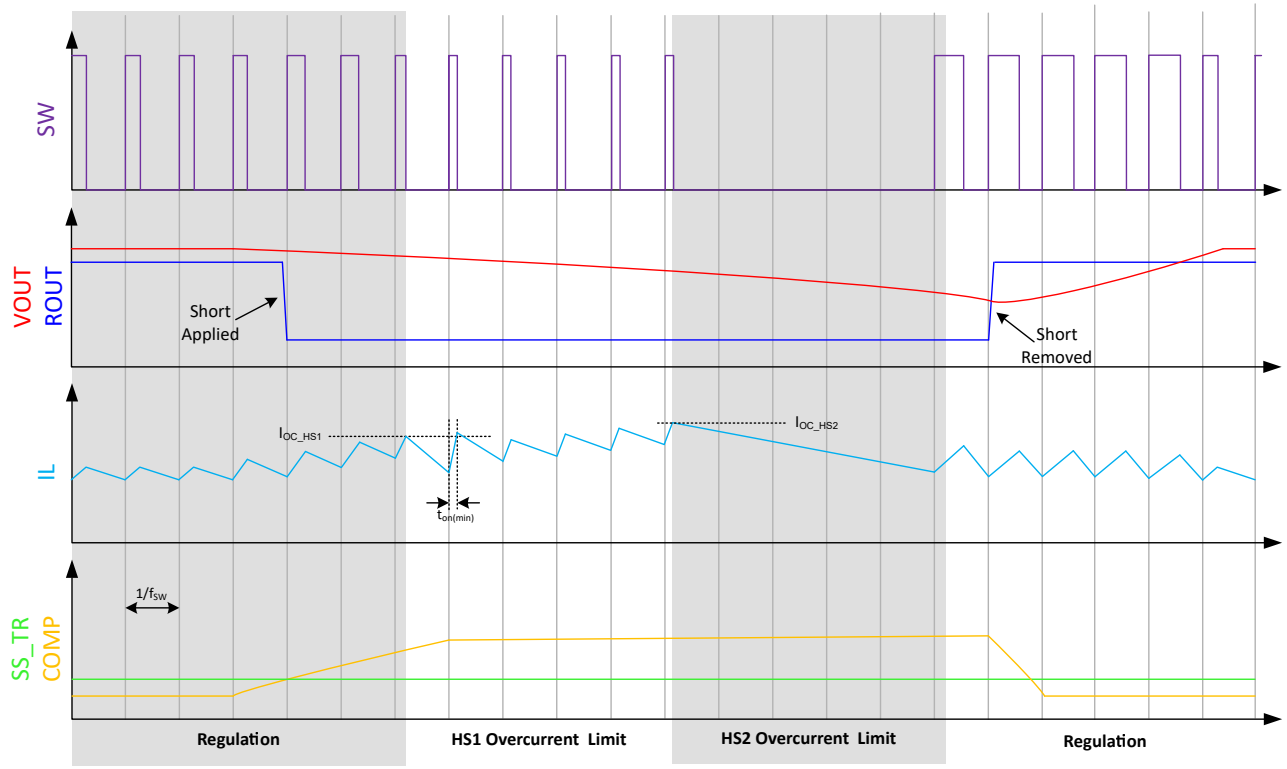


图 9-18. 高侧 2 过流保护

正如 ILIM 引脚上的电压会设置高侧 1 电流限值一样，它也会设置高侧 2 电流限值。表 9-5 展示了使用与表 9-4 中的高侧 1 电流限制值相同的建议电阻分压器值而得到的高侧 2 电流限制值。

表 9-5. ILIM 连接

I_{OUT} （建议的最大直流）(A)	I_{OC_HS2} （典型值）(A)	R_{ILIM_TOP} (kΩ)	R_{ILIM_BOT} (kΩ)
3	6.6	∞	0
6	11.1	100	49.9
9	17	49.9	100
12	23.9	0	∞

Copyright © 2025 Texas Instruments Incorporated

9.3.9.1.3 COMP 关断

由于 COMP 引脚上的电压与器件输出电流成正比，因此通过钳制 COMP 电压，可以实现另一种保护器件免受过流事件影响的方法。具体来说，如果 COMP 上升到 $COMP_{SHDN}$ 以上（通常为 1.9V），该器件将在短暂的延迟时间 $t_{COMP(delay)}$ 后关闭。

此功能是对 HS1 和 HS2 电流限值的补充。由于 COMP 的压摆率受整体环路带宽和误差放大器的驱动强度限制，因此 COMP 在故障期间达到 $COMP_{SHDN}$ 所需的时间取决于环路补偿和特定故障类型。在大多数故障期间，会在 COMP 达到 $COMP_{SHDN}$ 之前将达到 HS1。通常在 COMP 达到 $COMP_{SHDN}$ 之前达到 HS2；不过根据故障类型，COMP 可能会在达到 HS2 之前达到 $COMP_{SHDN}$ 并禁用器件。因此，可将 $COMP_{SHDN}$ 视为失效防护类型。

在 COMP 达到 $COMP_{SHDN}$ 且经过 $t_{COMP(delay)}$ 时间后，器件会停止开关并通过下拉电阻 $R_{SS(discharge)}$（通常为 442Ω）开始对 SS_TR 引脚放电。在 SS_TR 放电至 $SS_{startup}$（通常为 20mV）之前，器件不会尝试重新启动。这将为 TPS7H4011 提供冷却期。请注意，此放电时间直接取决于软启动电容 C_{SS} 的值。图 9-17 的简化波形显示了 COMP 关断功能的示例。

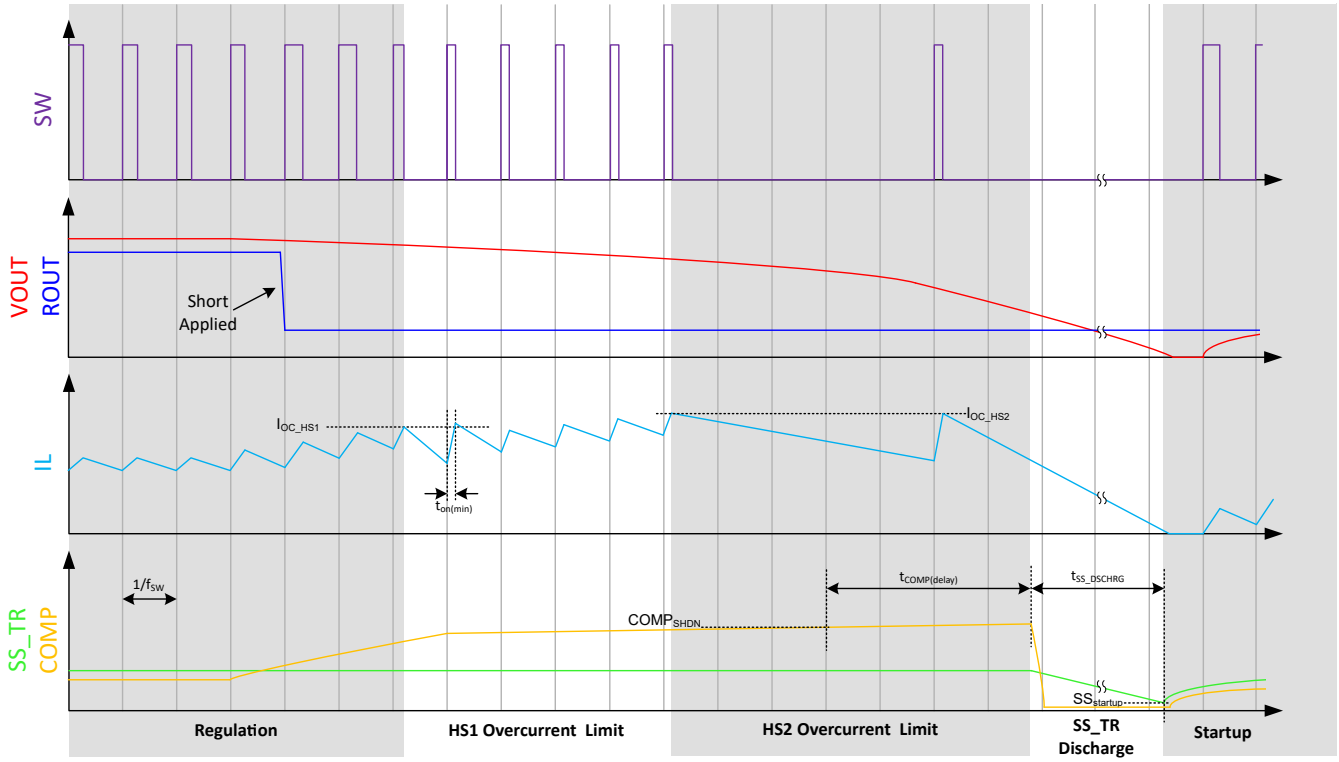


图 9-19. COMP 关断保护

此外，如果对输出负载施加激进的负载阶跃并利用高环路带宽，COMP 可能达到 $COMP_{SHDN}$。这是因为在这种情况下，COMP 压摆速度可能比负载的响应速度快。这可以通过一个针对最坏情况负载阶跃设计的补偿网络来避免。

Copyright © 2025 Texas Instruments Incorporated

9.3.9.1.4 低侧过流灌电流保护

低侧 MOSFET 可以从负载灌入电流（例如在轻负载运行期间）。在某些情况下（例如，高电流负载突然移除或 VOUT 升高到设置点以上），低侧灌电流可能会过大。因此，提供了低侧过流灌电流保护。

如果超出低侧灌电流限值，则低侧 MOSFET 会立即关闭并在该时钟周期的剩余时间内保持这一状态。在这种情况下，两个 MOSFET 都会关闭，直到下一个周期开始为止。当低侧 MOSFET 关断时，开关节点电压升高并正向偏置高侧 MOSFET 并联体二极管（在此阶段，高侧 MOSFET 仍处于关断状态）。

9.3.9.2 输出过压保护 (OVP)

该器件包含一个输出过压保护 (OVP) 电路，以便更大限度地减少输出电压过冲。当 VSENSE ≥ [$PWRGD_{HIGH_R\%}$ × (V_{REF} + VSNS-)] 时，OVP 电路将接合。通常，这意味着当 VOUT 上升到其标称值的 108% 以上时，OVP 电路会接合。当 OVP 激活时，高侧 FET 保持关断状态，低侧 FET 保持导通状态，以便使 VOUT 快速放电。

可能导致过压情况的一个示例是电源输出在一段持续的时间内过载。因此，误差放大器会将实际输出电压与基准电压进行比较。如果 VSENSE 引脚电压长时间低于基准电压，误差放大器输出将需要最大输出电流。该条件消除后，稳压器输出上升，误差放大器输出转换至稳态电压。在一些输出电容较小的应用中，电源输出电压的响应速度可以快于误差放大器。这会导致输出过冲的可能性。OVP 功能可更大限度地减少该过冲。

如果 VSENSE 引脚电压高于 OVP 阈值，高侧 MOSFET 会关断，避免电流流入输出并更大程度降低输出过冲。当 VSENSE 电压降至 OVP 阈值以下后，高侧 MOSFET 可在下一时钟周期导通。

9.3.9.3 热关断

如果结温超过 170°C（典型值），内部热关断电路会强制器件停止开关。而当结温降至 135°C（典型值）以下时，器件会重新启动上电序列。热关断保护的目的是在过热条件下使器件保持尽可能低的温度。

Copyright © 2025 Texas Instruments Incorporated

9.3.10 误差放大器和环路响应

图 9-20 显示了器件控制环路的简化模型。它可用于帮助确定降压稳压器系统的频率响应和瞬态响应。该简化模型由运算跨导误差放大器 (OTA)、功率级、外部反馈和外部补偿组成。这个模型中并未显示斜率补偿的影响。有关误差放大器和功率级的更多信息，请参阅后续部分（分别在节 9.3.10.1 和节 9.3.10.2）。

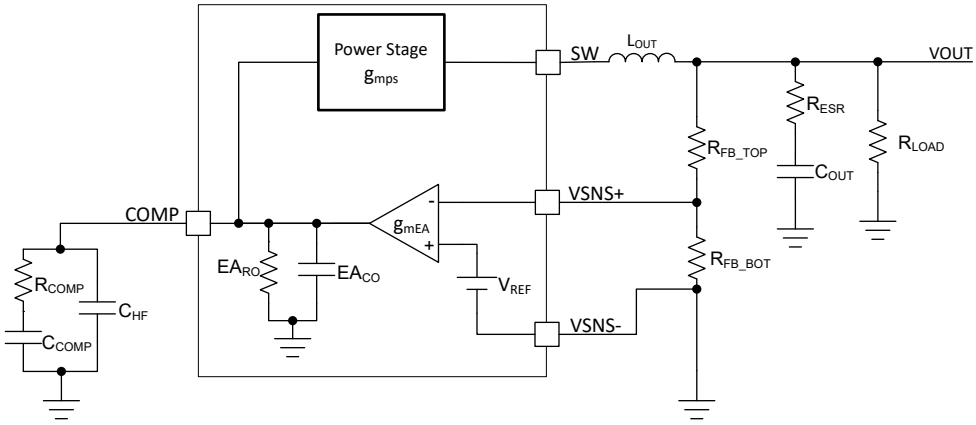


图 9-20. 闭环响应的简化小信号模型

9.3.10.1 误差放大器

TPS7H4011 器件利用跨导误差放大器。误差放大器将 VSNS+ 电压与内部 V_{REF} 基准电压进行比较。如果使用差分遥感技术，则会在 VSNS- 的 V_{REF} 上产生失调电压。实际上，(VSNS+ − VSNS-) 与 V_{REF} 相比较。

误差放大器的跨导通常为 1,650 μS（μA/V）。频率补偿元件连接在 COMP 引脚和 GND 之间。误差放大器直流增益通常为 11,500V/V。误差放大器输出电阻为 7MΩ（典型值）。

9.3.10.2 功率级跨导

为了优化不同电流电平下的整体器件行为，TPS7H4011 设计为具有功率级跨导 g_{mPS}，这取决于所配置的电流限值。如节 9.3.9.1.1 中所述，使用 ILIM 配置电流限值。表 9-6 显示了在 V_{COMP} 标称值（范围为 0.6V 至 0.75V，具体取决于所配置的 ILIM）下不同 ILIM 值产生的 g_{mPS}。电气特性表显示了各种条件下 g_{mPS} 的附加值。

表 9-6. ILIM 连接和产生的 g_{mPS}

I_{OUT}（建议的最大值）(A)	g_{mPS}（典型值）(S)	R_{ILIM_TOP} (kΩ)	R_{ILIM_BOT} (kΩ)
3	7.2	∞	0
6	11	100	49.9
9	16.1	49.9	100
12	22.4	0	∞

9.3.10.3 斜率补偿

可以使用 RSC 引脚与 GND 之间的电阻器来配置所需的斜率补偿 SC。TPS7H4011 器件在所有占空比条件下都向开关电流信号添加了补偿斜坡。RSC 的各种值和由此产生的斜率补偿显示在电气特性中。方程式 8 中提供了用于估算实现所需斜率补偿所需的 RSC 值。

$$R_{SC} = 0.208 \times g_{mps} \times SC^{-1.5} \times f_{SW} \quad (8)$$

其中

- R_{SC} 是实现所需斜率补偿所需的建议电阻值，单位为 kΩ
- G_{mps} 是以 S 为单位的功率级增益（为所利用的电流限值选择标称值）

Copyright © 2025 Texas Instruments Incorporated

- SC 是斜率补偿的正期望值，以 A/μs 为单位（请注意，电气特性给出了该值的负单位形式）
- f_{SW} 为开关频率（单位为 kHz）

有关选择斜率补偿值的更多指导，请参阅应用部分中的节 10.2.2.9。

9.3.10.4 频率补偿

TPS7H4011 需要外部频率补偿。可以使用多种行业方法来补偿直流/直流稳压器。对于 TPS7H4011，通常建议采用 2A 型补偿，但其他方法也是可以接受的。有关具体示例，请参阅应用部分中的节 10.2.2.10。

9.4 器件功能模式

该器件采用固定频率峰值电流模式控制。作为同步降压转换器，该器件通常在所有负载条件下以连续电流模式工作。驱动 COMP 引脚的误差放大器通过外部电阻和 VSENSE 将输出电压与内部基准电压进行比较。内部振荡器开启高侧开关管。误差放大器输出转换为电流基准，与高侧电源开关电流进行比较。当电源开关电流达到 COMP 电压电平生成的基准电流时，高侧电源开关会关闭，而低侧电源开关会开启。

Copyright © 2025 Texas Instruments Incorporated

10 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

10.1 应用信息

TPS7H4011 是一款耐辐射同步降压转换器。此器件用于在最大 12A 电流下将较高的直流输入电压转换为较低的直流输出电压。它可在 4.5V 至 14V 的输入电压范围内使用。以下示例展示了陶瓷 TPS7H4011-SP 的设计。对于塑料封装的 TPS7H4011-SP QMLP 和 TPS7H4011-SEP 部件，可以遵循等效的程序，只需更新部分计算以考虑塑料封装和陶瓷封装之间的细微规格差异。

10.2 典型应用

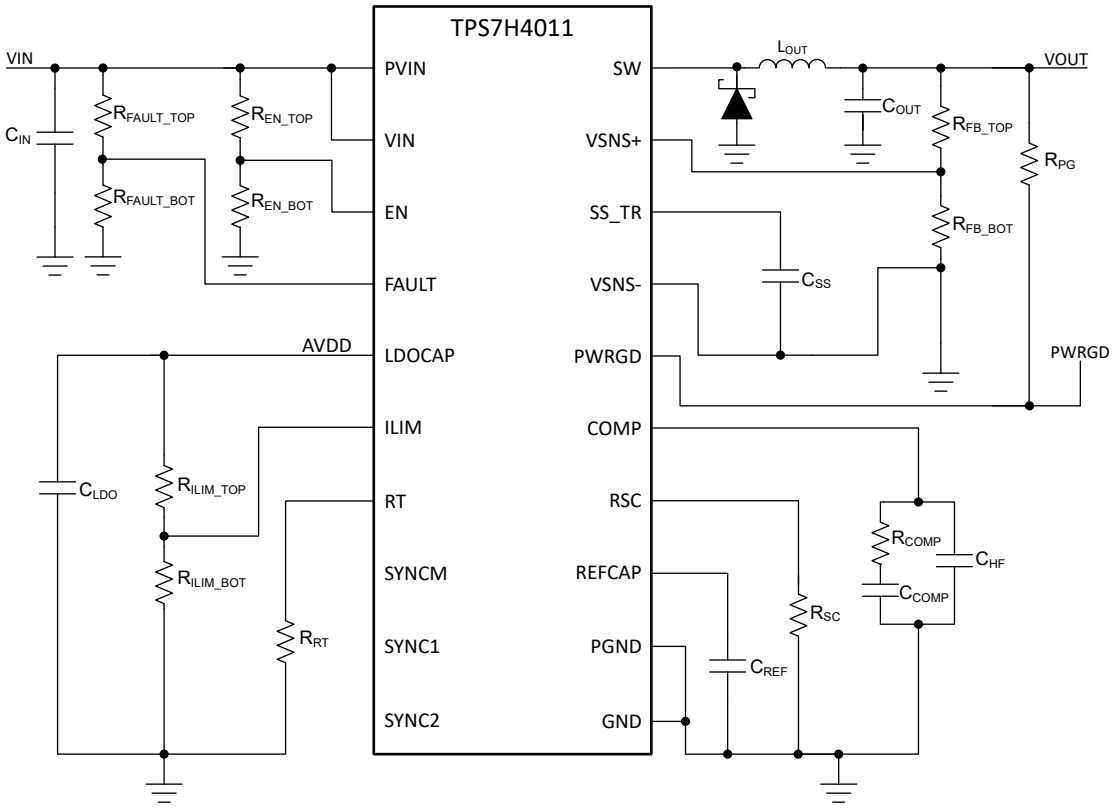


图 10-1. 典型应用原理图

10.2.1 设计要求

表 10-1. 设计参数

设计参数	设计值
输入电压	12V ± 5%
输出电压	3.3V ± 1%
最大输出电流	12A
瞬态响应 12A 负载阶跃	Δ VOUT = 2.5%
输出电压纹波	20mVpp
启动输入电压（V_{IN} 上升）	10V
开关频率	500kHz

10.2.2 详细设计过程

10.2.2.1 运行频率

第一步是确定稳压器开关频率。需要在更高和更低的开关频率之间进行权衡。与以较低频率切换的电源相比，较高的开关频率可以允许值较低的电感器和较小的输出电容器实现较小的解决方案尺寸。不过，较高的开关频率会导致额外的开关损耗，从而影响转换器的效率和热性能。在本设计中，选择的开关频率为 500kHz。使用方程式 6，选择 90.9kΩ 的 RT 电阻器。

10.2.2.2 输出电感器选型

要计算输出电感器的最小值，请使用方程式 10。K_L 是一个系数，表示电感器纹波电流值与最大输出电流 I_{OUT} 之比，如方程式 9 所示。由于输出电容器的纹波电流额定值必须大于或等于电感器纹波电流，因此选择高电感器纹波电流会影响输出电容器的选择。一般而言，设计人员可以根据特定系统需求自行决定电感纹波值。K_L 的典型值范围为 10% 至 50%。对于低输出电流，可以增大 K_L 的值以减小输出电感器的值。

$$K_L = \frac{I_{ripple}}{I_{OUT}} \tag{9}$$

$$L = \frac{VIN_{(max)} - VOUT}{I_{OUT} \times K_L} \times \frac{VOUT}{VIN_{(max)} \times f_{SW}} \tag{10}$$

对于此设计示例，使用 K_L = 18% 且 $VIN_{(max)}$ = 12.6V (12V + 5%)。计算得出的电感值为 2.26µH，选择最接近的可用 2.2µH 电感器。产生的纹波电流可以根据方程式 11 进行计算。在本设计中，产生的纹波电流为 2.2A。

$$\Delta I_L = \frac{VIN_{(max)} - VOUT}{L} \times \frac{VOUT}{VIN_{(max)} \times f_{SW}} \tag{11}$$

对于输出滤波电感器而言，至关重要的是不得超出额定 RMS 电流和饱和电流。RMS 电流可根据方程式 12 求出，峰值电感器电流可根据方程式 13 求出。

$$I_{L(rms)} = \sqrt{{I_{OUT}}^2 + \frac{1}{12} \times \left(\frac{VOUT \times \left(VIN_{(max)} - VOUT \right)}{VIN_{(max)} \times L \times f_{SW}} \right)^2} \tag{12}$$

$$I_{L(peak)} = I_{OUT} + \frac{I_{L(ripple)}}{2} \tag{13}$$

对于本设计，RMS 电感器电流为 12A，峰值电感器电流为 13.11A。为满足这一要求，选择了 Kemet MPX1D1250L2R2 电感器。此电感器的饱和电流额定值为 28.5A，RMS 电流额定值为 21A。

Copyright © 2025 Texas Instruments Incorporated

流经电感器的电流为电感纹波电流外加输出电流。在上电、故障或瞬态负载条件下，电感器电流可能会增加到之前计算的峰值电感器电流水平以上。在瞬态条件下，电感电流可升至器件的开关电流限值。为此，最为保守的方法是规定电感的额定饱和电流（而非峰值电感电流）大于等于器件的最大开关电流限值。

建议将典型电流限制值设置为比峰值电感电流至少高 25%，以确保在启用电流限制值之前有足够的裕度。这样可得出建议的典型电流限值为 16.3875A。选择最大电流限值会使高侧 1 电流限值为 18.3A（典型值）。将 ILIM 连接到 AVDD 以使用节 9.3.9.1.1 中所述的最大电流限值。当 V_{COMP} = 0.6V 时，此电流限值得到的标称 g_{mps} 为 22.4S，当 I_{OUT} = 12A 时，此电流限值得到的标称 g_{mps} 为 20.4A。

10.2.2.3 输出电容器选型

确定输出电容值时，需要考虑三点：输出电容器的选择取决于所需的输出电压纹波以及由于负载电流（负载阶跃）突变而导致的允许电压偏差。对于航天应用，电容值还必须考虑单粒子效应的缓解程度（请参阅）。输出电容应根据比上述三项指标更为严苛的标准进行选择。在选择这些电容器时，应注意选择具有足够额定电压和额定温度的电容器，并考虑由于直流偏置效应而导致的任何有效电容变化。还需要注意的是，输出电容的值直接影响转换器频率响应的调制器极点，如节 10.2.2.10 中所述。

要考虑的第一个标准是所需的负载阶跃响应。当稳压器在负载电流需求大幅快速增加期间暂时无法提供足够的输出电流时，通常会发生这种情况。在从空载到满载的转换期间，或者在为具有大电流摆幅的 FPGA 供电时，可能会发生这种情况。选择输出电容值时应将以下注意事项纳入考量范围：输出电容器在控制环路响应负载变化前需要向负载额外提供电流。方程式 14 从电气角度显示了实现该目的所需的最小输出电容。

$$C_{OUT} \geq \frac{2 \times \Delta I_{OUT}}{f_{SW} \times \Delta VOUT} \tag{14}$$

其中 ΔI_{OUT} 为输出电流增量，f_{SW} 为稳压器开关频率，$\Delta VOUT$ 为允许的输出电压增量。对于本示例，瞬态负载响应指定为 12A 负载阶跃时 VOUT 变化的 2.5%。这样可得到最小电容为 582 µF。该值未将输出电容 ESR 纳入输出电压变化的考量范围。对于陶瓷电容器，其 ESR 足够小，在计算过程中可以忽略不计。但是，对于航天应用和大电容值电容器，通常使用钽电容器，此类电容器将某个 ESR 值纳入考量范围。

下一个标准是使用方程式 15 计算满足输出电压纹波要求所需的电容，其中 $VOUT_{ripple(desired)}$ 是允许的最大输出电压纹波，ΔI_L 是电感器纹波电流。在本例中，所需的最大输出电压纹波为 20mV，电感器纹波电流为 2.2A。在这些条件下，计算出的最小电容值为 28µF。

$$C_{OUT} \geq \frac{\Delta I_L}{8 \times f_{SW} \times VOUT_{ripple(desired)}} \tag{15}$$

最后，在使用方程式 16 计算何时满足输出电压纹波要求时，必须将电容器的 ESR 纳入考量范围。已确定需要的 ESR 值为 9mΩ 或更低。

$$ESR \leq \frac{VOUT_{ripple(desired)}}{\Delta I_L} \tag{16}$$

因老化、温度及直流偏置而产生的附加电容降额应纳入考量范围，所需输出电容的最小值在上述情况下会有所提升。此外，电容器一般将纹波电流限值在处理电流时不会导致故障或过热的范围内。所选的输出电容器组必须处理使用方程式 11 计算出的纹波电流。

对于该特定设计，将上述所有要求纳入考量范围，选择 3 个 330µF T530 钽电容器，并得出在 500kHz 开关频率下产生 1.9mΩ 的组合 ESR。此外，还并联了一个 22µF 和 1µF 陶瓷电容器，用于高频滤波。这样可得到总电容为 1.013mF。

在考虑电容和 ESR 时，可将方程式 17 用作近似值来计算产生的输出电压纹波。在本设计中，得到的输出纹波估算值是 4.7mV。

Copyright © 2025 Texas Instruments Incorporated

$$VOUT_{ripple} \approx \frac{\Delta I_L}{8 \times f_{SW} \times C_{OUT}} + ESR \times \Delta I_L \quad (17)$$

10.2.2.4 输入电容器选型

必须通过足够的电容器旁路对 TPS7H4011 的输入电源进行良好调节，以实现适当的电气性能。虽然要求在 PVIN 和 VIN 输入附近使用一个最小有效电容值至少为 4.7µF 的陶瓷电容器，但是通常需要额外的大容量电容来处理高输入电流。与输出电容器选型类似，在选择输入电容器时，应注意选择具有足够额定电压和额定温度的电容器，并考虑由于直流偏置效应而导致的任何有效电容变化。电容器的纹波电流额定值也必须大于使用方程式 18 计算得出的最大输入电流纹波。对于本设计，计算出的 I_{CINrms} 为 5.4A。

$$I_{CINrms} = I_{OUT} \times \sqrt{\frac{V_{OUT} \times \left(V_{IN(min)} - V_{OUT}\right)}{V_{IN(min)}^2}} \quad (18)$$

然后，可以通过使用方程式 19 并选择所需的最大输入纹波电压 $\Delta VIN_{desired}$ 来计算最小输入电容。在本设计中，使用了 20mV 的输入电压纹波最大值，从而获得了 300µF 的最小输入电容。

$$C_{IN} \geq \frac{I_{OUT} \times 0.25}{\Delta VIN_{desired} \times f_{SW}} \quad (19)$$

但请注意，方程式 19 不包括 ESR 对输入纹波电压的影响。因此，利用了额外的电容。具体而言，可将 7 个 100µF 钽电容器与 2 个 22µF、1 个 10µF、1 个 4.7µF 和 3 个 0.1µF 陶瓷电容器搭配使用，从而实现 759µF 的总输入电容。

10.2.2.5 软启动电容器选型

软启动电容 C_{SS} 决定上电期间输出电压达到标称编程值的时间。如果负载需要受控的电压压摆率，这很有用。如果输出电容很大（航天级降压转换器的典型情况是如此），则也会使用此电容器，这需要很大的电流才能快速将电容器充电至输出电压电平。为电容器充电所需的大电流可能会使 TPS7H4011 达到电流限值，从输入电源汲取过多电流，或导致输入电压轨下降。限制输出电压的压摆率可以解决这些问题。可以使用方程式 7 计算软启动电容值。

许多航天级降压稳压器的合理软启动时间为 5.8ms，这会得到 C_{SS} 电容器为 22nF。

10.2.2.6 上升 VIN 设定点（可配置 UVLO）

当达到所需的预设输入电压时，可使用 VIN 和 GND 之间的外部电阻分压器来启用 TPS7H4011。实际上，这起到了可调节 UVLO 的作用。首先，选择 10V 作为所需的导通电压 ($VIN_{(rising)}$)。接下来，选择 54.2kΩ 的 R_{EN_TOP} 作为在以下两种电阻间进行合理权衡的结果：可更大限度地降低功率损耗的足够大电阻，以及可防止过多噪声耦合到高阻抗节点的足够低电阻。然后使用方程式 4 计算 R_{EN_BOT} 为 3.52kΩ。

由于使能引脚具有迟滞功能，因此可以使用方程式 5 计算产生的关断电压。得到的 $VIN_{(falling)}$ 为 8.36V。这意味着，一旦稳压器在上升至 10V 以上 ($VIN_{(rising)}$) 后开始开关，它将继续开关，直至下降至低于 8.36V。

10.2.2.7 输出电压反馈电阻器选择

电阻分压器网络 R_{FB_TOP} 和 R_{FB_BOT} 用于设置输出电压。在本设计中，为 R_{TOP} 选择了 10kΩ。此外，将一个 50Ω 电阻器与 R_{FB_TOP} 串联以协助测量控制环路。使用 10.05kΩ 和方程式 1 的组合值，R_{BOTTOM} 的计算结果为 2.233kΩ。选择了最接近的标准 0.1% 电阻 2.23kΩ。

10.2.2.8 输出电压精度

要确定输出电压直流精度，需要考虑以下误差源：

- 电气特性表中的 V_{REF} 是主要误差源。这包括由基准电压和误差放大器偏移引起的误差。整个温度范围内的最小值为 0.595V，最大值为 0.603V，典型值为 0.6V，因此精度为 –0.83% 和 +0.5%。如果此误差改为集中在平均参考电压 0.599V 附近，则计算出的精度为 ±0.67%。

Copyright © 2025 Texas Instruments Incorporated

- V_{REF} 规格不是在开关闭环配置中测量的。图 7-32 可用于查看输出电流（负载调节）和开关的影响。不过，可以看出，在整个 12A 负载中，只有 +155µV 和 –43µV 的偏差。此偏差被认为足够小，因此负载调节不包括在此精度计算中。此外，由于提供了差分遥感连接，因此可以直接调节负载两端的电压，从而补偿由于接地偏移导致的负载调节误差。
- 需要添加由 R_{FB_TOP} 和 R_{FB_BOT} 电阻器的电阻器容差引起的外部误差。由于假定这些误差不相关，因此我们决定将误差视为平方和的形式相加。对于所选的 0.1% 容差 R_{FB_TOP} 和 R_{FB_BOT} 电阻器，总误差为 R(error) = sqrt(0.1%^{2} + 0.1%^{2}) = ±0.14%。

方程式 20 用于计算输出电压精度的系统误差。

$$System_{(error)} = V_{REF(error)} + R_{FB(error)} \quad (20)$$

负系统误差计算公式为 $System_{(error)}$ = –0.83% – 0.14% = –0.97%，正系统误差计算公式为 $System_{(error)}$ = 0.5% + 0.14% = 0.64%。因此，计算得出的总系统误差为 +0.64%/–0.97%。如果以总系统误差为中心，则为 ±0.81%。它们均满足 ±1% 精度目标。

同样，也可以加入寿命漂移数据。C 组数据可用于帮助进行此计算。对于这个示例，假定与其他误差源相比，寿命漂移最小，因此未添加。

10.2.2.9 斜率补偿要求

虽然用户可以为不同的应用选择不同的斜率补偿值，但通常建议的斜率补偿理想值定义为输出电压除以电感器尺寸，如方程式 21 所示。

$$SC_{suggested} = \frac{di}{dt} = \frac{\Delta I_L}{\Delta t_{OFF}} = \frac{VOUT}{L} \quad (21)$$

在本设计中，建议值为 1.5A/µs。使用方程式 8 计算出的 R_{SC} 建议值为 1.155MΩ。不过，在此特定应用示例中，我们决定使用比建议值更多的斜率补偿，以获得额外的裕度以及测试不同配置的适用性。因此，使用 511kΩ 值可得到 2.6A/µs。

10.2.2.10 补偿元件选择

节 9.3.10 中介绍了 TPS7H4011 的控制环路。用于补偿此器件的元件选择如下所示。还可接受其他用于补偿峰值电流模式控制降压稳压器的业界通用方法。

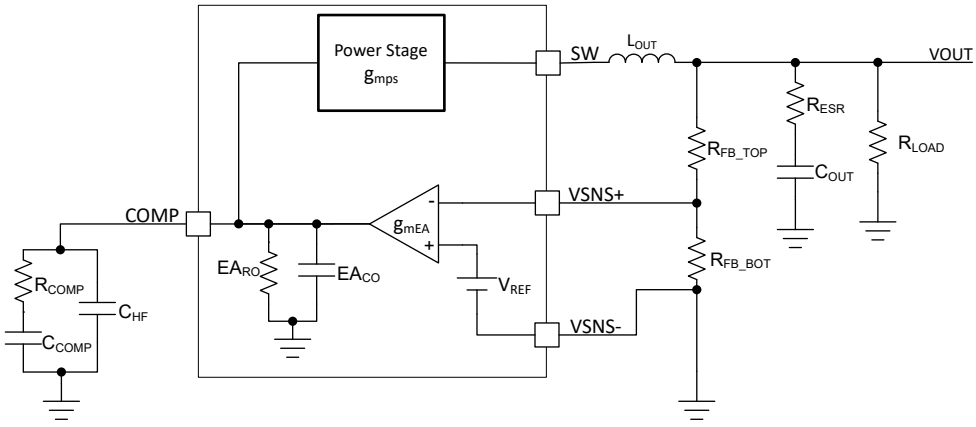


图 10-2. 具有简化环路的 II 型补偿

1. 确定所需的交叉频率 $f_{CO(desired)}$。一条良好的经验法则是，将交叉频率设置为开关频率的至十分之一。这通常会提供良好的瞬态响应并确保调制器极点不会降低相位裕度。在本设计中，40kHz 是所选的目标交叉频率。
2. 使用方程式 22 确定补偿误差放大器所需的增益：

$$A_{VM} = \frac{2\pi \times f_{CO(desired)} \times C_{OUT}}{g_{mps}} \quad (22)$$

其中 g_{mps} 是所选电流限值的功率级跨导。对于本设计，$f_{CO(desired)}$ = 40kHz、C_{OUT} = 1.013mF、g_{mps} = 22.4S，可获得 11.4V/V 的 A_{VM} 值。

3. 可以根据方程式 23 确定 R_{COMP}：

$$R_{COMP} = \frac{A_{VM}}{g_{mEA}} \times \frac{VOUT}{V_{REF}} \quad (23)$$

其中，gm_{EA} 是误差放大器的跨导（典型值为 1650μS），而 V_{REF} 是基准电压（典型值为 0.6V）。计算出的值为 38kΩ，并选择附近的标准电阻 43.2kΩ。

4. 计算功率级主导极点（根据方程式 24 确定）：

$$f_{P,PS} = \frac{I_{OUT}}{2\pi \times C_{OUT} \times VOUT} \quad (24)$$

在本设计中，计算得出的主导极点为 0.57kHz。

5. 通过选择 C_{COMP}，在主导极点放置一个补偿零点（根据方程式 25 确定）：

$$C_{COMP} = \frac{1}{2\pi \times f_{P,PS} \times R_{COMP}} \quad (25)$$

在本设计中，计算出的 C_{COMP} 为 6.45nF，并选择了附近标准电容值 5.6nF。

6. 根据方程式 24 计算输出电容器组的 ESR 零点：

$$f_{1,ESR} = \frac{1}{2\pi \times ESR \times C_{OUT}} \quad (26)$$

在本设计中，计算得出的 ESR 零点为 83.6kHz。

7. C_{HF} 用于抵消输出电容 C_{OUT} 的等效串联电阻 (ESR) 的零点。它可以使用方程式 27 计算得出：

$$C_{HF} = \frac{1}{R_{COMP} \times 2\pi \times f_{Z,ESR}} \quad (27)$$

注意，如果 ESR 零点高于开关频率的一半，则使用一半的开关频率，而非方程式 27 中的 ESR 零点。在本设计中，计算出的 C_{HF} 为 44pF，并选择了附近标准电容值 56pF。

请注意，在设计中，使用这些公式选择的元件通常仅为初始值。可以在实验室测试后进行优化，以进一步改善频率响应并确保与所需交叉频率更接近。

备注

有关器件型号，请参阅 TPS7H4011-SP 设计工具和仿真网页。

10.2.2.11 肖特基二极管

在 SW 与 PGND 之间连接一个肖特基二极管。这可为死区时间内的电感电流提供低阻抗路径。如果不使用肖特基二极管，基准电压可能会漂移，尤其是在电流较高和开关频率较高的情况下运行时。选择反向恢复时间短或没有反向恢复时间的二极管，以实现出色的效率和性能。真正的肖特基二极管没有反向恢复时间。

虽然肖特基二极管是一种很好的设计实践，但在输出电流低于 6A 时可能不需要它。不过，建议确保任何由此产生的电压基准变化对于给定的应用都是可以接受的。

Copyright © 2025 Texas Instruments Incorporated

10.2.3 应用曲线

显示了以下条件下的典型图：

- VIN = PVIN = 12V
- VOUT = 3.3V
- IOUT = 12A
- 开关频率 = 500kHz

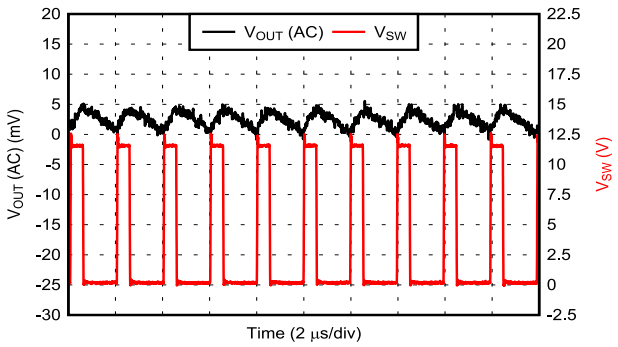
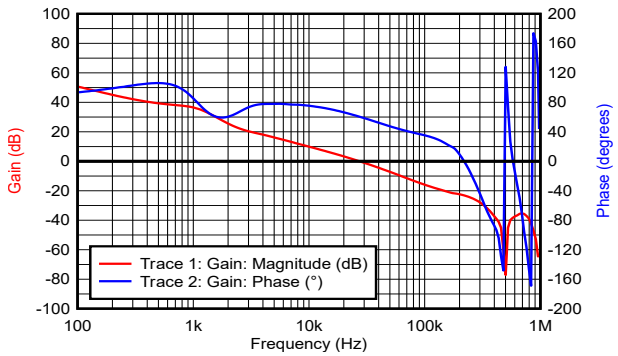


图 10-3. 开关节点波形和输出电压纹波



交叉频率 = 27kHz，相位裕度 = 60°，增益裕度 = 23dB

图 10-4. 波特图

10.2.4 并联运行补偿

TPS7H4011 可以在初级-次级模式下并联以实现更高的输出电流，如节 9.3.7.3 中所述。流经 n 个并联器件中的每个器件的电流标称值为 1/n。TPS7H4011 的设计本身就支持并联多达四个器件，并采用异相操作以减少纹波。

在并联模式中，由于误差放大器的输出全部通过 COMP 引脚的连接进行电气连接，所以更大限度地减少了因误差放大器 g_{mEA} 差异而导致的电流失配。因此，电流失配主要由各个功率级 g_{mPS} 值的失配决定。在电气特性表中为整个温度范围内的 12A I_{OUT} 和 9A I_{OUT} 指定了该参数。如果假设 n 个并联器件将在相似的温度下运行，则可以在每个单独的温度区间内考虑 g_{mPS} 失配，从而更大限度地减小了最坏情况下的误差估算值。

在并行模式下，有两种方法可以补偿 TPS7H4011。第一种方法是补偿主器件并将所有 COMP 引脚连接在一起。为此，请遵循节 10.2.2.10，但一定要使用整个系统的总输出电容 C_{OUT} 和总输出电流 I_{OUT}（而不仅仅是单个器件的输出电流或输出电容）。将在步骤 3 中使用的 R_{COMP} 计算公式调整为方程式 28，其中 n 是并联器件的数量。

$$R_{COMP} = \frac{1}{n^2} \times \frac{A_{VM}}{g_{mEA}} \times \frac{VOUT}{V_{REF}} \tag{28}$$

第二种方法是按照节 10.2.2.10 中所述的步骤单独补偿每个器件。在这种情况下，输出电容 C_{OUT} 和输出电流 I_{OUT} 应为每个器件的单独 C_{OUT} 和 I_{OUT}（换句话说，将总 C_{OUT} 和 I_{OUT} 缩放 1/n）。COMP 引脚仍应连接在一起，但无需更改第 3 步中的公式。这种方法的缺点是元件数量增加，但优点是它可以减少由于每个器件附近物理上靠近的补偿元件而注入 COMP 引脚的噪声。

其他需要遵循的事项包括：

- 只将一个反馈网络链接到主器件的 VSNS+ 和 VSNS- 网络。因此，必须连接所有 VSNS+ 节点和所有 VSNS- 节点。
- 每个器件都需要一个单独的软启动电容器。
- 只需要一个使能信号（或电阻分压器）。将所有 EN 引脚连接在一起。
- 只需要一个 FAULT 信号（或电阻分压器）。将所有 FAULT 引脚连接在一起。
- 将所有 PGOOD 引脚连接在一起并使用单个上拉电阻器，以便获得“线或”(wired-OR) 电源正常信号。
- 根据并联器件的数量，按照图 9-13 至图 9-10 所述连接 SYNC 引脚。如果需要，也可以与外部时钟同步。

Copyright © 2025 Texas Instruments Incorporated

10.2.5 反相降压/升压转换器

TPS7H4011 可以配置为反相降压/升压转换器，以生成负输出电压，如图 10-5 中所示。

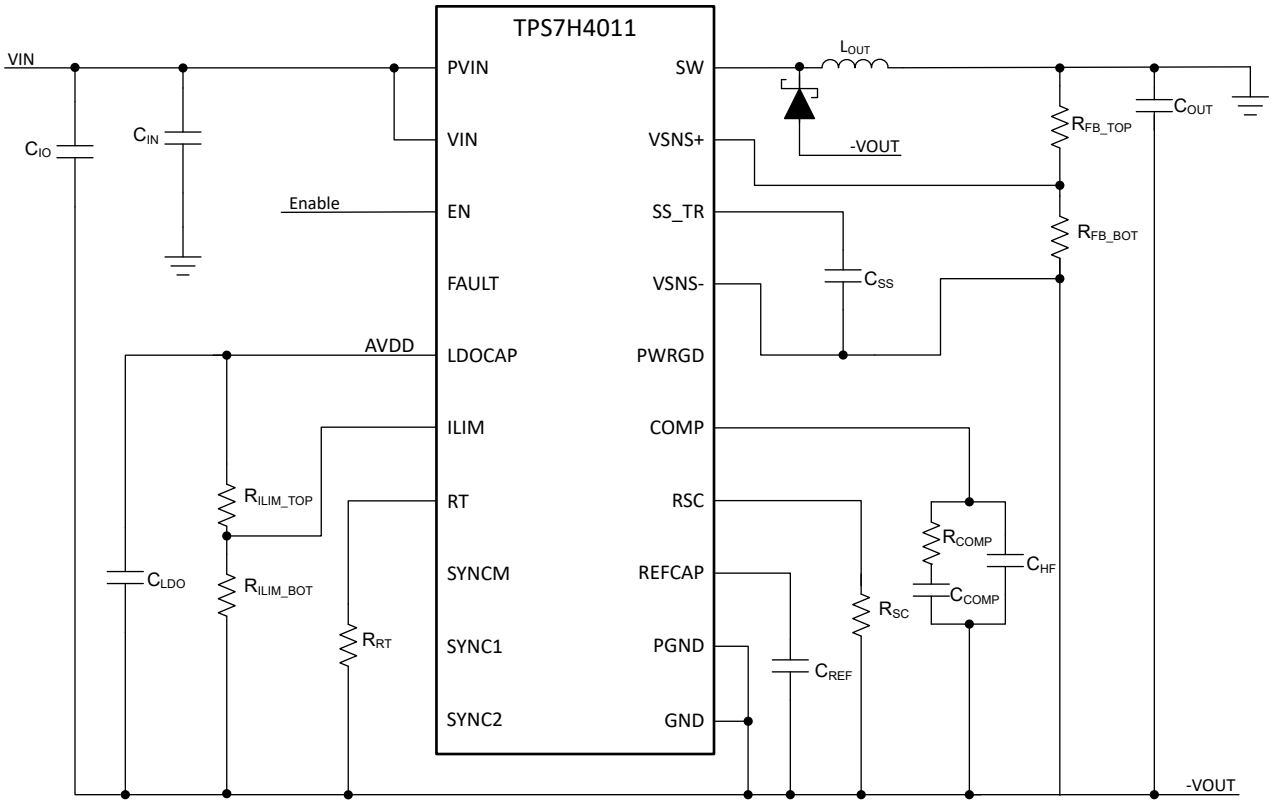


图 10-5. 反相降压/升压转换器的简化版原理图

如需了解设计反相降压/升压转换器的其他注意事项，请参阅使用反相降压/升压转换器应用手册。虽然该应用手册中提供了许多详细信息和公式，但 TPS7H4011 的一些注意事项如下：

- 确保遵循建议的最大输入电压 14V。这意味着 VIN + |VOUT| ≤ 14V。例如，可以接受配置为 5V 至 –5V（10V 差分）的反相降压/升压转换器，但不接受 12V 至 –12V（24V 差分）的转换器。
- 请务必为 ILIM 选择正确的电流限值。反相降压/升压转换器的平均电感电流大于负载电流。与降压转换器相比，这可能会导致峰值电流高于预期。此外，这意味着平均电感电流必须保持低于 TPS7H4011 建议的最大值 12A；因此，负载可用的最大输出电流必须始终低于 12A。
- 图 10-5 中的 C_{IO} 是将会在降压转换器中使用的标准输入电容器。C_{IN} 是相对于系统接地的输入电容器，可在稳压器输入端提供低阻抗路径。
- 确保器件逻辑输入引脚（如 EN 和 FAULT）不超过建议的最大额定值 7V。例如，如果通过外部电源将 EN 或 FAULT 驱动至 5V，并且反相降压/升压转换器配置为 –5V 输出，则这将对 EN 施加 10V 的电压（相对于器件 GND 引脚），因此会超过额定值。请谨慎选择输入电压信号以避免这种情况。或者，以逻辑方式转换信号，使其以相对于 -VOUT（即器件的 GND 引脚）为基准。

Copyright © 2025 Texas Instruments Incorporated

10.3 电源相关建议

TPS7H4011 设计为在 4.5V 至 14V 的输入电源电压范围内运行。该输入电源必须经过良好调节。电源必须合理旁路，以获得适当的电气性能。这包括至少一个从 PVIN 连接至 GND 以及从 VIN 连接至 GND 的类型为 X7R 或更优的 4.7µF（降额后）陶瓷电容器。PVIN 和 VIN 必须具有相同的电压，建议从外部连接 PVIN 和 VIN。在具有较小输入纹波规格的系统中可能需要额外的本地陶瓷旁路电容器，如果 TPS7H4011 器件距离其输入电源超过几英寸，则可能还需要额外的大容量电容。旁路电容器应尽可能靠近输入引脚放置，并具有到 GND 的低阻抗路径。

输出端具有更大的旁路电容值，将改善对辐射引起的瞬态的响应。

10.4 布局

10.4.1 布局指南

- 好的布局是衡量电源设计的一个重要部分。有关 PCB 布局示例，请参阅*布局示例*。
- 建议涵盖一大块顶部接地区域。顶层接地区域应使用输入旁路电容器、输出滤波电容器以及 TPS7H4011 器件正下方的过孔连接到内部接地层，以便提供从外露散热焊盘到接地端的热路径。顶部接地区域与内部接地平面必须提供足够的散热面积。
- 建议利用过孔将 TPS7H4011 下方的散热焊盘连接至内部接地层的 GND。无需直接将顶层的散热焊盘接地以在散热焊盘接地和顶部 PGND 之间提供噪声隔离，这可能会有噪声。
- 多条信号路径中快速变化的电流或电压可能与杂散电感或寄生电容相互作用，从而产生噪声或使电源性能降低。为了协助消除上述问题，应通过采用 X7R 电介质的低 ESR 陶瓷旁路电容器使 PVIN 引脚避开接地端。
- 应尽可能地减少由旁路电容器连线、PVIN 引脚和接地连接组成的环路面积。
- 此外，还必须通过采用 X7R 电介质的低 ESR 陶瓷电容器将 VIN 引脚旁路至接地。确保将此电容器连接到更安静的模拟接地布线（如果使用），而不是 PVIN 旁路电容器的电源接地布线。
- 由于 SW 连接是开关节点，输出电感应尽量靠近 SW 引脚放置，PCB 导体面积也应尽可能缩减，避免电容过度耦合。
- 输出滤波电容器接地端应使用与 PVIN 输入旁路电容器相同的电源接地端。尽量减小该导体长度，同时保持足够的宽度。
- 务必使反馈布线远离电感器 EMI 和其他噪声源。尽量使反馈布线远离电感器、开关 (SW) 节点和噪声电源布线。如果可能，应避免将该布线直接布置在输出电感器下方。如果做不到，请确保将布线布置在另一层上，并使用接地层隔离布线和电感器。
- 使用于生成 VSNS+ 电压的电阻分压器尽可能靠近器件引脚，以减少噪声拾取。
- RT 和 COMP 引脚对噪声很敏感，因此这些引脚周期的元件应尽可能靠近 IC 并且应尽可能减小其路由布线长度。
- 使所有电源（大电流）迹线尽可能短、直且宽。
- 使用替代 PCB 布局也许能够获得可接受的性能。

Copyright © 2025 Texas Instruments Incorporated

10.4.2 布局示例

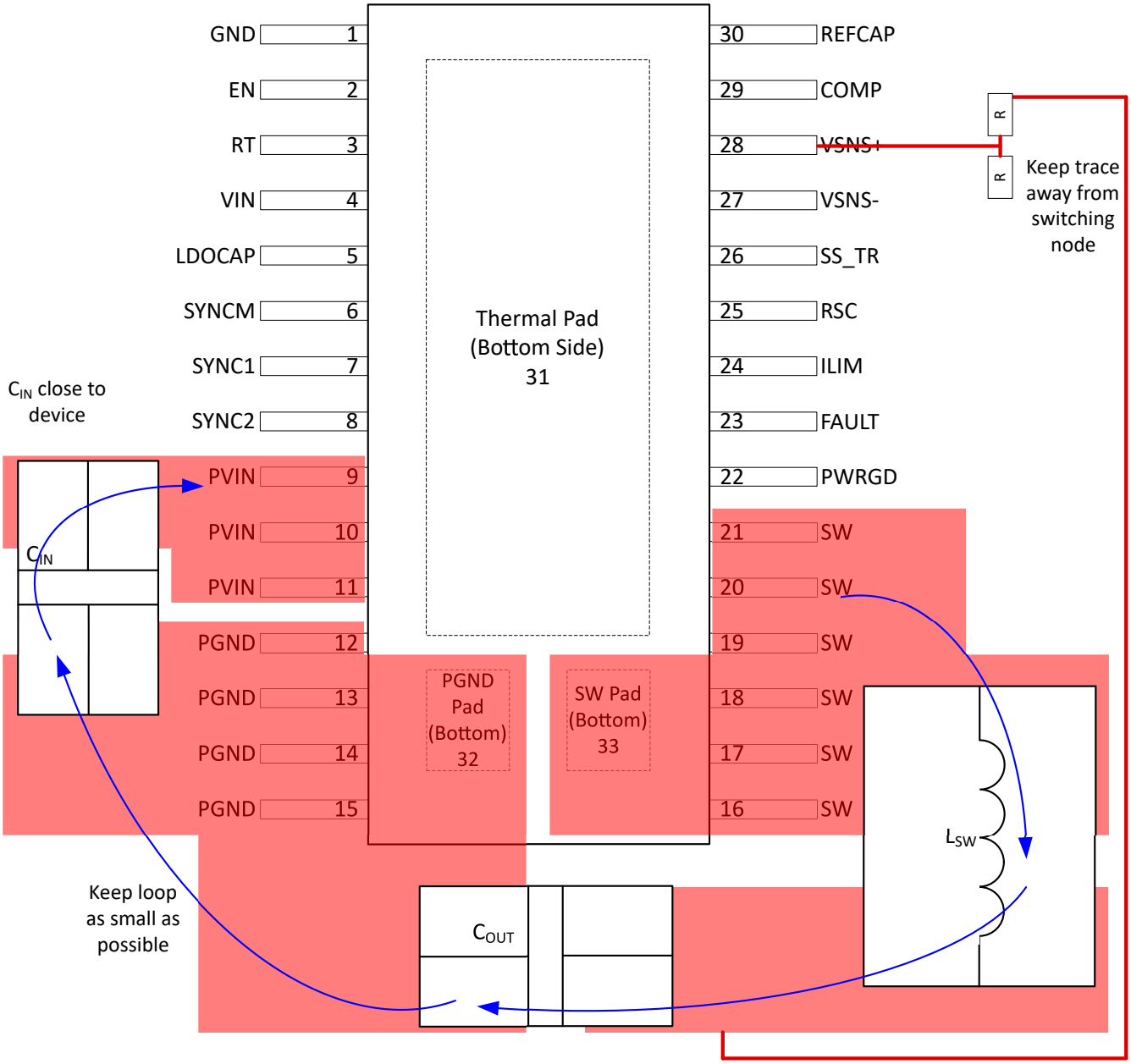


图 10-6. 简化布局示例

11 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

11.1 文档支持

11.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

11.1.2 相关文档

- TPS7H4011-SP 电离辐射总剂量 (TID) 辐射报告
- TPS7H4011-SEP 电离辐射总剂量 (TID) 辐射报告
- TPS7H4011-SP 单粒子效应 (SEE) 辐射报告
- TPS7H4011-SEP 单粒子效应 (SEE) 辐射报告
- TPS7H4011-SP 中子位移损伤 (NDD) 辐射报告
- TPS7H4011EVM-CVAL 评估模块用户指南（陶瓷封装）
- TPS7H4011QEVM-CVAL 四通道评估模块用户指南（陶瓷封装）
- TPS7H4011EVM 评估模块用户指南（塑料封装）
- 标准微电路图，5962R21221
- 供应商项目图，V62/25640

11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

11.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2025 Texas Instruments Incorporated

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (April 2025) to Revision C (November 2025) **Page**

- 将 TPS7H4011-SEP 和 TPS7H4011-SP QMLP 更改为*量产数据* 1
- 添加了器件比较表..... 3
- 添加了 ti.com 上的器件等级表的链接..... 3
- 更新了塑料封装的 VREF..... 13
- 更新了塑料封装的 gmps..... 13
- 添加了针对斜率补偿与输入电压间的关系的新*典型特性*图..... 16
- 更正了“应用”部分中的 $I_{L(rms)}$ 公式..... 56
- 更正了“应用”部分中的 I_{CINrms} 公式..... 58
- 更正了“应用”部分中计算得出的 $VIN_{(falling)}$ 阈值..... 58

Changes from Revision A (August 2024) to Revision B (April 2025) **Page**

- 将 TPS7H4011-SEP 从 *产品预发布* 更改为 *预告信息* 1
- 更新了 *特性* 中的典型效率数字..... 1
- 更正了 *图 6-10* 的 *典型特性效* 率图数据..... 16
- 向 *典型特性* 中添加了塑料封装部件的效率数据..... 16
- 添加了有关 HS1 和 HS2 电流限值的其他信息..... 48
- 在 *应用信息* 部分添加了塑料封装的参考..... 55
- 更新了 *应用和实施* 部分的交叉频率建议..... 59

Copyright © 2025 Texas Instruments Incorporated

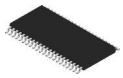
13 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

13.1 机械数据

Copyright © 2025 Texas Instruments Incorporated

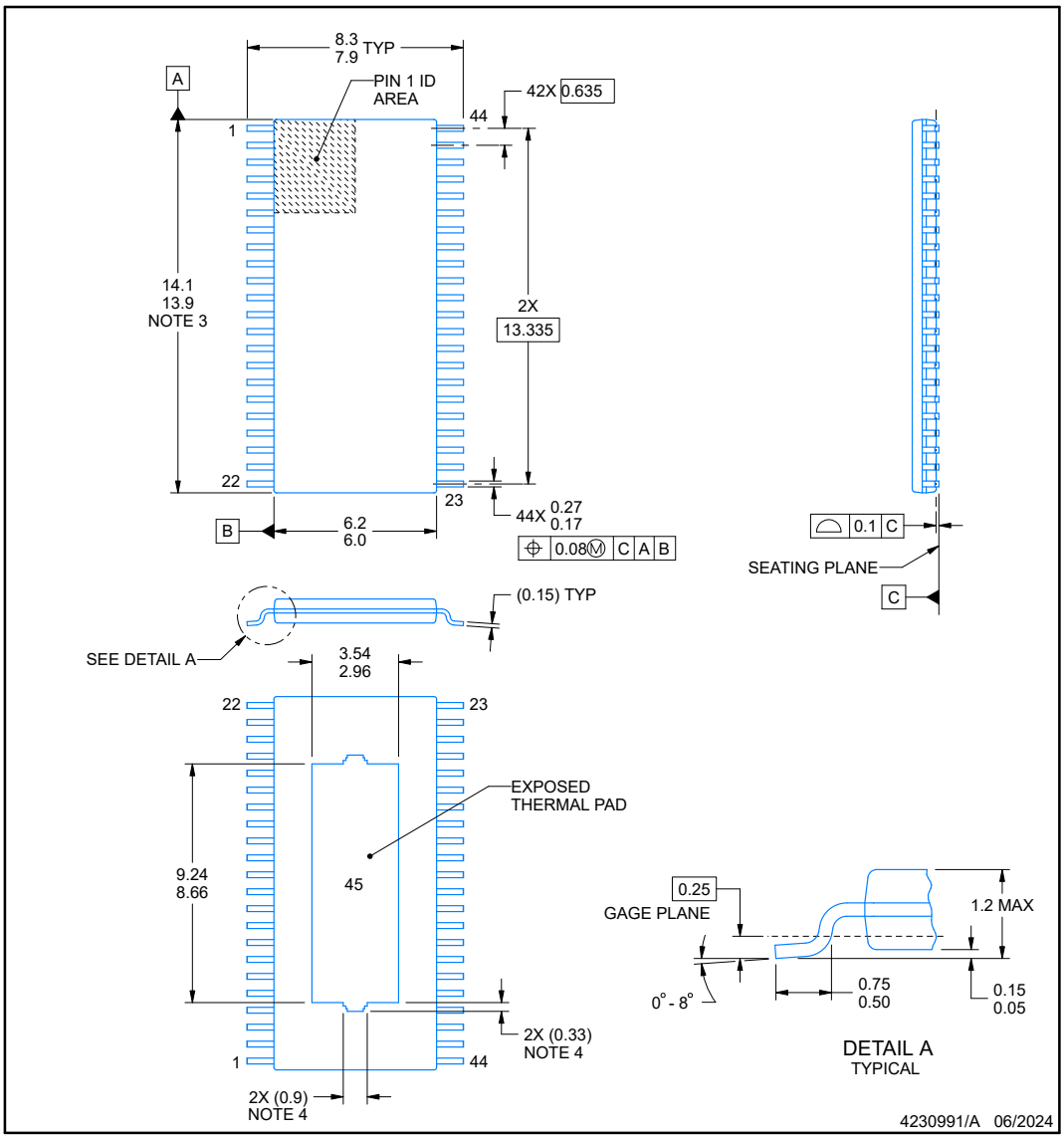
PACKAGE OUTLINE



DDW0044G

PowerPAD™ TSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE



PowerPAD is a trademark of Texas Instruments.

NOTES:

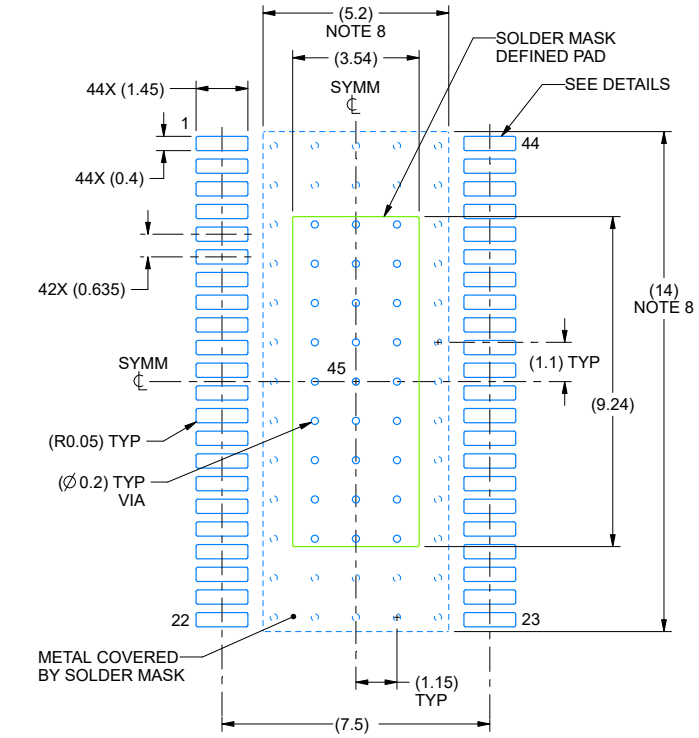
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Features may differ or may not be present.

Copyright © 2025 Texas Instruments Incorporated

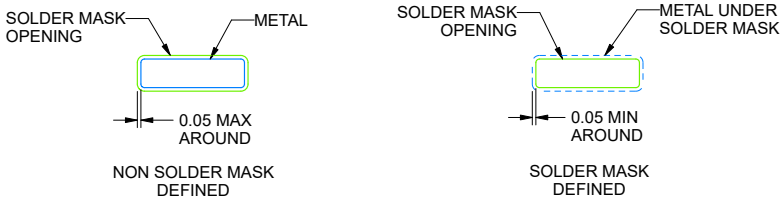
EXAMPLE BOARD LAYOUT

DDW0044G — **PowerPAD ™ TSSOP - 1.2 mm max height**

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:6X



SOLDER MASK DETAILS
NOT TO SCALE

4230991/A 06/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
8. Size of metal pad may vary due to creepage requirement.

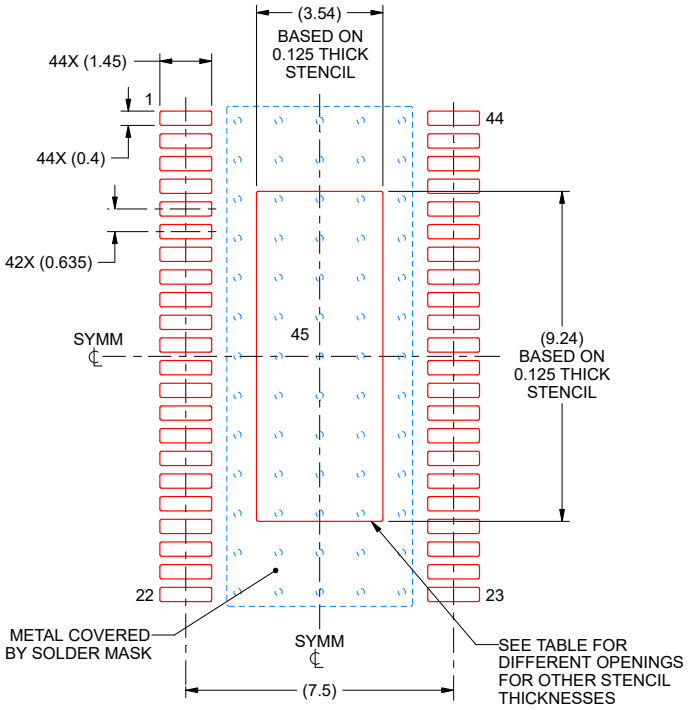
www.ti.com

Copyright © 2025 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

DDW0044G — **PowerPAD ™ TSSOP - 1.2 mm max height**

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
PAD 45:
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:6X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.96 X 10.33
0.125	3.54 X 9.24 (SHOWN)
0.15	3.23 X 8.44
0.175	2.99 X 7.81

4230991/A 06/2024

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
5962R2122101VXC	Active	Production	CFP (HLB) | 30	1 | TUBE	ROHS Exempt	NIAU	N/A for Pkg Type	-55 to 125	5962R2122101VXC TPS7H4011MHLBV
5962R2122102PYE	Active	Production	HTSSOP (DDW) | 44	250 | SMALL T&R	-	NIPDAU	Level-3-260C-168 HR	-55 to 125	R2122102PYE
PTPS7H4011MDDWSEP	Active	Preproduction	HTSSOP (DDW) | 44	250 | SMALL T&R	-	Call TI	Call TI	-55 to 125	
SN0030HLB	Active	Production	CFP (HLB) | 30	1 | TUBE	-	Call TI	Call TI	-55 to 125	SN0030HHLB-DC EVAL ONLY
TPS7H4011HLB/EM	Active	Production	CFP (HLB) | 30	1 | TUBE	ROHS Exempt	NIAU	N/A for Pkg Type	25 to 25	TPS7H4011HLB/EM EVAL ONLY
TPS7H4011MDDWTSEP	Active	Production	HTSSOP (DDW) | 44	250 | SMALL T&R	-	NIPDAU	Level-3-260C-168 HR	-55 to 125	TPS7H4011SEP

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

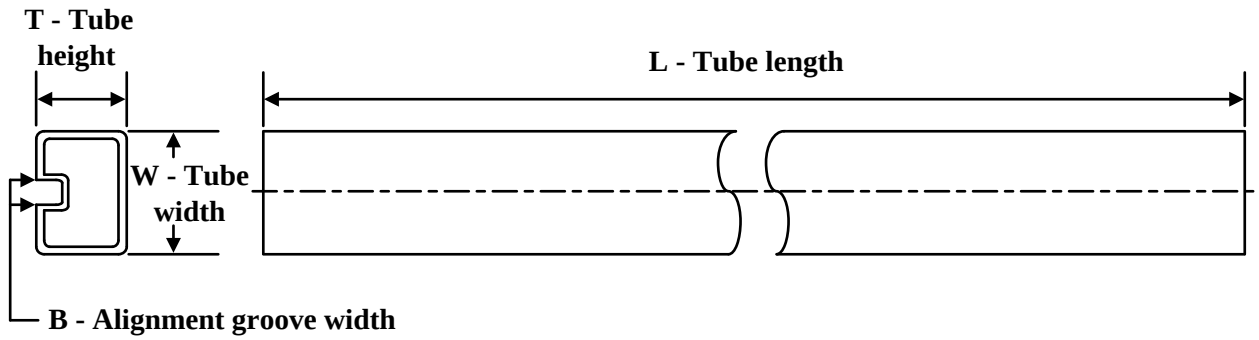
OTHER QUALIFIED VERSIONS OF TPS7H4011-SEP, TPS7H4011-SP :

- Catalog : TPS7H4011-SEP
- Space : TPS7H4011-SP

NOTE: Qualified Version Definitions:

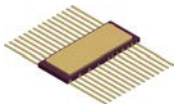
- Catalog - TI's standard catalog product
- Space - Radiation tolerant, ceramic packaging and qualified for use in Space-based application

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
5962R2122101VXC	HLB	CFP	30	1	506.98	32.77	9910	NA
TPS7H4011HLB/EM	HLB	CFP	30	1	506.98	32.77	9910	NA

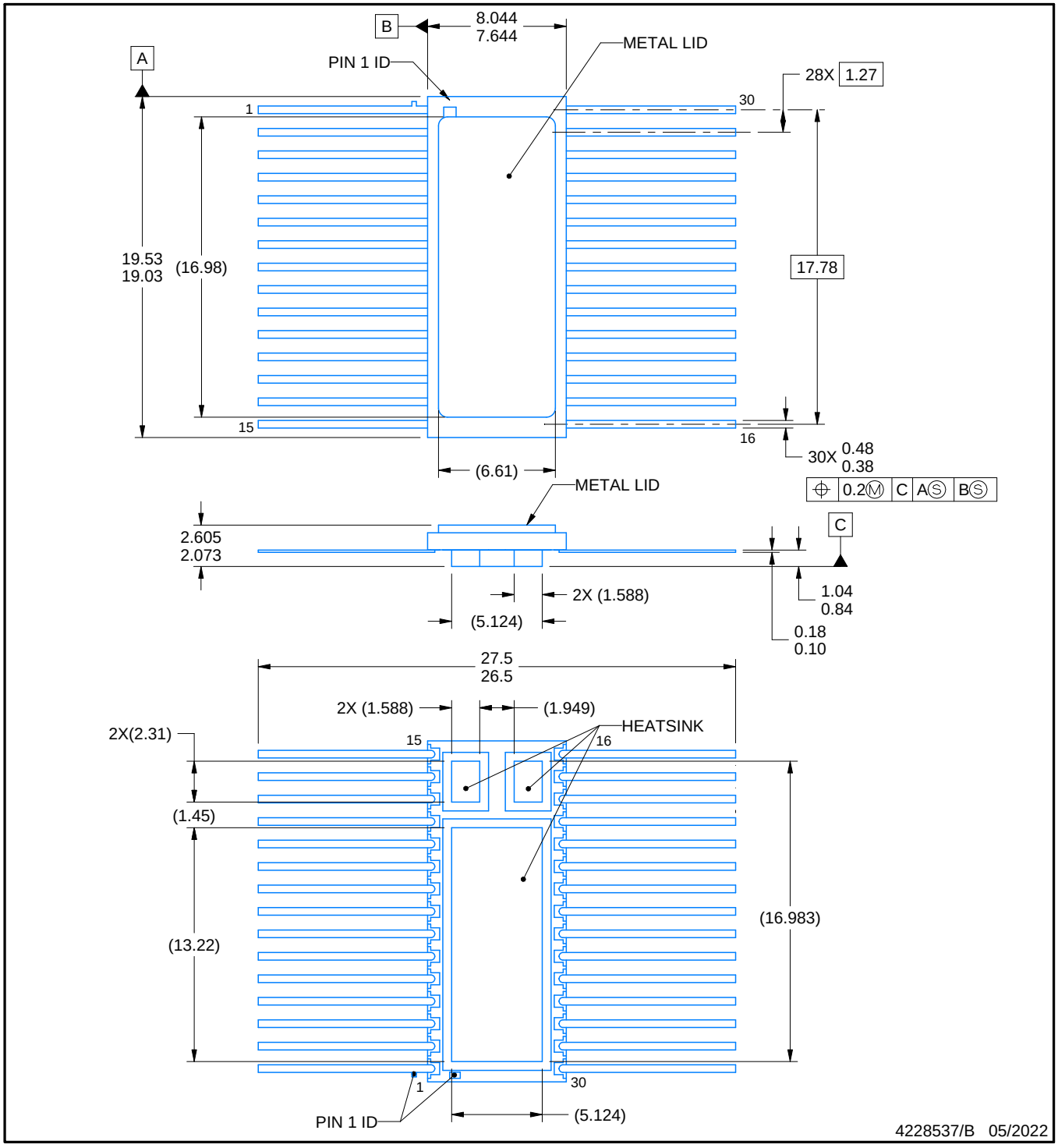


PACKAGE OUTLINE

HLB0030A

CFP - 2.605 mm max height

CERAMIC DUAL FLATPACK



NOTES:

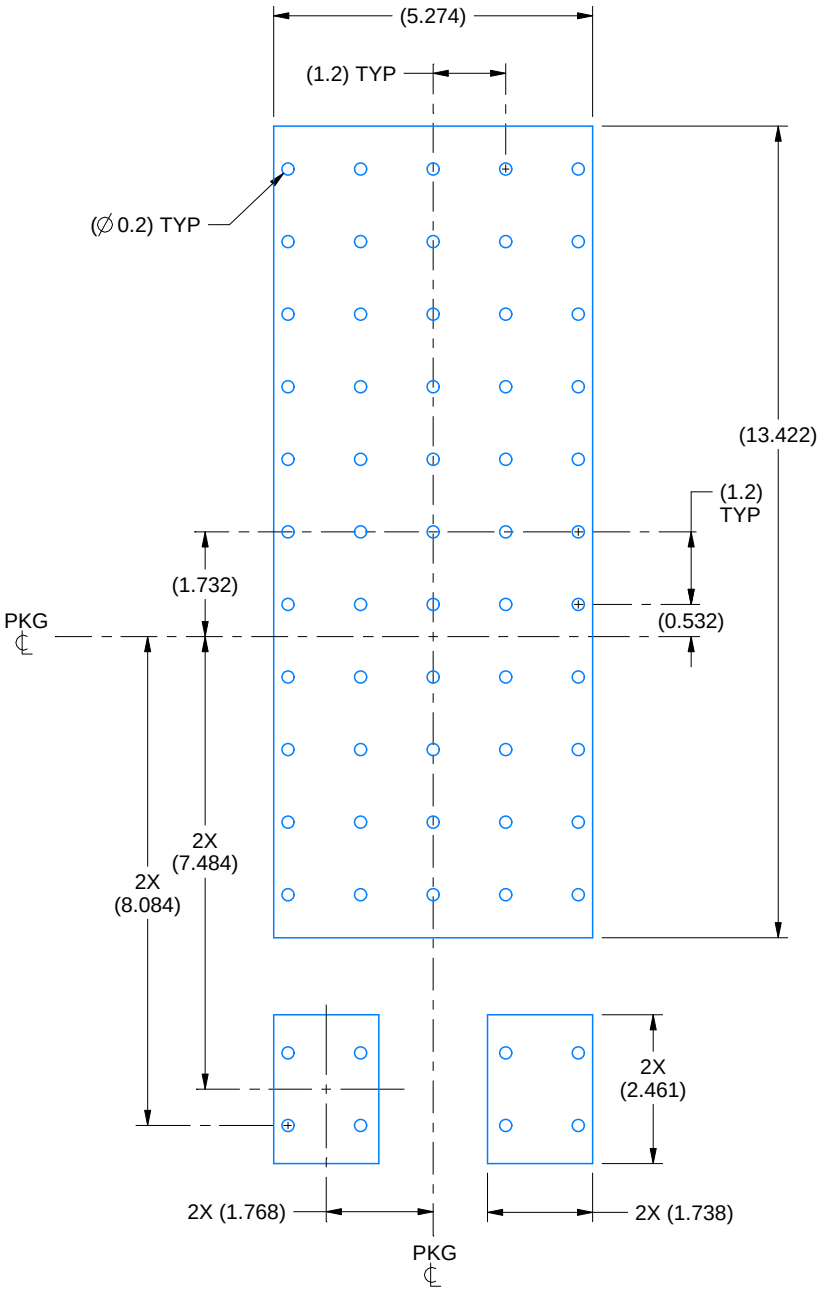
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package is hermetically sealed with a metal lid.
4. The terminals are gold plated.
5. Falls within MIL-STD-1835 CDFP-F11A.

EXAMPLE BOARD LAYOUT

HLB0030A

CFP - 2.605 mm max height

CERAMIC DUAL FLATPACK



HEATSINK LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

4228537/B 05/2022

GENERIC PACKAGE VIEW

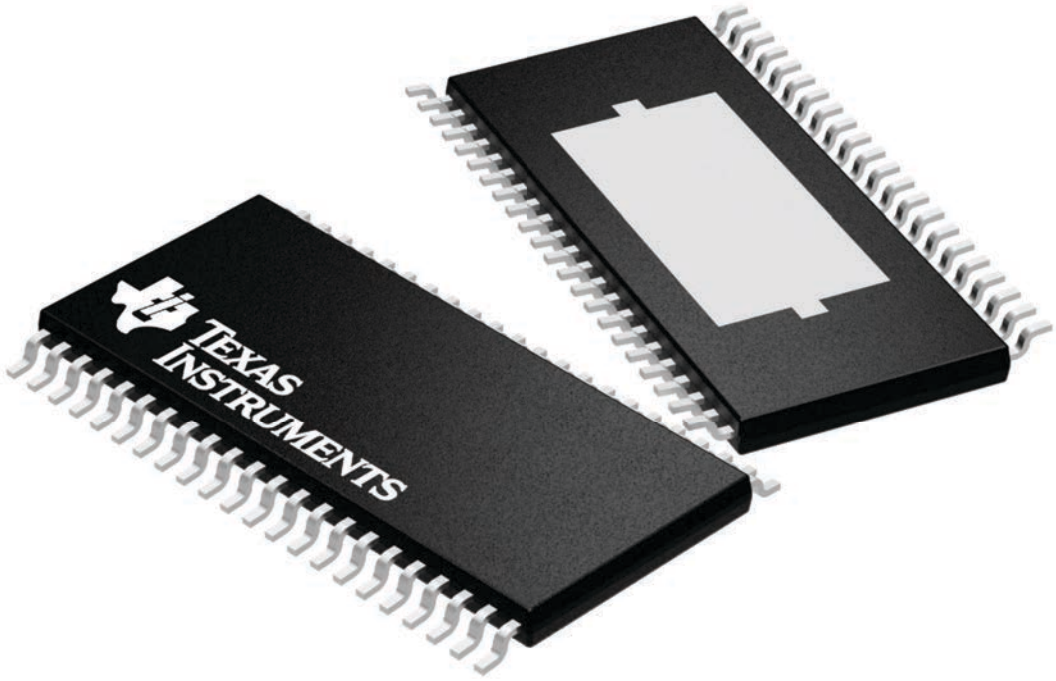
DDW 44

PowerPAD TSSOP - 1.2 mm max height

6.1 x 14, 0.635 mm pitch

PLASTIC SMALL OUTLINE

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4224876/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月