

## CD74AC14 六路施密特触发反相器

### 1 特性

- 工作电压范围为 1.5V 至 5.5V，并在电源电压的 30% 时具有平衡的抗噪性能
- 双极 F、AS 和 S 的速度，同时功耗显著降低
- 具有比标准反相器更高的噪声抗扰度
- 工作时的压摆率比标准的输入上升和下降速率慢很多
- 平衡传播延迟
- $\pm 24\text{mA}$  输出驱动电流 - 扇出至 15F 器件
- 防 SCR 闩锁 CMOS 工艺和电路设计

### 2 说明

CD74AC14 包含六个独立的逆变器。

#### 封装信息

器件型号	封装 <sup>(1)</sup>	封装尺寸 <sup>(2)</sup>	本体尺寸 <sup>(3)</sup>
CD74AC14	D (SOIC, 14)	8.65mm × 6mm	8.65mm × 3.9mm
	N (PDIP, 14)	19.3mm × 9.4mm	19.3mm × 6.35mm

- (1) 有关更多信息，请参阅节 10。
- (2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- (3) 封装尺寸 (长 × 宽) 为标称值，不包括引脚。



简化版原理图



## 内容

<b>1 特性</b> .....	<b>1</b>	6.2 功能方框图.....	<b>9</b>
<b>2 说明</b> .....	<b>1</b>	6.3 器件功能模式.....	<b>9</b>
<b>3 引脚配置和功能</b> .....	<b>3</b>	<b>7 应用和实施</b> .....	<b>10</b>
<b>4 规格</b> .....	<b>4</b>	7.1 电源相关建议.....	<b>10</b>
4.1 绝对最大额定值.....	4	7.2 布局.....	10
4.2 建议运行条件.....	4	<b>8 器件和文档支持</b> .....	<b>11</b>
4.3 热性能信息.....	5	8.1 接收文档更新通知.....	11
4.4 电气特性 (PDIP 封装).....	5	8.2 支持资源.....	11
4.5 电气特性 (SOIC 封装).....	6	8.3 商标.....	11
4.6 开关特性 (PDIP 封装).....	7	8.4 静电放电警告.....	11
4.7 开关特性 (SOIC 封装).....	7	8.5 术语表.....	11
<b>5 参数测量信息</b> .....	<b>8</b>	<b>9 修订历史记录</b> .....	<b>11</b>
<b>6 详细说明</b> .....	<b>9</b>	<b>10 机械、封装和可订购信息</b> .....	<b>12</b>
6.1 概述.....	9		

### 3 引脚配置和功能

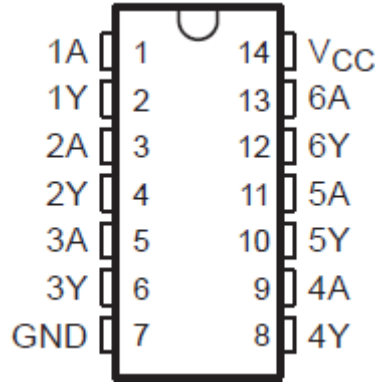


图 3-1. N 或 D 封装 14 引脚 PDIP 或 SOIC 顶视图

表 3-1. 引脚功能

引脚		类型	说明
名称	编号		
1A	1	输入	通道 1, 输入 A
1Y	2	输出	通道 1, 输出 Y
2A	3	输入	通道 2, 输入 A
2Y	4	输出	通道 2, 输出 Y
3A	5	输入	通道 3, 输入 A
3Y	6	输出	通道 3, 输出 Y
GND	7	—	接地
4Y	8	输出	通道 4, 输出 Y
4A	9	输入	通道 4, 输入 A
5Y	10	输出	通道 5, 输出 Y
5A	11	输入	通道 5, 输入 A
6Y	12	输出	通道 6, 输出 Y
6A	13	输入	通道 6, 输入 A
V <sub>CC</sub>	14	—	正电源

## 4 规格

### 4.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) <sup>(1)</sup>

		最小值	最大值	单位
V <sub>CC</sub>	电源电压范围 <sup>(3)</sup>	-0.5	6	V
V <sub>CC</sub>	电源电压范围 <sup>(4)</sup>	-0.5	7	V
V <sub>I</sub>	输入电压范围 <sup>(2)</sup>	-0.5	V <sub>CC</sub> + 0.5V	V
V <sub>O</sub>	输出电压范围 <sup>(2)</sup>	-0.5	V <sub>CC</sub> + 0.5V	V
I <sub>IK</sub>	输入钳位电流	V <sub>I</sub> < -0.5V 或 V <sub>I</sub> > V <sub>CC</sub> + 0.5V		±20 mA
I <sub>OK</sub>	输出钳位电流	V <sub>O</sub> < -0.5V 或 V <sub>O</sub> > V <sub>CC</sub> + 0.5V		±50 mA
I <sub>O</sub>	持续输出电流	V <sub>O</sub> = 0 至 V <sub>CC</sub>		±50 mA
	通过 V <sub>CC</sub> 或 GND 的持续输出电流 <sup>(3)</sup>			±100 mA
	通过 V <sub>CC</sub> 或 GND 的持续输出电流 <sup>(4)</sup>			±200 mA
T <sub>stg</sub>	贮存温度	-65	150	°C
T <sub>J</sub>	结温		150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内短暂运行, 器件可能不会受到损坏, 但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能, 并缩短器件寿命。
- (2) 如果遵守输入和输出电流额定值, 输入和输出电压可超过额定值。
- (3) 仅限 PDIP 封装
- (4) 仅限 SOIC 封装

### 4.2 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

规格	说明	条件	最小值	最大值	单位
V <sub>CC</sub>	电源电压 <sup>(1)</sup>		1.5	5.5	V
	电源电压 <sup>(2)</sup>		1.5	6	
V <sub>I</sub>	输入电压		0	V <sub>CC</sub>	V
V <sub>O</sub>	输出电压		0	V <sub>CC</sub>	V
I <sub>OH</sub>	高电平输出电流	V <sub>CC</sub> = 1.8V <sup>(2)</sup>		-1	mA
		V <sub>CC</sub> = 2.5V <sup>(2)</sup>		-2	mA
		V <sub>CC</sub> = 3V <sup>(2)</sup>		-12	mA
		V <sub>CC</sub> = 4.5V 至 5.5V		-24	mA
I <sub>OL</sub>	低电平输出电流	V <sub>CC</sub> = 1.8V <sup>(2)</sup>		1	mA
		V <sub>CC</sub> = 2.5V <sup>(2)</sup>		2	mA
		V <sub>CC</sub> = 3V <sup>(2)</sup>		12	mA
		V <sub>CC</sub> = 4.5V 至 5.5V		24	mA
T <sub>A</sub>	自然通风条件下的工作温度		-55	125	°C

- (1) 仅限 PDIP 封装。
- (2) 仅限 SOIC 封装。

### 4.3 热性能信息

封装	引脚	热指标 <sup>(1)</sup>						单位
		$R_{\theta JA}$	$R_{\theta JC(top)}$	$R_{\theta JB}$	$\Psi_{JT}$	$\Psi_{JB}$	$R_{\theta JC(bot)}$	
N (PDIP)	14	80	—	—	—	—	不适用	°C/W
D (SOIC)	14	132.2	64.8	88.4	11.9	87.4	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

### 4.4 电气特性 (PDIP 封装)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件		$V_{CC}$	TA = 25°C		- 55°C 至 125°C		- 40°C 至 85°C		单位
				最小值	最大值	最小值	最大值	最小值	最大值	
$V_{T+}$ 正向阈值			5V	2.6	3.4	2.6	3.4	2.6	3.4	V
$V_{T-}$ 负向阈值			5V	1.6	2.4	1.6	2.4	1.6	2.4	V
$\Delta VT$ 迟滞 ( $V_{T+} - V_{T-}$ )			5V	0.5		0.5		0.5		V
$V_{OH}$	$V_I = V_{T+}$	$I_{OH} = -50\mu A$	1.5V	1.4		1.4		1.4		V
			3V	2.9		2.9		2.9		
			4.5V	4.4		4.4		4.4		
		$I_{OH} = -4mA$	3V	2.58		2.4		2.48		
		$I_{OH} = -24mA$	4.5V	3.94		3.7		3.8		
		$I_{OH} = -50mA^{(1)}$	5.5V			3.85				
$V_{OL}$	$V_I = V_{T-}$	$I_{OL} = 50\mu A$	1.5V		0.1		0.1		0.1	V
			3V		0.1		0.1		0.1	
			4.5V		0.1		0.1		0.1	
		$I_{OL} = 12mA$	3V		0.36		0.5		0.44	
		$I_{OL} = 24mA$	4.5V		0.36		0.5		0.44	
		$I_{OL} = 50mA^{(1)}$	5.5V				1.65			
$I_I$	$V_I = V_{CC}$ 或 GND		5.5V		$\pm 0.1$		$\pm 0.1$		$\pm 0.1$	$\mu A$
$I_{CC}$	$V_I = V_{CC}$ 或 GND $I_O = 0$		5.5V		4		80		40	$\mu A$
$C_i$					10		10		10	pF

(1) 一次测试一个输出，持续时间不超过 1 秒。为了尽可能减少功率耗散，测量方法是强制施加指定电流并测量电压。测试证实 在 85°C 下至少具有 50  $\Omega$  传输线驱动能力，在 125°C 下具有 75  $\Omega$  传输线驱动能力。

## 4.5 电气特性 (SOIC 封装)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数	测试条件	V <sub>CC</sub>	T <sub>A</sub> = 25°C			-40°C 至 85°C			-55°C 至 125°C			单位
			最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
V <sub>T+</sub>	正向输入阈值电压	1.5V	0.76	0.9	1.05	0.73	0.87	1.01	0.71	0.92	1.15	V
		1.8V	0.87	1.02	1.19	0.84	0.99	1.16	0.82	1.03	1.25	
		2.5V	1.08	1.29	1.51	1.06	1.26	1.48	1.05	1.29	1.55	
		3V	1.23	1.46	1.71	1.21	1.44	1.69	1.21	1.46	1.73	
		4.5V	1.69	1.98	2.3	1.68	1.98	2.31	1.68	1.98	2.31	
		5V	1.84	2.16	2.5	1.83	2.16	2.51	1.83	2.16	2.52	
		5.5V	1.99	2.33	2.7	1.98	2.34	2.72	1.98	2.34	2.73	
V <sub>T-</sub>	负向输入阈值电压	1.5V	0.4	0.46	0.52	0.4	0.46	0.53	0.33	0.43	0.54	V
		1.8V	0.46	0.53	0.61	0.46	0.54	0.62	0.42	0.51	0.62	
		2.5V	0.61	0.7	0.8	0.61	0.7	0.8	0.61	0.7	0.8	
		3V	0.72	0.82	0.92	0.72	0.82	0.93	0.71	0.82	0.94	
		4.5V	1.01	1.16	1.32	1.01	1.17	1.33	1	1.17	1.34	
		5V	1.1	1.27	1.45	1.1	1.28	1.46	1.09	1.28	1.47	
		5.5V	1.19	1.38	1.57	1.2	1.39	1.59	1.18	1.39	1.6	
ΔV <sub>T</sub>	迟滞 (V <sub>T+</sub> - V <sub>T-</sub> )	1.5V	0.35	0.45	0.55	0.33	0.4	0.48	0.31	0.51	0.74	V
		1.8V	0.4	0.49	0.6	0.37	0.46	0.55	0.35	0.53	0.73	
		2.5V	0.46	0.58	0.72	0.44	0.56	0.69	0.43	0.59	0.78	
		3V	0.5	0.64	0.79	0.49	0.62	0.76	0.48	0.64	0.83	
		4.5V	0.67	0.82	0.99	0.66	0.81	0.98	0.66	0.82	1.01	
		5V	0.74	0.89	1.06	0.72	0.88	1.06	0.72	0.89	1.07	
		5.5V	0.8	0.96	1.14	0.78	0.95	1.13	0.77	0.95	1.15	
V <sub>OH</sub>	I <sub>OH</sub> = -50μA	1.5V	1.4			1.4			1.4	1.499		V
		1.8V	1.7	1.79		1.7			1.7	1.799		
		2.5V	2.4	2.49		2.4			2.4	2.499		
		3V	2.9	2.99		2.9			2.9	2.999		
		4.5V	4.4	4.49		4.4			4.4	4.499		
		5.5V	5.4	5.49		5.4			5.4	5.499		
	I <sub>OH</sub> = -1mA	1.8V	1.53			1.5			1.44			
	I <sub>OH</sub> = -2mA	2.5V	2.13			2.1			2			
	I <sub>OH</sub> = -4mA	3V	2.58			2.48			2.4			
	I <sub>OH</sub> = -12mA	3V	2.58			2.48			2.4			
	I <sub>OH</sub> = -24mA	4.5V	3.94			3.8			3.7			
	I <sub>OH</sub> = -24mA	5.5V	4.94			4.8			4.7			
	I <sub>OH</sub> = -75mA <sup>(1)</sup>	5.5V				3.85			3.85			
I <sub>OH</sub> = -50mA <sup>(1)</sup>	5.5V							3.85				

在自然通风条件下的工作温度范围内测得 ( 除非另有说明 )

参数	测试条件	V <sub>CC</sub>	T <sub>A</sub> = 25°C			-40°C 至 85°C			-55°C 至 125°C			单位
			最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
V <sub>OL</sub>	I <sub>OL</sub> = 50μA	1.5V	0.1			0.1			0.001 0.1			V
		1.8V	0.1			0.1			0.001 0.1			
		2.5V	0.1			0.1			0.001 0.1			
		3V	0.002	0.1	0.1	0.1	0.1	0.001	0.1	0.1		
		4.5V	0.001	0.1	0.1	0.1	0.1	0.001	0.1	0.1		
		5.5V	0.001	0.1	0.1	0.1	0.1	0.001	0.1	0.1		
	I <sub>OL</sub> = 1mA	1.8V	0.2			0.3			0.36			
	I <sub>OL</sub> = 2mA	2.5V	0.36			0.44			0.5			
	I <sub>OL</sub> = 4mA	3V	0.36			0.44			0.5			
	I <sub>OL</sub> = 12mA	3V	0.36			0.44			0.5			
I <sub>OL</sub> = 24mA	4.5V	0.36			0.44			0.5				
I <sub>OL</sub> = 24mA	5.5V	0.36			0.44			0.5				
I <sub>OL</sub> = 75mA <sup>(1)</sup>	5.5V				1.65			1.65				
I <sub>OL</sub> = 50mA <sup>(1)</sup>	5.5V							1.65				
I <sub>I</sub>	V <sub>I</sub> = 5.5 V 或 GND	0V 至 5.5V	±0.1			±1			±1			μA
I <sub>CC</sub>	V <sub>I</sub> = V <sub>CC</sub> 或 GND, I <sub>O</sub> = 0	5.5V	2			20			20			μA
C <sub>I</sub>	V <sub>I</sub> = V <sub>CC</sub> 或 GND	5V	2									pF
C <sub>PD</sub>	C <sub>L</sub> = 50pF, F = 1MHz	5V	12									pF

(1) 持续时间不超过 2ms

#### 4.6 开关特性 ( PDIP 封装 )

在推荐的自然通风条件下的工作温度范围内测得, V<sub>CC</sub> = 5V ± 0.5V, C<sub>L</sub> = 50pF ( 除非另有说明 )

参数	从 ( 输入 )	至 ( 输出 )	- 55°C 至 125°C		- 40°C 至 85°C		单位
			最小值	最大值	最小值	最大值	
t <sub>PLH</sub>	A	Y	2.6	10.5	2.7	9.5	ns
t <sub>PHL</sub>			2.6	10.5	2.7	9.5	

#### 4.7 开关特性 ( SOIC 封装 )

C<sub>L</sub> = 50pF; 在自然通风条件下的工作温度范围内; 典型值在 T<sub>A</sub> = 25°C 时测得 ( 除非另有说明 )。请参阅参数测量信息。

参数	从 ( 输入 )	至 ( 输出 )	V <sub>CC</sub>	T <sub>A</sub> = 25°C			-40°C 至 85°C			-55°C 至 125°C			单位
				最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
t <sub>PLH</sub>	A	Y	1.5V	8.7	14.9	22.2	8.2	15.1	23	8.1	15.2	23.4	ns
			1.8V	7	10.8	15.2	6.6	11.1	16.4	6.4	11.3	17	ns
			2.5V	5.5	7.7	10.3	5.1	7.9	11.2	5	8.1	11.7	ns
			3.3V	4.9	6.8	8.9	4.6	6.9	9.6	4.5	7	9.9	ns
			5V	4	5.4	6.9	3.8	5.5	7.4	3.8	5.6	7.8	ns
t <sub>PHL</sub>	A	Y	1.5V	9	15	22	8.7	15	22.3	8.7	15	22.3	ns
			1.8V	7.3	11.3	16	6.9	11.4	16.5	6.8	11.5	16.9	ns
			2.5V	5.1	7.5	10.1	4.8	7.5	10.6	4.7	7.6	10.9	ns
			3.3V	4.5	6.4	8.5	4.2	6.5	9.1	4.1	6.6	9.4	ns
			5V	3.4	4.8	6.3	3.2	4.9	6.7	3.1	4.9	6.9	ns

### 5 参数测量信息

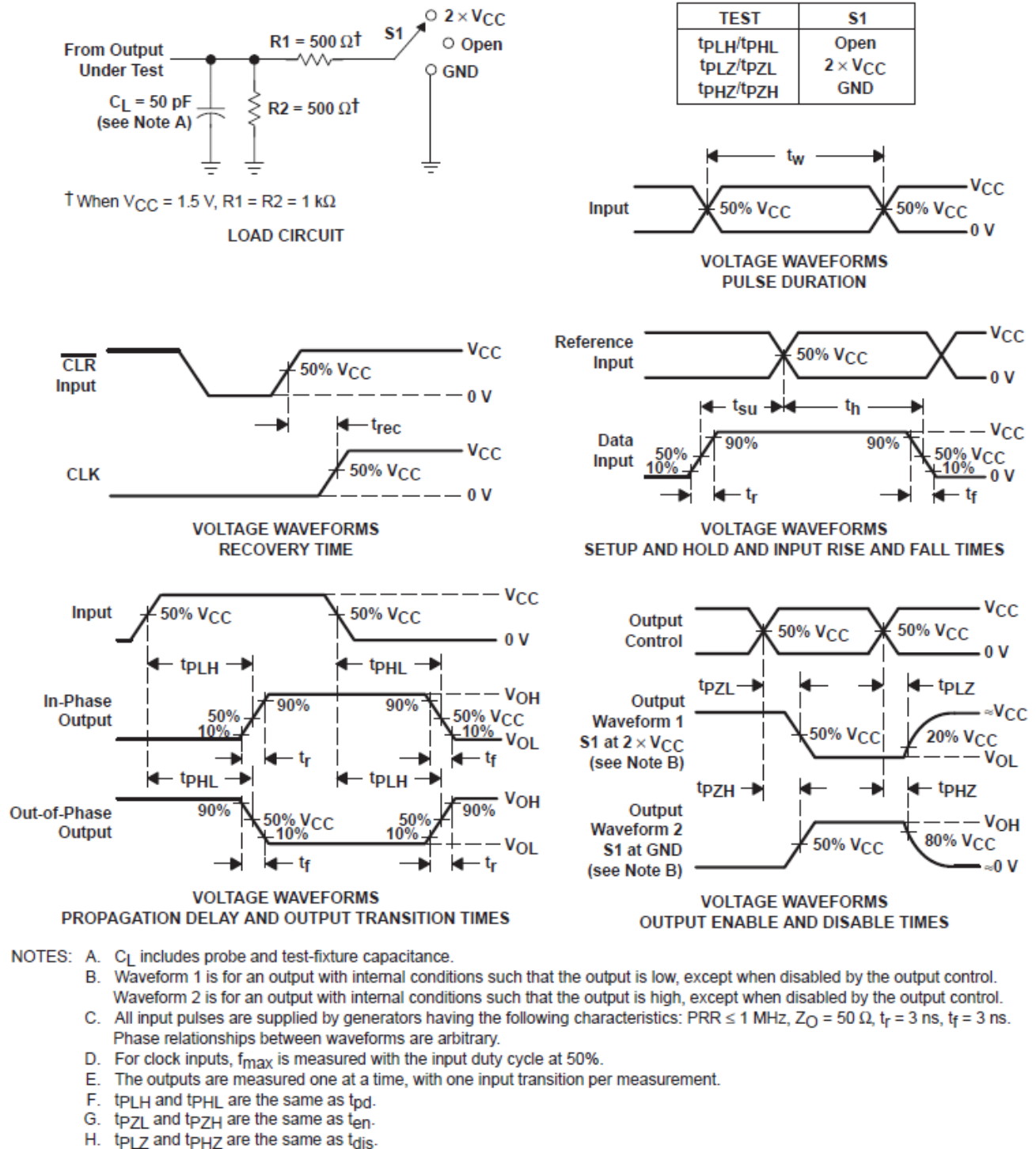


图 5-1. 参数测量信息

## 6 详细说明

### 6.1 概述

CD74AC14 器件执行布尔函数  $Y = \bar{A}$ 。每个电路可作为一个独立的反相器，但由于施密特触发，逆变器针对正向 ( $V_{T+}$ ) 和负向 ( $V_{T-}$ ) 信号的输入阈值电平可能有所不同。

### 6.2 功能方框图



图 6-1. 逻辑图，每个反相器 (正逻辑)

### 6.3 器件功能模式

表 6-1. 函数表 (每个反相器)

输入	输出
A	Y
H	L
L	H

## 7 应用和实施

### 备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

### 7.1 电源相关建议

电源可以是节 4.2 中最小和最大电源电压额定值之间的任何电压。

每个  $V_{CC}$  引脚必须具有一个良好的旁路电容器，以防止功率干扰。对于单电源器件，建议使用  $0.1\ \mu\text{F}$ 。如果有多个  $V_{CC}$  引脚，建议每个电源引脚使用  $0.01\ \mu\text{F}$  或  $0.022\ \mu\text{F}$  电容。可以并联多个旁路电容器以抑制不同的噪声频率。 $0.1\ \mu\text{F}$  和  $1\ \mu\text{F}$  通常并联使用。为了获得最佳效果，旁路电容器必须尽可能靠近电源引脚安装。

### 7.2 布局

#### 7.2.1 布局指南

当使用多位逻辑器件时，输入不应悬空。在许多情况下，数字逻辑器件的功能或部分功能未被使用。例如，在仅使用三输入与门的两个输入，或仅使用 4 个缓冲门中的 3 个时。此类输入引脚不应悬空，因为外部连接处的未定义电压会导致未定义的运行状态。

节 7.2.2 指定了在所有情况下都必须遵守的规则。数字逻辑器件的所有未使用输入必须连接至高或低偏置以防悬空。应用于任何特定未使用输入的逻辑电平取决于器件的功能。通常，将这些输入连接到  $GND$  或  $V_{CC}$ ，具体取决于哪种方式更合理或更方便。使输出悬空是可以接受的，除非该器件是收发器。如果该收发器有一个输出使能引脚，它会在置为有效时禁用该器件的输出部分。这不会禁用 I/O 的输入部分，因此输入在禁用后也无法悬空。

#### 7.2.2 布局示例

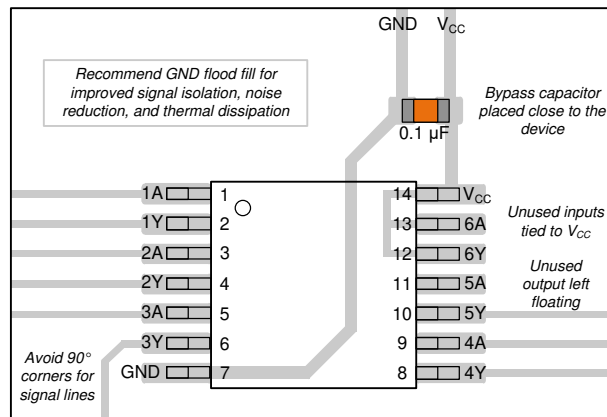


图 7-1. 布局图

## 8 器件和文档支持

### 8.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](http://ti.com) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 8.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 8.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 8.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 8.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

## 9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision D (August 2024) to Revision E (June 2026)</b>	<b>Page</b>
• 将文档状态从 <i>混合量产</i> 更改为 <i>量产数据</i> .....	1
• 向绝对最大额定值中添加了输入电压、输出电压及结温限值。 .....	4
• 仅在 SOIC 封装的绝对最大额定值中，将电源电压最大值从 6V 更改为 7V，将通过 VCC 或 GND 的持续电流从 100mA 更改为 200mA。 .....	4
• 仅在 SOIC 封装的建议运行条件中添加了 1.8V、2.5V 及 3V 的输出电流值。 .....	4
• 仅将 SOIC 封装的建议运行条件中的电源电压最大值从 5.5V 更改为 6V。 .....	4
• 将 D 封装的 $R_{\theta JA}$ 从 89.9°C/W 更改为 132.2°C/W。 .....	5
• 仅对 SOIC 封装添加了电气特性表。 .....	6
• 仅在 SOIC 封装的电气特性表中添加了 1.5V、1.8V、2.5V、3V、4.5V、5V 和 5.5V 电源电压的规格。 .....	6
• 仅针对 SOIC 封装，将 25°C 下 5V (最小、最大) 的 $V_T$ - 从 (1.6V、2.4V) 更改为 (1.1V、1.45V)，将 -40°C 至 85°C 下的该参数从 (1.6V、2.4V) 更改为 (1.1V、1.46V)，将 -55°C 至 125°C 的该参数从 (1.6V、2.4V) 更改为 (1.09V、1.47V)。 .....	6
• 仅针对 SOIC 封装，将 25°C 下 5V (最小、最大) 的 $\Delta V_T$ 从 (0.5V、—) 更改为 (0.74V、1.06V)，将 -40°C 至 85°C 下的该参数从 (0.5V、—) 更改为 (0.72V、1.06V)，将 -55°C 至 125°C 的该参数从 (0.5V、—) 更改为 (0.77V、1.15V)。 .....	6
• 仅针对 SOIC 封装将 50mA 和 75mA 测试最大持续时间从 1s 更改为 2ms。 .....	6
• 仅对于 SOIC 封装，将 25°C 的最大静态电源电流从 4 $\mu$ A 更改为 0.1 $\mu$ A，将 -40°C 到 85°C 的最大静态电源电流从 40 $\mu$ A 更改为 20 $\mu$ A，将 -55°C 至 125°C 的最大静态电源电流从 80 $\mu$ A 更改为 20 $\mu$ A。 .....	6
• 将典型输入电容从 4.5pF 更改为 2pF，将典型功率耗散电容从 25pF 更改为 12pF (仅适用于 SOIC 封装)。 .....	6
• 仅为 SOIC 封装添加了“开关特性”表。 .....	7

• 删除了工作特性表；将 $C_{pd}$ 移至电气特性表。 .....	7
• 更新了 <i>布局示例</i> 图像.....	10

---

**Changes from Revision C (May 2023) to Revision D (August 2024)**
**Page**

• 添加了 <i>应用和实施</i> 部分、“器件和文档支持”部分以及 <i>机械、封装和可订购信息</i> 部分.....	1
• 向 <i>封装信息</i> 表中添加了封装尺寸.....	1
• 将整个数据表中的 E 和 M 封装更改为 N 和 D 封装.....	1

---

## 10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">CD74AC14E</a>	Active	Production	PDIP (N)   14	25   TUBE	Yes	NIPDAU	N/A for Pkg Type	-55 to 125	CD74AC14E
CD74AC14E.A	Active	Production	PDIP (N)   14	25   TUBE	Yes	NIPDAU	N/A for Pkg Type	-55 to 125	CD74AC14E
CD74AC14EE4	Active	Production	PDIP (N)   14	25   TUBE	Yes	NIPDAU	N/A for Pkg Type	-55 to 125	CD74AC14E
<a href="#">CD74AC14M96</a>	Active	Production	SOIC (D)   14	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M
CD74AC14M96.A	Active	Production	SOIC (D)   14	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M
CD74AC14M961G4	Active	Production	SOIC (D)   14	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M
CD74AC14M961G4.A	Active	Production	SOIC (D)   14	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	AC14M

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CD74AC14M96	SOIC	D	14	2500	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1
CD74AC14M961G4	SOIC	D	14	2500	330.0	12.4	3.75	3.75	1.15	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
CD74AC14M96	SOIC	D	14	2500	340.5	336.1	32.0
CD74AC14M961G4	SOIC	D	14	2500	340.5	336.1	32.0

**TUBE**


\*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
CD74AC14E	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14E	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14E.A	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14E.A	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14EE4	N	PDIP	14	25	506	13.97	11230	4.32
CD74AC14EE4	N	PDIP	14	25	506	13.97	11230	4.32

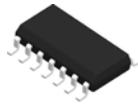
N (R-PDIP-T\*\*)

PLASTIC DUAL-IN-LINE PACKAGE

16 PINS SHOWN



- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - C Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
  - D The 20 pin end lead shoulder width is a vendor option, either half or full width.



# D0014A

# PACKAGE OUTLINE

## SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4220718/A 09/2016

### NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

# EXAMPLE BOARD LAYOUT

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE  
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE  
BASED ON 0.125 mm THICK STENCIL  
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月