TPS25762-Q1 具有降压/升压稳压器汽车级 USB Type-C® 电力输送控制器

1 特性

- 具有符合 AEC-Q100 标准的下列特性：
  - 器件温度等级 1：–40°C 至 +125°C 的环境工作温度范围
  - 器件 HBM ESD 分类等级 2
  - 器件 CDM ESD 分类等级 C2b
  - 增强型连接器引脚 ESD 保护功能
- USB 电力输送 (PD) 控制器具有可编程电源 (PPS) 支持
  - 宽 V_{IN}：5.5V 至 18V（40V 最大值）
  - 集成降压/升压转换器具有 4 个电源开关，支持高达 65W 的 USB PD 输出功率
  - V_{BUS} 输出：3.3V – 21V，步长为 ±20mV
  - I_{BUS} 输出：0A – 3A、±50mA 电流限制步长
  - V_{BUS} 短接 V_{BAT} 和接地保护
  - V_{BUS} 电缆压降补偿
  - MFi 过流保护
  - 开关频率：300kHz、400kHz、450kHz
  - 具有抖动的直流/直流同步输入/输出
- USB 端口配置选项
  - 1 个 USB-PD 端口 (TPS25762-Q1)
  - 1 个支持 DisplayPort™ over USB-C™（DP 交替模式）的 USB-PD 端口 (TPS25763-Q1)
  - 2 USB-PD 端口（TPS25772-Q1 ）
- 符合 USB 要求
  - USB Type-C® 电力输送 3.2 版
    - CC 逻辑、V_{CONN} 拉电流和放电电流
    - USB 电缆极性检测
  - 电池充电规范 v1.2 (BC1.2)
    - DCP：专用充电端口
- 传统快速充电
  - 2.7V Divider-3 模式
  - 1.2V 分压模式
  - 高压 DCP 协议
- 微控制器内核允许
  - 固件更新
  - 根据电源电压和温度提供电源管理
- 短接 V_{BUS} 和 V_{BAT} 保护
  - V_{BUS}
  - Px_ DP 和 Px_DM
  - Px_CC1 和 Px_CC2
- 具有可湿性侧面的 HotRod™ QFN 封装

2 应用

- 汽车类 USB 充电
- 汽车媒体中心
- 汽车音响主机
- 汽车后座娱乐系统

3 说明

TPS25762-Q1 是一款完全集成的 USB Type-C® 电力输送 (PD) 充电口控制器，具有集成的降压/升压转换器，适用于汽车单端口 USB 应用。功能包括：带 4 个电源开关的集成式降压/升压转换器；一个 ARM® Cortex®-M0；带 Type-C 电缆插拔和方向检测的 USB 端口控制器；USB 电池充电规范版本 1.2 (BC1.2) 检测；USB 端点 PHY；器件电源管理和监控电路；连接器引脚过压和短路保护。

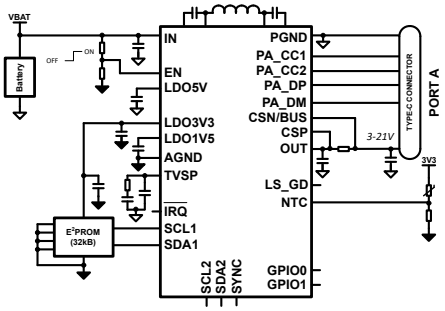
一个智能的系统电源管理 (SPM) 引擎有效地增加了传输的 USB 电力，同时保护系统免受汽车电池瞬态和过热情况的影响。

器件配置设置通过一个直观的图形用户界面 (GUI) 进行选择。

封装信息

器件型号	封装(1)	封装尺寸(2)
TPS25762-Q1	RQL (QFN-29)	6.00mm × 5.00mm

(1) 有关更多信息，请参阅机械、封装和可订购信息
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



TPS25762-Q1 简化版应用

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.... 1
2 应用.... 1
3 说明.... 1
4 器件比较表.... 3
5 引脚配置和功能.... 4
6 规格.... 6
6.1 绝对最大额定值.... 6
6.2 ESD 等级.... 7
6.3 建议运行条件.... 8
6.4 建议元件.... 8
6.5 热性能信息.... 9
6.6 降压/升压稳压器.... 9
6.7 CC 电缆检测参数.... 13
6.8 CC VCONN 参数.... 13
6.9 CC PHY 参数.... 14
6.10 热关断特性.... 15
6.11 振荡器特性.... 15
6.12 ADC 特性.... 15
6.13 TVSP 参数.... 16
6.14 输入/输出 (I/O) 特性.... 17
6.15 BC1.2 特性.... 18
6.16 I2C 要求和特性.... 18
6.17 典型特性.... 21
7 参数测量信息.... 29
8 详细说明.... 31
8.1 概述.... 31
8.2 功能方框图.... 32
8.3 特性说明.... 32
8.4 器件功能模式.... 65
9 应用和实施.... 66
9.1 应用信息.... 66
9.2 典型应用.... 66
9.3 电源相关建议.... 81
9.4 布局.... 81
10 器件和文档支持.... 83
10.1 文档支持.... 83
10.2 接收文档更新通知.... 83
10.3 支持资源.... 83
10.4 商标.... 83
10.5 静电放电警告.... 83
10.6 术语表.... 83
11 修订历史记录.... 83
12 机械、封装和可订购信息.... 85

Copyright © 2026 Texas Instruments Incorporated

4 器件比较表

器件型号	可订购器件	端口 A	端口 B	端口 A 输出功率	端口 B 输出功率	DP 交替模式	非稳态 VIN 启动支持	可配置启动模式 (2)
TPS25762-Q1	TPS25762CQRQLRQ1	USB-PD	不适用	65W	不适用	否	与 VIN 相关 (1)	是
	TPS25762CAQRQLRQ1	USB-PD	不适用	65W	不适用	否	是	否
	TPS25762DQRQLRQ1	USB-PD	不适用	65W	不适用	否	是	是
	TPS25762FQRQLRQ1	USB-PD	不适用	65W	不适用	否	是	是
TPS25772-Q1	TPS25772CQRQLRQ1	USB-PD	USB-PD	65W	65W	否	与 VIN 相关 (1)	是
	TPS25772CAQRQLRQ1	USB-PD	USB-PD	65W	65W	否	是	否
	TPS25772DQRQLRQ1	USB-PD	USB-PD	65W	65W	否	是	是
	TPS25772FQRQLRQ1	USB-PD	USB-PD	65W	65W	否	是	是
TPS25763-Q1	TPS25763DQRQLRQ1	USB-PD	不适用	65W	不适用	是	是	是
	TPS25763FQRQLRQ1	USB-PD	不适用	65W	不适用	是	是	是

(1) 当 VIN 振荡最低电压 ≧7.6V 时，器件在稳定的 VIN（例如，冷启动）条件下启动，直至启动完成。请参阅应用简报 TPS257x2-Q1 使用非稳态电源电压进行启动。
(2) 请参阅节 8.3.2。

5 引脚配置和功能

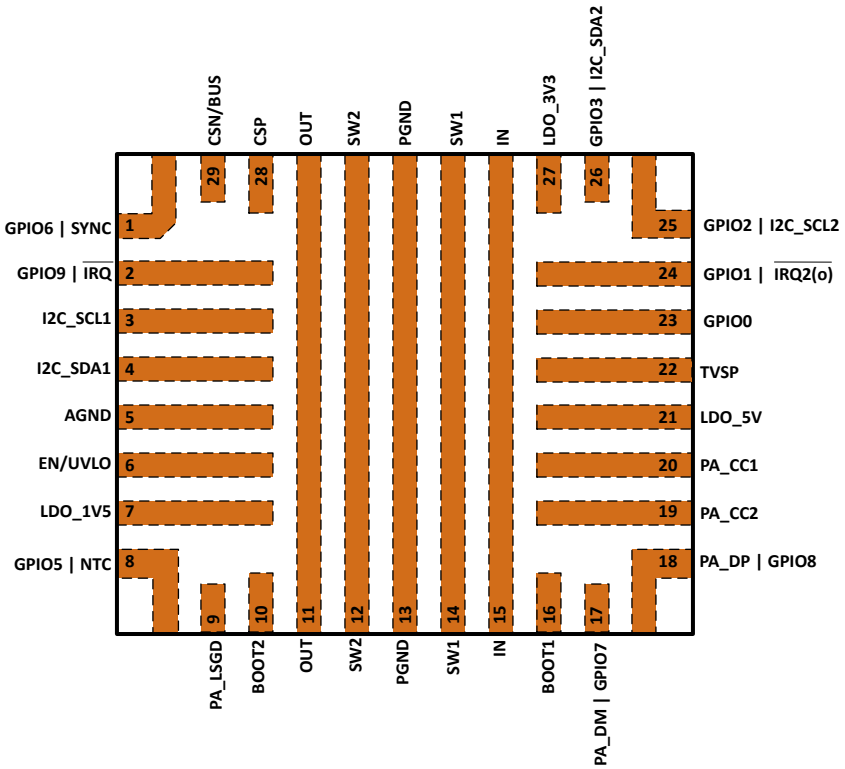


图 5-1. TPS25762-Q1 RQL 封装，29 引脚 VQFN（顶视图）

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 引脚说明

引脚		说明
名称	编号	
EN/UVLO	6	使能引脚。EN/UVLO < 0.3V 时，TPS25762-Q1 处于低电流关断模式。EN/UVLO > 1.3V 时，如果 LDO_5V 超过 LDO_5V UVLO 阈值，则会启用完整功能。
IN	15	连接到 IC 的输入电源引脚。将 V_{IN} 连接到 5.5V 至 18V（绝对最大瞬态电压为 40V）之间的电源电压。
PGND	13	IC 的电源接地。低侧栅极驱动器的高电流接地连接。
SW1	14	降压侧开关节点。
SW2	12	升压侧开关节点。
BOOT1	16	需要在 BOOT1 和 SW1 引脚之间连接一个外部电容器，以便为高侧 MOSFET 栅极驱动器提供偏置。
BOOT2	10	需要在 BOOT2 和 SW2 引脚之间连接一个外部电容器，以便为高侧 MOSFET 栅极驱动器提供偏置。
AGND	5	IC 的模拟地。
OUT	11	降压/升压稳压器的输出。连接到大容量电容。
CSP	28	电流检测放大器的正输入。
CSN/BUS	29	电流检测放大器的负输入。这是 PA_VBUS 电源。
LDO_5V	21	用于降压/升压低侧 FET 驱动器和 Px_VCONN 电源的内部 5V LDO 的输出。将旁路电容器连接到 PGND。允许从外部 5V 电源过度驱动。
LDO_3V3	27	用于模拟电路和 GPIO 驱动器的内部 3.3V LDO 的输出。将旁路电容器连接到 AGND。
LDO_1V5	7	用于数字电路的内部 1.5V LDO 的输出。将旁路电容器连接到 AGND。
I2C_SCL1	3	控制器 I2C 时钟输入/输出。
I2C_SDA1	4	控制器 I2C 数据输入/输出。
GPIO2（I2C_SCL2）	25	多功能引脚。GPIO；或目标 I2C 时钟输入。
GPIO3（I2C_SDA2）	26	多功能引脚。GPIO；或目标 I2C 数据输入。
$\overline{IRQ}$ (GPIO9)	2	多功能引脚。I2C1 或 I2C2 的中断 I/O 和故障标志；或 GPIO，具体取决于固件配置。报告由应用配置固件设置的故障情况。
PA_CC1	20	模拟输入/输出。端口 A Type-C 电流广播、VCONN 和 USB PD 调制解调器。连接到端口 A Type-C 连接器 CC1 引脚。
PA_CC2	19	模拟输入/输出。端口 A Type-C 电流广播、VCONN 和 USB PD 调制解调器。连接到端口 A Type-C 连接器 CC2 引脚。
PA_DP (GPIO8)	18	多功能引脚。BC1.2 USB 2.0D+ 数据线输入/输出。连接到端口 A Type-C USB 数据线 DP 连接器引脚。也可用作 GPIO，具体取决于固件配置。
PA_DM (GPIO7)	17	多功能引脚。BC1.2 USB 2.0D- 数据线输入/输出。连接到端口 A Type-C USB 数据线 DM 连接器引脚。也可用作 GPIO，具体取决于固件配置。
GPIO0	23	GPIO
GPIO1 或 $\overline{IRQ2(o)}$	24	多功能引脚。GPIO 或中断 I/O，具体取决于固件配置。
GPIO5 (NTC)	8	多功能引脚。GPIO；热敏电阻输入（负温度系数电阻器或正温度系数电阻器）。
GPIO6（同步）	1	多功能引脚。GPIO；SYNC(o) - 使外部直流/直流稳压器与内部直流/直流开关频率同步的时钟输出；SYNC(i) - 使内部直流/直流转换器与外部时钟同步的时钟输入。
PA_LSGD	9	用于 V_{BUS} 大容量电容阻断的外部 NFET 的电荷泵输出。
TVSP	22	瞬态电压保护和固件设置引脚。请参阅 TVSP 器件配置和 ESD 保护以了解启动配置和 R-C 网络元件值。

6 规格

6.1 绝对最大额定值

在建议的 -40°C 至 150°C 工作结温范围内测得并且 AGND = PGND（除非另有说明）[(1)(2)]

		最小值	最大值	单位
输入电压范围	IN [(3)(4)] 至 PGND	-0.3	40	V
输入电压范围	IN，以 SW1 为基准	-0.3	25	V
输入电压范围	EN/UVLO [(5)] 至 AGND	-0.3	受内部限制	V
输入电压范围	BOOT1，以 SW1 为基准	-0.3	6	V
输入电压范围	BOOT2，以 SW2 为基准 [(6)]	-0.3	6	V
输入电压范围	SW1 [(7)] 至 PGND	-0.3	24	V
输入电压范围	SW2 [(8)] 至 PGND	-0.3	24	V
输入电压范围	SW2 至 OUT		17.5	V
输入电压范围	CSP 至 PGND	-0.3	24	V
输入电压范围	CSN/BUS 至 PGND	-0.3	24	V
输入电压范围	CSP 至 CSN	-0.3	0.3	V
输入电压范围	AGND 到 PGND	-0.3	0.3	V
输出电压范围	OUT 至 PGND	-0.3	24	V
输出电压范围	LDO_5V 至 PGND	-0.3	6	V
输出电压范围	LDO_3V3 至 AGND	-0.3	6	V
输出电压范围	LDO_1V5 至 AGND	-0.3	2	V
I/O 电压范围	TVSP 至 PGND	-0.3	30	V
I/O 电压范围	I2C_SCL1 至 AGND	-0.3	6	V
I/O 电压范围	I2C_SDA1 至 AGND	-0.3	6	V
I/O 电压范围	GPIO9、$\overline{\text{IRQ1}}$ 至 AGND	-0.3	6	V
I/O 电压范围	PA_CC1 至 AGND	-0.3	30	V
I/O 电压范围	PA_CC2 至 AGND	-0.3	30	V
I/O 电压范围	PA_DM 至 AGND	-0.3	30	V
I/O 电压范围	GPIO7 至 AGND	-0.3	6	V
I/O 电压范围	PA_DP 至 AGND	-0.3	30	V
I/O 电压范围	GPIO8 至 AGND	-0.3	6	V
I/O 电压范围	GPIO0 至 AGND	-0.3	6	V
I/O 电压范围	GPIO1、$\overline{\text{IRQ2}}$ 至 AGND	-0.3	6	V
I/O 电压范围	GPIO2、I2C_SCL2 至 AGND	-0.3	6	V
I/O 电压范围	GPIO3、I2C_SDA2 至 AGND	-0.3	6	V
I/O 电压范围	PA_LSGD 至 PGND	-0.3	30	V
I/O 电压范围	GPIO5、NTC 至 AGND	-0.3	6	V
I/O 电压范围	GPIO6、SYNC 至 AGND	-0.3	6	V
I/O 电压范围	PA_LSGD 至 CSN/BUS	-0.3	10	V

Copyright © 2026 Texas Instruments Incorporated

6.1 绝对最大额定值（续）

在建议的 -40°C 至 150°C 工作结温范围内测得并且 AGND = PGND（除非另有说明）[(1)(2)]

		最小值	最大值	单位
输入电流	EN/UVLO	0	2	mA
输出电流	PA_CC1、PA_CC2 上的正拉电流		受内部限制	A
输出电流	GPIO 2、3、5、6、7、8		0.0010	A
输出电流	GPIO 0、1、4、9		0.005	A
输出电流	I2C_SDA1、I2C_SCL1、I2C_SDA2、I2C2_SCL2 的正灌电流		受内部限制	A
输出电流	LDO_5V、LDO_3V3、LDO_1V5 的正拉电流		受内部限制	A
T_A 工作环境温度		-40	125	°C
T_J 工作结温		-40	150	°C
T_{STG} 贮存温度		-55	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值均以 PGND 或 AGND 为基准。将 PGND 引脚直接连接到电路板的接地平面。PGND 和 AGND 布线可以连接在 AGND 引脚附近。
(3) 当降压/升压转换器正在运行且 V_{IN} 超过 18V 时，正压摆率 dV_{IN}/dt 不得超过 200V/ms。
(4) 施加 V_{IN} 时，从 V_{IN} 超过 5V 到 V_{IN} 超过 25V 的时间不得小于 2μs，可以通过适当调整输入 EMI 滤波器的尺寸来实现。
(5) EN/UVLO 引脚在内部被钳位至 10V。通过连接限流电阻器，确保不会超过输入电流额定值。
(6) 由于内部钳位，OUT 过压条件下以 SW2 为基准的 BOOT2 可能为 -15V。
(7) SW1 可能会在负开关瞬态期间将 PGND 下冲 -1V，因为体二极管中可能有高达 10A（峰值）的电流。典型持续时间约为 20ns。SW1 可能会在正瞬态期间将 OUT 过冲 1V。典型持续时间约为 20ns。
(8) SW2 可能会在开关瞬态期间将 PGND 下冲 -2V，因为体二极管中可能有高达 10A（峰值）的电流。典型持续时间约为 20ns。SW2 可能会在正瞬态期间将 OUT 过冲 1V。典型持续时间约为 20ns。

6.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准		±2000[(1)]	V
$V_{(ESD)}$	静电放电	充电设备模型 (CDM)，符合 AEC Q100-011 标准		±750[(2)]	V
$V_{(ESD)}$	静电放电	IEC61000-4-2 接触放电 150pF，330Ω。	OUT、CSP、CSN/BUS、PA_CC1、PA_CC2、PA_DP、PA_DM	±2000[(3)]	V
$V_{(ESD)}$	静电放电	IEC61000-4-2 接触放电 150pF，330Ω。	OUT、CSP、CSN/BUS、PA_CC1、PA_CC2、PA_DP、PA_DM	±2000[(3)]	V
$V_{(ESD)}$	静电放电	ISO 10605 接触放电 330pF，330Ω。	OUT、CSP、CSN/BUS、PA_CC1、PA_CC2、PA_DP、PA_DM	±2000[(3)]	V
$V_{(ESD)}$	静电放电	ISO 10605 空气间隙放电 330pF，330Ω。	OUT、CSP、CSN/BUS、PA_CC1、PA_CC2、PA_DP、PA_DM	±2000[(3)]	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。
(2) 通过级别符合 AEC-Q100 分级 C2b 标准。
(3) 在德州仪器 (TI) 评估板上执行测试。

6.3 建议运行条件

在建议的 -40°C 到 150°C 工作结温范围内测得（除非另外说明）

			最小值	最大值	单位
V_I	输入电压范围（输出高达 65W）	IN	6.8	18	V
V_I	输入电压范围（输出高达 30W）	IN	5.5	18	V
V_I	输入电压范围	EN/UVLO	0	7 (2)	V
I_I	输入电流	EN/UVLO	0	1	mA
V_I	输入电压范围	由外部电源过驱时的 LDO_5V	4.75	5.5	V
V_I	输入电压范围	CSP、CSN/BUS	0	22	V
V_I	输入电压范围	PB_VBUS（配置为 PB_VBUS 时的 GPIO4）	3	22	V
V_O	输出电压范围	OUT	0	21	V
V_{IO}	I/O 电压范围	PA_CC1、PA_CC2、PB_CC1、PB_CC2	0	5.5	V
V_{IO}	I/O 电压范围	PA_DP、PA_DM、PB_DP、PB_DM	0	3.6	V
V_{IO}	I/O 电压范围	I2C_SDAn、I2C_SCLn、$\overline{IRQn}$（n=1 或 2）	0	5.5	V
V_{IO}	I/O 电压范围	GPIOn (n = 0 - 9)	0	3.6	V
V_{IO}	I/O 电压范围	NTC 监控器 (GPIO5)、SYNC (GPIO6)	0	3.6	V
I_O	输出电流(1)	IOUT		5	A
I_O	输出电流	PA_CC1、PA_CC2、PB_CC1、PB_CC2		225	mA
I_O	输出电流（来自 LDO_3V3）	GPIOn (n = 0 - 9)		10	mA
fsw	从 SYNC 引脚驱动的降压/升压转换器开关频率		250	500	kHz
T_A	环境工作温度		-40	125	°C
T_J	工作结温		-40	150	°C

(1) 来自降压/升压功率级的平均 LC 滤波输出电流。在 I_{OUT} > 3A 且 V_{OUT} > 10V 的情况下运行可能会导致热关断。
(2) 当流入引脚的电流在外部未受限制时，EN/UVLO 最大值规格适用。

6.4 建议元件

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数(1)		电压额定值	最小值	典型值	最大值	单位
C_{IN}	VIN 上的电容	40V	22	47		μF
C_{LDO_5V}	LDO_5V 上的电容（由内部供电）	10V	4.7		10	μF
C_{LDO_5V}	LDO_5V 上的电容（由外部供电）	10V	10	47	100	μF
C_{LDO_3V3}	LDO_3V3 上的电容	6.3V	4.7		10	μF
C_{LDO_1V5}	LDO_1V5 上的电容	6.3V	4.7		10	μF
C_{Px_CCy}	Px_CCy 引脚上的电容(2)	6.3V	200	330	480	pF
C_{BOOT1}、C_{BOOT2}	启动充电电容	10V	0.08	0.1	0.3	μF
$R_{Snubber_SW1}$	SW1 上的 RC 缓冲器电阻器	35V，0.25W		1.1		Ω
$C_{Snubber_SW1}$	SW1 上的 RC 缓冲器电容器	35V		1		nF
$R_{Snubber_SW2}$	SW2 上的 RC 缓冲器电阻器	35V，0.25W		1.1		Ω
$C_{Snubber_SW2}$	SW2 上的 RC 缓冲器电容器	35V		3.3		nF

Copyright © 2026 Texas Instruments Incorporated

6.4 建议元件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数[1]		电压额定值	最小值	典型值	最大值	单位
C_{OUT}	OUT 上的电容 [4]	35V	30	33	40	μF
C_{BUS}	PA_VBUS 上的电容	35V	100	120	150	μF
L	电感器 [4]		3.3	4.7	5.6	μH
NTC	热敏电阻		47		100	kΩ
$R_{EN/UVLO}$	使能/UVLO 上拉电阻		47			kΩ
TVPS 引脚元件 (C_{TVSP} ‖ ($Damper_{R+C}$))	TVSP 引脚上的 C_{TVSP} 电容 [3]	40V	0.08	0.1	0.12	μF
TVPS 引脚元件 (C_{TVSP} ‖ ($Damper_{R+C}$))	与 C_{TVSP} 并联的 R + C 网络的阻尼器电阻器 R	0.25W	8	10	12	Ω
TVPS 引脚元件 (C_{TVSP} ‖ ($Damper_{R+C}$))	与 C_{TVSP} 并联的 R + C 网络的阻尼器电容器 C	40V	0.376	0.47	0.564	μF
ESR_{CTVSP}	TVSP 电容器 ESR（等效串联电阻）			10		mΩ
ESL_{CTVSP}	TVSP 电容器 ESL（等效串联电感）			1		nH

(1) 电容值不包括任何降额因子。例如，如果需要 5.0μF 并且在所需工作电压下外部电容值减少 50%，则需要的外部电容值为 10μF。
(2) 这包括 Type-C 插座的所有电容。
(3) TVSP 引脚上允许的最大电容，可确保启动期间器件配置正确解码。
(4) 请参阅“应用”部分以了解推荐的 L 和 C_{OUT} 组合。

6.5 热性能信息

热指标[1]		TPS25762-Q1 Hot Rod 29 引脚	单位
$R_{\theta JA}$	结至环境热阻	33.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	13.1	
$R_{\theta JB}$	结至电路板热阻	7.3	
ψ_{JT}	结至顶部特征参数	0.3	
ψ_{JB}	结至电路板特征参数	7.2	

(1) 有关传统和新热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

6.6 降压/升压稳压器

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V 且 $V_{EN/UVLO}$ = 2V。[1]

参数		测试条件	最小值	典型值	最大值	单位
电源电压 (VIN)						
I_Q	V_{IN} 关断电流	$V_{EN/UVLO}$ = 0V			130	μA
I_Q	V_{IN} 关断电流	$V_{EN/UVLO}$ = 0V，T_J = 85°C		55		μA
I_Q	V_{IN} 工作电流	$V_{EN/UVLO}$ = 2V，V_{OUT} = 5V，I_{OUT} = 0A		8		mA
I_Q	V_{IN} 工作电流	$V_{EN/UVLO}$ = 1V，V_{OUT} = 0V，I_{OUT} = 0A			4.5	mA
I_Q	V_{IN} 工作电流	$V_{EN/UVLO}$ = 2V，V_{OUT} = 0V，I_{OUT} = 0A			8	mA
$V_{IN(OVP_R)}$	V_{IN} 上升过压阈值	V_{IN} 上升。	18.4	19.2	20	V

6.6 降压/升压稳压器（续）

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V 且 $V_{EN/UVLO}$ = 2V。(1)

参数		测试条件	最小值	典型值	最大值	单位
$V_{IN(OVP_F)}$	V_{IN} 下降过压阈值	V_{IN} 下降。	18.0	18.8	19.6	V
	迟滞			0.4		V
$V_{IN(UVLO_R)}$	V_{IN} 欠压锁定上升	V_{IN} 上升。	5.14	5.30	5.46	V
$V_{IN(UVLO_F)}$	V_{IN} 欠压锁定下降	V_{IN} 下降。	5.04	5.20	5.36	V
	迟滞			0.1		V
LDO_5V OUTPUT						
V_{LDO_5V}	LDO_5V 输出调节电压	7V ≤ V_{IN} ≤ 18V，0 < I_{LDO_5V} < 125mA，V_{EN} = 2V。	4.5	4.63	4.75	V
$V_{LDO_5V(UVLO_R)}$	LDO_5V 欠压锁定上升		4.29	4.4	4.51	V
$V_{LDO_5V(UVLO_F)}$	LDO_5V 欠压锁定下降		4.09	4.2	4.31	V
	欠压迟滞			200		mV
$V_{LDO_5V_DO}$	压降电压	V_{IN} = 5.5V；I_{LDO_5V} = 125mA	4.3			V
$I_{LDO_5V(ILIMIT)}$	LDO_5V 电流限制	V_{LDO_V5V} = 0V 至 3.5V，$R_{LDO_V5V_LOAD}$ = 1Ω	125	200	400	mA
LDO_3V3 OUTPUT						
V_{LDO_3V3}	LDO_3V3 输出调节电压	7V ≤ V_{IN} ≤ 18V，V_{EN} = 2V，$V_{LDO_5V(UVLO)}$ < V_{LDO_5V} < 5.5V，0 < I_{LDO_3V3} < 25mA	3.4	3.5	3.6	V
$V_{LDO_3V3(UVLO_R)}$	LDO_3V3 欠压锁定上升		3.2	3.3	3.4	V
$V_{LDO_3V3(UVLO_F)}$	LDO_3V3 欠压锁定下降		3.05	3.15	3.25	V
	欠压迟滞			150		mV
$V_{LDO_3V3_DO}$	压降电压	VIN = 4.5V，I_{LDO_3V3} = 30mA	3.3			V
$I_{LDO_3V3(ILIMIT)}$	LDO_3V3 电流限制	V_{LDO_3V3} = 0V 至 2.5V，$R_{LDO_3V3_LOAD}$ = 1Ω	35	50	80	mA
LDO_1V5 OUTPUT						
V_{LDO_1V5}	LDO_1V5 输出调节电压	4.5V < V_{LDO_5V} < 5.5V，0 < I_{LDO_1V5} < 10mA	1.49	1.55	1.65	V
$V_{LDO_1V5(UVLO_R)}$	LDO_1V5 欠压锁定上升		1.44	1.49	1.54	V
$V_{LDO_1V5(UVLO_F)}$	LDO_1V5 欠压锁定下降		1.37	1.42	1.47	V
	欠压迟滞			70		mV
$I_{LDO_1V5(ILIMIT)}$	LDO_1V5 电流限制	V_{LDO_1V5} = 0V 至 1.2V，$R_{LDO_1V5_LOAD}$ = 1Ω	15	20	28	mA
EN/UVLO						
$V_{EN(LDO_V5V_R)}$	内部 LDO 导通所需的 EN 输入电平	EN/UVLO 上升			1.05	V
$V_{EN(LDO_V5V_F)}$	内部 LDO 关断所需的 EN 输入电平	EN/UVLO 下降	0.3			V
$V_{EN(OPER)}$	开始运行所需的 EN 输入电平	EN/UVLO 上升精密 EN	1.2	1.25	1.3	V
$V_{EN(STBY)}$	停止运行所需的 EN 输入电平	EN/UVLO 下降	1.1	1.15	1.2	V
$V_{EN(HYS)}$	迟滞			100		mV
$V_{EN(CLAMP)}$	EN 输入钳位电压	$V_{EN/UVLO}$ > $V_{EN(CLAMP)}$，10μA < $I_{EN/UVLO}$ < 1mA	6	9	12	V
$I_{EN(LEAK)}$	流入 EN 引脚的漏电流	0V < V_{EN} < 6V			1	μA
输出电压						
$V_{CSN/BUS(3V)}$	3V 时的 $V_{CNS/BUS}$ 调节精度	0 ≤ I_{OUT} ≤ 3A	2.9	3	3.1	V
$V_{CSN/BUS(5V)}$	5V 时的 $V_{CNS/BUS}$ 调节精度	0 ≤ I_{OUT} ≤ 3A	4.85	5	5.15	V
$V_{CSN/BUS(21V)}$	21V 时的 $V_{CNS/BUS}$ 调节精度	0 ≤ I_{OUT} ≤ 3A	20.48	21	21.53	V
V_{CSN/BUS_STP}	输出电压步长（12 位 DAC）			10		mV
VDAC 分辨率	V_{BUS} DAC 分辨率			12		位

Copyright © 2026 Texas Instruments Incorporated

6.6 降压/升压稳压器（续）

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V 且 $V_{EN/UVLO}$ = 2V。(1)

参数		测试条件	最小值	典型值	最大值	单位
I_{DISCHG}	转换到 VSafe0V 时的 CSN/BUS 放电电流	V_{CSP} = $V_{CSN/BUS}$。$V_{CSN/BUS}$ = 3V。测量流入 BUS 的电流。	40			mA
t_{DISCHG}	转换到 VSafe5V 时的 CSN/BUS 放电时间	V_{BUS} = 21V（最大值），CBULK = 220μF，BUS 放电至 < 5.5V 所需的时间（根据 USB PD 规范）			275	ms
t_{DISCHG}	转换到 VSafe0V 时的 CSN/BUS 放电时间	V_{BUS} = 21V（最大值），CBULK = 220μF，BUS 放电至 < 0.8V 所需的时间（根据 USB PD 规范）			650	ms
R_{DISCHG}	不为 VBUS 供电时 BUS 引脚上的弱放电电阻	EN = 2V，测量 BUS 至 PGND 电阻。	60		135	kΩ
$R_{BUS-GND(PWR)}$	BUS 至 GND 电阻，禁用 R_{DISCH}，不为 VBUS 供电	EN = 2V 测量 BUS 至 PGND 电阻。	120		500	kΩ
$R_{BUS-GND(UNPWR)}$	BUS 至 GND 电阻，未通电	VIN = EN = 0V 测量 BUS 至 PGND 电阻。		2		kΩ
电缆压降补偿						
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.1V/A：V_{CSP} - $V_{CSN/BUS}$ = 50 mV	465	500	535	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.1V/A：V_{CSP} - $V_{CSN/BUS}$ = 10mV	85	100	115	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.075V/A：V_{CSP} - $V_{CSN/BUS}$ = 50mV	346	375	404	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.075V/A：V_{CSP} - $V_{CSN/BUS}$ = 10mV	61	75	89	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.05V/A：V_{CSP} - $V_{CSN/BUS}$ = 50mV	227	250	273	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.05V/A：V_{CSP} - $V_{CSN/BUS}$ = 10mV	37	50	63	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.025V/A：V_{CSP} - $V_{CSN/BUS}$ = 50mV	109	125	141	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0.025V/A：V_{CSP} - $V_{CSN/BUS}$ = 10mV	14	25	36	mV
V_{OUT_CDC}	ΔV_{OUT} 增加值与 I_{OUT} 间的关系	增益设置 = 0V/A：0mV ≤ V_{CSP} - $V_{CSN/BUS}$ ≤ 50mV	-5		20	mV
降压/升压峰值电流限制						
$I_{PEAK(BOOST)}$	升压峰值电流限制（在升压模式下）		12.3	14.5	16.7	A
$I_{PEAK(BOOST)}$	升压峰值电流限制（在升压模式下）		10.8	12.8	14.7	A
$I_{PEAK(BOOST)}$	升压峰值电流限制（在升压模式下）		9.3	11.0	12.6	A
$I_{PEAK(BOOST)}$	升压峰值电流限制（在升压模式下）		7.9	9.3	10.6	A
$I_{PEAK(BOOST)}$	升压峰值电流限制（在升压模式下）		6.3	7.5	8.6	A
$I_{PEAK(BOOST)}$	升压峰值电流限制（在升压模式下）		4.8	5.7	6.5	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		8.2	9.7	11.2	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		9.0	10.6	12.1	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		9.7	11.4	13.1	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		10.4	12.3	14.1	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		5.3	6.2	7.2	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		6	7.1	8.2	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		6.8	8.0	9.1	A
$I_{PEAK(BUCK)}$	降压峰值电流限制（在降压模式下）		7.5	8.8	10.1	A
$I_{NEG(BUCK)}$	降压负电流限制（在降压模式下）		-4.6	- 3.8	-3	A
DAC 输出电流						

6.6 降压/升压稳压器（续）

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V 且 $V_{EN/UVLO}$ = 2V。(1)

参数		测试条件	最小值	典型值	最大值	单位
IDAC_Resolution				8		位
电流限值						
I_{LIMIT_LO}	电流限制准确度	1A ≤ I_{OUT} ≤ 3A，$V_{CSN/BUS}$ < 2.5V，R_S = 10mΩ。	-250		250	mA
I_{LIMIT_LO}	电流限制精度 < 1A	1A ≤ I_{OUT} ≤ 3A，$V_{CSN/BUS}$ ≥ 2.5V，R_S = 10mΩ	-150		150	mA
I_{LIMIT_HI}	电流限制精度 > 3A	I_{OUT} > 3A，$V_{CSN/BUS}$ < 2.5V，R_S = 10mΩ	-20		20	%
I_{LIMIT_HI}	电流限制精度 > 3A	I_{OUT} > 3A，$V_{CSN/BUS}$ ≥ 2.5V，R_S = 10mΩ	-5		5	%
I_{LIMIT_MIN}	最小可编程电流限制		1			A
I_{CL_STEP}	电流限制步长	1A ≤ I_{OUT} ≤ 5A，R_S = 10mΩ		50		mA
频率						
$f_{SW(1)}$	开关频率 1		285	300	315	kHz
$f_{SW(2)}$	开关频率 2		380	400	420	kHz
$f_{SW(3)}$	开关频率 3		428	450	473	kHz
频率抖动						
FS_{SS}	抖动期间的正频率偏差		8	10	12	%
	抖动期间的负频率偏差		-12	-10	-8	%
FS_{SS_MOD}	抖动的调制频率	DITHER_FREQ = 0	9	10	11	kHz
FS_{SS_MOD}	抖动的调制频率	DITHER_FREQ = 1	22.5	25	27.5	kHz
过压保护						
V_{CSN/BUS_OVP_R}	CSN/BUS 引脚上的固定输出过压阈值		22.0	23	24	V
V_{CSN/BUS_OVP_F}	下降		20.5	21.5	22.5	V
	迟滞			1.5		V
电源开关						
$R_{DS(ON)}$	M1	V_{IN} = 12V，(V_{BOOT1} - V_{SW1}) = 4.5V，I_{SW1} = -1A		4.5		mΩ
$R_{DS(ON)}$	M2	V_{IN} = 12V，I_{SW1} = 1A		20		mΩ
$R_{DS(ON)}$	M4	V_{IN} = 12V，I_{SW2} = 1A		6		mΩ
$R_{DS(ON)}$	M3 + M5	V_{IN} = V_{OUT} = 12V：(V_{BOOT2} - V_{SW2}) = 4.5V，I_{SW2} = -1A		18		mΩ
$V_{UV_BOOT1_R}$	BOOT1 至 SW1 上升 UVLO 阈值		3.5	4	4.4	V
$V_{UV_BOOT1_F}$	BOOT1 至 SW1 下降 UVLO 阈值		2.9	3.4	3.7	V
	BOOT1 至 SW1 UVLO 迟滞			680		mV
$V_{OV_BOOT1_R}$	BOOT1 至 SW1 上升 OVP 阈值		4.6	5.3	5.9	V
$V_{OV_BOOT1_F}$	BOOT1 至 SW1 下降 OVP 阈值		4.3	5	5.6	V
	BOOT1 OVP 迟滞		250	300	350	mV
$V_{UV_BOOT2_R}$	BOOT2 至 SW2 上升 UVLO 阈值		3.5	4	4.4	V
$V_{UV_BOOT2_F}$	BOOT2 至 SW2 下降 UVLO 阈值		2.9	3.4	3.7	V
	BOOT2 至 SW2 UVLO 迟滞			680		mV
$V_{OV_BOOT2_R}$	BOOT2 至 SW2 上升 OVP 阈值		4.6	5.3	5.9	V
$V_{OV_BOOT2_F}$	BOOT2 至 SW2 下降 OVP 阈值		4.3	5	5.6	V
	BOOT2 OVP 迟滞		250	300	350	mV
降压/升压特性						

Copyright © 2026 Texas Instruments Incorporated

6.6 降压/升压稳压器（续）

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V 且 $V_{EN/UVLO}$ = 2V。(1)

参数		测试条件	最小值	典型值	最大值	单位
t_{SS}	软启动时间			6		ms

(1) 所有最小和最大限值都是将电气特性与工艺和温度变化相关联并应用统计过程控制方法时的额定值。

6.7 CC 电缆检测参数

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
Type-C 源端（Rp 上拉电阻）						
$V_{OC_3.3}$	在启用 Rp、空载时的未连接 Px_CCy 开路电压	R_{CC} = 47kΩ	1.85			V
V_{OC_5}	在启用 Rp、空载时的已连接 Px_CCy 开路电压	R_{CC} = 47kΩ	2.95			V
I_{Rev}	Px_CCy 上的未连接反向电流	V_{CCy} = 5.5V，V_{CCx} = 0V，测量流入 CCy 的电流			10	μA
I_{RpStd}	电流源 - 标准	0 < V_{CCy} < 1.0V，测量 I_{CCy}	64	80	96	μA
$I_{Rp1.5}$	电流源 - 1.5A	0 < V_{CCy} < 1.5V，测量 I_{CCy}	166	180	194	μA
$I_{Rp3.0}$	电流源 - 3.0A	0 < V_{CCy} < 2.45V，测量 I_{CCy}	304	330	356	μA
Type-C 接收端（Rd 下拉电阻）						
R_{SNK}	Rd 下拉电阻	0V ≤ V_{Px_CCy} ≤ 2.1V，测量 Px_CCy 上的电阻	4.6		5.6	kΩ
R_{VCONN_DIS}	VCONN 放电电阻	0V ≤ V_{Px_CCy} ≤ 5.5V，测量 Px_CCy 上的电阻	4.0		6.6	kΩ
通用（源端和接收端）						
t_{CC}	Px_CCy 上比较器的抗尖峰脉冲时间，适用于 V_{SRC1}、V_{SRC2}、V_{SRC3}、V_{SNK1}、V_{SNK2}、V_{SNK3} 和 V_{SNK4}。			2.56		ms

6.8 CC VCONN 参数

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN = 2V。

参数		测试条件	最小值	典型值	最大值	单位
R_{PP_CABLE}	VCONN 路径的 Rdson	V_{LDO_5V} = 5V，I_L = 200mA，测量 LDO_5V 到 Px_CCy 的电阻			1.2	Ω
I_{LIMVC}	短路电流限值	设置 0，V_{LDO_5V} = 5V，R_L = 10mΩ，测量 I_{Px_CCy}	30	50	70	mA
		设置 1，V_{LDO_5V} = 5V，R_L = 10mΩ，测量 I_{Px_CCy}	235	275	315	
I_{CCyLKG}	流入 Px_Cy 引脚的漏电流	禁用 VCONN，T_J ≤ 125ºC，V_{Px_CCy} = 5.5V，测量 I_{Px_CCy}	-1	0	10	μA
V_{VC_OVP}	Px_CCy 的过压保护阈值	V_{LDO_5V} 上升	5.6	5.9	6.2	V

6.8 CC VCONN 参数（续）

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN = 2V。

参数		测试条件	最小值	典型值	最大值	单位
V_{VC_RCP}	Px_CCy 的反向电流保护阈值，通过 CCx 提供 VCONN	V_{LDO_5V} = 5V，V_{CCx} 上升，设置 1。	230	310	390	mV
V_{VC_RCP}	Px_CCy 的反向电流保护阈值，通过 CCx 提供 VCONN	V_{LDO_5V} = 5V，V_{CCx} 上升，设置 2。	60	155	250	mV
$t_{PP_CABLE_FSD}$	在 V_{LDO_5V} > V_{VC_OVP} 或 V_{CCx} - V_{LDO_5V} > V_{VC_RCP} 之后禁用 Px_Cy VCONN 的时间	C_L = 0		1.5		µs
$t_{PP_CABLE_off}$	从禁用信号到 Px_CCy 处于最终值的 10%	I_L = 200mA，V_{LDO_5V} = 5V，C_L = 0	100	225	300	µs
$t_{iOS_PP_CABLE}$	短路的响应时间	外部 V_{LDO_5V} = 5V，对于短路 R_L = 10mΩ。设置 VCONILIM = 1。			2	µs
$t_{iOS_PP_CABLE}$	短路的响应时间	内部 V_{LDO_5V} = 5V，对于短路 R_L = 10mΩ。设置 VCONILIM = 0。			0.3	µs

6.9 CC PHY 参数

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN = 2V。

参数		测试条件	最小值	典型值	最大值	单位
发射器						
V_{TXHI}	Px_CCy 上的发送高电压	标准外部负载	1.05	1.125	1.2	V
V_{TXLO}	Px_CCy 上的发送低电压	标准外部负载	-75		75	mV
Z_{DRIVER}	使用 Px_CCy 驱动 CC 线路时的发送输出阻抗	在 750kHz 时测得	33		75	Ω
t_{Rise}	上升时间。Px_CCy 上的 10% 至 90% 振幅点，最小值是空载条件下的值。最大值由 TX 掩码进行设置	C_{Px_CCy} = 520pF	300			ns
t_{Fall}	下降时间。Px_CCy 上的 90% 至 10% 振幅点，最小值是空载条件下的值。最大值由 TX 掩码进行设置	C_{Px_CCy} = 520pF	300			ns
V_{PHY_OVP}	USB PD PHY 的 OVP 检测阈值。	最初 V_{CC1} ≤ 5.5V 且 V_{CC2} ≤ 5.5V，然后 V_{CCx} 上升。	5.5		8.5	V
接收器						
Z_{BMCRX} (2)	Px_CCy 上的接收器输入阻抗	不包括电缆检测中的上拉或下拉电阻。发送器为高阻抗。	1			MΩ
C_{CC}	Px_CCy 上的接收器电容(1)	处于接收器模式时向 CC 引脚输入的电容			120	pF
$V_{RX_SNK_R}$	Px_CCy 上用于接收器比较器的上升阈值	接收端模式（上升）	499	525	551	mV
$V_{RX_SRC_R}$	Px_CCy 上用于接收器比较器的上升阈值	源端模式（上升）	784	825	866	mV
$V_{RX_SNK_F}$	Px_CCy 上用于接收器比较器的下降阈值	接收端模式（下降）	230	250	270	mV

Copyright © 2026 Texas Instruments Incorporated

6.9 CC PHY 参数（续）

典型值对应于 T_J = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN = 2V。

参数		测试条件	最小值	典型值	最大值	单位
$V_{RX_SRC_F}$	Px_CCy 上用于接收器比较器的下降阈值	源端模式（下降）	523	550	578	mV

(1) 仅当 Px_CCy 引脚配置为接收 BMC 数据时，C_{CC} 才包括该引脚上的内部电容。需要使用外部电容来满足 USB-PD 规范 (cReceiver) 要求的最小电容。因此，TI 建议在外部添加 C_{Px_CCy}。
(2) 根据设计确定；未经生产测试。

6.10 热关断特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
T_{SD_BB}	关断温度阈值	温度上升	160	167	175	°C
T_{SD_HYS}	关断温度迟滞	迟滞		18		°C
$T_{SD_PA_VCONN}$	关断温度阈值	温度上升	152	166	179	°C
T_{SD_HYS}	关断温度迟滞	迟滞		20		°C
$T_{SD_PA_VBUS_DISCH}$	关断温度阈值	温度上升	155	166	177	°C
T_{SD_HYS}	关断温度迟滞	迟滞		20		°C
T_{SD_LDO5V}	关断温度阈值	温度上升	165	177	188	°C
T_{SD_HYS}	关断温度迟滞	迟滞		15		°C

6.11 振荡器特性

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
$F_{OSC(100K)}$	100KHz 振荡器	已修整。	89	103	111	kHz
$F_{OSC(24M)}$	24MHz 振荡器	已修整。0°C ≤ T_A ≤ 70°C	23.64	24.2	24.36	MHz
$F_{OSC(24M)}$	24MHz 振荡器	已修整。–40°C ≤ T_A ≤ 150°C	23.3	24.2	24.5	MHz

6.12 ADC 特性

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
LSB	最低有效位	3.6V 最大缩放，分压比为 3		14		mV
LSB	最低有效位	25.2V 最大缩放，分压比为 21		98		mV
LSB	最低有效位	(V_{CSP} - $V_{CSN/BUS}$) = 10mV、30mV		27		mA
E_G	增益误差	0A ≤ I_{TVSP} ≤ 0.9mA	-2.7		2.7	%
E_G	增益误差	0.05V ≤ V_{GPIOx} ≤ 3.6V，V_{GPIOx} ≤ V_{LDO_3V3}	-2.7		2.7	%
E_G	增益误差	2.7V ≤ V_{LDO_3V3} ≤ 3.6V	-2.4		2.4	%
E_G	增益误差	0.6V ≤ V_{Px_VBUS} ≤ 22V	-2.4		2.4	%

6.12 ADC 特性（续）

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
E_G	电流检测增益误差	(V_{CSP} - $V_{CSN/BUS}$) = 10mV、30mV	-2.4		2.4	%
E_G	增益误差	V_{IN}	-2.4		2.4	%
E_G	增益误差	4.3V ≤ V_{LDO_5V} ≤ 5.5V	-2.4		2.4	%
$V_{OS(E)}$	偏移误差(1)	0A ≤ I_{TVSP} ≤ 0.9mA	-4.1		15	mV
$V_{OS(E)}$	偏移误差(1)	0.05V ≤ V_{GPIOx} ≤ 3.6V，V_{GPIOx} ≤ V_{LDO_3V3}	-4.1		4.1	mV
$V_{OS(E)}$	偏移误差(1)	2.7V ≤ V_{LDO_3V3} ≤ 3.6V	-4.1		4.1	mV
$V_{OS(E)}$	偏移误差(1)	0.6V ≤ V_{Px_VBUS} ≤ 22V	-4.1		4.1	mV
$V_{OS(E)}$	偏移误差(1)	(V_{CSP} - $V_{CSN/BUS}$) = 10mV、30mV	-4.5		4.5	mA
$V_{OS(E)}$	偏移误差(1)	V_{IN}	-4.1		4.1	mV
$V_{OS(E)}$	偏移误差(1)	4.3V ≤ V_{LDO_5V} ≤ 5.5V	-4.1		4.1	mV

(1) 失调电压误差的定义在分压器之后。

6.13 TVSP 参数

VIN = 13.5V，EN = 2V。在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
TVSP						
V_{TVSP_PU}	用于配置的上拉电压 (1)	0 < I_{TVSP} < 1mA	5.3	5.5	5.7	V
解码 0	器件配置解码	R_{TVSP} = 开路			1	µA
解码 1	器件配置解码	R_{TVSP} = 93.1kΩ	56.9		61.2	µA
解码 2	器件配置解码	R_{TVSP} = 47.5kΩ	111.6		120	µA
解码 3	器件配置解码	R_{TVSP} = 29.4kΩ - TPS257xxC-Q1，R_{TVSP} = 26.7kΩ - TPS257xxD/F-Q1	180.3		193.9	µA
解码 4	器件配置解码	R_{TVSP} = 20.0kΩ - TPS257xxC-Q1，R_{TVSP} = 18.2kΩ - TPS257xxD/F-Q1	265		285	µA
解码 5	器件配置解码	R_{TVSP} = 14.7kΩ - TPS257xxC-Q1，R_{TVSP} = 13.0kΩ - TPS257xxD/F-Q1	360.5		387.8	µA
解码 6	器件配置解码	R_{TVSP} = 11.0kΩ - TPS257xxC-Q1，R_{TVSP} = 9.53kΩ - TPS257xxD/F-Q1	481.8		518.2	µA
解码 7	器件配置解码	R_{TVSP} = 8.45kΩ - TPS257xxC-Q1，R_{TVSP} = 7.5kΩ - TPS257xxD/F-Q1	627.2		674.6	µA
解码 8	器件配置解码	R_{TVSP} = 6.65kΩ - TPS257xxC-Q1，R_{TVSP} = 5.6kΩ - TPS257xxCA-Q1 和 TPS257xxD/F-Q1	797		857.1	µA

Copyright © 2026 Texas Instruments Incorporated

6.13 TVSP 参数（续）

VIN = 13.5V，EN = 2V。在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$I_{TVSP(ILIMIT)}$	TVSP 供电时的电流限值。	C_{TVSP} = 开路，R_{TVSP} = 开路。所有 Px_Dy = 0V 且 Px_CCy = 0V。V_{TVSP} = 0V。测量 TVSP 流出的电流。	1.1	1.44	1.83	mA

(1) 为实现正确的器件配置，在读取配置时必须确保 V_{IN} ≥ 7.6V。

6.14 输入/输出 (I/O) 特性

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
GPIO0-9（输入） (1)						
V_{IH}	GPIOx 高电平输入电压		1.3			V
V_{IL}	GPIOx 低电平输入电压				0.54	V
	GPIOx 输入迟滞电压		0.09			V
$I_{I(LEAKAGE)}$	GPIOx 漏电流	V_{GPIOx} = 5.5V	-8		8	μA
R_{PU}	GPIOx 内部上拉电阻	启用上拉电阻	50	100	150	kΩ
R_{PD}	GPIOx 内部下拉电阻	启用下拉电阻	50	100	150	kΩ
t_{DG}	GPIOx 输入抗尖峰脉冲			20		ns
GPIO 2、3、5、6（输出）						
V_{OH}	GPIOx 输出高电压	I_{GPIOx} = -5mA	2.9			V
V_{OL}	GPIOx 输出低电压	I_{GPIOx} = 5mA			0.4	V
GPIO 0、1、4、7、8、9（输出） (2)						
V_{OH}	GPIOx 输出高电压	I_{GPIOx} = -2mA	2.9			V
V_{OL}	GPIOx 输出低电压	I_{GPIOx} = 2mA			0.4	V
同步输出						
ϕ shift_00	配置为相移直流/直流 fsw 时钟输出时的 GPIOx	配置为 SYNC(O) 时 fsw 和 GPIO6 之间的相位差。		0		度
ϕ shift_90	配置为相移直流/直流 fsw 时钟输出时的 GPIOx	配置为 SYNC(O) 时 fsw 和 GPIO6 之间的相位差。		90		度
ϕ shift_120	配置为相移直流/直流 fsw 时钟输出时的 GPIOx	配置为 SYNC(O) 时 fsw 和 GPIO6 之间的相位差。		120		度
ϕ shift_180	配置为相移直流/直流 fsw 时钟输出时的 GPIOx	配置为 SYNC(O) 时 fsw 和 GPIO6 之间的相位差。		180		度
同步输入						
$f_{SYNC(300kHz)}$	有效外部时钟频率 ($f_{SW_internal}$ = 300kHz)		250		353	kHz
$f_{SYNC(400kHz)}$	有效外部时钟频率 ($f_{SW_internal}$ = 400kHz)		334		470	kHz
$f_{SYNC(450kHz)}$	有效外部时钟频率 ($f_{SW_internal}$ = 450kHz)		376		530	kHz
LSGD						
I_{LSGD_ON}	NFET 驱动器拉电流	0V ≤ $V_{CSN/BUS}$ ≤ 21V，0V ≤ (V_{LSGD} - $V_{CSN/BUS}$) ≤ 4V	10	13	16	μA

6.14 输入/输出 (I/O) 特性（续）

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
V_{LSGD_ON}	启用时的供电电压 (V_{LSGD} - $V_{CSN/BUS}$)	0V ≤ $V_{CSN/BUS}$ ≤ 21V，I_{LSGD} ≤ 4μA。测量 LSGD 和 CSN/BUS 之间的电压。	6		8	V
R_{LSGD_OFF}	禁用时的受电电阻	V_{LSGD} = $V_{CSN/BUS}$ = 5V		160	300	kΩ

(1) GPIO9 通常配置为 I2C_IRQ1m（控制器）：输入引脚。I2C 规格要求使用外部上拉电阻器。当用作 I2C_IRQ1m 时，输入阈值（V_{IH}、V_{IL}）漏电流 ($I_{I(LEAKAGE)}$) 和抗尖峰脉冲时序 (t_{DG}) 规格适用。在此运行模式下不使用内部上拉电阻器和下拉电阻器。
(2) GPIO9 或 GPIO1 可配置为 I2C_IRQ2s（目标）：开漏输出引脚。I2C 规格要求使用外部上拉电阻器。输出阈值 (V_{OL}) 适用。在此运行模式下不使用内部上拉电阻器和下拉电阻器。

6.15 BC1.2 特性

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。

参数		测试条件	最小值	典型值	最大值	单位
BC1.2 电阻						
R_{DCP_DAT}	Px_DP 和 Px_DM 之间的专用充电端口电阻	V_{Px_DP} = 0.6V，V_{Px_DM} = 0V，测量 DP 到 DM 的短路电阻			200	Ω
$R_{DM_DWN_15k}$	Px_DM 线路下拉电阻	V_{Px_DM} = 3.6V	12	15	18	kΩ
$R_{DM_DWN_20k}$	Px_DM 线路下拉电阻	V_{Px_DM} = 3.6V	14.25	19.53	24.8	kΩ
分压器模式						
$V_{2.7V}$	DPy 引脚上的输出电压	DPy 引脚上无负载	2.57	2.7	2.83	V
$V_{2.7V}$	DMy 引脚上的输出电压	DMy 引脚上无负载	2.57	2.7	2.83	V
$R_{2.7V}$	DPy 上的输出阻抗	从 DPy 引脚拉取 5μA	24	30	36	kΩ
$R_{2.7V}$	DMy 上的输出阻抗	从 DMy 引脚拉取 5μA	24	30	36	kΩ
$V_{1.2V}$	DMy 上的输出电压	DMy 上无负载	1.12	1.2	1.28	V
$R_{1.2V}$	DMy 上的输出阻抗	从 DMy 拉取 5μA	80	102	130	kΩ
HVDCP 阈值电压						
V_{DAT_REF}	DP 或 DM 引脚上的数据检测电压		0.25	0.325	0.4	V
V_{SEL_REF}	DP 或 DM 引脚上的输出选择电压		1.8	2	2.2	V
DP 和 DM 过压保护						
V_{Dy_OVP}	USB Px_DP 和 Px_DM 引脚的 OVP 检测阈值	最初 V_{PxDy} ≤ 3.6V，然后 V_{Px_Dy} 上升。	5.5		8.5	V

6.16 I2C 要求和特性

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。V_{DD} = I2C 上拉电压（3.3V 或 1.8V）

参数		测试条件	最小值	典型值	最大值	单位
$\overline{\text{I2C_IRQ1s}}$、$\overline{\text{I2C_IRQ2}}$						
$\overline{\text{I2C_IRQ1m}}$						
SDA 和 SCL 特性（标准、快速、快速+ 模式）						
V_{IL}	输入低电平信号				0.54	V
V_{IH}	输入高电平信号		1.3			V
V_{DD} = 3.3V 输入逻辑阈值						

Copyright © 2026 Texas Instruments Incorporated

6.16 I2C 要求和特性（续）

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。V_{DD} = I2C 上拉电压（3.3V 或 1.8V）

参数		测试条件	最小值	典型值	最大值	单位
V_{IL}	输入低电平信号				0.9	V
V_{IH}	输入高电平信号		2.31			V
V_{HYS}	输入迟滞		0.165			V
V_{OL}	输出低电压	V_{DD} = 1.8V，I_{OL} = 2mA			0.36	
V_{OL}	输出低电压	V_{DD} = 3.3V，I_{OL} = 3mA			0.4	V
I_{OL}	最大输出低电平电流	V_{OL} = 0.4V	12			mA
I_{LEAK}	输入漏电流	引脚上的电压 = 3.3V	-5		5	μA
C_I	引脚电容（内部）				10	pF
C_b	每个总线的容性负载（外部）。适用于标准模式和快速模式。				400	pF
C_b	每个总线的容性负载（外部）。适用于快速+ 模式。				550	pF
通用时序						
t_{SP}	抑制 I2C 脉宽				50	ns
SDA 和 SCL 特性（标准模式）						
f_{SCLS}	时钟频率（目标）	V_{DD} = 1.8V 或 3.3V			100	kHz
$t_{HD;STA}$	启动或重复启动条件保持时间	V_{DD} = 1.8V 或 3.3V	4			μs
t_{LOW}	SCL 时钟低电平时间	V_{DD} = 1.8V 或 3.3V	4.7			μs
t_{HIGH}	SCL 时钟高电平时间	V_{DD} = 1.8V 或 3.3V	4			μs
$t_{SU;STA}$	启动或重复启动条件建立时间	V_{DD} = 1.8V 或 3.3V	4.7			μs
$t_{HD;DAT}$	串行数据保持时间 (1)	V_{DD} = 1.8V 或 3.3V	0 (2)		- (3)	ns
$t_{SU;DAT}$	串行数据建立时间	V_{DD} = 1.8V 或 3.3V	250			ns
t_r	SCL 和 SDA 信号的上升时间	V_{DD} = 1.8V 或 3.3V；R_{PU} = 2.8kΩ；Cb = 400pF；测量 0.3 × V_{DD} 至 0.7 × V_{DD}			1000	ns
t_{of}	从 $V_{IH(MIN)}$ 到 $V_{IL(MAX)}$ 的输出下降时间	V_{DD} = 1.8V 或 3.3V；测量 0.3 × V_{DD} 至 0.7 × V_{DD}			250 (4)	ns
t_f	SCL 和 SDA 信号的下降时间 (2) (4) (5)	V_{DD} = 1.8V，R_{PU} = 2.8kΩ；10pF ≤ C_b ≤ 400pF			300	ns
t_f	SCL 和 SDA 信号的下降时间 (2) (4) (5)	V_{DD} = 3.3V，R_{PU} = 2.8kΩ；10pF ≤ C_b ≤ 400pF			300	ns
$t_{SU;STO}$	停止条件建立时间	V_{DD} = 1.8V 或 3.3V	4			μs
t_{BUF}	停止和启动之间的总线空闲时间	V_{DD} = 1.8V 或 3.3V	4.7			μs
$t_{VD;DAT}$	有效数据时间 (6)	发送数据；V_{DD} = 1.8V 或 3.3V，SCL 低电平至 SDA 输出有效			3.45 (3)	μs
$t_{VD;ACK}$	ACK 条件的有效数据时间	发送数据；V_{DD} = 1.8V 或 3.3V，ACK 信号从 SCL 低电平至 SDA 有效			3.45 (3)	μs
SDA 和 SCL 特性（快速模式）						
f_{SCLS}	时钟频率（目标）	V_{DD} = 1.8V 或 3.3V			400	kHz
$t_{HD;STA}$	启动或重复启动条件保持时间	V_{DD} = 1.8V 或 3.3V	0.6			μs
t_{LOW}	SCL 时钟低电平时间	V_{DD} = 1.8V 或 3.3V	1.3			μs
t_{HIGH}	SCL 时钟高电平时间	V_{DD} = 1.8V 或 3.3V	0.6			μs
$t_{SU;STA}$	启动或重复启动条件建立时间	V_{DD} = 1.8V 或 3.3V	0.6			μs

6.16 I2C 要求和特性（续）

典型值对应于 TJ = 25°C。除非另有说明，否则最小和最大限制适用于 –40°C 至 150°C 结温范围。除非另有说明，否则 V_{IN} = 13.5V，EN =2V。V_{DD} = I2C 上拉电压（3.3V 或 1.8V）

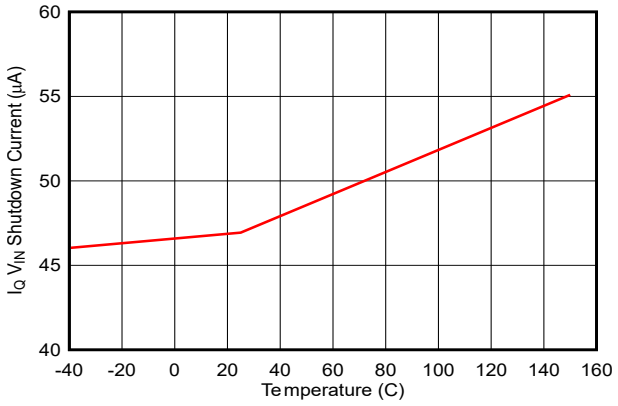
参数		测试条件	最小值	典型值	最大值	单位
$t_{HD;DAT}$	串行数据保持时间 (1)	V_{DD} = 1.8V 或 3.3V	0 (2)		- (3)	ns
$t_{SU;DAT}$	串行数据建立时间	V_{DD} = 1.8V 或 3.3V	100 (7)			ns
t_r	SCL 和 SDA 信号的上升时间	V_{DD} = 1.8V 或 3.3V；R_{PU} = 850Ω；C_b = 400pF；测量 0.3 × V_{DD} 至 0.7 × V_{DD}	20		300	ns
t_{of}	从 $V_{IH(MIN)}$ 到 $V_{IL(MAX)}$ 的输出下降时间	V_{DD} = 1.8V；测量 0.3 × V_{DD} 至 0.7 × V_{DD}	6.55		250 (4)	ns
t_{of}	从 $V_{IH(MIN)}$ 到 $V_{IL(MAX)}$ 的输出下降时间	V_{DD} = 3.3V；测量 0.3 × V_{DD} 至 0.7 × V_{DD}	12		250 (4)	ns
t_f	SCL 和 SDA 信号的下降时间 (2) (4) (5)	V_{DD} = 1.8V；R_{PU} = 850Ω；10pF ≤ C_b ≤ 400pF	6.55		300	ns
t_f	SCL 和 SDA 信号的下降时间 (2) (4) (5)	V_{DD} = 3.3V；R_{PU} = 850Ω；10pF ≤ C_b ≤ 400pF	12		300	ns
$t_{SU;STO}$	停止条件建立时间	V_{DD} = 1.8V 或 3.3V	0.6			μs
t_{BUF}	停止和启动之间的总线空闲时间	V_{DD} = 1.8V 或 3.3V	1.3			μs
$t_{VD;DAT}$	有效数据时间 (6)	发送数据；V_{DD} = 1.8V 或 3.3V，SCL 低电平至 SDA 输出有效			0.9 (3)	μs
$t_{VD;ACK}$	ACK 条件的有效数据时间	发送数据；V_{DD} = 1.8V 或 3.3V，ACK 信号从 SCL 低电平至 SDA（输出）低电平			0.9 (3)	μs

(1) $t_{HD;DAT}$ = 从 SCL 下降沿开始测量的数据保持时间，适用于发送和确认中的数据。
(2) 一个器件必须在内部为 SDA 信号提供一个至少 300ns 的保持时间（以 SCL 信号的 $V_{IH(MIN)}$ 为基准）来桥接未定义的 SCL 下降沿区域。
(3) 对于标准模式和快速模式，最大 $t_{HD;DAT}$ 可以为 3.45μs 和 0.9μs，但必须比 $t_{VD;DAT}$ 或 $t_{VD;ACK}$ 最大值小一个转换时间。仅当器件不延长 SCL 信号的低电平周期 (t_{LOW}) 时才必须满足该最大值。如果时钟延长了 SCL，则数据必须在其释放时钟之前的设置时间内有效。
(4) SDA 和 SCL 总线的最大 t_f 在这些表中显示为 300ns，长于输出级的额定最大 t_{of} (250ns)。最大 t_f 允许在 SDA 和 SCL 引脚以及 SDA 和 SCL 总线之间连接串联保护电阻器 (R_S)，而不超过最大 t_f 额定值。
(5) 在快速+ 模式下，输出级和总线时序的下降时间具有相同的额定值。如果使用串联电阻器 (R_S)，设计人员在考虑总线时序时必须将其纳入考量。
(6) $t_{VD;DAT}$ = 数据信号从 SCL 低电平到 SDA 输出（高电平或低电平，取决于哪个更差）的时间。
(7) 快速模式 I2C 总线器件可用于标准模式 I2C 总线系统，但必须满足 $t_{SU;DAT}$ 250ns 的要求。如果器件不延长 SCL 信号的低电平周期，则会自动满足该要求。如果此类器件确实延长了 SCL 信号的低电平周期，则此类器件必须在释放 SCL 线之前的 $t_{r(max)}$ + $t_{SU;DAT}$ = 1000 + 250 = 1250ns 内（根据标准模式 I2C 总线规范）将下一个数据位输出到 SDA 线。确认时序也必须满足该建立时间。

Copyright © 2026 Texas Instruments Incorporated

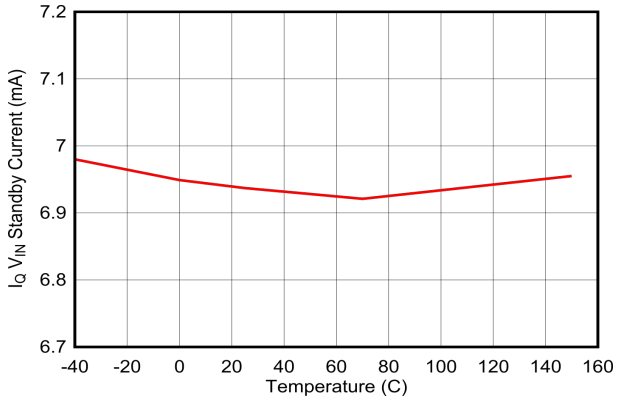
6.17 典型特性

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。



EN = 0V

图 6-1. I_Q V_{IN} 关断电流与温度间的关系



EN = 2V　　未连接 USB 端口

图 6-2. I_Q V_{IN} 待机电流与温度间的关系

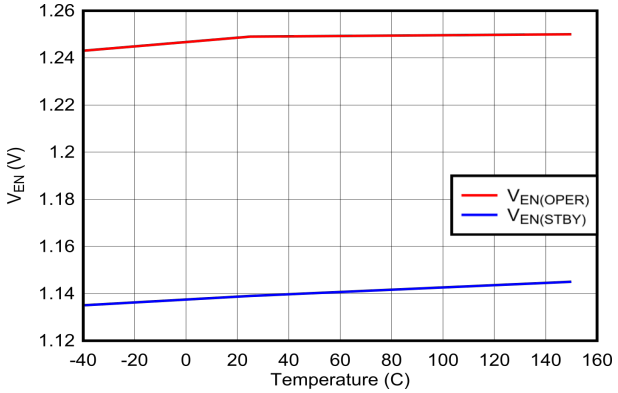


图 6-3. ENABLE/UVLO 阈值与温度间的关系

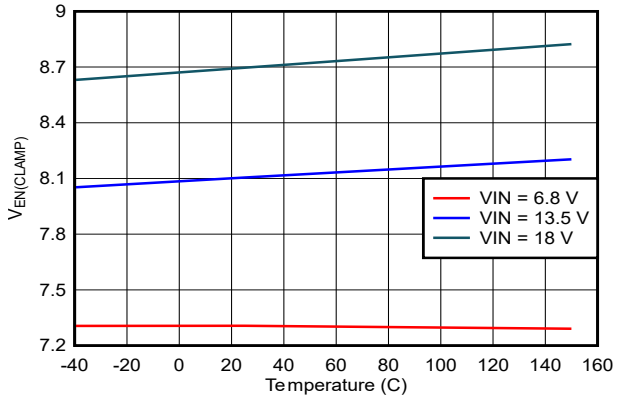


图 6-4. EN 钳位电压与温度间的关系

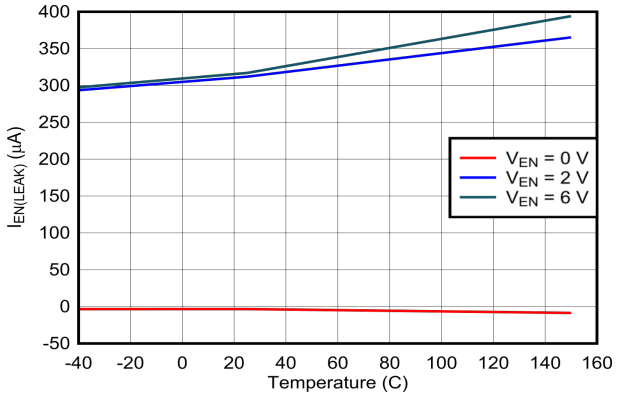


图 6-5. EN 漏电流与温度间的关系

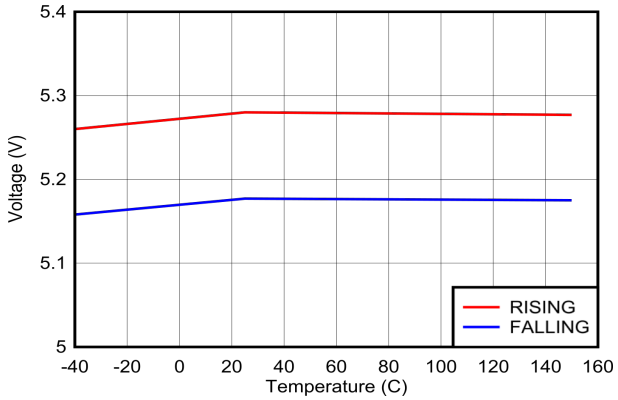


图 6-6. $V_{IN(UVLO)}$ 与温度间的关系

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

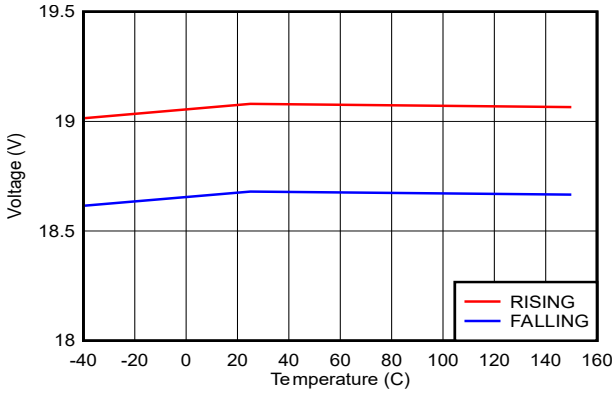


图 6-7. $V_{IN(OVP)}$ 与温度间的关系

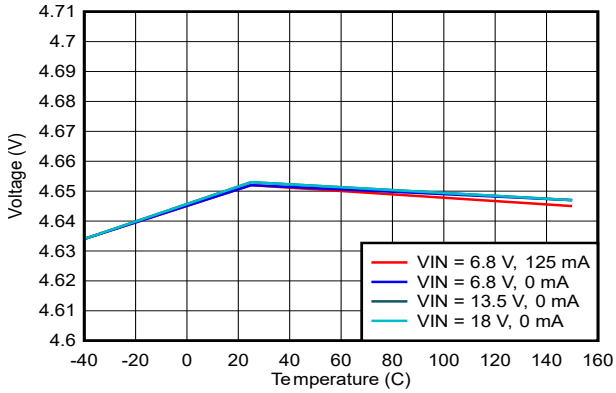


图 6-8. LDO_5V 与 V_{IN} 和温度间的关系

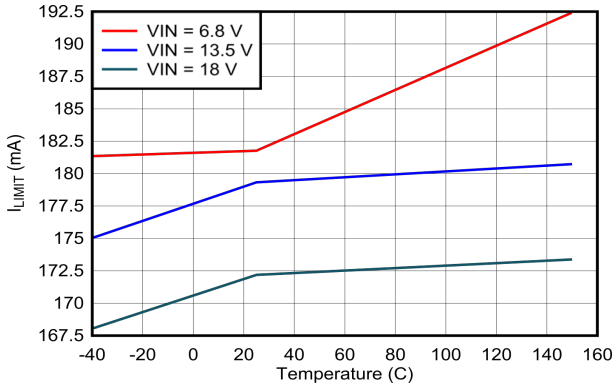


图 6-9. LDO_5V 电流限制与 V_{IN} 和温度间的关系

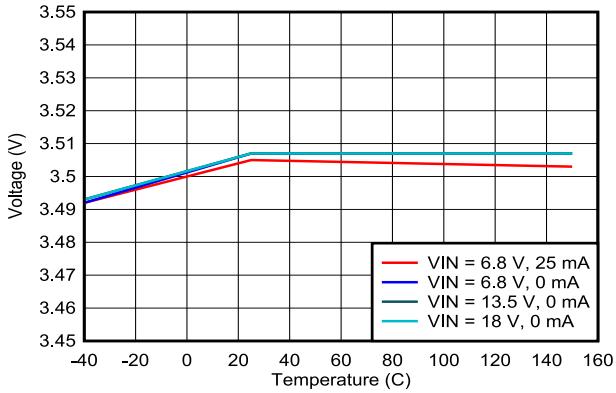


图 6-10. LDO_3V3 与 V_{IN} 和温度间的关系

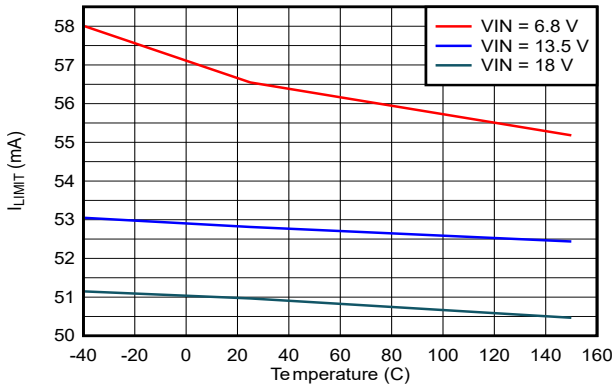


图 6-11. LDO_3V3 电流限制与 V_{IN} 和温度间的关系

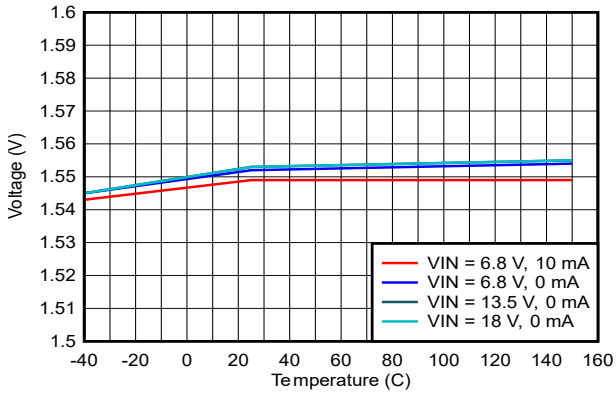


图 6-12. LDO_1V5 与 V_{IN} 和温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

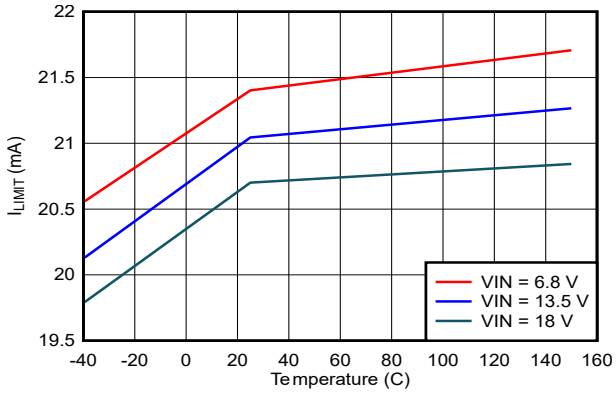


图 6-13. LDO_1V5 电流限制与 V_{IN} 和温度间的关系

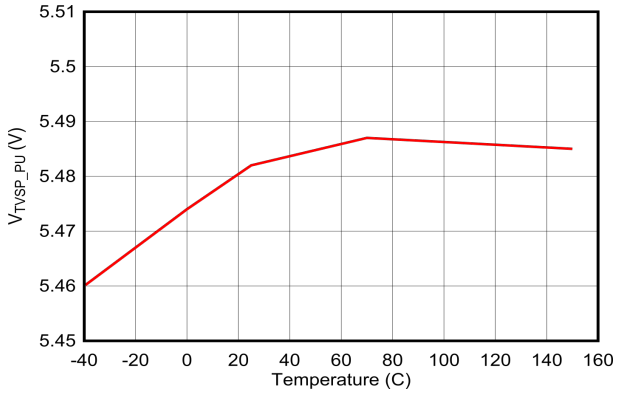


图 6-14. V_{TVSP_PU} 与温度间的关系

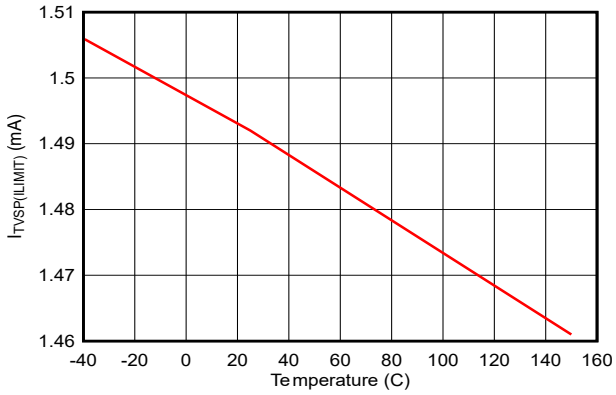


图 6-15. $I_{TVSP(ILIMIT)}$ 与温度间的关系

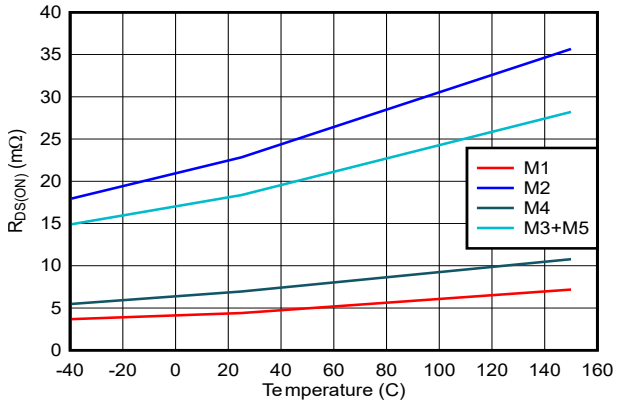


图 6-16. 降压/升压功率 FET $RDS_{(ON)}$ 与温度间的关系

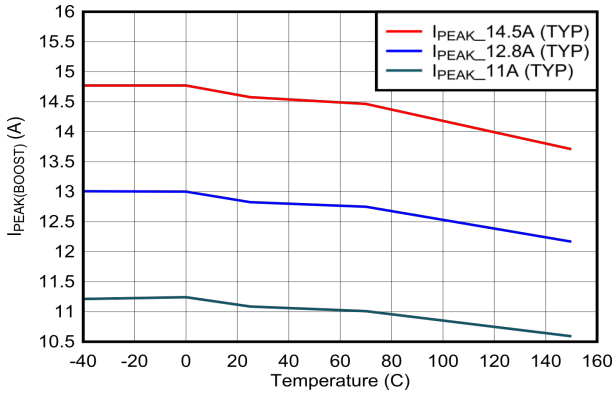


图 6-17. 升压峰值电流限制与温度间的关系（上限设置）

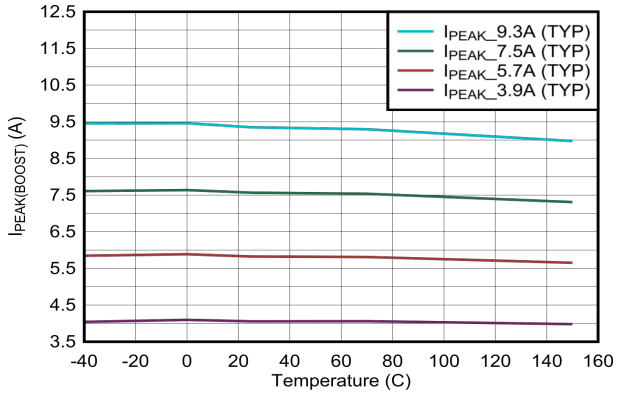


图 6-18. 升压峰值电流限制与温度间的关系（下限设置）

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

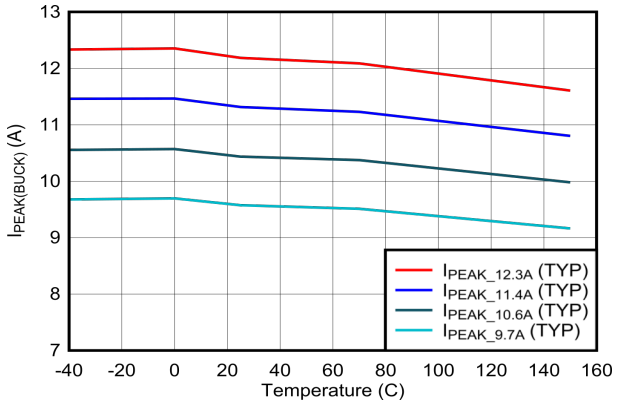


图 6-19. 降压峰值电流限制与温度间的关系（上限设置）

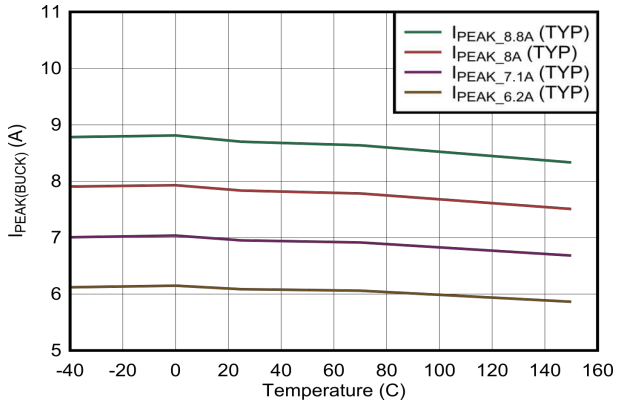


图 6-20. 降压峰值电流限制与温度间的关系（下限设置）

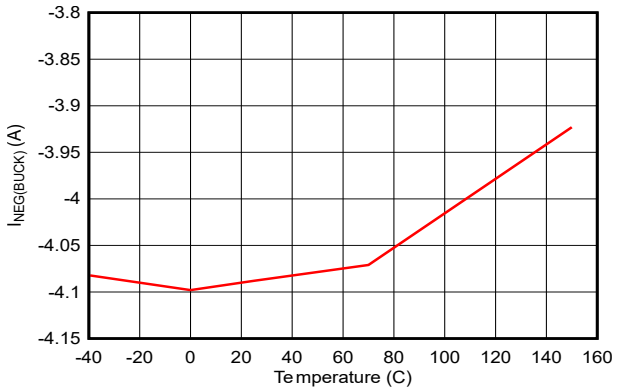


图 6-21. 降压负电流限制与温度间的关系

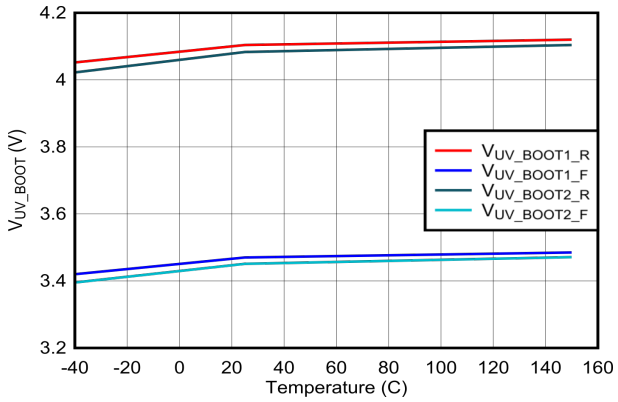


图 6-22. BOOTx UVLO 与温度间的关系

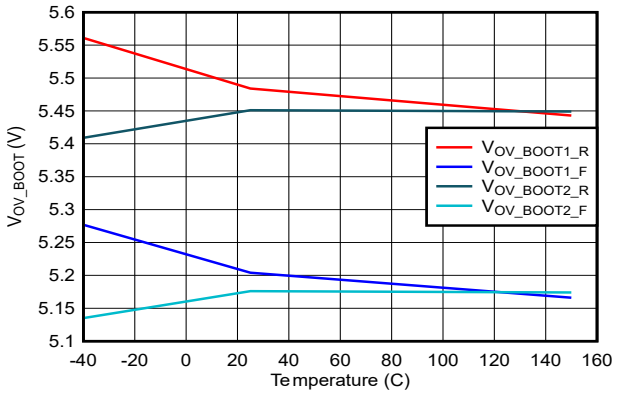
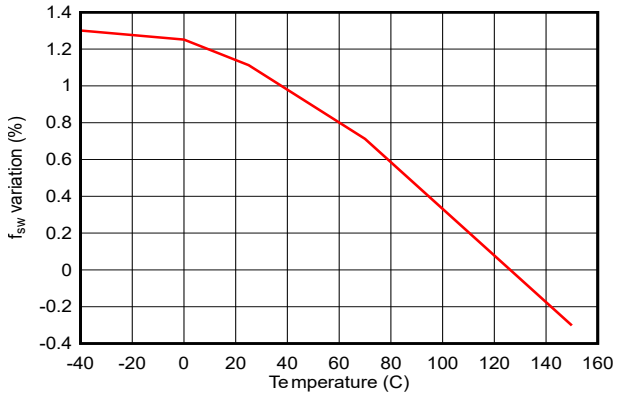


图 6-23. BOOTx OVP 与温度间的关系



与标称值相比的百分比变化

图 6-24. 降压/升压开关频率变化与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

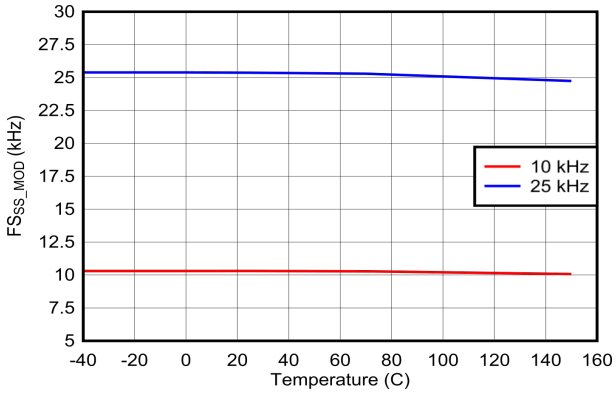
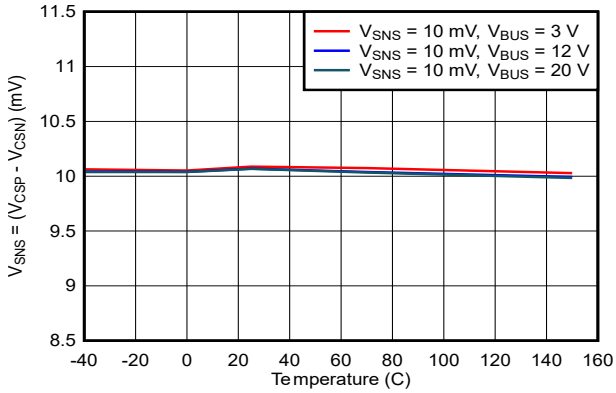


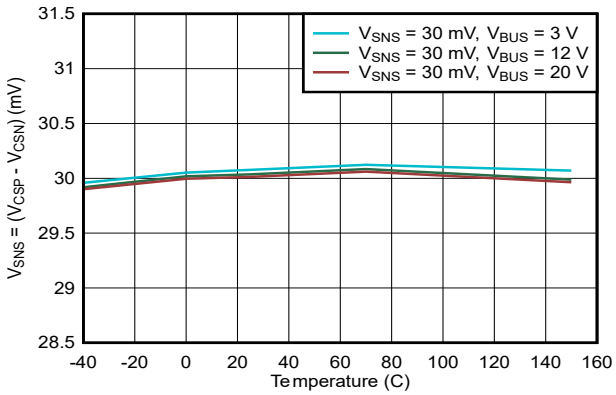
图 6-25. f_{SW} 抖动调制频率与温度间的关系



电流限制的目标 V_{SNS} = 10mV

已启用电流限制

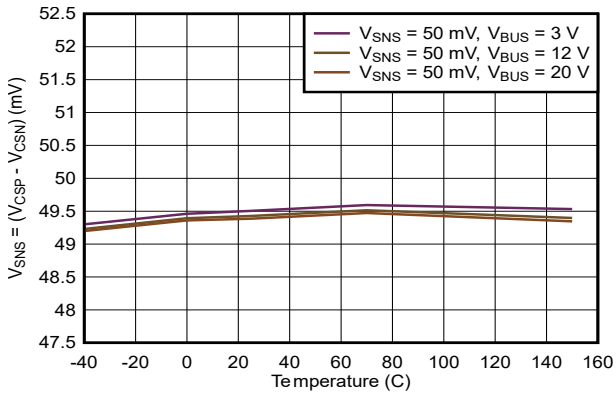
图 6-26. 电流环路调节电压与 V_{BUS} 和温度间的关系



电流限制的目标 V_{SNS} = 30mV

已启用电流限制

图 6-27. 电流环路调节电压与 V_{BUS} 和温度间的关系



电流限制的目标 V_{SNS} = 50mV

已启用电流限制

图 6-28. 电流环路调节电压与 V_{BUS} 和温度间的关系

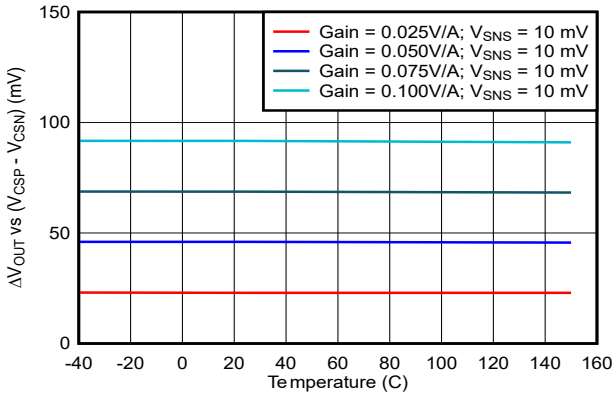


图 6-29. 电缆压降补偿与温度间的关系

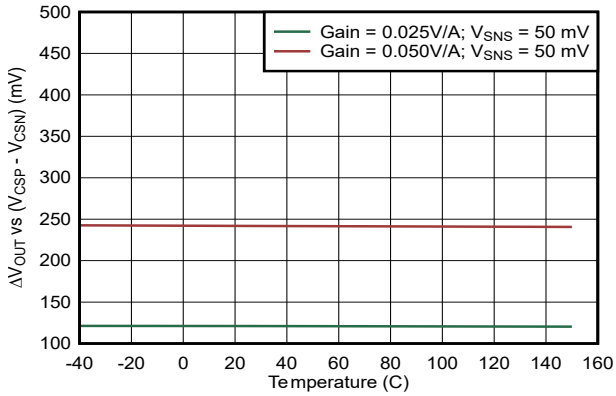


图 6-30. 电缆压降补偿与温度间的关系

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

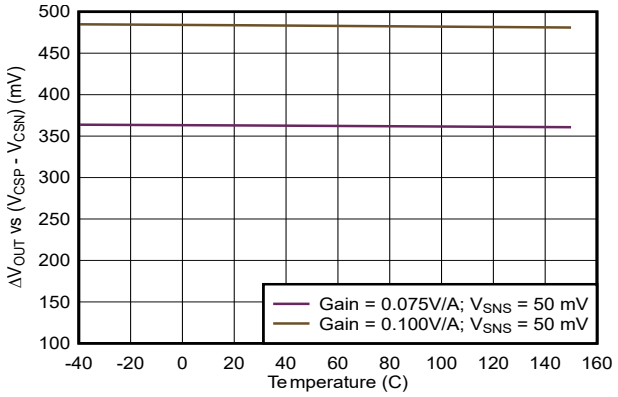


图 6-31. 电缆压降补偿与温度间的关系

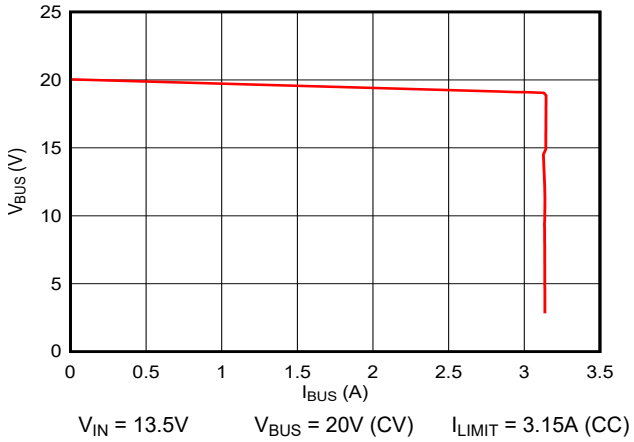


图 6-32. 恒定电压至恒定电流转换

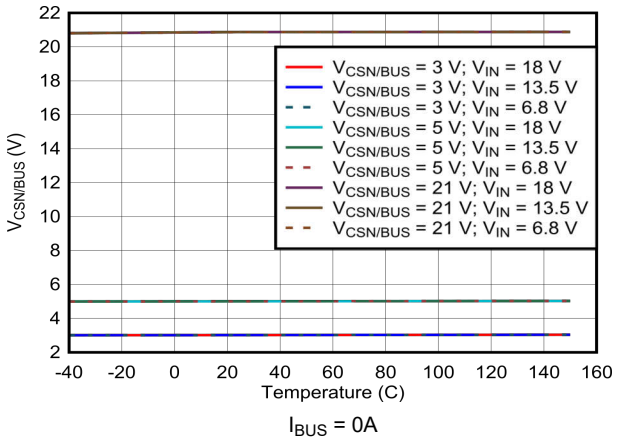


图 6-33. 降压/升压输出电压调节与温度间的关系

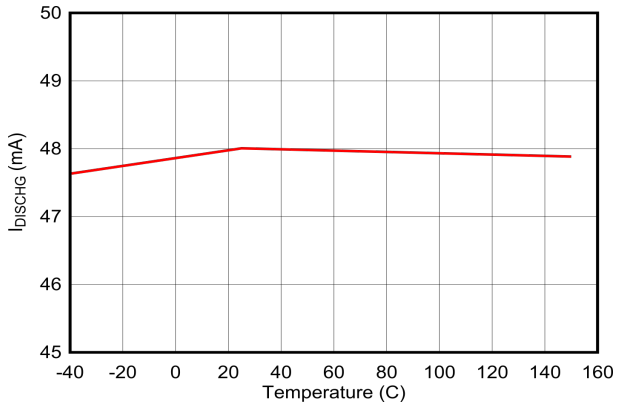


图 6-34. V_{BUS} 放电电流与温度间的关系

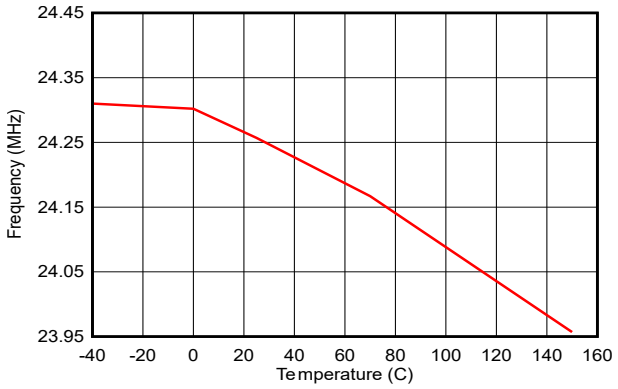


图 6-35. (M0) 24MHz 振荡器与温度间的关系

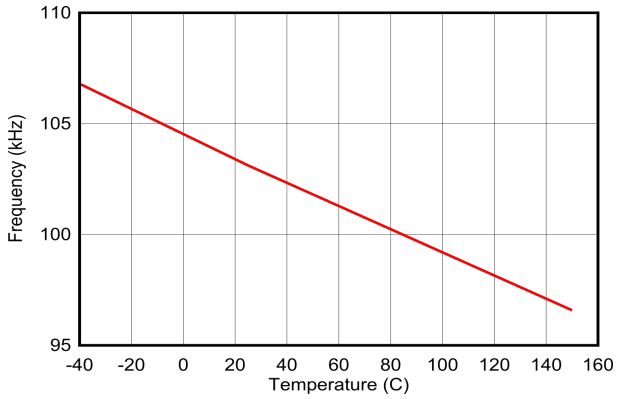


图 6-36. (M0) 100kHz 振荡器与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

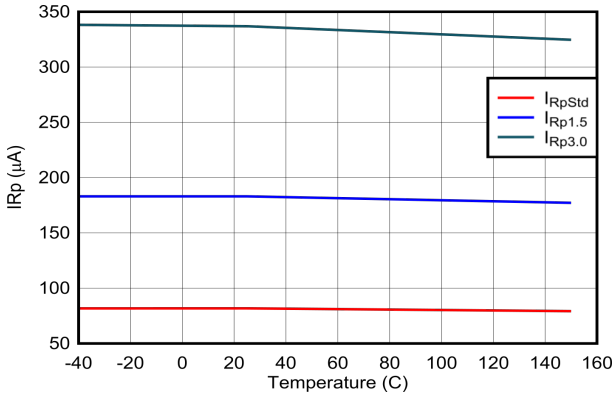


图 6-37. Type-C 电缆检测：I_{Rp} 与温度间的关系

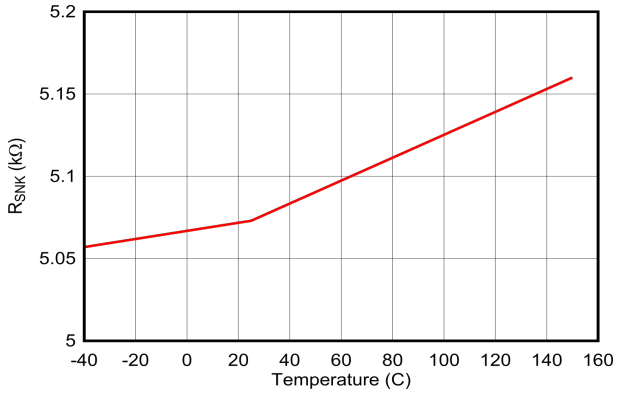


图 6-38. Type-C 电缆检测：R_{SNK} 与温度间的关系

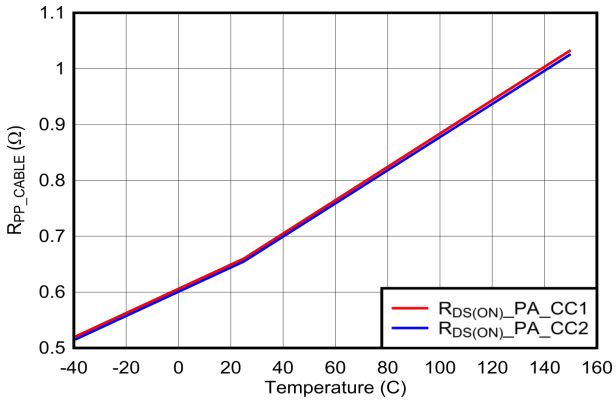


图 6-39. V_{CONN} 电源路径：$R_{DS(ON)}$ 与温度之间的关系

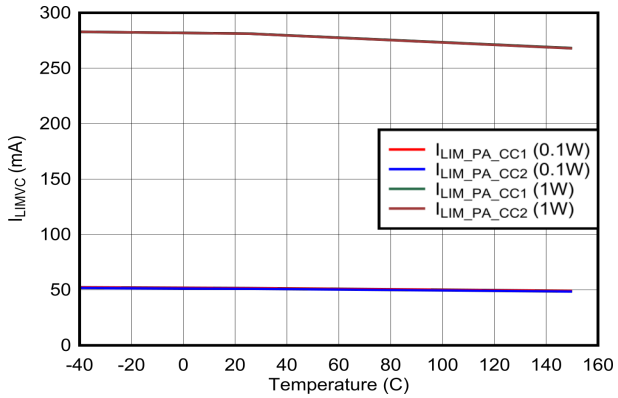


图 6-40. V_{CONN} 电源路径：电流限值与温度之间的关系

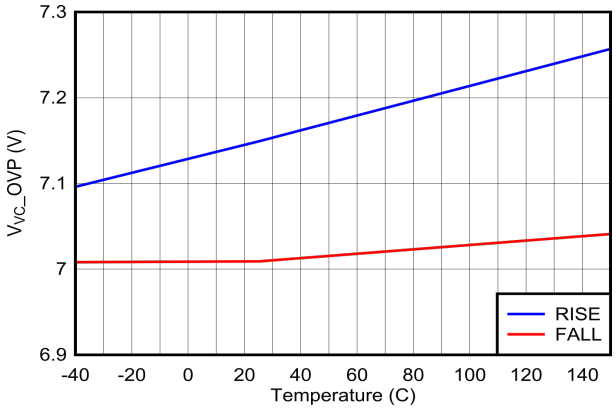


图 6-41. Type-C 电缆检测和 V_{CONN}：过压保护阈值与温度之间的关系

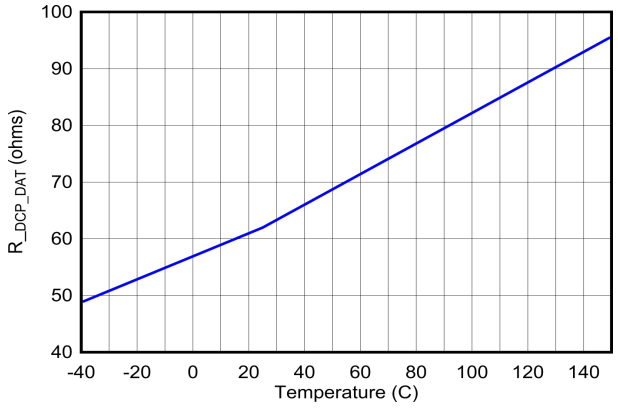


图 6-42. USB BC1.2：DP 至 DM 短路电阻，R_{DCP_DAT}

6.17 典型特性 (续)

除非另有说明，否则 V_{IN} = 12V，f_{sw} = 400kHz。

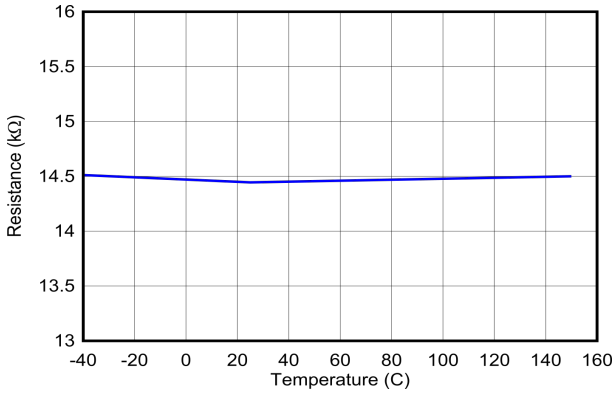


图 6-43. USB BC1.2：DM 到 AGND 15kΩ 电阻，$R_{DM_DWN_15k}$

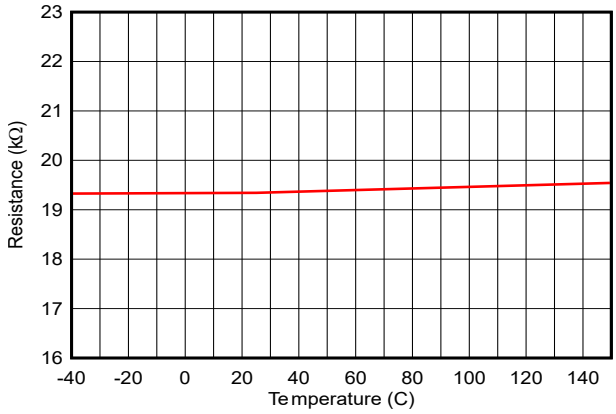


图 6-44. USB BC1.2：DM 到 AGND 20kΩ 电阻，$R_{DM_DWN_20k}$

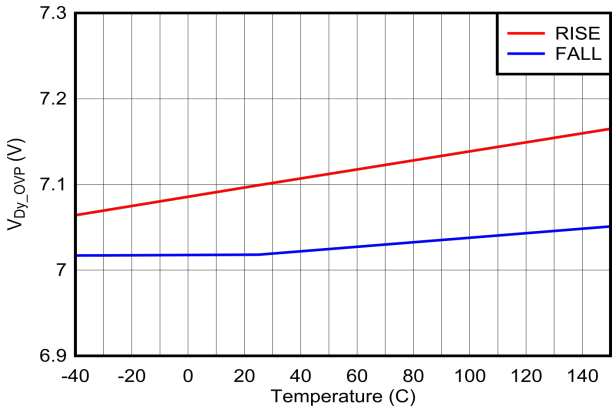
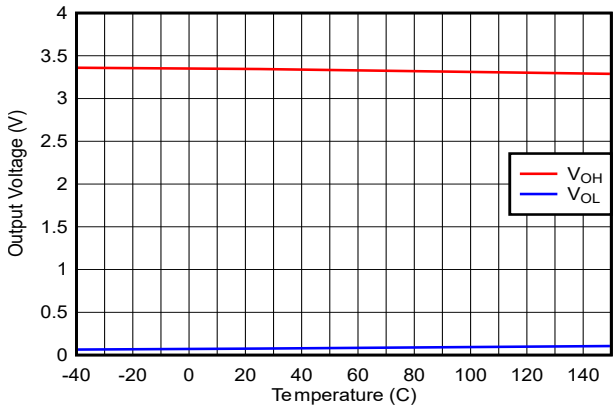
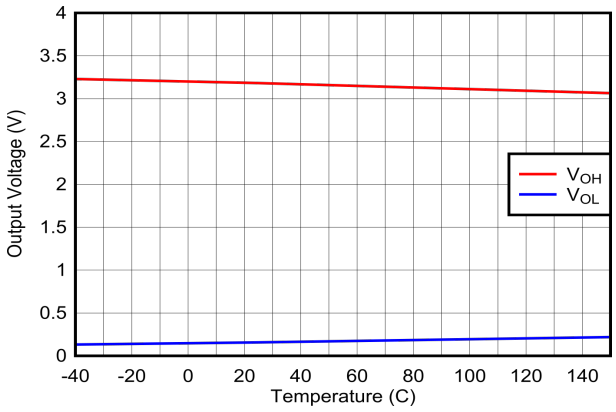


图 6-45. USB BC1.2：DP 和 DM 引脚过压保护阈值与温度间的关系



GPIO 0、1、4、7、8、9
IO = ±2mA

图 6-46. GPIO：输出电压与输出电流和温度间的关系



GPIO 2、3、5、6
IO = ±5mA

图 6-47. GPIO：输出电压与输出电流和温度间的关系

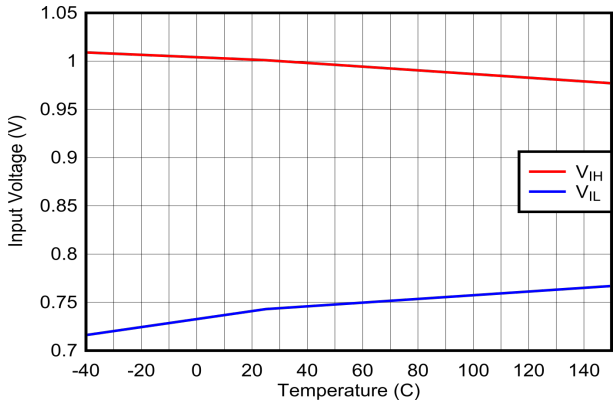


图 6-48. GPIO：输入电压阈值与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

7 参数测量信息

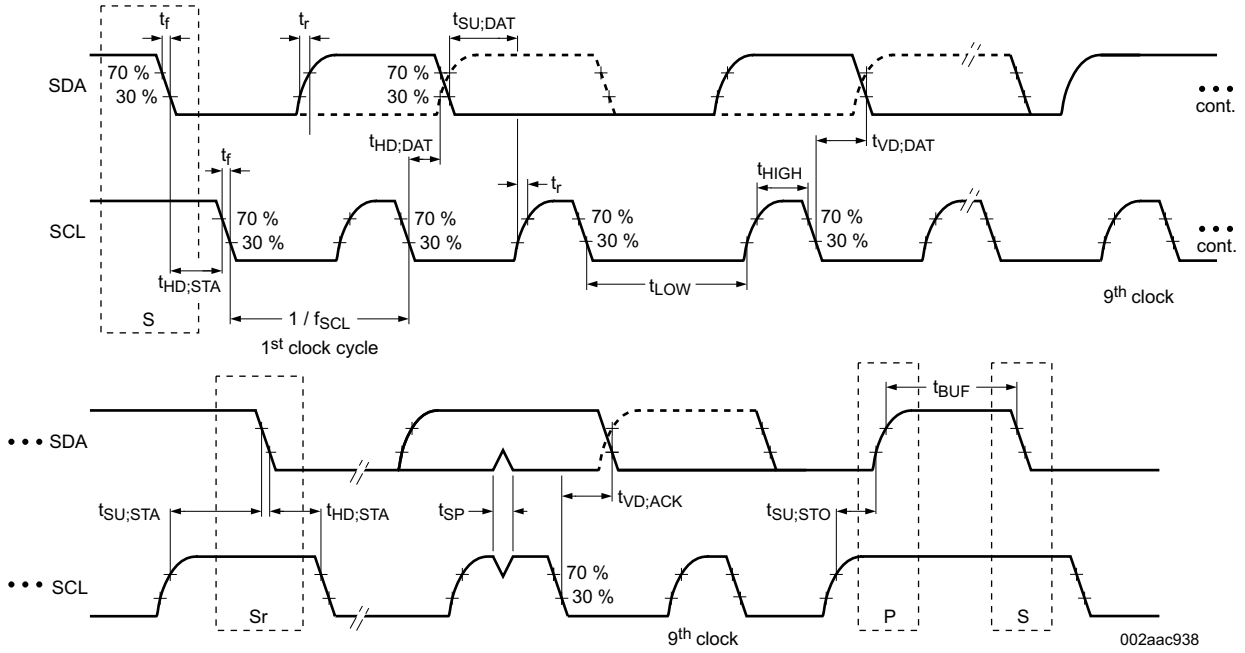


图 7-1. I²C 目标接口时序

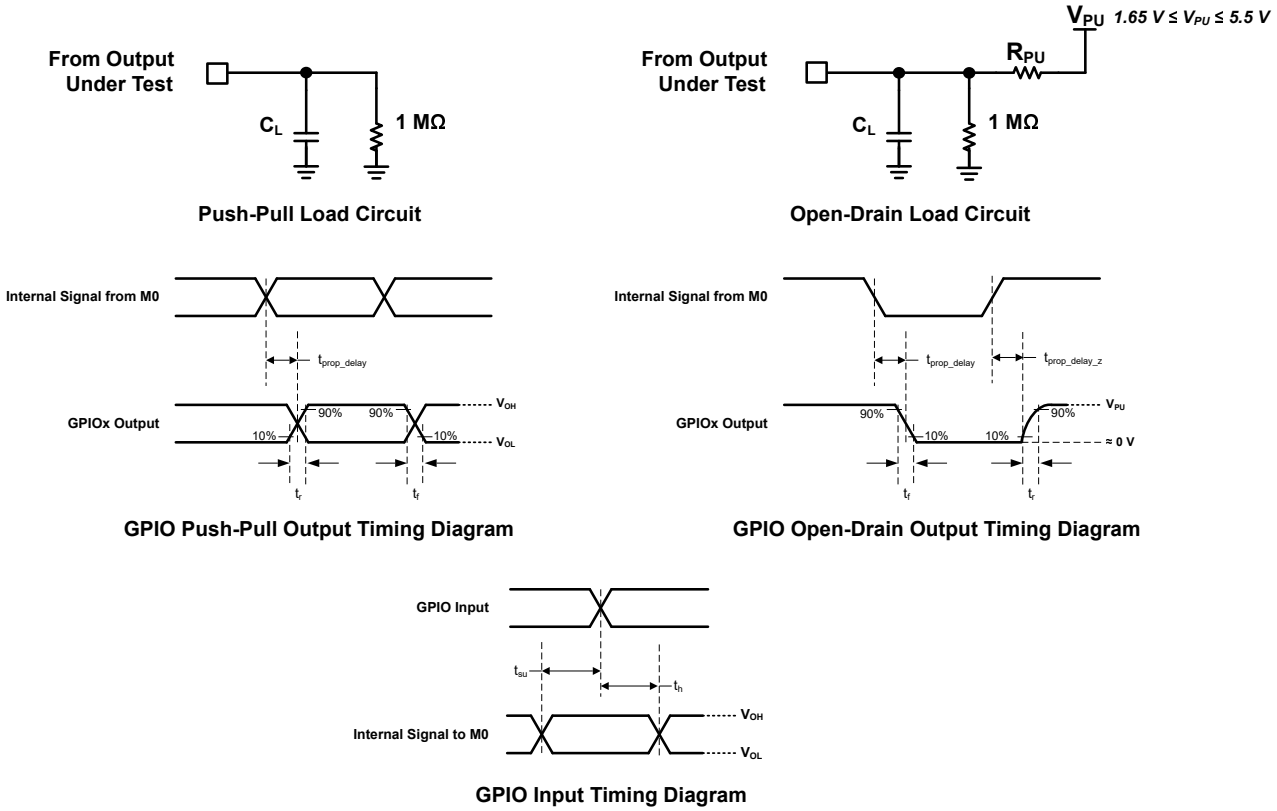


图 7-2. GPIO 输出时序图（上升/下降与容性负载）

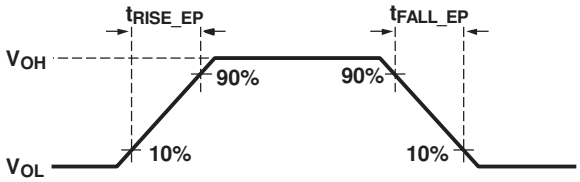


图 7-3. USB 端点发送器上升和下降时间

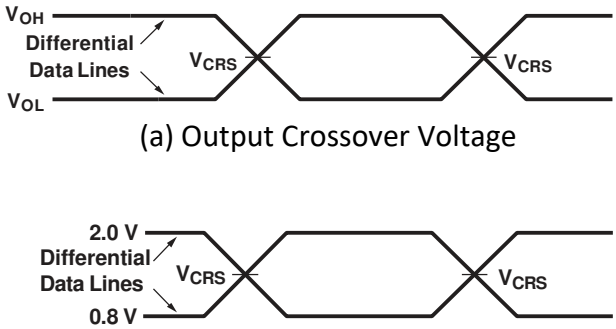


图 7-4. USB 端点交叉电压

Copyright © 2026 Texas Instruments Incorporated

8 详细说明

8.1 概述

TPS25762-Q1 是一款完全集成的 AEC-Q100 USB 电力输送 (USB-PD) 源端器件，适用于 12V 汽车电池系统。输入电源引脚 V_{IN} 必须连接到负载突降钳位电池电源 V_{BAT}，并且绝不能超过 40V（绝对最大值）。

器件包括七个子块：USB-PD 控制器；Type-C 电缆插拔和方向检测电路；USB 端点；USB 电池充电规范版本 1.2 (BC1.2) 检测电路；数字内核；器件电源管理和监控电路；以及带 4 个集成电源开关的降压/升压转换器。

USB-PD 控制器提供 USB-PD 协议的物理层 (PHY) 功能。USB-PD 数据通过 Px_CC1 引脚或 Px_CC2 引脚输出，具体取决于可逆 USB Type-C 电缆的方向。如需了解 USB-PD 物理层的简要方框图、其功能说明和更详细的电路，请参阅 *USB-PD 物理层*。

电缆插拔和方向检测模拟电路会自动检测 USB Type-C 电缆插头插入情况，还会自动检测电缆方向。如需了解电缆插拔和方向检测的简要方框图、其功能说明和更详细的电路，请参阅*电缆插拔和方向检测*。

有一个 USB 端点可用于下载配置信息和固件更新。由固件启用后，该 USB 端点连接到 PA_DP 和 PA_DM 引脚。

USB BC1.2 子块中有一些电路支持在 USB DP 和 DM 数据线上发出信号的传统 USB 充电方法，包括：DCP，分压器-3，1.2V 模式，以及 HVDCP。有关更多详细信息，请参阅 BC 1.2 模式、传统模式和快速充电模式（Px_DP、Px_DM）。

电源管理和监控电路会生成 LDO_5V、LDO_3V3 和 LDO_1V5 电压轨以供该器件使用。LDO_5V 为 LDO_3V3 和 LDO_1V5 电压轨供电。如需了解电源管理电路的简要方框图、其功能说明和更详细的运行方式，请参阅*内部 LDO 稳压器* 部分。

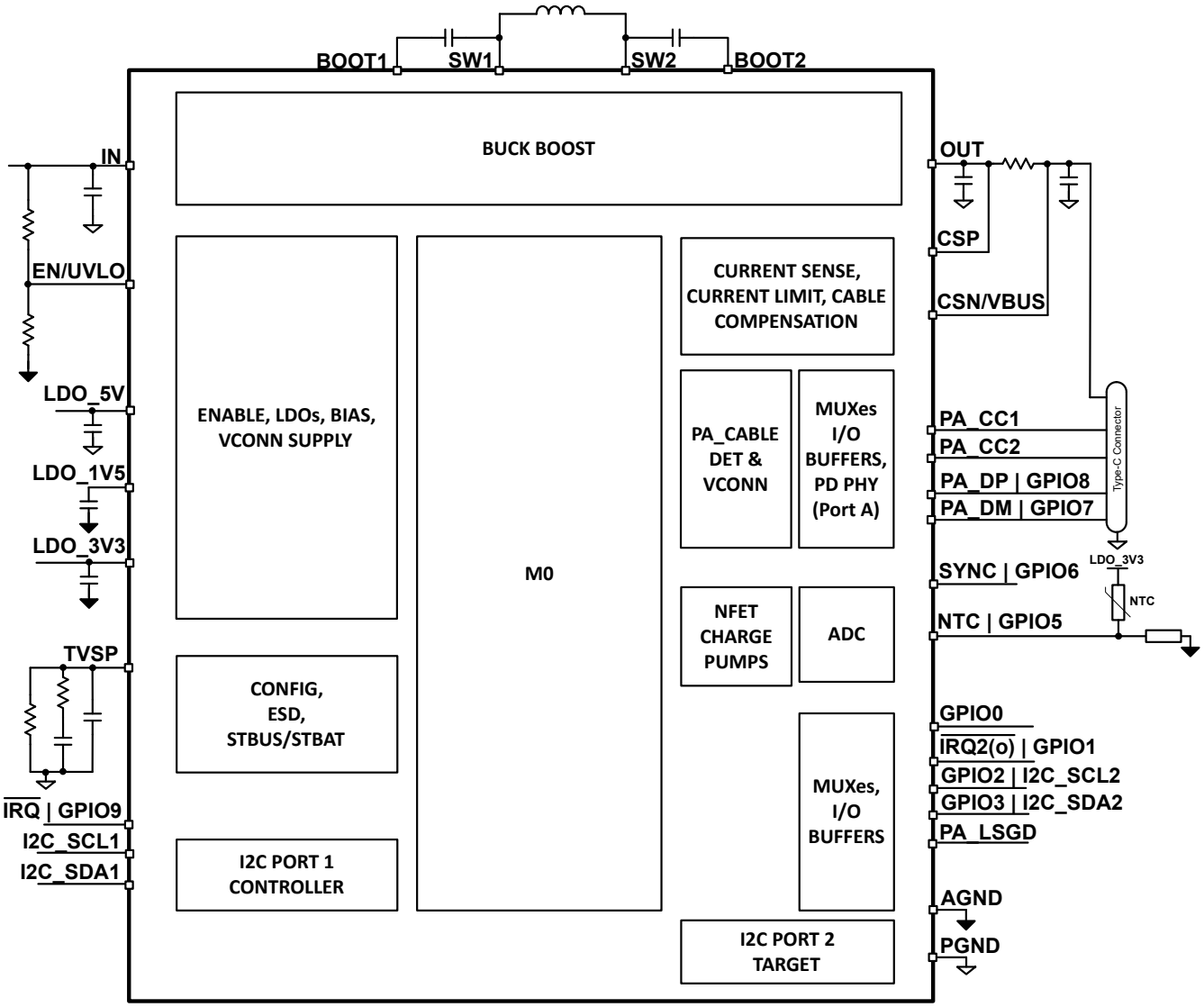
数字内核包含一个具有 160kB ROM 和 27kB RAM 存储器的 ARM Cortex-M0。ROM 中包含用于执行器件功能的固件代码。RAM 中存储使用图形用户界面 (GUI) 创建的应用配置代码以及制造后固件更新。数字内核是自主管理系统的引擎，包括：USB 端口连接状态和通信、系统功率预算和分配、系统热监测和减负以及故障检测和报告。所有器件都有一个控制器 I^2C 端口 (I^2C1) 可用于控制外部外设，例如外部 EEPROM 存储器、直流/直流转换器、USB 数据多路复用器/转接驱动器、GPIO 扩展器和其他温度传感器。部分器件有一个 I^2C 目标端口 (I^2C2) 可用于连接外部处理器、集线器或嵌入式控制器。集成的 8 位模数转换器 ADC（请参阅 *ADC* 部分）用于监控 USB 端口遥测信息。从 I^2C2 目标端口读取 USB 端口连接状态、电压、电流和故障信息。如需了解数字内核的简要方框图及其功能说明，请参阅*数字内核* 部分。

集成的降压/升压直流/直流转换器为 PA_VBUS 电源供电。当 V_{IN} 大于 V_{OUT} 时，集成的直流/直流转换器以降压模式运行；当 V_{IN} 小于 V_{OUT} 时，以升压模式运行。当 V_{IN} 和 V_{OUT} 几乎相同时，以转换模式运行。

单端口器件

TPS25762-Q1 是一款单 USB-PD 端口器件。如需了解双端口器件，请参阅*器件比较表*。TPS25762-Q1 器件包含一个 3.3V 至 21V 输出内部降压/升压转换器、一个提供电缆插拔和方向检测的 USB-PD 端口控制器、一个内部 VCONN 源端路径、传统 USB 电池充电规范 v1.2 专用充电端口 (DCP) 以及传统（不符合 USB 标准）充电器检测功能，包括：分压器-3，1.2V，以及 HVDCP 模式。TPS25762-Q1 器件通过与其连接的 USB Type-C 电缆与电缆另一端的下行 USB 器件进行通信以确定连接状态，并根据需要启用 VBUS 供电。

8.2 功能方框图



8.3 特性说明

8.3.1 器件电源管理和监控电路

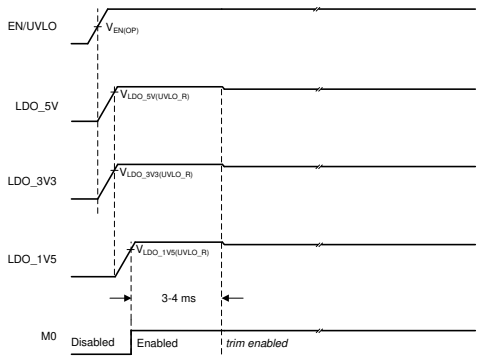
8.3.1.1 VIN UVLO 和使能/UVLO

TPS25762-Q1 具有一个内部固定 V_{IN} UVLO 和一个用户可编程的 UVLO（使用 EN/UVLO 引脚）。必须高于这两个阈值才能使器件启动。

- 固定 $V_{IN(UVLO)}$ 的上升阈值介于 5V 和 5.5V 之间，使得内部电路具有足够的余量来实现正常运行。
- EN/UVLO 引脚为用户提供可通过电阻器编程的 UVLO 阈值以及器件启用/禁用功能。

EN/UVLO 引脚具有三个不同的电压范围：关断、待机和工作。当 EN/UVLO 引脚低于待机阈值 $V_{EN(STBY)}$ 时，器件将在低功耗关断状态下被禁用。当 EN/UVLO 电压大于待机阈值 $V_{EN(STBY)}$ 但小于工作阈值 $V_{EN(OPER)}$ 时，内部偏置电源轨、LDO_5V、LDO_3V3 和 LDO_1V5 稳压器将启用，但其余器件功能将禁用。当 EN/UVLO 大于工作阈值 $V_{EN(OPER)}$ 且 LDO_5V、LDO_3V3 和 LDO_1V5 稳压器高于各自的欠压阈值 UVLO 阈值时，器件将完全正常运行。EN/UVLO 引脚包含关断模式和待机模式之间的固定迟滞。

Copyright © 2026 Texas Instruments Incorporated



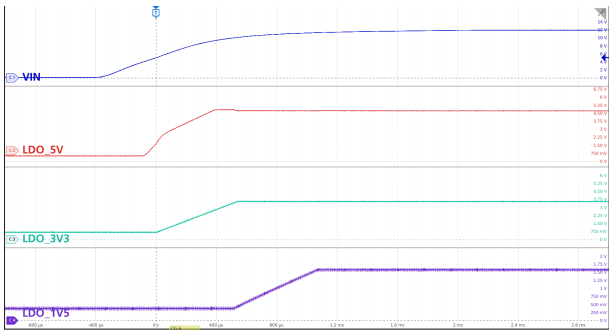


图 8-1. EN/UVLO 和 LDO 时序

表 8-1. EN/UVLO 和 LDO_UVLO 运行

EN/UVLO [(1)]	LDO	器件运行
$V_{EN/UVLO} < V_{EN(LDO_V5V_F)}$	—	关断：LDO_5V、LDO_3V3 和 LDO_1V5 关闭。M0 (MCU) 关闭。
$V_{EN(LDO_V5V_R)} < V_{EN/UVLO} < V_{EN(STBY)}$	—	待机：LDO_5V、LDO_3V3 和 LDO_1V5 开启。M0 (MCU) 关闭。
$V_{EN/UVLO} > V_{EN(OPER)}$	LDO_5V < $V_{LDO_5V(UVLO_R)}$ 或 LDO_3V3 < $V_{LDO_3V3(UVLO_R)}$ 或 LDO_1V5 < $V_{LDO_1V5(UVLO_R)}$	LDO_5V、LDO_3V3 和 LDO_1V5 开启，M0 (MCU) 关闭。
$V_{EN/UVLO} > V_{EN(OPER)}$	LDO_5V > $V_{LDO_5V(UVLO_R)}$ 且 LDO_3V3 > $V_{LDO_3V3(UVLO_R)}$ 且 LDO_1V5 > $V_{LDO_1V5(UVLO_R)}$	操作：M0 (MCU) 开启。

(1) 当 $V_{IN} > V_{IN(UVLO_R)}$ 时有效。

在某些情况下，需要一个与内部 $V_{IN(UVLO)}$ 提供的输入 UVLO 电平不同的输入电平，这通过使用 *UVLO 阈值编程* 中所示的电路来实现。器件导通时的输入电压被指定为 V_{ON}，而关断电压为 V_{OFF}。首先，R_{ENB} 的值在 13kΩ 至 22kΩ 的范围内选择。然后，使用方程式 1 和方程式 2 计算 R_{ENT} 和 V_{OFF}。

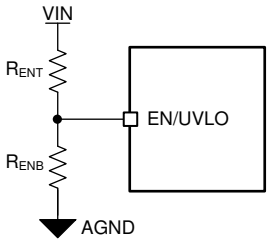


图 8-2. UVLO 阈值编程

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN(OPER)}} - 1\right) \times R_{ENB} \quad (1)$$

UVLO 导通阈值和关断阈值之间的迟滞由 EN/UVLO 电阻分压器中的上电阻器设置，可通过下式计算：

$$V_{OFF} = \left(1 - \frac{V_{EN(HYS)}}{V_{EN(OPER)}}\right) \times V_{ON} \quad (2)$$

其中

- $V_{ON} = V_{IN}$ 导通电压
- $V_{OFF} = V_{IN}$ 关断电压

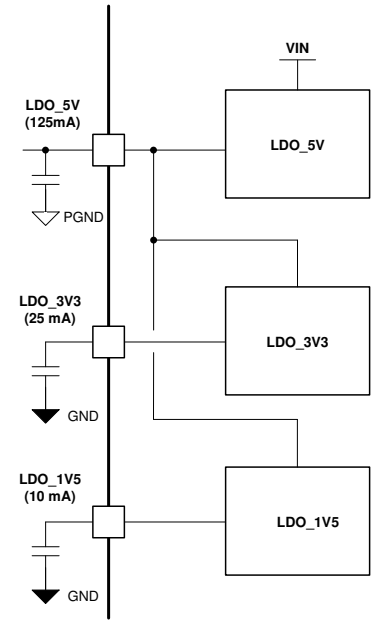
注意：$R_{ENT} \geqslant 47k\Omega$

如果不需要可编程 UVLO，则使用 47kΩ 或更大的电阻器将 EN/UVLO 引脚连接到 IN 引脚。

8.3.1.2 内部 LDO 稳压器

三个内部 LDO 为内部电路的运行提供了经稳压的电源。

- LDO_5V：为降压/升压栅极驱动电路、LDO_3V3、LDO_1V5 以及 PA 和 PB VCONN 电源路径供电。为确保正常运行，需要外部旁路电容 C_{LDO_5V}。强烈建议额外添加一个与 C_{LDO_5V} 并联的高频 0.1μF 电容器。在设计中，将 C_{LDO_5V} 和并联高频电容器尽可能靠近 LDO_5V 引脚放置。此电容：1) 为降压/升压内部 FET 栅极驱动器提供储能，2) 在未连接外部 5V 电源的应用中用于稳定内部 5V LDO。TPS25762-Q1 在满足 $V_{LDO_5V(UVLO_R)}$ 阈值之前不会运行（解除复位）。当 $V_{LDO_5V} < V_{LDO_5V(UVLO_F)}$ 阈值时，会发生硬复位。电流从 LDO_5V 返回至 PGND 引脚。LDO_5V 输出能够为指示灯 LED 等小型外部负载供电。为外部元件供电时，建议总外部负载电流不超过 25mA（最大值）。
  - 0.1W VCONN：在应用配置 GUI 中启用后，LDO_5V 能够分别为 PA_VCONN 和 PB_VCONN 提供 20mA 电流。
  - 1W VCONN：在应用配置 GUI 中启用后，该运行模式*需要*一个连接到 LDO_5V 的外部 4.75V 至 5.5V、500mA 电源。允许 LDO_5V 反馈。
- LDO_3V3：为内部模拟电路、GPIO 缓冲器、USB PD 和 USB 端点 PHY 供电。为确保正常运行，需要外部旁路电容 C_{LDO_3V3}。强烈建议使用一个与 C_{LDO_3V3} 并联的额外 0.1μF 电容器来滤除 I/O 缓冲器和 PHY 中的高频噪声。LDO_3V3 输出能够为高达 25mA 的外部电路供电。预期负载包括：EEPROM (5mA)、NTC 电阻分压器网络 (< 1mA)。电流限制为 $I_{LDO_3V3(ILIMIT)}$。注意：USB PD 和端点 PHY 从 LDO_3V3 汲取电流。如果 CCx 或 Dx 引脚在发送期间短接至 GND，则消耗的电流会达到电流限制阈值。同样，如果任何 GPIO 引脚配置为推挽输出并且发生 GPIO 短接至 GND 事件，则会达到 LDO_3V3 电流限制。电流返回至 AGND 引脚。
- LDO_1V5：为数字内核供电。为确保正常运行，需要外部旁路电容 C_{LDO_1V5}。强烈建议使用一个与 C_{LDO_1V5} 并联的额外 0.1μF 电容器来滤除数字内核产生的噪声。M0 保持复位状态，直到满足所有三个 UVLO_R（上升）阈值。电流返回至 AGND 引脚。



Note: LDO_5V max regulation current includes LDO_3V3 (25 mA) and LDO_1V5 (10 mA)

图 8-3. 内部 LDO 连接图

Copyright © 2026 Texas Instruments Incorporated

8.3.2 TVSP 器件配置和 ESD 保护

瞬态电压保护和固件**设置引脚** (Transient Voltage protection and firmware Setting Pin, **TVSP**) 有三个功能：1) 引导配置设置；2) USB 连接器引脚短接至 V_{BUS} 或 V_{BAT} 保护；3) USB 连接器引脚增强型 ESD 保护。

- **R_{TVSP}：**上电时，TVSP 引脚和 PGND 之间的电阻决定了启动方法、USB PD 端口 I^2C 地址和 I^2C 逻辑阈值。电阻值与具体器件相关；请参阅表 8-5。常见的配置如基本 TVSP 引脚连接 中所示，其中 R_{TVSP} 开路，对应于 TVSP 索引 0。在器件初始化和引导期间，通常在上电后的 4 秒内，V_{IN} 必须高于 7.6V，以便使得 TVSP 引脚适当偏置至 5.5V。引导完成后，器件在整个 V_{IN} 范围内运行。
- **C_{TVSP}：***必须*将一个 0.1μF 电容器 (C_{TVSP}) 连接到 PGND。将 C_{TVSP} 尽可能靠近 TVSP 引脚放置，以尽量减小寄生电感。C_{TVSP} 是集中保护电路的一部分，可增强连接器引脚 Px_CCy、Px_DP 和 Px_DM，防止其在短接至 V_{BUS}、V_{BAT} 和 ESD 事件期间损坏。为了确保内部 TVSP 稳压器电路正常运行，建议使用 40V 0.1μF 电容器。
- **TVSP 阻尼器网络：**电容 C_{DAMP} 和电阻 R_{DAMP} 形成一个 RC 网络，可以防止在连接器引脚过压和 ESD 事件期间过量电流流入器件内。
  - **C_{DAMP}：***必须*将一个 0.47μF 电容器与 R_{DAMP} 串联至 PGND。建议使用一个 40V 0.47μF 的电容器。
  - **R_{DAMP}：***必须*将一个 10Ω 电阻器与 C_{DAMP} 串联至 PGND。建议使用 0.25W 额定值。

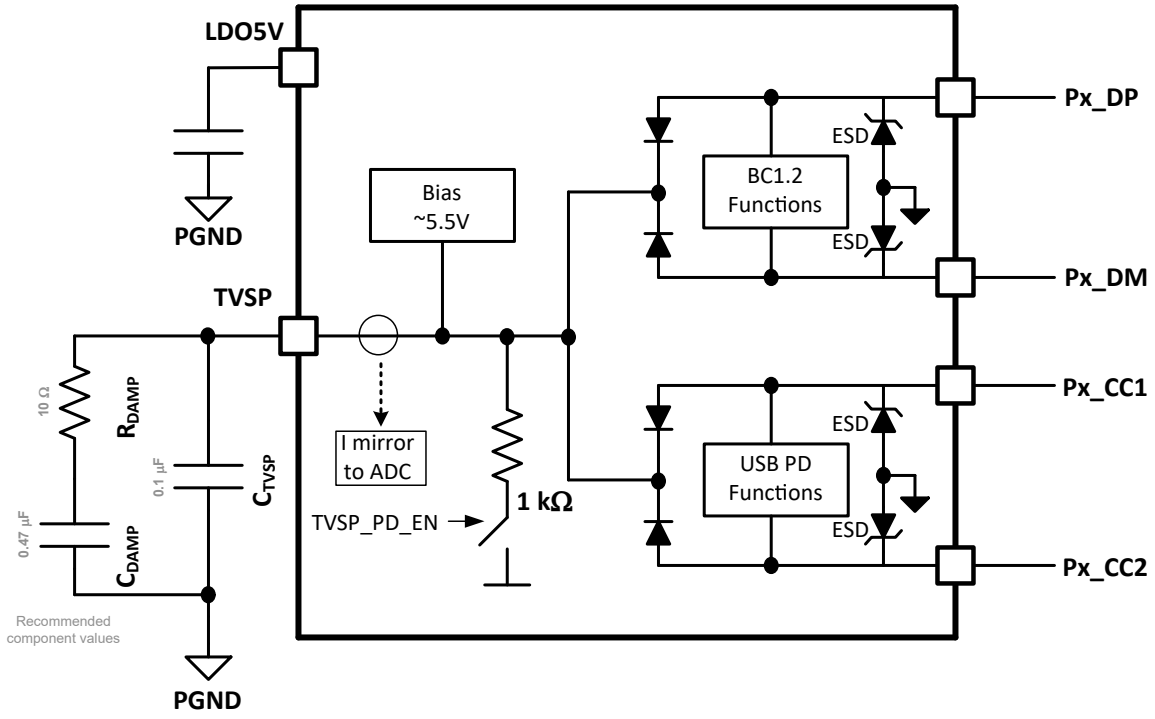


图 8-4. 基本 TVSP 引脚连接

表 8-2. 建议的 TVSP 元件

C_{TVSP}	R_{DAMP}	C_{DAMP}
0.1 µF	10 Ω	0.47 µF

表 8-3. R_{TVSP} 配置设置 (TPS257xxCQRQLRQ1)

R_{TVSP} (kΩ) (1)	TVSP 索引	ADC 值	I2C 目标端口地址 (A | B)(2)	I2C 逻辑 (V_{DD})	启动模式
开路	0	≤ 10 (0x0A)	0x22 | 0x26	3.3V	EEPROM
93.1	1	≤ 24 (0x18)	0x23 | 0x27	3.3V	外部 HUB/MCU
47.5	2	≤ 42 (0x2A)	0x22 | 0x26	1.8V	EEPROM
29.4	3	≤ 63 (0x3F)	0x23 | 0x27	1.8V	外部 HUB/MCU

表 8-3. R_{TVSP} 配置设置 (TPS257xxCQRQLRQ1) （续）

R_{TVSP} (kΩ) (1)	TVSP 索引	ADC 值	I2C 目标端口地址 (A | B)(2)	I2C 逻辑 (V_{DD})	启动模式
20.0	4	≤ 89 (0x59)	0x23 | 0x27	3.3V	EEPROM
14.7	5	≤ 119 (0x77)	0x22 | 0x26	3.3V	外部 HUB/MCU
11.0	6	≤ 156 (0x9C)	0x23 | 0x27	1.8V	EEPROM
8.45	7	≤ 201 (0xC9)	0x22 | 0x26	1.8V	外部 HUB/MCU
6.65	8	≤ 255 (0xFF)	0x22 | 0x26	3.3V	固件更新

表 8-4. R_{TVSP} 配置设置 (TPS257xxCAQRQLRQ1)

R_{TVSP} (kΩ)	TVSP 索引	ADC 值	I2C 目标端口地址 (A | B)	I2C 逻辑 (V_{DD})	启动模式
开路	0	≤ 10 (0x0A)	0x22 | 0x26	3.3V	EEPROM
5.6	8	≤ 255 (0xFF)	0x22 | 0x26	3.3V	固件更新

表 8-5. R_{TVSP} 配置设置（TPS257xxD/FQRQLRQ1 ）

R_{TVSP} (kΩ) (1)	TVSP 索引	ADC 值	I2C 目标端口地址 (A | B)(2)	I2C 逻辑 (V_{DD})	启动模式
开路	0	≤ 10 (0x0A)	0x22 | 0x26	3.3V	EEPROM
93.1	1	≤ 24 (0x18)	0x23 | 0x27	3.3V	外部 HUB/MCU
47.5	2	≤ 42 (0x2A)	0x22 | 0x26	1.8V	EEPROM
26.7	3	≤ 63 (0x3F)	0x23 | 0x27	1.8V	外部 HUB/MCU
18.2	4	≤ 89 (0x59)	0x23 | 0x27	3.3V	EEPROM
13.0	5	≤ 119 (0x77)	0x22 | 0x26	3.3V	外部 HUB/MCU
9.53	6	≤ 156 (0x9C)	0x23 | 0x27	1.8V	EEPROM
7.5	7	≤ 201 (0xC9)	0x22 | 0x26	1.8V	外部 HUB/MCU
5.6	8	≤ 255 (0xFF)	0x22 | 0x26	3.3V	固件更新

(1) 需要 1% 电阻器。
(2) 0x22h = 0100010、0x26h = 0100110、0x23h = 0100011、0x27 = 0100111

对于 TPS25762-Q1 器件，在上电时会应用出厂编程的默认应用配置。当启动模式配置为 EEPROM 但未加载 EEPROM 配置时将应用默认应用配置；例如，当 EEPROM 提供的映像无效或 EEPROM 未连接时，便是如此。

适用于 TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1：加载默认应用配置时，最大端口输出功率（端口 PDP）将使用 R_{TVSP} 定义的 TVSP 索引进行配置。“R_{TVSP} 端口最大 PDP 选择（TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1）”中显示了此运行模式的有效 TVSP 索引，“默认应用配置（TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1）”中显示了功能设置。

表 8-6. R_{TVSP} 端口最大 PDP 选择（TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1）

R_{TVSP} (kΩ)	TVSP 索引	ADC 值	I2C 目标端口地址 (A | B)	I2C 逻辑 (V_{DD})	端口最大 PDP
开路	0	≤ 10 (0x0A)	0x22 | 0x26	3.3V	60W
47.5	2	≤ 42 (0x2A)	0x22 | 0x26	1.8V	45W
18.2	4	≤ 89 (0x59)	0x23 | 0x27	3.3V	27W
9.53	6	≤ 156 (0x9C)	0x23 | 0x27	1.8V	15W

加载默认应用配置时的器件设置由“Default Application Configuration”中的设置定义。

表 8-7. 默认应用配置（TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1）

参数	TPS25762DQRQLRQ1	TPS25772DQRQLRQ1	注释
XID	0x00	0x00	
PID	0x00	0x00	

Copyright © 2026 Texas Instruments Incorporated

表 8-7. 默认应用配置（TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1）（续）

参数	TPS25762DQRQLRQ1	TPS25772DQRQLRQ1	注释
VID	0x0451	0x0451	TI VID
端口最小功率	7.5W	7.5W	适用于所有端口
端口最大功率	60W/45W/27W/15W	60W/45W/27W/15W	由 TVSP 索引设置；适用于所有端口
系统最大功率	60W/45W/27W/15W	端口最大功率 x 2	
端口 PPS	启用	启用	适用于所有端口
SPM 电源策略	不适用	保证容量	
BC1.2	启用	启用	适用于所有端口
外部直流/直流	不适用	TPS55288-Q1	I2C 地址 = 0x75
端口 A ILIM 过冲	400mA	400mA	
端口 A APDO ILIM 过冲	50mA	50mA	
端口 A 电缆补偿	禁用	禁用	
端口 A 高 ILIM 延迟	启用	启用	
端口 B ILIM 过冲	不适用	400mA	
端口 B APDO ILIM 过冲	不适用	50mA	
端口 B 电缆补偿	不适用	外部	由外部直流/直流转换器设置
端口 B VBUS 升压	不适用	0.1V	
端口 B 放电 (GPIO)	不适用	启用	外部，由 GPIO9 控制
内部直流/直流频率	400kHz	400kHz	
内部直流/直流转换器抖动	10Hz	10Hz	
上电宽限期	15 分钟	15 分钟	
下电宽限期	15 分钟	15 分钟	
范围 3 功率	FULL	FULL	
范围 2 功率	60%	60%	系统最大功率的百分比
范围 1 至 2 上升阈值	8.96V	8.96V	在 VIN 下测得
范围 2 至 1 下降阈值	7.04V	7.04V	在 VIN 下测得
范围 2 至 3 上升阈值	11.52V	11.52V	在 VIN 下测得
范围 3 至 2 下降阈值	10.08V	10.08V	在 VIN 下测得
热折返	启用	启用	NTC/PTC 配置
相位 1 最大功率	60%	60%	系统最大功率的百分比
相位 1 上升阈值	2.044V	2.044V	
相位 1 下降阈值	1.988V	1.988V	
相位 2 最大功率	30%	30%	系统最大功率的百分比
相位 2 上升阈值	2.1V	2.1V	
相位 2 下降阈值	2.044V	2.044V	
相位 3 最大功率	0%	0%	系统最大功率的百分比
相位 3 上升阈值	2.142V	2.142V	
相位 3 下降阈值	2.086V	2.086V	

适用于 TPS25762FQRQLRQ1 和 TPS25772FQRQLRQ1：加载默认应用程序配置后，最大端口输出功率和功能设置将由默认应用程序配置进行设置，如“默认应用程序配置（TPS25762FQRQLRQ1 和 TPS25772FQRQLRQ1）”所示。

表 8-8. 默认应用配置（TPS25762FQRQLRQ1 和 TPS25772FQRQLRQ1）

参数	TPS25762FQRQLRQ1	TPS25772FQRQLRQ1	注释
XID	0x00	0x00	
PID	0x00	0x00	
VID	0x0451	0x0451	TI VID
端口最小功率	15W	15W	适用于所有端口
端口最大功率	15W	15W	适用于所有端口
系统最大功率	15W	30W	
端口 PPS	不适用	不适用	适用于所有端口
SPM 电源策略	不适用	保证容量	
BC1.2	启用	启用	适用于所有端口
外部直流/直流	不适用	TPS55389-Q1	I2C 地址 = 0x75
端口 A ILIM 过冲	400mA	400mA	适用于固定 PDO、AVS
端口 A APDO ILIM 过冲	不适用	不适用	
端口 A 电缆补偿	禁用	禁用	
端口 A VBUS 升压	0V	0V	
端口 A 高 ILIM 延迟	启用	启用	
端口 B ILIM 过冲	不适用	400mA	适用于固定 PDO、AVS
端口 B APDO ILIM 过冲	不适用	不适用	
端口 B 电缆补偿	不适用	禁用	
端口 B VBUS 升压	不适用	0V	
端口 B 放电 (GPIO)	不适用	禁用	由直流/直流控制
内部直流/直流频率	400kHz	400kHz	
内部直流/直流转换器抖动	10Hz	10Hz	
上电宽限期	15 分钟	15 分钟	
下电宽限期	15 分钟	15 分钟	
范围 3 功率	FULL	FULL	
范围 2 功率	100%	50%	系统最大功率的百分比
范围 1 至 2 上升阈值	8.0V	8.0V	在 VIN 下测得
范围 2 至 1 下降阈值	5.92V	5.92V	在 VIN 下测得
范围 2 至 3 上升阈值	11.52V	11.52V	在 VIN 下测得
范围 3 至 2 下降阈值	10.08V	10.08V	在 VIN 下测得
热折返	禁用	启用	NTC/PTC 配置
相位 1 最大功率	100%	50%	系统最大功率的百分比
相位 1 上升阈值	2.044V	2.044V	
相位 1 下降阈值	1.988V	1.988V	
相位 2 最大功率	100%	50%	系统最大功率的百分比
相位 2 上升阈值	2.1V	2.1V	
相位 2 下降阈值	2.044V	2.044V	
相位 3 最大功率	0%	0%	系统最大功率的百分比
相位 3 上升阈值	2.142V	2.142V	
相位 3 下降阈值	2.086V	2.086V	
GPIO0	无功能	PB_CC1	
GPIO1	无功能	PB_CC2	
GPIO2	无功能	PB_DP	

Copyright © 2026 Texas Instruments Incorporated

表 8-8. 默认应用配置（TPS25762FQRQLRQ1 和 TPS25772FQRQLRQ1）（续）

参数	TPS25762FQRQLRQ1	TPS25772FQRQLRQ1	注释
GPIO3	无功能	PB_DM	
GPIO4	无功能	PB_VBUS	
GPIO5	NTC	NTC	
GPIO6	无功能	SYNC_OUT	
GPIO7	PA_DM	PA_DM	
GPIO8	PA_DP	PA_DP	
GPIO9	无功能	无功能	

需要 TVSP 索引 0（R_{TVSP} 开路）以外配置的应用（如“R_{TVSP} 配置设置”中所示）必须实施与图 8-5 所示类似的电路。双极晶体管的基极连接到 LDO_5V 以提供 TVSP 电阻器的正确上电时序控制 - 禁用 TPS25762-Q1 时关闭，启用 TPS25762-Q1 时开启。建议使用 2N2222，因为它具有较大的集电极-发射极击穿电压、低成本以及广泛的可用性。

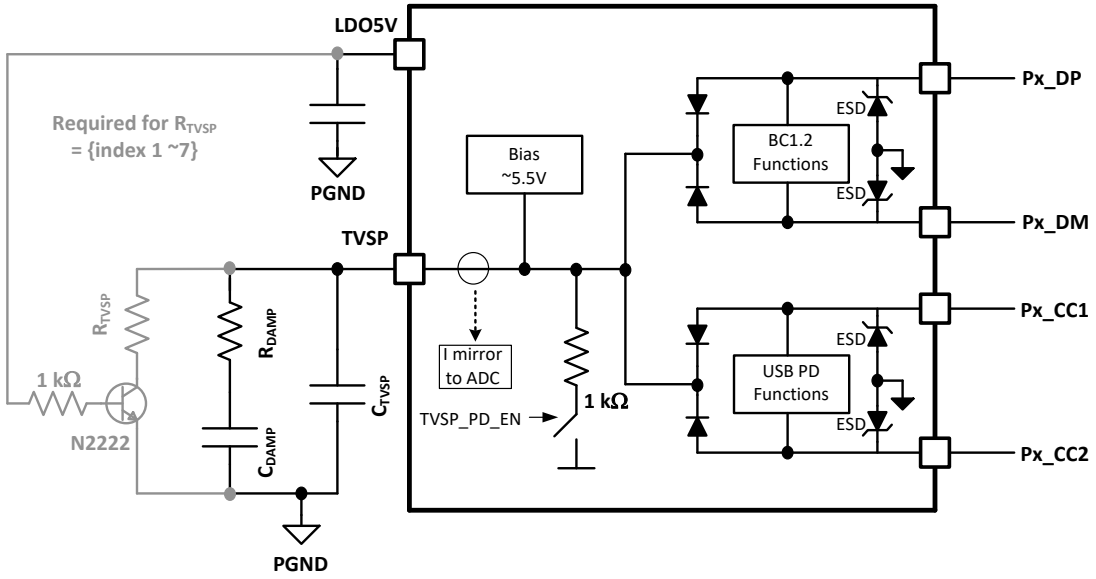


图 8-5. R_{TVSP} 电路配置

除了 EEPROM 和外部 HUB/MCU，还可以在 PA_DP 和 PA_DM 引脚上使用 USB 端点来更新器件固件。要启用固件更新模式，请使用 TVSP 和 PGND 之间对应于 TVSP 索引 8 的电阻来启动器件。通过对器件进行下电上电或通过将 EN/UVLO 引脚暂时拉至低于 $V_{EN(OPER)}$ 阈值来执行启动周期。图 8-6 中显示了启用 USB 端点固件更新模式的示例电路。

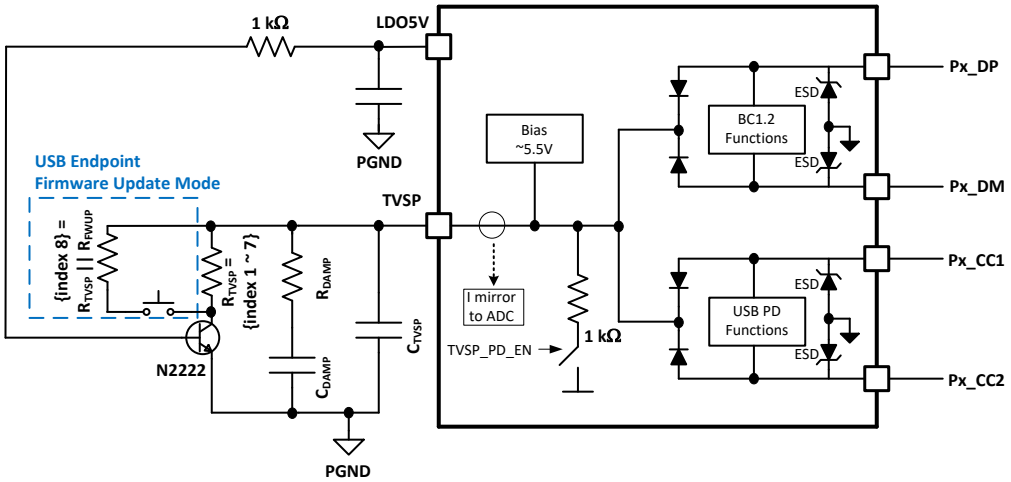


图 8-6. 启用 USB 端点固件更新模式的示例电路

8.3.3 降压/升压稳压器

8.3.3.1 降压/升压稳压器运行

TPS25762-Q1 器件采用一个固定频率、电流模式控制降压/升压转换器。该转换器以强制连续导通模式 (CCM) 运行，因此允许电感器电流在轻负载条件下沿任一方向流动。动力总成包含五个 N 沟道功率 MOSFET。请参阅图 8-7。晶体管 M1 和 M2 是高侧和低侧降压 FET。晶体管 M3 和 M4 是高侧和低侧升压 FET。晶体管 M5 在输入过压瞬态期间可以阻止从 OUT 到 SW2 的反向导通，如 *VIN 电源和 VIN 过压保护*中所述。

- **IN：**从电池接收电能。必须在 IN 和 PGND 之间连接输入大容量电容器。
- **OUT：**从开关转换器输出电能。在 OUT 和 PGND 之间连接输出大容量电容器。
- **PGND：**开关转换器动力总成的接地回路。
- **AGND：**除动力总成之外的其余所有部分的接地回路。电压反馈分压器回到 AGND。PGND 和 AGND 必须在电路板上连接在一起。
- **LDO_5V：**为 M2 和 M4 提供栅极驱动，并为馈送 BOOT1 和 BOOT2 的自举电路提供电流。必须将一个旁路电容器从 LDO_5V 连接到 PGND。有关 LDO_5V 的更多信息，请参阅*内部 LDO 稳压器*。
- **LDO_3V3：**模拟电路电源。必须将一个旁路电容器从 LDO_3V3 连接到 AGND。有关 LDO_3V3 的更多信息，请参阅*内部 LDO 稳压器*。
- **BOOT1：**为 M1 提供栅极驱动。必须将一个自举电容器从 BOOT1 连接到 SW1。
- **BOOT2：**为 M3 提供栅极驱动。必须将一个自举电容器从 BOOT2 连接到 SW2。
- **SW1：**将 M1 和 M2 连接到外部电感器。
- **SW2：**将 M3 和 M4 连接到外部电感器。
- **CSP：**平均电流检测放大器的正极端子。连接到输出大容量电容器的正极端子。
- **CSN/BUS：**平均电流检测放大器的负极端子。一个 10mΩ 电流检测电阻器在外部从 CSP 连接到 CSN/BUS。

根据输入电压 V_{IN} 和输出电压 V_{OUT}，转换器在四种不同状态中的一种状态下运行，以下各节将对每种状态进行说明。

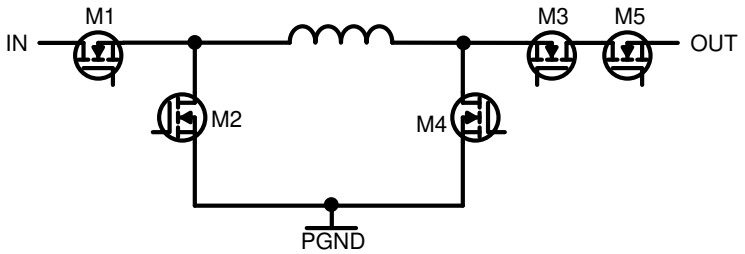


图 8-7. 降压/升压内部功率 FET

Copyright © 2026 Texas Instruments Incorporated

降压状态

当输入电压 V_{IN} 明显超过输出电压 V_{OUT} 时，转换器进入降压工作区域，在该区域中会执行一系列无限循环的降压开关周期（降压状态）。M3 和 M5 持续导通，M4 持续关断。当时钟信号指示开关周期已开始时，控制器将导通 M2 并关断 M1。这种开关配置对应于传统降压转换器的关断时间间隔。电感器上的电压差 V_{SW1} - V_{SW2} 等于 -V_{OUT}。电感器电流 IL 会斜降，直至达到误差放大器设定的阈值 I_{VALLEY}。然后，控制器关断 M2 并导通 M1。这种开关配置对应于传统降压转换器的导通时间间隔。电压差 V_{SW1} - V_{SW2} 现在等于 V_{IN} - V_{OUT}。现在，电感器电流会斜升，直至转换器时钟信号表明已经达到开关周期的末尾。

导通时间 t_{on} 等于 M1 导通期间的时间间隔。关断时间 t_{off} 等于 M2 导通期间的时间间隔。由于转换器以 FCCM 模式运行，因此周期 τ 等于 t_{on} 和 t_{off} 之和。在降压状态期间，控制器通过调整降压占空比 D（等于 t_{on}/τ 比率）来调节功率流。

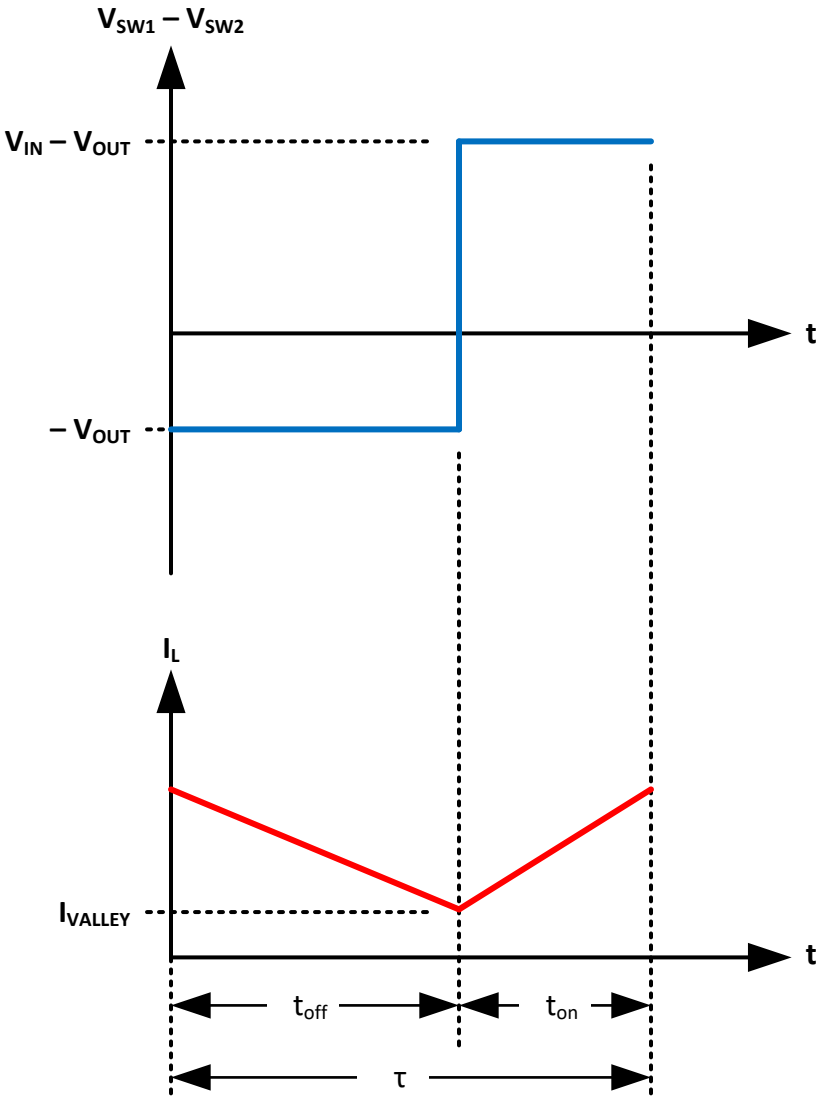


图 8-8. 降压状态

降压转换状态

当输入电压 V_{IN} 仅略高于输出电压 V_{OUT} 时，转换器进入降压转换工作区域，在该区域中会交替执行降压和升压开关周期（降压转换）。M5 为常开状态。当时钟信号指示降压开关周期已开始时，控制器将导通 M2 和 M3 并关断 M1 和 M4。这种开关配置对应于传统降压转换器的关断时间。电感器电流 I_L 会斜降，直至达到误差放大器设定的阈值 I_{VALLEY}。然后，控制器关断 M2 并导通 M1。这种开关配置对应于传统降压转换器的导通时间。现在，电感器电流缓慢斜升，直至时钟信号表明降压开关周期结束为止。下一个开关周期是升压开关周期。当此周期开始时，控制器会关断 M3 并导通 M4。M2 保持关断，M1 和 M5 都保持导通。这种开关配置对应于传统升压转换器的导通时间。现在，电感器电流 I_L 迅速斜升，直至 的固定导通时间到期。然后，控制器关断 M4 并导通 M3。现在，电感器电流会斜降，直至时钟信号表明升压开关周期结束为止。下一个开关周期是另一个降压周期。

在降压转换状态期间，控制器通过调整降压占空比来调节功率流。升压占空比保持固定。如果转换器保持在降压状态，而不是进入降压转换状态，则降压导通时间会变得极短，以至于在不进行脉冲跳跃的情况下无法调节功率流。

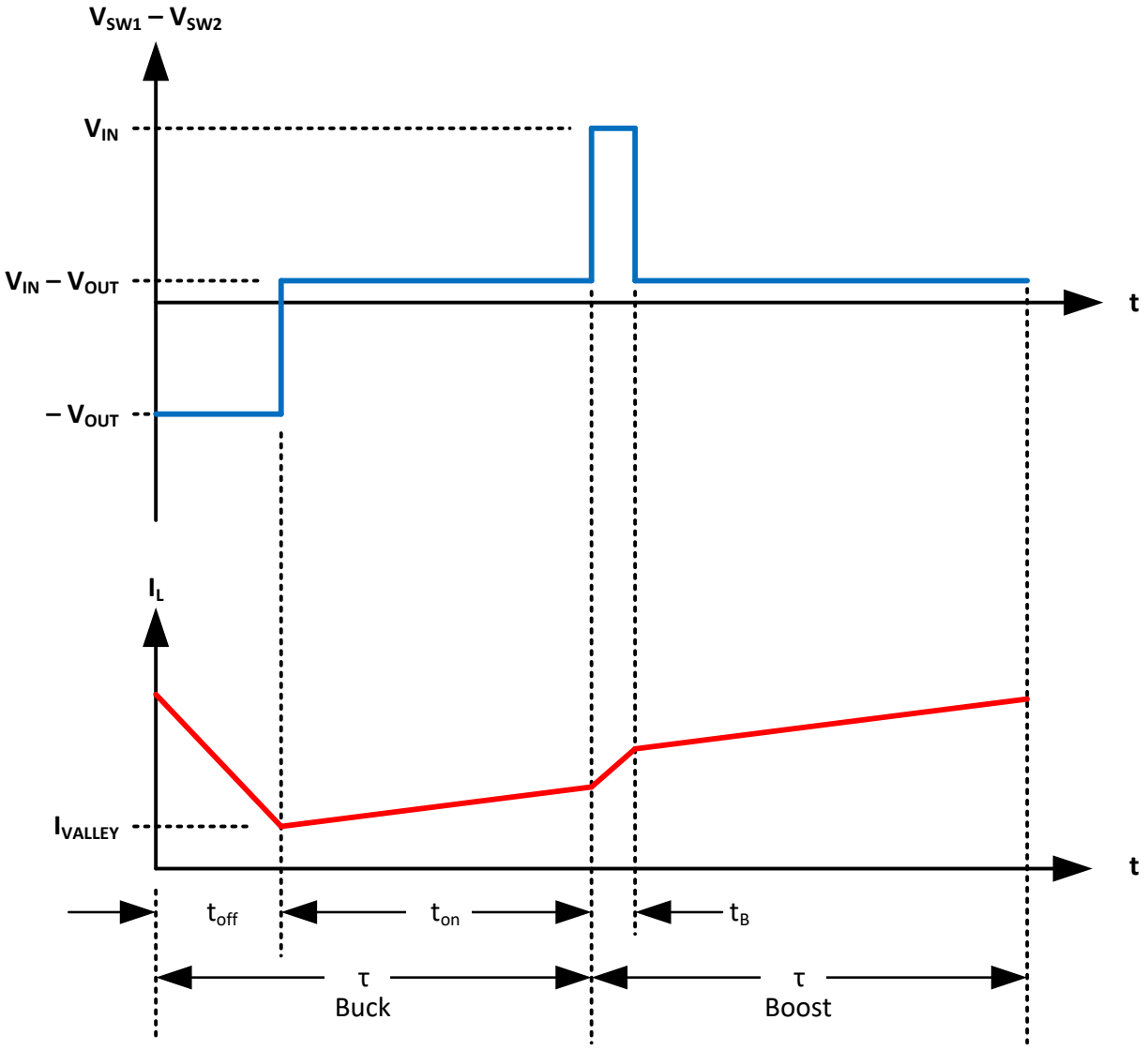


图 8-9. 降压转换

升压转换状态

Copyright © 2026 Texas Instruments Incorporated

当输入电压 V_{IN} 仅略低于输出电压 V_{OUT} 时，转换器进入升压转换工作区域，在该区域中会交替执行升压和降压开关周期（升压转换）。M5 为常开状态。当时钟信号指示升压开关周期已开始时，控制器将导通 M1 和 M4 并关断 M2 和 M3。这种开关配置对应于传统升压转换器的导通时间。电感器电流 I_L 会斜升，直至达到误差放大器设定的阈值 I_{PEAK}。然后，控制器关断 M4 并导通 M3。这种开关配置对应于传统升压转换器的关断时间。现在，电感器电流缓慢斜降，直至时钟信号表明升压开关周期结束为止。下一个开关周期是降压开关周期。当此周期开始时，控制器会关断 M1 并导通 M2。M4 保持关断，M3 和 M5 都保持导通。这种开关配置对应于传统降压转换器的关断时间。现在，电感器电流 I_L 迅速斜降，直至 的固定关断时间到期。然后，控制器关断 M2 并导通 M1。现在，电感器电流会斜升，直至时钟信号表明降压开关周期结束为止。下一个开关周期是另一个升压周期。

在升压转换状态期间，控制器通过调整升压占空比来调节功率流。降压占空比保持固定。如果转换器保持在升压状态，而不是进入升压转换状态，则升压导通时间极短，以至于在不进行脉冲跳跃的情况下无法调节功率流。

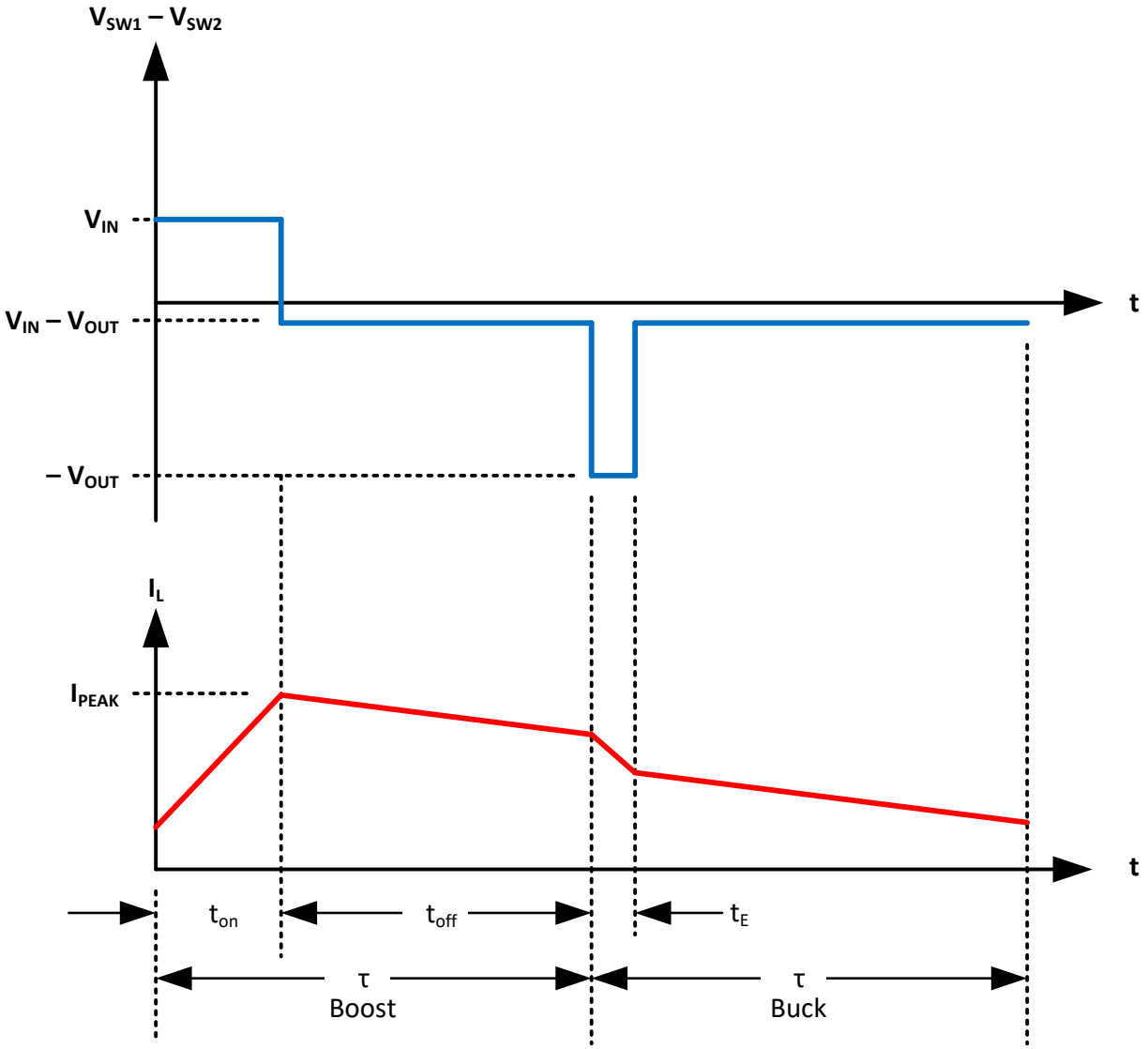


图 8-10. 升压转换

升压状态

当输入电压 V_{IN} 明显低于输出电压 V_{OUT} 时，转换器进入升压工作区域，在该区域中会执行一系列无限循环的升压开关周期（升压状态）。M1 和 M5 持续导通，M2 持续关断。当时钟信号指示开关周期已开始时，控制器将导通

M4 并关断 M3。这种开关配置对应于传统升压转换器的导通时间间隔。电感器上的电压差 V_{SW1} - V_{SW2} 等于 V_{IN}。电感器电流 I_L 会斜升，直至达到误差放大器设定的阈值 I_{PEAK}。然后，控制器关断 M4 并导通 M3。这种开关配置对应于传统升压转换器的关断时间间隔。电压差 V_{SW1} - V_{SW2} 现在等于 V_{IN} - V_{OUT}，这是一个负值。现在，电感器电流会斜降，直至转换器时钟信号表明已经达到开关周期的末尾。

导通时间 t_{on} 等于 M4 导通期间的时间间隔。关断时间 t_{off} 等于 M3 导通期间的时间间隔。由于转换器以 FCCM 模式运行，因此周期 τ 等于 t_{on} 和 t_{off} 之和。在升压状态期间，控制器通过调整升压占空比 D（等于 t_{on}/ τ 比率）来调节功率流。

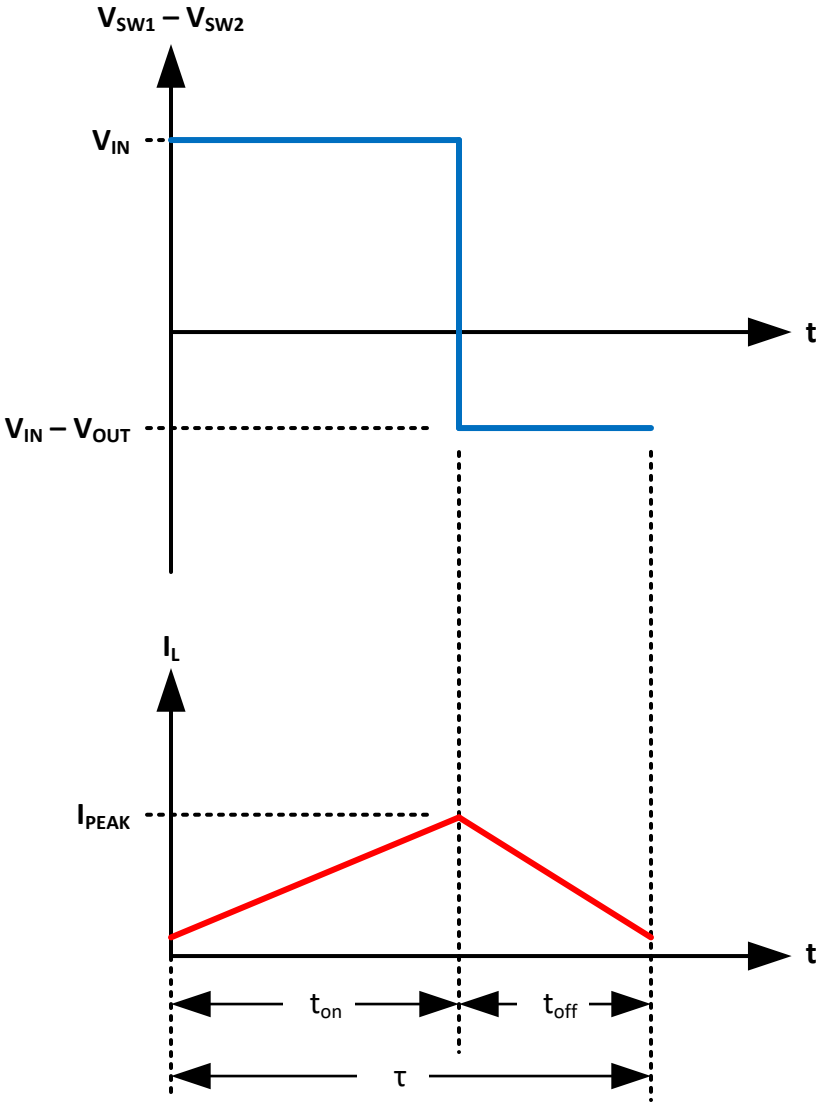


图 8-11. 升压状态

工作区域的边界

工作区域以图形方式描述了四个工作区域及它们之间的边界。当 V_{BUS} > kV_{IN} 时，转换器保持在升压工作区域。值 k 为 1.2。当 V_{IN} < V_{BUS} < kV_{IN} 时，转换器进入升压转换工作区域。当 V_{IN}/k < V_{BUS} < V_{IN} 时，转换器进入降压转换工作区域。当 V_{BUS} < V_{IN}/k 时，转换器进入降压工作区域。如果 V_{IN} 超过 OVP 阈值（介于 18V 和 20V 之间），转换器将停止工作。同样，如果 V_{IN} 降至低于内部 UVLO 阈值（介于 5V 和 5.5V 之间）或用户编程的 EN/UVLO 阈值（请参阅 *VIN UVLO 和 ENABLE/UVLO*，以较大者为准），转换器也将停止工作。

Copyright © 2026 Texas Instruments Incorporated

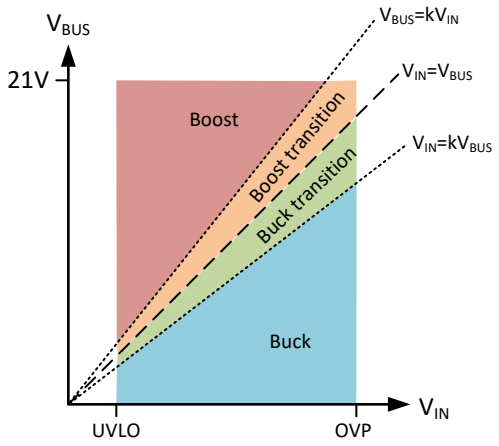


图 8-12. 工作区域

8.3.3.2 开关频率、频率抖动、相移和同步

PWM 振荡器频率 (f_{sw}) 由固件通过应用配置 GUI 进行编程。开关转换器适用于 AM 无线电频带（520kHz 至 1730kHz）以下的工作频率。以下三种标称 f_{sw} 设置可用：300kHz、400kHz 和 450kHz。

频率抖动由固件通过应用程序 GUI 进行启用。启用后，标称振荡器频率通过三角波形调制以 $\pm FS_{SS}$（约 ±10%）进行抖动（请参阅使用三角波形调制实现抖动）。抖动周期 τ_M 是抖动调制频率 FS_{SS_MOD} 的倒数。有两个可通过固件进行选择的抖动调制频率 FS_{SS_M} 可供使用：10 和 25kHz。抖动会分散通过开关产生的频谱峰值，从而降低峰值谐波水平并简化 EMI 滤波器设计。

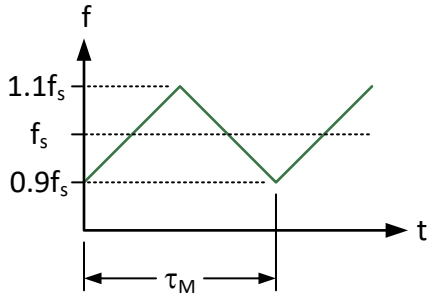


图 8-13. 使用三角波形调制实现抖动

使用 SYNC 引脚同步多个转换器。该引脚可通过固件配置为输出 SYNC(o) 或输入 SYNC(i)。

- **SYNC(o)：**开关时钟位于 SYNC(o) 引脚上。该波形的占空比约为 50%。如果通过固件配置了频率抖动，该信号还会表现出抖动。固件配置提供四种相位设置，允许将 SYNC(o) 输出相对于内部开关时钟移位 0°、90°、120° 或 180°。SYNC(o) 用于通过 TPS25762-Q1 内部的开关转换器时钟来驱动外部直流/直流转换器时钟。当两个直流/直流转换器异相运行时，来自电池的峰值输入电流会减小，总输入大容量电容要求会降低。

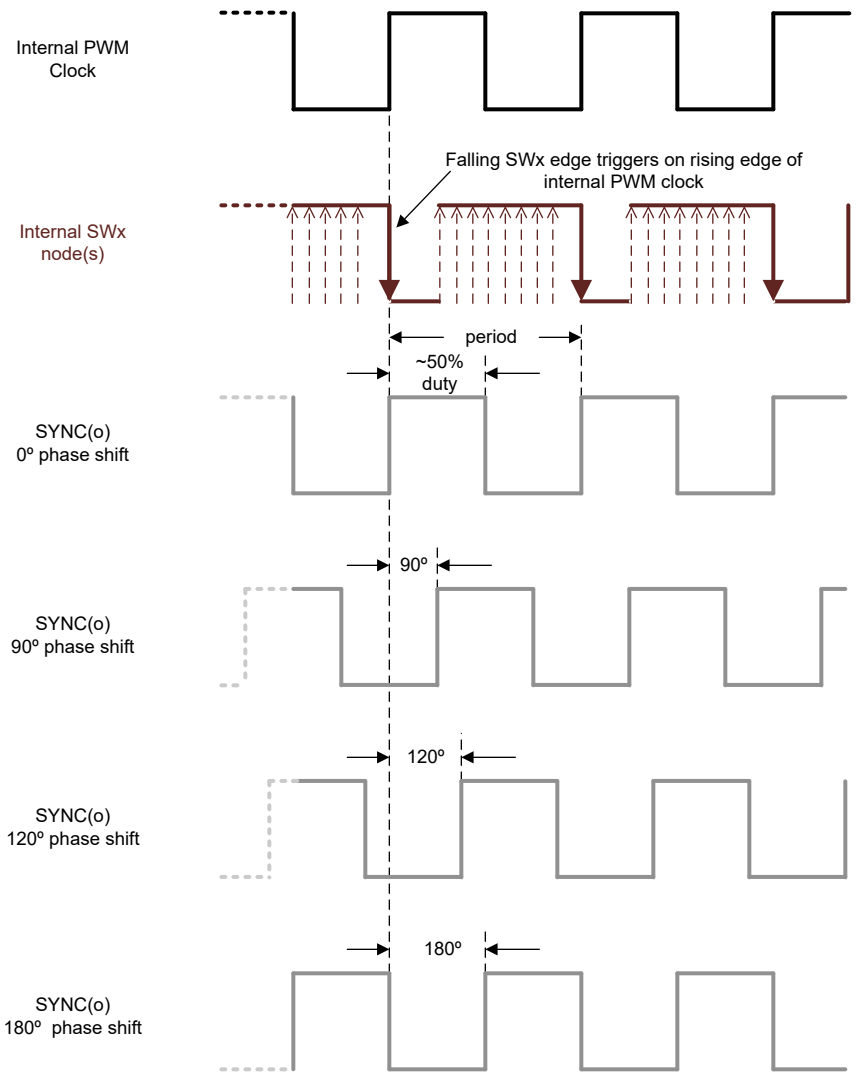


图 8-14. SYNC(o) 相移

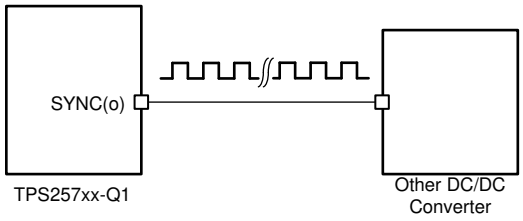


图 8-15. 使用 SYNC(o) 驱动外部直流/直流转换器

- **SYNC(i)：**内部时钟与 SYNC(i) 引脚上的脉冲序列同步。此功能用于通过外部时钟驱动 TPS25762-Q1。该时钟的周期必须满足 SYNC(i) 频率范围内的同步要求，否则 TPS25762-Q1 将改用其内部开关时钟。如果外部时钟偏离可接受的频率范围，然后恢复到可接受的频率范围内，则 TPS25762-Q1 会在计数到 8 个连续时钟（从而满足表 8-9 的条件）后恢复通过外部时钟运行。配置了 SYNC(i) 时，如果在外部时钟发生故障后通过内部时钟运行，则会禁用频率抖动。

表 8-9. SYNC(i) 频率范围

f_{SW} 固件设置	允许的 SYNC(i) 频率范围	
	最小值	最大值

Copyright © 2026 Texas Instruments Incorporated

表 8-9. SYNC(i) 频率范围（续）

f_{SW} 固件设置	允许的 SYNC(i) 频率范围	
300kHz	250kHz	353kHz
400kHz	334kHz	470kHz
450kHz	376kHz	530kHz

8.3.3.3 VIN 电源和 VIN 过压保护

V_{IN} 电源

输入电源引脚 IN 上的电压 V_{IN}（相对于 AGND 测量）必须满足以下要求：

- **过压：**电压 V_{IN} 不得超过 40V 的绝对最大值，在预期的工作条件下不得超过 36V。汽车应用通常需要外部瞬态抑制器来满足此要求。
- **负载泄放：**当转换器正在运行且 V_{IN} 超过 18V 时，正压摆率 dV_{IN}/dt 不得超过 200V/ms。
- **双电池：**当转换器未运行时，正压摆率 dV_{IN}/dt 不得超过 10V/μs。输入 EMI 滤波器可帮助降低输入电压压摆率。
- **反向电池：**电压 V_{IN} 不得低于 –0.3V。汽车应用通常需要外部反向电压阻断电路。

降压/升压开关转换器能够在 6.8V < V_{IN} < 18V 的输入电源电压范围内提供 65W 满额定输出功率。输入电压可降至 UVLO 阈值，前提是输出功率级别适当降额。

V_{IN} 过压保护电路

TPS25762-Q1 包含可保护动力总成免受负载突降和双电池情况影响的电路。当 VIN 超过大约 19V 时，比较器会判定发生了输入过压情况。该比较器发送一个信号以关闭开关转换器。降压/升压内部功率 FET 中的晶体管 M1、M2 和 M3 关断，晶体管 M4 导通。但是，电流仍会流过电感器。存在两种情况：电流正向流动（从 SW1 流向 SW2）或反向流动（从 SW2 流向 SW1）。反向电流使 M1 的体二极管正向偏置。然后，电感器上的电压等于该二极管的正向电压与输入电压之和，这足以使电感器电压快速下降至零。正向电流使 M2 的体二极管正向偏置。释放电感器电流后，一个小型线性稳压器将 SW1 偏置到大约 15V。当过压条件消除时，开关稳压器恢复运行。

8.3.3.4 反馈路径和误差放大器

TPS25762-Q1 不仅包含可编程电压反馈路径，还包含可编程平均电流反馈路径，用于将开关转换器提供的平均电流限制到 USB 电缆。电压反馈路径还包含电缆压降补偿配置。反馈路径和误差放大器的简化版方框图显示了集成电路相关部分的简化版方框图。

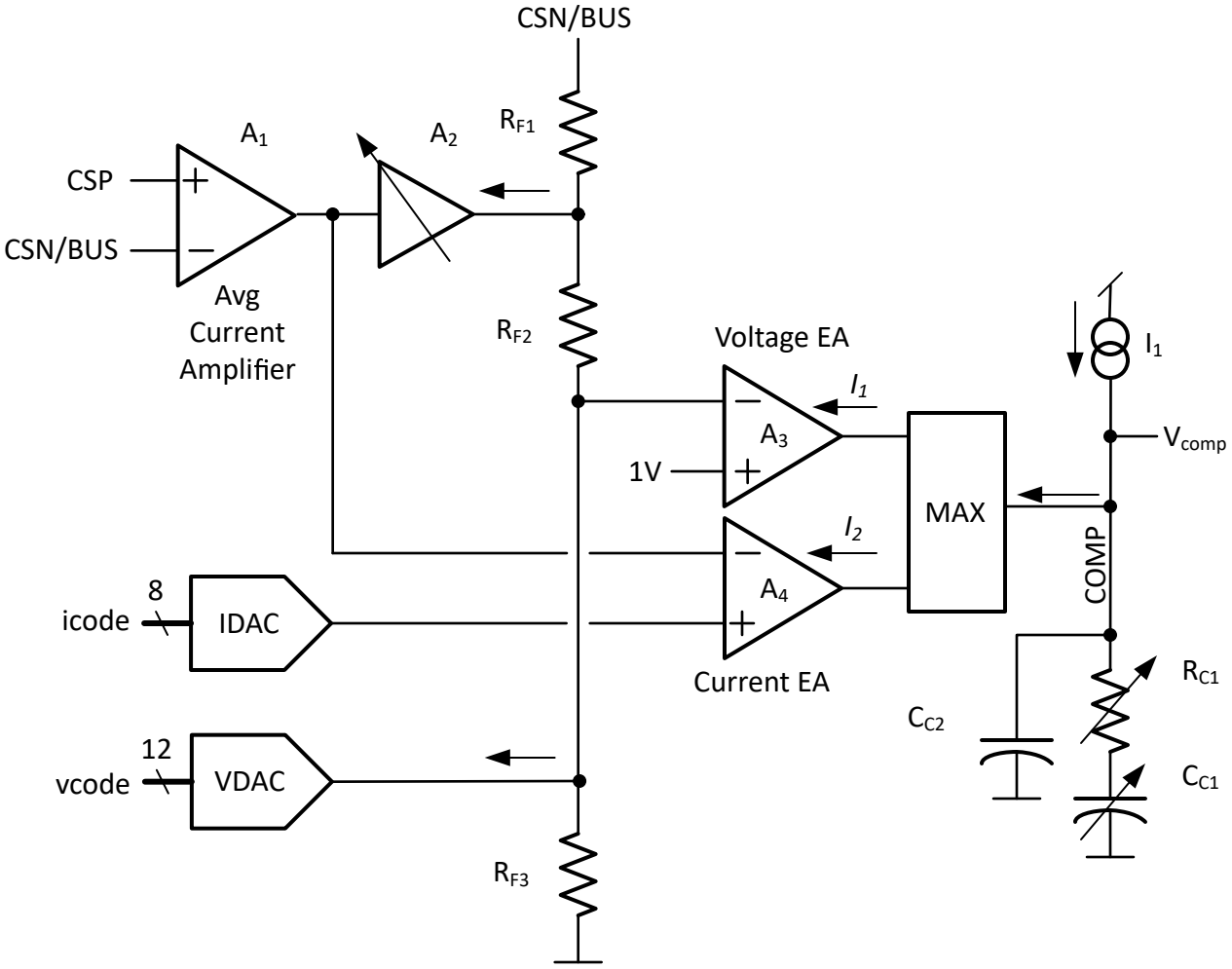


图 8-16. 反馈路径和误差放大器的简化版方框图。

8.3.3.5 跨导体和补偿

TPS25762-Q1 具有内部补偿功能。总体斜率补偿和环路补偿在内部是固定的，具体取决于表 9-1 所示的电感和电容值。

8.3.3.6 输出电压 DAC、软启动和电缆压降补偿

降压/升压输出电压在 CSN/VBUS 引脚处进行调节。一个 12 位数模转换器 VDAC 可根据器件固件的命令对 $V_{CSP/BUS}$ 提供 ±20mV 阶跃电压调整。

成功进行电缆检测后，固件将 VDAC 设置为输出 5V，这是在 $V_{CSN/BUS}$ 输出端测量的电压。内部时钟会将 VDAC 代码从初始 0V 升压至最终的 5V 设置，从而在 t_{SS} 时产生 $V_{CSN/BUS}$ 至 5V 的单调斜坡。

在某些应用中，USB-PD 控制器距离 PD 插座 1m 或更远。通过固件配置和启用电缆压降补偿后，无论 VDAC 设置如何，都会随着负载电流的增加而使 $V_{CSP/BUS}$ 线性增加。有四个可选的 V_{OUT_CDC} 范围可供使用。支持的最大电缆压降电压为 500mV，在 USB-PD PPS 合约期间默认会将其禁用。

8.3.3.7 V_{BUS} 过压保护

有一个固定阈值过压比较器用于监测 CSN/BUS 引脚是否存在过压情况。当超过 V_{CSN/BUS_OVP_R} 阈值时，输出 OV 保护电路会关断内部 MOSFET。当 $V_{CSN/BUS}$ 降至 V_{CSN/BUS_OVP_F} 以下时，开关将恢复。

Copyright © 2026 Texas Instruments Incorporated

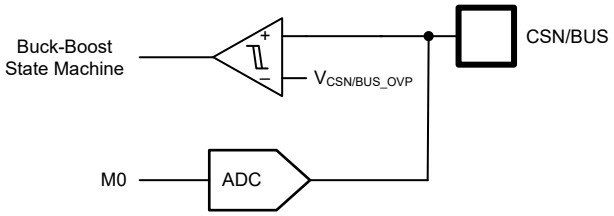


图 8-17. V_{BUS} OVP 和 UVP

8.3.3.8 V_{BUS} 欠压保护

PA_VBUS 欠压情况由内部 ADC 监测。根据 USB 电力输送规范，TPS25762-Q1 固件根据与连接的接收端器件的 USB PD 合约来配置阈值。

8.3.3.9 电流检测电阻器 (R_{SNS}) 和电流限制运行

CSP 和 CSN/BUS 引脚是平均电流检测放大器 (CSA) 的正输入和负输入。TPS25762-Q1 器件在位于 CSP 和 CSN/BUS 引脚之间的检测电阻器 R_{SNS} 上检测端口 A 负载电流。一个精度为 1% 的 10mΩ 功率电阻器可以在 0 ≤ I_{OUT} ≤ 5A 范围内提供 0mV 至 50mV 检测电压。

一个七位数模转换器 IDAC 可提供 ±50mA 阶跃电流限制调整，并通过器件固件自动进行编程。

8.3.3.10 降压/升压峰值电流限制

降压和升压峰值电流限制可由应用配置 GUI 通过固件进行调节。如需了解可选择的值，请参阅*电气特性* 表中的降压/升压稳压器的降压/升压峰值电流限制。

在大多数应用中，需要限制汽车级 USB 模块的输入电流，以保护模块元件、连接器和布线免受过流情况的影响。当 V_{IN} 为最小值且 $V_{CSN/BUS}$ 为最大值 (21V)，同时提供最大 3.25A 输出电流时，便会出现最坏情况下的输入电流情况。当 $V_{IN} < V_{BUS}$ 时，内部直流/直流转换器以升压模式运行。请参阅表 9-6，估算应用的峰值电流与建议的电感值。

将降压峰值电流限制选项设置为略低于升压峰值电流限制。将降压峰值限制设置为接近升压峰值电流限制，可以防止在极端瞬态下在两个峰值电流限制之间限制循环的可能性。$I_{PEAK(BUCK)} \cong I_{PEAK(BOOST)}$。

当选择电感器时，有必要选择一个具有适当饱和电流额定值 $I_{L(SAT)}$ 的电感器。电感器 $I_{L(SAT)}$ 额定值必须大于*电气特性* 表中的最大 (MAX) $I_{PEAK(BOOST)}$ 限制，以避免 TPS25762-Q1 或电感器中的电流过大。

8.3.4 USB-PD 物理层

图 8-18 展示了 USB PD 物理层块，周围是简化版模拟插拔和方向检测块。该物理层块适用于端口 A。

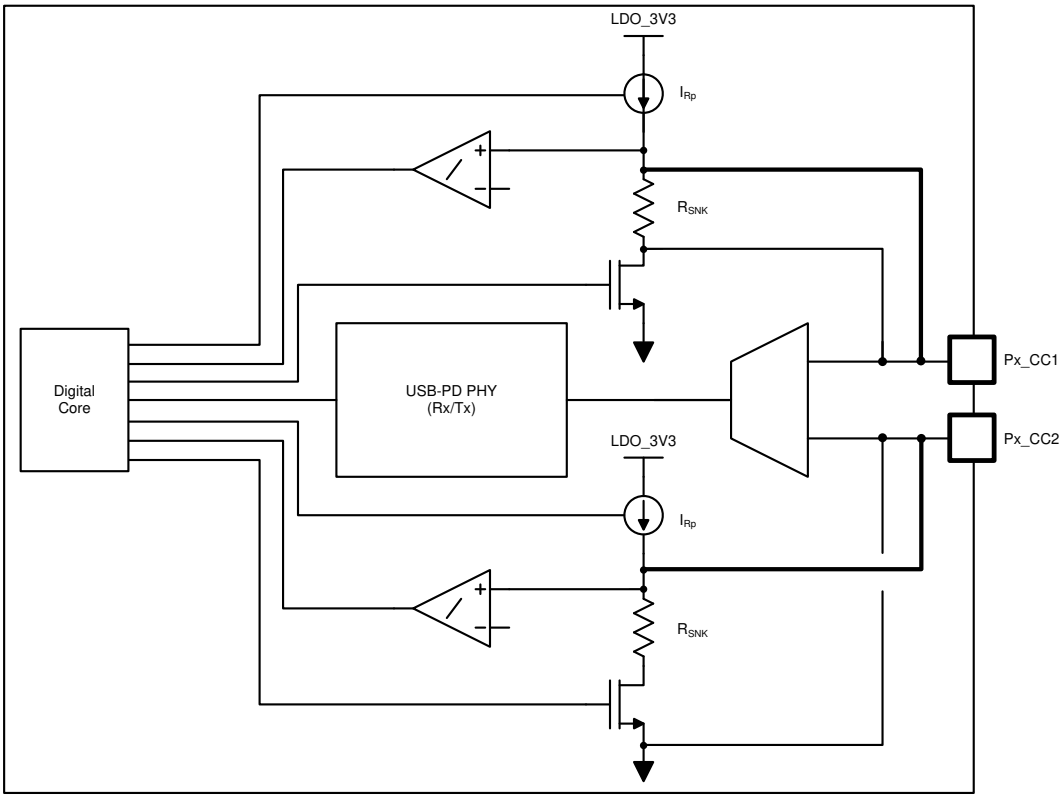


图 8-18. USB-PD 物理层和简化版插拔和方向检测电路

USB-PD 消息在 USB Type-C 系统内用 BMC（双相标记编码）信令发送。BMC 信号将在由于 *USB-PD BMC 发送器* 部分中讨论的 Rp（或 Rd）电缆连接机制而发生直流偏置的同一引脚（Px_CC1 或 Px_CC2）上输出。

8.3.4.1 USB-PD 编码和信令

图 8-19 所示为基带 USB-PD 发送器的简要方框图。图 8-20 所示为基带 USB-PD 接收器的简要方框图。

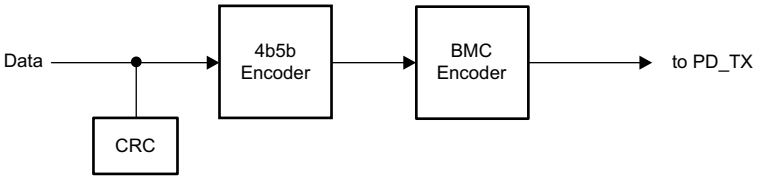


图 8-19. USB-PD 基带发送器方框图

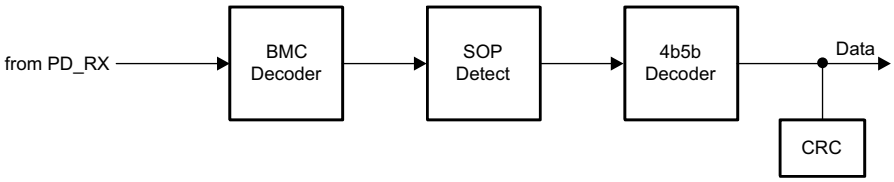


图 8-20. USB-PD 基带接收器方框图

Copyright © 2026 Texas Instruments Incorporated

8.3.4.2 USB-PD 双相标记编码

TPS25762-Q1 中实现的 USB-PD 物理层符合 *USB-PD 规范*。用于基带 PD 信号的编码方案是一种称为双相标记编码 (BMC) 的曼彻斯特编码版本。在该编码中，每个位时间开始时都会有一次转换，当发送 1 时，位单元中间会有第二次转换。这种编码方案几乎是直流平衡的，具有有限的视差（限制为任意数据包的 1/2 位，因此直流电平非常低）。图 8-21 展示了双相标记编码。

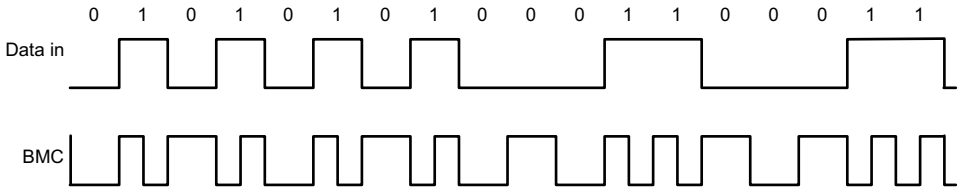


图 8-21. 双相标记编码示例

USB PD 基带信号由三态驱动器驱动至 Px_CC1 或 Px_CC2 引脚。三态驱动器可通过控制压摆率来限制与 D+/D- 以及 Type-C 全功能电缆中其他信号线的耦合。发送 USB-PD 前导码时，发送器首先发送低电平。另一端的接收器可承受第一个边沿的损耗。发送器以一个边沿终止最后一位，以便让接收器对 EOP 的最后一位进行计时。

8.3.4.3 USB-PD 发送 (TX) 和接收 (Rx) 掩码

USB-PD 驱动器符合定义的 USB-PD BMC TX 掩码。由于编码为“1”的 BMC 在 UI 的开头和中间包含一个信号边沿，而编码为“0”的 BMC 仅在开头包含一个边沿，因此每个 BMC 的掩码不同。USB-PD 接收器符合定义的 USB-PD BMC Rx 掩码。Rx 外部掩码的边界可用于适应由电缆中的接地偏移引起的信号振幅变化。因此，Rx 掩码大于 TX 外部掩码的边界。同样，Rx 内部掩码的边界小于 TX 内部掩码的边界。三角时间掩码叠加在 TX 外部掩码上，在信号转换时进行定义，旨在要求最小边沿速率对相邻高速通道的影响最小。TX 内部掩码强制执行上升和下降时间的最大限制。如需了解更多详细信息，请参阅 *USB-PD 规范*。

8.3.4.4 USB-PD BMC 发送器

TPS25762-Q1 通过给定 CC 引脚对（每个 USB Type-C 端口有一对）的一个 Px_CCy 引脚发送和接收 USB-PD 数据。Px_CCy 引脚还用于确定电缆方向（请参阅 *电缆插拔和方向检测* 部分）并维持电缆/器件连接检测。因此，Px_CCy 引脚上存在直流偏置。发送器驱动器在发送期间会过驱 Px_CCy 直流偏置，但在不发送时会恢复到高阻态，允许直流电压返回到 Px_CCy 引脚。虽然 Px_CC1 和 Px_CC2 都用于发送和接收，但在给定的连接期间，仅使用与插头的 CC 引脚配对的引脚；因此 Px_CC1 和 Px_CC2 之间不会动态切换。图 8-22 显示了 USB-PD BMC TX 和 RX 驱动器方框图。

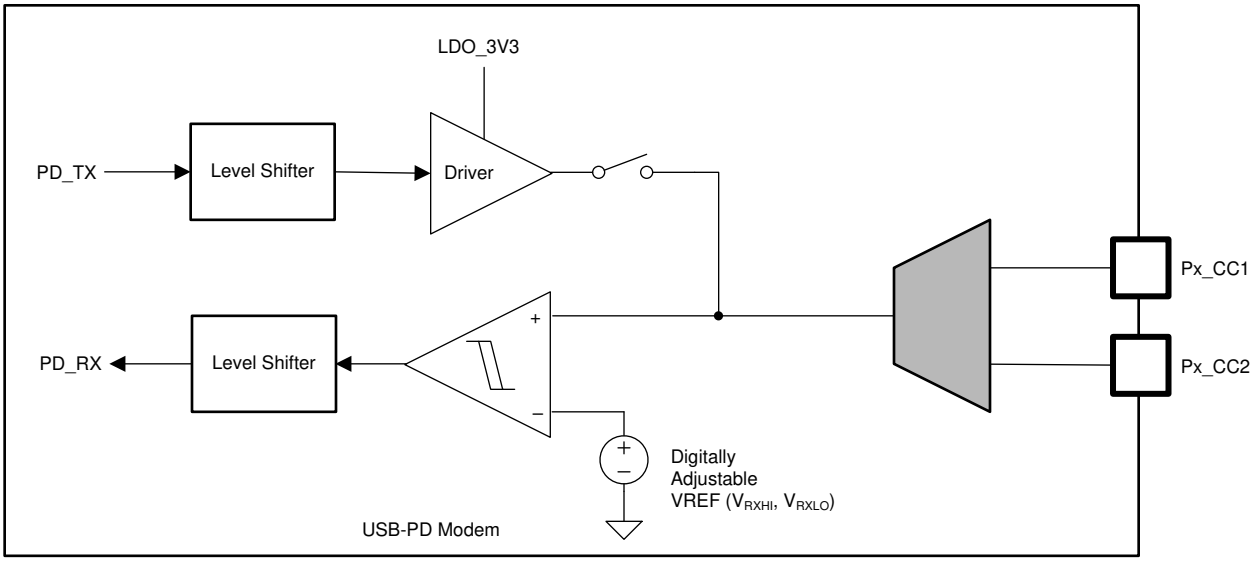


图 8-22. USB-PD BMC TX/Rx 方框图

图 8-23 显示了在直流偏置之上发送 BMC 数据的情况。请注意，直流偏置介于检测 UFP 连接情况的最小阈值 和检测接收端连接到源端的最大阈值之间。产生的直流偏置电平高于或者低于变送器驱动器的 V_{OH}。

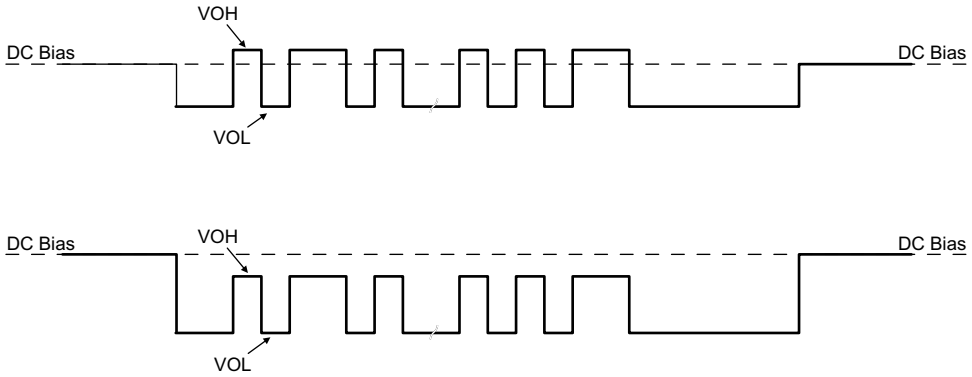


图 8-23. TX 驱动器发送和直流偏置

发送器将数字信号驱动到 Px_CCy 线路上。信号峰值 V_{TXHI} 设置为符合 *USB-PD 规范* 中定义的 TX 掩码。请注意，TX 掩码是在电缆的远端测量的。

驱动线路时，发送器驱动器的输出阻抗为 Z_{DRIVER}。Z_{DRIVER} 由驱动器电阻和源并联电容决定，与频率有关。Z_{DRIVER} 会影响电缆中的噪声输入。

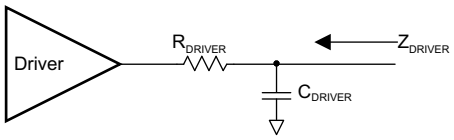


图 8-24. ZDRIVER 电路

8.3.4.5 USB-PD BMC 接收器

TPS25762-Q1 的接收器块可以接收符合 USB PD 规范中允许的 Rx 掩码范围的信号。接收阈值和迟滞来自该掩码。

Copyright © 2026 Texas Instruments Incorporated

图 8-25 显示了多点 USB-PD 连接（仅 CC 线）的示例。该连接具有典型的接收端（器件）至源端（主机）连接，但也包含电缆 USB-PD Tx/Rx 块。在任何给定时间只有一个系统进行传输。所有其他系统都是高阻态 (Z_{BMCRX})。*USB-PD 规范* 中规定了 CC 线上的电容，以及用于连接检测的典型直流偏置设置电路。

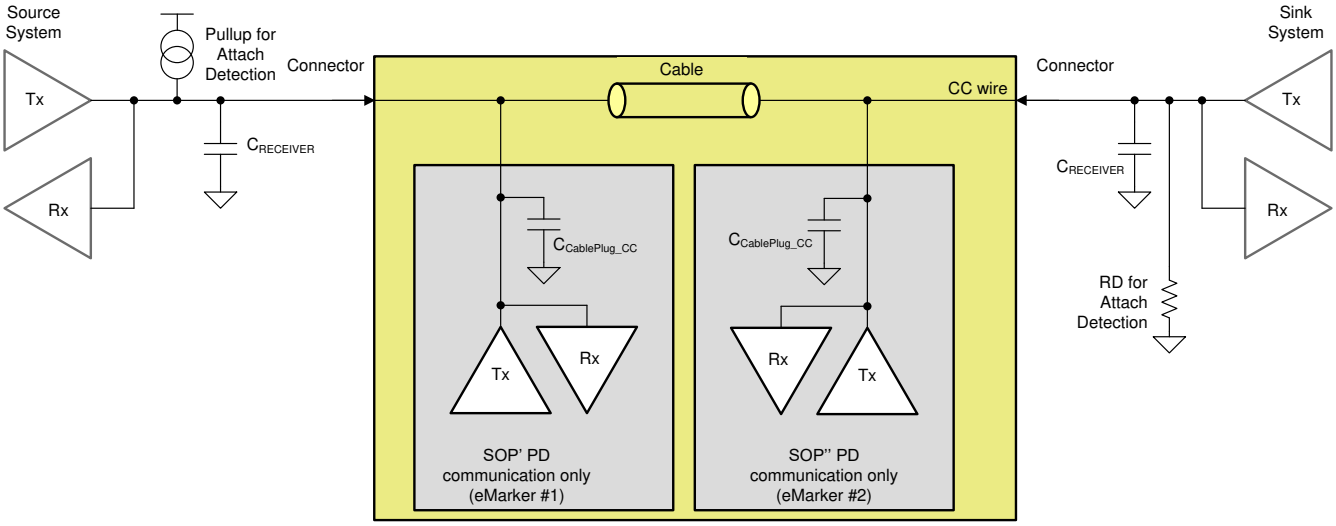


图 8-25. USB-PD 多点配置示例

8.3.4.6 静噪接收器

TPS25762-Q1 有一个静噪接收器可用于监控 USB PD 规范定义的总线空闲状态。无论发送源是什么，静噪接收器输出都会反映 CC 引脚的状态。

8.3.5 VCONN

内部 VCONN 源端电源路径可通过固件进行配置。仅使用内部 LDO_5V 电源时，端口 A 能够持续消耗 20mA 的电流。如果有外部 5V 稳压器连接到 LDO_5V 引脚并且启用了应用程序 GUI 设置，则端口 A 能够持续消耗 200mA 的电流。禁用后，端口 A VCONN 路径中的阻断 FET 可保护 LDO_5V 电源轨免受高压和反向电流的影响。

启用并提供 VCONN 电源后，内部 VCONN 电源开关的电流限值为 I_{LIMVC}。如果 VCONN 负载电流超过 I_{LIMVC}，电流钳位电路会在 $t_{iOS_PP_CABLE}$ 内激活，并且开关会充当恒流源。当电流流向 Px_CC1 或 Px_CC2 时，反向电流阻断功能被禁用。

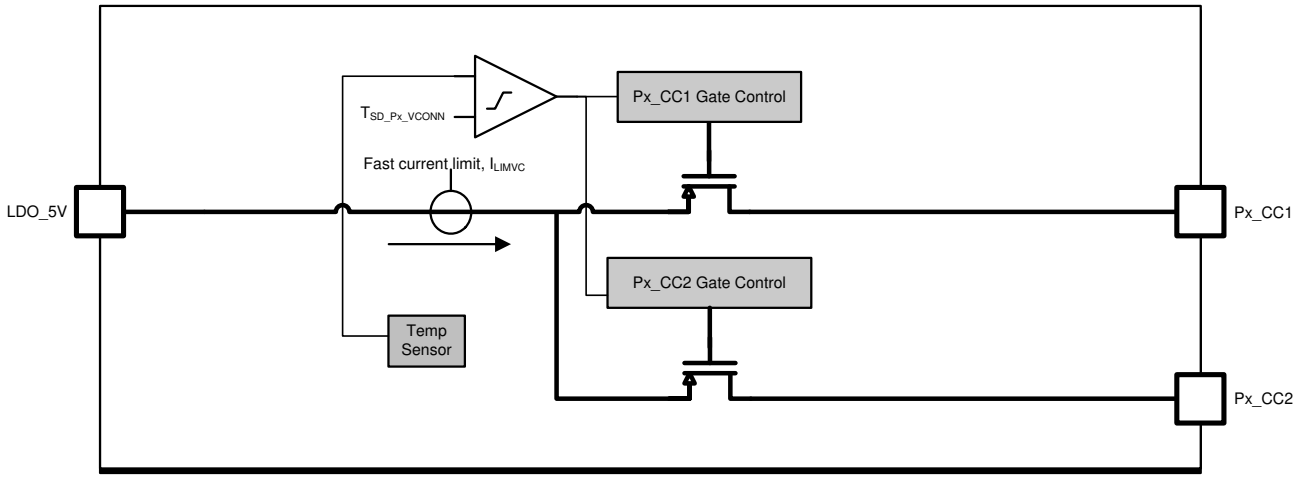


图 8-26. VCONN 电源开关

在电流限制下运行时，VCONN FET 温度会升高。在 $t_{PP_CABLE_off}$ 内 $T_{sensor} > T_{SD_Px_VCONN}$ 时，本地温度传感器会禁用电流限制中的 Px_VCONN 路径。应用程序固件会在受影响的端口上进入 USB Type-C 错误恢复状态。

LDO_5V 必须保持高于其欠压锁定阈值 ($V_{LDO_5V(UVLO_F)}$) 以确保 Px_VCONN 运行。如果达到 $V_{LDO_5V(UVLO_F)}$ 阈值，Px_VCONN 路径将在 $t_{PP_CABLE_off}$ 内自动禁用。

8.3.6 电缆插拔和方向检测

图 8-27 显示了插头和方向检测块的每个 Px_CCy 引脚（PA_CC1、PA_CC2、PB_CC1、PB_CC2）。每个 CC 引脚具有相同的检测电路。

当端口作为 Type-C 源端运行时，V_{REFx} 节点会多路复用为与广播的 Type-C 源端能力电流 $I_{Rp_}$ 相对应的 V_{SRC} 阈值。

当端口作为 Type-C 接收端运行时，V_{REFx} 节点会多路复用为对应于接收端检测的 V_{SNK} 阈值。

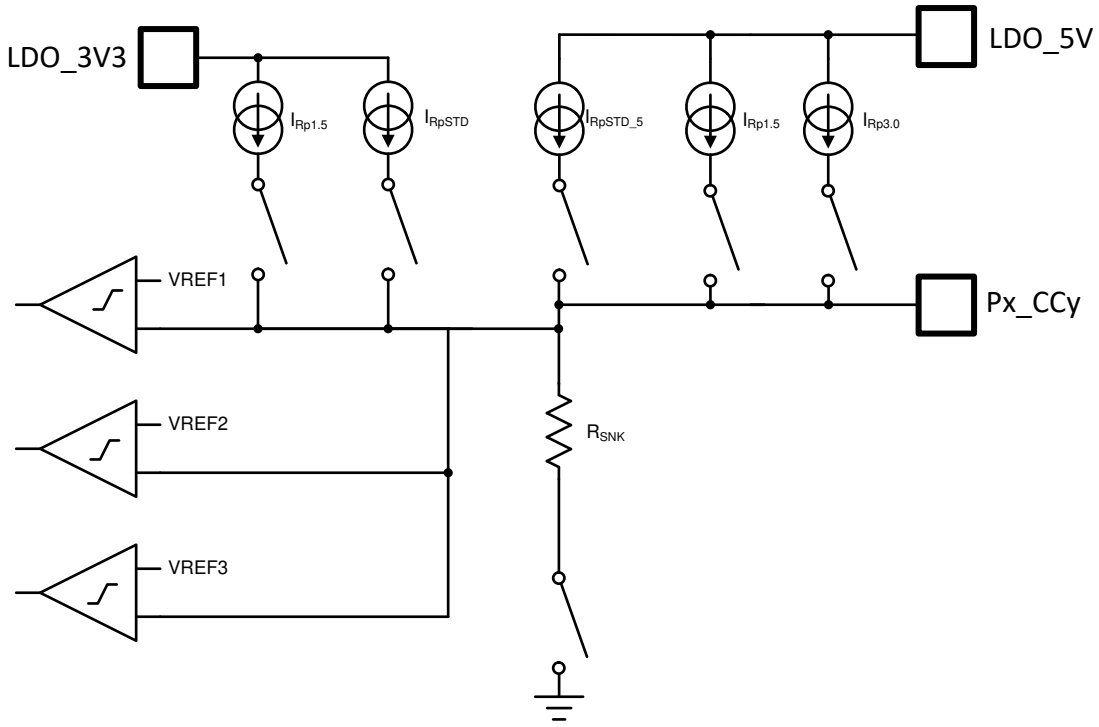


图 8-27. 插头和方向检测块

8.3.6.1 配置为源端

当端口 A 配置为源端时，该器件会使用 Px_CC1 和 Px_CC2 引脚检测是否连接了电缆或接收端。当处于断开状态时，该器件会监测这些引脚上的电压，以确定连接了哪些目标（如果有）。有关更多信息，请参阅 *USB Type-C 规范*。

表 8-10 显示了源端的电缆检测状态。

表 8-10. 源端的电缆检测状态

Px_CC1	Px_CC2	连接状态	后续操作
开路	开路	未连接任何目标	继续监控两个 Px_CCy 引脚是否连接。不为 Px_VBUS 或 VCONN 供电。
Rd	开路	已连接接收端	监控 Px_CC1 是否分离。为 Px_VBUS 供电，但不为 VCONN (Px_CC2) 供电。
开路	Rd	已连接接收端	监控 Px_CC2 是否分离。为 Px_VBUS 供电，但不为 VCONN (Px_CC1) 供电。

Copyright © 2026 Texas Instruments Incorporated

表 8-10. 源端的电缆检测状态（续）

Px_CC1	Px_CC2	连接状态	后续操作
Ra	开路	电缆通电 - 未连接 UFP	监控 Px_CC2 是否存在接收端连接，监控 Px_CC1 是否存在电缆分离。不为 Px_VBUS 或 VCONN (Px_CC1) 供电。
开路	Ra	电缆通电 - 未连接 UFP	监控 Px_CC1 是否存在接收端连接，监控 Px_CC2 是否存在电缆分离。不为 Px_VBUS 或 VCONN (Px_CC2) 供电。
Ra	Rd	电缆通电 - 已连接 UFP	为 Px_VBUS 和 VCONN (Px_CC1) 供电，然后监控 Px_CC2 是否存在接收端分离。不监控 Px_CC1 是否存在分离。
Rd	Ra	电缆通电 - 已连接 UFP	为 Px_VBUS 和 VCONN (Px_CC2) 供电，然后监控 Px_CC1 是否存在接收端分离。不监控 Px_CC2 是否存在分离。

当端口配置为源端时，每个 Px_CCy 引脚中会驱动一个电流 $I_{Rp1.5A}$，并会监控每个引脚的不同状态。当接收端连接到端口时，存在一个连接到 GND 的下拉电阻 Rd。然后会强制电流 $I_{Rp1.5A}$ 流过电阻 Rd，从而在 Px_CCy 引脚上产生电压。该器件会应用配置的 $I_{Rp1.5A}$，直至降压/升压稳压器被启用并在 5V 电压下运行，此时应用程序固件保持在 $I_{Rp1.5A}$ 或更改为 $I_{Rp3.0A}$。

当 Px_CCy 引脚连接到电子标记电缆 VCONN 输入时，下拉电阻会不同 (Ra)。在这种情况下，Px_CCy 引脚上的电压会拉至 V_{RDstd} 以下，系统可以识别电子标记电缆。

$V_{Dstd1.5}$ 或 $V_{D3.0}$ 阈值将受到监控，以便根据哪个 Rp 电流源处于活跃状态来检测断开情况。当识别到连接并且 Px_CCy 上的电压随后上升到高于断开阈值且持续时间达到 t_{CC} 时，系统会记录断开连接。

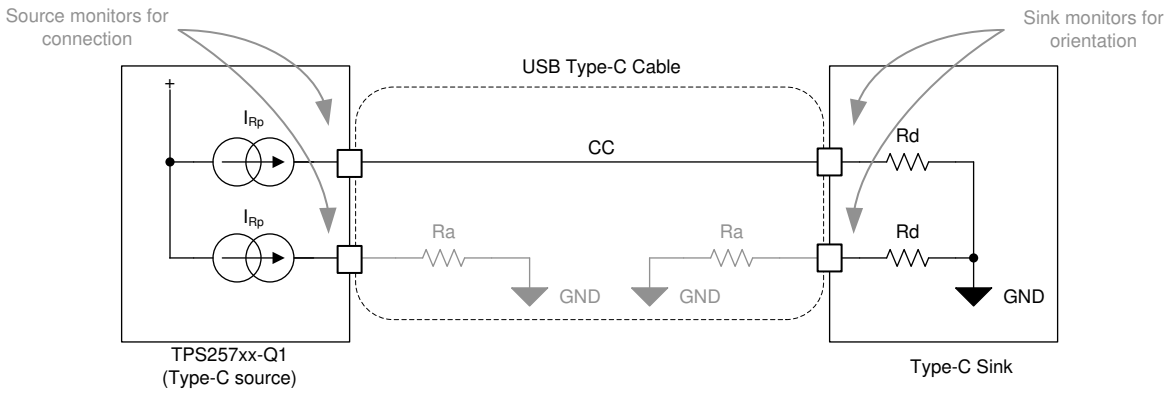


图 8-28. Type-C 电缆

8.3.6.2 配置为接收端

当 TPS25762-Q1 端口配置为接收端时（例如在具有 TVSP 索引 8 的固件更新模式下），该器件会在每个 PA_CCy 引脚上提供下拉电阻 R_{SNK}，然后等待源端连接并上拉引脚上的电压。源端通过施加一个电阻或电流来上拉 PA_CCy 引脚。接收端通过 VBUS 的存在状态来检测连接。接收端通过上拉 PA_CCy 引脚来确定从源端广播的电流。

8.3.6.3 过压保护（Px_CC1，Px_CC2）

Px_CCy 引脚上的比较器可以检测 CC1 或 CC2 上的电压过高情况，或者 LDO_5V 输出中存在反向电流的情况。在过压事件期间，VCONN 在 tPP_CABLE_FSD 中被禁用，并且相关的 USB PD 发送器被禁用。

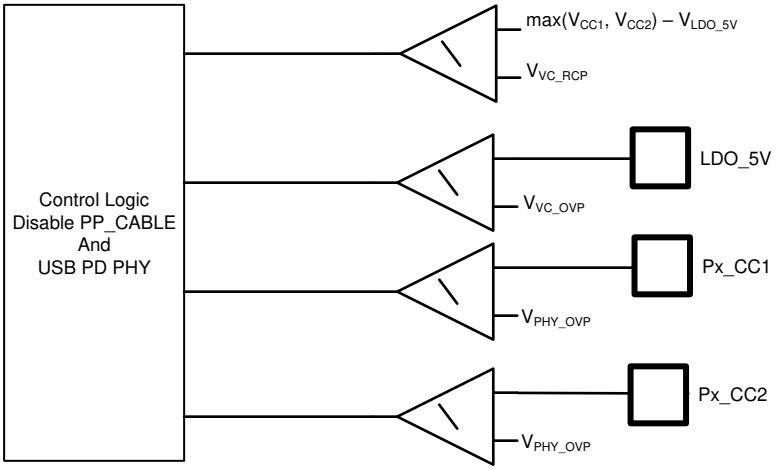


图 8-29. 过压和反向电流保护

8.3.7 ADC

该 ADC 如图 8-30 所示。该 ADC 是一款 8 位逐次逼近 ADC。该 ADC 的输入是一个模拟输入多路复用器，支持器件中各种电压和电流的多个输入。该 ADC 的输出可供应用程序固件读取和使用。

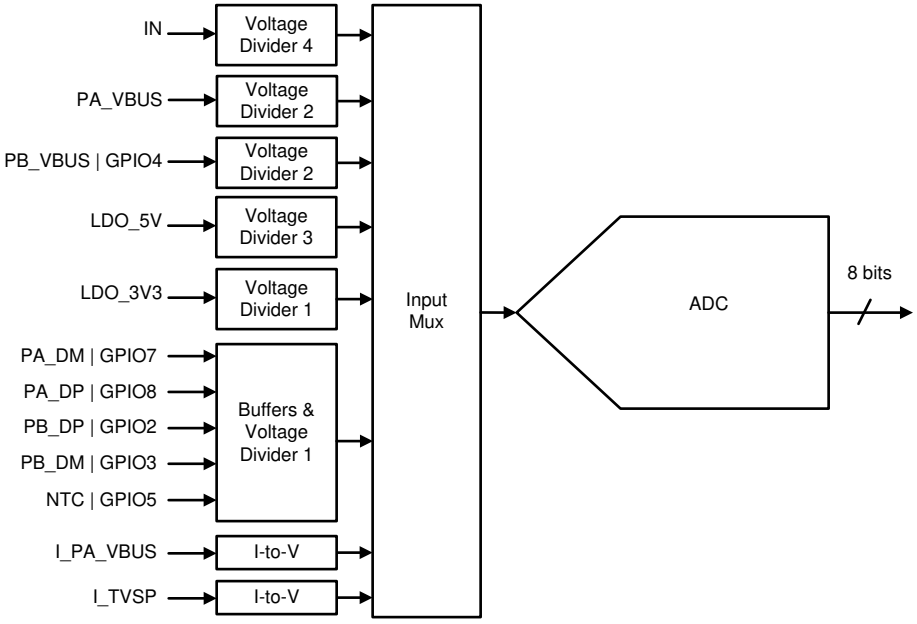


图 8-30. SAR ADC

Copyright © 2026 Texas Instruments Incorporated

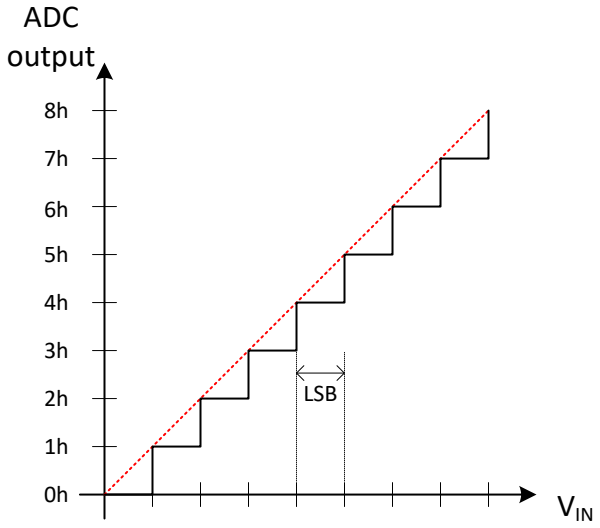


图 8-31. ADC 转换

8.3.7.1 ADC 分压器分压比

每个 ADC 电压输入被分压为 1.2V 的满量标度输入。ADC 电流检测元件不分压。

表 8-11 显示了每个 ADC 输入的分压器分压比。应用程序固件选择要在轮询自动读数模式下进行自动时序控制的任意通道组。

表 8-11. ADC 输入

通道	信号	类型	分压器分压比	缓冲
0	I_TVSP	电流	不适用	否
1	IN	电压	17	否
2	LDO_3V3	电压	3	否
3	PA_VBUS	电压	21	否
4	GPIO4 | PB_VBUS	电压	21	否
5	I_{PA_VBUS}	电流	不适用	否
6	GPIO2 | PB_DP	电压	3	是
7	GPIO3 | PB_DM	电压	3	是
8	GPIO5 | NTC	电压	3	是
9	GPIO7 | PA_DM	电压	3	是
10	GPIO8 | PA_DP	电压	3	是
11	LDO_5V	电压	5	否

8.3.8 BC 1.2 模式、传统模式和快速充电模式（Px_DP、Px_DM）

BC 1.2 下行端口充电器仿真可由应用程序 GUI 进行配置。可以启用或禁用以下充电模式：

- DCP（专用充电端口）短路模式
- Divider-3 模式
- 1.2V 模式
- HVDCP（高压专用充电端口）模式

下表显示了每种模式下使用的电压源、电阻器和比较器硬件。符号“X”表示已实现相应的模块。

应用	2.7V SRC	1.2V SRC	R_{DCP_DAT}	R_{DM_DWN} (20kΩ)	V_{DAT_REF}	V_{SEL_REF}
DCP			X			
Divider-3	X					
1.2V		X	X			
HVDCP				X	X	X

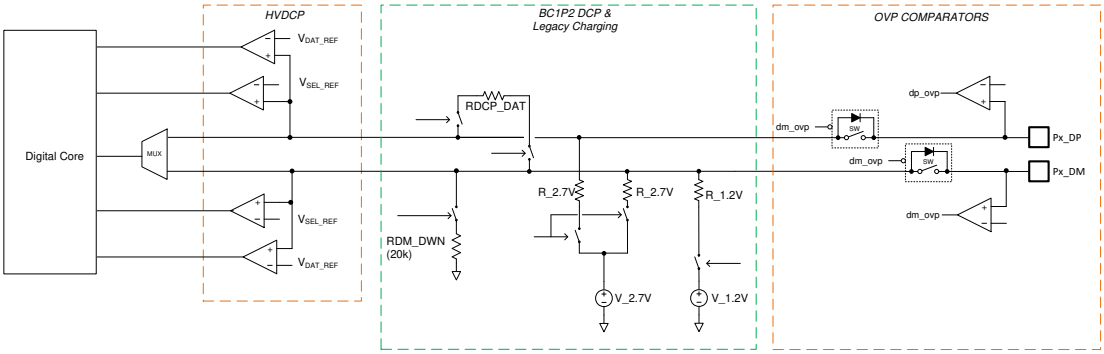


图 8-32. BC1P2 功能框图

8.3.9 USB2.0 低速端点

USB 低速端点是 USB 2.0 低速 (1.5Mbps) 接口，用于支持基于 HID 类的访问。TPS25762-Q1 支持端点 EP0 的控制。该端点在固件更新模式期间会枚举给 USB 2.0 主机。当器件通过对应于 TVSP 索引 8 的 R_{TVSP} 上电时，器件会进入固件更新模式。

图 8-33 显示了 USB 端点物理层。物理层由模拟收发器、串行接口引擎和端点 FIFO 组成，支持低速 USB 运行模式。

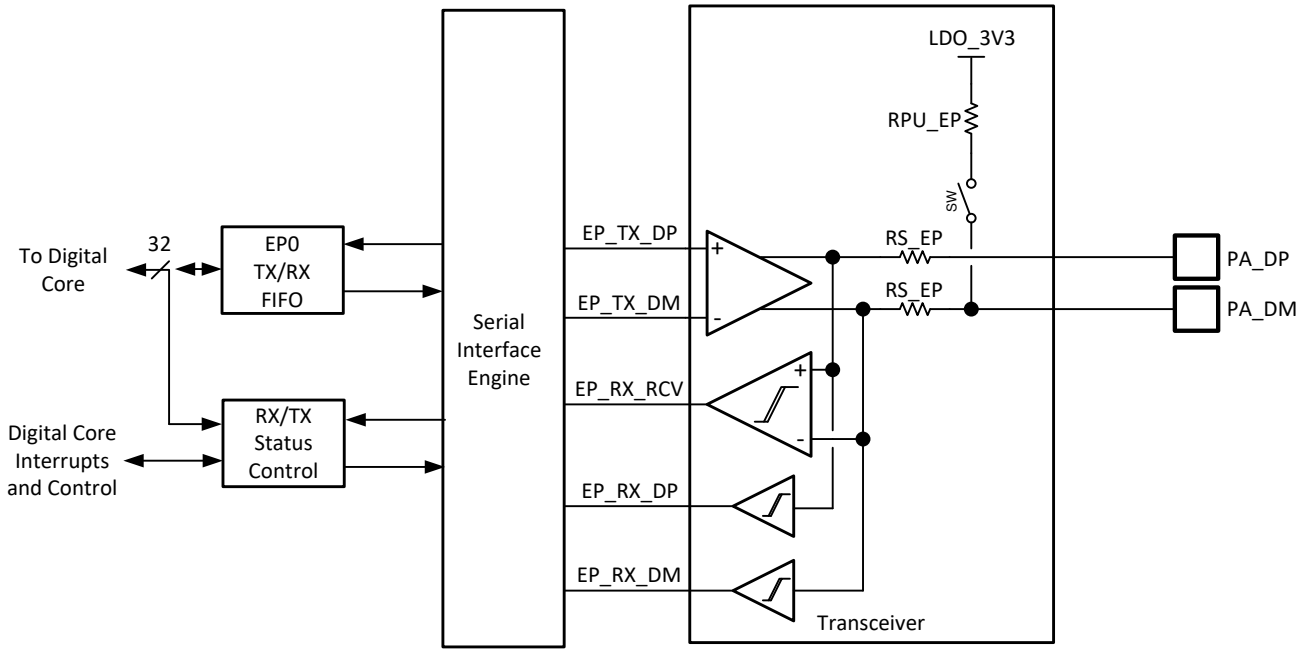


图 8-33. USB 端点 PHY

收发器由一个全差分输出驱动器、一个差分转单端接收缓冲器和两个独立位于 D+/D- 上的单端接收缓冲器组成。输出驱动器通过源电阻 RS_EP 驱动 D+/D－。收发器处于发送模式时，RPU_EP 断开连接。

Copyright © 2026 Texas Instruments Incorporated

当端点处于接收模式时，电阻 RPU_EP 连接到 PA_DM 引脚。RPU_EP 电阻仅广播低速模式。

8.3.10 数字接口

TPS25762-Q1 包含一个用于与 I²C 目标器件进行通信的 I²C 控制器。根据应用程序 GUI 固件配置，有可用的 I²C 目标和 GPIO。

8.3.10.1 常规 GPIO

应用配置 GUI 可管理包含通用输入/输出功能的多功能引脚。每个缓冲器可配置为推挽输出或开漏输出。当配置为输入时，信号是抗尖峰脉冲的数字输入或 ADC 的模拟输入（仅限指定的引脚）。推挽输出是简单的 CMOS 图腾柱结构。使用应用程序 GUI 来配置独立的上拉和下拉使能。与非 3.3V I/O 器件连接时，输出缓冲器配置为开漏输出，并在 GPIO 引脚上连接到一个外部上拉电阻器。

8.3.10.2 I²C 缓冲器

TPS25762-Q1 具有两个 I²C 接口，每个接口都使用 I²C I/O 驱动器，如图 8-34 所示。该 I/O 由一个开漏输出和一个具有抗尖峰脉冲功能的输入比较器组成。

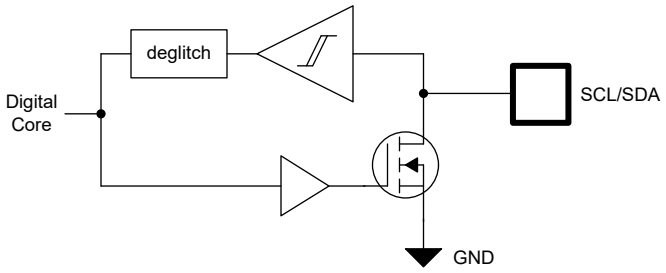


图 8-34. I²C 驱动器

8.3.11 I²C 接口

TPS25762-Q1 具有两个 I²C 端口。I²C1 是控制器接口。I²C2 是目标接口。

I²C1 用于对外部目标器件进行读取或写入。在启动期间，I²C1 配置为从目标地址为 0x50 的外部 EEPROM 读取固件补丁和应用配置数据。

根据应用配置，TPS25762-Q1 使用多功能引脚 GPIO2 (I²C_SCL2)、GPIO3 (I²C_SDA2) 公开目标端口 I²C2。当 TPS25762-Q1 用于带有集线器或 MCU 的系统时，I²C2 端口提供连接状态和遥测信息，以及将固件更新从集线器或 MCU 传输到 I²C1 上连接的 EEPROM。

$\overline{\text{IRQ}}$ 功能取决于固件应用配置。$\overline{\text{IRQ}}$ 并不总是在 I²C1 和 I²C2 上同时可用。IRQ 的可用性如下所示：

- 多功能引脚 GPIO9：$\overline{\text{IRQ1(i)}}$、$\overline{\text{IRQ1(o)}}$、$\overline{\text{IRQ2(o)}}$
- 多功能引脚 GPIO1：$\overline{\text{IRQ2(o)}}$

其中 (i) = 作为输入运行，(o) = 作为输出运行。

在不使用 I²C 控制的集线器应用中，GPIO9 可配置为简单的 $\overline{\text{FAULT}}$ 引脚，根据 USB 2.0 规范的要求报告端口过流情况。

表 8-12. I²C 摘要

I2C 总线	类型	典型用法	最大总线频率
I2C1c	控制器	连接到 I²C EEPROM、USB Type-C 多路复用器、I2C 温度传感器、I2C GPIO 扩展器或其他 I2C 目标。使用 LDO_5V 或 LDO_3V3 引脚作为上拉电压。不支持多控制器配置。	1MHz（快速+ 模式）
I2C2t	目标	连接到支持 I²C 的 USB 集线器、MCU 或汽车处理器。	1MHz（快速+ 模式）

8.3.11.1 I²C 接口说明

I²C1 和 I²C2 端口支持标准模式、快速模式和快速+ 模式的 I²C 接口。双向 I²C 总线由串行时钟 (SCL) 线和串行数据 (SDA) 线组成。这两种线都必须通过上拉电阻器连接至电源。数据传输仅在总线不忙时才开始。

当 SCL 输入为高电平时，控制器将发送启动条件（SDA 输入/输出端由高电平到低电平转换）以启动 I²C 通信。在发送启动条件之后，会发送器件地址字节，首先发送最高有效位 (MSB)，包括数据方向位 (R/W)。

接收到有效地址字节后，该器件以确认 (ACK) 响应，在 ACK 相关时钟脉冲的高电平期间，SDA 输入/输出为低电平。在 I²C 总线上，在每个时钟脉冲期间仅传输一个数据位。在时钟周期的高脉冲期间，SDA 线上的数据必须保持稳定，因为此时数据线上的变化会被解释为控制命令（启动或停止）。控制器会发送停止条件，即当 SCL 输入为高电平时，SDA 输入/输出由低电平到高电平转换。

在开始和停止条件之间，将任意数量的数据字节从发送器传输到接收器。每个八位字节后跟一个 ACK 位。发送器必须先释放 SDA 线，接收器才能发送 ACK 位。做出应答的器件必须在 ACK 时钟脉冲期间下拉 SDA 线路，这样，在 ACK 相关时钟周期的高脉冲期间，SDA 线路稳定为低电平。当目标接收器被寻址时，它必须在接收到每个字节后生成一个 ACK。类似地，控制器必须在从目标发送器接收到每个字节之后生成一个 ACK。必须满足设置和保持时间以正常运行。

控制器接收器通过在目标发送器在时钟沿输出最后一个字节后不进行确认 (NACK)，来向目标发送器发送数据结束信号。此条件是由控制器接收器通过将 SDA 线保持为高电平来完成的。在这种情况下，目标发送器必须释放数据线，才能使控制器生成停止条件。

图 8-35 展示了传输的启动和停止条件。图 8-36 展示了用于传输一个位的 SDA 和 SCL 信号。图 8-37 展示了在最后一个时钟脉冲具有 ACK 或 NACK 的数据传输序列。

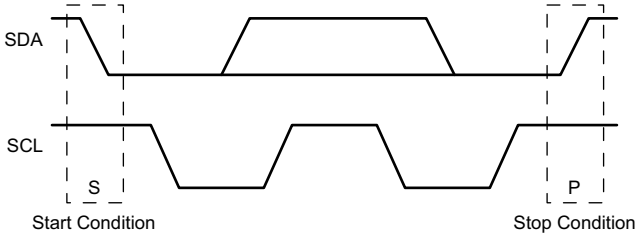


图 8-35. 启动和停止条件的 I²C 定义

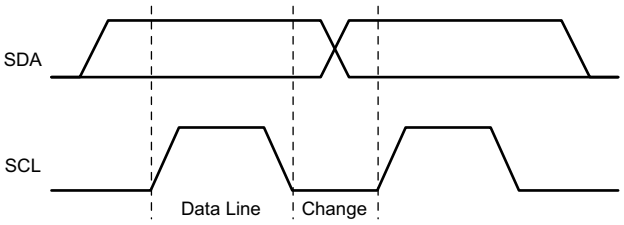


图 8-36. I²C 位传输

Copyright © 2026 Texas Instruments Incorporated

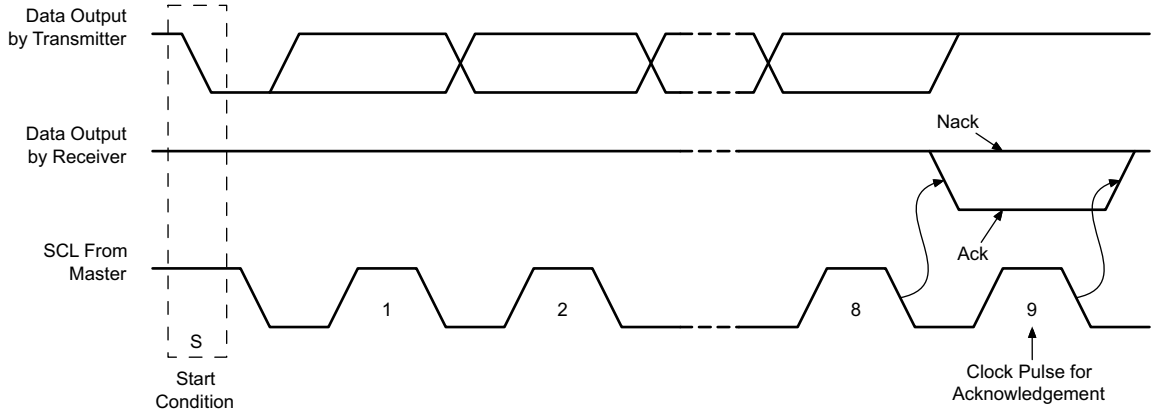


图 8-37. I²C 确认

8.3.11.2 I²C 时钟延展

I²C2 的时钟延展。目标 I²C 端口会在接收（或发送）一个字节后将时钟线 (SCL) 保持为低电平，表示其尚未准备好处理更多数据。与目标通信的控制器不得完成当前位的发送，必须等待时钟线实际变为高电平。当目标进行时钟延展时，时钟线保持低电平。

控制器必须等待观察到时钟线转换为高电平加上额外的最短时间（对于标准 100kbps I²C，此时间为 4 μs）过后才再次将时钟拉至低电平。

任何时钟脉冲都可延展，但通常为确认位之前或之后的时间间隔。

8.3.11.3 I²C 地址设置

集线器、MCU 或汽车处理器主机使用 I²C_SCL2/I²C_SDA2 来加载固件补丁或进行一般状态通信。启动过程完成后，每个端口将获得一个唯一目标地址（由 TVSP 引脚确定）。I2C2 总线上每个端口使用的目标地址由应用配置确定。

8.3.11.4 唯一地址接口

唯一地址接口支持在 I²C 控制器和单个 TPS25762-Q1 之间进行复杂的交互。I²C 目标子地址用于接收或响应主机接口协议命令。图 8-38 和图 8-39 显示了 I²C 目标接口的写入和读取协议，而图 8-40 中列出了相应的关键字来解释使用的术语。协议图的关键字信息位于 SMBus 规范中，并在此处进行了部分复述。

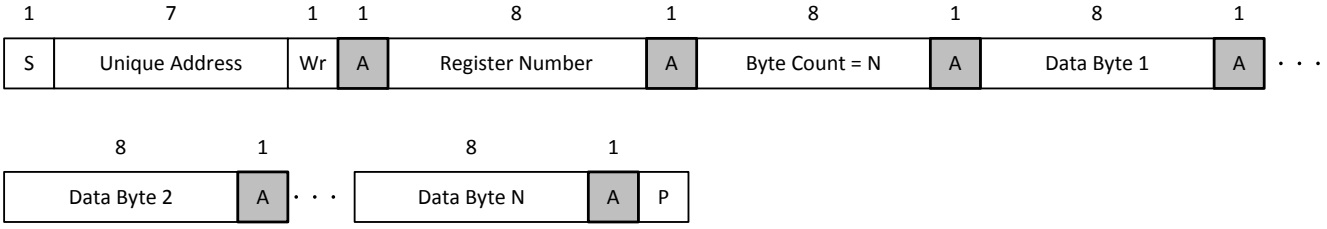


图 8-38. I²C 唯一地址写入寄存器协议

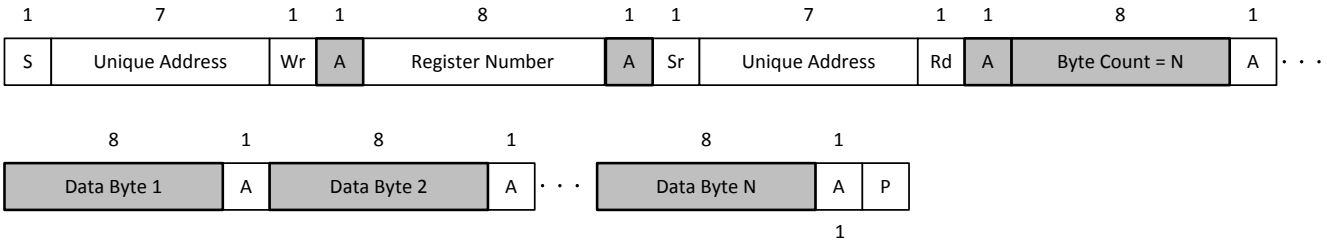


图 8-39. I²C 唯一地址读取寄存器协议

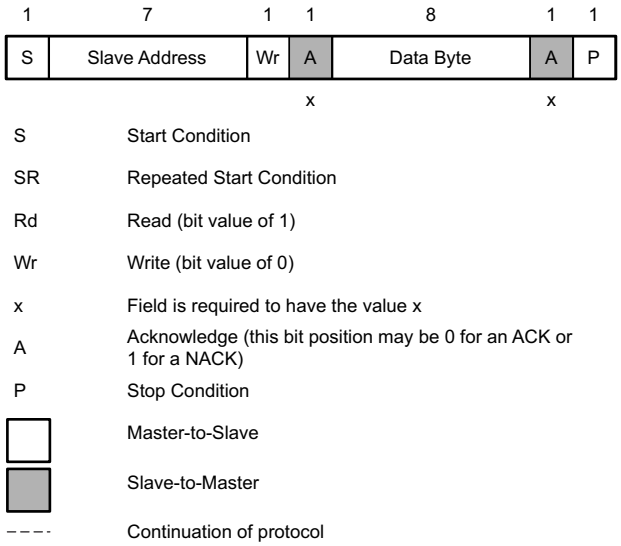


图 8-40. I²C 读取/写入协议关键字

8.3.11.5 I²C 上拉电阻计算

I²C 上拉电阻器 R_P 的典型值的计算公式如下：

$R_P = t_r / (0.8473 \times C_b)$

请参阅表 8-13，了解 t_r、C_b 和 V_{OL} 的值。

表 8-13. I2C 规范中的参数

参数		标准模式（最大值）	快速模式（最大值）	快速+ 模式（最大值）	单位
f_{SCL}	SCL 时钟频率	100	400	1000	kHz
t_r	SDA 和 SCL 信号的上升时间	1000	300	120	ns
C_b	每个总线的容性负载	400	400	550	pF
V_{OL}	低电平输出电压（3mA 灌电流，V_{DD} > 2V）	0.4	0.4	0.4	V
	低电平输出电压（2mA 灌电流，V_{DD} ≤ 2V）	–	0.2 × V_{DD}	0.2 × V_{DD}	V

有关 I2C 上拉电阻计算的更多背景信息，请参阅应用报告 *I²C 总线上拉电阻计算*。

Copyright © 2026 Texas Instruments Incorporated

8.3.12 数字内核

图 8-41 显示了数字内核的简化版方框图。

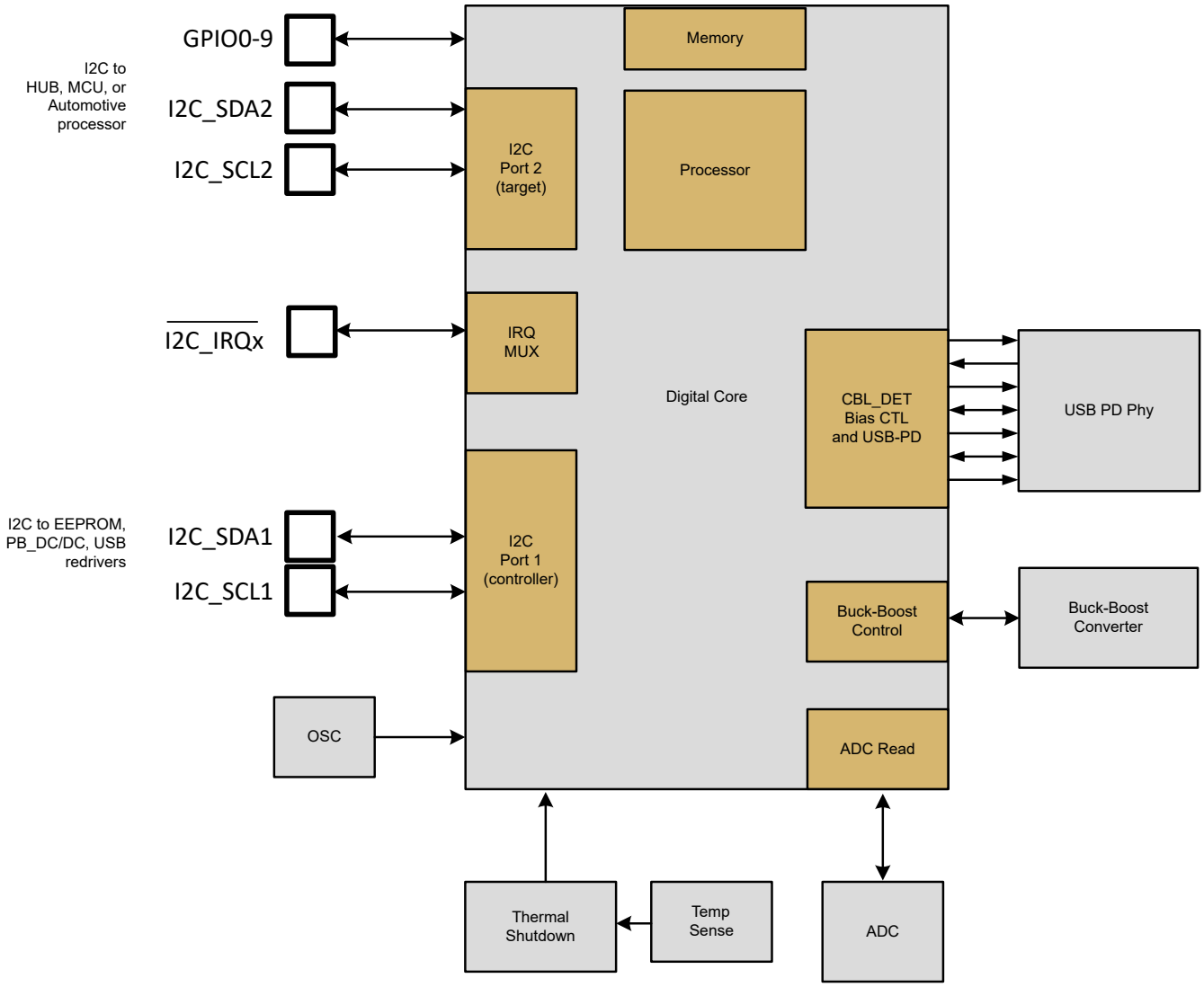


图 8-41. 数字内核简化版方框图

8.3.12.1 器件存储器

数字内核包含 ROM、SRAM 和 OTP 的组合。ROM 和 SRAM 用作应用程序固件的存储和运行空间。OTP 包含启动配置设置。有 27KB 的 SRAM、160KB 的 ROM 和 512B 的 OTP。

8.3.12.2 内核微处理器

数字内核是时钟频率为 24MHz 且具有零等待状态的 ARM M0+。

8.3.13 NTC 输入

器件固件使用 NTC 引脚来监测系统温度。NTC 引脚上的电压上升或下降分别表示系统温度的上升或下降。要在 TPS25762-Q1 NTC 引脚上实现正温度斜率，可将热敏电阻连接到 LDO_3V3，如图 8-42 所示。

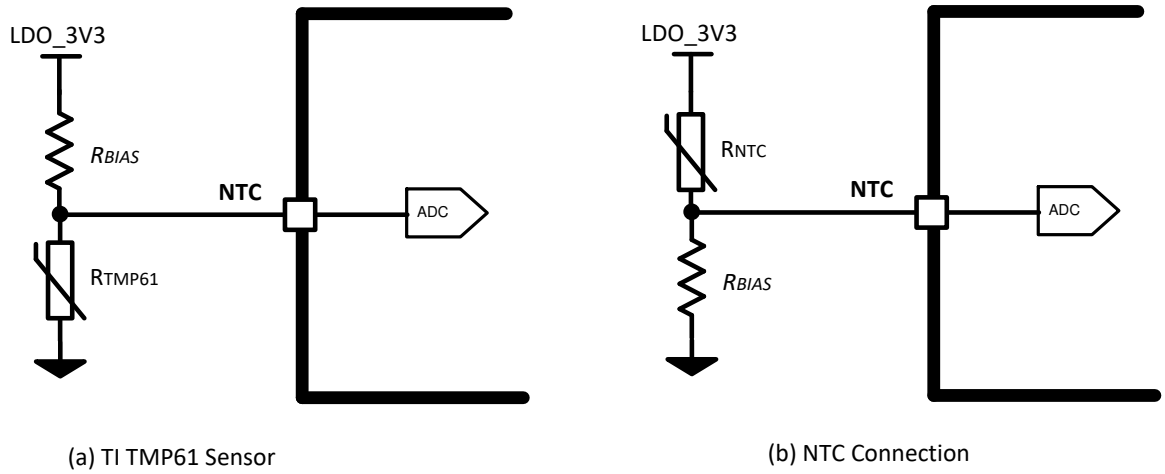


图 8-42. 热敏电阻连接 (a) PTC、(b) NTC

请参阅图 8-43 和图 8-44。使用应用配置 GUI 定义不同 V_{NTC} 电压的系统电源管理响应。

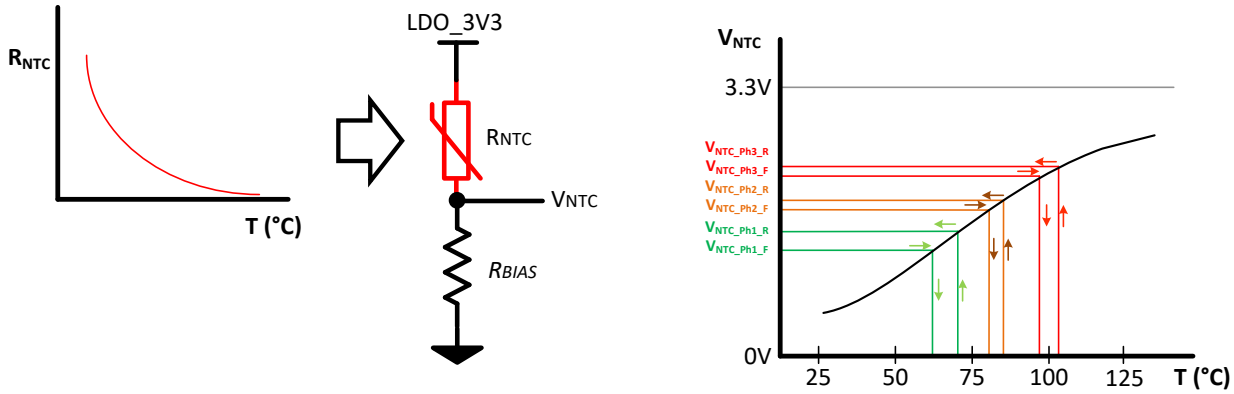


图 8-43. NTC 响应曲线

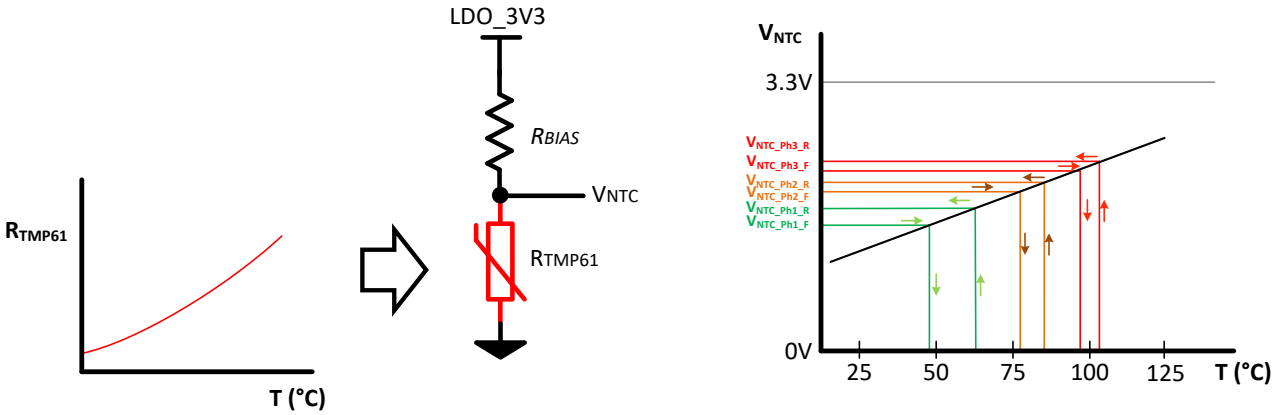


图 8-44. TMP61 PTC 响应曲线

备注

为了获得理想精度，在执行电阻分压器计算时，请使用*电气特性*表中的 V_{LDO_3V3} 规格。

Copyright © 2026 Texas Instruments Incorporated

8.3.14 热传感器和热关断

TPS25762-Q1 器件中有五个内部热传感器：

- T_{SD_BB}。两个通过二极管 OR 逻辑组合的热传感器用于监控降压/升压功率 FET。置为有效后禁用降压/升压稳压器。USB-PD 引擎进入错误恢复状态。
- $T_{SD_PA_VCONN}$。位于 PA_VCONN 路径中的一个热传感器。在过热事件期间断开 PA_VCONN FET。USB-PD 引擎进入错误恢复状态。
-
- $T_{SD_PA_VBUS_DISCH}$。位于 PA_VBUS 放电路径中的一个热传感器。在过热期间断开 PA_VBUS 放电 FET。在温度降至下降迟滞以下时闭合 PA_VBUS 放电 FET。(T_{SD_HYS}) 如果 PA_VBUS 在降低 VBUS 转换期间高于固件设置的放电阈值。
- T_{SD_LDO5V}。位于 LDO_5V 稳压器中的一个热传感器。用于主器件热关断。在过热事件期间完全禁用器件以使 M0 硬复位。允许在温度降至下降迟滞 (T_{SD_HYS}) 以下时运行器件。

8.4 器件功能模式

关断模式

EN/UVLO 引脚为 TPS25762-Q1 提供电气开/关控制功能。当 $V_{EN/UVLO}$ 低于 1.15V（典型值）时，该器件处于关断模式，在该模式下，Cortex M0 被禁用，仅运行最低限度的模拟功能。有关 EN/UVLO 引脚功能的详细说明，请参阅 VIN UVLO 和使能/UVLO 部分。

工作模式

当 $V_{EN/UVLO}$ 高于其上升阈值 $V_{EN(OPER)}$ 并且 IN 引脚上的电源电压高于 V_{IN} 欠压锁定阈值 $V_{IN(UVLO_R)}$ 时，TPS25762-Q1 进入工作模式。在工作模式下，内部模拟电路完全正常运行，同时会启用 M0 并从 ROM 执行固件。

在工作模式开始时，固件启动代码会尝试测量 TVSP 引脚上的电阻并解码 TVSP 索引值。成功加载配置和固件补丁后，即可根据存储在外部 EEPROM 上的配置设置开始运行器件。如果由于通信错误而未成功加载配置和补丁数据，器件会继续运行，但仅启用端口 A 并具有标准 Type-C 功能。索引值 8 保留用于通过 TPS25762-Q1 GUI 和端口 A 连接来更新器件配置和固件补丁信息。器件启动完成后，器件固件会根据加载的应用配置设置来控制和管理 USB 连接。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

TPS25762-Q1 应用配置 GUI 提供了默认的应用设置。

常见的实现方案是单端口 USB PD 充电器和带 USB 集线器的单端口 USB PD 充电器。详细设计信息请参考 TPS25762-Q1 器件产品文件夹中的相应评估板内容。如需了解系统配置选项，请参阅 TPS257XX-Q1-GUI 配置指南和应用程序 GUI TPS257XX-Q1-GUI。

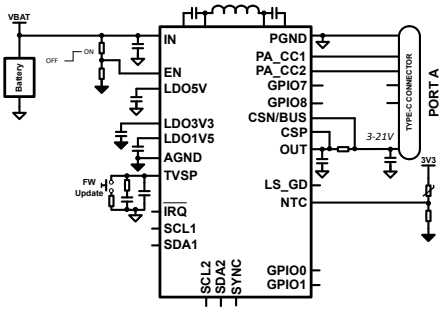


图 9-1. 简化版单端口 USB PD 充电器

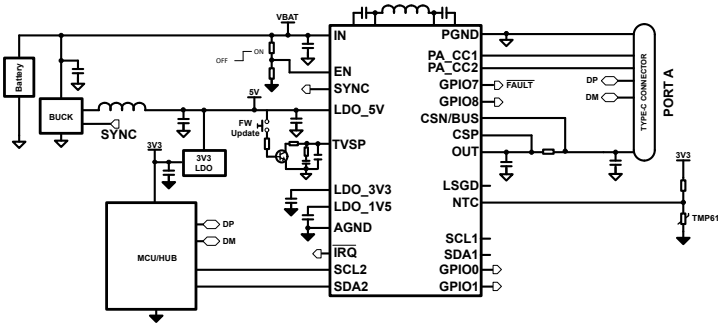


图 9-2. 带 MCU/集线器的简化版单端口 USB PD 充电器

典型应用 中介绍了典型充电器应用电路的详细分步设计过程。

9.2 典型应用

图 9-3 展示了 65W 输出汽车 USB Type-C 电力输送端口的典型示例。该器件针对表 9-1 中所示的元件进行内部补偿和优化。

Copyright © 2026 Texas Instruments Incorporated

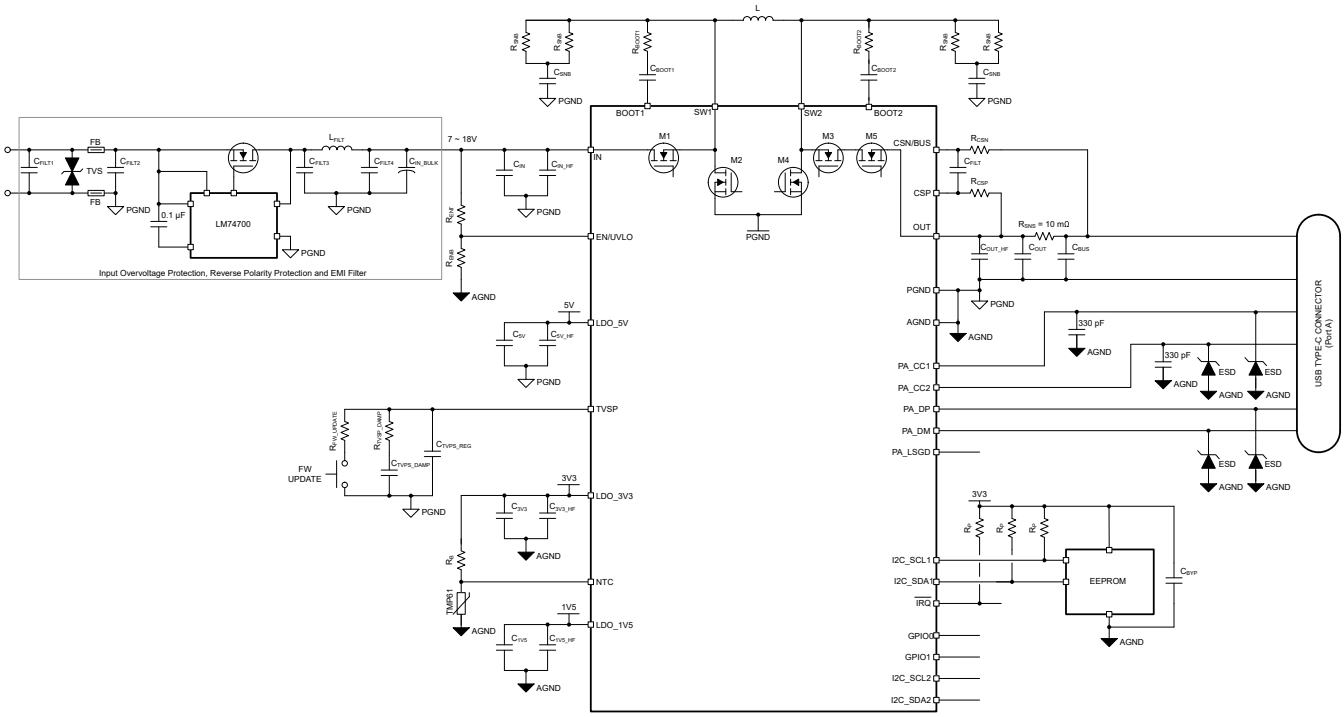


图 9-3. TPS25762-Q1 应用原理图

表 9-1. 建议的电感器、输入和输出电容

f_{SW}	C_{IN} + C_{HF}	L	C_{OUT} + C_{BUS} 的最小值	C_{OUT} + C_{HF}	C_{BUS}
300	22µF + 2 × 0.1µF	4.7µH	160µF	30µF + 2 × 0.1µF	130µF + 2 × 0.1F
400	22µF + 2 × 0.1µF	4.7µH	120µF	30µF + 2 × 0.1µF	90µF + 2 × 0.1µF
400	22µF + 2 × 0.1µF	3.3µH	140µF	30µF + 2 × 0.1µF	110µF + 2 × 0.1µF
450	22µF + 2 × 0.1µF	3.3µH	140µF	30µF + 2 × 0.1µF	110µF + 2 × 0.1µF

- 建议使用额定电压为 50V 的电容器。

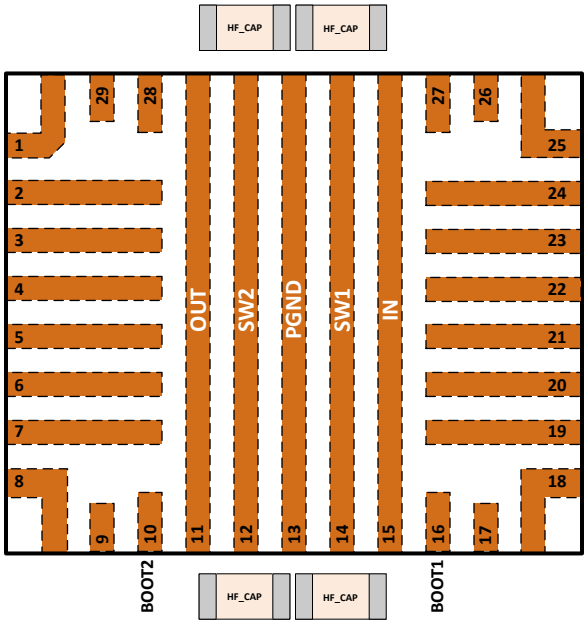


图 9-4. 输入和输出 C_{HF} 电容器放置

为了提供 V_{IN} 和 V_{OUT} 充分去耦以及实现稳定的器件运行，请为每个节点使用两个 0.1 µF 的 C_{HF} 电容器，分别放置在 IC 封装的两侧，尽可能靠近引脚。通常，电感器与 IC 封装放置在同一 PCB 层（顶层或底层）上。IC 封装电感器端的 C_{HF} 电容器可以放置在 PCB 的另一侧（底部或顶部），使用过孔尽可能缩短从电感器侧 IN 和 OUT 引脚到这些电容器物理位置的布线长度。

表 9-2. 建议的 SWx 缓冲器和电流检测滤波器元件

SW1 [1]		SW2 [2]		CSP 和 CSN 滤波器 [3]		
R_{SNB} (0.25W)	C_{SNB} (50V)	R_{SNB} (0.25W)	C_{SNB} (50V)	R_{CSP} (0.1W)	R_{CSN} (0.1W)	C_{FLT} (50V)
2.2 Ω || 2.2 Ω	1nF	2.2 Ω || 2.2 Ω	3.3nF	10 Ω	0 Ω	0.22 µF

1. 用于缓解 EMI - 用户可选。（使用该缓冲器还有助于为初始浪涌负载电流超过电力输送规格的器件提供支持。）
2. 这是实现器件稳定运行所**必需**的。
3. 这是满足 USB-IF 电流调节要求所**必需**的。

9.2.1 设计要求

此示例使用表 9-3 作为目标参数。

表 9-3. 设计输入

设计参数	示例值
输入电压范围	6.8V 至 18V（瞬态电压高达 36V）
UVLO 导通电压	6.5V
USB PD 功率	65W
USB PD V_{BUS} 电压	5V、9V、15V、20V 和 3.3V 至 21V (PPS)
输出	3.3 - 21V
负载电流	PDO：5V，3A；9V，3A；15V，3A，20V，3.25A APDO：3.3V - 21V，3A
开关频率	400kHz

Copyright © 2026 Texas Instruments Incorporated

表 9-3. 设计输入（续）

设计参数	示例值
V_{CONN}	0.1W
汽车模块最大电流	15A

9.2.2 详细设计过程

9.2.2.1 应用程序 GUI 选择

使用应用程序 GUI 可以选择所需的运行条件。完成后，将设置保存到编程 PC，将固件刷写到 EEPROM，然后对器件执行下电上电。完成后，TPS25762-Q1 就可以运行了。

表 9-4. 应用程序 GUI 选择

参数	GUI 选择
降压/升压和 USB 输入	
端口 A V_{BUS} 功率	65W
端口 A PDO 和 APDO	PDO：5V，3A；9V，3A；15V，3A；20V，3.25A APDO：3.3V - 21V，3A
端口 A V_{CONN} 功率	0.1W
f_{SW} 开关频率	400kHz
L 电感器	4.7μH
汽车模块最大电流	15 A
低电池电量输入	
发动机开启电压	12.5V
发动机关闭电压	11V
发动机关闭后运行计时器	600 秒
热管理输入	
V_{NTC_PHASE1}	1.65V
NTC_PHASE1 功率占最大值的百分比	50%
V_{NTC_PHASE2}	2.1V
NTC_PHASE2 功率占最大值的百分比	30%
V_{NTC_PHASE3}	2.4V
NTC_PHASE3 功率占最大值的百分比	0%（禁用 PA_VBUS）

9.2.2.2 EEPROM 选择

需要使用 EEPROM 来存储用户应用配置数据，如德州仪器 (TI) 在产品生命周期中发布的任何固件补丁更新。

基本要求：

- 32kB (256kb)
- 7 位 I2C 地址 (0x50)
- 组织：32kb x 8（共 256kb）
- 活动固件映像存储在一个 16kb x 8 分区中。先前的固件映像保留在另一个 16kb x 8 分区中以确保可靠性。
- 页面大小/缓冲区必须为 64b

表 9-5. 建议的 EEPROM

制造商	器件型号
On Semi	CAV24C256
Microchip	24LC256
ST Micro	M24256

表 9-5. 建议的 EEPROM（续）

制造商	器件型号
Rohm	BRA24T512=3AM

9.2.2.3 EN/UVLO

TPS25762-Q1 具有固定的 $V_{IN(UVLO)}$，且上升和下降阈值介于 5V 和 5.5V 之间，请参阅“降压/升压稳压器”以了解确切的值。当电池电压过低而无法继续运行时，下降阈值 $V_{IN(UVLO_F)}$ 会禁用器件。要建立高于 $V_{IN(UVLO_R)}$ 的导通电压，请在 IN 电源电压和 EN/UVLO 引脚之间连接一个电阻分压器。当 $V_{EN/UVLO} > V_{EN(OPER)}$（标称值为 1.25V）时，器件会退出低功耗关断模式并开始启动。

在本例中，需要大约 6.5V 的 V_{IN} 导通电压。根据下面的公式和示例确定所需的电阻值。

- 选择标准值 R_{ENB} = 22kΩ。
- 计算 R_{ENT}

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN(OPER)}} - 1\right) \times R_{ENB} \tag{3}$$

$$R_{ENT} = \left(\frac{6.5\ V}{1.25\ V} - 1\right) \times 22\ k\Omega = 92.4\ k\Omega \tag{4}$$

- 选择标准值 91kΩ。
- 采用 22kΩ 和 91kΩ。重新排列方程式 3 后得到

$$V_{ON} = \left(\frac{R_{ENT}}{R_{ENB}} + 1\right) \times V_{EN(OPER)} \tag{5}$$

$$V_{ON} = \left(\frac{91\ k\Omega}{22\ k\Omega} + 1\right) \times 1.25\ V = 6.42\ V \tag{6}$$

- 计算 V_{OFF}

$$V_{OFF} = \left(1 - \frac{V_{EN(HYS)}}{V_{EN(OPER)}}\right) \times V_{ON} \tag{7}$$

$$V_{OFF} = \left(1 - \frac{0.1\ V}{1.25\ V}\right) \times 6.42\ V = 5.91\ V \tag{8}$$

- 最后，确认所选电阻器不会触发 EN/UVLO 引脚最大钳位电压。假设最大 V_{IN} 瞬态电压为 36V。

$$V_{EN/UVLO(MAX)} = \left(\frac{V_{IN(MAX)} \times R_{ENB}}{R_{ENT} + R_{ENB}}\right) \tag{9}$$

$$V_{EN/UVLO(MAX)} = \left(\frac{36\ V \times 22\ k\Omega}{22\ k\Omega + 91\ k\Omega}\right) = 7\ V \tag{10}$$

- 结果为 7V，小于 EN/UVLO 引脚最大钳位电压。

9.2.2.4 检测电阻器 R_{SNS}、R_{CSP}、R_{CSN} 和 C_{FILT}

TPS25762-Q1 需要在 CSP 和 CSN/BUS 引脚之间具有 10mΩ 电阻。为了实现精确的电流限制调节，需要 ±1% 或更高的精度。当直流输出电流为 3.25A 时，电阻器中的功率耗散为

I^2R，即 $(3.25A)^2 \times 0.01\Omega = 0.106W$。

此处选择了额定功率为 0.33W、容差为 ±1% 且采用 2010 外壳的功率电阻器。*选择元件时，请查看制造商的功率降额曲线。大多数情况下，高于 70°C 时最大功率会降额。*

Copyright © 2026 Texas Instruments Incorporated

为了实现正确的 USB PD PPS 电流限制精度，CSP 和 CSN/BUS 引脚上需要一个 RC 滤波器网络。建议使用 R_{CSP} = 10Ω、R_{CSN} = 0Ω 和滤波电容器 C_{FILT} = 0.22μF 的滤波器网络。建议的 RC 滤波器元件额定值如表 9-2 所示。R_{CSN} 必须为 0Ω 以避免干扰 V_{BUS} 放电功能。

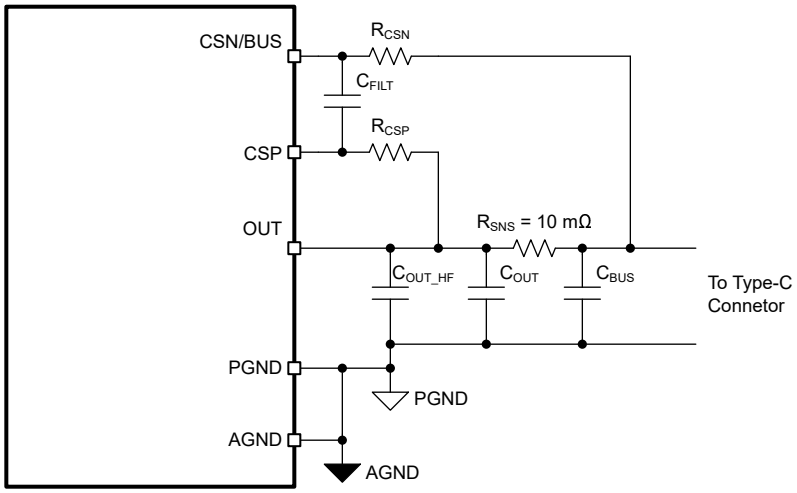


图 9-5. 电流检测放大器：RC 滤波器元件

9.2.2.5 电感器电流

表 9-1 列出了基于所需开关频率 f_{SW} 的建议电感值。下面*降压计算*和*升压计算*结果表中的值根据以下公式推导而来。

$$D_{BUCK} = \frac{V_{OUT}}{V_{IN(MAX)} \times \eta} \tag{11}$$

$$D_{BOOST} = 1 - \frac{V_{IN(MIN)} \times \eta}{V_{OUT}} \tag{12}$$

其中

- $V_{IN(MAX)}$ = 最大输入电压
- $V_{IN(MIN)}$ = 最小输入电压
- V_{OUT} = 输出电压
- D_{BUCK} = 降压模式下的最小占空比
- D_{BOOST} = 升压模式下的最大占空比
- η = 根据 V_{IN}、V_{OUT} 和 I_{OUT} 计算得出的估算效率

降压模式

$$I_{SW_BUCK(MAX)} = \frac{\Delta I_{L_BUCK(MAX)}}{2} + I_{OUT} \tag{13}$$

$$\Delta I_{L_BUCK(MAX)} = \frac{(V_{IN(MAX)} - V_{OUT(MIN)}) \times D_{BUCK}}{f_{SW} \times L} \tag{14}$$

其中

- $V_{IN(MAX)}$ = 最大输入电压
- $V_{OUT(MIN)}$ = 最小输出电压
- I_{OUT} = 最大直流输出电流
- $\Delta I_{L\text{-}BUCK(MAX)}$ = 在降压模式下运行时流经电感器的最大纹波电流
- $I_{SW_BUCK(MAX)}$ = 在降压模式下运行时的最大开关电流
- D_{BUCK} = 在降压模式下运行时的最小占空比
- f_{SW} = 转换器的开关频率
- L = 所选的电感器值

$$I_{MAXOUT(BUCK)} = I_{PEAK(BUCK)} - \frac{\Delta I_{L_BUCK(MAX)}}{2} \tag{15}$$

其中

- $I_{MAXOUT(BUCK)}$ = 转换器可通过电感器提供的最大电流
- $I_{PEAK(BUCK)}$ = *电气特性* 表中的降压开关峰值电流限值
- $\Delta I_{L_BUCK(MAX)}$ = 通过方程式 14 计算得出的流经电感器的纹波电流。

升压模式

$$I_{SW_BOOST(MAX)} = \frac{\Delta I_{L_BOOST(MAX)}}{2} + \frac{I_{OUT}}{1 - D_{BOOST}} \tag{16}$$

$$\Delta I_{L_BOOST(MAX)} = \frac{V_{IN(MIN)} \times D_{BOOST}}{f_{SW} \times L} \tag{17}$$

其中

- $V_{IN(MIN)}$ = 最小输入电压
- $V_{OUT(MAX)}$ = 所需的输出电压
- I_{OUT} = 所需的输出电流
- $\Delta I_{L_BOOST(MAX)}$ = 在升压模式下运行时流经电感器的最大纹波电流
- $I_{SW_BOOST(MAX)}$ = 在升压模式下运行时的最大开关电流
- D_{BOOST} = 在升压模式下运行时的最大占空比
- f_{SW} = 转换器的开关频率
- L = 所选的电感器值

$$I_{MAXOUT(BOOST)} = \left(I_{PEAK(BOOST)} - \frac{\Delta I_{L_BOOST(MAX)}}{2}\right) \times (1 - D_{BOOST}) \tag{18}$$

其中

- $I_{MAXOUT(BOOST)}$ = 转换器可通过电感器提供的最大电流
- D_{BOOST} = 升压模式下的最大占空比
- $I_{PEAK(BOOST)}$ = *电气特性* 表中的升压开关峰值电流限值
- $\Delta I_{L_MAX(BOOST)}$ = 通过方程式 17 计算得出的流经电感器的纹波电流。

Copyright © 2026 Texas Instruments Incorporated

降压运行

表 9-6 以表格形式提供了以下条件下的 $\Delta I_{L_BUCK(MAX)}$ 和 $I_{SW_BUCK(MAX)}$。

- η = 0.95
- $V_{IN(MAX)}$ = 18V
- $V_{OUT(MIN)}$ = 3.3V
- $D_{BUCK(MIN)}$ = 0.193

表 9-6. 降压计算结果 (L = 4.7μH)，I_{BUS} = 3A

f_{SW} (kHz)	I_{OUT} (A)	$\Delta I_{L_BUCK(MAX)}$ (A)	$I_{SW_BUCK(MAX)}$ (A)
300	3.00	2.87	4.44
400	3.00	2.15	4.08
450	3.00	1.91	3.96
300	3.00	2.01	4.01
400	3.00	1.51	3.76
450	3.00	1.34	3.67

升压运行

表 9-6 以表格形式提供了以下所示的最大输出功率条件下的 $\Delta I_{L_BOOST(MAX)}$、$I_{SW_BOOST(MAX)}$、建议的 GUI $I_{PEAK(BOOST)}$（最小值）设置。

如果 $I_{SW_BOOST(MAX)} > I_{PEAK(BOOST)}$（最小值）→ V_{BUS} 可能出现压降。

如果 $I_{SW_BOOST(MAX)} < I_{PEAK(BOOST)}$（最小值）→ V_{BUS} 正常调节。

- η = 0.95
- $V_{IN(MIN)}$ = 5.5V 至 9V
- $V_{OUT(MAX)}$ = 21V
- I_{OUT} = 3A

需要注意的是，此处的计算使用 21V、3A，而不是 20V、3.25A，因为 21V、3A 时的电感器峰值电流更大。

表 9-7. 升压计算结果 (L = 4.7μH)，I_{BUS} = 3A

f_{SW} (kHz)	$V_{IN(MIN)}$ (V)	$D_{BOOST(MAX)}$	$\Delta I_{L_BOOST(MAX)}$ (A)	$I_{SW_BOOST(MAX)}$ (A)	GUI [(1)] $I_{PEAK(BOOST)}$ (A)
300	5.5	0.751	2.93	13.51	12.3
	6	0.729	3.10	12.62	12.3
	6.5	0.706	3.25	11.83	12.3
	7	0.683	3.39	11.16	12.3
	7.5	0.661	3.52	10.61	10.8
	8	0.638	3.62	10.10	10.8
	8.5	0.615	3.71	9.65	10.8
	9	0.593	3.79	9.27	9.3

表 9-7. 升压计算结果 (L = 4.7μH)，I_{BUS} = 3A （续）

f_{SW} (kHz)	$V_{IN(MIN)}$ (V)	$D_{BOOST(MAX)}$	$\Delta I_{L_BOOST(MAX)}$ (A)	$I_{SW_BOOST(MAX)}$ (A)	GUI [(1)] $I_{PEAK(BOOST)}$ (A)
400	5.5	0.751	2.20	13.15	12.3
	6	0.729	2.33	12.24	12.3
	6.5	0.706	2.44	11.42	12.3
	7	0.683	2.54	10.73	10.8
	7.5	0.661	2.64	10.17	10.8
	8	0.638	2.71	9.64	10.8
	8.5	0.615	2.78	9.18	9.3
	9	0.593	2.84	8.79	9.3
450	5.5	0.751	1.95	13.02	12.3
	6	0.729	2.07	12.11	12.3
	6.5	0.706	2.17	11.29	12.3
	7	0.683	2.26	10.59	10.8
	7.5	0.661	2.34	10.02	10.8
	8	0.638	2.41	9.49	9.3
	8.5	0.615	2.47	9.03	9.3
	9	0.593	2.51	8.63	9.3

(1) 所示为升压峰值 ILIM 的最小值。请参阅电气特性表以了解最小值、典型值和最大值。

9.2.2.6 输出电容器

在升压模式下，输出电容器会出现高纹波电流。输出电容器 RMS 纹波电流由方程式 19 给出，其中最小 V_{IN} 对应于最大电容器电流。

$$I_{COUT(RMS)} = I_{OUT} \times \sqrt{\frac{V_{OUT}}{V_{IN}} - 1} \tag{19}$$

在此示例中，最大输出纹波 RMS 电流为 $I_{COUT(RMS)}$ = 3.18A。5mΩ 输出电容器 ESR 会产生 34mV 的输出纹波电压，计算公式如下：

$$\Delta V_{RIPPLE(ESR)} = \frac{I_{OUT} \times V_{OUT}}{V_{IN(MIN)}} \times ESR \tag{20}$$

140μF 输出电容器 (C_{OUT} + C_{BUS}) 会产生 26mV 的电容纹波电压，计算公式如下：

$$\Delta V_{RIPPLE(COUT)} = \frac{I_{OUT} \times \left(1 - \frac{V_{IN(MIN)}}{V_{OUT}}\right)}{C_{OUT} \times F_{sw}} \tag{21}$$

通常情况下，需要使用陶瓷电容器和大容量电容器的组合来提供低 ESR 和高纹波电流容量。*典型应用* 部分中的完整原理图提供了适用于大多数应用的 C_{OUT} 和 C_{BUS} 建议值。

9.2.2.7 输入电容器

在降压模式下，输入电容器可提供高纹波电流。输入电容器的 RMS 电流的计算公式如下：

Copyright © 2026 Texas Instruments Incorporated

$$I_{CIN(RMS)} = I_{OUT}\sqrt{D \times (1-D)} \tag{22}$$

最大 RMS 电流出现在 D = 0.5 时，因此 $I_{CIN(RMS)} = I_{OUT} / 2 = 1.5A$。陶瓷电容器与大容量电容器的组合使用可为高 di/dt 电流提供短路径，并降低输出电压纹波。*典型应用* 部分中的表 9-1 是选择 C_{IN} 的一个良好起点。

9.2.3 应用曲线

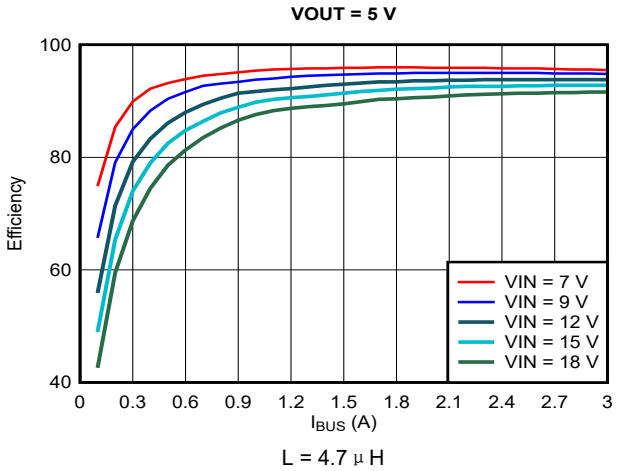


图 9-6. 效率与输出电流 (I_{OUT}) 间的关系，V_{OUT} = 5V

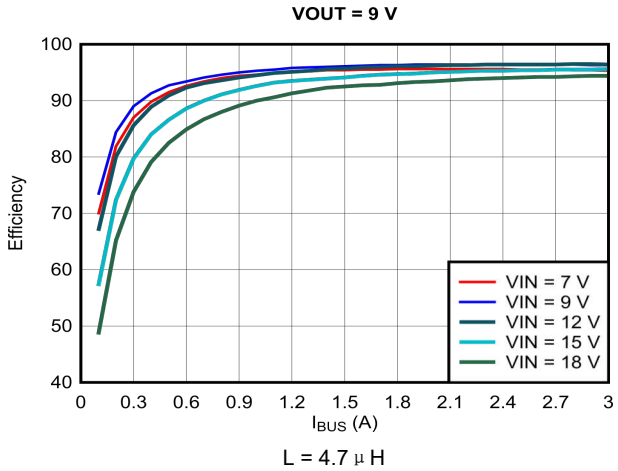


图 9-7. 效率与输出电流 (I_{OUT}) 间的关系，V_{OUT} = 9V

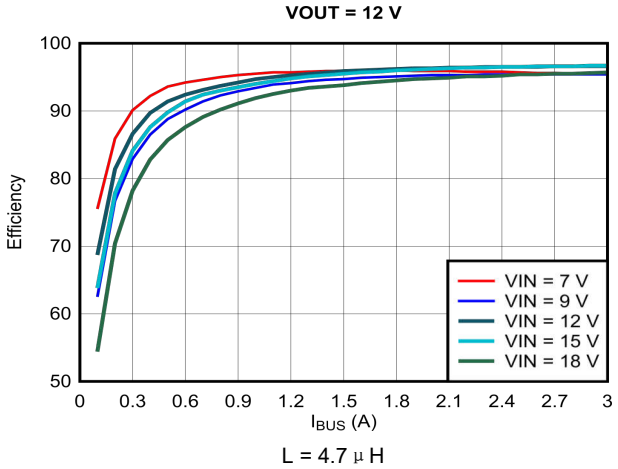


图 9-8. 效率与输出电流 (I_{OUT}) 间的关系，V_{OUT} = 12V

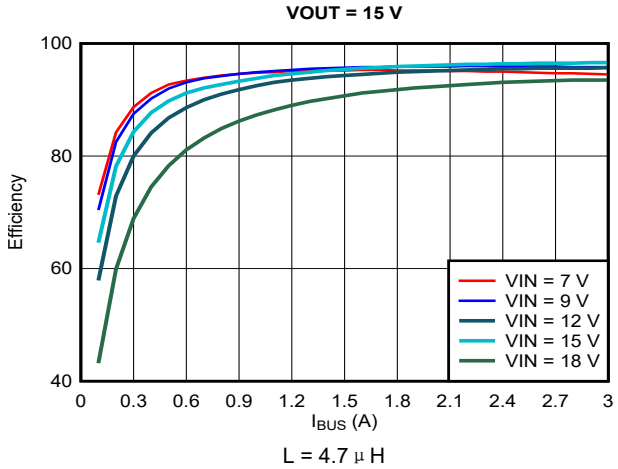


图 9-9. 效率与输出电流 (I_{OUT}) 间的关系，V_{OUT} = 15V

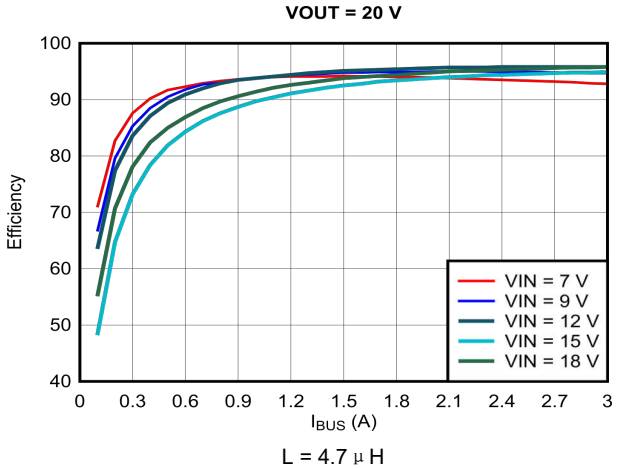


图 9-10. 效率与输出电流 (I_{OUT}) 间的关系，V_{OUT} = 20V

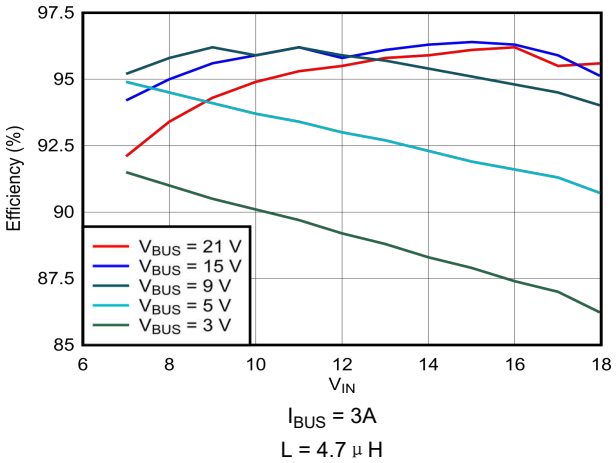
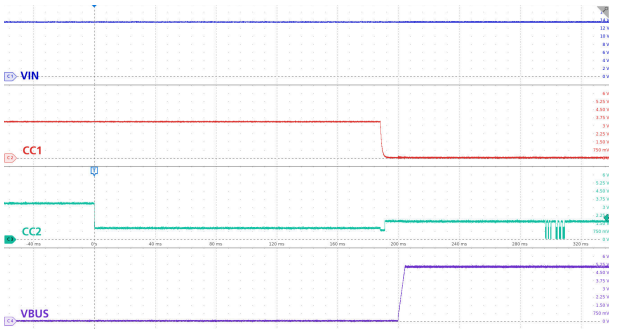
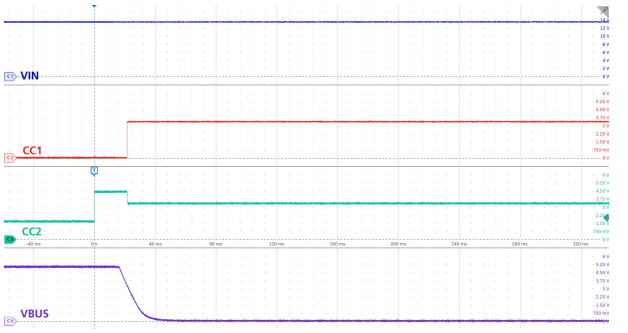


图 9-11. 效率与输入电压之间的关系



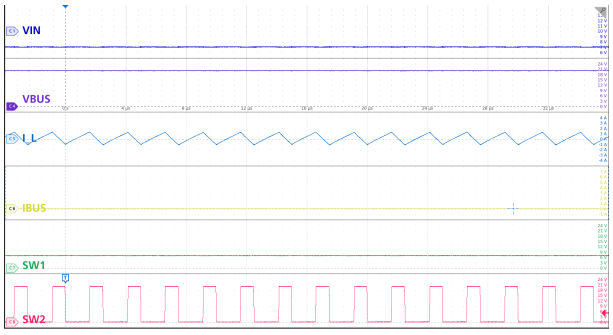
V_{IN} = 13.5V　V_{BUS} = 0V 至 5V　I_{BUS} = 0A

图 9-12. Type-C 连接



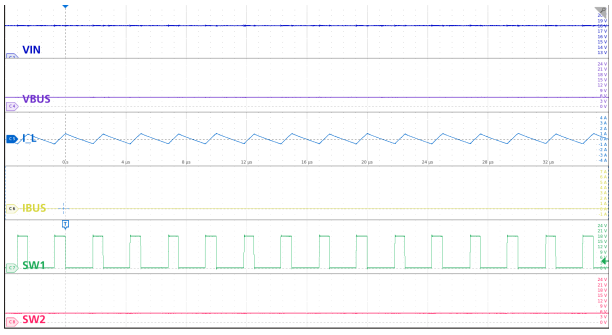
V_{IN} = 13.5V　V_{BUS} = 5V 至 0V　I_{BUS} = 0A

图 9-13. Type-C 断开



V_{IN} = 7V　V_{BUS} = 20V　I_{BUS} = 0A

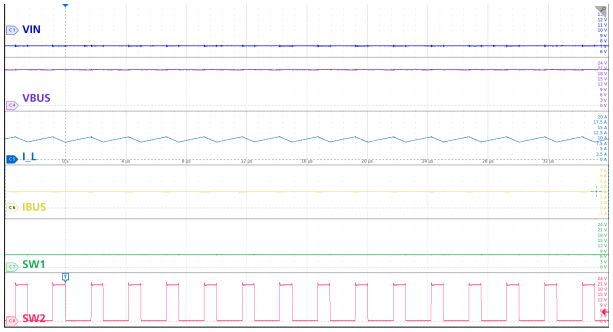
图 9-14. 升压模式：低 V_{IN}，无负载



V_{IN} = 18V　V_{BUS} = 5V　I_{BUS} = 0A

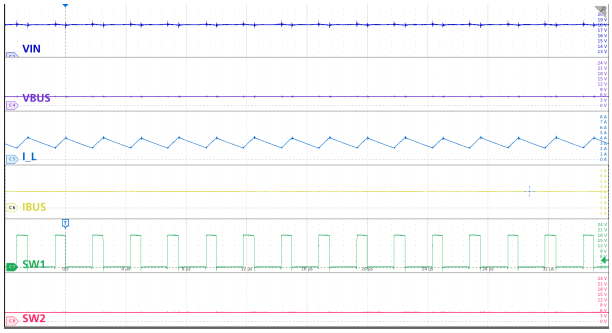
图 9-15. 降压模式：高 V_{IN}，无负载

Copyright © 2026 Texas Instruments Incorporated



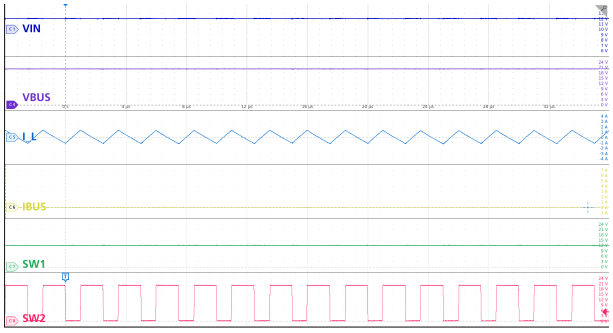
V_{IN} = 7V V_{BUS} = 20V I_{BUS} = 3A

图 9-16. 升压模式：低 V_{IN}，3A 负载



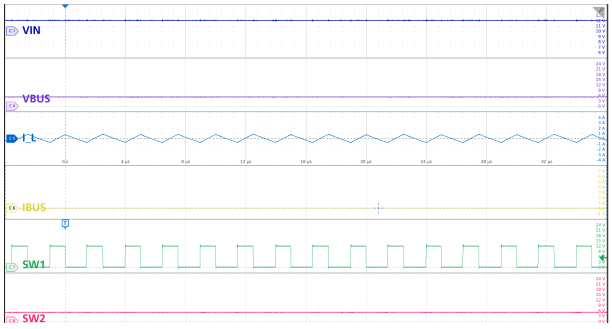
V_{IN} = 18V V_{BUS} = 5V I_{BUS} = 3A

图 9-17. 降压模式：高 V_{IN}，3A 负载



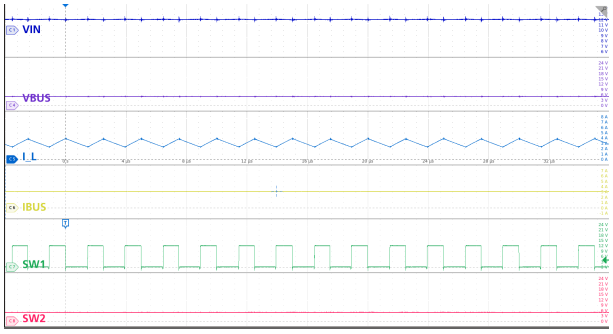
V_{IN} = 12V V_{BUS} = 20V I_{BUS} = 0A

图 9-18. 升压模式：标称 V_{IN}，无负载



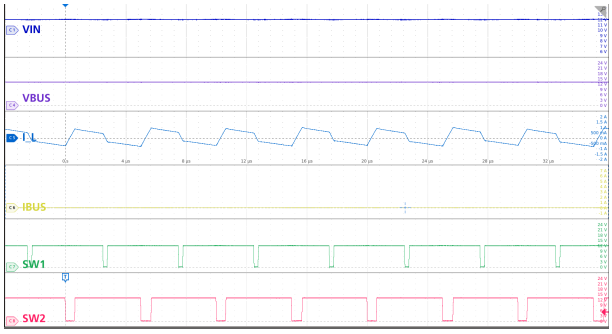
V_{IN} = 12V V_{BUS} = 5V I_{BUS} = 0A

图 9-19. 降压模式：标称 V_{IN}，无负载



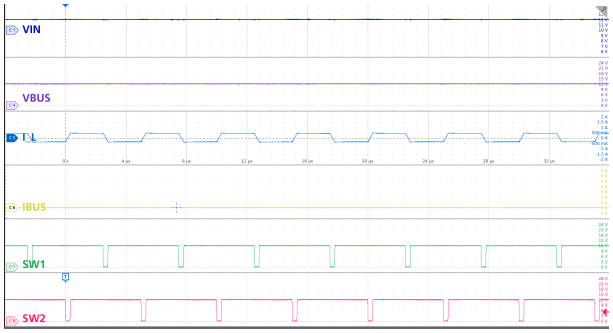
V_{IN} = 12V V_{BUS} = 5V I_{BUS} = 3A

图 9-20. 降压模式：标称 V_{IN}，3A 负载



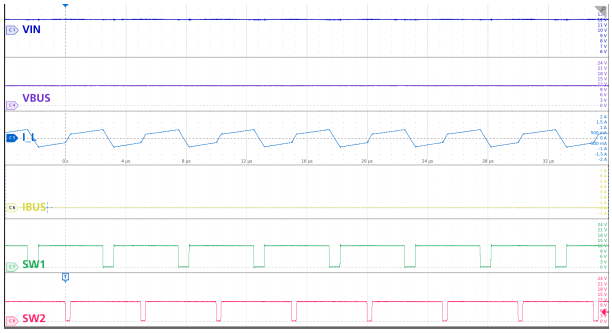
V_{IN} = 12V V_{BUS} = 13V I_{BUS} = 0A

图 9-21. 降压/升压模式：$V_{IN} \lneqq V_{BUS}$，无负载



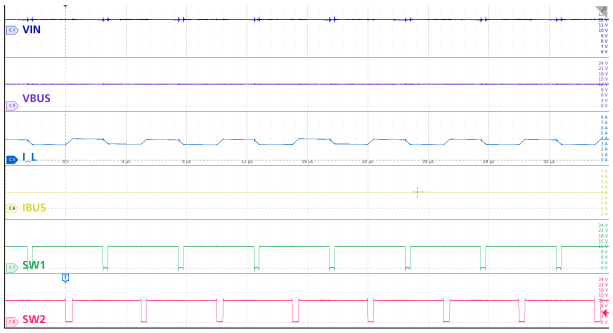
V_{IN} = 12V V_{BUS} = 12V I_{BUS} = 0A

图 9-22. 降压/升压模式：$V_{IN} = V_{BUS}$，无负载



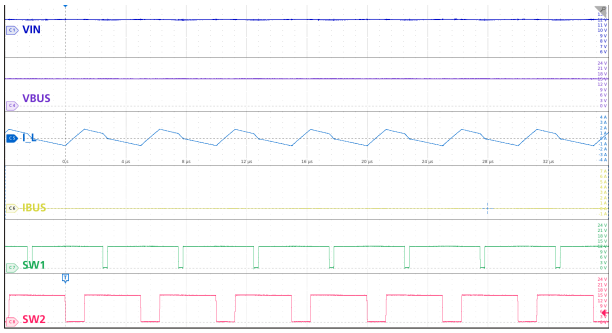
V_{IN} = 12V V_{BUS} = 11V I_{BUS} = 0A

图 9-23. 降压/升压模式：VIN ≯ VBUS，无负载



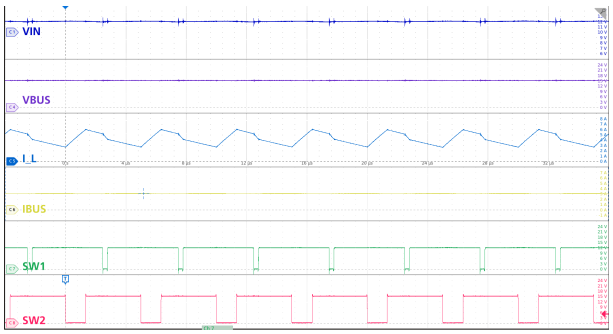
V_{IN} = 12V V_{BUS} = 12V I_{BUS} = 3A

图 9-24. 降压/升压模式：$V_{IN} = V_{BUS}$，3A 负载



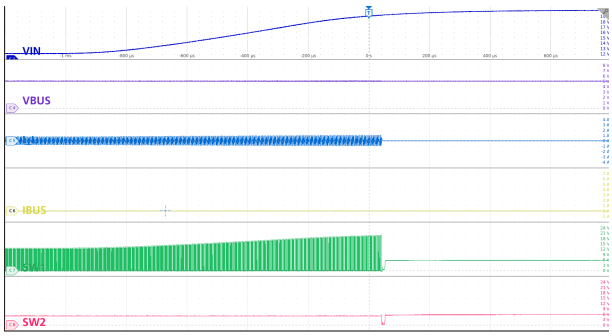
V_{IN} = 12V V_{BUS} = 15V I_{BUS} = 0A

图 9-25. 降压/升压模式：标称 V_{IN}，无负载



V_{IN} = 12V V_{BUS} = 15V I_{BUS} = 3A

图 9-26. 降压/升压模式：标称 V_{IN}，3A 负载



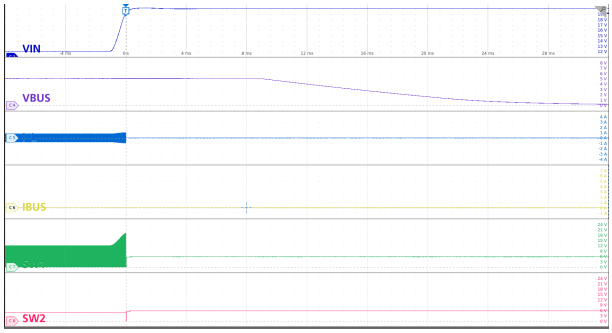
V_{IN} 12V ➔ 20V

图 9-27. $V_{IN(OVP)}$ 进入

Copyright © 2026 Texas Instruments Incorporated

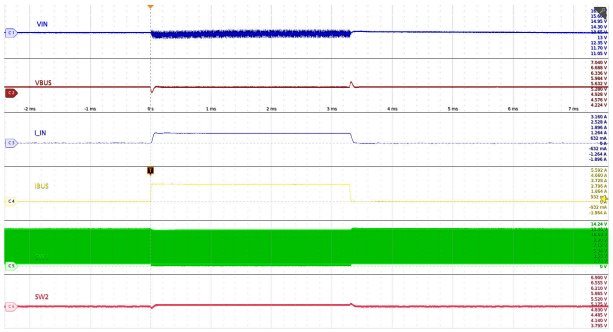
V_{IN} 20V ➔ 12V

图 9-28. $V_{IN(OVP)}$ 恢复



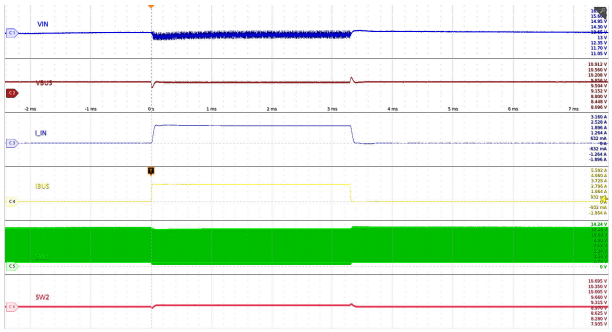
V_{IN} 12V ➔ 20V V_{BUS} = 0V I_{BUS} = 0A

图 9-29. $V_{IN(OVP)}$ 显示 V_{BUS} 放电



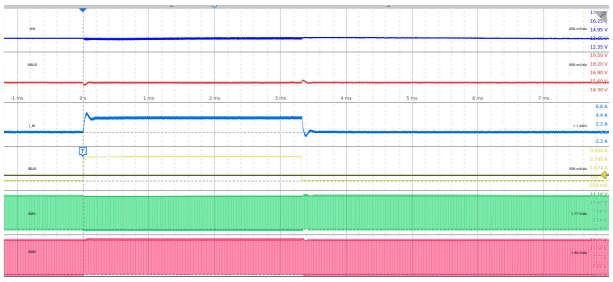
V_{IN} = 13.5V V_{BUS} = 5V I_{BUS} 0A ➔ 3A

图 9-30. 负载瞬态（降压）：V_{BUS} = 5V



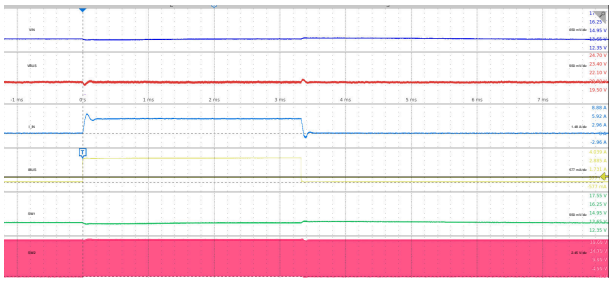
V_{IN} = 13.5V V_{BUS} = 9V I_{BUS} 0A ➔ 3A

图 9-31. 负载瞬态（降压）：V_{BUS} = 9V



V_{IN} = 13.5V V_{BUS} = 15V I_{BUS} 0A ➔ 3A

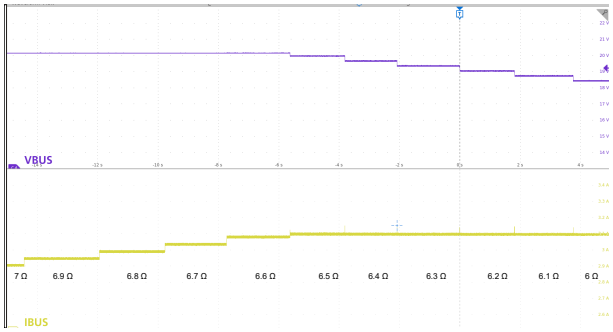
图 9-32. 负载瞬态（降压/升压）：V_{BUS} = 15V



V_{IN} = 13.5V V_{BUS} = 20V I_{BUS} 0A ➔ 3A

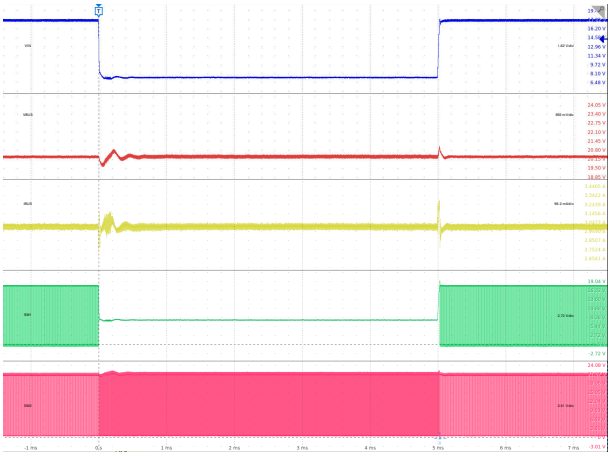
图 9-33. 负载瞬态（升压）：V_{BUS} = 20V

Copyright © 2026 Texas Instruments Incorporated



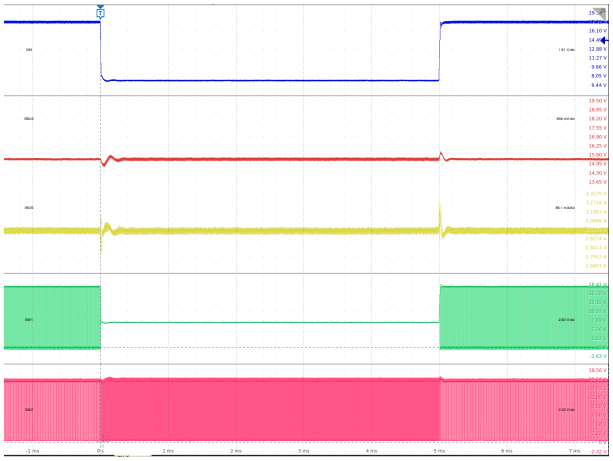
V_{IN} = 12V V_{BUS} = 20V I_{LIMIT} = 3.1A

图 9-34. 电流限制：步进电阻负载



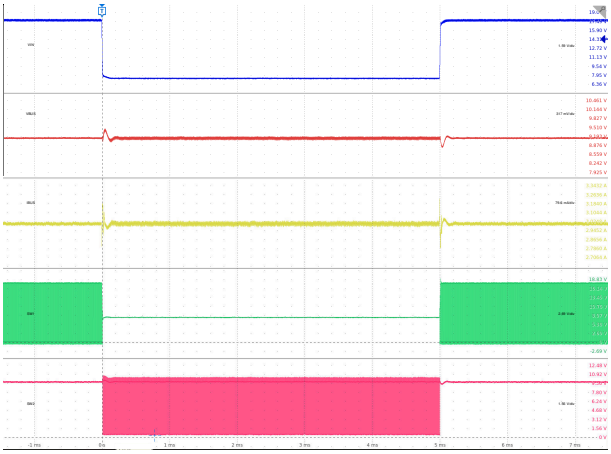
V_{IN} 7V ➔ 18V V_{BUS} = 20V I_{BUS} = 3A

图 9-35. 线路瞬态：V_{BUS} = 20V



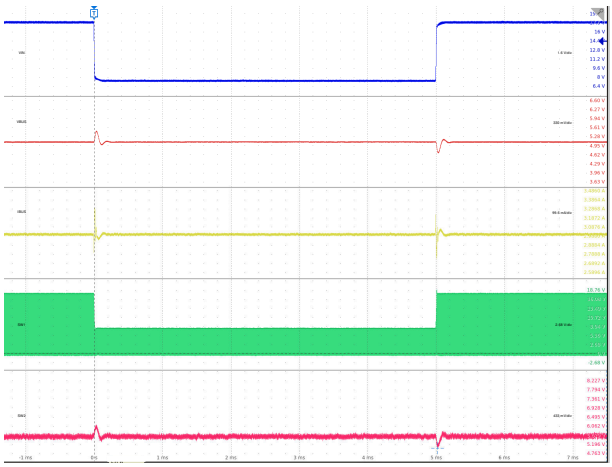
V_{IN} 7V ➔ 18V V_{BUS} = 15V I_{BUS} = 3A

图 9-36. 线路瞬态：V_{BUS} = 15V



V_{IN} 7V ➔ 18V V_{BUS} = 9V I_{BUS} = 3A

图 9-37. 线路瞬态：V_{BUS} = 9V



V_{IN} 7V ➔ 18V V_{BUS} = 5V I_{BUS} = 3A

图 9-38. 线路瞬态：V_{BUS} = 5V

Copyright © 2026 Texas Instruments Incorporated

9.3 电源相关建议

TPS25762-Q1 是一款电源管理设备，通常通过汽车电池或指定 V_{IN} 输入范围内的任何直流电压源运行。电源必须能够根据升压模式运行时的最大电感器电流提供足够的电流。在应用板输入端使用大容量电容器旁路掉输入电源，以避免由于连接电缆的寄生阻抗而产生振铃。通常，选择 47 µF 至 100 µF 的铝电解电容器。

9.4 布局

9.4.1 布局指南

基本的 PCB 电路板布局布线需要将敏感信号与电源路径分离。为了在设计良好的电路板中获得良好的性能，必须遵循以下检查清单。

- 为 IN、OUT 和 V_{BUS} 电容器使用大容量电容器和较小且串联阻抗较低的陶瓷电容器的组合。将较小的电容器放置在更靠近 IC 的位置，以便为高 di/dt 开关电流提供低阻抗路径。
- 请参阅表 9-1，了解建议的 C_{IN} 值。为尽可能减小降压模式下运行时输入开关电流的环路面积，将输入旁路电容器 C_{IN} 和 C_{IN_HF} 尽可能靠近 IN 和 PGND 引脚放置。C_{IN_HF} 电容器必须尽可能靠近，请参阅图 9-4。IN 和 PGND 引脚在封装中横向贯穿，强烈建议将 C_{IN} 和 C_{IN_HF} 分开布置，以便在两侧均可放置电容器。
- 为尽可能减小升压模式下运行时输出开关电流的环路面积，将输出滤波电容器 C_{OUT} 和 C_{OUT_HF} 尽可能靠近 OUT 和 PGND 引脚放置。请参阅表 9-1，了解建议的 C_{OUT} 和 C_{OUT_HF} 值。
- 放置电流检测电阻器和滤波器元件。R_{SNS}、R_{CSP}、R_{CSN} 和 C_{FLT}。将电流检测信号的滤波电容器尽可能靠近 IC CSP 和 CSN/BUS 放置。在 R_{SNS} 之间（通过 CSP 和 CSN 电阻器）以及与 CSP 和 CSN/BUS 引脚之间使用开尔文连接，以免在电流检测放大器中产生失调电压。避免跨越 SW1 和 SW2 节点等有噪声的区域。表 9-2 中的建议值为满足 PPS 电流限制精度要求所需的任何微调提供了良好的起点。当偏离建议值时，R_{CSP} 不得大于 10 Ω。R_{CSN} 必须为 0 Ω。CFLT 不能大于 0.33 µF。
- 将 C_{BUS} 放置在 R_{SNS} 和 USB Type-C 连接器之间。请参阅表 9-1，了解建议的 C_{BUS} 值。
- 将 C_{IN}、C_{OUT} 和 C_{BUS} 接地连接尽可能靠近 IC 放置，并在多个层上使用较宽的接地线和/或平面。
- 应尽量减小 SW1 和 SW2 环路区域，因为它们是高 dv/dt 节点。
- 将 LDO_5V 旁路电容器 C_{5V} 和 C_{5V_HF} 放置在 LDO_5V 和 PGND 引脚之间靠近 IC 引脚的位置。通常使用 4.7µF 和 0.1µF 的陶瓷电容器。LDO_5V 为 LDO_3V3 和 LDO_1V5 以及低侧降压和升压 MOSFET 供电。
- 将 LDO_3V3 旁路电容器 C_{3V3} 和 C_{3V3_HF} 放置在 LDO_3V3 和 AGND 引脚之间靠近 IC 引脚的位置。通常使用 4.7µF 和 0.1µF 的陶瓷电容器。LDO_3V3 为模拟 IO 电路供电。
- 将 LDO_1V5 旁路电容器 C_{1V5} 和 C_{1V5_HF} 放置在 LDO_1V5 和 AGND 引脚之间靠近 IC 引脚的位置。通常使用 4.7µF 和 0.1µF 的陶瓷电容器。LDO_3V3 为 Cortex M0 和数字电路供电。
- 将 BOOT1 自举电容器靠近 IC 放置，并直接连接到 BOOT1 与 SW1 引脚。为了缓解 EMI，可以添加一个串联电阻器 R_{BOOT1}。
- 将 BOOT2 自举电容器靠近 IC 放置，并直接连接到 BOOT2 与 SW2 引脚。为了缓解 EMI，可以添加一个串联电阻器 R_{BOOT2}。
- 使用靠近 IC 的低 ESR 陶瓷电容器 C_{TVSP} 将 TVSP 引脚旁路至 PGND。通常使用 0.1µF 的陶瓷电容器。必须在靠近 C_{TVSP} 的位置添加并联的 R_{TVSP_DAMP} 和 C_{TVSP_DAMP}。建议值为 10 Ω 和 0.47 µF。
- 小心地分离电源路径和信号路径，以便没有电源或开关电流流过 AGND 连接，因为此类电流可能会损坏 USB PD 调制解调器或 GPIO 信号。将 PGND 和 AGND 布线连接在 AGND 引脚附近。
- USB 数据线、DP 和 DM 必须在 IC 引脚和 USB 连接器之间进行差分布线。阻抗控制基于 PCB 堆叠结构。建议采用 90 Ω 差分阻抗。使用较少的过孔和拐角进行 DP 和 DM USB 信号布线可减少信号反射和阻抗变化。当必须使用过孔时，增加其周边的间隙尺寸以降低其电容。每一过孔均为信号的传输线引入了非连续性，并增加了电路板其他层的干扰几率。在设计双绞线上的测试点时须小心；不推荐穿孔引脚的方式。当需要 90° 拐弯时，应进行两次 45° 拐弯或使用弧形来代替单次 90° 拐弯，这样可以更大限度减少阻抗不连续性，进而减少信号布线上的反射。避免高速 USB 信号上的残桩以防止信号的反射。如果残桩无法避免，请确保长度在 200mm 以下。
- CC 线必须使用 10mil 布线，以通过 VCONN 提供所需的电流来支持带电的 Type-C 电缆。有关 VCONN 的更多信息，请参阅 Type-C 规范。对于 330pF CC 电容器 GND 引脚，尽可能使用 16mil 线宽。
- 使用 8mil 或 10mil 布线在顶层或底层扇出 GPIO 信号。

9.4.2 布局示例

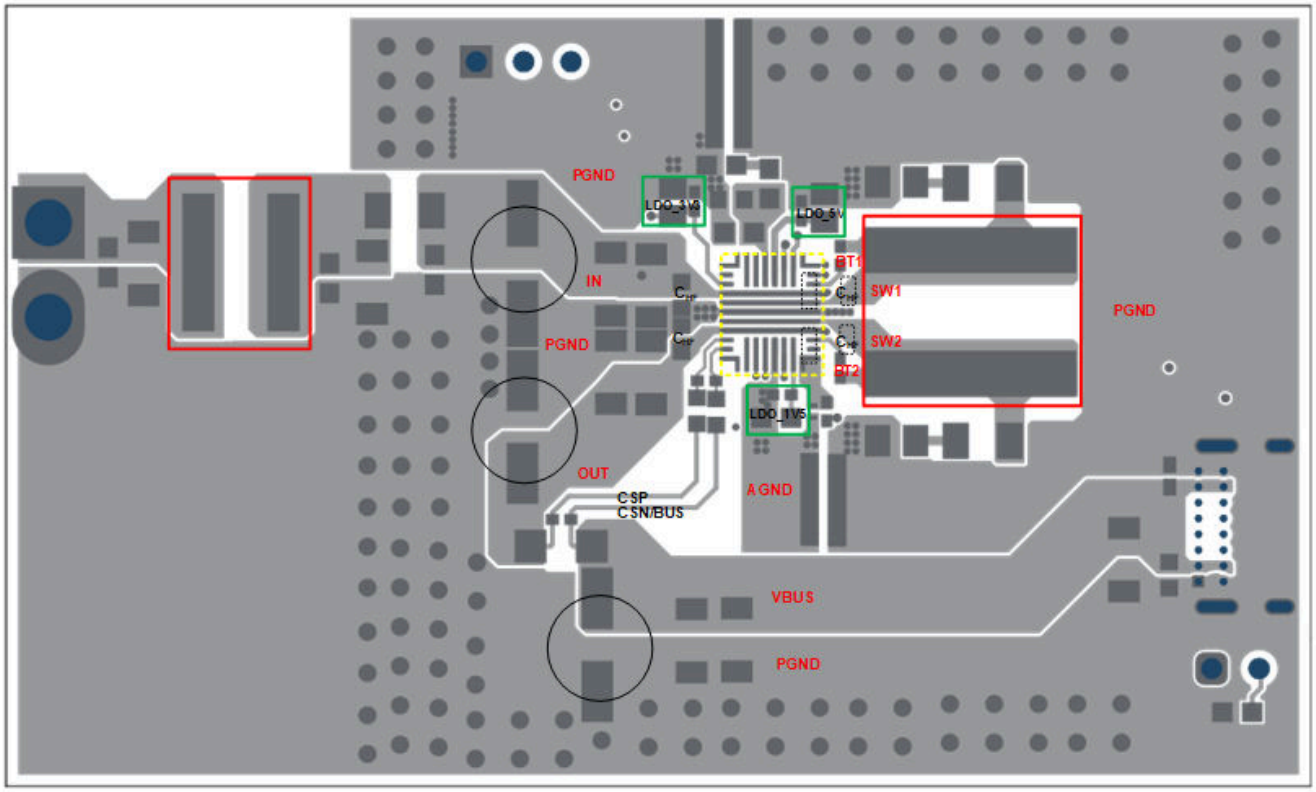


图 9-39. TPS25762-Q1 功率级布局

Copyright © 2026 Texas Instruments Incorporated

10 器件和文档支持

10.1 文档支持

10.1.1 相关文档

请访问德州仪器 (TI) 主页以获取最新技术文档，包括应用笔记、用户指南和参考设计。

IC 封装热指标 应用报告 - *半导体和 IC 封装热指标*。

10.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

10.4 商标

DisplayPort™ is a trademark of Video Electronics Standards Association (VESA).
USB-C™ is a trademark of USB Implementers Forum.
HotRod™ and TI E2E™ are trademarks of Texas Instruments.
USB Type-C® is a registered trademark of USB Implementers Forum.
ARM® and Cortex® are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.
所有商标均为其各自所有者的财产。

10.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (October 2024) to Revision C (October 2026) **Page**

- 将支持的 USB-TID 规范合规版本从 3.1 更新成 3.2；删除了 3.1 PD 列表。 1
- 通篇更新了旧术语。 1
- 向“器件比较表”中添加了 TPS25762FQRQLRQ1、TPS25763FQRQLRQ1 和 TPS25772FQRQLRQ1 器件 3
- 添加了 TJ = 85°C 时电源电压 (VIN) 关断电流的典型规格值 9
- 更新了 TVSP 测试条件以包括 TPS257xxF-Q1 器件 16
- 添加了 TPS25762FQRQLRQ1 和 TPS25772FQRQLRQ1 R_{TVSP} 配置设置以及 EEPROM 启动不可用时的默认应用配置设置的说明和表格。 35
- 更新了 TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1 默认应用配置设置表格，以包含外部直流/直流转换器的 I2C 地址。 35

• 更新了有关使用 GUI 时定义 NTC 电压设置的说明。.....63

Changes from Revision A (September 2023) to Revision B (October 2024) **Page**

• 向“器件比较表”中添加了 TPS25762DQRQLRQ1、TPS25763DQRQLRQ1 和 TPS25772DQRQLRQ1 器件 3
• 更新了 TVSP 测试条件以包括 TPS257xxD-Q1 器件.....16
• 更新了 TPS25762DQRQLRQ1 和 TPS25772DQRQLRQ1 R_{TVSP} 配置设置；更新了无法进行 EEPROM 启动时的默认应用配置.....35

Changes from Revision * (December 2022) to Revision A (September 2023) **Page**

• 添加了 TPS25762-Q1 和 TPS25772-Q1 USB-IF 认证 TID..... 1
• 添加了可湿侧面封装信息.....1
• 向“器件比较表”中添加了 TPS25762CAQRQLRQ1、TPS25772CAQRQLRQ1、TPS25762CQRQLRQ1 和 TPS25772CQRQLRQ1 器件..... 3
• 添加了 TPS25762CAQRQLRQ1 和 TPS25772CAQRQLRQ1 R_{TVSP} 配置设置.....35
• 为需要 TVSP 索引 0（R_{TVSP} 开路）以外的配置的应用添加了 R_{TVSP} 电路配置..... 35

Copyright © 2026 Texas Instruments Incorporated

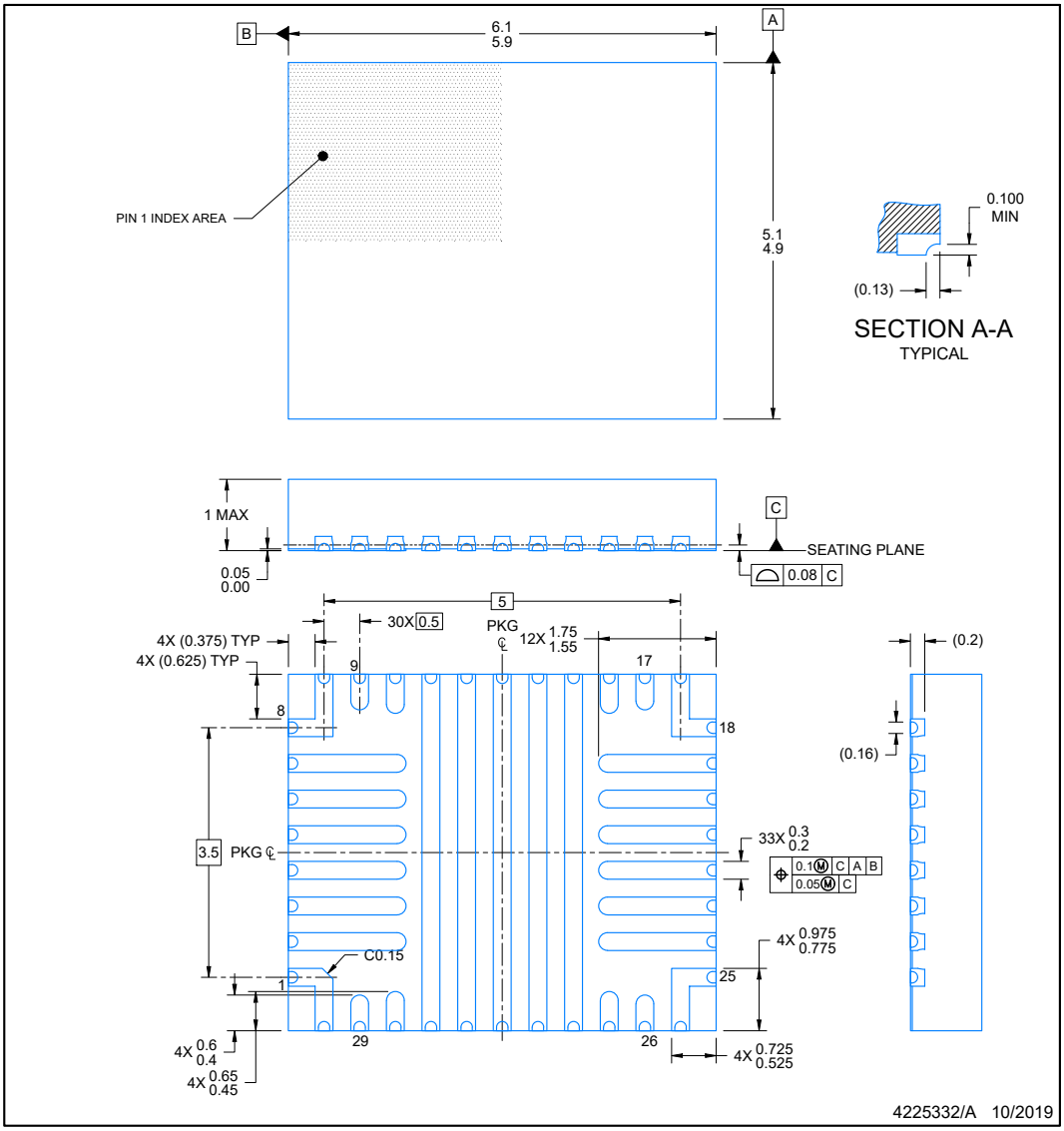
12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGE OUTLINE

RQL0029A **VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES:

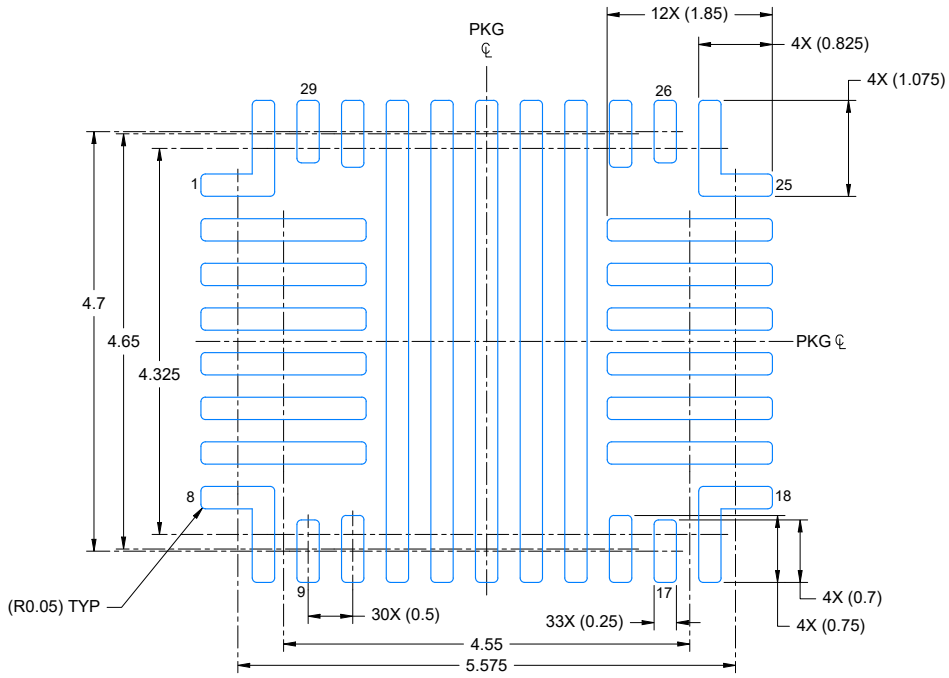
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

Copyright © 2026 Texas Instruments Incorporated

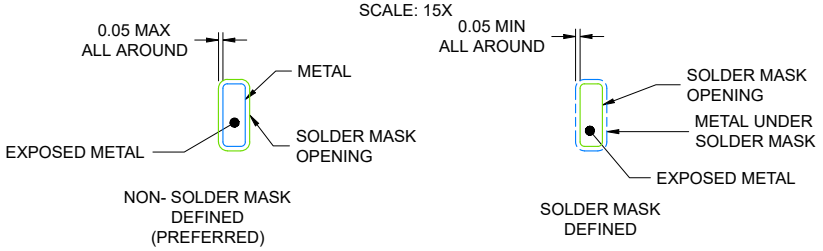
EXAMPLE BOARD LAYOUT

RQL0029A **VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS
NOT TO SCALE

4225332/A 10/2019

NOTES: (continued)

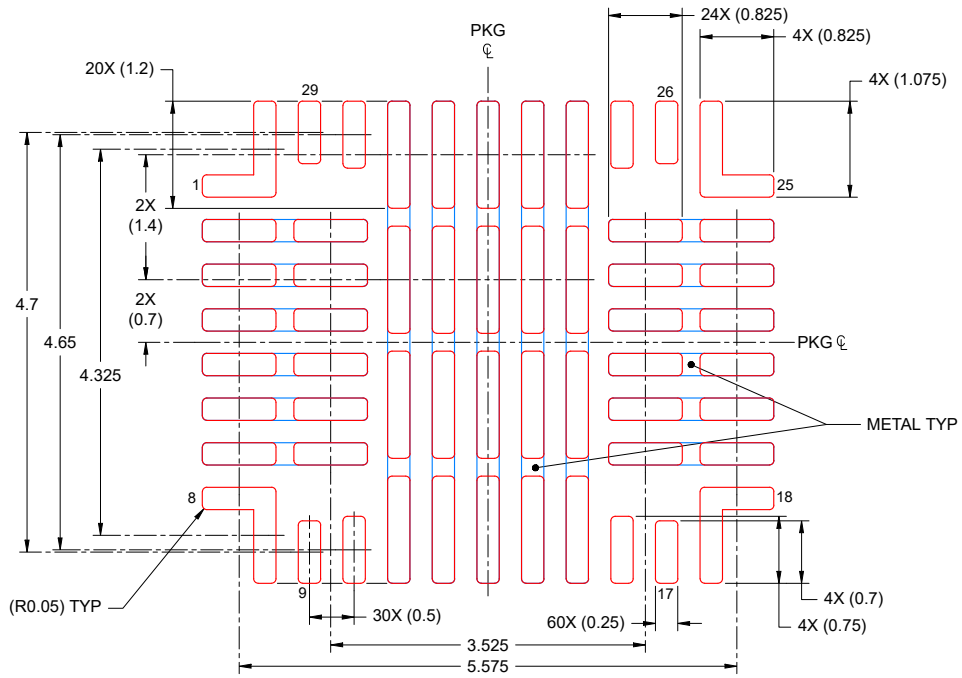
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RQL0029A **VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

PADS 2-7 & 19-24: 89%
PADS 11-15: 88%
SCALE: 15X

4225332/A 10/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS25762CAQRQLRQ1	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS25762 CA
TPS25762CAQRQLRQ1.A	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS25762 CA
TPS25762CQRQLRQ1	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS25762 C
TPS25762CQRQLRQ1.A	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	TPS25762 C
TPS25762DQRQLRQ1	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T25762 D
TPS25762DQRQLRQ1.A	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T25762 D
TPS25762FQRQLRQ1	Active	Production	VQFN-HR (RQL) | 29	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	T25762 F

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

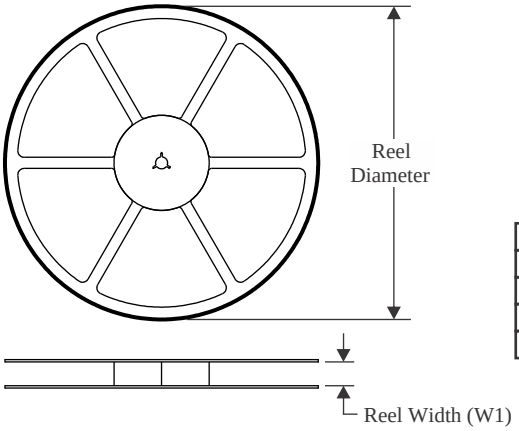
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

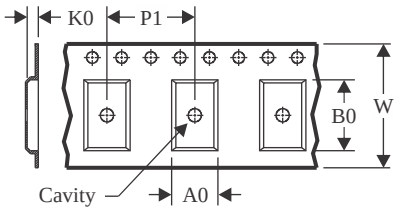
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

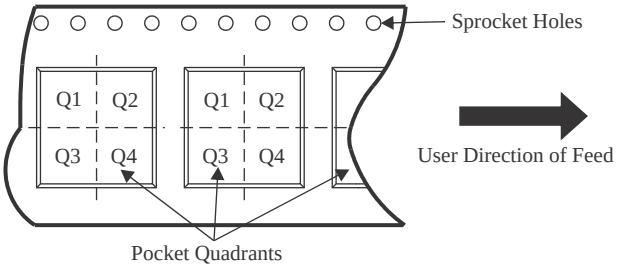


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

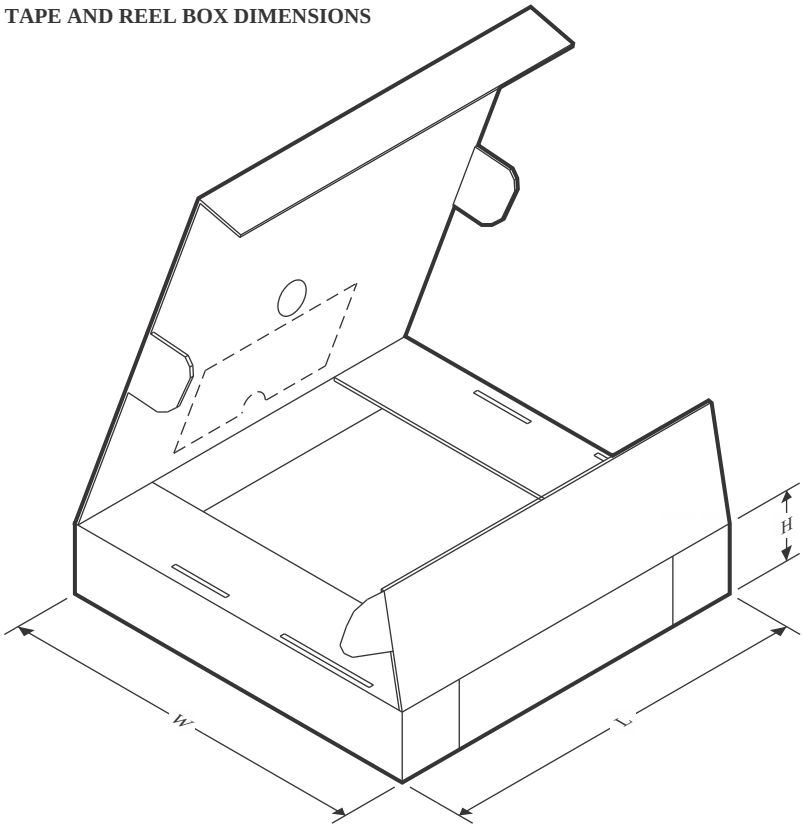
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS25762CAQRQLRQ1	VQFN-HR	RQL	29	3000	330.0	12.4	5.3	6.3	1.15	8.0	12.0	Q2
TPS25762CQRQLRQ1	VQFN-HR	RQL	29	3000	330.0	12.4	5.3	6.3	1.15	8.0	12.0	Q2
TPS25762DQRQLRQ1	VQFN-HR	RQL	29	3000	330.0	12.4	5.3	6.3	1.15	8.0	12.0	Q2
TPS25762FQRQLRQ1	VQFN-HR	RQL	29	3000	330.0	12.4	5.3	6.3	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS25762CAQRQLRQ1	VQFN-HR	RQL	29	3000	367.0	367.0	35.0
TPS25762CQRQLRQ1	VQFN-HR	RQL	29	3000	360.0	360.0	36.0
TPS25762DQRQLRQ1	VQFN-HR	RQL	29	3000	360.0	360.0	36.0
TPS25762FQRQLRQ1	VQFN-HR	RQL	29	3000	360.0	360.0	36.0

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月