

采用 WCSP 封装的 TLV841 小型纳米功率电压监控器

1 特性

旨在实现高性能：

- 毫微静态电流：125nA (典型值)
- 高阈值精度： $\pm 0.5\%$ (典型值)
- 内置精密迟滞 (V_{HYS})：5% (典型值)

适用于多种应用：

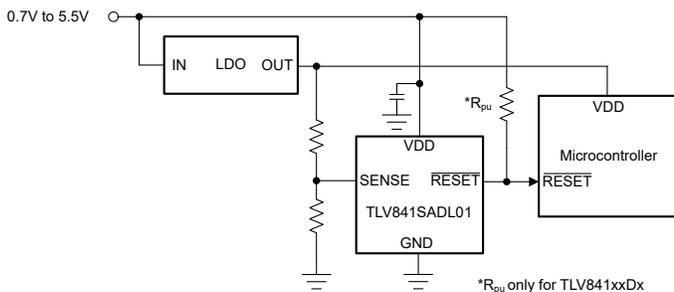
- 工作电压范围：0.7V 至 5.5V
- 可调节阈值电压：0.505V (典型值)
- 固定电压 (V_{IT})：0.8 V 至 4.9 V (步长为 0.1 V)
- 独立 SENSE 引脚 (TLV841S)
- 低电平有效手动复位 (\overline{MR}) (TLV841M)
- TLV841 的按钮监控 (S/M 系列)
- 复位延时时间 (t_D)：可基于电容器编程 (TLV841C)
 - 最短延时时间：40 μ A (典型值)，无电容器
- 复位延时时间 (t_D)：固定延时时间选项 (TLV841M 和 TLV841S)
 - 40 μ s, 2ms, 10ms, 30ms, 50ms, 80ms, 100ms, 150ms, 200ms
- 温度范围：-40°C 至 +125°C

多输出拓扑、封装类型：

- TLV841xxDL：漏极开路，低电平有效 (\overline{RESET})
- TLV841xxPL：推挽，低电平有效 (\overline{RESET})
- TLV841xxDH：开漏，高电平有效 (RESET)
- TLV841xxPH：推挽，高电平有效 (RESET)
- 封装：0.73mm \times 0.73mm DSBGA

2 应用

- 包括可穿戴设备和助听设备在内的个人电子产品
- 家庭影院和娱乐系统
- 电子销售终端
- 电网基础设施
- 数据中心和企业级计算



典型应用电路

3 说明

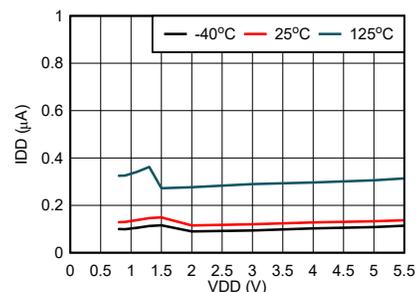
TLV841 是一款低功耗精密电压监控器，阈值精度为 $\pm 0.5\%$ ，采用超小型 DSBGA 封装。TLV841 可提供三种引脚排列系列 (S、M、C)，以在最小的封装尺寸中提供许多独特选项。监控电压轨或按钮信号时，内置迟滞及固定或可编程 (TLV841C) 复位延时可防止发出错误复位信号。通过单独的 VDD 和 SENSE (TLV841S) 引脚，可实现高可靠性系统所需的冗余。SENSE 已从 VDD 去耦，能监控除 VDD 外的轨电压，也可用作按钮输入。TLV841M 提供单独的手动复位 (\overline{MR}) 引脚，可通过外部信号强制创造复位条件，也可用作按钮输入。TLV841M 可设置为 VDD 和 \overline{MR} 引脚监控，从而创建简易双通道监控器。

TLV841 提供精度高、功耗低、特性出色、外形紧凑等优点，重点面向个人和消费类产品等各种电池供电应用。SENSE 引脚的高阻抗输入支持使用可选的外部电阻器。TLV841S 无需外部电容器即可提供固定复位延时计时选项。CT 引脚悬空时，TLV841C 支持包括下限延时的可编程复位延时时间。TLV841 的工作温度范围为 -40°C 至 +125°C (T_A)。

封装信息

器件型号	封装 (1)	封装尺寸 (2)
TLV841	YBH (DSBGA, 4)	0.73mm \times 0.73mm

- (1) 如需了解封装详细信息，请参阅数据表末尾的机械制图附录。
- (2) 封装尺寸 (长 \times 宽) 为标称值，并包括引脚 (如适用)。



典型电源电流



内容

1 特性	1	7.3 特性说明.....	13
2 应用	1	7.4 器件功能模式.....	18
3 说明	1	8 应用和实施	19
4 器件比较	3	8.1 应用信息.....	19
5 引脚配置和功能	4	8.2 典型应用.....	19
6 规格	5	8.3 电源相关建议.....	21
6.1 绝对最大额定值.....	5	8.4 布局.....	21
6.2 ESD 等级.....	5	9 器件和文档支持	23
6.3 建议运行条件.....	5	9.1 器件命名规则.....	23
6.4 热性能信息.....	6	9.2 文档支持.....	23
6.5 电气特性.....	7	9.3 接收文档更新通知.....	23
6.6 时序要求.....	9	9.4 支持资源.....	23
6.7 时序图.....	10	9.5 商标.....	24
6.8 典型特性.....	12	9.6 静电放电警告.....	24
7 详细说明	13	9.7 术语表.....	24
7.1 概述.....	13	10 修订历史记录	24
7.2 功能方框图.....	13	11 机械、封装和可订购信息	24

4 器件比较

图 4-1 展示了器件命名规则，用于比较不同的器件型号。有关更详细的说明，请参阅表 9-1。有关型号选项的供货情况，请联系德州仪器 (TI)。

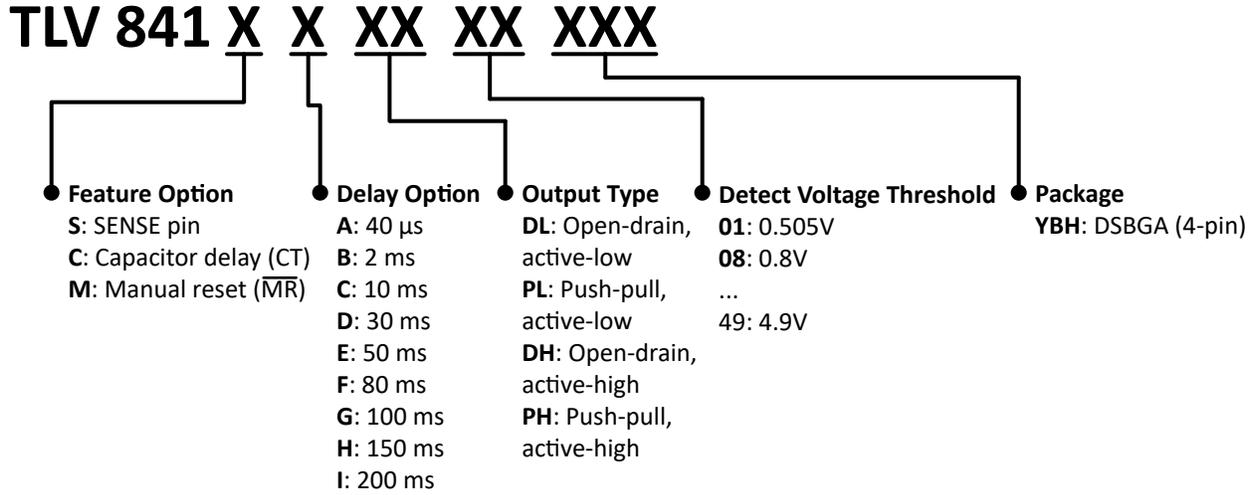


图 4-1. 器件命名规则

5 引脚配置和功能

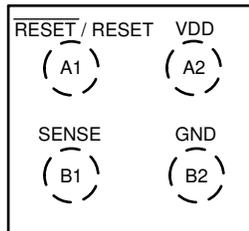


图 5-1. YBH 4 引脚 DSBGA 封装
(TLV841S)
顶视图

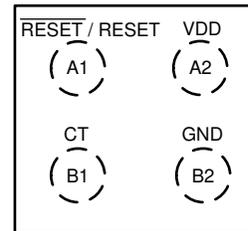


图 5-2. YBH 4 引脚 DSBGA 封装
(TLV841C)
顶视图

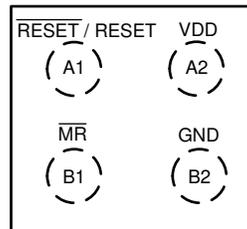


图 5-3. YBH 4 引脚 DSBGA 封装
(TLV841M)
顶视图

表 5-1. 引脚功能

引脚				类型 ⁽¹⁾	说明
引脚编号	TLV841S	TLV841C	TLV841M		
A1	RESET	RESET	RESET	O	TLV841xxxL 的低电平有效输出复位信号：当 VDD 和 SENSE 电压降至低于负电压阈值 (V_{IT-}) 或 \overline{MR} 电压降至低于逻辑低电平阈值时，该引脚被驱动为逻辑低电平。RESET 保持逻辑低电平（置为有效），直到 \overline{MR} 高于逻辑高电平阈值，或在 VDD 或 SENSE 电压上升至高于 $V_{IT-} + V_{HYS}$ 后的延迟时间段 (t_D) 内
A1	复位	复位	复位	O	TLV841xxxH 的高电平有效输出复位信号：当 VDD 或 SENSE 电压降至低于负电压阈值 (V_{IT-}) 或 \overline{MR} 电压降至低于逻辑低电平阈值时，该引脚被驱动为逻辑高电平。RESET 保持逻辑高电平（置为有效），直到 \overline{MR} 高于逻辑高电平阈值，或在 VDD 或 SENSE 电压上升至高于 $V_{IT-} + V_{HYS}$ 后的延迟时间段 (t_D) 内
A2	VDD	VDD	VDD	I	输入电源电压：VDD 引脚连接到电源，为器件供电。TLV841C 和 TLV841M 会监控 VDD 电压。TLV841S 仅监控 SENSE。良好的模拟设计实践建议将一个最低 0.1 μ F 的陶瓷电容器尽可能靠近 VDD 引脚放置。
B1	SENSE	-	-	I	SENSE 引脚：此引脚连接到要监控的电压。当 SENSE 上的电压降至低于负阈值电压 V_{IT-} 时，复位置为有效。当 SENSE 上的电压升至高于正阈值电压 ($V_{IT-} + V_{HYS}$) 时，复位置为无效。对于有噪声的应用，可能需要靠近此引脚放置一个 10nF 至 100nF 的陶瓷电容器，以获得出色性能。
B1	-	CT	-	I	电容器延时时间引脚：CT 引脚提供用户可编程的复位置为无效延迟时间。在该引脚上连接一个外部电容器可调整延时时间。不使用时，使引脚悬空以获得最小的固定延时时间。
B1	-	-	\overline{MR}	I	手动复位：将此引脚拉至逻辑低电平，以将 RESET 输出引脚中的复位信号（DL 和 PL 选项的 RESET 信号）置为有效。在 \overline{MR} 引脚保持悬空或拉至逻辑高电平后，RESET 输出在复位延迟时间 (t_D) 结束后置为无效以返回标称状态。如果未使用，则该引脚既可以保持悬空状态，也可以连接到 VDD。
B2	GND	GND	GND	-	接地

(1) I = 输入，O = 输出

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电压	VDD, SENSE (TLV841S)	-0.3	6	V
电压	CT (TLV841C), MR (TLV841M), RESET (TLV841xxPx), RESET (TLV841xxPx)	-0.3	V _{DD} +0.3 ⁽³⁾	V
	RESET (TLV841xxDx), RESET (TLV841xxDx)	-0.3	6	
电流	RESET, RESET		±20	mA
工作环境温度 ⁽²⁾	T _A	-40	125	°C
贮存温度	T _{stg}	-65	150	

- (1) 超出绝对最大额定值范围操作可能会导致器件永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能影响器件的可靠性、功能和性能并缩短器件寿命。
- (2) 由于该器件的耗散功率较低, 因此假设 T_J = T_A。
- (3) 绝对最大额定值为 (VDD + 0.3)V 或 6V (以较小者为准)

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±750	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
电压	VDD (TLV841C, TLV841M)	0.7		5.5	V
	VDD (TLV841S)	0.85		5.5	
	VDD (TLV841xxPH)	1		5.5	
	SENSE	0		5.5	
	MR ⁽¹⁾ , CT	0		V _{DD}	
	RESET(TLV841xxPL), RESET (TLV841xxPH)	0		V _{DD}	
	RESET(TLV841xxDL), RESET (TLV841xxDH)	0		5.5	
电流	RESET, RESET	-5		5	mA
T _A	自然通风条件下的工作温度范围	-40		125	°C
C _{CT}	CT 引脚电容范围	0		10	μF

- (1) 如果驱动 MR 的逻辑信号小于 V_{DD}, 则会有额外的电流流入 VDD, 并从 MR 流出。MR 引脚电压不应高于 V_{DD}。

6.4 热性能信息

热指标 ⁽¹⁾		TLV841	单位
		YBH (WCSP)	
		4 引脚	
$R_{\theta JA}$	结至环境热阻	180.8	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	1.8	°C/W
$R_{\theta JB}$	结至电路板热阻	58.0	°C/W
ψ_{JT}	结至顶部特征参数	0.9	°C/W
ψ_{JB}	结至电路板特征参数	58.0	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用手册。

6.5 电气特性

$V_{DDMIN} \leq V_{DD} \leq 5.5V$, $CT = MR =$ 开路, $\overline{RESET}/RESET$ 上拉电阻器 $R_{pull-up}$ ⁽³⁾ = 100k Ω 至 V_{DD} , 输出重置负载为 $C_{LOAD} = 10pF$, 在自然通风条件下的工作温度范围 -40°C 至 125°C (除非另有说明)。典型值为 $T_A = 25^\circ C$ 条件下的值

参数		测试条件		最小值	典型值	最大值	单位
常用参数							
$V_{ADJ-VIT-}$	TLV841Sxxx01 ADJ 版本的负向输入阈值			0.505			V
V_{IT-}	负向输入阈值范围 固定阈值版本 ⁽¹⁾			0.8		4.9	V
V_{IT-}_{ACC}	负向输入阈值精度		$V_{IT-} = 0.505V$ (TLV841Sxx01) 或 0.8V 至 1.7V (固定阈值)	-2.5	± 0.5	2.5	%
			$V_{IT-} = 1.8V$ 至 4.9V (固定阈值)	-2	± 0.5	2	
V_{HYS}	V_{IT-} 引脚上的迟滞		$V_{IT-} = 0.505V$ 和 0.8V	3	5	8	%
			$V_{IT-} = 0.9V$ 至 4.9V	3	5	7	
V_{POR}	上电复位电压 ⁽²⁾	TLV841xxxLxx	$V_{OL(MAX)} = 300mV$ $I_{RESET(Sink)} = 15\mu A$			700	mV
		TLV841xxxHxx	$V_{OH(MIN)} = 0.8V_{DD}$ $I_{RESET(Source)} = 15\mu A$			900	
V_{OL}	低电平输出电压		$V_{DD} = 0.85V$ $I_{RESET(Sink)} = 15\mu A$ $I_{RESET(Sink)} = 15\mu A$			300	mV
			$V_{DD} = 3.3V$ $I_{RESET(Sink)} = 2mA$ $I_{RESET(Sink)} = 2mA$			300	mV
			$V_{DD} = 5.5V$ $I_{RESET(Sink)} = 2mA$ $I_{RESET(Sink)} = 2mA$			300	mV
V_{OH}	高电平输出电压		$V_{DD} = 1V$ $I_{RESET(Source)} = 15\mu A$ $I_{RESET(Source)} = 15\mu A$	0.8 V_{DD}			V
			$V_{DD} = 1.8V$ $I_{RESET(Source)} = 500\mu A$ $I_{RESET(Source)} = 500\mu A$	0.8 V_{DD}			V
			$V_{DD} \geq 3.3V$ $I_{RESET(Source)} = 2mA$ $I_{RESET(Source)} = 2mA$	0.8 V_{DD}			V
$I_{kg(OD)}$	开漏输出漏电流	$V_{DD} = V_{PULLUP} = 5.5V$	$T_A = -40^\circ C$ 至 $85^\circ C$	10		100	nA
				10		350	
I_{DD}	流入 V_{DD} 引脚的电源电流	流入 V_{DD} 引脚的电源电流	$V_{DD} = 5.5V$ $V_{IT-} = 1.9V$ 至 4.9V	0.125		1	μA

6.5 电气特性 (续)

$V_{DDMIN} \leq V_{DD} \leq 5.5V$, $CT = \overline{MR} =$ 开路, $\overline{RESET}/RESET$ 上拉电阻器 $R_{pull-up}$ ⁽³⁾ = 100k Ω 至 V_{DD} , 输出重置负载为 $C_{LOAD} = 10pF$, 在自然通风条件下的工作温度范围 -40 $^{\circ}C$ 至 125 $^{\circ}C$ (除非另有说明)。典型值为 $T_A = 25^{\circ}C$ 条件下的值

参数		测试条件	最小值	典型值	最大值	单位
TLV841S						
I_{SENSE}	流入 SENSE 引脚的电流, 固定阈值型号	$V_{DD} = V_{SENSE} = 5.5V$ $V_{IT-} = 0.8V$ 至 $4.9V$	0.025		0.1	μA
	流入 SENSE 引脚的电流, ADJ 型号	$V_{DD} = V_{SENSE} = 5.5V$ $V_{IT-} = 0.505V$	0.025		0.05	
TLV841M						
V_{MR_L}	手动复位逻辑低电平输入				$0.3V_{DD}$	V
V_{MR_H}	手动复位逻辑高电平输入		$0.7V_{DD}$			V
R_{MR}	手动复位内部上拉电阻			100		k Ω
TLV841C						
R_{CT}	CT 引脚内部电阻		410	500	590	k Ω

- (1) V_{IT-} 阈值电压范围为 0.8V 至 4.9V (适用于 DL、PL、DH) 以及 1V 至 4.9V (适用于 PH), 步长为 100mV; 对于发布版本, 请参阅器件电压阈值表。
- (2) V_{POR} 是受控输出状态下的最小 V_{DD} 电压电平。
- (3) 适用于开漏型号的上拉电阻

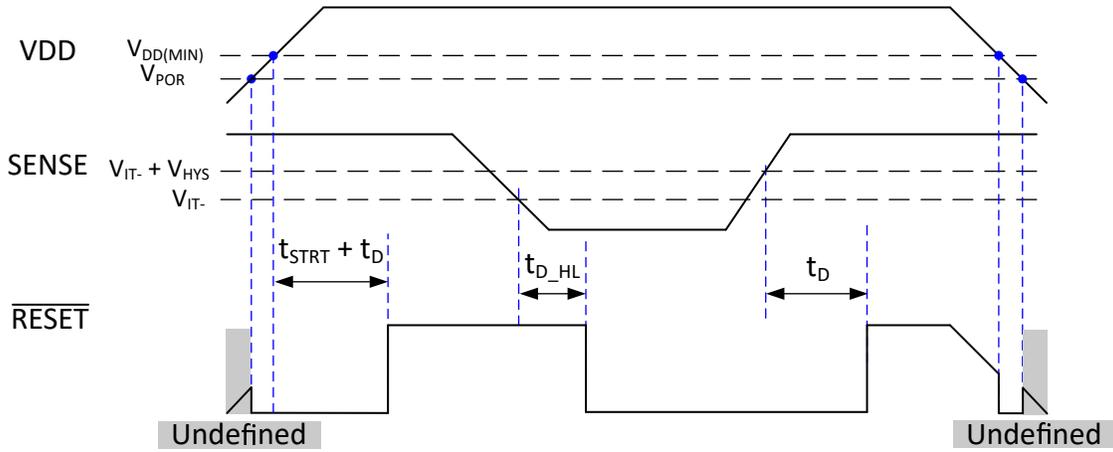
6.6 时序要求

$V_{DDMIN} \leq V_{DD} \leq 5.5V$ ， $CT = \overline{MR} =$ 开路， \overline{RESET} 上拉电阻器 $R_{pull-up} = 100k\Omega$ 至 V_{DD} ，输出负载为 $C_{LOAD} = 10pF$ ，在自然通风条件下的工作温度范围 $-40^{\circ}C$ 至 $125^{\circ}C$ (除非另有说明)。典型值为 $T_A = 25^{\circ}C$ 条件下的值

参数		测试条件	最小值	典型值	最大值	单位
t_{p_HL}	V_{DD} 降至低于 V_{IT-} 时的传播检测延迟	$V_{DD} = (V_{IT+} + 10\%)$ 至 $(V_{IT-} - 10\%)$ ⁽¹⁾		30	50	μs
t_D	复位延时时间 (TLV841C 型号)	CT 引脚 = 开路或常闭		40	80	μs
		CT 引脚 = 10nF		6.2		ms
		CT 引脚 = 1 μ F		619		ms
t_D	复位延时时间 (TLV841S 和 TLV841M 型号) ⁽⁴⁾	型号 A ⁽²⁾		40	80	μs
		型号 B ⁽²⁾		2		ms
		型号 C ⁽²⁾		10		ms
		型号 D ⁽²⁾		30		ms
		型号 E ⁽²⁾		50		ms
		型号 F ⁽²⁾		80		ms
		型号 G ⁽²⁾		100		ms
		型号 H ⁽²⁾		150		ms
		型号 I ⁽²⁾		200		ms
t_{GL_VIT-}	抗干扰能力 V_{IT-}	5% V_{IT-} 过驱 ⁽³⁾		10		μs
t_{STRT}	启动延迟 ⁽⁵⁾				300	μs
t_{MR_PW}	毛刺抑制 \overline{MR} 引脚			500		ns
t_{MR_RES}	从 \overline{MR} 低电平到复位的传播延迟	$V_{DD} = 3.3V$, $\overline{MR} < V_{MR_L}$		1		μs
t_{MR_tD}	从释放 \overline{MR} 到将复位置为无效的延迟	$V_{DD} = 3.3V$, $\overline{MR} = V_{MR_L}$ 至 V_{MR_H}		3		μs

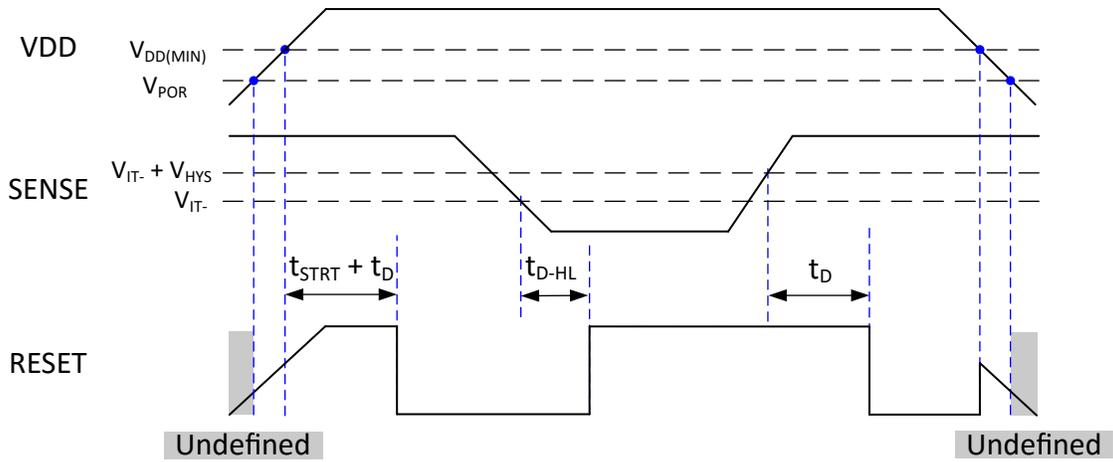
- (1) t_{p_HL} 从阈值跳闸点 (V_{IT}) 到低电平有效型号的 V_{OL} 和高电平有效型号的 V_{OH} 的测量值。
- (2) 有关型号说明，请参阅器件命名规则表。对于 TLV841M 和 TLV841C， V_{DD} 转换从 $V_{IT-} - 10\%$ 至 $V_{IT+} + 10\%$ ；对于 TLV841S， V_{SENSE} 转换从 $V_{IT-} - 10\%$ 至 $V_{IT+} + 10\%$
- (3) 对于 TLV841M 和 TLV841C，过驱 % = $[(V_{DD}/V_{IT-}) - 1] \times 100\%$ ；对于 TLV841S，过驱 % = $[(V_{SENSE}/V_{IT-}) - 1] \times 100\%$
- (4) 取决于具体的设计和特性
- (5) 当 V_{DD} 从小于指定的最小 V_{DD} 开始，然后超过 V_{POR} 时，复位在启动延迟 (t_{STRT}) 后释放。对于 TLV841C 型号，CT 引脚上的电容器会将 t_D 延迟增加到 t_{STRT} 时间

6.7 时序图



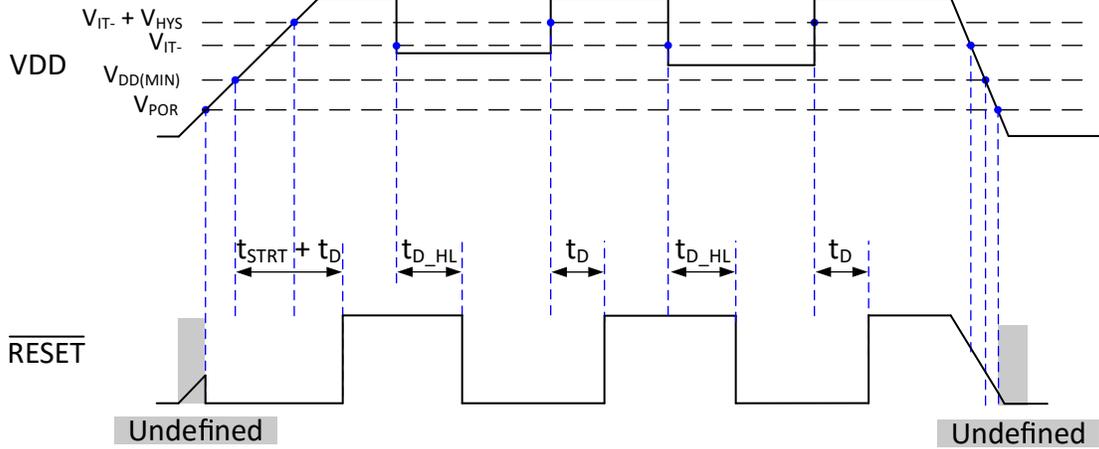
A. 开漏时序图假设 $\overline{\text{RESET}}$ 引脚通过外部上拉电阻器连接到 VDD。

图 6-1. TLV841SxxL (SENSE) 低电平有效输出的时序图
[开漏和推挽输出拓扑]



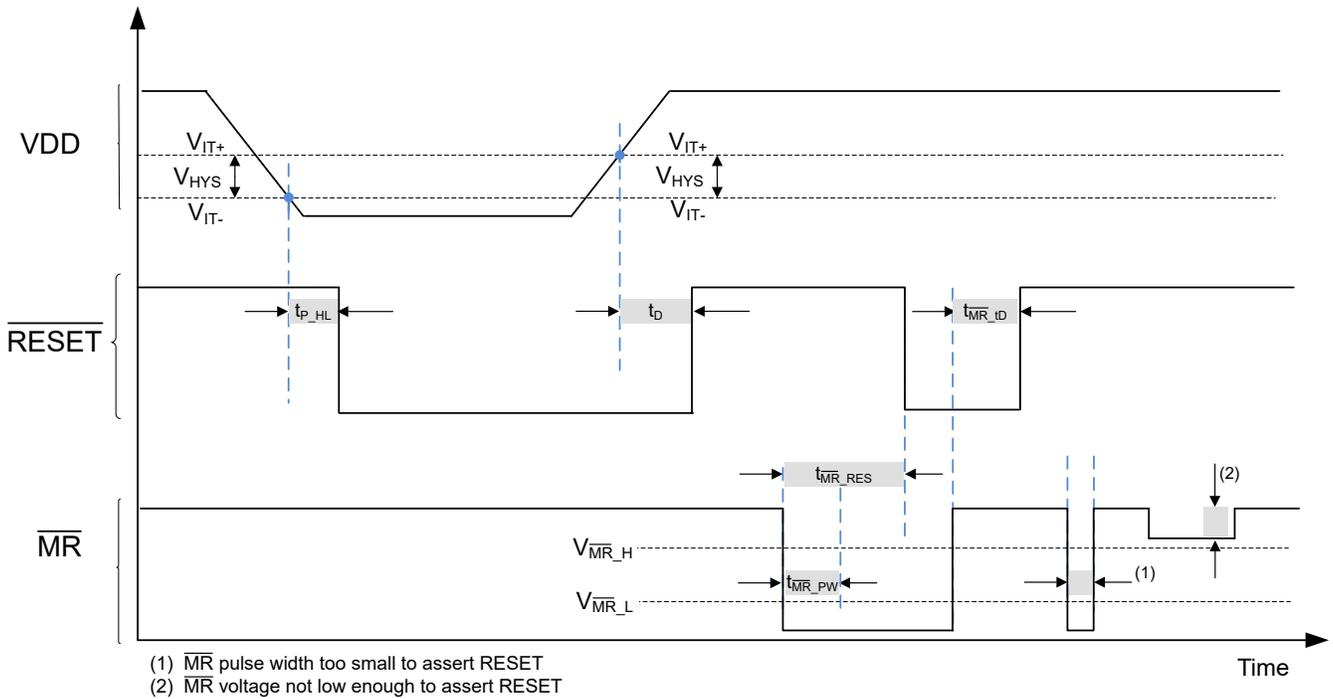
A. 开漏时序图假设 $\overline{\text{RESET}}$ 引脚通过外部上拉电阻器连接到 VDD。

图 6-2. TLV841SxxH (SENSE) 高电平有效输出的时序图
[开漏和推挽输出拓扑]



- A. 开漏时序图假设 $\overline{\text{RESET}}/\text{RESET}$ 引脚通过外部上拉电阻器连接到 VDD。
- B. $t_{D(\text{no cap})}$ 包含在 t_{STRT} 延时时间内。如果 t_{D} 延迟通过连接到 CT 引脚的外部电容器进行编程，则 t_{D} 编程的时间将添加到启动时间，VDD 压摆率 = $1V/\mu s$ 。
- C. 请注意，VDD 下降压摆率为 (压摆率 $> 1V/\mu s$)，并产生上图所示的 $\overline{\text{RESET}}$ 结果。如果压摆率慢得多或 VDD 衰减时间大于传播延迟 (t_{D_HL})，则 $\overline{\text{RESET}}$ 行为类似于图 6-1。

图 6-3. TLV841CxxL (CT) 低电平有效输出的时序图
[开漏和推挽输出拓扑]



- (1) $\overline{\text{MR}}$ pulse width too small to assert RESET
- (2) $\overline{\text{MR}}$ voltage not low enough to assert RESET

- A. 开漏时序图假设 $\overline{\text{RESET}}/\text{RESET}$ 引脚通过外部上拉电阻器连接到 VDD。

图 6-4. TLV841MxxL 低电平有效输出 ($\overline{\text{MR}}$) 的时序图
[开漏和推挽输出拓扑]

6.8 典型特性

典型特性显示了 TLV841 器件的典型性能。测试条件为 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.3\text{V}$, $R_{\text{pull-up}} = 100\text{k}\Omega$, $C_{\text{Load}} = 50\text{pF}$, 除非另有说明。

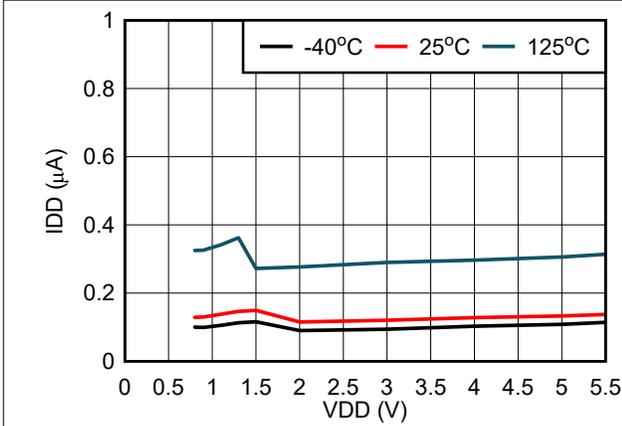


图 6-5. TLV841S 的电源电流与电源电压间的关系

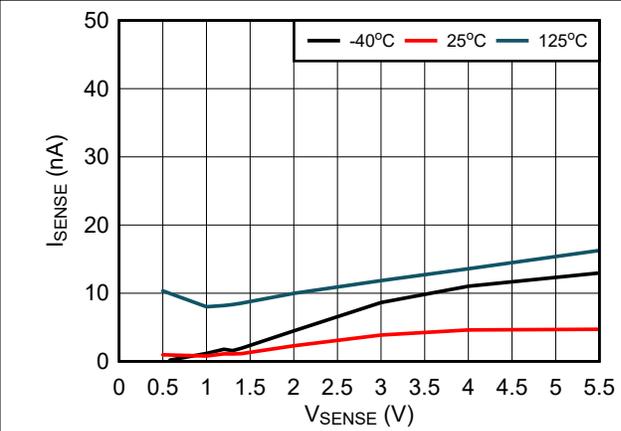


图 6-6. SENSE 电流与 V_{SENSE} 间的关系

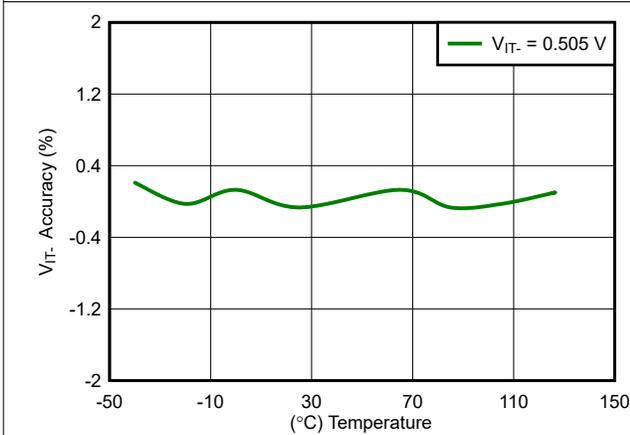


图 6-7. $V_{\text{IT-}}$ 精度与温度间的关系

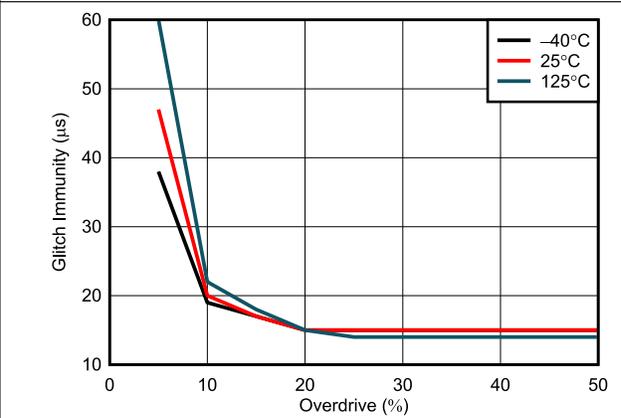


图 6-8. SENSE 毛刺抑制 ($V_{\text{IT-}}$) 与过驱间的关系

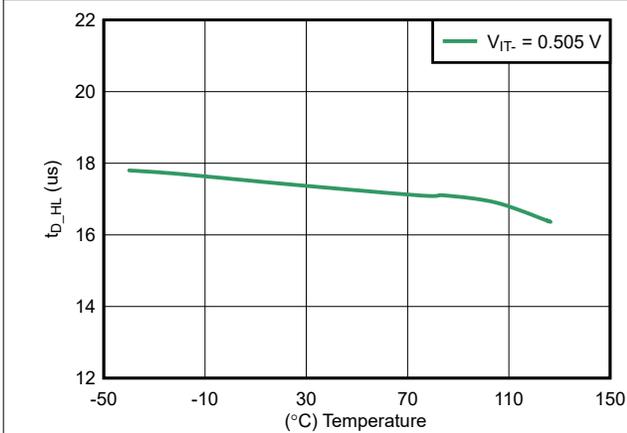


图 6-9. SENSE 延迟 ($t_{\text{D_HL}}$) 与温度间的关系

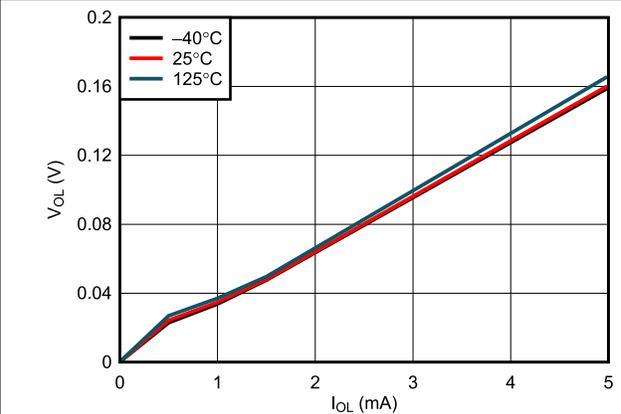


图 6-10. V_{OL} 与 I_{OL} 间的关系

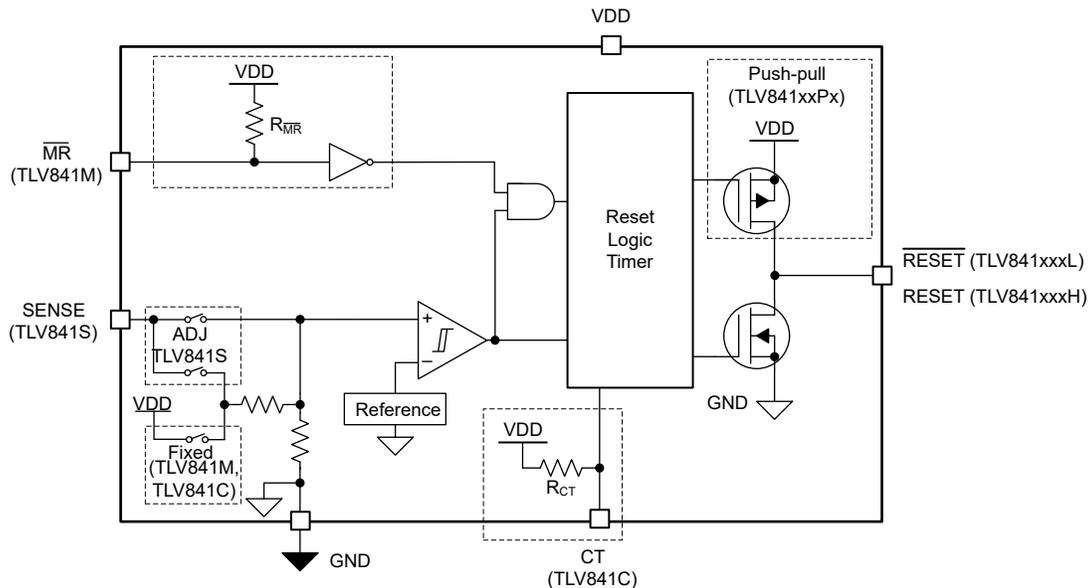
7 详细说明

7.1 概述

TLV841 是一系列超小型、精确、纳安级静态电流的电压监控器，具有固定阈值电压。TLV841S 具有单独的 SENSE 引脚，在不降低精度的情况下可调节电压阈值，TLV841C 具有使用外部电容器的可编程复位延时时间，而 TLV841M 具有低电平有效手动复位 ($\overline{\text{MR}}$)。TLV841 系列可提供 $\pm 0.5\%$ 的典型监控阈值精度，并具有迟滞和毛刺抑制。

TLV841S 的可调型号具有 0.505V 的内部基准电压，可用于在建议运行条件下精确监控高于 0.505V 的任何电压。除了可调阈值型号之外，固定负阈值电压 (V_{IT}) 在出厂时可以设置为 0.8V 至 4.9V，步长为 100mV。TLV841 采用超小型 (0.73mm x 0.73mm) 4 引脚 BGA 封装。

7.2 功能方框图



7.3 特性说明

7.3.1 输入电压 (VDD)

对于 TLV841C 和 TLV841M，VDD 引脚由内部比较器进行监控，以指示 VDD 何时降至低于固定阈值电压。对于 TLV841S，SENSE 引脚由内部比较器进行监控。VDD 还充当内部带隙、内部稳压器、状态机、缓冲器和其他控制逻辑块的电源。良好的设计实践是在 VDD 输入端放置一个 0.1 μF 至 1 μF 旁路电容器，用于嘈杂的应用，以确保有足够的电荷可供器件正确上电。

7.3.1.1 VDD 迟滞

内部比较器具有内置迟滞功能，可避免错误的输出复位释放。如果 VDD (TLV841C、TLV841M) 引脚处的电压降至低于 V_{IT-} ，则输出复位被置为有效。当监控的电压高于 V_{IT-} 加迟滞 (V_{HYS}) 时，输出复位将在 t_D 延迟后置为无效。

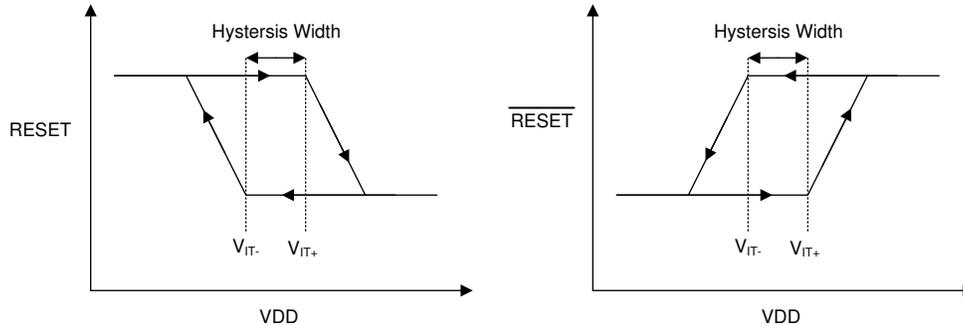


图 7-1. 迟滞图

7.3.1.2 VDD 瞬态抗扰度

TLV841 不受 VDD 上快速电压瞬变或偏移的影响。对瞬态的灵敏度取决于在节 6.6 中指定的脉冲持续时间 (t_{GI_VIT-}) 和过驱。过驱由 VDD 偏离指定阈值的程度定义。阈值过驱的计算结果是超出指定阈值的百分比，如方程式 1 所示。

$$\text{Overdrive} = \left| \left[\left(\frac{V_{DD}}{V_{IT-}} \right) - 1 \right] \times 100\% \right| \quad (1)$$

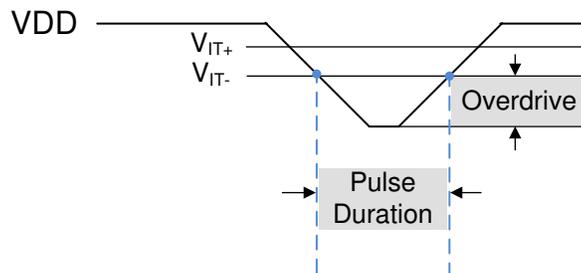


图 7-2. 过驱与脉冲持续时间之间的关系

7.3.2 SENSE 输入 (TLV841S)

无论使用的器件电源电压如何，SENSE 输入都可以监控 0V 至 5.5V 的电压。SENSE 引脚用于监控关键电压轨或按钮输入。如果此引脚上的电压降至低于 V_{IT-} ，则 $\overline{\text{RESET}}/\text{RESET}$ 置为有效。当 SENSE 引脚上的电压上升至高于正阈值电压

$V_{IT-} + V_{HYS}$ 时， $\overline{\text{RESET}}/\text{RESET}$ 在用户定义的 $\overline{\text{RESET}}/\text{RESET}$ 延迟时间后置为无效。内部比较器具有内置迟滞，即使受监控的电压轨发生微小变化，也能确保明确定义的 $\overline{\text{RESET}}/\text{RESET}$ 置为有效和无效。

TLV841 器件相对不受 SENSE 引脚上短时瞬态的影响。在节 6.6 中指定的毛刺抑制 (t_{GI_VIT-}) 取决于阈值过驱，如图 6-8 所示。尽管在大多数情况下不是必需的，但对于嘈杂应用，良好的模拟设计实践是在 SENSE 输入端放置一个 10nF 至 100nF 的旁路电容器，以便降低对受监控信号上瞬态电压的灵敏度。

7.3.2.1 SENSE 迟滞

内部比较器具有内置迟滞功能，可避免错误的输出复位释放。如果 SENSE (TLV841S) 引脚处的电压降至低于 V_{IT-} ，则输出复位被置为有效。当监控的电压高于 V_{IT-} 加迟滞 (V_{HYS}) 时，输出复位将在 t_D 延迟后置为无效。

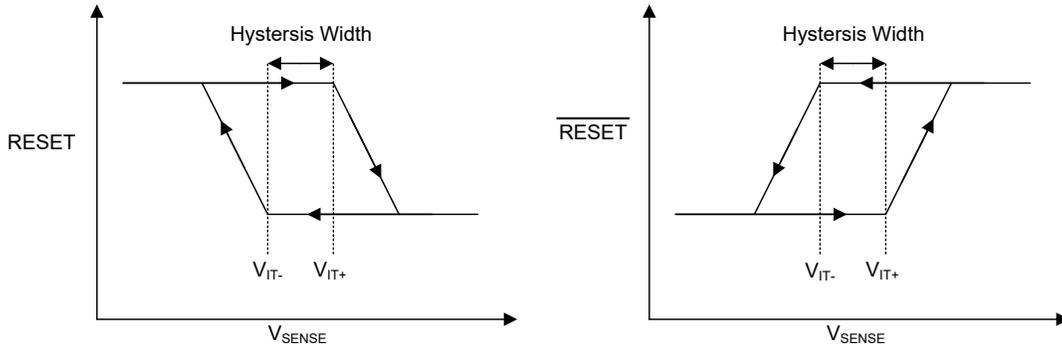


图 7-3. 迟滞图

7.3.2.2 抗 SENSE 引脚电压瞬态干扰

TLV841S 不受 SENSE 引脚上短电压瞬态尖峰或偏移的影响。为了增强 SENSE 引脚上的抗噪性能，在 SENSE 引脚和 GND 之间放置 10nF 至 100nF 的电容器可以降低对受监控信号上瞬态电压的灵敏度。

对瞬态的灵敏度取决于瞬态持续时间和瞬态电压的过驱（幅度）。过驱是指 V_{SENSE} 超过指定阈值的程度，了解这一点很重要，因为过驱越小，输出的响应就越慢。阈值过驱的计算结果是超出指定阈值的百分比，如方程式 2 所示。

$$\text{Overdrive} = \left| \left[\left(\frac{V_{SENSE}}{V_{IT-}} \right) - 1 \right] \times 100\% \right| \quad (2)$$

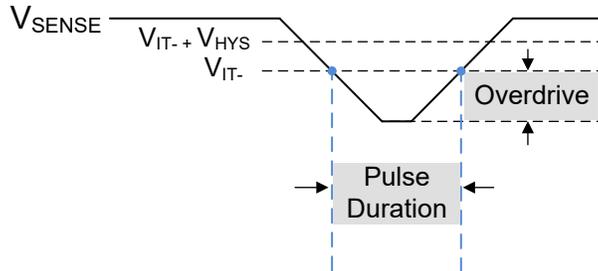


图 7-4. 过驱与脉冲持续时间之间的关系

7.3.3 仅适用于 TLV841C 的用户可编程复位延时时间

通过使 CT 引脚悬空，可将复位延时时间设置为 40 μ s 的典型值；或者，通过连接 10 μ F 延时电容器，可将复位延时时间设置为约 6.2 秒的最大值。通过在 CT 引脚和 GND 之间连接一个不大于 10 μ F 的电容器，可以对复位延时时间 (t_D) 进行编程。

方程式 3 提供了 CT 引脚处外部电容器 ($C_{CT_EXT}(typ)$) (单位： μ F) 与延时时间 ($t_D(typ)$) (单位：秒) 间的关系。

$$t_D(typ) = -\ln(0.29) \times R_{CT}(typ) \times C_{CT_EXT}(typ) + t_{D(no\ cap, typ)} \quad (3)$$

通过插入 节 6.5 和 节 6.6 中给出的 $R_{CT}(typ)$ 和 $t_{D(no\ cap, typ)}$ ，方程式 3 可简化为方程式 4：

$$t_D(typ) = 618937 \times C_{CT_EXT}(typ) + 40\mu s \quad (4)$$

方程式 5 用于求解单位为 μ F 的外部电容值 C_{CT_EXT} ，其中 $t_D(typ)$ 以秒为单位

$$C_{CT_EXT} = \frac{[t_D(typ) - 40\mu s]}{618937} \quad (5)$$

复位延时时间根据三个变量而有所不同：外部电容器 C_{CT_EXT} 、节 6.5 中提供的 CT 引脚内部电阻 R_{CT} 和一个常数。方程式 6 展示了因该常数而产生的最大变化值：

$$t_{D(max)} = -\ln(0.25) \times R_{CT(max)} \times C_{CT_EXT(max)} + t_{D(no\ cap, max)} \quad (6)$$

TLV841C 的建议最大延迟电容器限制为 10 μ F，因为这可确保在发生电压故障时，电容器有足够时间完全放电。此外，电容值过大会导致充电（上升时间）非常慢，并且系统噪声会导致内部电路在阈值附近提前跳闸或延后跳闸。这会导致延时时间变化，当存在系统噪声时，延迟精度可能会更低。

当发生电压故障时，先前充电的电容器将放电，如果监测的电压在延迟电容器完全放电之前从故障状态恢复，则延迟时间将短于预期。电容器将从高于零的电压开始充电，导致延时时间短于预期。只要电容器在电压故障期间有足够的时间完全放电，就可以使用较大的延迟电容器。延迟电容器相对于复位延迟所需的放电时间随着 VDD 故障欠压的增加而增加，如图 7-5 所示。如下图所示，如需确保 C_{CT_EXT} 电容器完全放电，电压故障的时间段或持续时间需要大于已编程复位延时时间的 10%。

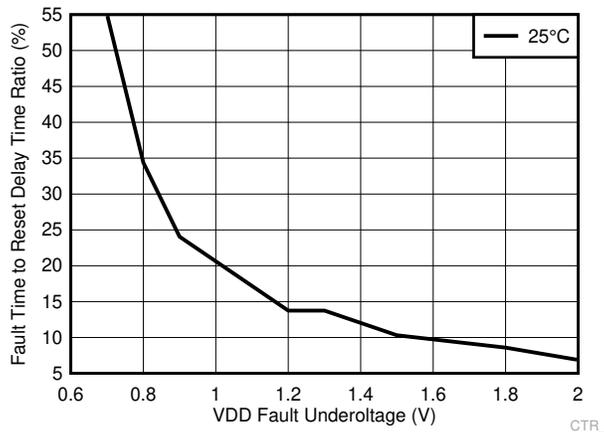


图 7-5. 故障条件期间的 C_{CT_EXT} 放电时间 ($C_{CT_EXT} = 1\mu F$)

7.3.4 仅适用于 TLV841M 的手动复位 (\overline{MR}) 输入

手动复位 (\overline{MR}) 输入允许处理器 GPIO 或其他逻辑电路启动复位。 \overline{MR} 上为逻辑低电平且脉冲持续时间长于 t_{MR_RES} 将使复位输出置为有效。 \overline{MR} 恢复逻辑高电平 (V_{MR_H}) 且 V_{DD} 高于 V_{IT+} 后, 复位会在用户编程的复位延时时间 (t_D) 到期后置为无效。

如果 \overline{MR} 并非由外部控制, 则可以使 \overline{MR} 保持断开状态。如果控制 \overline{MR} 的逻辑信号小于 V_{DD} , 则会有额外的电流在内部从 V_{DD} 流入 \overline{MR} 。为了更大幅度地降低电流消耗, 请将 \overline{MR} 驱动至 V_{DD} 或 GND 。 V_{MR} 不应高于 V_{DD} 电压。

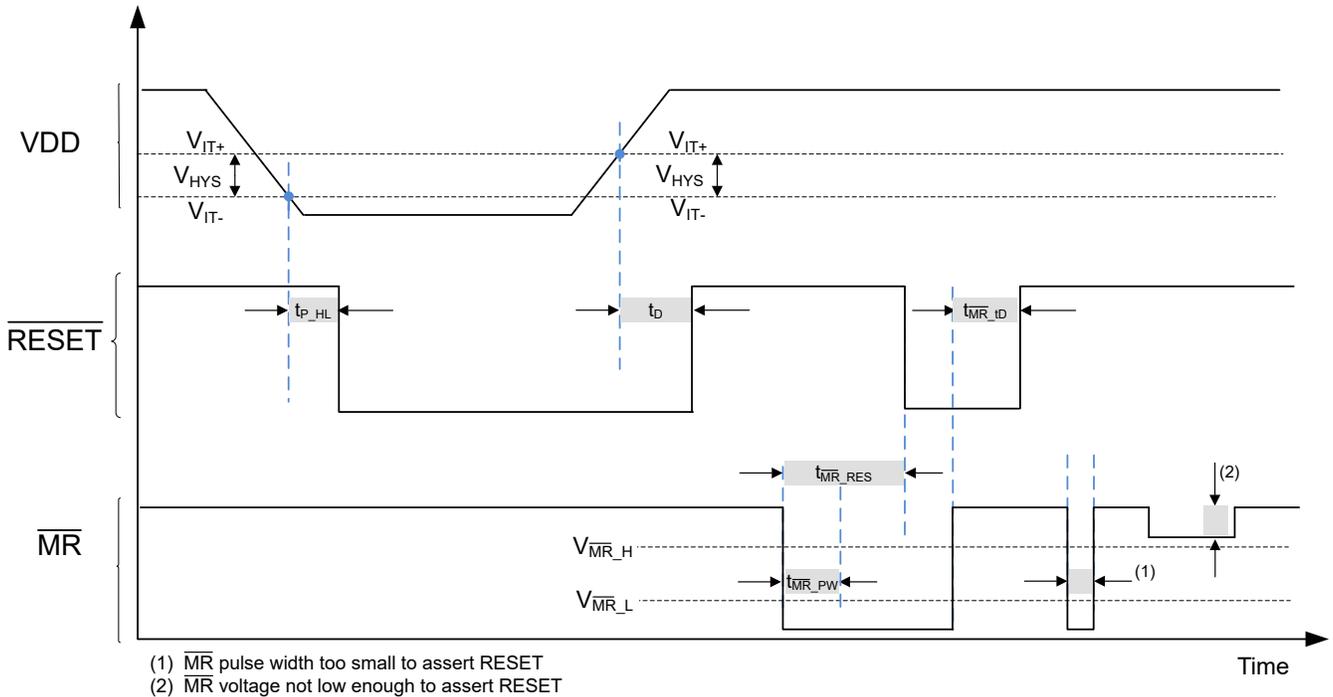


图 7-6. 时序图 \overline{MR} 和 \overline{RESET} (TLV841M)

7.3.5 输出逻辑

7.3.5.1 \overline{RESET} 输出, 低电平有效

\overline{RESET} (低电平有效) 适用于 TLV841xxDL (开漏) 和 TLV841xxPL (推挽), 因此器件名称中包含“L”。只要 $V_{DD}/SENSE$ 高于负阈值 (V_{IT-}) 且 \overline{MR} 引脚悬空或高于 V_{MR_H} , \overline{RESET} 就会保持高电平 (置为无效)。如果 $V_{DD}/SENSE$ 降至低于负阈值 (V_{IT-}) 或 \overline{MR} 驱动为低电平, 则 \overline{RESET} 置为有效。

当 \overline{MR} 再次处于逻辑高电平或悬空且 $V_{DD}/SENSE$ 上升至高于 V_{IT+} ($V_{IT-} + V_{HYS}$) 时, 延迟电路将在指定的复位延时时间 (t_D) 内使 \overline{RESET} 保持低电平。经过复位延时时间后, \overline{RESET} 引脚会恢复为逻辑高电平电压 V_{OH} 。

TLV841xxDL (开漏) 版本在器件名称中以“D”表示, 需要一个外部上拉电阻器将 \overline{RESET} 引脚保持在高电平。将外部上拉电阻器连接到所需的上拉电压源, \overline{RESET} 可上拉至最高 5.5V 的任何电压, 而与 V_{DD} 电压无关。为了确保适当的电压电平, 在选择外部上拉电阻值时要考虑一些因素。外部上拉电阻值由实际 V_{OL} 、输出容性负载和输出漏电流 ($I_{lk}(OD)$) 决定。

推挽型号 (TLV841xxPL) 在器件名称中用“P”表示, 不需要外部上拉电阻器

7.3.5.2 $RESET$ 输出, 高电平有效

$RESET$ (高电平有效) (引脚标签上方无横线标记) 仅适用于 TLV841xxDH (开漏) 和 TLV841xxPH (推挽) 高电平有效版本, 因此器件名称中有“H”。只要 $V_{DD}/SENSE$ 高于阈值 (V_{IT-}) 且手动复位信号 (\overline{MR}) 悬空或高于

V_{MR_H} , RESET 就会保持低电平 (置为无效)。如果 $V_{DD}/SENSE$ 降至低于负阈值 (V_{IT-}) 或 \overline{MR} 驱动为低电平, 则 RESET 置为有效, 驱动 RESET 引脚至高电平电压 V_{OH} 。

当 \overline{MR} 再次处于逻辑高电平或悬空且 $V_{DD}/SENSE$ 高于 V_{IT+} ($V_{IT-} + V_{HYS}$) 时, 延迟电路将在指定的复位延时时间 (t_D) 内使 RESET 保持高电平。经过复位延时时间后, RESET 引脚会恢复为低电平电压 V_{OL} 。

TLV841xxDH (开漏) 版本在器件名称中以“D”表示, 需要一个外部上拉电阻器将 \overline{RESET} 引脚保持在高电平。将外部上拉电阻器连接到所需的上拉电压源, \overline{RESET} 可上拉至最高 5.5V 的任何电压, 而与 V_{DD} 电压无关。为了确保适当的电压电平, 在选择外部上拉电阻值时要考虑一些因素。外部上拉电阻值由实际 V_{OL} 、输出容性负载和输出漏电流 ($I_{lk(OD)}$) 决定。

推挽型号 (TLV841xxPH) 在器件名称中用“P”表示, 不需要外部上拉电阻器

7.4 器件功能模式

表 7-1 和表 7-2 总结了器件的各种功能模式。逻辑高电平用“H”表示, 逻辑低电平用“L”表示。

表 7-1. TLV841S 真值表

VDD	SENSE	RESET (ACTIVE-HIGH)	RESET (ACTIVE-LOW)
$V_{DD} < V_{POR}$	—	未定义	未定义
$V_{POR} < V_{DD} < V_{DD(MIN)}$ ⁽¹⁾	—	H	L
$V_{DD} \geq V_{DD(MIN)}$	$V_{SENSE} < V_{IT-}$	H	L
$V_{DD} \geq V_{DD(MIN)}$	$V_{SENSE} > V_{IT-} + V_{HYS}$	L	H

(1) 当 V_{DD} 降至低于 $V_{DD(MIN)}$ 时, 欠压锁定 (UVLO) 生效, \overline{RESET} 保持逻辑低电平 (RESET 保持逻辑高电平), 直到 V_{DD} 降至低于 V_{POR} , 此时 RESET/RESET 输出未定义。

表 7-2. TLV841M 真值表

VDD	MR	RESET (ACTIVE-HIGH)	RESET (ACTIVE-LOW)
$V_{DD} < V_{POR}$	—	未定义	未定义
$V_{POR} < V_{DD} < V_{IT-}$	—	H	L
$V_{DD} \geq V_{IT-}$	L	H	L
$V_{DD} \geq V_{IT-}$	H	L	H
$V_{DD} \geq V_{IT-}$	悬空	L	H

7.4.1 正常运行 ($V_{DD} > V_{POR}$)

当 V_{DD} 大于 V_{POR} 时, 复位信号由 V_{DD} 引脚上的电压决定, 以跳闸点 (V_{IT-}) 为基准

- \overline{MR} 高电平: 复位信号对应以阈值电压为基准的 V_{DD} 。
- \overline{MR} 低电平: 在此模式下, 无论阈值电压如何, 复位都会被置为有效。

7.4.2 低于上电复位 ($V_{DD} < V_{POR}$)

当 V_{DD} 上的电压低于 V_{POR} 时, 器件没有足够的偏置电压来在内部将置为有效的输出拉至低电平或高电平, 并且复位电压电平未定义。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

以下部分详细描述了如何根据最终应用的要求正确使用该器件。

8.2 典型应用

8.2.1 设计 1：具有按钮功能的可调电压监控器

TLV841S 的典型应用是通过按钮功能实现电压轨监控。在此设计应用中，TLV841SADL01 用于监控 3.3V 电源轨，并在电压降至低于 2.90V 或按下按钮时触发复位。复位输出连接到 MCU，以便系统复位或维护按钮。

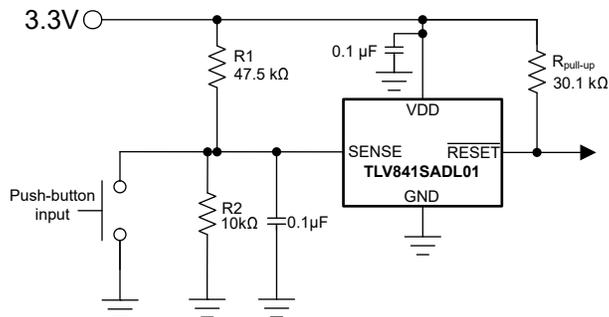


图 8-1. 设计 1 — 具有按钮功能的可调电压监控器

8.2.2 设计要求

如表 8-1 所述，本设计的设计要求是：定义的复位阈值电压为 2.90V，复位延迟为 40 μs，输出电流不大于 150 μA。

表 8-1. 设计要求

参数	设计要求	设计结果
复位置为有效	在按钮按下或 $VDD \leq 2.90V$ 的复位条件下，复位需要置为有效。	在按钮按下或 $VDD \leq 2.90V$ 的复位条件下，复位要置为有效。
复位置为有效时序	满足 20 μs 的复位条件时，复位输出需要置为有效，而在没有复位条件 40 μs 后需要置为无效。	当满足 26.4 μs 复位条件时，复位输出置为有效，并在没有复位条件 46.8 μs 后置为无效。
输出电流	输出电流不得超过 150 μA。	复位条件下的输出电流为 110 μA。

8.2.3 详细设计过程

使用外部电阻分压器，TLV841SADL01 可监控高于 0.505V 的任何电压。该器件具有 0.505V 的负向输入阈值电压；但当 VDD 降至低于 2.90V 时，该设计需要将复位以置为有效。通过使用电阻分压器 ($R1 = 47.5k\Omega$, $R2 = 10k\Omega$) ，负向阈值电压变为 2.90V。器件的正向电压阈值为 $V_{IT-} + V_{HYS}$ 。典型值 V_{HYS} 为 25mV。这与电阻分压器结合使用，可使设计的正向阈值电压等于 3.05V。如果 VDD 降至低于 2.90V， \overline{RESET} 将置为有效。如果 VDD 升至高于 3.05V， \overline{RESET} 将置为无效。请参阅图 8-2，其中包含详细说明电压电平和复位置为有效/置为无效条件的时序图。

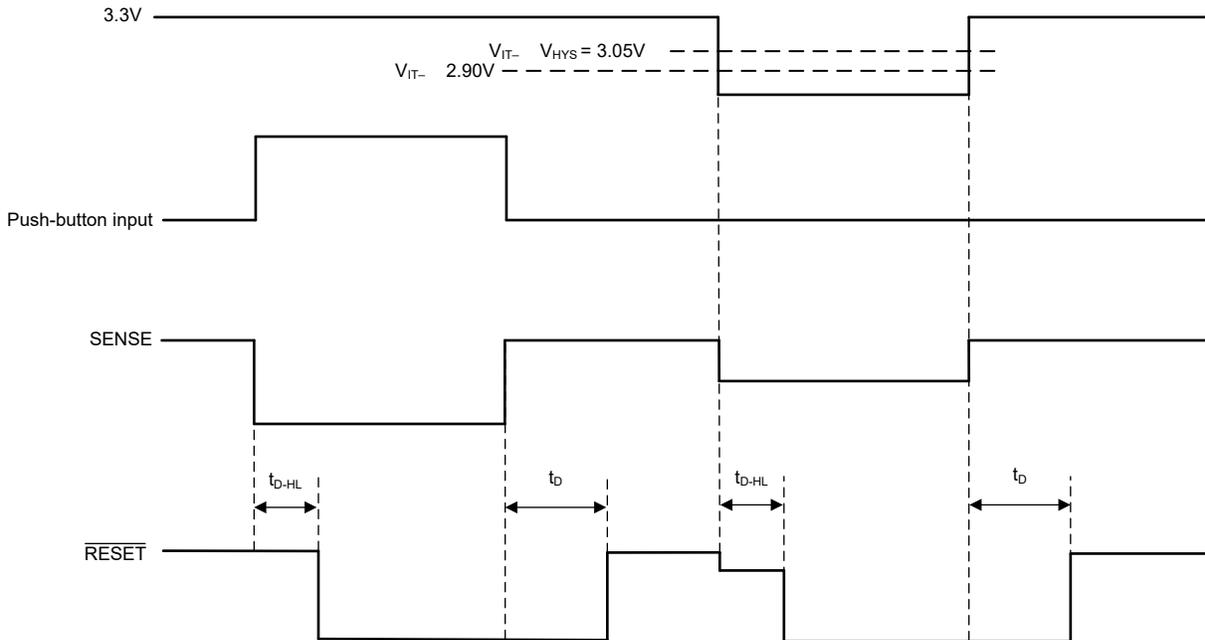


图 8-2. 设计 1 时序图

当“按钮输入”置为有效时，此设计也将进入复位条件。如果按钮接地，按下时会将 SENSE 电压降至 0V，使器件使复位置为有效。作为良好的模拟实践，在 VDD 上还放置了 0.1 μ F 电容器。

所需的复位时序条件是检测传播延迟时间 t_{p_HL} 为 25 μ s (将 \overline{RESET} 置为有效所需的时间) 和复位延迟时间为 40 μ s (将 \overline{RESET} 置为无效所需的时间)。图 8-3 和图 8-4 是所描述应用的结果，其中分别显示测得的传播延迟和复位延迟时间。

为满足最大输出电流的要求，需要选择外部上拉电阻器，确保流经外部上拉电阻器的电流不超过 150 μ A。当复位输出为低电平时，外部上拉电阻器上的压降等于 VDD。使用欧姆定律计算最小电阻值。在复位置为低电平的情况下，电阻需要大于 22k Ω ，以使拉电流小于 150 μ A。为此，选择的电阻值为 30.1k Ω 。

请注意，此设计不考虑容差。

8.2.4 应用曲线 : TLV841EVM

这些应用曲线是使用 TLV841EVM 上的 TLV841SADL01 器件绘制的。有关更多信息，请参阅 TLV841 用户指南。



图 8-3. TLV841EVM 传播延迟的延时时间 (t_{D_HL})



图 8-4. TLV841EVM RESET 延时时间 (t_D)

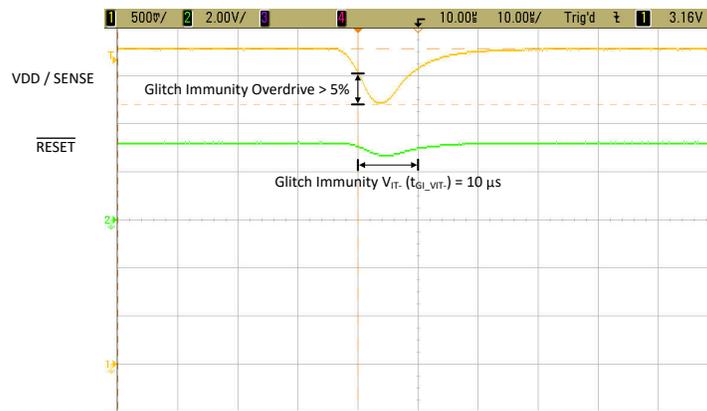


图 8-5. TLV841EVM SENSE 引脚毛刺抑制 (t_{GI_VIT})

8.3 电源相关建议

这些器件设计为由电压介于 0.7V 至 5.5V 之间的输入电源供电。TI 建议在 VDD 与 GND 引脚之间连接一个 0.1 μ F 的输入电源电容器。此器件的 VDD 引脚具有 6V 的绝对最大额定值。如果为 VDD 供电的电压电源易受任何可能超过 6V 的大电压瞬变的影响，则必须采取额外的预防措施。

8.4 布局

8.4.1 布局指南

确保与 VDD 引脚的连接具有低阻抗。良好的模拟设计实践建议将一个最低 0.1 μ F 的陶瓷电容器尽可能靠近 VDD 引脚放置。如果未将电容器连接到 CT 引脚 (TLV841C)，则应尽可能降低该引脚上的寄生电容，避免复位延时时间受到不利影响。

- 确保与 VDD 引脚的连接具有低阻抗。良好的模拟设计实践是尽可能靠近 VDD 引脚放置一个大于 0.1 μ F 的陶瓷电容器。
- 如果使用 C_{CT_EXT} 电容器 (TLV841C)，则尽可能靠近 CT 引脚放置该电容器。如果 CT 引脚保持未连接，请确保将引脚上的寄生电容值尽量降至 5pF 以下。
- 如果使用了 SENSE 电容器 (C_{SENSE})(TLV841S)，请将该电容器尽可能靠近 SENSE 引脚放置，以进一步提高 SENSE 引脚上的抗噪性能。在 SENSE 引脚和 GND 之间放置一个 10nF 至 100nF 的电容器可以降低对受监控信号上瞬态电压的灵敏度。
- 将 RESET 引脚上的上拉电阻尽可能靠近该引脚放置。

8.4.2 布局示例

图 8-6 中的布局示例显示 TLV841S 如何针对每种器件型号在印刷电路板 (PCB) 上进行布置。

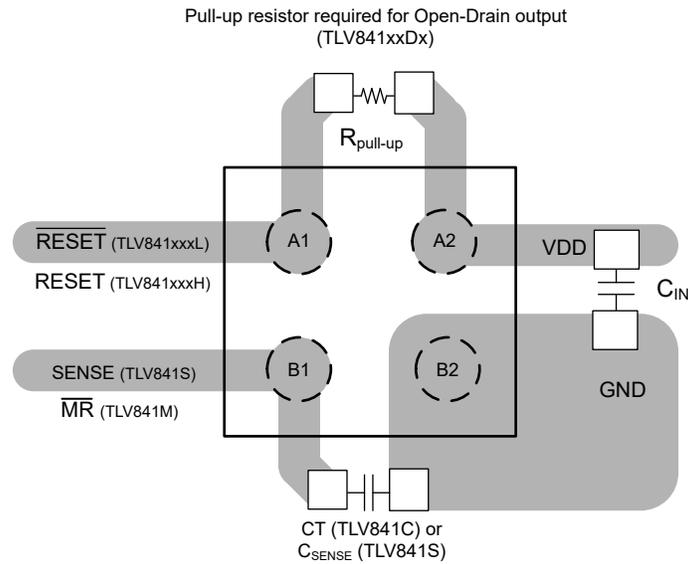


图 8-6. TLV841 建议布局

9 器件和文档支持

9.1 器件命名规则

节 4 中的图 4-1 和表 9-1 显示了如何根据器件型号来解码器件的功能。

表 9-1. 器件命名约定

说明	命名规则	值
通用器件型号	TLV841	TLV841
特性选项	S	SENSE 引脚选项
	C	CT 引脚, 用于使用外部电容器的可编程延迟
	M	手动复位 (MR) 引脚选项
延迟选项	A	40µs (无内部复位延时时间)
	B	2ms 复位延时时间
	C	10ms 复位延时时间
	D	30ms 复位延时时间
	E	50ms 复位延时时间
	F	80ms 复位延时时间
	G	100ms 复位延时时间
	H	150ms 复位延时时间
	I	200ms 复位延时时间
型号代码 (输出拓扑)	DL	开漏, 低电平有效
	PL	推挽, 低电平有效
	DH	开漏, 高电平有效
	PH	推挽, 高电平有效
检测电压选项	## (两个字符)	示例: 12 表示 1.2V 阈值
封装	YBH	DSBGA (4)
卷带	R	大卷带

9.2 文档支持

9.2.1 相关文档

以下相关文档可从 www.ti.com 下载:

- C2000 Delfino™ 系列微处理器
- 德州仪器 (TI), [TMS320C28x 数字信号控制器入门应用手册](#)
- 德州仪器 (TI), [优化比较器输入端的电阻分压器应用手册](#)
- 德州仪器 (TI), [电源设计灵敏度分析应用手册](#)
- 德州仪器 (TI), [TLV841EVM-775 评估模块用户指南](#)
- 德州仪器 (TI), [TMS320F2833x、TMS320F2823x 实时微控制器数据表](#)

9.3 接收文档更新通知

要接收文档更新通知, 请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册, 即可每周接收产品信息更改摘要。有关更改的详细信息, 请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料, 可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题, 获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.5 商标

Delfino™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (January 2023) to Revision E (February 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 更新了“说明”部分.....	1
• 将 t_{MR_PW} 典型值从 $10\mu s$ 更改为 $500ns$	9
• 将 t_{MR_RES} 典型值从 $t_{P_HL}\mu s$ 更新为 $1\mu s$	9
• 将 t_{MR_ID} 典型值从 $t_{d}ms$ 更新为 $3\mu s$	9

Changes from Revision C (June 2021) to Revision D (January 2023)	Page
• 删除了表 12-2.....	23

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLV841SADL01YBHR	Active	Production	DSBGA (YBH) 4	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	9
TLV841SADL01YBHR.A	Active	Production	DSBGA (YBH) 4	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	9
TLV841SADL41YBHR	Active	Production	DSBGA (YBH) 4	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	T
TLV841SADL41YBHR.A	Active	Production	DSBGA (YBH) 4	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	T

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

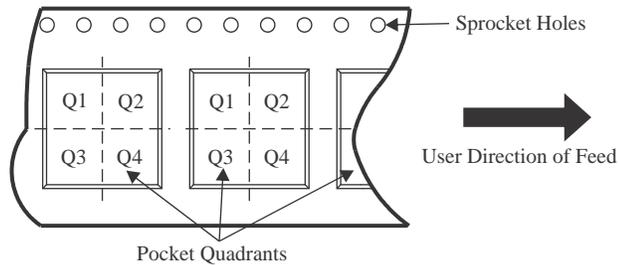
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

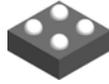
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLV841SADL01YBHR	DSBGA	YBH	4	3000	180.0	8.4	0.84	0.84	0.48	4.0	8.0	Q1
TLV841SADL41YBHR	DSBGA	YBH	4	3000	180.0	8.4	0.84	0.84	0.48	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLV841SADL01YBHR	DSBGA	YBH	4	3000	182.0	182.0	20.0
TLV841SADL41YBHR	DSBGA	YBH	4	3000	182.0	182.0	20.0

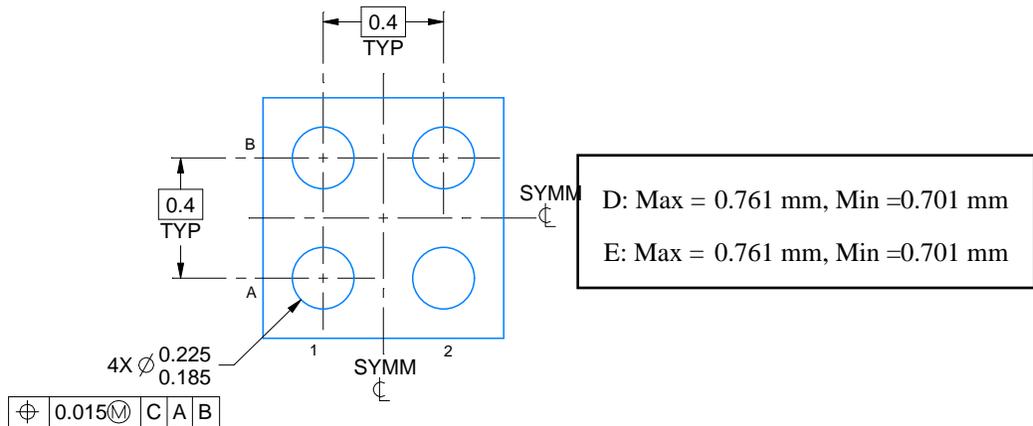
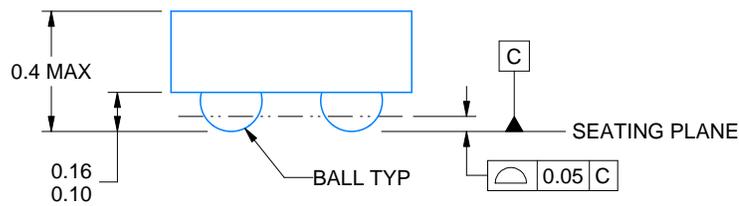
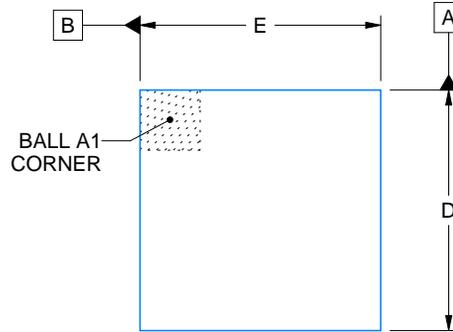
YBH0004



PACKAGE OUTLINE

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



4224051/A 11/2017

NOTES:

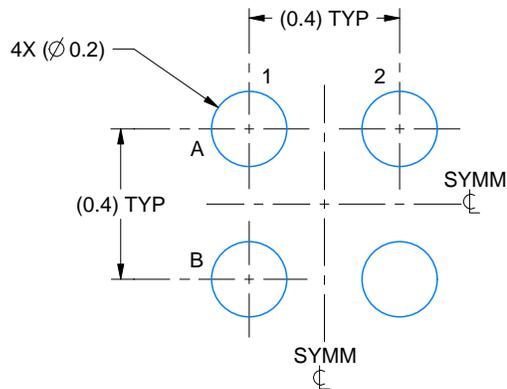
- 1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- 2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

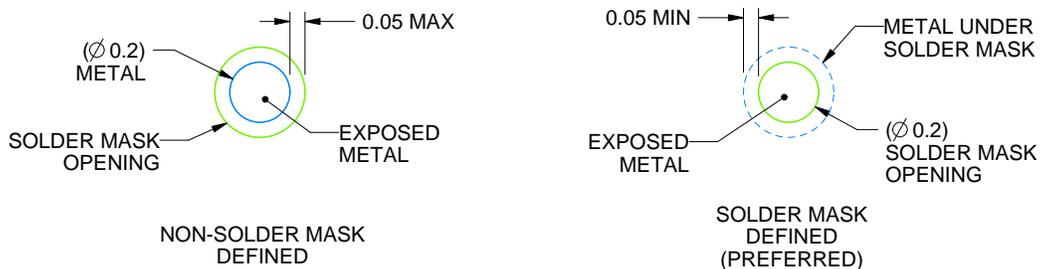
YBH0004

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 50X



SOLDER MASK DETAILS
NOT TO SCALE

4224051/A 11/2017

NOTES: (continued)

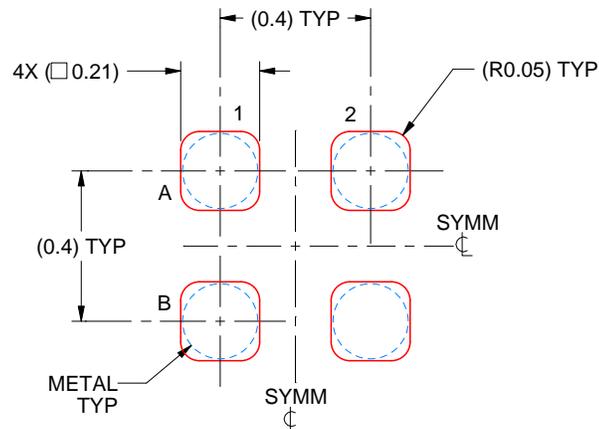
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBH0004

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE: 50X

4224051/A 11/2017

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月