TXS0101 具有自动方向感应、适用于漏极开路和推挽应用的 1 位双向电压电平转换器

1 特性

- 闩锁性能超过 100mA，符合 JESD 78 II 类规范的要求
- ESD 保护性能超过 JESD 22 规范要求：
  - A 端口：
    - 2500V 人体放电模型 (A114-B)
    - 200V 机器放电模型 (A115-A)
    - 1500V 充电器件模型 (C101)
  - B 端口：
    - 8kV 人体放电模型 (A114-B)
    - 200V 机器放电模型 (A115-A)
    - 1500V 充电器件模型 (C101)
- 无需方向控制信号
- 最大数据速率：
  - 24Mbps（推挽）
  - 2Mbps（开漏）
- 采用德州仪器 (TI) NanoFree™ 封装
- A 端口的电压范围为 1.65V 至 3.6V，B 端口的电压范围为 2.3V 至 5.5V ($V_{CCA} \leq V_{CCB}$)
- V_{CC} 隔离特性 – 如果任何一个 V_{CC} 输入接地 (GND)，则两个端口均处于高阻抗状态
- 无需电源时序控制 - V_{CCA} 或 V_{CCB} 均可优先斜升
- I_{off} 支持局部省电模式运行

2 应用

- 手持终端
- 智能手机
- 平板电脑
- 台式计算机

3 说明

这款 1 位同相转换器使用两个独立的可配置电源轨。A 端口旨在跟踪 V_{CCA}。V_{CCA} 电源电压为 1.65V 至 3.6V。V_{CCA} 必须小于或等于 V_{CCB}。B 端口旨在跟踪 V_{CCB}。V_{CCB} 电源电压为 2.3V 至 5.5V。因此可在 1.8V、2.5V、3.3V 和 5V 电压节点之间进行低电压双向转换。

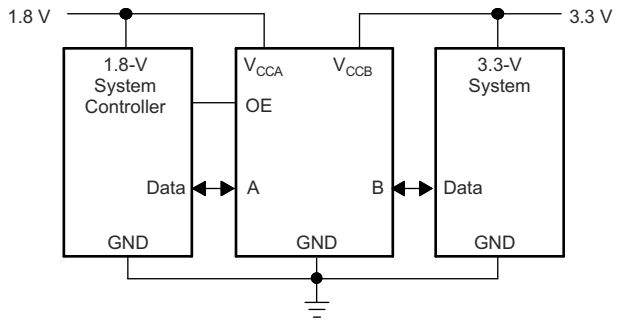
当输出使能端 (OE) 输入为低电平时，所有输出都被置于高阻态。

要在上电或断电期间将器件置于高阻抗状态，应通过一个上拉电阻器将 OE 连接至 GND；该电阻器的最小值由驱动器的电流灌入能力决定。

封装信息

器件型号	封装 (1)	封装尺寸 (2)
TXS0101	DBV（SOT-23，6）	2.9mm × 2.8mm
	DCK（SC70，6）	2mm × 2.1mm
	DRL（SOT-5X3，6）	1.6mm × 1.6mm
	DRY（SON，6）	1.45mm × 1mm

(1) 有关更多信息，请参阅 *节 11*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



典型工作电路

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 建议运行条件 4
5.4 热性能信息 5
5.5 电气特性 5
5.6 开关特性，V_{CCA} = 1.8V ± 0.15V 6
5.7 开关特性，V_{CCA} = 2.5V ± 0.2V 6
5.8 开关特性，V_{CCA} = 3.3V ± 0.3V 7
5.9 开关特性：T_{sk}，T_{MAX} 8
5.10 典型特性 9
6 参数测量信息 10
6.1 负载电路 10
6.2 电压波形 11
7 详细说明 12
7.1 概述 12
7.2 功能方框图 12
7.3 特性说明 13
7.4 器件功能模式 13
8 应用和实施 14
8.1 应用信息 14
8.2 典型应用 14
8.3 电源相关建议 15
8.4 布局 16
9 器件和文档支持 17
9.1 器件支持 17
9.2 接收文档更新通知 17
9.3 支持资源 17
9.4 商标 17
9.5 静电放电警告 17
9.6 术语表 17
10 修订历史记录 17
11 机械、封装和可订购信息 18

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

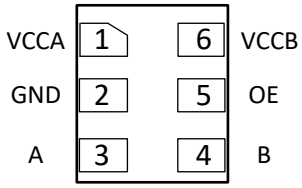


图 4-1. DRY 封装

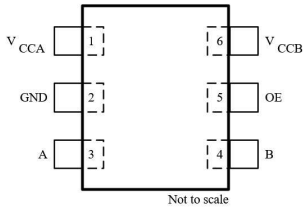


图 4-2. DBV、DCK 和 DRL 封装

表 4-1. 引脚功能

引脚		类型(1)	说明
名称	DBV、DCK、DRL、DRY		
A	3	I/O	输入/输出 A。以 V_{CCA} 为基准
B	4	I/O	输入/输出 B。以 V_{CCB} 为基准
GND	2	G	接地
OE	5	I	输出使能。将 OE 引脚拉为低电平，使所有输出处于三态模式。以 V_{CCA} 为基准。
V_{CCA}	1	I	A 端口电源电压。1.65V ≤ V_{CCA} ≤ 3.6V 且 V_{CCA} ≤ V_{CCB}
V_{CCB}	6	I	B 端口电源。2.3V ≤ V_{CCB} ≤ 5.5V

(1) I = 输入，O = 输出，G = 接地

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{CCA}	电源电压 A		-0.5	4.6	V
V_{CCB}	电源电压 B		-0.5	6.5	V
V_I	输入电压(2)	I/O 端口（A 端口）	-0.5	4.6	V
V_I	输入电压(2)	I/O 端口（B 端口），OE	-0.5	6.5	
V_O	施加到任一处于高阻抗或断电状态输出的电压(2)	A 端口	-0.5	4.6	V
		B 端口	-0.5	6.5	
V_O	施加到任一处于高电平或低电平状态输出的电压(2) (3)	A 端口	-0.5	V_{CCA} + 0.5	V
		B 端口	-0.5	V_{CCB} + 0.5	
I_{IK}	输入钳位电流	V_I < 0		-50	mA
I_{OK}	输出钳位电流	V_O < 0		-50	mA
I_O	持续输出电流			±50	mA
	通过 V_{CC} 或 GND 的持续电流			±100	mA
T_j	结温			150	°C
T_{stg}	贮存温度		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 如果遵守输入和输出电流额定值，则可能会超过输入电压和输出负电压额定值。
(3) 如果遵守输出电流额定值，则输出正电压额定值可能超过最大 6.5V。

5.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(1)	A 端口	±2500	V
			B 端口	±8000	
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002(2)	B 端口	±1500	
			A 端口	±200	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2) (3)

			V_{CCA}	V_{CCB}	最小值	最大值	单位
V_{CCA}	电源电压 A				1.65	3.6	V
V_{CCB}	电源电压 B				2.3	5.5	V
V_{IH}	高电平输入电压	A 端口 I/O	1.65V 至 1.95V	2.3V 至 5.5V	V_{CCI} - 0.2	V_{CCI}	V
			2.3V 至 3.6V		V_{CCI} - 0.4	V_{CCI}	
		B 端口 I/O	1.65V 至 3.6V	2.3V 至 5.5V	V_{CCI} - 0.4	V_{CCI}	
		OE 输入			V_{CCA} x 0.65	5.5	
V_{IL}	低电平输入电压	A 端口 I/O	1.65V 至 3.6V	2.3V 至 5.5V	0	0.15	V
		B 端口 I/O			0	0.15	
		OE 输入			0	V_{CCA} x 0.35	
Δt/Δv	输入转换上升和下降时间	A//B 端口 I/O，推挽驱动	1.65V 至 3.6V	2.3V 至 5.5V		10	ns/V

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2) (3)

		V_{CCA}	V_{CCB}	最小值	最大值	单位
T_A	自然通风条件下的工作温度			-40	85	°C

(1) V_{CCI} 是与输入端口相关的 V_{CC}。
(2) V_{CCO} 是与输出端口相关的 V_{CC}。
(3) 该器件的所有控制输入和数据 I/O 都采用弱下拉电阻，以确保当器件外部未定义时线路不会悬空。这些弱下拉电阻的输入漏电流由“电气特性”下指定的 I_I 规格定义。

5.4 热性能信息

热指标(1)		TXS0101				单位
		DCK	DRY	DRL	DBV	
		6 引脚	6 引脚	6 引脚	6 引脚	
$R_{\theta JA}$	结至环境热阻	222.9	277.6	207.5	195.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	157.0	163.1	108.9	114.5	°C/W
$R_{\theta JB}$	结至电路板热阻	77.4	158.9	88.5	76.0	°C/W
Y_{JT}	结至顶部特征参数	58.6	29.3	6.3	51.7	°C/W
Y_{JB}	结至电路板特征参数	77.1	158.2	88.1	75.7	°C/W
$R_{\theta JC(bottom)}$	结至外壳（底部）热阻	不适用	不适用	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

参数		测试条件	V_{CCA}	V_{CCB}	自然通风工作温度范围 (T_A)		单位
					-40°C 至 85°C		
					最小值	典型值 最大值	
V_{OHA}	端口 A 输出高电压(3)	I_{OH} = – 20uA，$V_{IB} \geq V_{CCB}$ – 0.4V	1.65V 至 3.6V	2.3V 至 5.5V	V_{CCA} x 0.67		V
V_{OLA}	端口 A 输出低电压(4)	I_{OL} = 1mA，$V_{IB} \leq$ 0.15V	1.65V 至 3.6V	2.3V 至 5.5V		0.4	V
V_{OHB}	端口 B 输出高电压	I_{OH} = – 20uA，$V_{IA} \geq V_{CCA}$ – 0.2V	1.65V 至 3.6V	2.3V 至 5.5V	V_{CCB} x 0.67		V
V_{OLB}	端口 B 输出低电压(4)	I_{OL} = 1mA，$V_{IA} \leq$ 0.15V	1.65V 至 3.6V	1.65V 至 5.5V		0.4	V
I_I	输入漏电流	OE $V_I = V_{CC}$ 或 GND，T_A = 25°C	1.65V 至 3.6V	1.65V 至 5.5V	-1	1	µA
I_I	输入漏电流	OE $V_I = V_{CC}$ 或 GND，-40°C - 85°C	1.65V 至 3.6V	1.65V 至 5.5V	-2	2	µA
I_{off}	局部关断电流	A 端口	0V	0V 至 5.5V	-2	2	µA
		B 端口	0V 至 3.6V	0V	-2	2	µA
I_{OZ}	三态输出电流	A 端口或 B 端口： $V_I = V_{CCI}$ 或 GND $V_O = V_{CCO}$ 或 GND OE = GND	1.65V 至 3.6V	2.3V 至 5.5V	-2	2	µA
I_{CCA}	V_{CCA} 电源电流	$V_I = V_{CCI}$ 或 GND I_O = 0	1.65V 至 V_{CCB}	2.3V 至 5.5V		2.4	µA
			3.6V	0V		2.2	
			0V	5.5V		-1	
I_{CCB}	V_{CCB} 电源电流	$V_I = V_{CCI}$ 或 GND I_O = 0	1.65V 至 V_{CCB}	2.3V 至 5.5V		12	µA
			3.6V	0V		-1	
			0V	5.5V		3	
$I_{CCA} + I_{CCB}$	联合电源电流	$V_I = V_{CCI}$ 或 GND I_O = 0	1.65V 至 V_{CCB}	2.3V 至 5.5V		14.4	µA
C_i	输入电容	OE	3.3V	3.3V		3.5	pF

Copyright © 2026 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

参数		测试条件	V_{CCA}	V_{CCB}	自然通风工作温度范围 (T_A)			单位
					-40°C 至 85°C			
					最小值	典型值	最大值	
C_{io}	A 端口	T_A = 25°C	3.3V	3.3V		5		pF
		-40°C - 85°C				6		
C_{io}	B 端口	T_A = 25°C	3.3V	3.3V		6		pF
		-40°C - 85°C				7.5		

(1) V_{CCI} 是与输入端口相关的 V_{CC}
(2) V_{CCO} 是与输出端口相关的 V_{CC}
(3) 在 $V_I = V_{T+(MAX)}$ 时进行测试
(4) 在 $V_I = V_{T-(MIN)}$ 时进行测试

5.6 开关特性，V_{CCA} = 1.8V ± 0.15V

参数		自	至	测试条件	B 端口电源电压 (V_{CCB})									单位
					2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
					最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
t_{PHL}	传播延迟（高电平到低电平）	A	B	推挽			5.3			5.4			6.8	ns
				开漏	2.3		8.8	2.4		9.6	2.6		10	
t_{PLH}	传播延迟（低电平到高电平）	A	B	推挽			6.8			7.1			7.5	ns
				开漏	45		260	36		208	27		198	
t_{PHL}	传播延迟（高电平到低电平）	B	A	推挽			4.4			4.5			4.7	ns
				开漏	1.9		5.3	1.1		4.4	1.2		4	
t_{PLH}	传播延迟（低电平到高电平）	B	A	推挽			5.3			4.5			0.5	ns
				开漏	45		175	36		140	27		102	
t_{en}	启用时间	OE	A 或 B	推挽			200			200			200	ns
t_{dis}	禁用时间						200			200			200	
t_{rA}	输出上升时间	B	A	推挽	3.2		9.5	2.3		9.3	2		7.6	ns
				开漏	38		165	30		132	22		95	
t_{rB}	输出上升时间	A	B	推挽	1.1		10.8	1		9.1	1		7.6	ns
				开漏	34		145	23		106	10		76	
t_{fA}	输出下降时间	B	A	推挽	1.9		5.9	1.9		6	1.4		13.3	ns
				开漏	4.4		6.9	4.3		6.4	4.2		6.1	
t_{fB}	输出下降时间	A	B	推挽	2.2		13.8	2.2		16.2	2.6		16.2	ns
				开漏	6.9		13.8	7.5		16.2	7		16.2	

5.7 开关特性，V_{CCA} = 2.5V ± 0.2V

参数		自	至	测试条件	B 端口电源电压 (V_{CCB})									单位
					2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
					最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
t_{PHL}	传播延迟（高电平到低电平）	A	B	推挽			3.2			3.7			3.8	ns
				开漏	1.7		6.3	2		6	2.1		5.8	
t_{PLH}	传播延迟（低电平到高电平）	A	B	推挽			3.5			4.1			4.4	ns
				开漏	43		250	36		206	27		190	
t_{PHL}	传播延迟（高电平到低电平）	B	A	推挽			3			3.6			4.3	ns
				开漏	1.8		4.7	1.6		4.2	1.2		4	

Copyright © 2026 Texas Instruments Incorporated

参数		自	至	测试条件	B 端口电源电压 (V_{CCB})									单位
					2.5 ± 0.2V			3.3 ± 0.3V			5.0 ± 0.5V			
					最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
t_{PLH}	传播延迟（低电平到高电平）	B	A	推挽			2.5			1.6			1	ns
				开漏	44		170	37		140	27		103	
t_{en}	启用时间	OE	A 或 B	推挽			200			200			200	ns
t_{dis}	禁用时间						200			200			200	
t_{rA}	输出上升时间	B	A	推挽	2.8		7.4	2.1		6.6	0.9		5.6	ns
				开漏	34		149	28		121	24		89	
t_{rB}	输出上升时间	A	B	推挽	1.3		8.3	0.9		7.2	0.4		6.1	ns
				开漏	35		151	24		112	12		81	
t_{fA}	输出下降时间	B	A	推挽	1.9		5.7	1.4		5.5	0.8		5.3	ns
				开漏	4.4		6.9	4.3		6.2	4.2		5.8	
t_{fB}	输出下降时间	A	B	推挽	2.2		7.8	2.4		6.7	2.6		6.6	ns
				开漏	5.1		8.8	5.4		9.4	5.4		10.4	

5.8 开关特性，V_{CCA} = 3.3V ± 0.3V

参数		自	至	测试条件	B 端口电源电压 (V_{CCB})						单位
					3.3 ± 0.3V			5.0 ± 0.5V			
					最小值	典型值	最大值	最小值	典型值	最大值	
t_{PHL}	传播延迟（高电平到低电平）	A	B	推挽			2.4			3.1	ns
				开漏	1.3		4.2	1.4		4.6	
t_{PLH}	传播延迟（低电平到高电平）	A	B	推挽			4.2			4.4	ns
				开漏	36		204	28		165	
t_{PHL}	传播延迟（高电平到低电平）	B	A	推挽			2.5			3.3	ns
				开漏	1		124	1		97	
t_{PLH}	传播延迟（低电平到高电平）	B	A	推挽			2.5			2.6	ns
				开漏	3		139	3		105	
t_{en}	启用时间	OE	A 或 B	推挽			200			200	ns
t_{dis}	禁用时间						200			200	
t_{rA}	输出上升时间	B	A	推挽	2.3		5.6	1.9		4.8	ns
				开漏	25		116	19		85	
t_{rB}	输出上升时间	A	B	推挽	1.6		6.4	0.6		7.4	ns
				开漏	26		116	14		72	
t_{fA}	输出下降时间	B	A	推挽	1.4		5.4	1		5	ns
				开漏	4.3		6.1	4.2		5.7	
t_{fB}	输出下降时间	A	B	推挽	2.3		7.4	2.4		7.6	ns
				开漏	5		7.6	4.8		8.3	

Copyright © 2026 Texas Instruments Incorporated

5.9 开关特性：T_{sk}，T_{MAX}

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件		V_{CCA}	V_{CCB}	自然通风工作温度范围 (T_A) -40°C 至 125°C 最小值 典型值 最大值	单位
T_{MAX} - 最大数据速率	50% 占空比输入 单通道开关	推挽驱动	1.8V ± 0.15V	2.5V ± 0.2V	21	Mbps
				3.3V ± 0.3V	22	
				5V ± 0.5V	24	
			2.5V ± 0.2V	2.5V ± 0.2V	20	
				3.3V ± 0.3V	22	
				5V ± 0.5V	24	
			3.3V ± 0.3V	3.3V ± 0.3V	23	
				5V ± 0.5V	24	
		开漏驱动	1.8V ± 0.15V	2.5V ± 0.2V	2	
				3.3V ± 0.3V	2	
				5V ± 0.5V	2	
			2.5V ± 0.2V	2.5V ± 0.2V	2	
				3.3V ± 0.3V	2	
				5V ± 0.5V	1	
			3.3V ± 0.3V	3.3V ± 0.3V	2	
				5V ± 0.5V	2	
t_w	脉冲持续时间，数据输入	推挽驱动	1.8V ± 0.15V 至 3.3V ± 0.3V	2.5V ± 0.2V 至 5.5V ± 0.5V	41	ns
		开漏驱动	1.8V ± 0.15V 至 3.3V ± 0.3V	2.5V ± 0.2V 至 5.5V ± 0.5V	500	

Copyright © 2026 Texas Instruments Incorporated

5.10 典型特性

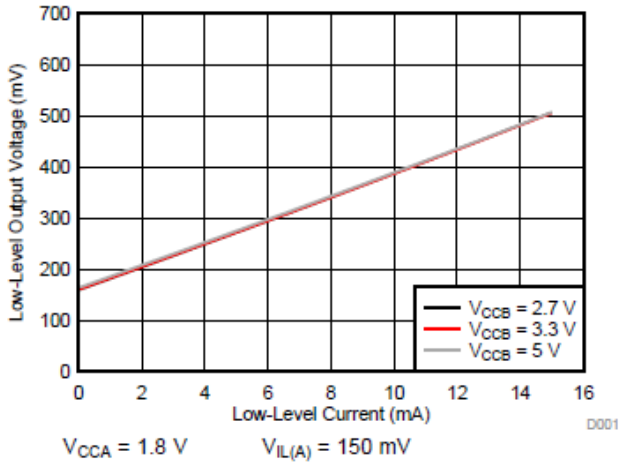


图 5-1. 低电平输出电压 ($V_{OL(Bx)}$) 与低电平电流 ($I_{OL(Bx)}$) 间的关系

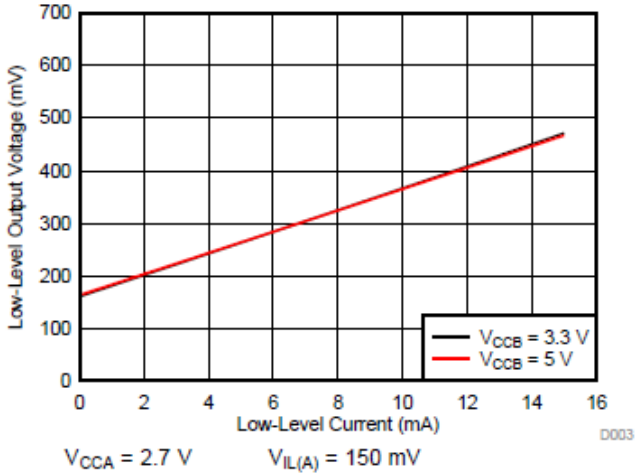


图 5-2. 低电平输出电压 ($V_{OL(Bx)}$) 与低电平电流 ($I_{OL(Bx)}$) 间的关系

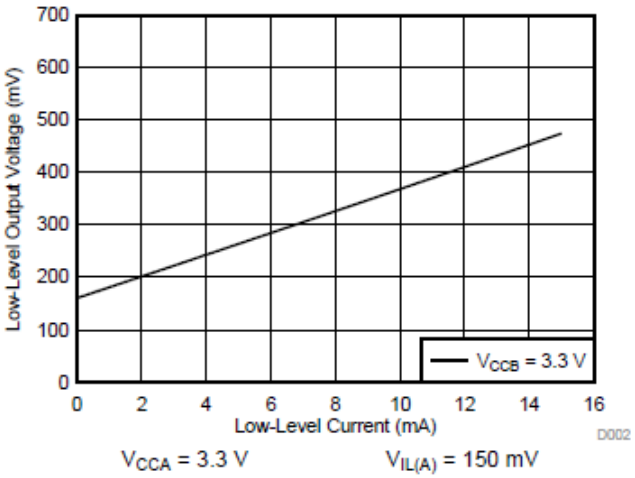


图 5-3. 低电平输出电压 ($V_{OL(Bx)}$) 与低电平电流 ($I_{OL(Bx)}$) 间的关系

Copyright © 2026 Texas Instruments Incorporated

6 参数测量信息

6.1 负载电路

图 6-1 展示了用于测量数据速率、脉冲持续时间、传播延迟、输出上升时间和下降时间的推挽驱动器电路。图 6-2 展示了用于测量数据速率、脉冲持续时间、传播延迟、输出上升时间和下降时间的开漏驱动器电路。

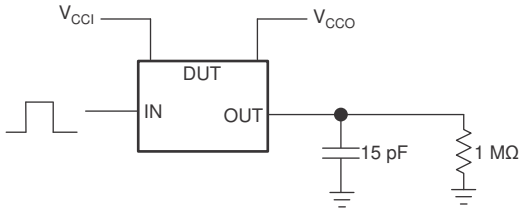


图 6-1. 使用推挽驱动器时的数据速率、脉冲持续时间、传播延迟、输出上升时间和下降时间测量

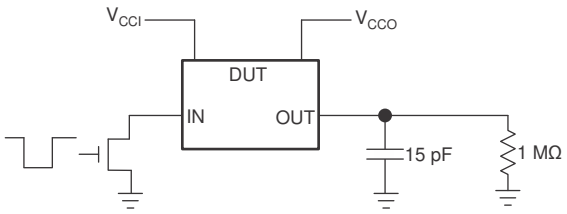


图 6-2. 使用开漏驱动器时的数据速率、脉冲持续时间、传播延迟、输出上升时间和下降时间测量

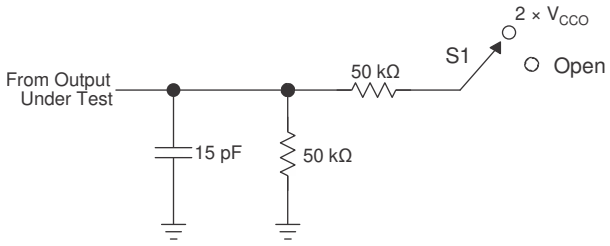


图 6-3. 针对使能时间和禁用时间测量的负载电路

测试	S1
t_{PZL} / t_{PLZ} (t_{dis})	2 x V_{CCO}
t_{PHZ} / t_{PZH} (t_{en})	开路

1. t_{PLZ} 和 t_{PHZ} 与 t_{dis} 一样。
2. t_{PZL} 和 t_{PZH} 与 t_{en} 一样。
3. V_{CCI} 是与输入端口相关的 V_{CC}。
4. V_{CCO} 是与输出端口相关的 V_{CC}。

Copyright © 2026 Texas Instruments Incorporated

6.2 电压波形

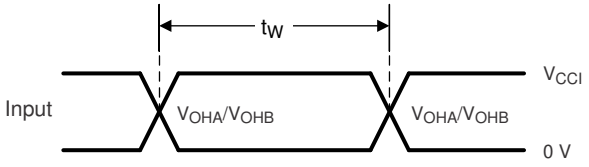


图 6-4. 脉冲持续时间（推挽）

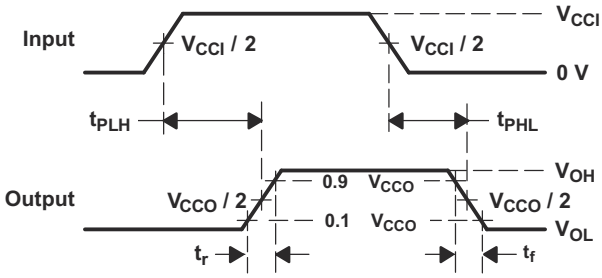
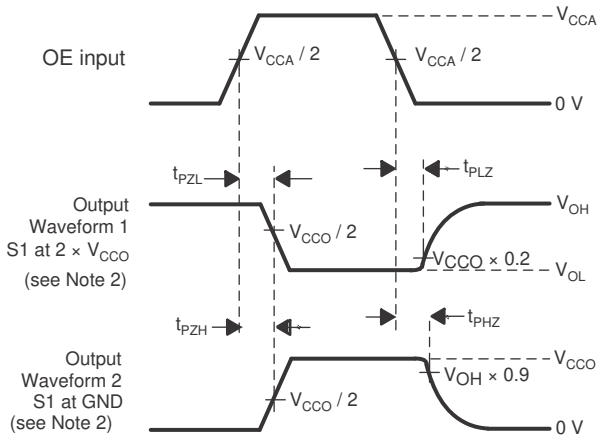


图 6-5. 传播延迟时间



- C_L 包括探针和夹具电容。
- 图 6-6 中的波形 1 针对内部输出 (output with internal)，这样输出为高电平，除非 OE 为高电平（请见图 6-3）。图 6-6 中的波形 2 针对条件输出 (output with conditions)，这样输出为低电平，除非 OE 为高电平。
- 所有输入脉冲均由具有以下特性的发生器提供：PRR ≤ 10MHz，Z_O = 50 Ω，dv/dt ≥ 1V/ns。
- 每次测量这些输出中的一个，每次测量转换一次。
- t_{PLZ} 和 t_{PHZ} 与 t_{dis} 一样。
- t_{PZL} 和 t_{PZH} 与 t_{en} 一样。
- t_{PLH} 和 t_{PHL} 与 t_{pd} 一样。
- V_{CCI} 是与输入端口相关的 V_{CC}。
- V_{CCO} 是与输出端口相关的 V_{CC}。

图 6-6. 启用和禁用时间

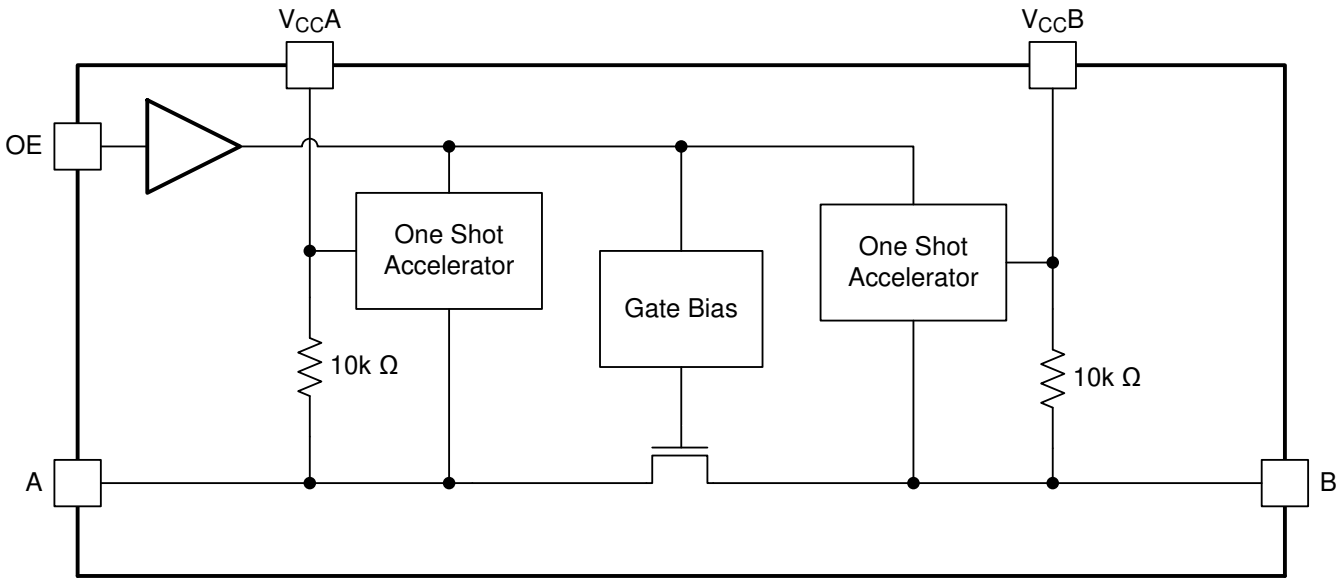
Copyright © 2026 Texas Instruments Incorporated

7 详细说明

7.1 概述

TXS0101 器件是专为转换逻辑电压电平而设计的无方向电压电平转换器。A 端口能够接受的 I/O 电压范围为 1.65V 至 3.6V，B 端口能够接受的 I/O 电压范围为 2.3V 至 5.5V。该器件使用带边沿速率加速器（单稳态）的导通栅极架构来提高整体数据速率。为了方便使用，此器件内已集成 10kΩ 上拉电阻器（通常用在开漏应用中），这样就不再需要外部电阻器了。虽然这款器件设计用于开漏应用，此器件也可转换推挽 CMOS 逻辑输出。

7.2 功能方框图



Copyright © 2026 Texas Instruments Incorporated

7.3 特性说明

7.3.1 架构

如图 7-1 所示，TXS0101 架构无需方向控制信号来控制从 A 至 B 或从 B 至 A 的数据流方向。

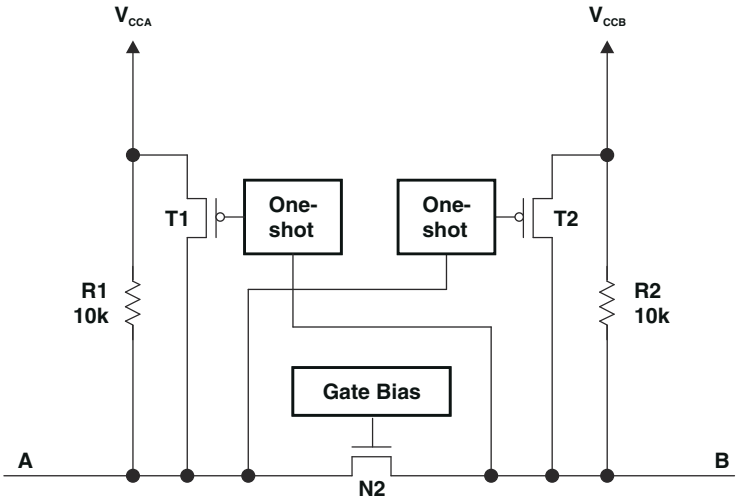


图 7-1. TXS01xx 器件的架构

每个 A 端口 I/O 具有一个针对 V_{CCA} 的内部 10kΩ 上拉电阻器，而每个 B 端口 I/O 具有一个针对 V_{CCB} 的内部 10kΩ 上拉电阻器。输出单稳态检测 A 或 B 端口上的上升边沿。在上升沿期间，单稳态在短时间内开启 PMOS 晶体管（T1 和 T2），从而加快低电平至高电平转换。

7.3.2 输入驱动器要求

信号的下降时间（t_{fA} 和 t_{fB}）取决于外部器件（驱动 TXS0101 的数据 I/O）的输出阻抗。相似地，t_{PHL} 和最大数据速率也取决于外部驱动器的输出阻抗。数据表中的 t_{fA}、t_{fB}、t_{PHL} 的值和最大数据速率假定外部驱动器的输出阻抗小于 50Ω。

7.3.3 上电

运行期间，确保 $V_{CCA} \leq V_{CCB}$ 始终成立。在上电时序期间，V_{CCA} 大于等于 V_{CCB} 不会损坏器件，因此任一电源都可以首先斜升。

7.3.4 启用和禁用

TXS0101 具有一个通过将 OE 设定为低电平来禁用器件的 OE 输入，这将所有 I/O 置于高阻抗状态。禁用时间 (t_{dis}) 表示 OE 变为低电平与输出实际被禁用 (Hi-Z) 之间的时间延迟。启用时间 (t_{en}) 表示 OE 变为高电平之后，用户必须使单稳态电路变为可用的时间量。

7.3.5 I/O 线路上的上拉或下拉电阻

每个 A 端口 I/O 具有一个针对 V_{CCA} 的内部 10kΩ 上拉电阻器，而每个 B 端口 I/O 具有一个针对 V_{CCB} 的内部 10kΩ 上拉电阻器。如果需要更小值的上拉电阻器，必须在 I/O 与 V_{CCA} 或 V_{CCB} 之间添加一个外部电阻器（与内部 10kΩ 电阻器并联）。

7.4 器件功能模式

TXS0101 器件有两种功能模式：启用和禁用。为了禁用此器件，将 OE 输入设定为低电平，这样将所有 I/O 置于高阻抗状态。将 OE 输入设定为高电平将启用此器件。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

TXS0101 器件可在电平转换应用中用于将在不同接口电压下运行的器件或系统相互连接起来。TXS0101 非常适合在开漏驱动器连接至数据 I/O 的应用中使用。TXS0101 也可用于推挽驱动器连接至数据 I/O 的应用，但是对于此类推挽应用，TXB0102 也许是一个更好的选择。

8.2 典型应用

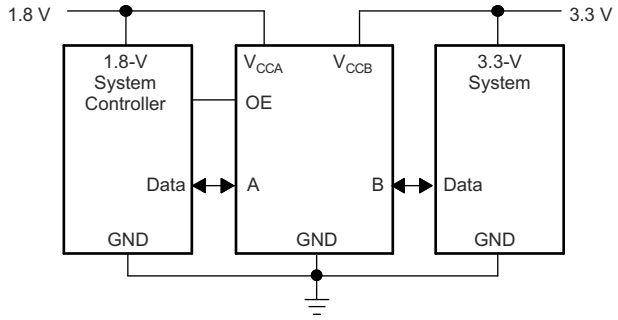


图 8-1. 典型应用原理图

8.2.1 设计要求

对于这个设计示例，请使用表 8-1 中列出的参数。

表 8-1. 设计参数

设计参数	示例值
输入电压范围	1.65V 至 3.6V
输出电压范围	2.3V 至 5.5V

8.2.2 详细设计过程

要开始设计过程，请确定以下内容：

- 输入电压范围：
  - 使用正在驱动 TXS0101 器件的器件电源电压来确定输入电压范围。要获得一个有效的逻辑高电平，这个值必须超过输入端口的 V_{IH}。要获得有效的逻辑低电平，这个值必须小于输入端口的 V_{IL}。
- 输出电压范围：
  - 使用 TXS0101 器件正在驱动的器件电源电压来确定输出电压范围。
  - TXS0101 器件具有 10kΩ 内部上拉电阻器。如果需要的话，可增加外部上拉电阻器来减少信号迹线上的总 RC。

Copyright © 2026 Texas Instruments Incorporated

- 一个外部下拉电阻器减少输出 V_{OH} 和 V_{OL}。使用 方程式 1 来计算由外部下拉电阻器产生的 V_{OH}。

$$V_{OH} = V_{CCx} \times R_{PD} / (R_{PD} + 10k\Omega) \quad (1)$$

其中

- V_{CCx} 是 V_{CCA} 或 V_{CCB} 上的电源电压
- R_{PD} 是外部下拉电阻器的值

8.2.3 应用曲线

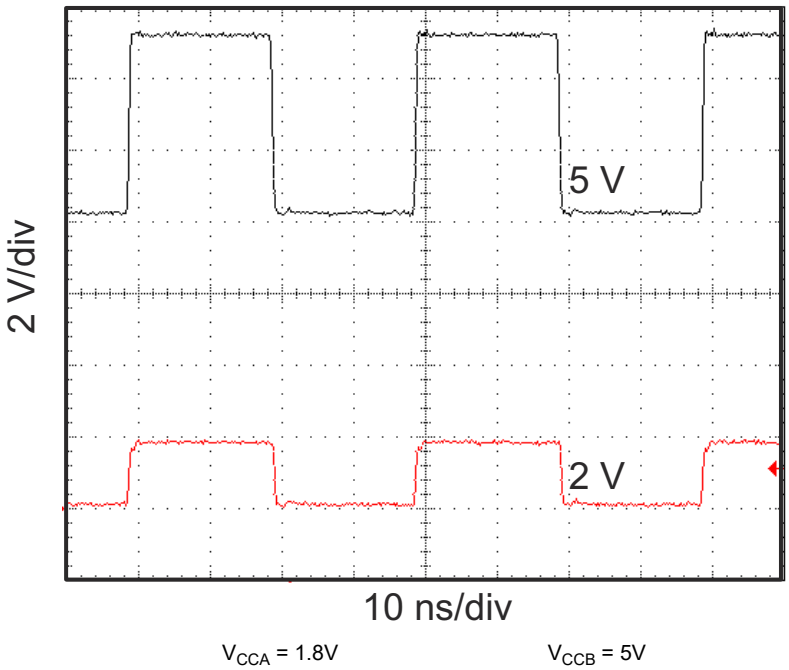


图 8-2. 2.5MHz 信号的电平转换

8.3 电源相关建议

TXS0101 器件使用两个独立的可配置电源轨 V_{CCA} 和 V_{CCB}。V_{CCB} 接受 2.3V 至 5.5V 范围内的任意电源电压，而 V_{CCA} 接受 1.65V 至 3.6V 范围内的任意电源电压。A 端口和 B 端口设计用来分别跟踪 V_{CCA} 和 V_{CCB}，从而可在 1.8V、2.5V、3.3V 和 5V 电压节点之间任意进行低压双向转换。

TXS0101 器件在加电期间无需 V_{CCA} 和 V_{CCB} 之间的电源时序，因此，电源轨可以按任一顺序斜升。V_{CCA} 值大于或等于 V_{CCB} ($V_{CCA} \geq V_{CCB}$) 不会损坏器件，但是在运行期间，V_{CCA} 必须始终小于或等于 V_{CCB} ($V_{CCA} \leq V_{CCB}$)。

输出使能 (OE) 输入电路被设计成由 V_{CCA} 供电，并且当 (OE) 输入为低电平时，所有输出被置于高阻抗状态。为了在加电或断电期间将输出置于高阻抗状态，OE 输入引脚必须通过一个下拉电阻器接至 GND，并且在 V_{CCA} 和 V_{CCB} 完全斜升且稳定前一定不能被启用。驱动器的拉电流能力确定了下拉接地电阻器的最小值。

Copyright © 2026 Texas Instruments Incorporated

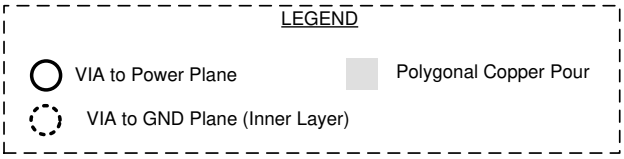
8.4 布局

8.4.1 布局指南

为确保器件的可靠性，TI 建议遵循以下常见的印刷电路板布局布线指南：

- 必须在电源上使用旁路电容器。
- 为了避免过多负载，应该使用短布线。
- PCB 信号布线长度必须保持足够短，以使任何反射的往返延迟小于单稳态持续时间，大约为 30ns，从而导致任一反射在源驱动器上遇到低阻抗。
- 根据系统要求，在信号路径上放置用于安装电容器或上拉电阻器的焊盘，有助于调整信号的上升和下降时间。

8.4.2 布局示例



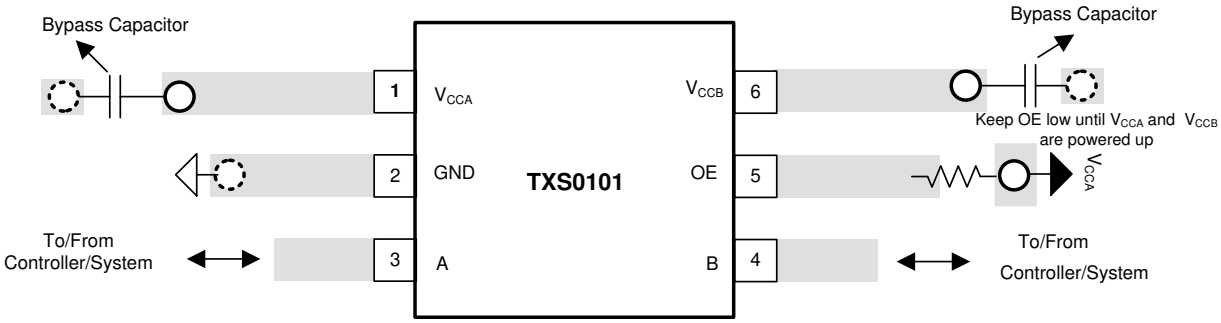


图 8-3. TXS0101 的典型布局

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*使用 TXS 型转换器进行电压转换的指南*
- 德州仪器 (TI)，*逻辑器件简介*

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

NanoFree™ and TI E2E™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (September 2025) to Revision G (August 2026)	Page
• 更新了 ICCB（最大条件）	5

Changes from Revision E (October 2024) to Revision F (September 2025)	Page
• 更新了启用时间（最大条件）	6
• 更新了禁用时间（最大条件）	6
• 更新了启用时间（最大条件）	6
• 更新了禁用时间（最大条件）	6
• 更新了启用时间（最大条件）	7
• 更新了禁用时间（最大条件）	7

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision D (June 2017) to Revision E (October 2024)	Page
• 添加了 DRY 引脚排列图	3

Changes from Revision C (December 2015) to Revision D (June 2017)	Page
• 使用新图像更改了 YZP 封装引脚排列图，并在 *引脚功能* 表中添加了 YZP 引脚分配	3

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TXS0101DBVR	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	(35WH, NFFF, NFFR)
TXS0101DBVR.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(35WH, NFFF, NFFR)
TXS0101DBVR.B	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(35WH, NFFF, NFFR)
TXS0101DBVRG4	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(35WH, NFFF, NFFR)
TXS0101DBVT	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NFFR
TXS0101DBVT.B	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NFFR
TXS0101DBVTG4	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NFFR
TXS0101DBVTG4.B	Active	Production	SOT-23 (DBV) | 6	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	NFFR
TXS0101DCKR	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 85	(1PR, 2GO)
TXS0101DCKR.A	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(1PR, 2GO)
TXS0101DCKR.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(1PR, 2GO)
TXS0101DCKRG4.A	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 85	
TXS0101DCKRG4.B	Active	Production	SC70 (DCK) | 6	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 85	
TXS0101DCKT	Active	Production	SC70 (DCK) | 6	250 | SMALL T&R	Yes	Call TI | Sn | Nipdau	Level-1-260C-UNLIM	-40 to 85	(1PR, 2GO)
TXS0101DCKT.A	Active	Production	SC70 (DCK) | 6	250 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(1PR, 2GO)
TXS0101DCKT.B	Active	Production	SC70 (DCK) | 6	250 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	(1PR, 2GO)
TXS0101DRLR	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	2GR
TXS0101DRLR.A	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	2GR
TXS0101DRLR.B	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	2GR
TXS0101DRYR	Active	Production	SON (DRY) | 6	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Q9
TXS0101DRYR.A	Active	Production	SON (DRY) | 6	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Q9
TXS0101YZPR	Active	Production	DSBGA (YZP) | 6	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	2GN
TXS0101YZPR.B	Active	Production	DSBGA (YZP) | 6	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	2GN

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TXS0101 :

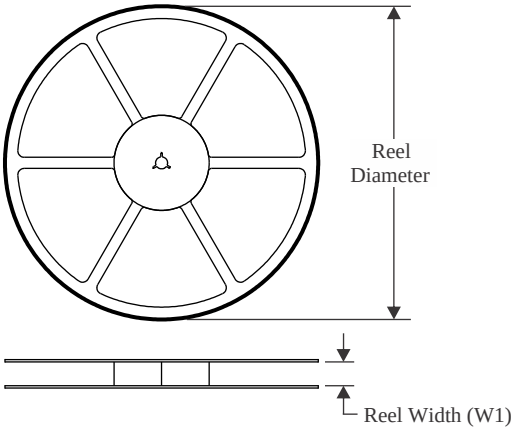
- Automotive : TXS0101-Q1

NOTE: Qualified Version Definitions:

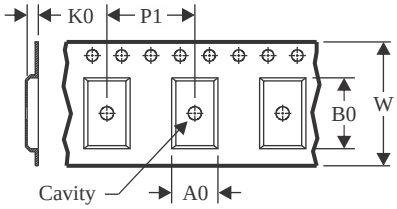
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

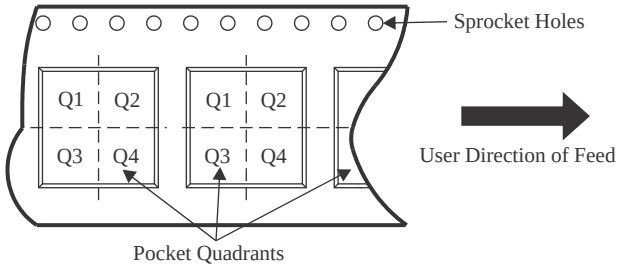


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

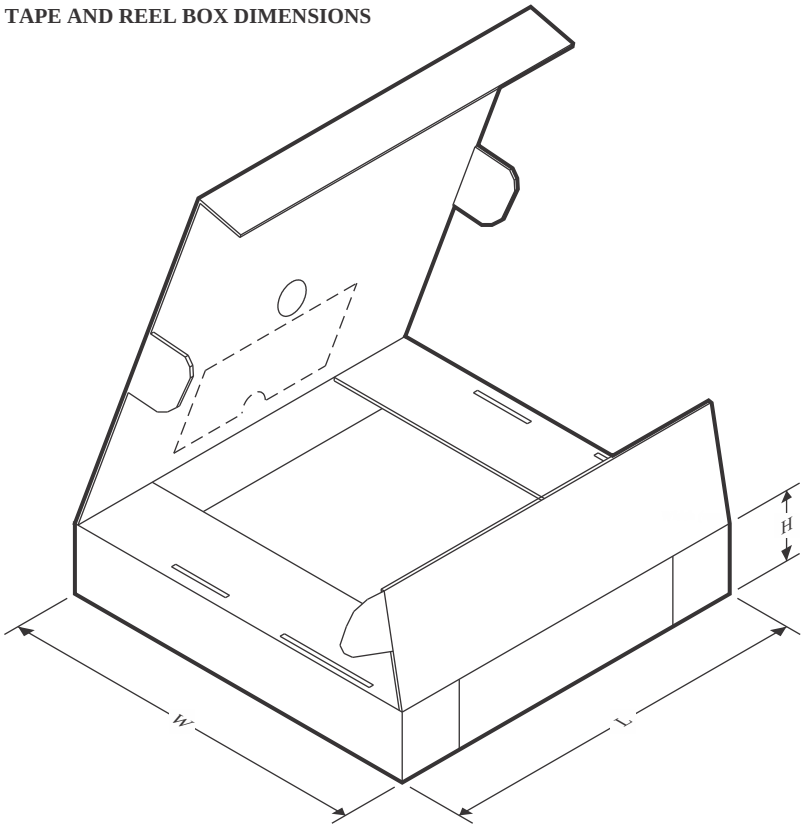
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TXS0101DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
TXS0101DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TXS0101DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TXS0101DBVT	SOT-23	DBV	6	250	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
TXS0101DBVTG4	SOT-23	DBV	6	250	180.0	8.4	3.23	3.17	1.37	4.0	8.0	Q3
TXS0101DCKR	SC70	DCK	6	3000	179.0	8.4	2.2	2.5	1.2	4.0	8.0	Q3
TXS0101DCKR	SC70	DCK	6	3000	178.0	8.4	2.25	2.45	1.2	4.0	8.0	Q3
TXS0101DCKT	SC70	DCK	6	250	179.0	8.4	2.2	2.5	1.2	4.0	8.0	Q3
TXS0101DCKT	SC70	DCK	6	250	180.0	8.4	2.3	2.55	1.2	4.0	8.0	Q3
TXS0101DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	1.98	1.78	0.69	4.0	8.0	Q3
TXS0101DRYR	SON	DRY	6	5000	180.0	8.4	1.2	1.65	0.63	4.0	8.0	Q1
TXS0101YZPR	DSBGA	YZP	6	3000	178.0	9.2	1.02	1.52	0.63	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TXS0101DBVR	SOT-23	DBV	6	3000	202.0	201.0	28.0
TXS0101DBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
TXS0101DBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
TXS0101DBVT	SOT-23	DBV	6	250	202.0	201.0	28.0
TXS0101DBVTG4	SOT-23	DBV	6	250	202.0	201.0	28.0
TXS0101DCKR	SC70	DCK	6	3000	200.0	183.0	25.0
TXS0101DCKR	SC70	DCK	6	3000	208.0	191.0	35.0
TXS0101DCKT	SC70	DCK	6	250	200.0	183.0	25.0
TXS0101DCKT	SC70	DCK	6	250	210.0	185.0	35.0
TXS0101DRLR	SOT-5X3	DRL	6	4000	202.0	201.0	28.0
TXS0101DRYR	SON	DRY	6	5000	210.0	185.0	35.0
TXS0101YZPR	DSBGA	YZP	6	3000	220.0	220.0	35.0

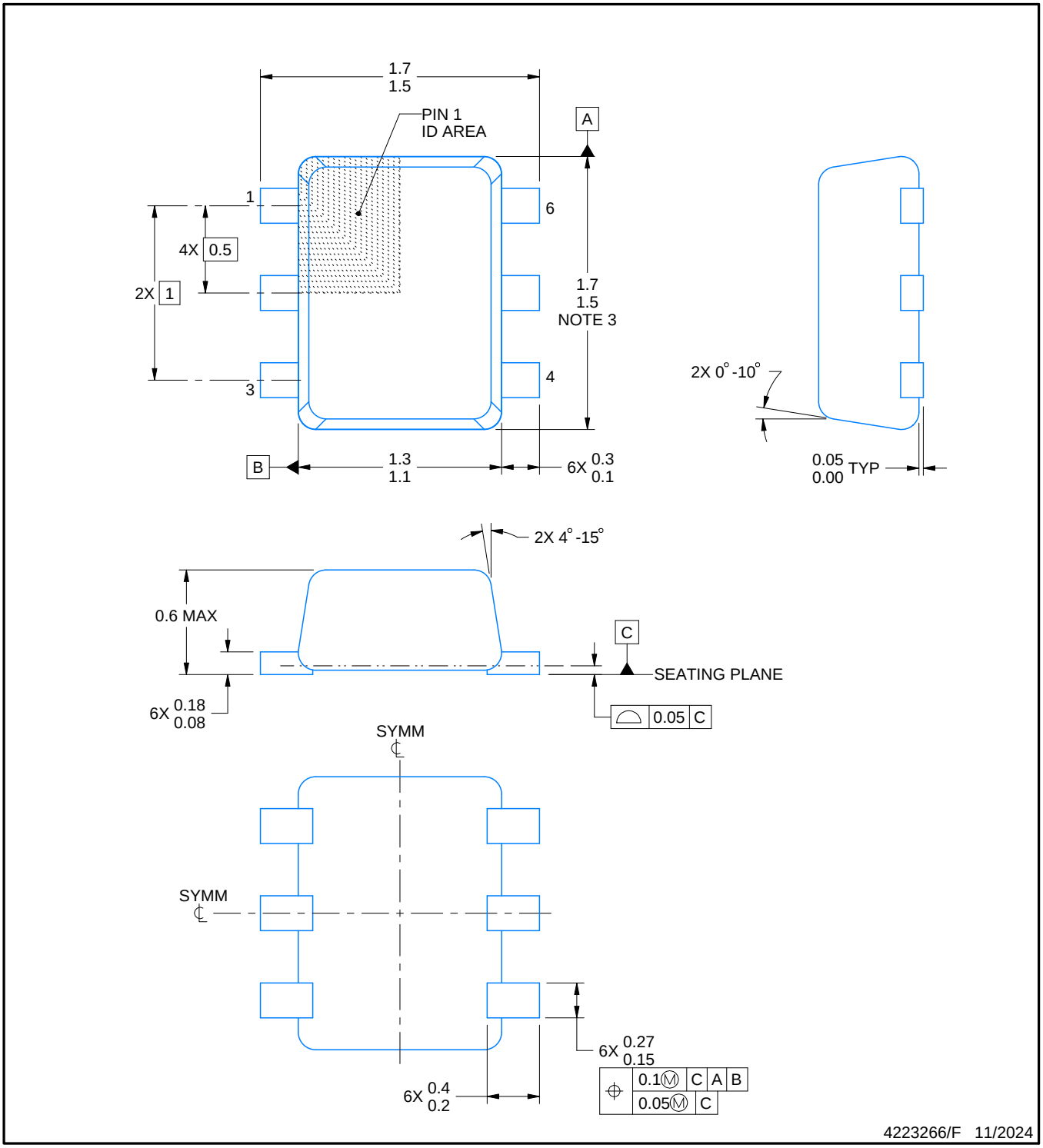


PACKAGE OUTLINE

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



NOTES:

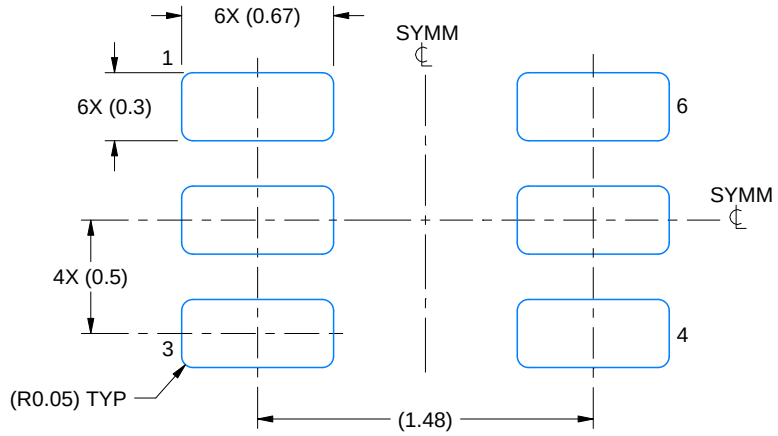
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

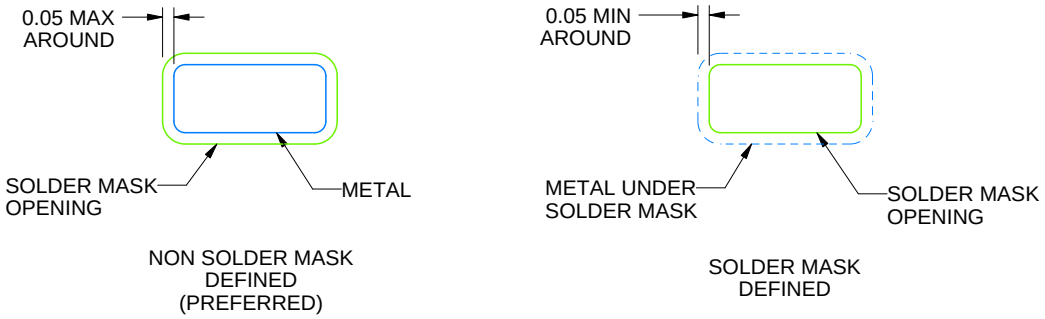
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

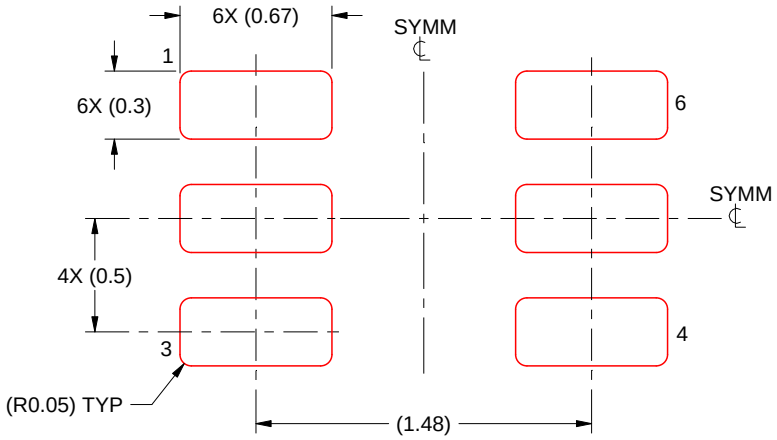
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

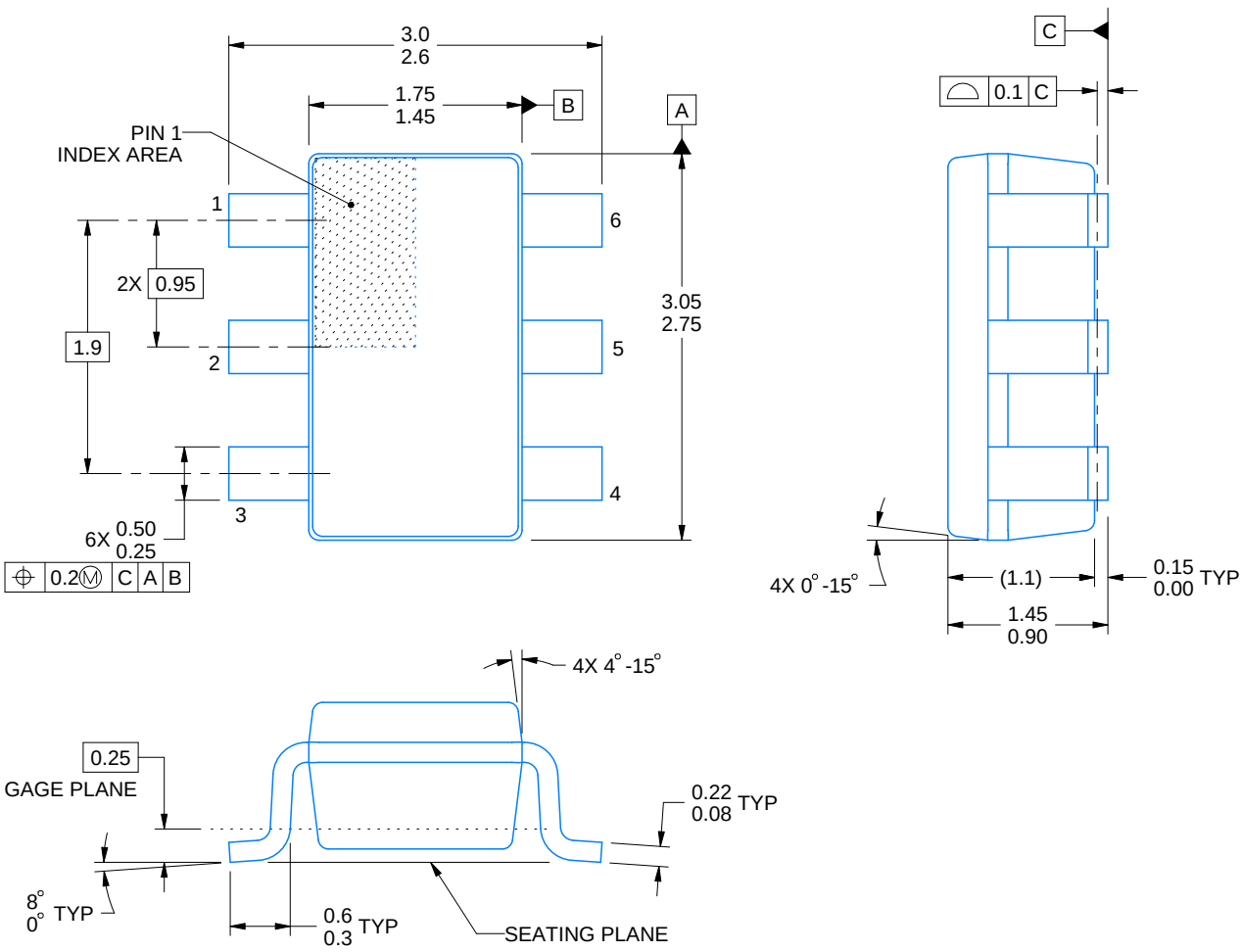
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DBV0006A

SOT-23 - 1.45 mm max height

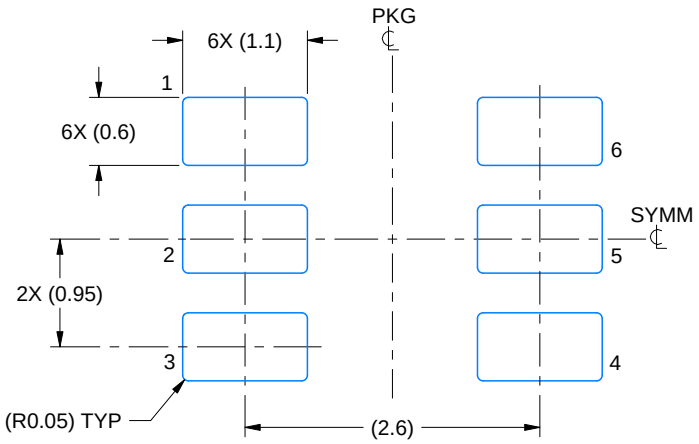
SMALL OUTLINE TRANSISTOR



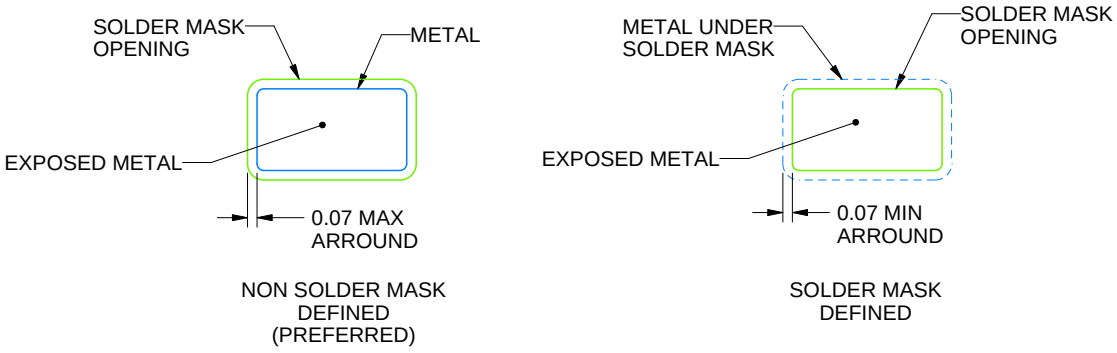
4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

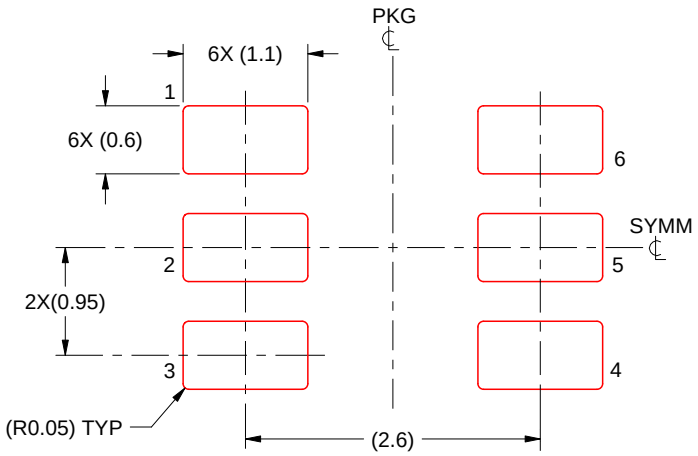


SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

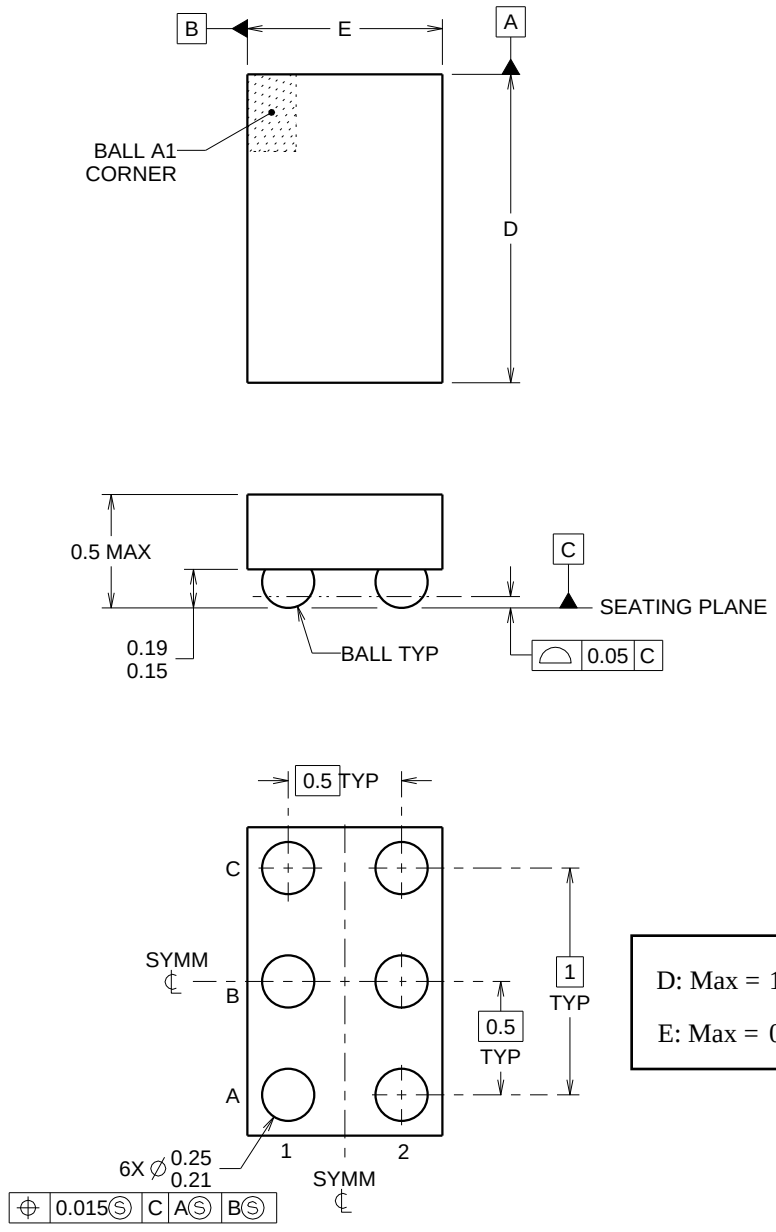
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

YZP0006

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



D: Max = 1.418 mm, Min =1.358 mm

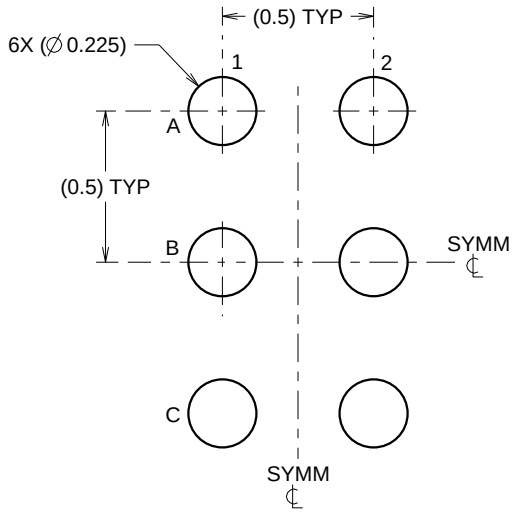
E: Max = 0.918 mm, Min =0.858 mm

4219524/A 06/2014

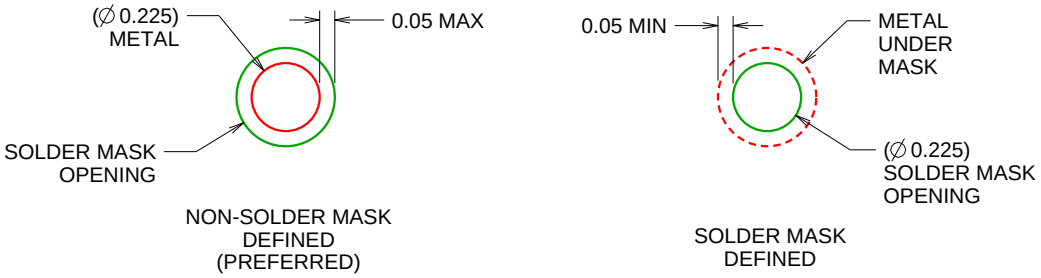
NOTES:

NanoFree Is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. NanoFree™ package configuration.



LAND PATTERN EXAMPLE
SCALE:40X

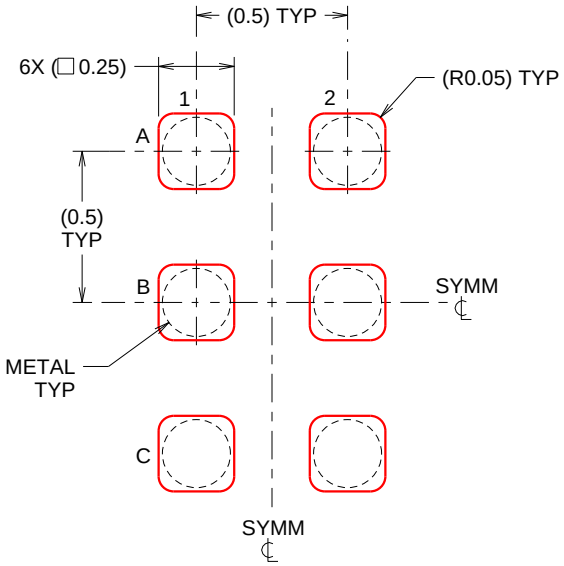


SOLDER MASK DETAILS
NOT TO SCALE

4219524/A 06/2014

NOTES: (continued)

4. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SBVA017 (www.ti.com/lit/sbva017).



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:40X

4219524/A 06/2014

NOTES: (continued)

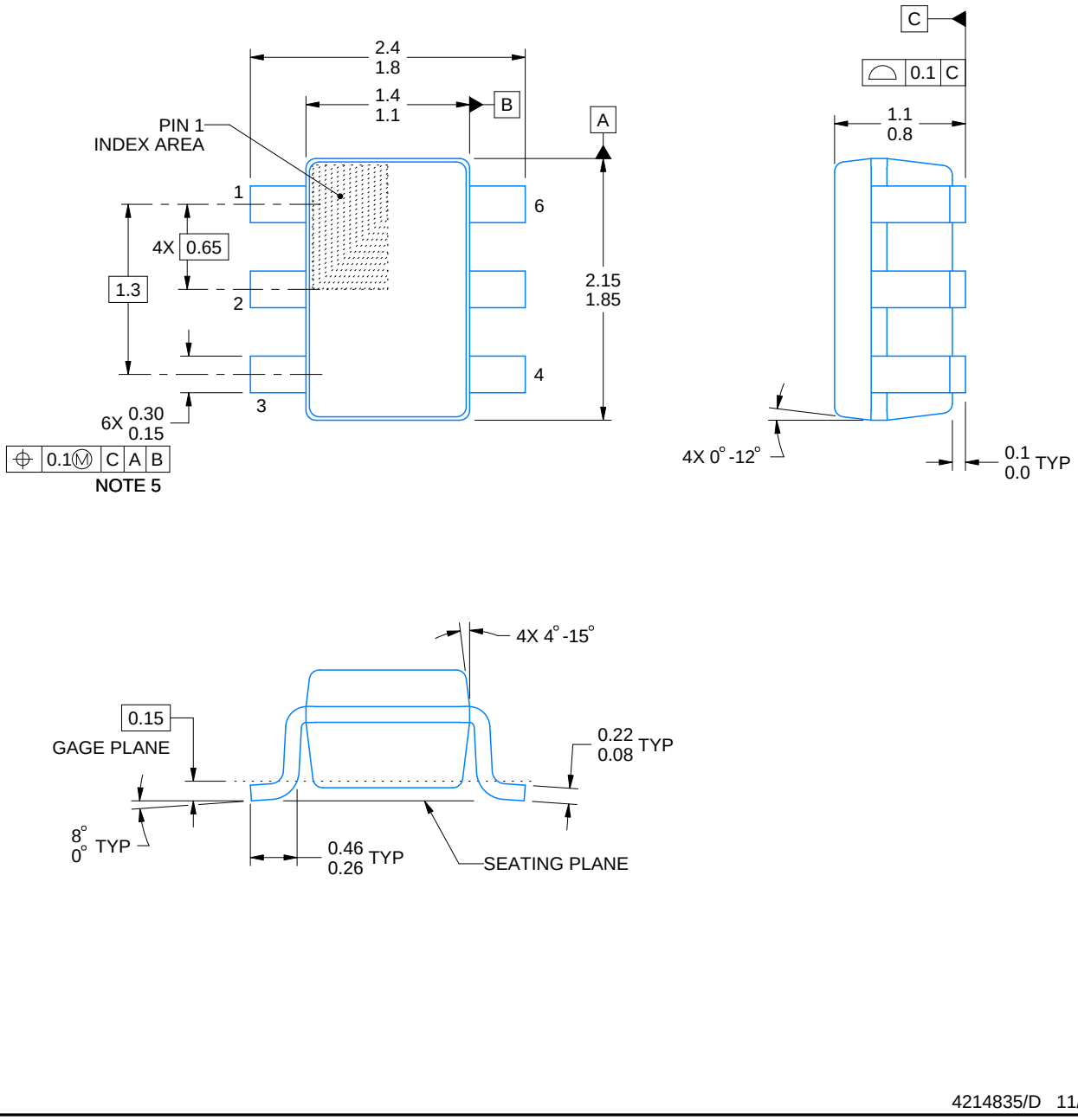
5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PACKAGE OUTLINE

DCK0006A

SOT - 1.1 max height

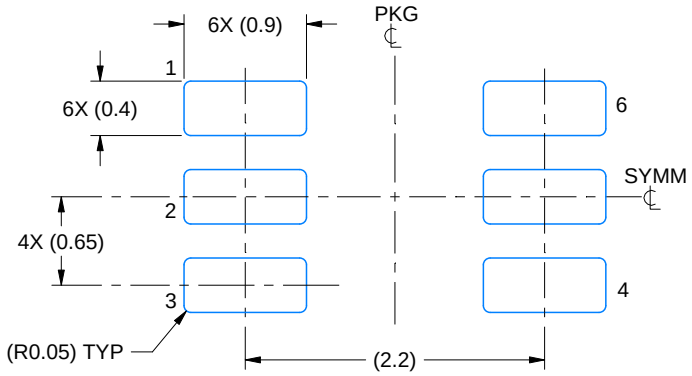
SMALL OUTLINE TRANSISTOR



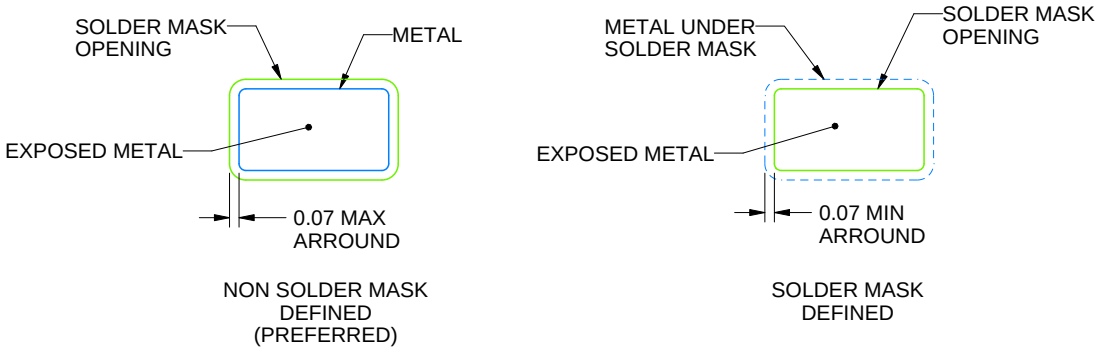
4214835/D 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
4. Falls within JEDEC MO-203 variation AB.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X

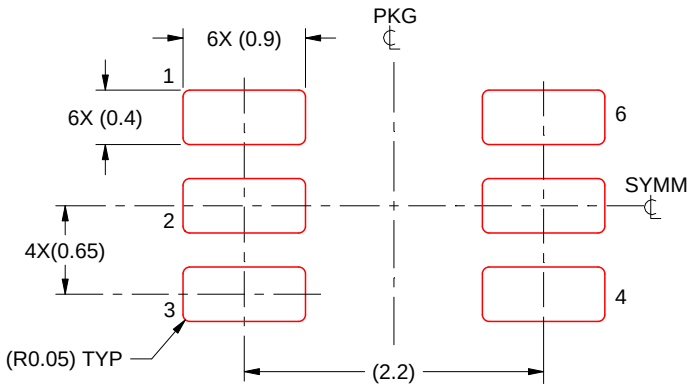


SOLDER MASK DETAILS

4214835/D 11/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:18X

4214835/D 11/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

DRY 6 USON - 0.6 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月