

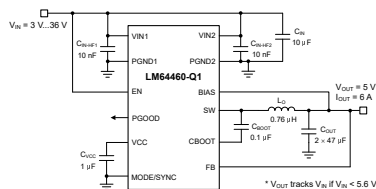
LM644x0-Q1 3V 至 36V、4A 和 6A、汽车级同步降压转换器，采用了引脚可选轻负载模式和减少干扰和噪声技术 (MINT)

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 器件温度等级 1：-40°C 至 +125°C 环境温度范围
- 功能安全型
 - 可帮助进行功能安全系统设计的文档
- 多功能同步直流/直流降压转换器
 - 3V 至 36V 宽输入电压范围，可耐受高达 42V 的负载突降瞬态
 - 提供 4A 和 6A 选项
 - 1% 精度、3.3V/5V 固定或可调节输出电压 (1V 至 95% V_{IN})
 - 150°C 最大结温
 - 固定的 2.1MHz 开关频率 (使用 SYNC 信号时，在 200kHz 至 2.2MHz 范围内可调)
- 通过优化引脚排列设计和相邻引脚短路测试间隙提高可靠性
- 减少干扰和噪声的技术 - 架构 1 (MINT 1)
 - 增强型 HotRod™ QFN 封装可减少开关节点振铃
 - 并行输入路径可更大限度减少寄生电感
 - 引脚可配置的展频调制
 - 轻负载时可选择 FPWM 或 PFM 模式
- 在整个负载范围内具有高效率
 - 13.5V V_{IN} 、5V V_{OUT} 、6A、2.1MHz 时为 92.5%
 - 在 3.3V V_{OUT} 空载输入电流下典型值为 7μA
 - 0.6μA 典型关断静态电流
 - 满载时的典型压降为 0.6V
 - 具有用于提升效率的外部偏置选项
- 使用 LM644x0-Q1 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 汽车信息娱乐系统与仪表组：音响主机、媒体中心、USB 充电、显示屏
- 汽车 ADAS 和车身电子装置



典型电路原理图

3 说明

LM644x0-Q1 属于汽车级同步直流/直流降压转换器系列，具有卓越的效率和超低的 I_Q 。该器件具有集成式高侧和低侧 MOSFET，能够在 3V 至 36V 的宽输入电压范围内提供高达 6A 的输出电流，支持高达 42V 的负载突降瞬态。该转换器可对压降进行软恢复，因此无需对输出进行过冲。

采用架构 1 (MINT 1) 抗干扰和噪声技术的 LM644x0-Q1 集成了用于实现卓越 EMI 性能的诸多特性，包括展频频率调制、低 EMI 增强型 HotRod QFN 封装 (可缓解开关节点振铃) 和对称引脚排列 (便于输入电容器的合理布置)。开关频率在 200kHz 和 2.2MHz 之间可同步，从而避免敏感频带，同时可根据应用的具体要求优化效率或设计尺寸。

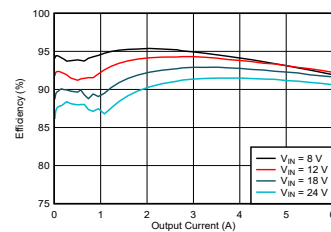
PFM 模式可在轻负载运行时进行频率折返，实现仅 7μA (典型值) 的空载电流消耗和高轻负载效率。PWM 模式和 PFM 模式之间无缝转换，以及低 MOSFET 导通电阻和外部偏置输入，可在整个负载范围内提供卓越的效率和热性能。该封装在关键电源引脚之间有多个 NC 引脚，从而改进了故障模式和影响分析 (FMEA) 结果。

器件信息

器件型号	电流 ⁽¹⁾	封装 ⁽²⁾
LM64460-Q1	6A	RYF (VQFN , 22)
LM64440-Q1	4A	

(1) 请参阅器件比较表。

(2) 有关更多信息，请参阅节 11。



效率， $V_{OUT} = 5V$ ， $f_{SW} = 2.1MHz$ ，LM64460-Q1



内容

1 特性	1	7.2 功能方框图.....	15
2 应用	1	7.3 特性说明.....	16
3 说明	1	7.4 器件功能模式.....	25
4 器件比较表	3	8 应用和实施	30
5 引脚配置和功能	4	8.1 应用信息.....	30
5.1 可润湿侧翼.....	5	8.2 典型应用.....	30
5.2 针对间隙和 FMEA 进行引脚排列设计.....	5	8.3 电源相关建议.....	42
6 规格	6	8.4 布局.....	42
6.1 绝对最大额定值.....	6	9 器件和文档支持	45
6.2 ESD 等级.....	6	9.1 器件支持.....	45
6.3 建议运行条件.....	6	9.2 文档支持.....	46
6.4 热性能信息.....	7	9.3 接收文档更新通知.....	46
6.5 电气特性.....	7	9.4 支持资源.....	46
6.6 计时特点.....	10	9.5 商标.....	46
6.7 系统特性.....	11	9.6 静电放电警告.....	46
6.8 典型特性.....	12	9.7 术语表.....	47
7 详细说明	14	10 修订历史记录	47
7.1 概述.....	14	11 机械、封装和可订购信息	47

4 器件比较表

器件	可订购器件型号	输出电压	电流	展频	轻负载模式	开关频率	测试温度
LM64460-Q1	LM64460APPQRYFRQ1	可调节	6A	引脚可选	引脚可选	2.1MHz	标准
	LM64460APPSRYFRQ1	可调节	6A	引脚可选	引脚可选	2.1MHz	三温
	LM64460BPPQRYFRQ1	3.3V	6A	引脚可选	引脚可选	2.1MHz	标准
	LM64460CPPQRYFRQ1	5V	6A	引脚可选	引脚可选	2.1MHz	标准
LM63460-Q1	LM63460AASQRYFRQ1	可调节	6A	开启	自动	可调节	标准
	LM63460AFSQRYFRQ1	可调节	6A	开启	FPWM	可调节	标准
LM64440-Q1	LM64440APPQRYFRQ1	可调节	4A	引脚可选	引脚可选	2.1MHz	标准
	LM64440BPPQRYFRQ1	3.3V	4A	引脚可选	引脚可选	2.1MHz	标准
	LM64440CPPQRYFRQ1	5V	4A	引脚可选	引脚可选	2.1MHz	标准
LM63440-Q1	LM63440AASQRYFRQ1	可调节	4A	开启	自动	可调节	标准
	LM63440AFSQRYFRQ1	可调节	4A	开启	FPWM	可调节	标准

5 引脚配置和功能

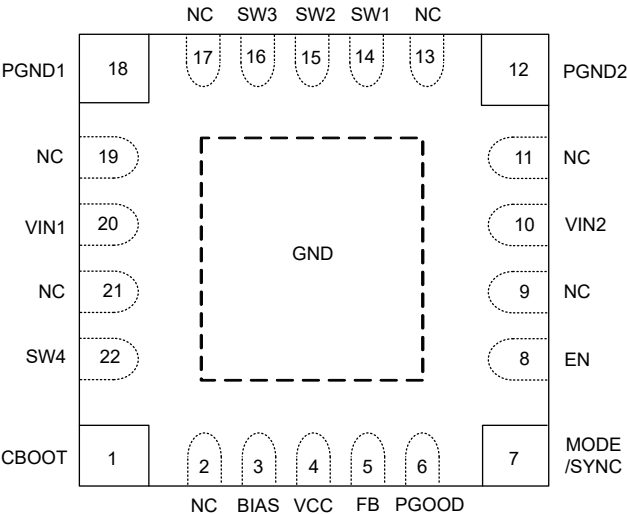


图 5-1. 22 引脚增强型 HotRod™ VQFN-FCRLF RYF 封装（顶视图）

表 5-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
CBOOT	1	P	高侧驱动程序电源导轨。在 SW 和 CBOOT 间连接一个 100nF 电容器。内部自举二极管连接到 VCC，并在 SW 为低电平时允许自举电容器充电。
NC	2	—	无内部连接
BIAS	3	P	内部 LDO 输入。连接到输出电压点以提高效率。将一个可选的优质 0.1μF 至 1μF 电容器从该引脚连接到 GND，以提高防噪性能。如果输出电压高于 12V，则将 BIAS 连接至 GND。
VCC	4	O	内部 LDO 输出。VCC 为内部控制电路供电。不要连接至任何外部负载。在 VCC 和 GND 之间连接一个 1μF 优质电容器。
FB	5	I	内部控制环路的输出电压反馈输入。连接到输出电压检测点，以提供 3.3V 或 5V 固定输出电压设置。连接到反馈分压器抽头点以设置可调输出电压。请勿悬空或连接至 GND。
PGOOD	6	O	漏极开路电源正常状态指示器输出。通过限流电阻器将 PGOOD 上拉至合适的电压电源。高电平 = 电源正常，低电平 = 故障。当 EN = 低电平且 $V_{IN} > 1V$ 时，PGOOD 输出变为低电平。
MODE/SYNC	7	I	MODE/SYNC 控制 LM64460-Q1 的运行模式。模式包括自动模式（自动 PFM/PWM 运行）、FPWM 以及与外部时钟的同步。同步后，时钟在外部时钟信号的上升沿触发。此外，展频运行由该引脚控制。请参阅 MODE/SYNC 操作 。请勿将该引脚悬空。
EN	8	I	使能输入和欠压锁定 (UVLO) 编程引脚。如果 EN 电压低于 0.4V，则转换器处于关断模式，所有功能均被禁用。如果 EN 电压大于 1.263V（且 VCC 电压高于 UVLO 阈值），则转换器处于工作状态并进行切换。使用精密使能功能设置具有磁滞功能的可调节输入电压 UVLO。请参阅 精密使能和输入电压 UVLO (EN) 。
NC	9	—	无内部连接
VIN2	10	P	转换器的输入电源。将一个或多个优质旁路电容器从该引脚连接到 PGND2。必须为 VIN1 提供低阻抗连接。
NC	11	—	无内部连接
PGND2	12	G	内部低侧 MOSFET 的电源接地连接。连接到系统地。必须为 PGND1 提供低阻抗连接。将一个或多个优质旁路电容器从该引脚连接到 VIN2。
NC	13	—	无内部连接
SW1	14	P	转换器的开关节点。连接到输出电感器。
SW2	15		
SW3	16		

表 5-1. 引脚功能 (续)

引脚		类型 ⁽¹⁾	说明
名称	编号		
NC	17	—	无内部连接
PGND1	18	G	内部低侧 MOSFET 的电源地。连接到系统地。必须为 PGND2 提供低阻抗连接。将一个或多个优质旁路电容器从该引脚连接到 VIN1。
NC	19	—	无内部连接
VIN1	20	P	转换器的输入电源。将一个或多个优质旁路电容器从该引脚连接到 PGND1。必须为 VIN2 提供低阻抗连接。
NC	21	—	无内部连接
SW4	22	P	转换器的开关节点。连接到自举电容器。
GND	—	G	封装的外露焊盘内部连接到接地端。外露焊盘必须使用多个散热过孔连接到 PCB 内层系统接地平面，以降低热阻抗。请参阅 布局指南 。

(1) P = 电源, G = 地, I = 输入, O = 输出

5.1 可润湿侧翼

为了满足高可靠性和稳健性方面的要求，通常需要执行 100% 组装后自动视觉检查 (AVI)。标准四方扁平无引线 (VQFN) 封装没有方便查看的可焊接或外露引脚和端子。因此，仅凭目视很难判断封装是否已成功焊接到印刷电路板 (PCB) 上。可润湿侧翼工艺的开发就是为了解决无引线封装侧引线的润湿性问题。LM644x0-Q1 采用具有可润湿侧面的 22 引脚增强型 HotRod QFN 封装，用于直观指示其可焊性，从而缩短检查时间并降低制造成本。

5.2 针对间隙和 FMEA 进行引脚排列设计

LM644x0-Q1 具有精心设计的引脚排列，可在高压引脚 (VIN、SW 和 CBOOT) 和附近的低压引脚 (例如 PGND) 之间提供额外的间隙间距。此外，LM644x0-Q1 引脚排列专为需要[功能安全系统设计](#)、具有更严格可靠性和更高耐用性要求的关键汽车应用而设计。就引脚 FMEA (故障模式影响分析) 而言，应考虑的典型故障场景包括：接地短路、对输入电源 (VIN) 短路、对相邻引脚短路，以及引脚开路情况。这些故障被视为由外部引入 IC，因此属于板级故障，而不是 IC 本身的可靠性故障。此类故障的典型成因包括导致引脚间短路的杂散导电纤维，或电路板制造缺陷引起的走线开路。LM644x0-Q1 固定输出电压版本在引脚对相邻引脚短路时仍符合引脚 FMEA 标准，因此输出电压将保持在稳压电压或其以下。

6 规格

6.1 绝对最大额定值

在推荐的 -40°C 到 +150°C 工作结温范围内测得 (除非另外说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN1、VIN2 至 PGND1、PGND2	-0.3	42	V
	CBOOT 至 SW	-0.3	5.5	V
	BIAS 至 PGND1、PGND2	-0.3	16	V
	EN 至 PGND1、PGND2	-0.3	42	V
	MODE/SYNC 至 PGND1、PGND2	-0.3	³⁶ 和 $V_{IN} + 5$ 中的较低值	V
	FB 至 PGND1、PGND2	-0.3	16	V
	PGOOD 至 PGND1、PGND2	0	20	V
输出电压	SW 至 PGND1、PGND2 ⁽²⁾	-0.3	$V_{IN} + 0.3$	V
	VCC 至 PGND1、PGND2	-0.3	5.5	V
电流	PGOOD 灌电流		10	mA
T _J	结温	-40	150	°C
T _{stg}	贮存温度	-40	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在[建议运行条件](#)以外的任何其他条件下能够正常运行。如果超出[建议运行条件](#)但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
- (2) 此引脚上可能出现比 PGND 低 2V、比 V_{IN} 高 2V 的电压，持续时间 $\leq 200\text{ns}$ ，占空比 $\leq 0.01\%$ 。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 ⁽¹⁾ 器件 HBM 分类等级 2	± 2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 器件 CDM 分类等级 C5	± 750	

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在推荐的 -40°C 到 150°C 工作结温范围内测得 (除非另外说明) ⁽¹⁾

		最小值	标称值	最大值	单位
输入电压	输入电压范围 (启动后)	3		36	V
输入电压	偏置引脚工作电压			12	V
输出电压	可调版本的输出电压范围 ⁽²⁾	1		$0.95 \cdot V_{IN}$	V
频率	自由运行频率		2.1		MHz
同步频率	同步频率范围	200		2200	kHz
负载电流	输出直流电流范围, LM64440-Q1 ⁽³⁾	0		4	A
负载电流	输出直流电流范围, LM64460-Q1 ⁽³⁾	0		6	A
温度	工作结温 T _J 范围	-40		150	°C

- (1) 建议运行条件表示器件可正常运行的条件。有关详细的规范和条件，请参阅[电气特性表](#)。
- (2) 在任何情况下，输出电压都不应降至零伏以下。
- (3) 在高开关频率和/或高环境温度下运行时，最大持续直流电流可能会降低。有关详细信息，请参阅[应用信息](#)。

6.4 热性能信息

此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。这些值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它们并不代表在实际应用中获得的性能。例如，该器件的 EVM 实现了 23.5°C/W 的 $R_{\theta JA}$ 。

热指标 ⁽¹⁾		LM64460-Q1、LM64440-Q1	单位
		RYF (VQFN)	
		22 引脚	
$R_{\theta JA}$	结至环境热阻 (LM64460-Q1 EVM) ⁽³⁾	23.5	°C/W
$R_{\theta JA}$	结至环境热阻 (JESD 51-7) ⁽²⁾	38.5	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	30.3	°C/W
$R_{\theta JB}$	结至电路板热阻	8.8	°C/W
Ψ_{JT}	结至顶部特征参数	1	°C/W
Ψ_{JB}	结至电路板特征参数	8.7	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	8.6	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标应用报告](#)。

(2) 此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。这些值是根据 JESD 51-7 计算的，并在 4 层 JEDEC 板上进行了仿真。它们并不代表在实际应用中获得的性能。

(3) 有关电路板布局布线和其他信息，请参阅 [LM64460-Q1 EVM](#) 用户指南。有关热设计信息，请参阅 [应用信息](#) 一节。

6.5 电气特性

限制值适用于推荐的 -40°C 至 +150°C 工作结温范围，除非另有说明。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^\circ\text{C}$ 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： $V_{IN} = 13.5\text{V}$ 。VIN1 短接至 $V_{IN2} = V_{IN}$ 。V_{OUT} 是转换器输出电压。

参数		测试条件	最小值	典型值	最大值	单位
电源电压和电流						
$V_{IN_OPERATE}$	工作输入电压 ⁽¹⁾	启动需要	3.95			V
		运行后	3.0			
$V_{IN_OPERATE_H}$	迟滞 ⁽¹⁾			1		V
I_{Q_VIN}	静态工作电流 (非开关状态) ⁽²⁾	$V_{FB} = +5\%$, $V_{BIAS} = 5\text{V}$, $V_{OUT} = 5\text{V}$		9	18	μA
I_Q	工作静态电流 (非开关)；在 VIN 引脚上测量 ⁽³⁾	$V_{FB} = +5\%$, $V_{BIAS} = 5\text{V}$		0.6	6	μA
I_{BIAS}	流入 BIAS 引脚的电流 (非开关、 $T_J = 125^\circ\text{C}$ 时的最大值) ⁽³⁾	$V_{FB} = +5\%$, $V_{BIAS} = 5\text{V}$, 自动模式		24	31.2	μA
I_{SD}	关断静态电流；在 VIN 引脚处测得	$V_{EN} = 0\text{V}$, $T_J = 25^\circ\text{C}$		0.6	6	μA
ENABLE						
V_{EN_TH}	使能输入阈值电压 (上升)			1.263		V
V_{EN_ACC}	使能输入阈值电压 — 与典型值的上升偏差		-5%		5%	
V_{EN_HYST}	使能阈值迟滞占 V_{EN_TH} 的百分比 (典型值)		24%	28%	32%	
V_{EN_WAKE}	使能唤醒阈值		0.4			V
I_{EN}	使能引脚输入电流	$V_{IN} = V_{EN} = 13.5\text{V}$		2.3		nA
LDO 和 VCC						
V_{CC}	内部 V_{CC} 电压	$V_{BIAS} > 3.4\text{V}$, CCM 运行 ⁽¹⁾		3.3		V
		$V_{BIAS} = 3.1\text{V}$, 非开关		3.1		
V_{CC_UVLO}	内部 V_{CC} 欠压锁定	V_{CC} 上升欠压阈值		3.6		V
$V_{CC_UVLO_HYST}$	内部 V_{CC} 欠压锁定迟滞	迟滞低于 V_{CC_UVLO}		1.1		V
反馈						

6.5 电气特性 (续)

限制值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围, 除非另有说明。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$ 。VIN1 短接至 $V_{IN2} = V_{IN}$ 。 V_{OUT} 是转换器输出电压。

参数		测试条件	最小值	典型值	最大值	单位
V_{FB_acc}	5V、3.3V 和可调节输出版本的初始参考电压精度	$V_{IN} = 3.3\text{V}$ 至 36V , $T_J = 25^{\circ}\text{C}$, FPWM 模式	-1%		1%	
V_{OUT_acc}	3.3V 固定 V_{OUT} 修整选项的参考电压精度	FPWM 模式	3.2587	3.3	3.3413	V
V_{OUT_acc}	5V 固定 V_{OUT} 修整选项的参考电压精度	FPWM 模式	4.9375	5	5.0625	V
R_{FB}	从 FB 到 GND 的电阻	5V 选项		1.85		M Ω
		3.3V 选项		2.1		
I_{FB}	从 FB 到 GND 的输入电流	仅限可调节版本, $V_{FB} = 1\text{V}$		1	50	nA
振荡器						
f_{SW}	开关频率	具有或不具有展频的中心频率, CCM 运行	1.9	2.1	2.3	MHz
f_{S_SS}	展频运行的频率范围 - 与中心频率的最大偏差	可用展频		2%		
f_{PSS}	展频频谱图频率 ⁽¹⁾	展频可用, $f_{SW} = 2.1\text{MHz}$			1.5	Hz
MODE/SYNC						
$I_{MODE/SYNC}$	MODE/SYNC 引脚在启动后的漏电流	$V_{MODE/SYNC} = 3.3\text{V}$		1		nA
		$V_{MODE/SYNC} = 5.5\text{V}$		1		
V_{MODE_L}	MODE/SYNC 输入电压低				0.4	V
V_{MODE_H}	MODE/SYNC 输入电压高		1.6			V
V_{SYNCD_HYST}	MODE/SYNC 输入电压迟滞		0.155		1	V
V_{MODE_H2}	如果 MODE/SYNC 电压低于该电压且高于 V_{SYNCDH} , 则启用展频	电平相关的运行	2.5			V
V_{MODE_H3}	如果 MODE/SYNC 高于此电压, 则禁用展频	电平依赖操作			4.9	V
R_{MODE_H}	MODE/SYNC 连接电阻表示展频关闭	电平依赖操作	30			k Ω
R_{MODE_L}	MODE/SYNC 连接电阻表示展频开启	电平依赖操作			6	k Ω
MOSFET						
$R_{DS(on)HS}$	电源开关导通电阻	高侧 MOSFET $R_{DS(on)}$		41	82	m Ω
$R_{DS(on)LS}$	电源开关导通电阻	低侧 MOSFET $R_{DS(on)}$		21	45	m Ω
$V_{BOOT-UVLO}$	CBOOT 相对于 SW 的电压, 该电压会关闭高侧开关			2.1		V
电流限值						
I_{L-HS}	高侧开关电流限制 LM64460-Q1 ⁽⁴⁾	占空比接近 0%	8.9	10.3	11.5	A
	高侧开关电流限制 LM64440-Q1 ⁽⁴⁾		6	7	8.1	
I_{L-LS}	低侧开关电流限制 LM64460-Q1		6.1	7.1	8.1	A
	低侧开关电流限制 LM64440-Q1		4.0	4.8	5.4	
I_{L-ZC}	过零电流限值。流出 SW 引脚的电流方向为正	自动模式, 静态测量		0.25		A
I_{L-NEG}	负电流限值。流出 SW 引脚的电流方向为正, LM64460-Q1	FPWM 运行		-3		A
	负电流限值 FPWM 和 SYNC 模式。流出 SW 引脚的电流方向为正, LM64440-Q1			-2		

6.5 电气特性 (续)

限制值适用于推荐的 -40°C 至 +150°C 工作结温范围, 除非另有说明。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^\circ\text{C}$ 条件下最有可能达到的参数标准, 仅供参考。除非另有说明, 以下条件适用: $V_{IN} = 13.5\text{V}$ 。VIN1 短接至 $V_{IN2} = V_{IN}$ 。 V_{OUT} 是转换器输出电压。

参数		测试条件	最小值	典型值	最大值	单位
$I_{PK_MIN_0}$	自动模式下的最小峰值命令/器件电流额定值	脉冲持续时间 < 100ns		25%		
$I_{PK_MIN_100}$	自动模式下的最小峰值命令/器件电流额定值	脉冲持续时间 > 1μs		12.5%		
V_{HICCUP}	FB 电压与待调节 FB 电压之比	软启动期间会禁用断续		40%		
电源正常						
PGD_{OV}	PGOOD 上限阈值 - 上升	V_{OUT} 百分比设置	105%	107%	110%	
PGD_{UV}	PGOOD 下限阈值 - 下降	V_{OUT} 百分比设置	92%	94%	96.5%	
PGD_{HYST}	PGOOD 迟滞	V_{OUT} 百分比设置		1.3%		
$V_{IN(PGD-VALID)}$	正常 PGOOD 功能的输入电压		1.0			V
$V_{PGD(LOW)}$	低电平 PGOOD 功能输出电压	46μA 上拉至 PGOOD, $V_{IN} = 1\text{V}$, $V_{EN} = 0\text{V}$			0.4	V
		1mA 上拉至 PGOOD, $V_{EN} = 0\text{V}$			0.4	
		2mA 上拉至 PGOOD, $V_{EN} = 3.3\text{V}$			0.4	
R_{PGD}	PGOOD 输出的 $R_{DS(on)}$	1mA 上拉至 PGOOD, $V_{EN} = 0\text{V}$		17	40	Ω
		1mA 上拉至 PGOOD, $V_{EN} = 3.3\text{V}$		40	90	Ω
I_{OV}	过压条件下 SW 节点上的下拉电流			0.5		mA
热关断						
T_{SHD}	热关断上升阈值 ⁽¹⁾		158	168	180	°C
$T_{SHD-HYS}$	热关断迟滞 ⁽¹⁾			10		°C

(1) 参数由相关参数的设计、统计分析和生产测试指定。 未经生产测试。

(2) $I_{Q_VIN} = I_Q + I_{BIAS} \times (V_{OUT} / V_{IN})$

(3) 这是器件在开环且不切换状态下的电流, 将 FB 拉至比标称值高出 +5%。 并不代表转换器在调节时的总输入电流。

(4) 高侧电流限制是占空比的函数。 高侧电流限制值在小占空比条件下最高, 在高占空比条件下更低。

6.6 计时特点

限制值适用于推荐的 -40°C 至 $+150^{\circ}\text{C}$ 工作结温范围，除非另有说明。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： $V_{IN} = 13.5\text{V}$ 。

参数		测试条件	最小值	典型值	最大值	单位
开关节点						
$t_{ON(min)}$	最小高侧开关导通时间	$V_{IN} = 20\text{V}$, $I_{OUT} = 2\text{A}$		55	70	ns
$t_{ON(max)}$	最大高侧开关导通时间			9		μs
$t_{OFF(min)}$	最小低侧开关导通时间	$V_{IN} = 4\text{V}$, $I_{OUT} = 1\text{A}$		65	85	ns
t_{SS}	从第一个 SW 脉冲到 90% Vref 的时间	$V_{IN} \geq 4.2\text{V}$	2	3	4	ms
t_{SS2}	从第一个 SW 脉冲到 FPWM 锁定释放的时间（如果输出未处于稳压状态）	$V_{IN} \geq 4.2\text{V}$	4.5	6.5	8.5	ms
t_W	短路等待时间（“断续”时间）			40		ms
ENABLE						
t_{EN}	导通延迟 ⁽¹⁾	$C_{VCC} = 1\mu\text{F}$ 时从 EN 高电平到第一个 SW 脉冲的时间（如果输出从 0V 开始）		0.7		ms
t_B	上升沿或下降沿后 EN 消隐	低电平为 0.6V	4		8	μs
SYNC						
t_{PULSE_H}	需要识别为脉冲的高电平持续时间		100			ns
t_{PULSE_L}	需要识别为脉冲的低电平持续时间		100			ns
t_{MODE}	在单一电平下指示 FPWM 或自动模式所需的时间		16.5			μs
t_{SYNC}	有效同步信号中的高电平或低电平信号持续时间				8	μs
t_{MEAS}	进入自动模式时的 MODE/SYNC 引脚电阻测试持续时间	基于电平的 MODE/SYNC 引脚运行		25		μs
电源正常						
$t_{PGDFLT(rise)}$	PGOOD 高电平信号的延迟时间		1.5	2	2.5	ms
$t_{PGDFLT(fall)}$	PGOOD 功能的干扰滤波器时间常数			24		μs

(1) 使用相关参数的设计、统计分析和生产测试指定参数；未经量产测试。

6.7 系统特性

如果使用典型应用电路中的元件值，则根据设计指定以下值。限值适用于 -40°C 至 $+150^{\circ}\text{C}$ 结温范围（除非另外说明）。最小值和最大值限值是经过测试、设计或统计相关性分析而得出。典型值表示 $T_J = 25^{\circ}\text{C}$ 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用： $V_{IN} = 13.5\text{V}$ 。 V_{IN1} 短接至 $V_{IN2} = V_{IN}$ 。 V_{OUT} 是输出设置。这些参数未经生产环境测试。

参数		测试条件	最小值	典型值	最大值	单位
效率						
η_{5V_2p1MHz}	典型效率为 2.1MHz	$V_{OUT} = 5V$, $I_{OUT} = 6A$, LM64460-Q1	92.5%			
		$V_{OUT} = 5V$, $I_{OUT} = 4A$, LM64440-Q1	93%			
		$V_{OUT} = 5V$, $I_{OUT} = 100\mu A$, $R_{FBT} = 1M\Omega$	73%			
η_{3p3V_2p1MHz}	典型效率为 2.1MHz	$V_{OUT} = 3.3V$, $I_{OUT} = 6A$, LM64460-Q1	90%			
		$V_{OUT} = 3.3V$, $I_{OUT} = 4A$, LM64440-Q1	91%			
		$V_{OUT} = 3.3V$, $I_{OUT} = 100\mu A$, $R_{FBT} = 1M\Omega$	71%			
运行范围						
V_{VIN_MIN1}	在启动后负载降低时实现完整功能的 V_{IN}	V_{OUT} 设置为 3.3V	3.0			V
V_{VIN_MIN2}	在启动后 100% 最大额定负载下实现完整功能的 V_{IN}	V_{OUT} 设置为 3.3V	3.95			V
I_{Q-VIN}	工作静态电流 ⁽¹⁾	$V_{OUT} = 3.3V$, $I_{OUT} = 0A$, 自动模式 , $R_{FBT} = 1M\Omega$	7			μA
		$V_{OUT} = 5V$, $I_{OUT} = 0A$, 自动模式 , $R_{FBT} = 1M\Omega$	10			
V_{OUT5}	5V 出厂选项的输出电压	$V_{IN} = 5.8V$ 至 $36V$, $I_{OUT} = 6A$, LM64460-Q1 或 $I_{OUT} = 4A$, LM64440-Q1	4.9	5	5.1	V
		自动模式出厂选项 , $V_{IN} = 5.5V$ 至 $36V$, $I_{OUT} = 100\mu A$ 至 $100mA$	4.9	5.05	5.125	
V_{OUT3}	3.3V 出厂选项的输出电压	$V_{IN} = 3.9V$ 至 $36V$, $I_{OUT} = 6A$, LM64460-Q1 或 $I_{OUT} = 4A$, LM64440-Q1	3.24	3.3	3.35	V
		$V_{IN} = 3.9V$ 至 $36V$, $I_{OUT} = 100\mu A$ 至 $100mA$	3.24	3.33	3.38	
V_{DROP1}	输入到输出电压差分 , 以保持调节精度而不会出现电感器 DCR 压降	$V_{OUT} = 3.3V$, $I_{OUT} = 4A$, $25^{\circ}C$ 时的输出精度为 -3%	0.4			V
		$V_{OUT} = 3.3V$, $I_{OUT} = 4A$, $125^{\circ}C$ 时的输出精度为 -3%	0.55			
V_{DROP2}	输入到输出电压差分 , 以保持 $f_{SW} \geq 1.85MHz$, 无电感器 DCR 压降	$V_{OUT} = 3.3V$, $I_{OUT} = 4A$, $25^{\circ}C$ 时的调节精度为 -3%	0.8			V
		$V_{OUT} = 3.3V$, $I_{OUT} = 4A$, $125^{\circ}C$ 时的调节精度为 -3%	1.2			
D_{MAX}	最大开关占空比	$f_{SW} = 1.85MHz$	87%			
		在频率折返期间	98%			

(1) 有关此规格的含义以及计算方法，请参阅详细的输入电源电流说明。

6.8 典型特性

除非另有说明，否则 $V_{IN} = 13.5V$ 且 $f_{SW} = 2.1MHz$ 。

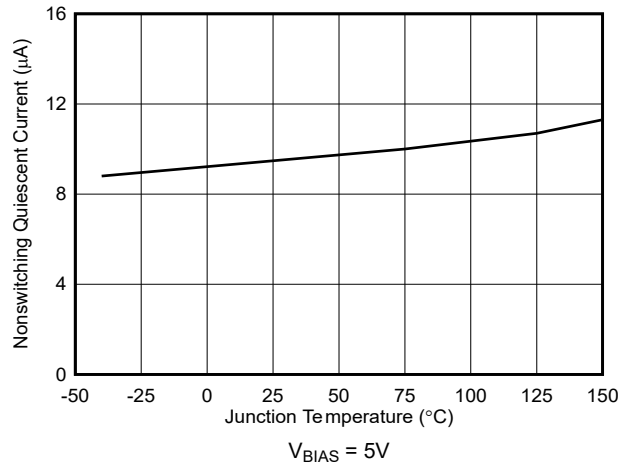


图 6-1. 非开关输入电源电流

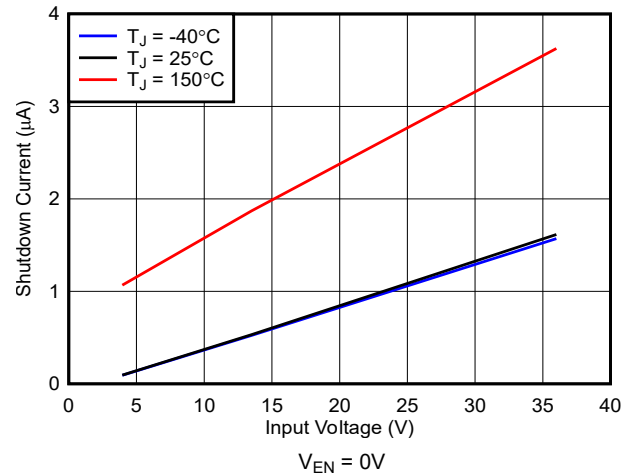


图 6-2. 关断电源电流

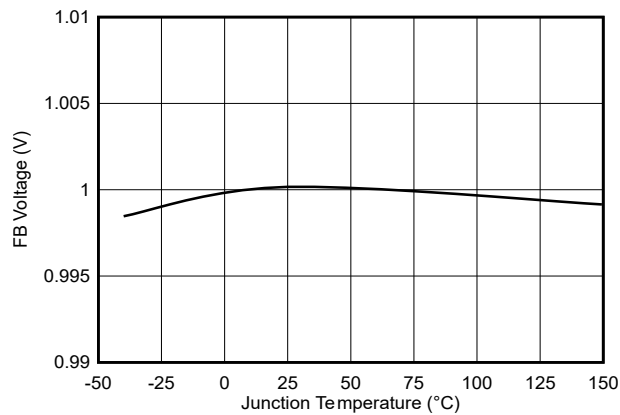


图 6-3. 反馈电压

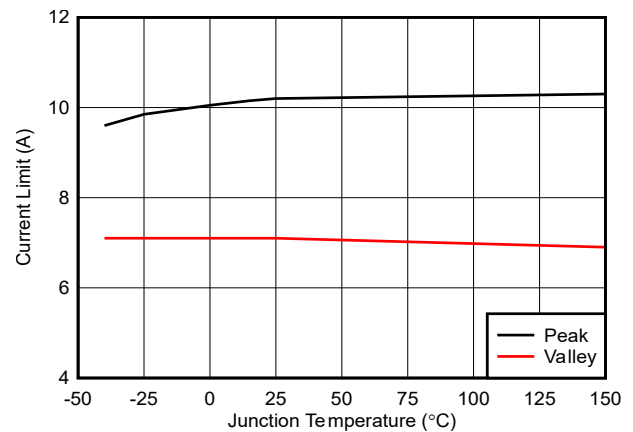


图 6-4. 高侧和低侧电流限制

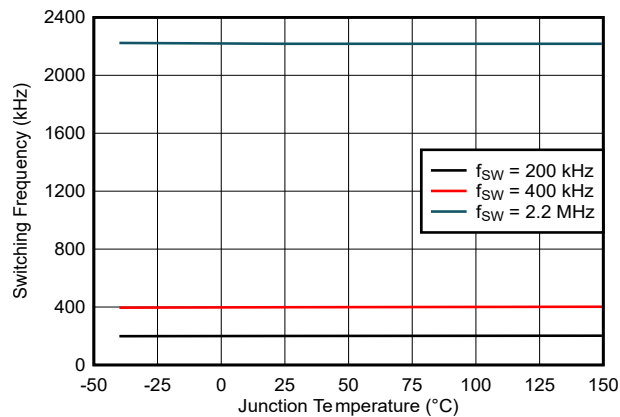


图 6-5. 通过 SYNC 设置的开关频率

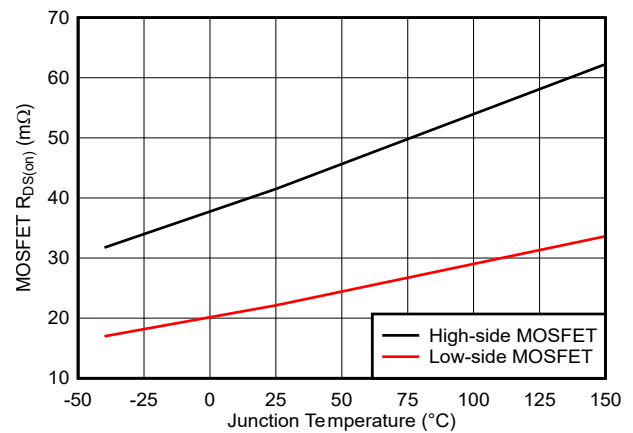


图 6-6. 高侧与低侧 MOSFET $R_{DS(on)}$

6.8 典型特性 (续)

除非另有说明，否则 $V_{IN} = 13.5V$ 且 $f_{SW} = 2.1MHz$ 。

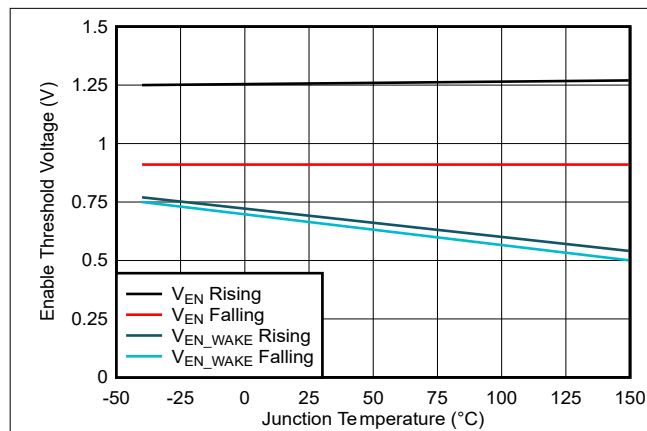


图 6-7. 使能阈值

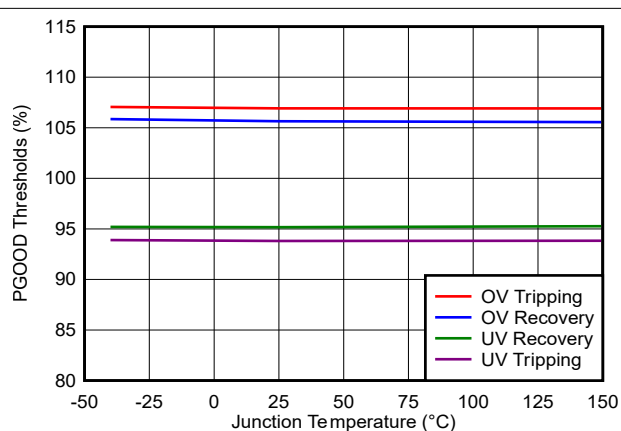


图 6-8. PGOOD 阈值

7 详细说明

7.1 概述

LM644x0-Q1 是一款易于使用的同步降压 DC/DC 转换器，专为对可靠性和低 EMI 有严格要求的各类汽车应用而设计。这些器件的工作输入电压范围为 3.95V 至 36V，启动后的工作电压低至 3V，瞬态电压高达 42V。LM64460-Q1 采用极小的设计尺寸，可提供高达 6A 的直流负载电流，而 LM64440-Q1 同样采用极小的设计尺寸，可提供 4A 的直流负载电流，转换效率高，输入静态电流超低。

LM644x0-Q1 的默认开关频率为 2.1MHz，但可在 200kHz 至 2.2MHz 的频率范围内同步。该转换器包含一些特定功能，可在对噪声敏感的汽车应用中实现出色的 EMI 性能，例如：

- 经过优化的封装和引脚排列设计能实现屏蔽式开关节点布局，可降低辐射 EMI。
- 具有对称电容器布局的并行输入路径可更大限度地减少寄生电感、开关电压振铃和辐射场耦合。
- 假随机展频 (PRSS) 调制可降低峰值辐射。
- 频率同步和引脚可选的 FPWM 模式可在整个负载电流范围内提供恒定的开关频率。
- 集成了高侧和低侧、带增强型栅极驱动控制的功率 MOSFET，可实现低噪声 PWM 开关。

这些特性共同显著降低了 EMI 滤波要求，从而消除了屏蔽和其他昂贵的 EMI 缓解措施，同时有助于满足针对传导和辐射发射的 CISPR 25 5 类汽车 EMI 标准。

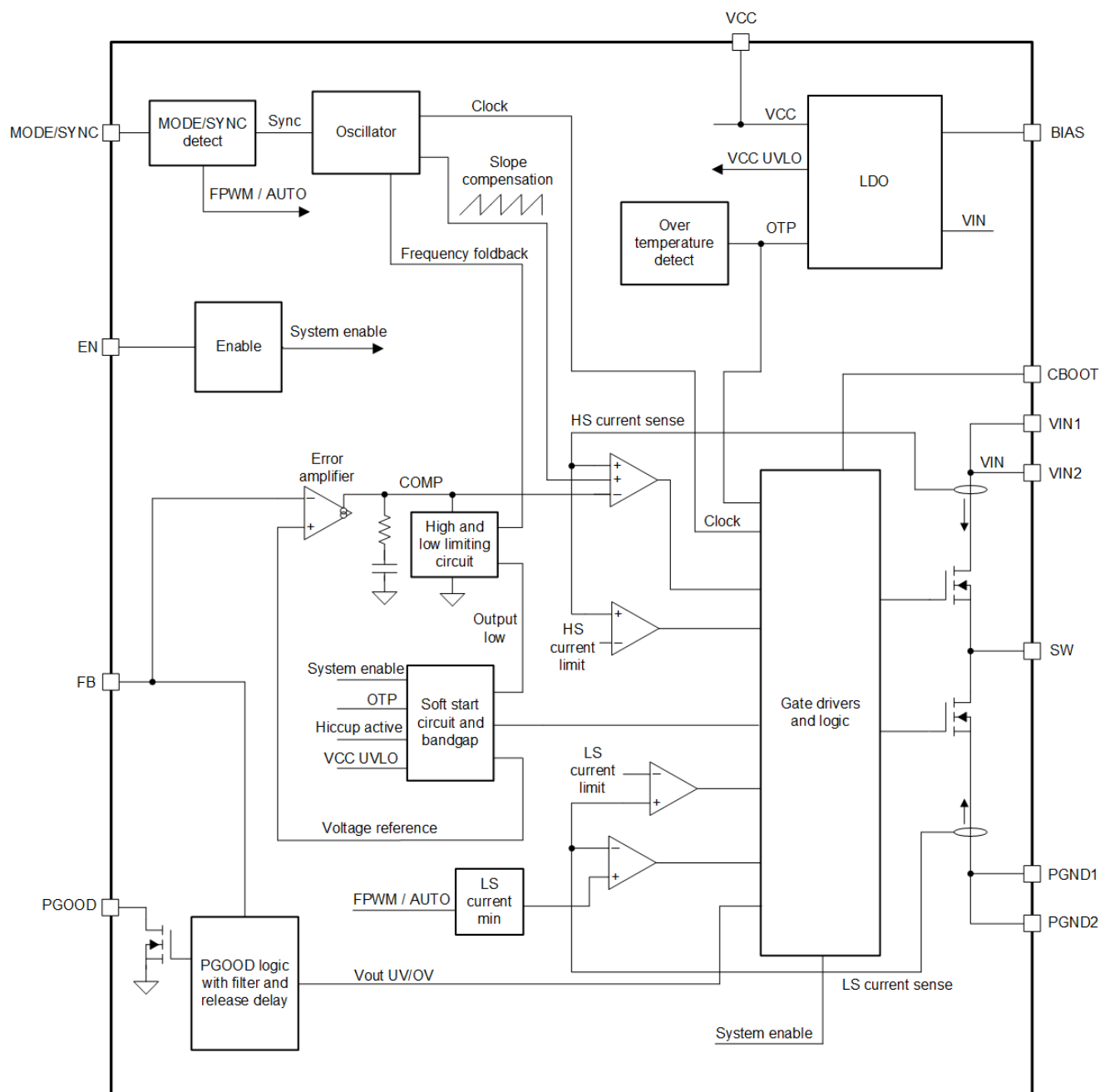
LM644x0-Q1 的增强型 HotRod QFN 封装采用精心设计的可润湿侧面引脚排列，可在相邻 VIN、SW 或 PGND 电源引脚之间提供额外的间隙，从而提升了可靠性并降低了引脚 FMEA 风险。此外，转换器还集成了其他功能，可满足全面的系统要求，包括：

- 具有迟滞功能的精密使能输入，可提供可编程线路欠压锁定 (UVLO)
- 具有逐周期峰值和谷值电流限制，有助于优化电感器选型
- 用于电源轨时序管理和故障报告的漏极开路电源良好监控
- 内部固定输出电压软启动
- 单调启动至预偏置负载
- 具有自动恢复功能的热关断

LM644x0-Q1 符合 AEC-Q100 1 级标准，其电气特性在最高结温 150°C 条件下均有规定。以下特性有助于为需要增强可靠性和耐久性的汽车应用提供出色的点负载稳压器设计：

- 宽输入电压范围
- 低静态电流消耗
- 优化的热设计和高温操作
- 改进了引脚 FMEA
- 设计尺寸小

7.2 功能方框图



7.3 特性说明

7.3.1 输入电压范围 (VIN1、VIN2)

LM644x0-Q1 的稳态输入电压范围为 3V 至 36V，适用于典型 12V 和 24V 汽车电源轨中的降压转换。图 7-1 中的原理图电路展示了实现基于 LM644x0-Q1 且采用单输入电源的降压稳压器所需的所有元件。

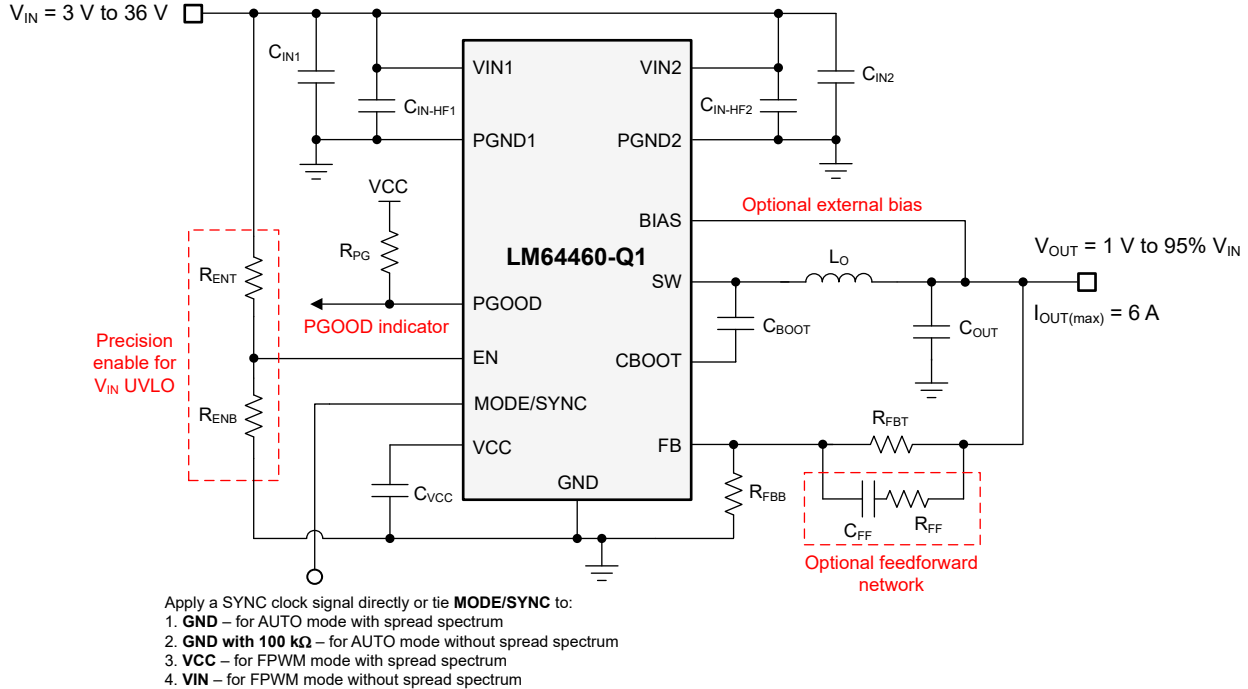


图 7-1. 输入工作电压范围为 3V 至 36V 的 LM64460-Q1 原理图

启动时所需的最小输入电压为 3.95V。请格外小心，确保转换器 VIN 引脚 (VIN1 和 VIN2) 上的电压在线路或负载瞬态事件期间不超过 42V 的绝对最大额定电压。如果 VIN 引脚上的电压振铃超过绝对最大额定值，则可能会损坏 IC。

7.3.2 输出电压设定值 (FB)

根据开关频率和负载电流电平，LM644x0-Q1 通常能够提供输出电压范围为 1V 至略低于输入电压。如果 LM64460-Q1 转换器是 3.3V 或 5V 固定输出选项，则只需将 FB 连接到调节点的输出端。通过可调节输出电压版本定义输出电压设定值，如图 7-1 所示。

转换器的可调节版本使用 1V 基准电压，内部误差放大器将 FB 电压调节为等于参考电压。使用方程式 1 确定所需输出电压设定值和 R_FBT 给定值的 R_FBB。

$$R_{FBB} [k\Omega] = \left(\frac{1V}{V_{OUT} [V] - 1V} \right) \cdot R_{FBT} [k\Omega] \quad (1)$$

虽然 R_FBT 通常在 10kΩ 至 1MΩ 的范围内，但请使用 100kΩ 值来提高防噪性能（相对于较高的电阻，例如 1MΩ）并降低电流消耗（与较低的电阻值相比）。

7.3.3 精密使能和输入电压 UVLO (EN)

EN 输入支持可调输入欠压锁定 (UVLO)，通过电阻器值编程，以满足特定应用的上电和断电要求。此外，外部逻辑信号可以用来驱动 EN 输入，从而开启和关闭输出，以及实现系统时序控制或保护。

LM644x0-Q1 会在 EN 被拉至 0.4V 以下时进入低 I_Q 关断模式。内部 LDO 稳压器关闭，关闭 LM644x0-Q1 的偏置电流。当 EN 电压介于硬关断和精密使能阈值之间时，LM644x0-Q1 在待机模式下运行，同时 VCC 电压保持在稳压状态。EN 上的电压高于 V_{EN-TH} 后，如果输入电压驱动内部 VCC 高于 3.6V (典型值) 的上升 UVLO 阈值，转换器就开始正常开关。

EN 引脚不能悬空。使器件工作最简单的方法是将 EN 引脚连接至 VIN，从而实现 LM644x0-Q1 的自启动。然而，许多应用通过使用从 VIN 到 EN 的分压器网络 (如 图 7-1 所示) 来建立精密输入电压 UVLO，这对于系统非常有益。这可用于时序控制，防止在使用长输入电缆情况下器件再次触发，或减少电池深度放电的发生。请注意，精度使能阈值 V_{EN-TH} 具有 28% 的磁滞，以防止开/关重新触发。另一个 IC 的外部逻辑输出也可用于驱动 EN，从而实现系统电源时序。

使用 方程式 2 计算电阻分压器值。有关更多信息，请参阅 输入电压 UVLO。

$$R_{ENT} [k\Omega] = R_{ENB} [k\Omega] \cdot \left(\frac{V_{IN(on)} [V]}{V_{EN-TH} [V]} - 1 \right) \quad (2)$$

其中

- $V_{IN(on)}$ 是所需的输入电压导通阈值。

7.3.4 MODE/SYNC 运行

LM644x0-Q1 通过 MODE/SYNC 输入引脚可选择工作模式。LM644x0-Q1 可在以下三种可选择模式之一运行：

- **AUTO 模式**：在轻负载期间启用脉冲频率调制 (PFM) 操作和二极管仿真，以防止电感器中的反向电流。有关更多详细信息，请参阅 节 7.4.3.2。
- **FPWM 模式**：在 FPWM 模式下，禁用二极管仿真，从而允许电流反向流过电感器。这样即使没有负载电流，也能以全频率运行。有关更多详细信息，请参阅 节 7.4.3.3。
- **SYNC 模式**：LM644x0-Q1 时钟会锁定到施加在 MODE/SYNC 引脚的外部信号。只要输出电压可在全频率下调节，并且不受最短关断时间或最短导通时间的限制，时钟频率就会与施加到 MODE/SYNC 引脚的信号频率相匹配。当 LM644x0-Q1 处于 SYNC 模式时，LM644x0-Q1 就像在 FPWM 模式下运行一样：禁用二极管仿真，从而允许在输出无负载时匹配施加到 MODE/SYNC 引脚的频率。

此外，MODE/SYNC 引脚可用于激活或停用 LM644x0-Q1 的展频功能。MODE/SYNC 引脚可通过两种方式进行配置：基于电平的 MODE/SYNC 控制 (请参阅 节 7.3.4.1) 或基于脉冲的 MODE/SYNC 控制 (请参阅 节 7.3.4.2)。

7.3.4.1 基于电平的 MODE/SYNC 控制

如果只使用单个模式，则可以使用基于电平的控制来配置转换器。请注意，LM644x0-Q1 无法在基于电平的模式下与外部时钟信号同步。表 7-1 汇总了电平相关模式选择设置。基于电平的模式选择设置在 t_{MODE} 到期后寄存。图 7-2 还显示了基于电平的模式。

表 7-1. 电平相关模式选择设置

MODE/SYNC	模式
连接至 GND	带展频的 AUTO 模式
通过 100k Ω 连接到 GND	无展频的 AUTO 模式
连接到 VCC 或设置 $V_{MODE_H} < V_{MODE_H2} < V_{MODE_H3}$	带展频的 FPWM 模式
连接到 VIN 或设置 $V_{MODE_H3} < V_{MODE_H2} < V_{MODE_H}$	无展频的 FPWM 模式

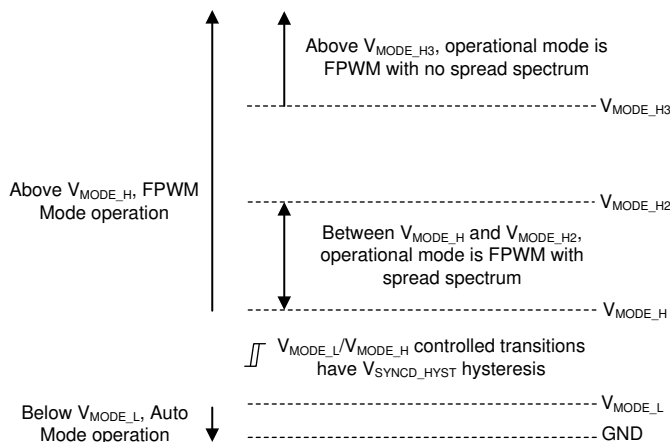


图 7-2. 电平相关模式选择设置

请注意，在压降运行期间，输入电压接近 VCC。由于这种情况通常在压降运行期间出现，因此开关频率通常会折返并且展频会停用。当 VIN 增大且器件不再处于频率折返状态时，展频将重新激活。此外，当输入电压为 3V 至 3.7V 且 LM644x0-Q1 不处于压降运行状态时，展频操作未指定。

基于电平的 MODE/SYNC 引脚控制的目的之一是在 FPWM 和自动模式之间动态切换。为确保 MODE/SYNC 接地电阻小于 R_{SYNC_L} ，请使用 6k Ω 接地。MODE/SYNC 引脚随后可在 FPWM 和自动模式之间切换，如表 7-1 所示。

如果需要无展频运行的自动模式，请通过 100k Ω 电阻器将 MODE/SYNC 接地。无展频的自动模式是一个固定选项，无法动态更改模式。

7.3.4.2 脉冲相关 MODE/SYNC 控制

大多数需要 LM644x0-Q1 提供多种运行模式的系统由微处理器等数字电路控制。这些系统可以轻松生成动态信号，但难以生成多级信号。脉冲依赖式 MODE/SYNC 控制在这些系统中很有用。

要启动脉冲依赖式 MODE/SYNC 控制，必须输入有效的同步信号。在有效同步脉冲序列中完成第四个脉冲后，MODE/SYNC 将进入脉冲依赖式 MODE/SYNC 控制模式，如图 7-3 和图 7-4 所示。返回电平依赖式 MODE/SYNC 控制的唯一方法是重新启动 LM644x0-Q1。

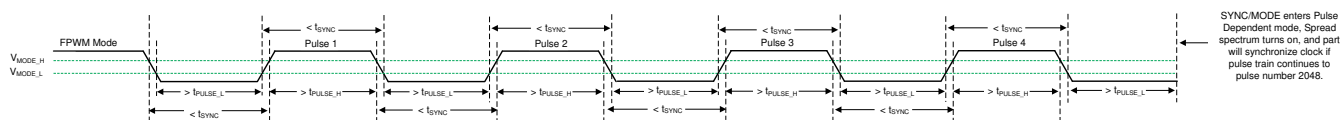


图 7-3. 从 FPWM 模式转换到脉冲相关控制

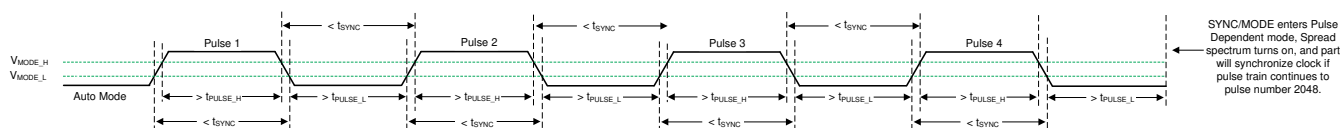


图 7-4. 从 AUTO 模式转换到脉冲相关控制

启动脉冲依赖式 MODE/SYNC 控制后，表 7-2 汇总了脉冲依赖式模式选择设置。

表 7-2. 脉冲相关模式选择设置

MODE/SYNC	模式
$V_{\text{MODE/SYNC}} > V_{\text{MODE_H}}$	带展频的 FPWM 模式
$V_{\text{MODE/SYNC}} < V_{\text{MODE_L}}$	带展频的 AUTO 模式
同步时钟	无展频的 SYNC 模式
$V_{\text{MODE/SYNC}} > V_{\text{MODE_H}}$ 和双脉冲 (图 7-6)	无展频的 FPWM 模式
$V_{\text{MODE/SYNC}} < V_{\text{MODE_L}}$ 和双脉冲 (图 7-7)	无展频的 AUTO 模式

图 7-5 展示了在脉冲依赖 MODE/SYNC 控制下自动模式和 FPWM 模式之间的转换。LM644x0-Q1 在 t_{MODE} 时间结束之后切换为新的运行模式。

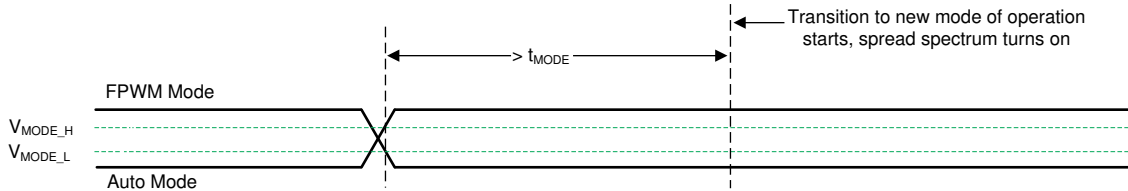


图 7-5. 自动模式和 FPWM 模式之间的转换

在自动模式和 FPWM 模式下，两个正向脉冲可用于关闭展频。两个正脉冲必须与有效同步信号的特性一致。图 7-6 至 图 7-9 显示了导致扩频关闭的唯一波形。更多有时序规格的信息，请参阅电气特性。

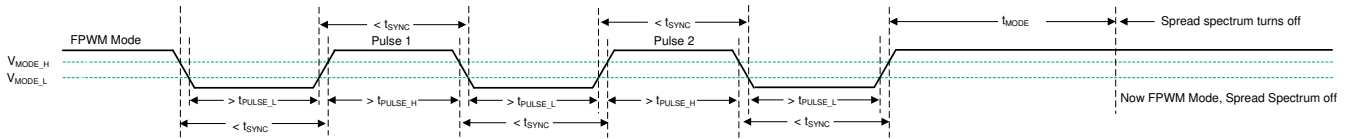


图 7-6. 在 FPWM 模式下禁用展频

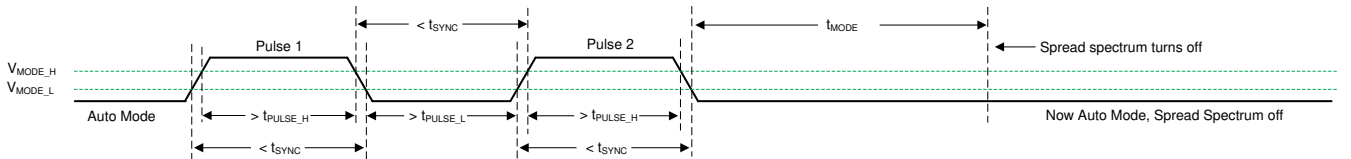


图 7-7. 在 AUTO 模式下禁用展频

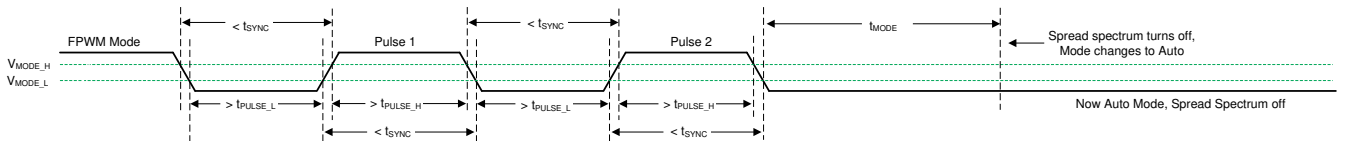


图 7-8. 从 FPWM 模式转换到自动模式时禁用展频

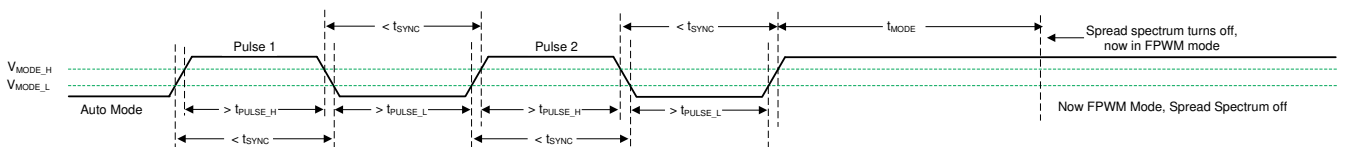


图 7-9. 从自动模式转换到 FPWM 模式时禁用展频

要进入 SYNC 模式，有效的同步信号必须持续存在 2048 个周期。

如果 MODE/SYNC 电压保持恒定的时间大于 t_{MODE} ，则 LM644x0-Q1 将进入自动模式或 FPWM 模式。此时，展频打开，而 MODE/SYNC 在脉冲相关模式下运行。

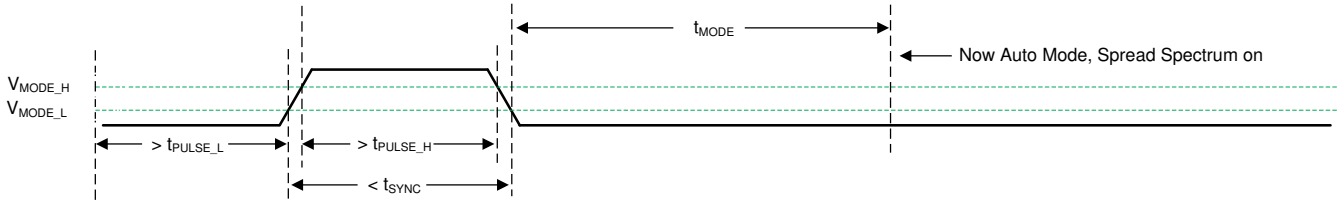


图 7-10. 从 SYNC 模式转换到自动模式

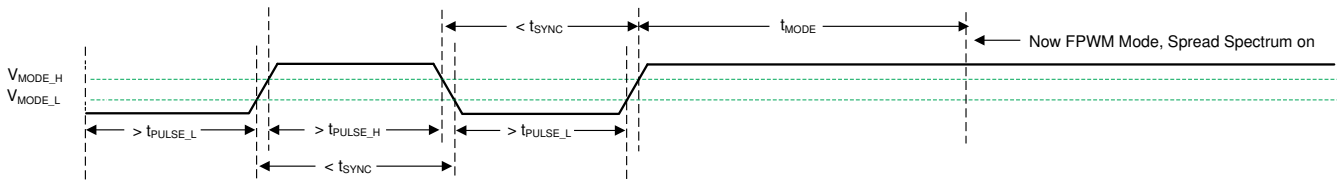
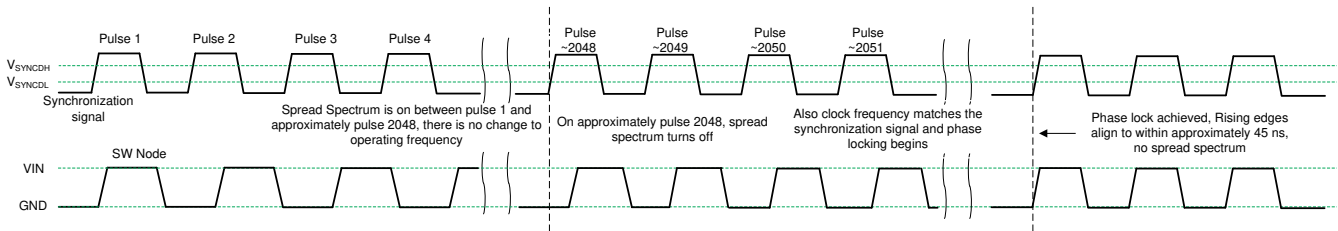


图 7-11. 从 SYNC 模式转换到 FPWM 模式

7.3.5 时钟锁定

在检测到有效的同步信号后，时钟锁定程序将启动。LM644x0-Q1 在 MODE/SYNC 引脚接收该信号。在大约 2048 个脉冲之后，时钟频率平稳过渡至同步信号频率，且输出电压不会变化。请注意，频率突然调整时，相位保持不变，因此默认频率下运行与同步频率下运行之间的时钟周期处于中间值。此操作可以消除非常长或非常短的脉冲。频率调整后，相位会在几十个周期内进行调整，以便上升同步边沿与开关 (SW) 节点的上升脉冲对齐。请参阅图 7-12。



在四个脉冲后检测到同步信号。转换器在大约 2048 个脉冲后准备好同步，并使用无干扰技术调整频率。锁相随后实现。

图 7-12. 同步过程

另请注意，LM644x0-Q1 在同步脉冲中的第一个边沿之后打开展频。请参阅 [引脚配置和功能](#) 中的 MODE/SYNC 引脚说明。在大约第 2048 个脉冲上调整频率后，展频关闭。最后，如果转换器由于低输入电压或高输入电压，或在电流限制期间以较低的开关频率运行，则在导致低频运行的条件被消除之前，不会发生频率锁定。

7.3.6 电源正常监视器 (PGOOD)

实现了 PGOOD 功能以替代分立式复位器件，从而减少 BOM 数量并降低成本。当反馈 (FB) 电压超出指定的 PGOOD 阈值时，PGOOD 电压变为低电平（请参阅图 6-8）。此操作可能发生在电流限制和热关断期间，以及处于禁用状态和正常启动期间。干扰滤波器可防止在输出电压的短时偏移（例如在线路和负载瞬态期间）时出现错误标志。输出电压波动若持续时间短于 $t_{PGDFLT(fall)}$ ，不会触发 PGOOD 标志。请参阅图 7-13，以充分了解 PGOOD 运行。

PGOOD 输出由一个漏极开路 N 沟道晶体管组成，需要一个外部上拉电阻连接到合适的逻辑电源或 V_{OUT} 。当 EN 拉低时，标志输出也被强制为低电平。在 EN 为低电平时，只要输入电压高于 1V (典型值)，PGOOD 就保持有效。

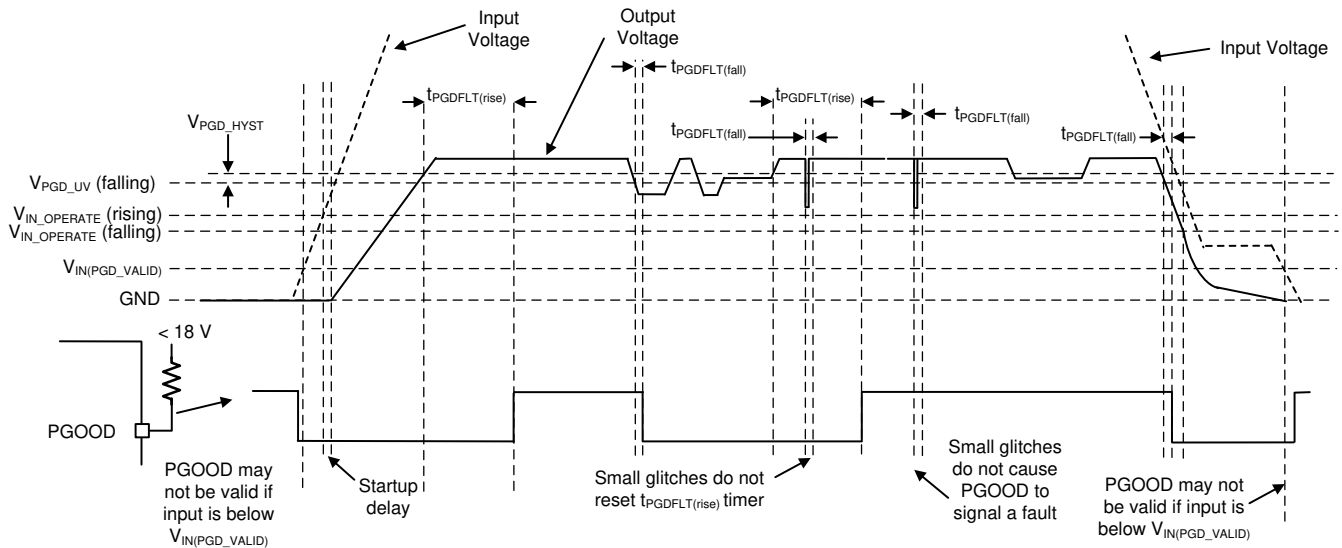


图 7-13. PGOOD 时序图 (不包括 OV 事件)

表 7-3. 导致 PGOOD 发出故障信号 (拉至低电平) 的条件

故障条件启动	故障条件结束 (在此之后，必须经过 $t_{PGDIFLT(rise)}$ 才能释放 PGOOD 输出) (1)
$V_{OUT} < V_{OUT-target} \times PGDI_{UV}$ 且 $t > t_{PGDIFLT(fall)}$	稳压输出电压： $V_{OUT-target} \times (PGDI_{UV} + PGDI_{HYST}) < V_{OUT} < V_{OUT-target} \times (PGDI_{OV} - PGDI_{HYST})$ (请参阅 图 6-8)
$V_{OUT} > V_{OUT-target} \times PGDI_{OV}$ 且 $t > t_{PGDIFLT(fall)}$	稳压输出电压
$T_J > T_{SHD}$	$T_J < T_{SHD-F}$ 且稳压输出电压
$V_{EN} < V_{EN-TH}$ 下降	$V_{EN} > V_{EN-TH}$ 下降且稳压输出电压
$V_{CC} < V_{CC-UVLO} - V_{CC-UVLO-HYST}$	$V_{CC} > V_{CC-UVLO}$ 且稳压输出电压

(1) 作为额外的运行检查，PGOOD 在软启动期间保持低电平，软启动时间定义为输出电压达到设定点所需的时间或自启动以来经过 t_{SS2} ，以较小者为准。

7.3.7 辅助电源稳压器 (VCC、BIAS)

VCC 是内部 LDO 子稳压器的输出，用于为 LM644x0-Q1 的控制电路供电。VCC 标称电压为 3.3V。BIAS 引脚是内部 LDO 的输入。该输入端可连接到 V_{OUT} 以提供尽可能低的输入电源电流。如果 BIAS 电压低于 3.1V，则 VIN1 和 VIN2 直接为内部 LDO 供电。

为了防止不安全运行，VCC 具有 UVLO 保护，可在内部电压过低时防止进行开关操作。请参阅 [电气特性](#) 中的 $V_{CC-UVLO}$ 和 $V_{CC-UVLO-HYST}$ 。请注意，这些 UVLO 电平和 LDO 的压降电压用于推导最小 $V_{IN_OPERATE}$ 和 $V_{IN_OPERATE_H}$ 值。

7.3.8 自举电压和 UVLO (CBOOT)

高侧 (HS) 开关的栅极驱动器需要高于 V_{IN} 的偏置电压。连接在 CBOOT 和 SW 之间的自举电容器 C_{BOOT} 用作电荷泵，用于将 CBOOT 上的电压升压到高于 SW 电压的 VCC 电平。LM644x0-Q1 具有集成式自举二极管，可更大幅度地减少外部元件数量。使用额定电压为 10V 或更高的 100nF 自举电容器。 $V_{BOOT-UVLO}$ 阈值 (典型值 2.1V) 旨在保持 HS 开关正常运行。如果自举电容器电压降至 $V_{BOOT-UVLO}$ 以下，则转换器会在尝试打开 HS 开关之前启动一个打开低侧开关的充电序列。

7.3.9 展频

展频旨在通过在更宽的频率范围内分散这些发射来消除特定频率下的峰值发射。在包含 LM644x0-Q1 的大多数系统中，可以轻松过滤开关频率前几个谐波的低频传导发射。更困难的设计标准是减少 FM 频率频带中较高谐波的发射。这些谐波通常通过开关节点和电感器周围的电场耦合到环境中。LM644x0-Q1 使用 $\pm 2\%$ 的频率展频，可在 FM 和 TV 频带内平滑传播能量，同时足够小，能够将次谐波发射限制在开关频率以下。转换器开关频率下的峰值发射仅略微降低不到 1dB，而 FM 频带中的峰值通常降低超过 6dB。

使用 **MODE/SYNC** 引脚可以启用或禁用 LM644x0-Q1 中的展频调制。LM644x0-Q1 使用基于线性反馈移位寄存器 (LFSR) 的逐周期跳频方法。这款智能假随机发生器可限制逐周期频率变化，从而限制输出纹波。假随机模式以低于 1.5Hz 的频率重复，该频率低于音频频带。

展频仅在 LM644x0-Q1 的时钟以其固有频率自由运行时才可用。以下任一条件都会覆盖展频，从而关闭展频：

- 在压降模式下，时钟在运行时变慢。
- 在自动模式下，时钟在轻负载时变慢。在 FPWM 模式下，即使没有负载，展频也处于活动状态。
- 在高输入电压到低输出电压转换比条件下，当器件以最短导通时间运行时，内部时钟会变慢，从而禁用展频。有关更多详细信息，请参阅 [计时特点](#)。
- 时钟与外部时钟信号同步。

7.3.10 软启动和从压降中恢复

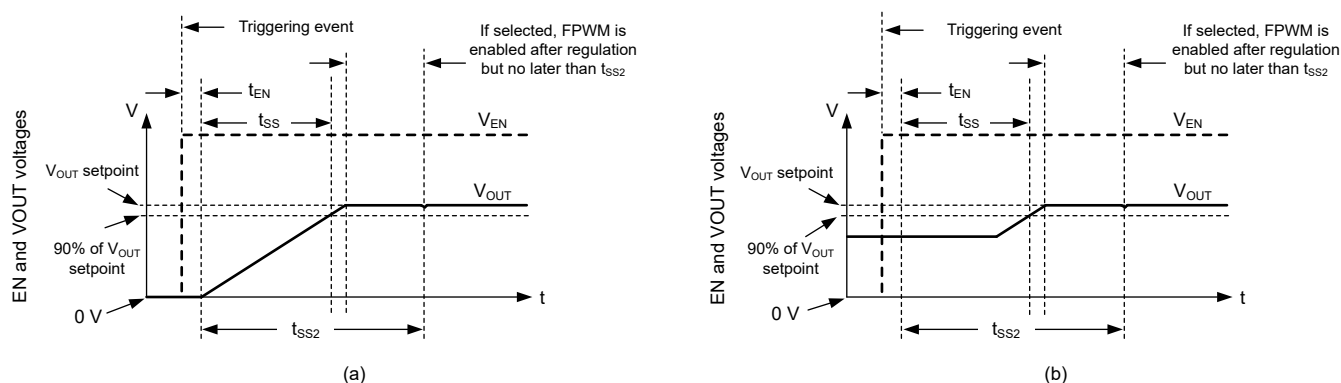
该转换器使用基于基准的软启动，可防止启动期间输出电压过冲和大浪涌电流。软启动由以下任一条件触发：

- 为 IC 的 VIN 引脚供电，释放 UVLO。
- EN 引脚为高电平时，器件将开启。
- 从断续等待期恢复
- 从热关断保护恢复

触发软启动后，IC 将执行以下操作：

- IC 用来调节输出电压的基准缓慢升高。最终结果是，输出电压需要 t_{SS} 达到所需值的 90%。
- 工作模式设置为自动，以激活二极管仿真。如果在输出端已存在电压，则此操作允许在不将输出电压拉低的情况下预偏置启动。

这些操作共同作用，实现限制浪涌电流的启动，并有助于在启动过程中使用较高的输出电容和较大负载条件，这些条件会导致电感的峰值电流在启动期间接近电流限制而不会触发断续模式。请参阅 [图 7-14](#)。



软启动功能使得输出电压从 0V 开始逐渐上升，如图 (a) 所示；或者如果输出已预偏置，如图 (b) 所示，软启动仍然有效。无论哪种情况，软启动启动后，输出电压必须在 t_{SS} 时间达到设定值的 10% 以内。软启动期间禁用 FPWM 和断续，在输出电压达到稳压后或 t_{SS2} 时间间隔结束后（以先发生者为准）启用 FPWM 和断续。

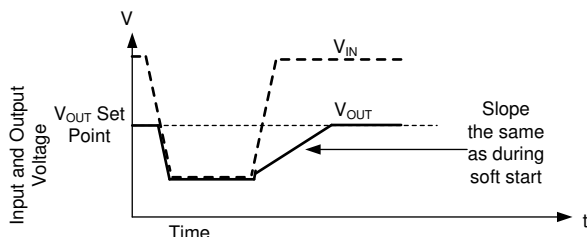
图 7-14. 软启动运行

只要输出电压下降超过几个百分点，输出电压就会缓慢升高。这种情况称为从压降中恢复，与软启动的区别主要体现在三个方面：

- 参考电压设置为略高于达到预设输出电压所需的电压约 1%。
- 如果输出电压低于额定设定点的 40%，才允许断续。请注意，压降调节期间会抑制断续。
- 从压降中恢复期间允许 **FPWM** 模式。如果输出电压突然被一个外部电源上拉，该转换器可在输出端下拉。

尽管这称为从压降中恢复，但只要输出电压降至比设定点低几个百分点，此功能就会激活。此操作主要在以下条件下发生：

- 压降：当输入电压不足以维持所需的输出电压时
- 过流：当发生严重程度不足以触发断续模式的过流事件时



无论是由于高负载电流还是低输入电压导致输出电压下降，一旦导致输出降至其设定点以下的条件消除，输出就会以与启动期间相同的速率恢复。尽管不会由于压降而触发断续，但如果输出电压低于输出电压设定点的 40% 且持续时间超过 128 个时钟周期，则原则上可以在恢复期间触发断续。

图 7-15. 从压降中恢复

7.3.11 过流和短路保护

该转换器通过对高侧和低侧 MOSFET 实施逐周期电流限制，在过流情况下提供保护。高侧 MOSFET 过流保护是通过峰值电流模式控制的特性来实现的。当高侧开关在较短的消隐时间后导通时，将检测到高侧开关电流。在每个开关周期，会将该开关电流与固定电流设定点和电压调节环路输出减去斜率补偿后的较小值进行比较。由于电压环路输出具有最大值并且斜率补偿随占空比增加，因此当占空比高于 35%，高侧电流限值会随着占空比的增加而减小。请参阅图 7-16。

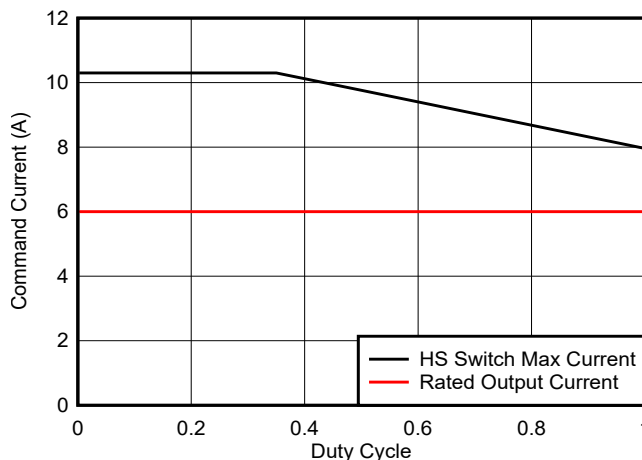


图 7-16. LM64460-Q1 的高侧开关最大电流与占空比的关系

当低侧开关接通时，也会检测和监控开关电流。与高侧器件一样，低侧开关会根据电压控制环路和低侧电流限制关闭。如果低侧开关电流在开关周期结束时高于 I_{L-LS} ，则开关周期会延长，直到低侧电流降至限值以下。一旦低侧电流降至限值以下，低侧开关关断，只要自高侧器件上次导通后至少经过一个时钟周期，高侧开关就会再次导通。

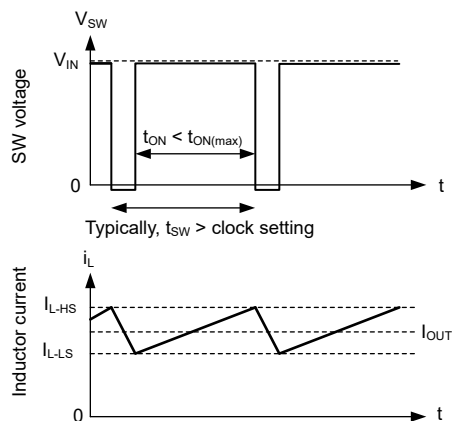


图 7-17. 电流限值波形

因为电流波形假定值介于 I_{L-HS} 和 I_{L-LS} 之间，因此最大输出电流非常接近这两个值的平均值。使用了迟滞控制，并且当输出电压接近零时，电流不会增加。

如果存在极端过载情况，该转换器会采用断续过流保护，并且在连续 128 个开关周期内满足以下条件：

- 输出电压低于输出电压设定点的约 0.4 倍。
- 自软启动开始以来，经过了大于 t_{SS2} 的时间；请参阅 [软启动和从压降中恢复](#)。
- 该转换器不处于压降状态（压降状态定义为最短关断时间受控占空比）。

在断续模式下，器件会关断，并在 t_W 后尝试软启动。断续模式有助于在严重过流和短路情况下降低器件功耗。请参阅图 7-18。一旦消除过载，器件就会像在软启动中一样恢复；请参阅图 7-19。

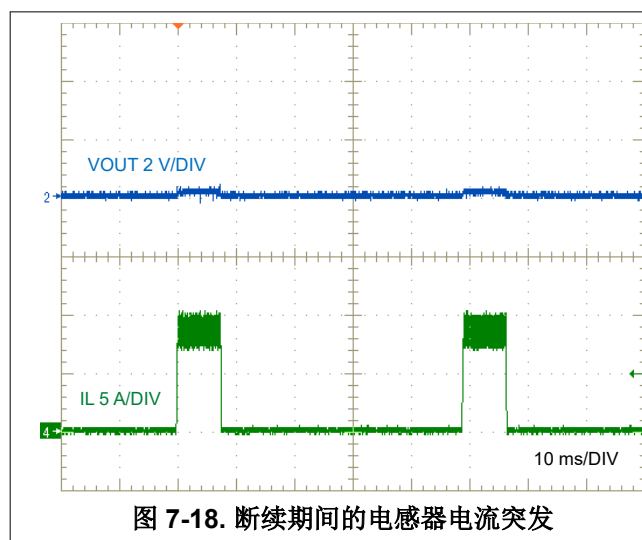


图 7-18. 断续期间的电感器电流突发

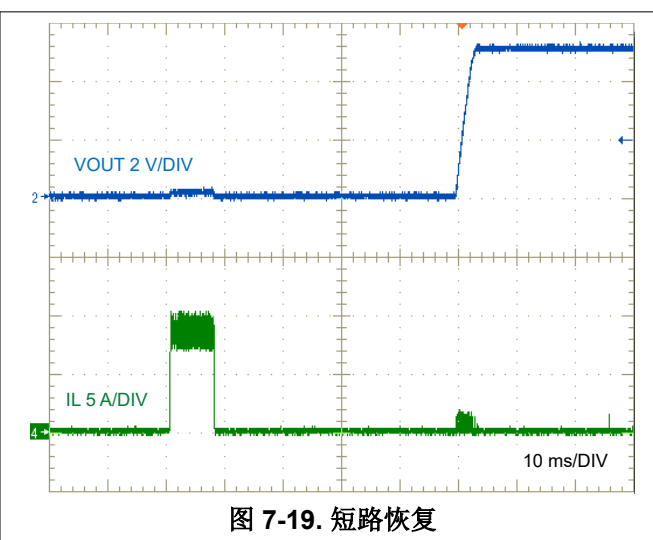


图 7-19. 短路恢复

7.3.12 热关断

当 IC 结温超过 168°C (典型值) 时, 热关断通过关闭内部开关来防止器件达到极端结温。低于 158°C 时不会触发热关断。发生热关断后, 迟滞会阻止器件开关, 直到结温降至约 158°C。当结温降至低于 158°C (典型值) 时, 器件会尝试软启动。

当转换器由于结温过高而关断时, 会继续向 VCC 供电。为了防止由于对 VCC 施加短路而导致过热, 为 VCC 供电的 LDO 降低了电流限制, 而转换器因高结温而被禁用。在热关断期间, VCC 电流限制降至几毫安。

7.3.13 输入电源电流

该转换器设计为轻载调节时具有非常低的输入电流。这通过从输出端为大量内部电路供电来实现。BIAS 引脚是 LDO 的输入端, 可为大多数控制电路供电。通过将 BIAS 连接到稳压器输出端, 可从输出端汲取少量电流。该电流在输入端按 V_{OUT}/V_{IN} 的比率降低。方程式 3 定义了空载时运行 (开关) 降压转换器消耗的电流:

$$I_{Q_VIN(SW)} [\mu A] = I_{Q_VIN} [\mu A] + I_{EN} [\mu A] + I_{DIV} [\mu A] \cdot \frac{V_{OUT} [V]}{V_{IN} [V] \cdot \eta_{eff}} \quad (3)$$

其中

- I_{Q_VIN} 是流入 VIN 引脚的电流, 请参阅 [电气特性](#)。
- I_{EN} 是流入 EN 引脚的电流, 请参阅 [电气特性](#)。如果 EN 连接到 VIN, 则包括该电流。请注意, 如果 EN 连接到低于 5V 的电压, 则该电流会降至非常低的值。
- I_{DIV} 是用于设置输出电压的反馈分压器的电流消耗。
- η_{eff} 是降压转换器的轻负载效率, 从降压转换器的输入电流中移除了 I_{Q_VIN} 。 $\eta_{eff} = 0.8$ 是一个可在正常运行条件下使用的保守值。

7.4 器件功能模式

7.4.1 关断模式

EN 引脚可提供器件的电子开关控制功能。当 EN 电压低于 0.4V 时, 稳压器和内部 LDO 均无输出电压。转换器处于关断模式时, 静态电流会降至 0.6μA (典型值)。

7.4.2 待机模式

内部 LDO 的使能阈值低于转换器的输出。当 EN 引脚电压高于 1.1V (最大值) 且低于精密使能阈值时, 内部 LDO 将 VCC 电压稳定在 3.3V (典型值)。一旦 VCC 高于 UVLO, 精密使能电路就会导通。除非 EN 的电压超过精密使能阈值, 否则内部功率 MOSFET 将保持关断状态。该转换器还采用 UVLO 保护。如果 VCC 电压低于 UVLO 电平, 则转换器的输出会关闭。

7.4.3 工作模式

只要 EN 电压高于阈值电压, V_{IN} 足够高, 满足了 $V_{IN_OPERATE}$ 要求, 并且不存在其他故障条件, 该转换器就处于工作模式。使之工作的最简单方法是将 EN 连接至 VIN, 这样可以在施加的输入电压超过最小 $V_{IN_OPERATE}$ 时实现自启动。

在活动模式下, 根据负载电流、输入电压和输出电压, 转换器有五种工作模式:

- 连续导通模式 (CCM): 负载电流大于电感器电流纹波的一半时, 开关频率固定。
- 自动模式 — 使用 PFM 实现轻负载运行, 其中开关频率在极轻负载时降低。
- FPWM 模式 — 轻负载运行, 可在整个负载范围内保持恒定的开关频率。
- 最短导通时间: 降低开关频率以在高降压转换比 (即高输入电压到低输出电压) 下保持稳压。
- 压降模式: 降低开关频率以更大限度地减小压降电压。

7.4.3.1 CCM 模式

转换器的以下运行说明涉及 [功能方框图](#) 和 [图 7-20](#) 中的波形。在 CCM 中，该转换器以变化的占空比 (D) 打开内部高侧 (HS) 和低侧 (LS) NMOS 开关，从而提供稳定的输出电压。在 HS 开关导通期间，SW 电压 V_{SW} 摆动至大约 V_{IN} ，电感器电流 i_L 以线性斜率增加。HS 开关由控制逻辑关闭。在 HS 开关关闭时间 t_{OFF} ，LS 开关打开。电感器电流通过 LS 开关放电，这会强制 V_{SW} 通过 LS 开关两端的压降摆动到地电位以下。控制环路调节占空比以保持恒定的输出电压。D 由 HS 开关在开关周期内的导通时间定义：

$$D = t_{ON} / t_{SW} \quad (4)$$

在忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比：

$$D = V_{OUT} / V_{IN} \quad (5)$$

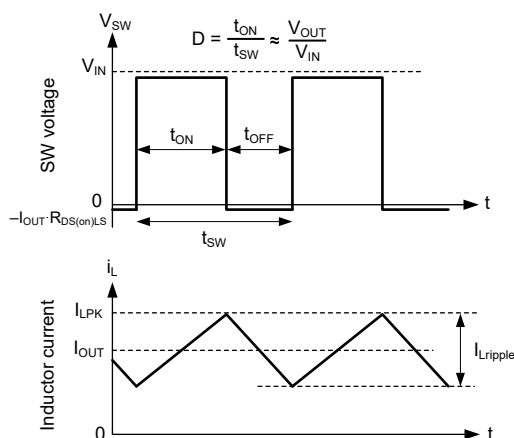


图 7-20. 连续导通模式 (CCM) 下的 SW 电压和电感器电流波形

7.4.3.2 AUTO 模式 - 轻负载运行

转换器在轻负载时有两种运行模式。自动模式运行支持在正常电流模式运行与重负载和高效轻负载运行之间进行无缝转换。另一种称为 FPWM 模式，即使在空载时也能保持满频率。转换器的运行模式取决于 MODE/SYNC 引脚的配置。请参阅 [表 7-1](#)。使用 LM64460-Q1 时，可以通过 MODE/SYNC 引脚选择轻负载行为。请注意，当将频率同步到外部时钟信号时，转换器以 FPWM 模式运行。

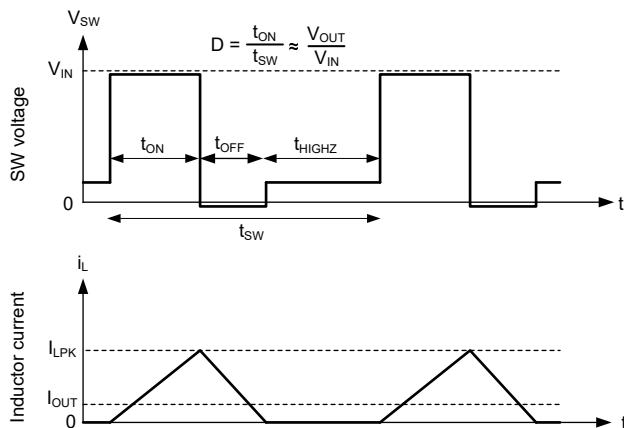
在自动模式下，转换器采用两种技术来提高轻负载运行期间的效率：

- 二极管仿真，支持 DCM 运行
- 降低开关频率

请注意，虽然这两个特性相互配合来实现出色的轻负载运行，但它们是彼此独立的。

7.4.3.2.1 二极管仿真

二极管仿真可防止反向电流通过电感器，这需要较低的频率来调节给定的固定峰值电感器电流。二极管仿真还会随着频率的降低而限制纹波电流。在峰值电流固定的情况下，随着输出电流降至零，频率必须降至接近零以保持稳定。



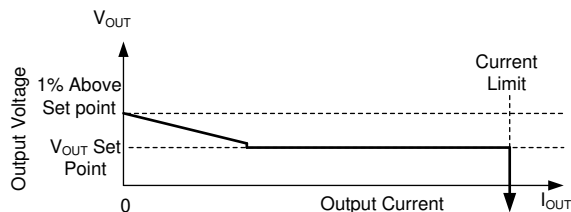
在自动模式下，在电感器电流接近零之后，低侧 MOSFET 会关闭。因此，在运行二极管仿真时，一旦输出电流小于 CCM 模式中电感器纹波的一半，该转换器就会以 DCM 模式运行。

图 7-21. 轻负载下采用 PFM 模式运行

该转换器在自动模式下运行时具有最小峰值电感器电流设置。电流在固定输入电压下降至低电平后，导通时间保持恒定。然后，通过调整开关频率来实现稳压。这种工作模式称为 PFM 模式稳压。

7.4.3.2.2 频率折返

只要输出电压高于设定值，转换器就会降低频率。只要内部信号 COMP 为低电平并且 FB 的稳压设定值与施加到 FB 的电压之间存在偏差，就会启用此功能。最终结果是，在自动模式下轻负载运行时的输出阻抗比正常工作时大。转换器当完全空载时，输出电压大约为 1% 高电平。



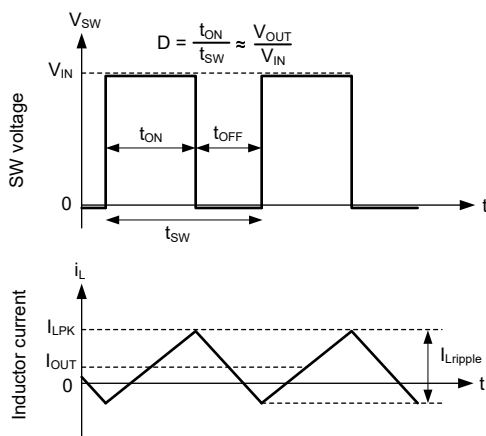
在自动模式下，一旦输出电流低于转换器额定电流的大概 1/10，输出电阻就会增加，以便在转换器完全空载时输出电压为 1% 高电平。

图 7-22. 自动模式下稳态输出电压与输出电流间的关系

在 PFM 模式下运行时，需要在输出电压上提供小幅的直流正偏移量来激活 PFM 检测器。PFM 中的频率越低， V_{OUT} 上所需的直流偏移量就越大。如果 V_{OUT} 上的直流偏移量不可接受，则可以在输出或 FPWM 模式下使用虚拟负载来减少或消除此偏移量。

7.4.3.3 FPWM 模式 - 轻负载运行

与自动模式运行类似，可使用 MODE/SYNC 引脚选择 FPWM 运行。在同步期间，系统会默认应用 FPWM。在 FPWM 模式下，通过允许负电流流入电感器，开关频率可在轻负载时保持恒定。通过反向电流限制电路，LM64460-Q1 的负电流会限制为 -3A，LM64440-Q1 器件的负电流会限制为 -2A。



在 FPWM 模式下，即使 I_{OUT} 小于 I_{ripple} 的一半，也可实现连续导通 (CCM)。

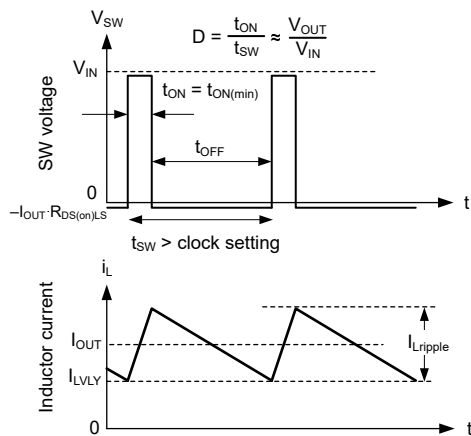
图 7-23. FPWM 模式运行

在运行期间可通过命令实现自动模式与 FPWM 模式之间的切换。这类转换是渐进的，需要几十个时钟周期，从而在转换期间尽可能减少输出电压中断。如果负载足够重，可以在 CCM 下运行，由于 FPWM 和自动模式下的运行是相同的，因此在下次电路轻载之前不会出现任何行为变化。

在 FPWM 模式下，如果输出电压足够高，即使在轻负载时也能实现最短导通时间，则频率降低仍然可用，从而在涉及上拉输出的故障期间保持良好性能。

7.4.3.4 最短导通时间 (高输入电压) 运行

即使输入与输出电压比要求的导通时间小于具有指定时钟设置的转换器最小导通时间，转换器仍会继续调节输出电压。这通过使用谷值电流控制来实现，如 图 7-24 所示。



在谷值控制模式下，调节电感器的谷值电流，而不是峰值电感电流。

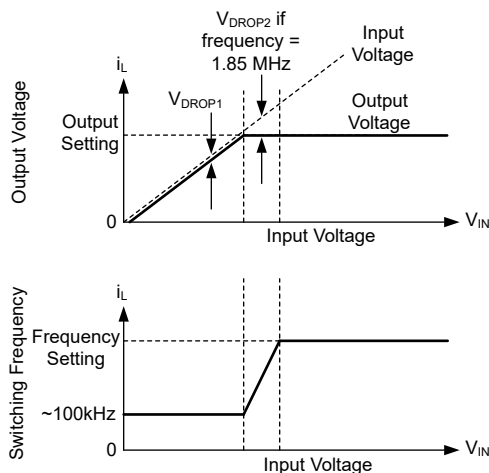
图 7-24. 谷值电流运行

在任何时候，补偿电路都决定了电感器的最大峰值电流和谷值电流。如果谷值电流设定值因任何原因被超过，则时钟周期会延长，直到谷值电流降至补偿电路确定的值以下。如果转换器未在电流限制下运行，则最大谷值电流设置为高于峰值电感电流，以防止使用谷值控制，除非仅依靠峰值电流无法保持稳压，从而发生了调节失败。如果输入电压与输出电压比过高，即使电流超过补偿规定的峰值，高侧开关也无法足够快地关闭以调节输出电压。因此，补偿电路可降低峰值电流和谷值电流。在电流降低到足够低的水平后，谷值电感电流将与补偿电路所命令的电流相匹配。在这些条件下，低侧开关保持导通状态，直到电感电流降到所需的谷值电流阈值以下，下一时钟

周期被延迟。由于导通时间固定为最小值，因此这种操作类似于使用恒定导通时间 (COT) 控制方案的器件的操作。

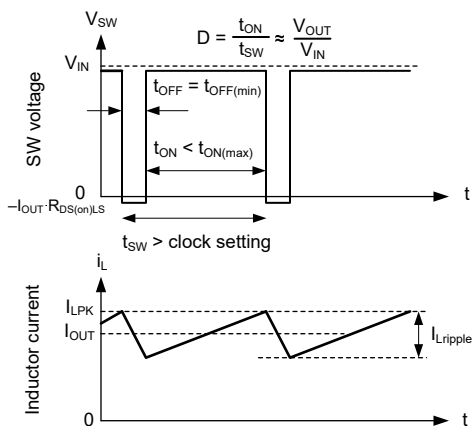
7.4.3.5 压降

压降操作被定义为任何需要降低开关频率以实现所需占空比的输入电压与输出电压的比值。在给定的时钟频率下，占空比受转换器最短关断时间的限制。达到该限值后，如果保持时钟频率，输出电压将下降。转换器不允许输出电压下降，而是将导通时间延长超过时钟周期结束，直至达到所需的电感峰值电流。达到所需电感峰值电流或达到预定最大导通时间 $t_{ON(max)}$ (约 $9\mu s$) 后，时钟就可以开始一个新的周期。因此，由于最短关断时间要求，所需占空比无法在所选时钟频率下实现，频率就会降低以保持稳压。如果输入电压足够低，即使导通时间为 $t_{ON(max)}$ ，也无法调节输出电压，则输出电压会降至略低于输入电压 V_{DROP1} 。请参阅 [系统特性](#)。有关从压降中恢复的更多信息，请参阅 [图 7-15](#)。



输出电压和开关频率与输入电压间的关系：如果输入电压和输出电压设定点之间几乎没有差异，转换器会降低开关频率以保持稳压。如果输入电压过低，无法在大约 110kHz 的频率下提供所需的输出电压，则输出电压会跟踪输入电压。

图 7-25. 压降中的开关频率和输出电压



电感电流需要比正常时钟周期更长的时间才能达到所需的峰值，因此开关频率会降低以保持稳压。该频率降低受到 $t_{ON(max)}$ 的限制。

图 7-26. 压降波形

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

LM64440-Q1 和 LM64460-Q1 为同步降压转换器，这类转换器仅需要少量外部元件即可将宽范围电源电压转换为固定输出电压，且输出电流可高达 6A。全面的 LM64440-Q1 或 LM64460-Q1 [快速启动计算器](#) 可供下载，旨在加速并简化基于 LM64440-Q1 或 LM64460-Q1 的稳压电路设计流程。

8.2 典型应用

有关 LM644x0-Q1 相关实现的电路原理图、物料清单、PCB 布局文件和测试结果，请参阅 [LM64460-Q1 EVM](#)。

8.2.1 设计 1 — 2.1MHz 时的汽车同步 6A 降压稳压器

图 8-1 展示了一个同步降压稳压器的原理图，其中输出电压为 5V，额定负载电流为 6A。在本例中，根据 5V 至 36V 范围内的 13.5V 标称输入电压，半负载和满负载时的目标效率分别为 94.5% 和 92.5%。开关频率设置为 LM64460-Q1 的默认 2.1MHz。将 BIAS 输入连接到 5V 输出，来降低 IC 偏置功耗并提高效率。将 MODE/SYNC 连接到 GND 可将 LM64460-Q1 配置为启用展频的自动模式。

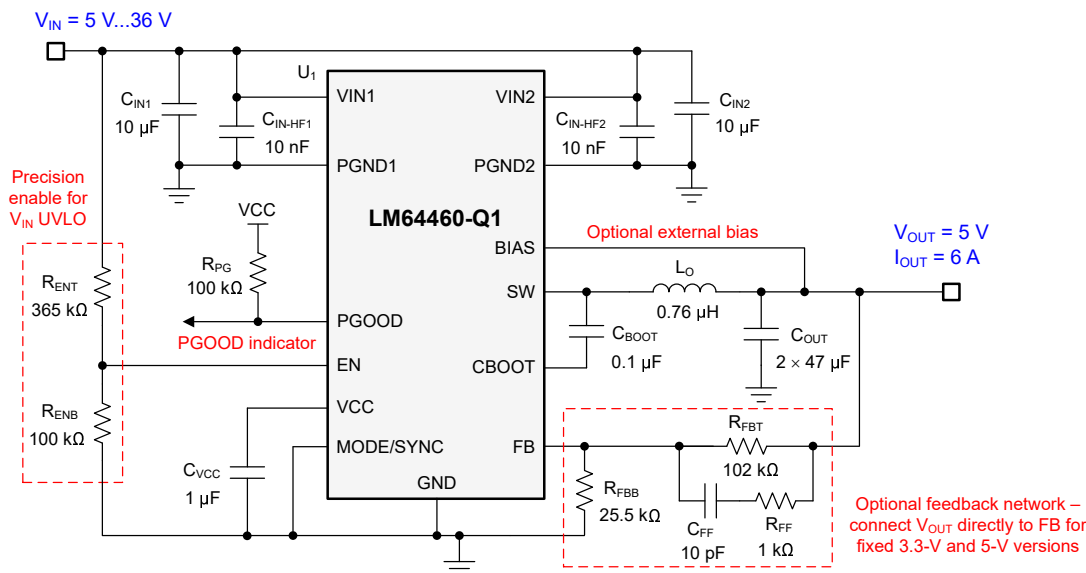


图 8-1. 应用电路 1 — 5V , 6A , 2.1MHz

备注

此处提供的应用示例展示了 LM64460-Q1 降压转换器在几种不同的实施场景中的使用情况。根据输入电源总线的源阻抗，输入端可能需要放置一个电解电容器来确保稳定性，尤其是在低输入电压和高输出电流工作条件下。有关详细信息，请参阅 [电源相关推荐](#)。

8.2.1.1 设计要求

表 8-1 展示了此应用设计示例的预期输入、输出和性能参数。在冷启动期间，当输入电压降至 5V 且输出电压略低于 5V 设定点时，转换器进入压降模式。

表 8-1. 设计参数

设计参数	值
输入电压范围 (在恒定开关频率 f_{SW} 下)	6V 至 18V
冷启动时的最小瞬态输入电压	5V
负载突降时的最大瞬态输入电压	36V
输出电压和满负载电流	5V, 6A
开关频率	2.1MHz
空载时的 IC 输入电流	< 10 μ A
IC 关断电流	< 1 μ A

表 8-2 提供所选降压转换器功率级元件，并列出了多个供应商的可用情况。此设计采用低 DCR 电感器和全陶瓷输出电容器实现方案。

表 8-2. 应用电路 1 的物料清单

参考位号	数量	规格	供应商 ⁽¹⁾	器件型号
C_{IN}	2	10 μ F, 50V, X7R, 1206, 陶瓷, AEC-Q200	Samsung	CL31Y106KBKVPNE
			TDK	CGA5L1X7R1H106K
		10 μ F, 50V, X7S, 1210, 陶瓷, AEC-Q200	Murata	GCM32EC71H106KA03
			TDK	CGA6P3X7S1H106M
C_{OUT}	2	47 μ F, 6.3V, X7R, 1210, 陶瓷, AEC-Q200	Murata	GCM32ER70J476KE19L
			TDK	CGA6P1X7S1A476M
		47 μ F, 10V, X7S, 1210, 陶瓷, AEC-Q200	Murata	GCM32EC71A476KE02
	3	22 μ F, 16V, X7R, 1210, 陶瓷, AEC-Q200	TDK	CGA6P1X7R1C226M
L_O	1	0.76 μ H, 4.9m Ω , 11.8A, 4.0mm $\times$ 4.0mm $\times$ 3.1mm, AEC-Q200	Coilcraft	XGL4030-761MEC
		1 μ H, 9.1m Ω , 7.9A, 4.2mm $\times$ 4.0mm $\times$ 2.1mm, AEC-Q200	Cyntec	VCHA042A-1R0M
		1 μ H, 9.6m Ω , 14.7A, 5.3mm $\times$ 5.1mm $\times$ 3.0mm, AEC-Q200	TDK	SPM5030VT-1R0M-D
		1 μ H, 12m Ω , 11.6A, 4.1mm $\times$ 4.1mm $\times$ 3.1mm, AEC-Q200	Würth Elektronik	74438357010
U_1	1	LM64460-Q1 同步降压转换器, AEC-Q100	德州仪器 (TI)	LM64460APPQRYFRQ1
				LM64460CPPQRYFRQ1

(1) 请参阅第三方产品免责声明。

更笼统地说，LM64460-Q1 转换器旨在各种外部元件和系统参数范围内工作。但是，集成式环路补偿针对特定的降压电感和输出电容进行了优化。作为起点，表 8-3 提供了一些常见应用配置的典型元件值。

表 8-3. 典型外部组件值

f_{SW} (kHz)	V_{OUT} (V)	L_O (μ H)	$C_{OUT-EFF(min)}$ (μ F)	典型 C_{OUT} 元件 (1210, X7R)	R_{FBT} (k Ω)	R_{FBB} (k Ω)	C_{FF} (pF)	R_{FF} (k Ω)
2100	3.3	0.68	50	3 $\times$ 47 μ F, 6.3V 或 4 $\times$ 22 μ F, 16V	100	43.2	10	1
2100	5	0.76	30	2 $\times$ 47 μ F, 10V 或 3 $\times$ 22 μ F, 16V	100	24.9	10	1
400	1.8	2.2	120	3 $\times$ 100 μ F, 4V	80.6	100	22	1
400	3.3	3.3	70	3 $\times$ 47 μ F, 6.3V 或 5 $\times$ 22 μ F, 16V	100	43.2	15	1
400	5	4.7	50	3 $\times$ 47 μ F, 10V 或 4 $\times$ 22 μ F, 16V	100	24.9	15	1
400	12	6.8	20	3 $\times$ 22 μ F, 25V	100	9.09	4.7	1

请注意，表 8-3 中列出的最小输出电容为陶瓷电容在直流偏置电压和温度条件下的降额有效值。

8.2.2 设计 2 — 2.1MHz 时的汽车同步 4A 降压稳压器

图 8-2 展示了一个同步降压稳压器的原理图，其中输出电压为 5V，额定负载电流为 4A。在本例中，根据 5V 至 36V 范围内的 13.5V 标称输入电压，半负载和满负载时的目标效率分别为 94.25% 和 94%。开关频率设置为 LM64440-Q1 2.1MHz 的默认 2.1MHz。将 BIAS 输入连接到 5V 输出，来降低 IC 偏置功耗并提高效率。将 MODE/SYNC 连接到 GND 会将 LM64440-Q1 配置为启用展频的自动模式。

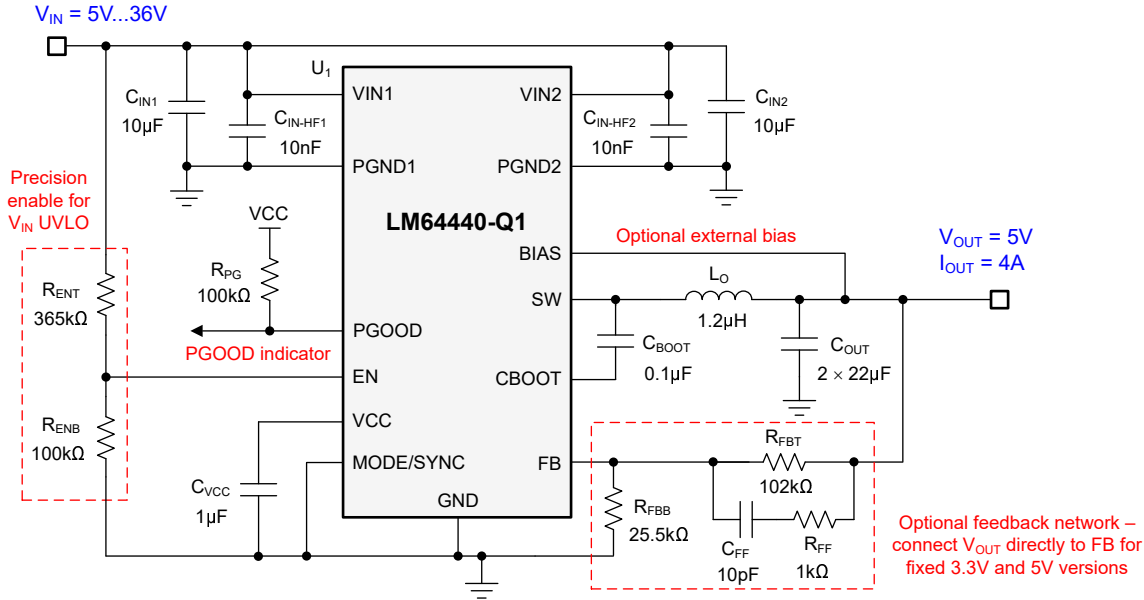


图 8-2. 应用电路 2 — 5V, 4A, 2.1MHz

备注

此处提供的示例展示了 LM64440-Q1 降压转换器在几种不同的实施场景中的使用情况。根据输入电源总线的源阻抗，输入端可能需要放置一个电解电容器来确保稳定性，尤其是在低输入电压和高输出电流工作条件下。有关详细信息，请参阅 [电源相关推荐](#)。

8.2.2.1 设计要求

下表展示了此应用示例的预期输入、输出和性能参数。在冷启动期间，当输入电压降至 5V 且输出电压略低于 5V 设定点时，转换器进入压降模式。

表 8-4. 设计参数

设计参数	值
输入电压范围 (在恒定开关频率 f_{sw} 下)	6V 至 18V
冷启动时的最小瞬态输入电压	5V
负载突降时的最大瞬态输入电压	36V
输出电压和满负载电流	5V, 4A
开关频率	2.1MHz
空载时的 IC 输入电流	< 10µA
IC 关断电流	< 1µA

下表提供了所选降压转换器功率级元件及其在多个供应商处的可获得性。此设计采用低 DCR 电感器和全陶瓷输出电容器实现方案。

表 8-5. 应用电路 2 的物料清单

参考位号	数量	规格	供应商 ⁽¹⁾	器件型号
C _{IN}	2	10μF, 50V, X7R, 1206, 陶瓷, AEC-Q200	Samsung	CL31Y106KBKVPNE
			TDK	CGA5L1X7R1H106K
		10μF, 50V, X7S, 1210, 陶瓷, AEC-Q200	Murata	GCM32EC71H106KA03
			TDK	CGA6P3X7S1H106M
C _{OUT}	1	47μF, 10V, X7S, 1210, 陶瓷, AEC-Q200	Murata	GCM32EC71A476KE02
			TDK	CGA6P1X7S1A476M
	2	22μF, 16V, X7S, 1206, 陶瓷, AEC-Q200	Murata	GCM31CC71C226ME36
L _O	1	1.2μH, 8.7mΩ, 8.2A, 4.0mm × 4.0mm × 2.5mm, AEC-Q200	Coilcraft	XGL4025-122MEC
		1.5μH, 13.4mΩ, 6.2A, 4.2mm × 4.0mm × 2.1mm, AEC-Q200	Cyntec	VCHA042A-1R5MS62M
		1.5μH, 14.1mΩ, 12.7A, 5.3mm × 5.1mm × 3.0mm, AEC-Q200	TDK	SPM5030VT-1R5M-D
		1.2μH, 13.4mΩ, 11.6A, 4.1mm × 4.1mm × 3.1mm, AEC-Q200	Würth Elektronik	74438357012
U ₁	1	LM64440-Q1 同步降压转换器, AEC-Q100	德州仪器 (TI)	LM64440APPQRYFRQ1
				LM64440CPPQRYFRQ1

(1) 请参阅第三方产品免责声明。

更笼统地说, LM64440-Q1 转换器旨在各种外部元件和系统参数范围内工作。但是, 集成式环路补偿针对特定的降压电感和输出电容进行了优化。作为起点, 下表提供了几个常见应用配置的典型元件值。

表 8-6. 典型外部组件值

f _{SW} (kHz)	V _{OUT} (V)	L _O (μH)	C _{OUT-EFF(min)} (μF)	典型 C _{OUT} 元件 (1210)	R _{FBT} (kΩ)	R _{FBB} (kΩ)	C _{FF} (pF)	R _{FF} (kΩ)
2100	3.3	0.68	30	2 × 22μF, 10V (X7R) 或 1 × 47μF, 10V (X7S)	100	43.2	10	1
2100	5	0.82	20	1 × 47μF, 10V (X7S)	100	24.9	10	1
400	1.8	3.3	150	4 × 100μF, 4V (X7R)	80.6	100	47	1
400	3.3	4.7	75	2 × 47μF, 10V (X7S) 或 4 × 22μF, 10V (X7R)	100	43.2	33	1
400	5	6.8	40	2 × 47μF, 10V (X7S) 或 3 × 22μF, 16V (X7S)	100	24.9	22	1
400	12	8.2	20	2 × 22μF, 25V (X7S)	100	9.09	15	1

请注意, 表 8-6 中列出的最小输出电容为陶瓷电容在直流偏置电压和温度条件下的降额有效值。

8.2.2.2 详细设计过程

以下设计过程适用于 图 8-1 或 图 8-2 任何原理图。

8.2.2.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#), 使用 LM64440-Q1 或 LM64460-Q1 转换器并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘, 优化该设计的关键参数, 如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图, 并罗列了实时价格和元件供货情况的物料清单。

在多数情况下, 可执行以下操作:

- 运行电气仿真, 观察重要波形以及电路性能。
- 运行热性能仿真, 了解电路板热性能。

- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的更多信息, 请访问 www.ti.com/WEBENCH。

8.2.2.2.2 设置输出电压

LM64440-Q1 或 LM64460-Q1 使用反馈分压器网络来设置输出电压。分压器网络包括顶部和底部反馈电阻, 分别表示为 R_{FBT} 和 R_{FBB} 。反馈分压器的电阻是噪声拾取过多和静态电流消耗过大之间的折衷。较小的电阻值会降低噪声灵敏度, 但也会影响轻负载效率。 R_{FBT} 的建议值为 $100k\Omega$, 最大值为 $1M\Omega$ 。如果为 R_{FBT} 选择了 $1M\Omega$, 那么必须并联使用前馈电容器来提供足够的环路相位裕度。对于 R_{FBT} 的给定值, 请使用 [方程式 1](#) 来查找 R_{FBB} 。分别选择 $102k\Omega$ 和 $25.5k\Omega$ 的 R_{FBT} 和 R_{FBB} 值, 即可将输出电压设置为 5V。

使用 LM64440-Q1 或 LM64460-Q1 的 3.3V 或 5V 固定输出版本, 将 FB 直接连接到输出电压节点, 且最好靠近输出电容器。如果反馈点距离输出电容器较远 (即遥感), 则检测点需要放置一个 $100nF$ 的小型电容器。

8.2.2.2.3 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。较低的开关频率意味着较小的开关损耗, 从而提高系统效率并降低转换器中的功耗。不过, 较高的开关频率允许使用较小的电感器和电容器, 因此得到的设计更加紧凑。

许多汽车应用会严格要求避开 AM 频带。此类应用往往分别在高于和低于 AM 频带的 2.1MHz 或 400kHz 频率下运行。要实现 LM64440-Q1 或 LM64460-Q1 的较小尺寸设计, 本应用示例中需。具体操作是:

8.2.2.2.4 电感器选型

电感值和饱和电流是选择电感器的参数。电感值基于期望的纹波电流峰峰值得出, 通常选择为最大输出电流的 20% 至 40% 范围。经验表明, 对于具有固定输入电压的系统, 电感器纹波电流的理想值为最大负载电流的 30%。对于具有可变输入电压的系统 (例如 12V 汽车电池), 通常使用 25% 的。

当为最大负载低于器件可提供的最大负载的应用选择纹波电流时, 仍必须使用器件的最大电流。对于 4A 器件, [方程式 6](#) 可用于确定电感值。常数 K 是电感器电流纹波峰峰值占额定输出电流的百分比。对于此 5V、4A、2.1MHz 示例, 选择 $K = 0.3$, 结果电感约为 $1.2\mu H$ 。

$$L_O [\mu H] = \frac{V_{IN} [V] - V_{OUT} [V]}{f_{SW} [MHz] \cdot K \cdot I_{OUT(max)} [A]} \cdot \frac{V_{OUT} [V]}{V_{IN} [V]} = \frac{13.5V - 5V}{2.1MHz \cdot 0.3 \cdot 4A} \cdot \frac{5V}{13.5V} = 1.25\mu H \quad (6)$$

对于 6A 器件, [方程式 7](#) 可用于确定电感值。常数 K 是电感器电流纹波峰峰值占额定输出电流的百分比。对于此 5V、6A、2.1MHz 示例, 选择 $K = 0.3$, 结果电感约为 $0.8\mu H$ 。

$$L_O [\mu H] = \frac{V_{IN} [V] - V_{OUT} [V]}{f_{SW} [MHz] \cdot K \cdot I_{OUT(max)} [A]} \cdot \frac{V_{OUT} [V]}{V_{IN} [V]} = \frac{13.5V - 5V}{2.1MHz \cdot 0.3 \cdot 6A} \cdot \frac{5V}{13.5V} = 0.83\mu H \quad (7)$$

电感器的饱和额定电流必须高于高侧开关电流限值 I_{L-HS} (请参阅 [电气特性](#))。这些要求可防止在输出过载期间电感器饱和。当输出短路情况导致 LM64440-Q1 或 LM64460-Q1 进入断续模式时, 过载状况可以将输出电流保持在电流限制而不会触发断续。当电感器磁芯材料饱和时, 电感值会下降到较低水平, 导致电感器电流迅速上升。尽管谷值电流限制 I_{L-LS} 可以减少电流失控的风险, 但电感器饱和会导致瞬时电流升至很高的值。这可能会导致元件损坏, 因此避免电感器饱和至关重要。

采用铁氧体磁芯材料的电感器具有较硬的饱和特性, 但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有软饱和, 允许在一定程度上放宽电感器的额定电流。但在高于 1MHz 的频率下, 铁粉磁芯通常具有更高的内芯损耗。

为了避免次谐波振荡, 电感值不得小于 [方程式 8](#) 给定的值。最大电感值受到电流模式控制正确执行所需的最小电流纹波的限制。作为经验法则, 在正常情况下, 最小电感器波纹电流必须不少于转换器最大额定电流的约 10%。

$$L_O [\mu H] \geq 0.32 \cdot \frac{V_{OUT} [V]}{f_{SW} [MHz]} \quad (8)$$

方程式 8 假设本设计必须在输入电压接近或处于压降时运行。如果给定设计的最小输入电压足够高，可将占空比限制在 40% 以下，则使用 方程式 9。

$$L_O [\mu H] \geq 0.2 \cdot \frac{V_{OUT} [V]}{f_{SW} [MHz]} \quad (9)$$

8.2.2.2.5 输出电容器选型

输出电容器的值和 ESR 决定了输出电压纹波和负载瞬态性能。输出电容器通常由负载瞬态和可靠性要求决定，而不是由输出电压纹波决定。对于 LM64440-Q1，可使用 表 8-7 为一些常见应用选择输出电容和 C_{FF} 前馈电容值，对于 LM64460-Q1，则可使用 表 8-8。1k Ω 的 R_{FF} 可与 C_{FF} 串联使用，以进一步改善噪声性能。

表 8-7. LM64440-Q1 的建议输出电容器和 C_{FF} 值

配置	3.3V OUTPUT		5V OUTPUT	
	C_{OUT}	C_{FF}	C_{OUT}	C_{FF}
2.1MHz — 陶瓷电容器	3 个 22 μ F、16V 陶瓷电容器	10pF	2 个 47 μ F、10V 陶瓷电容器	10pF
2.1MHz — 替代产品	2 个 22 μ F、16V 陶瓷 + 47 μ F，10m Ω 电容器	-	2 个 47 μ F、10V 陶瓷 + 47 μ F，10m Ω 电容器	-
400kHz — 陶瓷电容器	4 个 22 μ F、16V 陶瓷电容器	33pF	2 个 47 μ F、10V 陶瓷电容器	22pF
400kHz — 替代产品	1 个 22 μ F、16V 陶瓷电容器 + 100 μ F，10m Ω 电解电容器	15pF	1 个 47 μ F、10V 陶瓷 + 47 μ F，10m Ω 电容器	10pF

表 8-8. LM64460-Q1 的建议输出电容器和 C_{FF} 值

配置	3.3V OUTPUT		5V OUTPUT	
	C_{OUT}	C_{FF}	C_{OUT}	C_{FF}
2.1MHz — 陶瓷电容器	4 个 22 μ F、16V 陶瓷电容器	10pF	2 个 47 μ F、10V 陶瓷电容器	10pF
2.1MHz — 替代产品	2 个 22 μ F、16V 陶瓷电容器 + 100 μ F，10m Ω 电解电容器	-	2 个 47 μ F、10V 陶瓷电容器 + 100 μ F，10m Ω 电解电容器	-
400kHz — 陶瓷电容器	5 个 22 μ F、16V 陶瓷电容器	15pF	3 个 47 μ F、10V 陶瓷电容器	15pF
400kHz — 替代产品	2 个 22 μ F、16V 陶瓷电容器 + 100 μ F，10m Ω 电解电容器	-	1 个 47 μ F、10V 陶瓷电容器 + 100 μ F，10m Ω 电解电容器	-

备注

大多数陶瓷电容器提供的电容小于电容器的额定值。务必检查所选电容器的初始精度、温度降额，特别是电压降额。表 8-7 和 表 8-8 假设 X7R 电介质电容器的典型降额。如果使用电压较低或额定温度较低的电容器，则需要比所列更大的电容。

更方便的是，方程式 10 可计算给定应用所需的有效陶瓷电容量：

$$C_{OUT} [\mu F] \approx \frac{14000}{F_C [kHz] \cdot V_{OUT} [V]} \quad (10)$$

其中 F_C 是以 kHz 为目标环路交叉频率，可以设置为开关频率的 10% 至 15%，最大频率高达 100kHz。

此示例为改善瞬态性能，选用了两个 47μF、10V、X7R 陶瓷电容器作为输出电容，并将中 C_{FF} 设为 10pF。另一种配置是将低 ESR 电解电容器与容量较小的陶瓷电容器并联。

8.2.2.2.6 输入电容器选型

输入电容器用于限制转换器因开关频率交流电流引起的输入纹波电压。TI 推荐使用陶瓷电容器来在宽温度范围内提供低阻抗和高 RMS 电流等级。方程式 11 给出了输入电容器 RMS 电流，其中 $D = V_{OUT}/V_{IN}$ 是转换器占空比。最大输入电容器 RMS 电流会出现在 $D = 0.5$ 时，这时电容器的 RMS 电流等级必须大于输出电流的一半。

$$I_{CIN,rms} = \sqrt{D \cdot \left(I_{OUT}^2 \cdot (1-D) + \frac{\Delta I_L^2}{12} \right)} \quad (11)$$

理想情况下，降压级输入电流的直流和交流分量分别由输入电压源和输入电容器提供。在忽略电感器纹波电流的情况下，输入电容器会在 D 间隔期间拉出幅值为 $(I_{OUT} - I_{IN})$ 的电流，并在 $1 - D$ 期间灌入幅值为 I_{IN} 的电流。因此，输入电容器会传导峰峰值幅度等于输出电流的方波电流。因此，交流纹波电压的相应容性分量为三角波形。通过与 ESR 相关纹波分量相结合，方程式 12 可以给出峰峰值纹波电压幅值：

$$\Delta V_{IN} = \frac{I_{OUT} \cdot D \cdot (1-D)}{F_{SW} \cdot C_{IN}} + I_{OUT} \cdot R_{ESR} \quad (12)$$

方程式 13 给出了特定负载电流所需的输入电容：

$$C_{IN} \geq \frac{D \cdot (1-D) \cdot I_{OUT}}{F_{SW} \cdot (\Delta V_{IN} - R_{ESR} \cdot I_{OUT})} \quad (13)$$

其中

- ΔV_{IN} 是输入纹波电压规格。

LM64440-Q1 和 LM64460-Q1 的增强型 HotRod QFN 封装在其两侧提供两个输入电压引脚和两个电源接地引脚。这样可以拆分输入电容器，并针对内部功率 MOSFET 实现正确放置，从而提高输入旁路的有效性。转换器需要至少两个 4.7μF 陶瓷输入电容器，最好使用 X7R 或 X7S 电介质并采用 1206 或 1210 封装规格。在该示例中，将两个 10μF、50V 陶瓷电容器放置在紧邻转换器的对称布局中，每个输入到接地引脚对各一个：[VIN1, PGND1] 和 [VIN2, PGND2]。

为汽车应用安装额外的电容，以满足传导 EMI 规范，例如 CISPR 25 5 类（限制 150kHz 至 108MHz 频率范围内的 EMI）。例如，在每个输入至接地引脚对上靠近转换器的位置放置一个 10nF、0402 的陶瓷电容器。这些电容器可更大限度地减少开关环路中的寄生电感，并可抑制开关节点电压过冲和响铃，从而降低高频率 EMI。两个 10nF 电容器（在图 8-1 或图 8-2 中指定为 C_{IN-HF1} 和 C_{IN-HF2}）必须具有 50V 的额定电压并具有 X7R 或更高等级电介质。

如节 8.3 所述，在输入端并联一个中等 ESR（68μF 至 100μF）的电解质大容量电容器与陶瓷电容器一起使用，可以提供低频滤波和并联阻尼，以减轻输入寄生电感与低 ESR、高 Q 陶瓷输入电容器共振的影响。使用长引线或布线将输入电源连接到转换器时尤其如此。

8.2.2.2.7 自举电容器

LM64440-Q1 和 LM64460-Q1 需要在 CBOOT 引脚和 SW 引脚之间连接一个自举电容。此电容器存储的能量用于为集成式高侧功率 MOSFET 的栅极驱动器供电。使用额定电压至少为 10V 的 100nF、X7R 电介质陶瓷电容器。

8.2.2.2.8 VCC 电容器

VCC 引脚是内部 LDO 子稳压器的输出，用于为转换器的控制电路供电。在 VCC 和 AGND 之间连接一个 1μF、16V 陶瓷电容器，用于确保正常运行。通常，应避免给 VCC 接入任何外部电路负载。但是，VCC 可用作

PGOOD 指示器的上拉电源，在这种情况下，100kΩ 上拉电阻器是一个不错的选择。请注意，当 $V_{EN-WAKE} < V_{EN} < V_{EN-TH}$ 时，VCC 保持高电平。VCC 标称电压为 3.3V。请勿将 VCC 短接至地或连接到外部电压。

8.2.2.2.9 辅助电源连接

由于本设计中输出电压是 5V，应将 BIAS 引脚连接到 V_{OUT} 以降低 VCC LDO 功率损耗。输出电压提供 LDO 电流，而不是输入电压。节省的功耗为 $I_{VCC} \times (V_{IN} - V_{OUT})$ 。当 V_{IN} 远高于 V_{OUT} 且工作在高开关频率下时，节能效果更明显。为避免输出电压噪声和瞬变耦合到 BIAS，应在 V_{OUT} 和 BIAS 之间添加一个 1Ω 至 10Ω 的串联电阻。此外，在靠近 BIAS 引脚的位置添加一个值为 1μF 或更高的旁路电容器，以滤除噪声。注意，BIAS 上允许的最大电压为 16V。

8.2.2.2.10 前馈网络

使用前馈电容器 C_{FF} 来改善输出电容 ESR 较低的转换器电路的相位裕度和瞬态响应。由于此电容器可以将电路输出端的噪声直接传导至 IC 的 FB 节点，应在 C_{FF} 串联一个 1kΩ 电阻（在图 8-1 或图 8-2 中标记为 R_{FF} ）。如果输出电容器的 ESR 零值低于 200kHz，则不需要前馈网络元件。

如果输出电压小于 2.5V，电容器 C_{FF} 影响不大，因此可以忽略 C_{FF} 。如果输出电压设定点大于 14V，请勿使用 C_{FF} ，因为 C_{FF} 会在较高频率下引入过多增益。使用 LM64440-Q1 或 LM64460-Q1 [快速入门计算器](#) 查看给定输出电容和前馈电容组合的波德图性能。

8.2.2.2.11 输入电压 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。根据图 8-1 或图 8-2 所示的电路， $V_{IN(on)}$ 和 $V_{IN(off)}$ 分别指定转换器导通和关闭时的输入电压阈值。首先，在 10kΩ 到 100kΩ 范围内为较低电阻 R_{ENB} 选择一个值。然后，使用 [方程式 14](#) 根据 5.9V 的目标输入电压导通阈值计算上电阻 R_{ENT} 。

$$R_{ENT} [k\Omega] = R_{ENB} [k\Omega] \cdot \left(\frac{V_{IN(on)} [V]}{V_{EN-TH} [V]} - 1 \right) = 100k\Omega \cdot \left(\frac{5.9V}{1.263V} - 1 \right) = 367k\Omega \quad (14)$$

选择 365kΩ 和 100kΩ 的上电阻和下电阻可分别得出 5.87V 和 4.23V 的输入电压导通和关闭阈值。

8.2.2.3 应用曲线

除非另有说明，否则 $V_{IN} = 13.5V$ ， $V_{OUT} = 5V$ ， $I_{OUT} = 6A$ ， $f_{SW} = 2.1MHz$ ，自动模式且 $T_A = 25^\circ C$ 。图 8-1 显示了表 8-2 中指定的相关 BOM 元件的电路原理图。

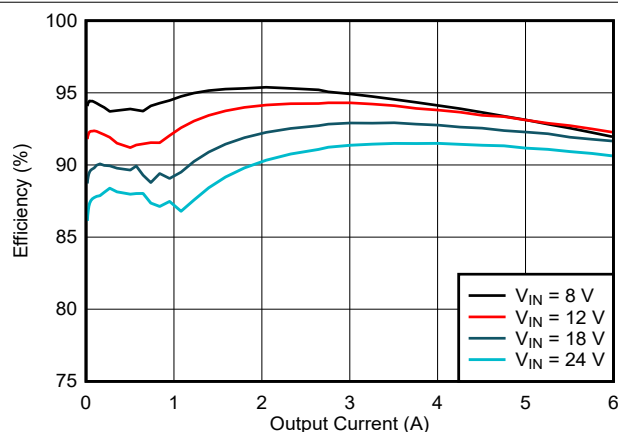


图 8-3. LM644x0-Q1 效率

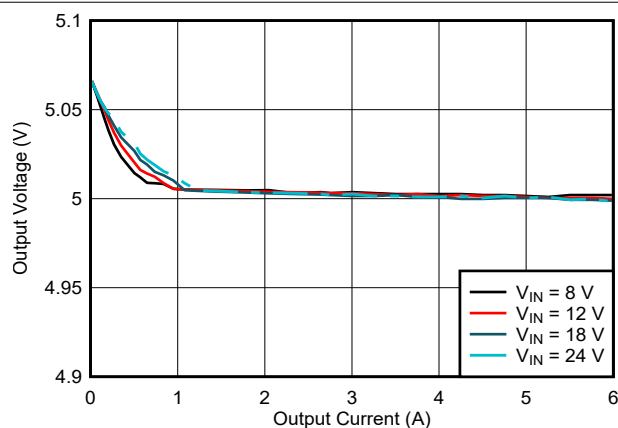
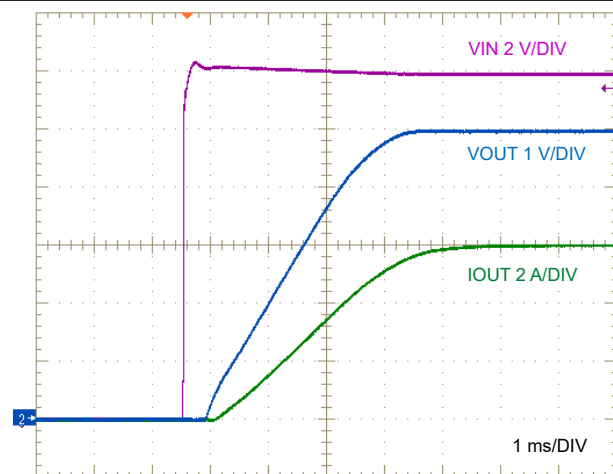
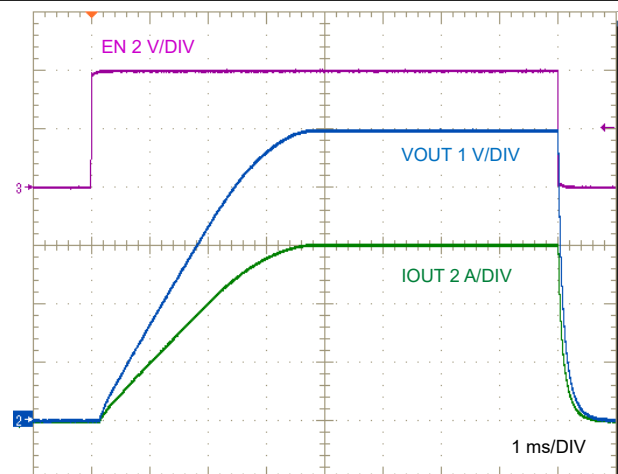


图 8-4. LM644x0-Q1 负载和线性调整率

图 8-5. LM644x0-Q1 启动，
6A 电阻负载图 8-6. LM644x0-Q1 使能开/关，
6A 电阻负载

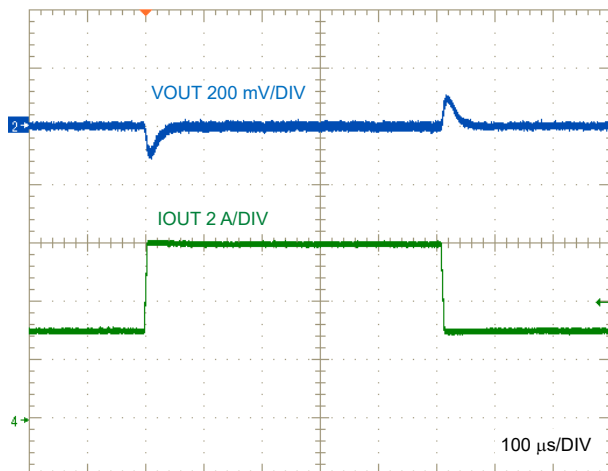


图 8-7. LM644x0-Q1 负载瞬态，
 $I_{OUT} = 3A$ 至 $6A$

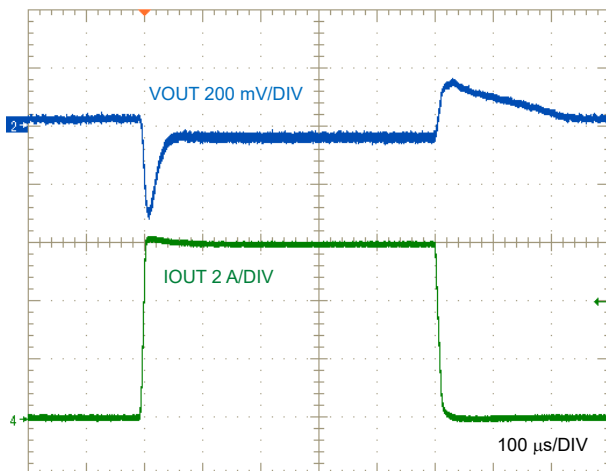


图 8-8. LM644x0-Q1 负载瞬态，
 $I_{OUT} = 0A$ 至 $6A$

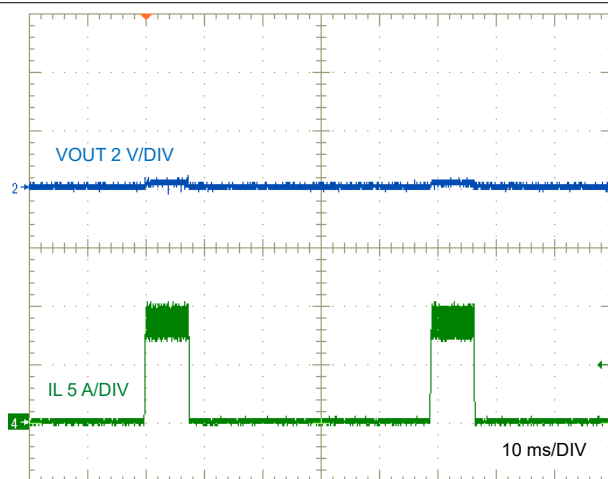


图 8-9. LM644x0-Q1 短路波形

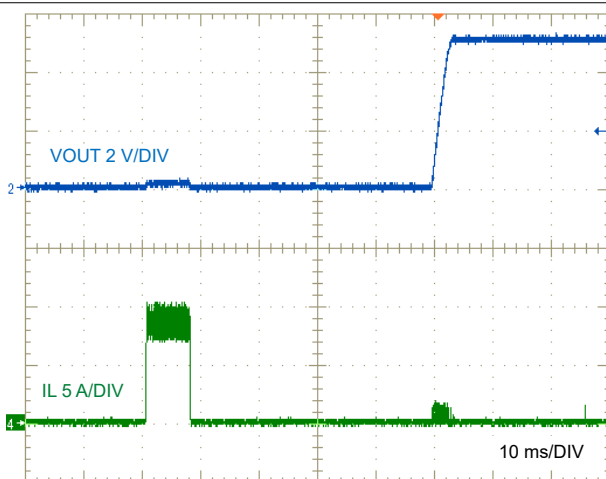


图 8-10. LM644x0-Q1 短路恢复到空载

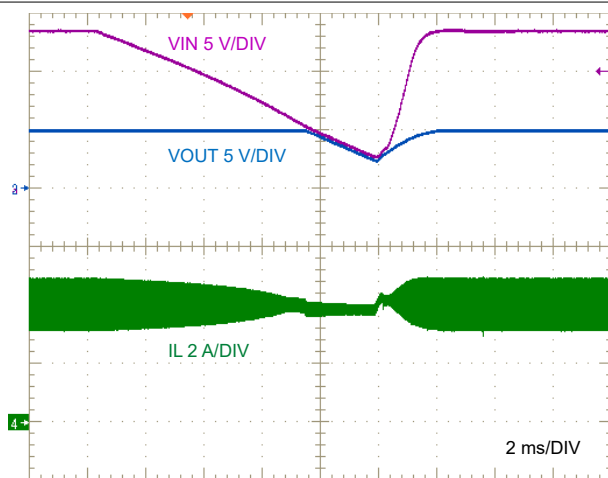


图 8-11. LM644x0-Q1 线路瞬态和从压降中恢复

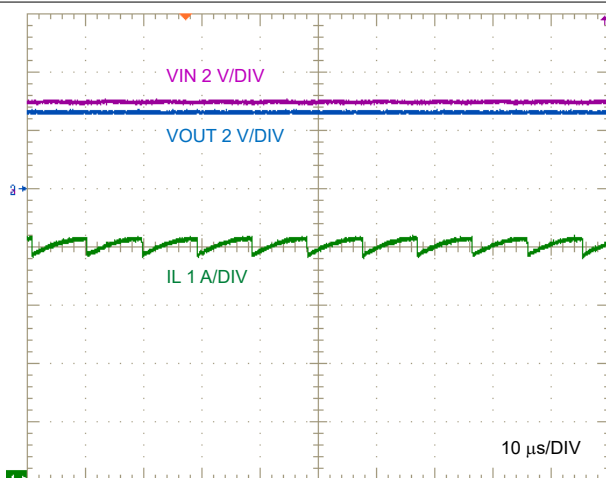
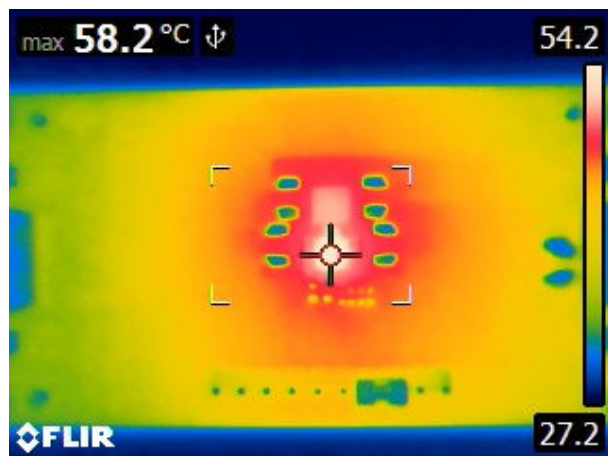
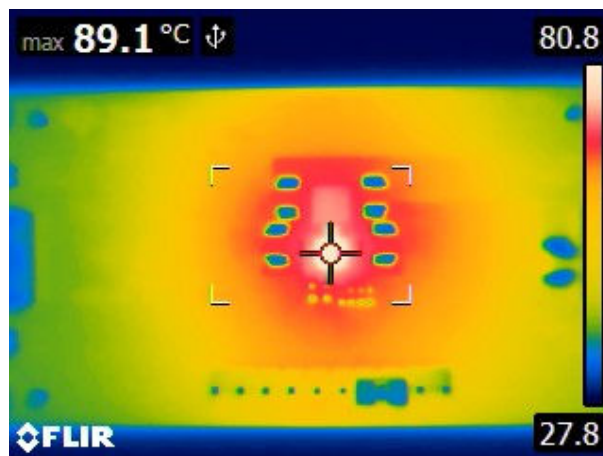


图 8-12. LM644x0-Q1 压降时的频率折返， $V_{IN} = 3V$



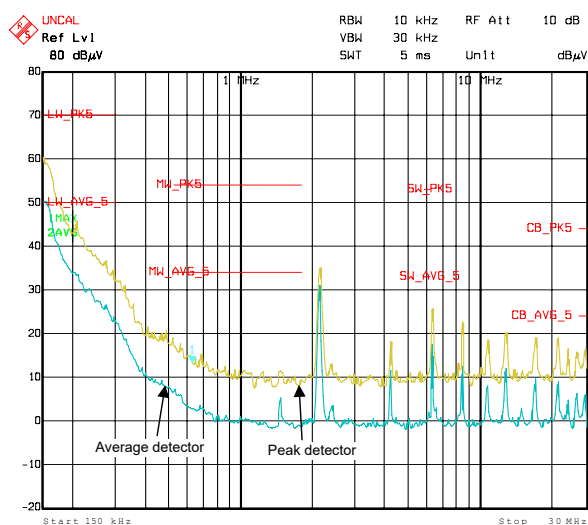
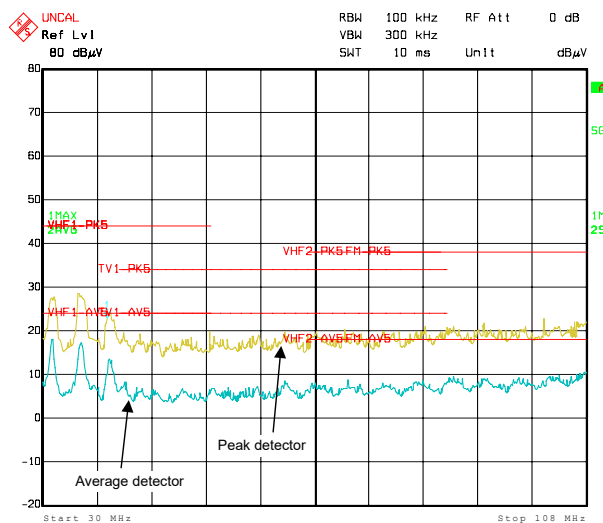
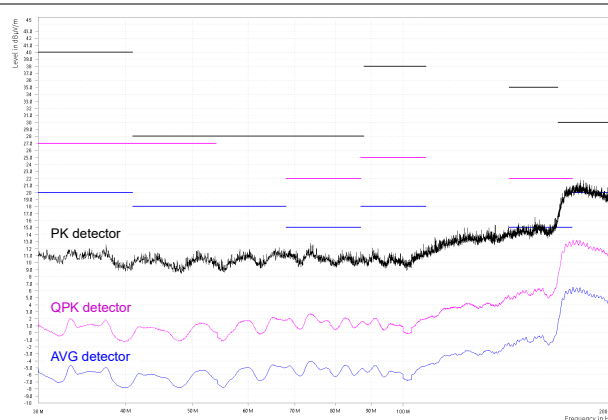
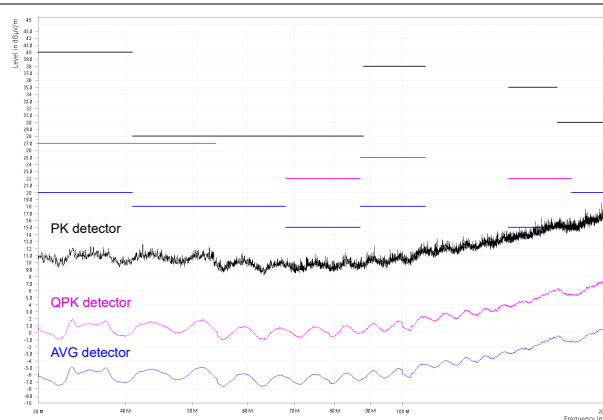
76mm x 38mm , 4 层 PCB

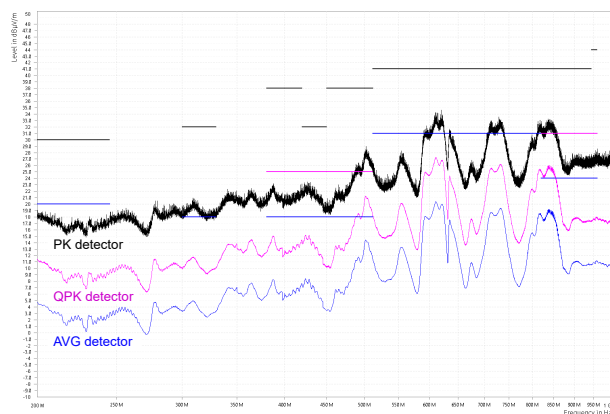
图 8-13. 热性能, 4A 负载



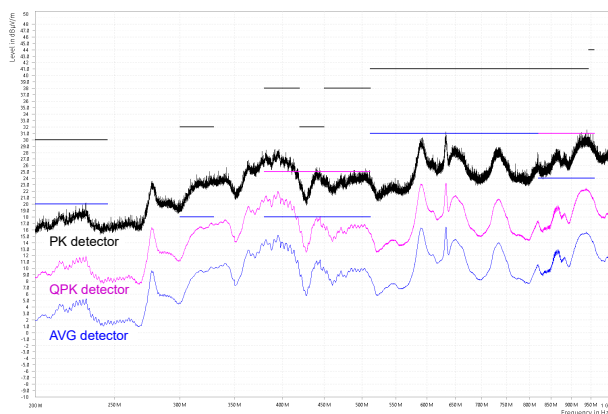
76mm x 38mm , 4 层 PCB

图 8-14. 热性能, 6A 负载

图 8-15. CISPR 25 5 类传导性 EMI ,
150kHz 至 30MHz图 8-16. CISPR 25 5 类传导性 EMI ,
30MHz 至 108MHz图 8-17. CISPR 25 5 类辐射 EMI ,
双锥天线, 水平极化,
30MHz 至 200MHz图 8-18. CISPR 25 5 类辐射 EMI ,
双锥天线, 垂直极化,
30MHz 至 200MHz



**图 8-19. CISPR 25 5 类辐射 EMI ,
对数天线, 水平极化 ,
200MHz 至 1GHz**



**图 8-20. CISPR 25 5 类辐射 EMI ,
对数天线, 垂直极化 ,
200MHz 至 1GHz**

8.3 电源相关建议

输入电源的特性必须符合本数据表中的**绝对最大额定值**和**建议工作条件**。此外，输入电源必须能够向负载转换器提供所需的输入电流。可以使用**方程式 15**来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \cdot I_{OUT}}{V_{IN} \cdot \eta} \quad (15)$$

其中

- η 是效率。

如果该转换器通过长导线或高阻抗 PCB 布线连接到输入电源，则需要特别注意以保证稳定的性能。输入电缆的寄生电感和电阻可能会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容器共同形成一个欠阻尼谐振电路，这有可能在每次输入电源打开和关闭时导致不稳定和电压瞬变。寄生电阻会在负载瞬变期间导致输入电压下降。如果转换器的工作电压接近最小输入电压，则此下降可能导致错误的 UVLO 触发和系统复位。

若要解决此类问题，最佳做法是缩短输入电源与该转换器之间的距离，并将电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路，并减少输入端的任何过冲或下冲。 $47\mu\text{F}$ 至 $100\mu\text{F}$ 范围内的电容值通常足以提供输入并联抑制，并有助于在大负载瞬变期间保持输入电压稳定。 0.1Ω 至 0.4Ω 的 ESR 可为大多数输入电路配置提供足够的阻尼。

输入电压不得突然低于输出电压。在这种情况下，例如输入短路测试时，输出电容器将通过内部高侧功率 MOSFET 的体二极管放电。在这种情况下，电流实际上不受控制，可能会损坏器件。如果认为这种情况很可能发生，则可以在输出和输入电源之间连接一个肖特基旁路二极管。

8.4 布局

8.4.1 布局指南

在高电流、快速开关转换器电路（具有高电流和电压摆率）中，为了实现可靠的器件运行和设计稳健性，正确的 PCB 设计和布局非常重要。此外，转换器的 EMI 性能在很大程度上取决于 PCB 布局。

图 8-21 表示 LM64440-Q1 或 LM64460-Q1 功率级的高频率开关电源回路。降压转换器的拓扑结构意味着特别高的 di/dt 电流会在功率 MOSFET 和输入电容器中流动，因此，通过最小化有效功率环路面积来减少寄生电感是必须的。对于 LM64440-Q1 和 LM64460-Q1，应注意输入电容器基于位于 IC 封装两侧的 VIN 和 PGND 引脚的成对对称排列。高频电流分为两个部分并有效地反向流动，使相关磁场相互抵消，从而提高 EMI 性能。

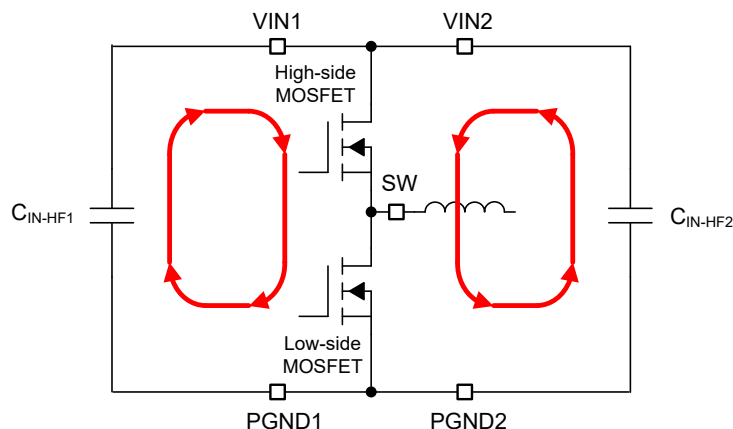


图 8-21. 输入电流环路

以下列表总结了用于优化直流/直流转换器性能（包括热特性和 EMI 特性）的 PCB 布局和元件放置基本指南。**图 8-22** 展示了 LM64440-Q1 或 LM64460-Q1 的推荐布局，并优化了功率级和微小信号元件的布局和布线。

- 将输入电容器尽可能靠近输入引脚对 [VIN1, PGND1] 和 [VIN2, PGND2] 放置：各自的 VIN 和 PGND 引脚对靠近（中间有一个 NC 引脚以增加间距），从而简化了输入电容器的放置。增强型 HotRod QFN 封装在封装任一侧提供 VIN 和 PGND 引脚，以实现对称布局，有助于更大限度地降低开关噪声和 EMI。
 - 在 VIN1 到 PGND1 和 VIN2 到 PGND2 之间放置具有 X7R 或 X7S 电介质的低 ESR 陶瓷电容器。将 0402 电容器靠近每个引脚对放置以实现高频旁路，如图 8-22 所示。每侧使用相邻的 1206 或 1210 电容器作为大容量电容。
 - 输入电容器和输出电容器的接地返回路径必须由连接到 PGND1 和 PGND2 引脚的局部顶层平面组成。
 - 在较低的 PCB 层上使用宽多边形平面将 VIN1 和 VIN2 连接在一起，并连接到输入电源。
- 在 IC 顶层下方的 PCB 层上使用实心接地平面：该层充当噪声屏蔽层和散热路径。使用 IC 正下方的 PCB 层可最大限度地减少与开关环路中的电流相关的磁场，从而减少寄生电感以及开关电压过冲和振铃。在 PGND1 和 PGND2 附近使用多个散热过孔，以便向内部接地平面散热。
- VIN、VOUT 和 GND 总线连接越宽越好：这些路径必须尽可能宽和直，以减少转换器输入或输出路径上的任何压降，从而更大限度地提高效率。
- 将降压电感器靠近 SW1、SW2 和 SW3 引脚放置：在转换器 SW 引脚和电感器之间使用短而宽的连接引线。同时，尽量减小此高 dv/dt 表面的长度（和面积），以帮助减少电容耦合和辐射 EMI。将电感器的同名端连接到 SW 引脚。
- 将 VCC 和 BOOT 电容器靠近相应的引脚放置：VCC 和 BOOT 电容器分别表示内部低侧和高侧 MOSFET 栅极驱动器的电源，因此会承载高频电流。将 C_{VCC} 靠近 VCC 引脚放置，并在返回端子处放置一个 GND 过孔以连接到 GND 平面，从而在外露焊盘处返回到 IC GND。将 C_{BOOT} 连接到靠近 CBOOT 和 SW4 引脚的位置。
- 将反馈分压器尽可能靠近 FB 引脚放置：对于可调节输出版本的 LM64440-Q1 和 LM64460-Q1，通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，输出电压反馈路径对噪声的灵敏度。这种布局可减少 FB 布线长度和相关的噪声耦合。FB 引脚是电压环路误差放大器的输入，并代表对噪声敏感的高阻抗节点。到 V_{OUT} 的连接可能会更长一些。不过，不得将这一条较长的布线布置在任何可能会通过电容耦合到转换器反馈路径的噪声源（例如开关节点）附近。对于固定输出版本，将 FB 直接连接到输出电压调节。
- 提供足够大的 PCB 面积以实现适当的散热：使用足够的覆铜区实现与最大负载电流和环境温度条件相称的低热阻抗。为 LM64440-Q1 或 LM64460-Q1 提供足够的散热，以将结温保持在 150°C 以下。对于满额定负载运行，顶部接地平面是一个重要的散热区域。使用矩阵式散热过孔将封装的外露焊盘 (GND) 连接到 PCB 接地平面。如果 PCB 具有多个铜层，请将这些散热过孔连接到内层接地平面。最好使用 2 盎司（不少于 1 盎司）的铜制作 PCB 顶层和底层。

8.4.1.1 热设计和布局

为了使直流/直流转换器在特定的温度范围内发挥作用，封装必须允许有效地散发所产生的热量，同时使结温保持在额定限值以内。LM64440-Q1 和 LM64460-Q1 转换器采用小型 3.5mm × 4mm 22 引脚 增强型 HotRod QFN (RYF) 封装，可满足一系列应用要求。[热性能信息](#) 表总结了此封装的热指标，其中相关详情可在 [半导体和 IC 封装热指标应用报告](#) 中找到。

22 引脚增强型 HotRod QFN 封装提供了一种通过封装底部外露散热焊盘实现半导体裸片散热的方式。封装的外露焊盘热连接到 LM64440-Q1 或 LM64460-Q1 器件的基板（接地）。此连接可以显著改善散热，并且 PCB 设计必须采用导热焊盘、散热通孔和一个或多个接地平面，以构成完整的散热子系统。LM64440-Q1 或 LM64460-Q1 的外露焊盘直接焊接在器件封装下方 PCB 的接地铜层上，从而将 IC 热阻降至一个非常低的值。

最好所有层都使用 2oz 铜厚的四层电路板，以提供低阻抗、适当的屏蔽和更低的热阻。导热焊盘（以及 PGND1 和 PGND2 引脚周围区域）与内部和焊接面接地平面之间连接着多个直径为 0.3mm 的过孔，这些过孔有助于热传递。在多层 PCB 设计中，通常会在功率级元件下方的 PCB 层上放置一个实心接地平面。这种布局不仅为功率级电流提供了一个平面，而且还为热量从发热器件向外传导提供了一个路径。

8.4.2 布局示例

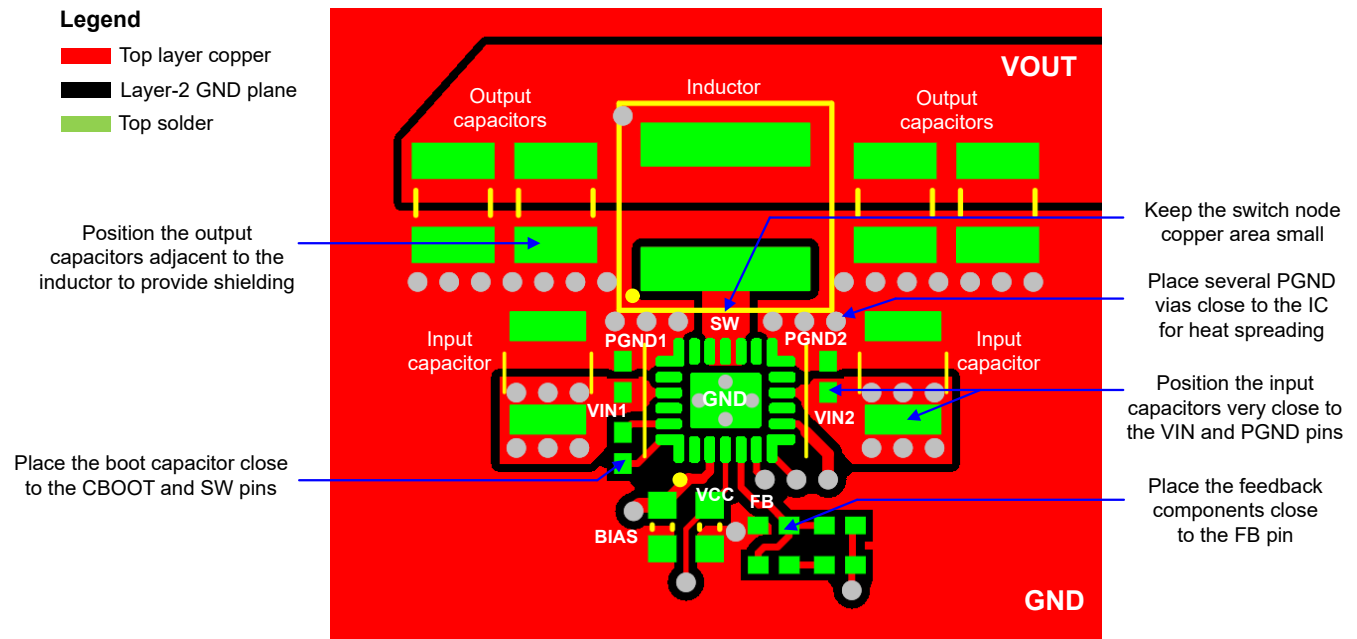


图 8-22. PCB 布局示例

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.1.2 开发支持

LM6k-Q1 系列汽车同步降压转换器具有 3V 至 36V 的输入工作电压范围（如 [表 9-1](#) 所示），TI 可为一系列应用提供灵活性、可扩展性和经优化的设计尺寸。这些转换器可实现具有高密度、低 EMI 和更高灵活性的直流/直流设计。可用的 EMI 缓解功能包括假随机展频 (PRSS)、集成输入旁路电容器、RBOOT 配置的开关节点速率控制，以及优化封装设计，使对称的 VIN 和 PGND 引脚屏蔽开关节点的小铜面积。所有转换器的最大额定工作结温为 150°C，符合 AEC-Q100 1 级标准，并且支持功能安全。

表 9-1. 汽车同步降压 DC/DC 转换器系列

直流/直流转换器	额定值 I _{OUT}	封装	特性	降低 EMI
LM60430-Q1 、 LM60440-Q1	3A, 4A	WQFN (13)	400kHz 固定 f _{SW} 、3mm × 2mm 封装	屏蔽式开关节点
LM63610-Q1 、 LM63615-Q1 、 LM63625-Q1 、 LM63635-Q1	1A、1.5A、2.5A、3.25A	WSON (12)、HTSSOP (16)	RT 可调节 F _{SW} ，MODE/SYNC	PRSS
LM61430-Q1 、 LM61435-Q1 、 LM61440-Q1 、 LM61460-Q1	3A、3.5A、4A、6A	VQFN-HR (14)	RT 可调节 F _{SW} ，EN/SYNC	PRSS、RBOOT
LM62435-Q1 、 LM62440-Q1	3.5A, 4A		2.1MHz 默认 f _{SW} 、MODE/SYNC	
LMQ61460-Q1	6A		RT 可调节 F _{SW} ，EN/SYNC	
LMQ62440-Q1	4A		2.1MHz 默认 f _{SW} 、MODE/SYNC	
LM62460-Q1 、 LM61480-Q1 、 LM61495-Q1	6A、8A、10A	VQFN-HR (16)	RT 可调节 F _{SW} ，MODE/SYNC	DRSS、RBOOT
LM63440-Q1 、 LM63460-Q1	4A, 6A	VQFN-FCRLF (22)	RT 可调节 f _{SW} 、EN/SYNC、引脚 FMEA	PRSS
LM64440-Q1 、 LM64460-Q1			2.1MHz 默认 f _{SW} 、MODE/SYNC、引脚 FMEA	

相关开发支持请参阅以下资源：

- [LM644x0-Q1 EVM 用户指南](#)
- [LM644x0-Q1 快速入门计算器](#)
- [LM64460-Q1 仿真模型](#)
- [LM644x0-Q1 EVM Altium 布局文件](#)
- 有关 TI 的参考设计库，请访问 [TI Designs](#)。
- 有关 TI 的 WEBENCH 设计环境，请访问 [WEBENCH® 设计中心](#)。
- 要设计低 EMI 电源，请查看 TI 全面的 [EMI 培训系列](#)。
- TI 参考设计：
 - [30W 功率的汽车双 USB Type-C® 充电端口参考设计](#)
 - [高效低噪声 5V/3.3V/1.8V/1.1V 汽车显示参考设计](#)
- 技术文章：
 - [器件级功能和封装选项如何帮助有效降低汽车设计中的 EMI](#)
 - [优化汽车设计中倒装芯片 IC 的热性能](#)
 - [自主功率级别：SAE 自主级别 DC/DC 解决方案快速指南](#)
 - [为未来的信息娱乐系统赋能](#)
- 要查看本产品的相关器件，请参阅 [LM63460-Q1 6A 转换器](#)和 [TPSM63606 6A 电源模块](#)。

9.1.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#) 使用 LM64440-Q1 或 LM64460-Q1 转换器并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能。
- 运行热性能仿真，了解电路板热性能。
- 将定制原理图和布局方案以常用 CAD 格式导出。
- 打印设计方案的 PDF 报告并与同事共享。

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[有关直流/直流稳压器 EMI 的工程师指南](#) 电子书
- 德州仪器 (TI)，[《增强型 HotRod™ QFN 封装：在业界最小的 4A 转换器中实现低 EMI 性能》](#) 应用报告
- 德州仪器 (TI)，[设计高性能、低 EMI 的汽车电源](#) 应用报告
- 德州仪器 (TI)，[《EMI 滤波器组件及其针对汽车直流/直流稳压器的非理想特性》](#) 模拟设计期刊
- 德州仪器 (TI)，[AN-2020 热设计：学会洞察先机，不做事后诸葛](#) 应用报告
- 德州仪器 (TI)，[AN-2162：轻松抑制直流/直流转换器中的传导 EMI](#) 应用报告
- 德州仪器 (TI)，[采用直流/直流电源模块的实用性热设计](#) 应用报告

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.5 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (October 2025) to Revision D (July 2026)	Page
• 将数据表标题中的 ZEN 1 命名规则更改成 MINT 1.....	1
• 将 <i>特性</i> 部分中的 ZEN 1 命名规则更改成 MINT 1.....	1
• 在 <i>说明</i> 部分中将 ZEN 1 命名规则更改为 MINT 1.....	1

Changes from Revision B (August 2024) to Revision C (October 2025)	Page
• 在数据表标题中添加了 ZEN 1 命名规则.....	1
• 在 <i>特性</i> 部分添加了 ZEN 1 命名规则.....	1
• 向 <i>说明</i> 部分添加了 ZEN 1 命名规则.....	1

Changes from Revision A (October 2023) to Revision B (August 2024)	Page
• 在整个数据表中添加了 LM64440-Q1 和支持信息.....	1
• 更新了 器件比较表 以包含 4A 器件.....	3
• 添加了 LM64440-Q1 的建议工作电流，并在 LM64460-Q1 的工作电流说明中添加了 GPN。.....	6
• 在“热性能信息”表的标题中添加了 LM64440-Q1。.....	7
• 为 LM64440-Q1 添加了高侧、低侧和负电流限制，并在 LM64460-Q1 的电流限制说明中添加了 GPN。.....	7
• 添加了 LM64440-Q1 的效率规格，并在 LM64460-Q1 效率规格的测试条件中添加了 GPN。.....	11
• 在系统特性表中，为 LM64440-Q1 的输出精度规格添加了 4A 测试条件。.....	11
• 向 <i>典型应用</i> 部分添加了 LM64440-Q1 应用电路.....	32
• 更新了 开发支持 以包括 LM63440-Q1 和 LM64440-Q1.....	45

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月