

具有优异 EMC 性能的 ISO774x 高速四通道增强型和基本型数字隔离器

1 特性

- 100Mbps 数据速率
- 稳健可靠的隔离栅：
 - 在 1500V_{RMS} 工作电压下预计寿命超过 30 年
 - 隔离等级高达 5000V_{RMS}
 - 浪涌能力高达 12.8kV
 - CMTI 典型值为 $\pm 100\text{kV}/\mu\text{s}$
- 宽电源电压范围：2.25V 至 5.5V
- 2.25V 至 5.5V 电平转换
- 默认输出高电平(ISO774x)和低电平(ISO774xF)选项
- 宽温度范围：-55°C 至 125°C
- 低功耗，1Mbps 时每通道的电流典型值为 1.5mA
- 低传播延迟：典型值为 10.7ns (5V 电源)
- 优异的电磁兼容性 (EMC)
 - 系统级 ESD、EFT 和浪涌抗扰性
 - 在整个隔离栅具有 $\pm 8\text{kV}$ IEC 61000-4-2 接触放电保护
 - 低辐射
- 宽 SOIC (DW-16)和 QSOP (DBQ-16) 封装选项
 - 有关支持 >21.2mm 爬电距离的超宽封装选项，请参阅 ISO7741U 和 ISO7742U
 - 对于更小的成本优化型封装 (增强型隔离尺寸减小高达 50%)，进一步提高了抗噪性能 (CMTI 高达 250kV/us) 和支持更高的数据速率 (高达 150Mbps)，请参阅 ISO644x
- 提供汽车版本：ISO774x-Q1
- 安全相关认证：
 - DIN EN IEC 60747-17 (VDE 0884-17)
 - UL 1577 组件认证计划
 - IEC 61010-1、IEC 62368-1、IEC 60601-1 和 GB 4943.1 认证

2 应用

- 储能系统
- 工业自动化
- 电机控制
- 电源
- 光伏逆变器
- 医疗设备

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾	封装尺寸 (标称值)
ISO7740 ISO7741 ISO7742	SOIC (DW)	10.30mm × 10.30mm	10.30mm × 7.50mm
	SSOP (DBQ)	4.90mm × 6.0mm	4.90mm × 3.90mm
ISO7741B	SOIC (DW)	10.30mm × 10.30mm	10.30mm × 7.50mm

(1) 有关更多信息，请参阅节 11。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

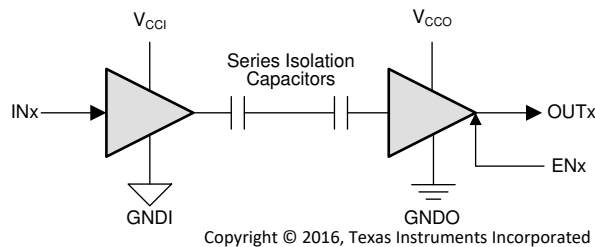


3 说明

ISO774x 器件是高性能四通道数字隔离器，可提供符合 UL 1577 标准的、 $5000V_{RMS}$ （DW 封装）和 $3000V_{RMS}$ （DBQ 封装）隔离等级。该系列中的一些器件具有符合 VDE、CSA、TUV 和 CQC 标准的增强型绝缘等级。ISO7741B 器件专为仅需要基础型绝缘等级的应用而设计。

ISO774x 器件能够以较低的功耗提供高电磁抗扰度和低辐射，同时还能够隔离 CMOS 或 LVCMOS 数字 I/O。每条隔离通道的逻辑输入和输出缓冲器均由双电容二氧化硅 (SiO_2) 绝缘栅相隔离。这些器件配有使能引脚，可用于在多控制器驱动应用中将各自的输出置于高阻抗状态，并降低功耗。ISO7740 器件具有四个全部同向的通道，ISO7741 器件具有三个正向通道和一个反向通道，而 ISO7742 器件具有两个正向通道和两个反向通道。如果输入电源或信号丢失，不带后缀 F 的器件默认输出高电平，带后缀 F 的器件默认输出低电平。更多详细信息，请参阅 [器件功能模式](#) 部分。

这些器件与隔离式电源搭配使用，有助于防止数据总线（例如，RS-485、RS-232 以及 CAN）或其他电路上的噪声电流进入本地接地以及干扰或损坏敏感电路。凭借创新型芯片设计和布局技术，ISO774x 器件的电磁兼容性得到了显著增强，可轻松满足系统级 ESD、EFT、浪涌和辐射方面的合规要求。ISO774x 器件采用 16 引脚 SOIC 和 QSOP 封装。



V_{CCI} = 输入电源， V_{CCO} = 输出电源
 $GNDI$ = 输入接地， $GNDO$ = 输出接地

简化版原理图

内容

1 特性	1	5.18 绝缘特性曲线.....	22
2 应用	1	5.19 典型特性.....	23
3 说明	2	6 参数测量信息	25
4 引脚配置和功能	4	7 详细说明	27
5 规格	6	7.1 概述.....	27
5.1 绝对最大额定值.....	6	7.2 功能方框图.....	27
5.2 ESD 等级.....	6	7.3 特性说明.....	28
5.3 建议运行条件.....	7	7.4 器件功能模式.....	29
5.4 热性能信息.....	8	8 应用和实施	30
5.5 功率等级.....	8	8.1 应用信息.....	30
5.6 绝缘规格.....	9	8.2 典型应用.....	30
5.7 安全相关认证.....	11	8.3 电源相关建议.....	33
5.8 安全限值.....	12	8.4 布局.....	34
5.9 电气特性 - 5V 电源.....	13	9 器件和文档支持	35
5.10 电源电流特性 - 5V 电源.....	14	9.1 文档支持.....	35
5.11 电气特性 - 3.3V 电源.....	15	9.2 接收文档更新通知.....	35
5.12 电源电流特性 - 3.3V 电源.....	16	9.3 支持资源.....	35
5.13 电气特性 - 2.5V 电源.....	17	9.4 商标.....	35
5.14 电源电流特性 - 2.5V 电源.....	18	9.5 静电放电警告.....	35
5.15 开关特性 - 5V 电源.....	19	9.6 术语表.....	35
5.16 开关特性 - 3.3V 电源.....	20	10 修订历史记录	35
5.17 开关特性 - 2.5V 电源.....	21	11 机械、封装和可订购信息	36

4 引脚配置和功能

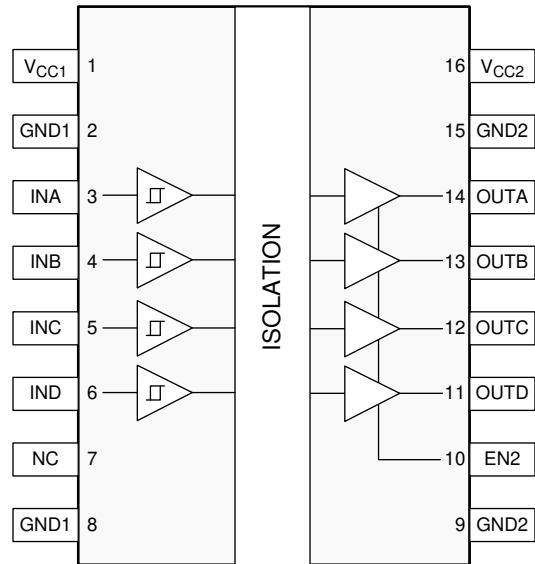


图 4-1. ISO7740 DW 和 DBQ 封装 16 引脚 SOIC-WB 和 QSOP 顶视图

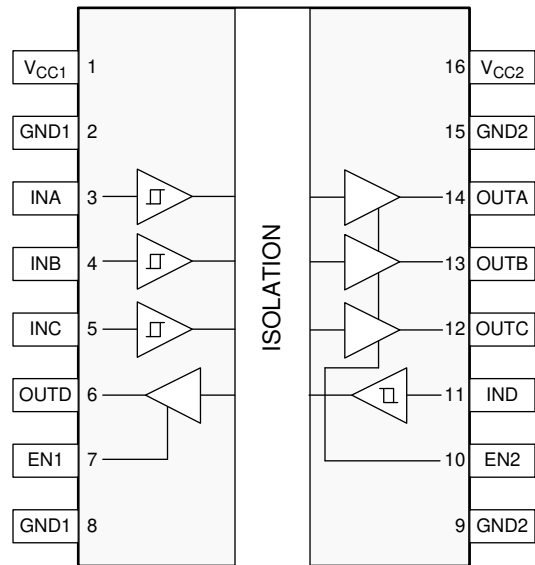


图 4-2. ISO7741 DW 和 DBQ 封装 16 引脚 SOIC-WB 和 QSOP 顶视图

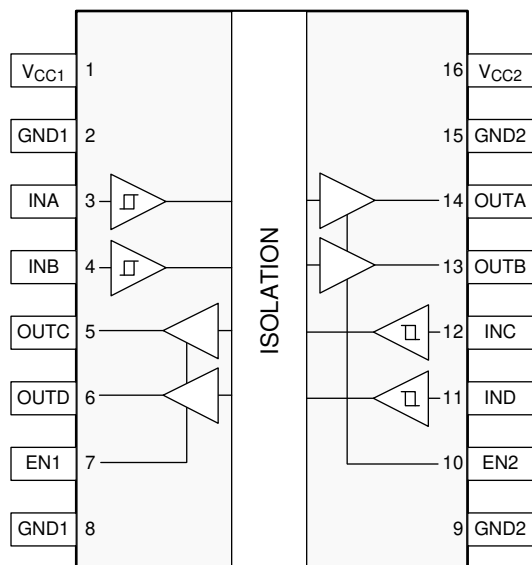


图 4-3. ISO7742 DW 和 DBQ 封装 16 引脚 SOIC-WB 和 QSOP 顶视图

表 4-1. 引脚功能

引脚				类型 ⁽¹⁾	说明
名称	ISO7740	ISO7741	ISO7742		
EN1	—	7	7	I	输出使能 1。EN1 为高电平或开路时，启用侧 1 的输出引脚，EN1 为低电平时，处于高阻抗状态。
EN2	10	10	10	I	输出使能 2。EN2 为高电平或开路时，启用侧 2 的输出引脚，EN2 为低电平时，处于高阻抗状态。
GND1	2	2	2	—	V _{CC1} 的接地连接
	8	8	8		
GND2	9	9	9	—	V _{CC2} 的接地连接
	15	15	15		
INA	3	3	3	I	输入，通道 A
INB	4	4	4	I	输入，通道 B
INC	5	5	12	I	输入，通道 C
IND	6	11	11	I	输入，通道 D
NC	7	—	—	—	未连接
OUTA	14	14	14	O	输出，通道 A
OUTB	13	13	13	O	输出，通道 B
OUTC	12	12	5	O	输出，通道 C
OUTD	11	6	6	O	输出，通道 D
V _{CC1}	1	1	1	—	电源，侧 1
V _{CC2}	16	16	16	—	电源，侧 2

5 规格

5.1 绝对最大额定值

请参阅⁽¹⁾

		最小值	最大值	单位
V_{CC1} 、 V_{CC2}	电源电压 ⁽²⁾	-0.5	6	V
V	INx、OUTx、ENx 处的电压	-0.5	$V_{CCX} + 0.5$ ⁽³⁾	V
I_O	输出电流	-15	15	mA
T_J	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

- (1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命
- (2) 差分 I/O 总线电压以外的所有电压值均为相对于本地接地端子 (GND1 或 GND2) 的峰值电压值
- (3) 最大电压不得超过 6V。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚	±6000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚	±1500	
		接触放电符合 IEC 61000-4-2 标准；隔离栅耐受测试 ^{(1) (2)}	±7000	

- (1) 在隔离栅上施加 IEC ESD 冲击并将两侧的所有引脚都连在一起构成一个双端子器件。
- (2) 在空气或油中进行测试，旨在确定器件的固有接触放电能力。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V_{CC1} 、 V_{CC2}	电源电压		2.25		5.5	V
$V_{CC(UVLO+)}$	电源电压上升时的 UVLO 阈值			2	2.25	V
$V_{CC(UVLO-)}$	电源电压下降时的 UVLO 阈值		1.7	1.8		V
$V_{HYS(UVLO)}$	电源电压 UVLO 迟滞		100	200		mV
I_{OH}	高电平输出电流	$V_{CCO} = 5V$ ⁽¹⁾	-4			mA
		$V_{CCO} = 3.3V$	-2			
		$V_{CCO} = 2.5V$	-1			
I_{OL}	低电平输出电流	$V_{CCO} = 5V$			4	mA
		$V_{CCO} = 3.3V$			2	
		$V_{CCO} = 2.5V$			1	
V_{IH}	高电平输入电压		$0.7 \times V_{CCI}$ ⁽¹⁾		V_{CCI}	V
V_{IL}	低电平输入电压		0		$0.3 \times V_{CCI}$	V
DR	数据速率 ⁽²⁾				50	Mbps
T_A	环境温度		-55	25	125	°C

(1) V_{CCI} = 输入侧 V_{CC} ; V_{CCO} = 输出侧 V_{CC} 。

(2) 尽管可以实现更高的数据速率，但最大指定数据速率为 100Mbps。

5.4 热性能信息

热指标 ⁽¹⁾		ISO774x			单位
		DW (SOIC)	DUW (SSOP)	DBQ (QSOP)	
		16 引脚	16 引脚	16 引脚	
$R_{\theta JA}$	结至环境热阻	83.4	75.2	109	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	46	31.9	54.4	°C/W
$R_{\theta JB}$	结至电路板热阻	48	57.3	51.9	°C/W
ψ_{JT}	结至顶部特征参数	19.1	12.3	14.2	°C/W
ψ_{JB}	结至电路板特征参数	47.5	55.4	51.4	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	—	—	—	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅 [半导体和 IC 封装热性能指标](#) 应用手册。

5.5 功率等级

参数		测试条件	最小值	典型值	最大值	单位
ISO7740						
P _D	最大功耗 (两侧)	V _{CC1} = V _{CC2} = 5.5V , T _J = 150°C , C _L = 15pF , 输入 50MHz 50% 占空比方波			210	mW
P _{D1}	最大功耗 (1 侧)				45	mW
P _{D2}	最大功耗 (2 侧)				165	mW
ISO7741						
P _D	最大功耗 (两侧)	V _{CC1} = V _{CC2} = 5.5V , T _J = 150°C , C _L = 15pF , 输入 50MHz 50% 占空比方波			215	mW
P _{D1}	最大功耗 (1 侧)				75	mW
P _{D2}	最大功耗 (2 侧)				140	mW
ISO7742						
P _D	最大功耗 (两侧)	V _{CC1} = V _{CC2} = 5.5V , T _J = 150°C , C _L = 15pF , 输入 50MHz 50% 占空比方波			210	mW
P _{D1}	最大功耗 (1 侧)				105	mW
P _{D2}	最大功耗 (2 侧)				105	mW

5.6 绝缘规格

参数		测试条件	值			单位	
			DW-16	DUW-16	DBQ-16		
CLR	外部间隙 ⁽¹⁾	端子间的最短空间距离	>8	>21.2	>3.7	mm	
CPG	外部爬电距离 ⁽¹⁾	端子间的最短封装表面距离	>8	>21.2	>3.7	mm	
DTI	绝缘穿透距离	最小内部间隙	>17	>17	>17	μm	
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11) ; IEC 60112	>600	>600	>600	V	
	材料组	符合 IEC 60664-1	I	I	I		
	过压类别 (符合 IEC 60664-1)	额定市电电压 ≤ 300V _{RMS}	I-IV	I-IV	I-III		
		额定市电电压 ≤ 600V _{RMS}	I-IV	I-IV	不适用		
		额定市电电压 ≤ 1000V _{RMS}	I-III	I-III	不适用		
DIN EN IEC 60747-17 (VDE 0884-17) ⁽²⁾							
V _{IORM}	最大重复峰值隔离电压	交流电压 (双极)	ISO774x	2121	2121	566	V _{PK}
			ISO7741B	1414	不适用	不适用	V _{PK}
V _{IOWM}	最大工作隔离电压	交流电压 ; 时间依赖型电介质击穿 (TDDb) 测试 ; 请参阅图 8-7	ISO774x	1500	1500	400	V _{RMS}
			ISO7741B	1000	不适用	不适用	
		直流电压	ISO774x	2121	2121	566	V _{DC}
			ISO7741B	1414	不适用	不适用	
V _{IOTM}	最大瞬态隔离电压	V _{TEST} = V _{IOTM} , t = 60s (鉴定测试) ; V _{TEST} = 1.2 × V _{IOTM} , t = 1s (100% 生产测试)		8000	8000	4242	V _{PK}
V _{IMP}	最大脉冲电压 ⁽³⁾	在空气中进行测试, 符合 IEC 62368-1 标准的 1.2/50μs 波形	ISO774x	8000	10000	5000	V _{PK}
			ISO7741B	6000	不适用	不适用	
V _{IOSM}	最大浪涌隔离电压 ⁽⁴⁾	V _{IOSM} ≥ 1.3 × V _{IMP} ; 在油中测试 (鉴定测试) , 1.2/50μs 波形, 符合 IEC 62368-1	ISO774x	12800	13000	10000	V _{PK}
			ISO7741B	7800	不适用	不适用	
Q _{pd}	视在电荷 ⁽⁵⁾	方法 a , 输入/输出安全测试子组 2/3 后 , V _{ini} = V _{IOTM} , t _{ini} = 60s ; V _{pd(m)} = 1.2 × V _{IORM} , t _m = 10s		≤5	≤5	≤5	pC
		方法 a , 环境测试子组 1 后 , V _{ini} = V _{IOTM} , t _{ini} = 60s ;	V _{pd(m)} = 1.6 × V _{IORM} , t _m = 10s (ISO774x) V _{pd(m)} = 1.3 × V _{IORM} , t _m = 10s (ISO7741B)	≤5	≤5	≤5	
		方法 b : 常规测试 (100% 生产测试) 和预处理 (类型测试) ; V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1s ; V _{pd(m)} = 1.875 × V _{IORM} (ISO774x) 或 V _{pd(m)} = 1.5 × V _{IORM} (ISO7741B) , t _m = 1s (方法 b1) 或 V _{pd(m)} = V _{ini} , t _m = t _{ini} (方法 b2)		≤5	≤5	≤5	
C _{IO}	势垒电容, 输入至输出 ⁽⁶⁾	V _{IO} = 0.4 × sin(2 π ft) , f = 1MHz	≅1	≅1	≅1	pF	
R _{IO}	隔离电阻 ⁽⁶⁾	V _{IO} = 500V , T _A = 25°C	>10 ¹²	>10 ¹²	>10 ¹²	Ω	
		V _{IO} = 500V , 100°C ≤ T _A ≤ 125°C	>10 ¹¹	>10 ¹¹	>10 ¹¹		
		V _{IO} = 500V , T _S = 150°C	>10 ⁹	>10 ⁹	>10 ⁹		

参数		测试条件		值			单位
				DW-16	DUW-16	DBQ-16	
	污染等级			2	2	2	
	气候类别			55/125/21	55/125/21	55/125/21	
UL 1577							
V _{ISO}	最大耐受隔离电压	V _{TEST} = V _{ISO} , t = 60s (鉴定测试) , V _{TEST} = 1.2 x V _{ISO} , t = 1s (100% 生产测试)		5000	5700	3000	V _{RMS}

- (1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙，从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下，印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上采用插入坡口和/或肋材等技术有助于提高这些规格。
- (2) 此耦合器仅适用于安全额定值范围内的 **安全电气绝缘**。应借助合适的保护电路来确保符合安全等级。
- (3) 在空气中进行测试，以确定封装的浪涌抗扰度。
- (4) 在油中进行测试，以确定隔离栅的固有浪涌抗扰度。
- (5) 视在电荷是局部放电 (pd) 引起的电气放电。
- (6) 将隔离栅每一侧的所有引脚都连在一起，构成一个双端子器件。

5.7 安全相关认证

VDE	CSA	UL	CQC	TUV
根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行了认证	根据 IEC 62368-1 和 IEC 60601-1 进行了认证	根据 UL 1577 组件认证计划进行了认证	根据 GB 4943.1 进行了认证	根据 EN 61010-1 和 EN 62368-1 进行了认证
增强型证书： 40040142 基本证书： 40047657	主合同编号：220991	文件编号：E181974	证书编号： CQC21001304083 (DW-16) CQC18001199097 (DBQ-16)	客户端 ID 编号：77311

5.8 安全限值

安全限制⁽¹⁾旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。I/O 发生故障时会导致低电阻接地或连接到电源, 如果没有限流电路, 则会因为功耗过大而导致芯片过热并损坏隔离栅, 甚至可能导致辅助系统出现故障。

参数		测试条件	最小值	典型值	最大值	单位
DW-16 封装						
I _S	安全输入、输出或电源电流	R _{θJA} = 83.4°C/W, V _I = 5.5V, T _J = 150°C, T _A = 25°C, 请参阅图 5-1			273	mA
		R _{θJA} = 83.4°C/W, V _I = 3.6V, T _J = 150°C, T _A = 25°C, 请参阅图 5-1			416	
		R _{θJA} = 83.4°C/W, V _I = 2.75V, T _J = 150°C, T _A = 25°C, 请参阅图 5-1			545	
P _S	安全输入、输出或总功率	R _{θJA} = 83.4°C/W, T _J = 150°C, T _A = 25°C, 请参阅图 5-3			1499	mW
T _S	最高安全温度				150	°C
DBQ-16 封装						
I _S	安全输入、输出或电源电流	R _{θJA} = 109°C/W, V _I = 5.5V, T _J = 150°C, T _A = 25°C, 请参阅图 5-2			209	mA
		R _{θJA} = 109°C/W, V _I = 3.6V, T _J = 150°C, T _A = 25°C, 请参阅图 5-2			319	
		R _{θJA} = 109°C/W, V _I = 2.75V, T _J = 150°C, T _A = 25°C, 请参阅图 5-2			417	
P _S	安全输入、输出或总功率	R _{θJA} = 109°C/W, T _J = 150°C, T _A = 25°C, 请参阅图 5-4			1147	mW
T _S	最高安全温度				150	°C
DUW-16 封装						
I _S	安全输入、输出或电源电流	R _{θJA} = 75.2°C/W, V _I = 5.5V, T _J = 150°C, T _A = 25°C			302	mA
		R _{θJA} = 75.2°C/W, V _I = 3.6V, T _J = 150°C, T _A = 25°C			462	
		R _{θJA} = 75.2°C/W, V _I = 2.75V, T _J = 150°C, T _A = 25°C			605	
P _S	安全输入、输出或总功率				1662	mW
T _S	最高安全温度	R _{θJA} = 75.2°C/W, T _J = 150°C, T _A = 25°C			150	°C

(1) 最高安全温度 T_S 与器件指定的最大结温 T_J 的值相同。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超出 I_S 和 P_S 的最大限值。这些限值随环境温度 T_A 的变化而变化。

上表中的结至空气热阻 R_{θJA} 所属器件安装在引线式表面贴装封装对应的高 K 测试板上。可使用以下公式计算各参数值：

T_J = T_A + R_{θJA} × P, 其中, P 为器件所耗功率。

T_{J(max)} = T_S = T_A + R_{θJA} × P_S, 其中, T_{J(max)} 为允许的最大结温。

P_S = I_S × V_I, 其中, V_I 为最大输入电压。

5.9 电气特性 - 5V 电源

$V_{CC1} = V_{CC2} = 5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	$I_{OH} = -4mA$; 请参阅图 6-1	$V_{CCO} - 0.4$ ⁽¹⁾	4.8	V
V_{OL}	低电平输出电压	$I_{OL} = 4 mA$; 请参阅图 6-1	0.2	0.4	V
$V_{IT+(IN)}$	上升输入开关阈值		$0.6 \times V_{CCI}$	$0.7 \times V_{CCI}$	V
$V_{IT-(IN)}$	下降输入开关阈值		$0.3 \times V_{CCI}$	$0.4 \times V_{CCI}$	V
$V_{I(HYS)}$	输入阈值电压迟滞		$0.1 \times V_{CCI}$	$0.2 \times V_{CCI}$	V
I_{IH}	高电平输入电流	在 INx 处, $V_{IH} = V_{CCI}$ ⁽¹⁾		10	μA
I_{IL}	低电平输入电流	在 INx 处, $V_{IL} = 0V$	-10		μA
I_{IH}	高电平输入电流	在 ENx 处, $V_{IH} = V_{CCI}$ ⁽¹⁾		20	μA
I_{IL}	低电平输入电流	在 ENx 处, $V_{IL} = 0V$	-20		μA
CMTI	共模瞬态抗扰度	$V_I = V_{CCI}$ 或 $0V$, $V_{CM} = 1200V$; 请参阅图 6-4	85	100	$kV/\mu s$
C_i	输入电容 ⁽²⁾	$V_I = V_{CC}/2 + 0.4 \times \sin(2\pi ft)$, $f = 1MHz$, $V_{CC} = 5V$	2		pF

(1) $V_{CCI} =$ 输入侧 V_{CC} ; $V_{CCO} =$ 输出侧 V_{CC}

(2) 输入引脚到同侧接地端的测量结果。

5.10 电源电流特性 - 5V 电源

$V_{CC1} = V_{CC2} = 5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

参数	测试条件		电源电流	最小值	典型值	最大值	单位		
ISO7740									
电源电流 - 禁用	EN2 = 0V ; V _I = V _{CC1} ⁽¹⁾ (ISO7740) ; V _I = 0V (带有后缀 F 的 ISO7740)		I _{CC1}	1.2	2.3	mA			
			I _{CC2}	0.3	0.8				
	EN2 = 0V ; V _I = 0V ⁽¹⁾ (ISO7740) ; V _I = V _{CC1} (带有后缀 F 的 ISO7740)		I _{CC1}	5.5	7.8				
			I _{CC2}	0.3	0.8				
电源电流 - 直流信号	EN2 = V _{CC2} ; V _I = V _{CC1} ⁽¹⁾ (ISO7740) ; V _I = 0V (带有后缀 F 的 ISO7740)		I _{CC1}	1.2	2.3				
			I _{CC2}	2	3.6				
	EN2 = V _{CC2} ; V _I = 0V (ISO7740) ; V _I = V _{CC1} (带有后缀 F 的 ISO7740)		I _{CC1}	5.5	7.8				
			I _{CC2}	2.2	3.9				
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关 ; C _L = 15pF	1Mbps	I _{CC1}	3.3	4.7				
			I _{CC2}	2.3	4				
		10Mbps	I _{CC1}	3.4	4.9				
			I _{CC2}	4.2	6.4				
		100Mbps	I _{CC1}	3.8	6.6				
			I _{CC2}	22.7	29.5				
		ISO7741							
		电源电流 - 禁用	EN1 = EN2 = 0V ; V _I = V _{CC1} (ISO7741) ; V _I = 0V (带有后缀 F 的 ISO7741)		I _{CC1}	1	2.2	mA	
I _{CC2}	0.8				1.6				
EN1 = EN2 = 0V ; V _I = 0V (ISO7741) ; V _I = V _{CC1} (带有后缀 F 的 ISO7741)			I _{CC1}	4.3	6.3				
			I _{CC2}	1.8	2.8				
电源电流 - 直流信号	EN1 = EN2 = V _{CC1} ; V _I = V _{CC1} ⁽¹⁾ (ISO7741) ; V _I = 0V (带有后缀 F 的 ISO7741)		I _{CC1}	1.5	2.9				
			I _{CC2}	2	3.7				
	EN1 = EN2 = V _{CC1} ; V _I = 0V (ISO7741) ; V _I = V _{CC1} (带有后缀 F 的 ISO7741)		I _{CC1}	4.8	6.8				
			I _{CC2}	3.2	5.2				
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关 ; C _L = 15pF	1Mbps	I _{CC1}	3.2	4.8				
			I _{CC2}	2.8	4.6				
		10Mbps	I _{CC1}	3.7	5.5				
			I _{CC2}	4.2	6.4				
		100Mbps	I _{CC1}	11.4	14.4				
			I _{CC2}	21	25				
		ISO7742							
		电源电流 - 禁用	EN1 = EN2 = 0V ; V _I = V _{CC1} ⁽¹⁾ (ISO7742) ; V _I = 0V (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}	0.9	2	mA	
EN1 = EN2 = 0V ; V _I = 0V ⁽¹⁾ (ISO7742) ; V _I = V _{CC1} (带有后缀 F 的 ISO7742)			I _{CC1} 、 I _{CC2}	3	4.6				
电源电流 - 直流信号	EN1 = EN2 = V _{CC1} ; V _I = V _{CC1} ⁽¹⁾ (ISO7742) ; V _I = 0V (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}	1.7	3.5				
	EN1 = EN2 = V _{CC1} ; V _I = 0V (ISO7742) ; V _I = V _{CC1} (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}	4	6				
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关 ; C _L = 15pF	1Mbps	I _{CC1} 、 I _{CC2}	3	4.9				
		10Mbps	I _{CC1} 、 I _{CC2}	4	6				
		100Mbps	I _{CC1} 、 I _{CC2}	13.4	18.3				

(1) V_{CCI} = 输入侧 V_{CC}

5.11 电气特性 - 3.3V 电源

$V_{CC1} = V_{CC2} = 3.3V \pm 10\%$ (在建议运行条件下测得，除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压 $I_{OH} = -2mA$ ；请参阅图 6-1	$V_{CCO} - 0.3$ ⁽¹⁾	3.2		V
V_{OL}	低电平输出电压 $I_{OL} = 2mA$ ；请参阅图 6-1		0.1	0.3	V
$V_{IT+(IN)}$	上升输入开关阈值		$0.6 \times V_{CCI}$	$0.7 \times V_{CCI}$ ⁽¹⁾	V
$V_{IT-(IN)}$	下降输入开关阈值	$0.3 \times V_{CCI}$	$0.4 \times V_{CCI}$		V
$V_{I(HYS)}$	输入阈值电压迟滞	$0.1 \times V_{CCI}$	$0.2 \times V_{CCI}$		V
I_{IH}	高电平输入电流 在 INx 处， $V_{IH} = V_{CCI}$ ⁽¹⁾			10	μA
I_{IL}	低电平输入电流 在 INx 处， $V_{IL} = 0V$	-10			μA
I_{IH}	高电平输入电流 在 ENx 处， $V_{IH} = V_{CCI}$ ⁽¹⁾			30	μA
I_{IL}	低电平输入电流 在 ENx 处， $V_{IL} = 0V$	-30			μA
CMTI	共模瞬态抗扰度 $V_I = V_{CCI}$ 或 $0V$ ， $V_{CM} = 1200V$ ；请参阅图 6-4	85	100		$kV/\mu s$

(1) V_{CCI} = 输入侧 V_{CC} ； V_{CCO} = 输出侧 V_{CC}

5.12 电源电流特性 - 3.3V 电源

$V_{CC1} = V_{CC2} = 3.3V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7740							
电源电流 - 禁用	EN2 = 0V ; V _I = V _{CC1} ⁽¹⁾ (ISO7740) ; V _I = 0V (带有后缀 F 的 ISO7740)		I _{CC1}		1.2	2.3	mA
			I _{CC2}		0.3	0.7	
	EN2 = 0V ; V _I = 0V ⁽¹⁾ (ISO7740) ; V _I = V _{CC1} (带有后缀 F 的 ISO7740)		I _{CC1}		5.5	7.8	
			I _{CC2}		0.3	0.7	
电源电流 - 直流信号	EN2 = V _{CC2} ; V _I = V _{CC1} ⁽¹⁾ (ISO7740) ; V _I = 0V (带有后缀 F 的 ISO7740)		I _{CC1}		1.2	2.2	
			I _{CC2}		1.9	3.6	
	EN2 = V _{CC2} ; V _I = 0V (ISO7740) ; V _I = V _{CC1} (带有后缀 F 的 ISO7740)		I _{CC1}		5.5	7.8	
			I _{CC2}		2.2	3.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关 ; C _L = 15pF	1Mbps	I _{CC1}		3.3	4.7	
			I _{CC2}		2.2	3.9	
		10Mbps	I _{CC1}		3.4	4.7	
			I _{CC2}		3.6	5.6	
		100Mbps	I _{CC1}		3.3	5.7	
			I _{CC2}		17	22.3	
ISO7741							
电源电流 - 禁用	EN1 = EN2 = 0V ; V _I = V _{CC1} (ISO7741) ; V _I = 0V (带有后缀 F 的 ISO7741)		I _{CC1}		1	2.1	mA
			I _{CC2}		0.8	1.5	
	EN1 = EN2 = 0V ; V _I = 0V (ISO7741) ; V _I = V _{CC1} (带有后缀 F 的 ISO7741)		I _{CC1}		4.3	6.3	
			I _{CC2}		1.9	2.7	
电源电流 - 直流信号	EN1 = EN2 = V _{CC1} ; V _I = V _{CC1} ⁽¹⁾ (ISO7741) ; V _I = 0V (带有后缀 F 的 ISO7741)		I _{CC1}		1.5	2.8	
			I _{CC2}		2	3.7	
	EN1 = EN2 = V _{CC1} ; V _I = 0V (ISO7741) ; V _I = V _{CC1} (带有后缀 F 的 ISO7741)		I _{CC1}		4.8	6.8	
			I _{CC2}		3.2	5.1	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关 ; C _L = 15pF	1Mbps	I _{CC1}		3.2	4.7	
			I _{CC2}		2.7	4.5	
		10Mbps	I _{CC1}		3.5	5.2	
			I _{CC2}		3.7	5.8	
		100Mbps	I _{CC1}		8	11	
			I _{CC2}		15	19.5	
ISO7742							
电源电流 - 禁用	EN1 = EN2 = 0V ; V _I = V _{CC1} ⁽¹⁾ (ISO7742) ; V _I = 0V (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		0.9	2	mA
			I _{CC1} 、 I _{CC2}		3	4.6	
	EN1 = EN2 = 0V ; V _I = 0V ⁽¹⁾ (ISO7742) ; V _I = V _{CC1} (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		1.7	3.4	
			I _{CC1} 、 I _{CC2}		4	5.9	
电源电流 - 直流信号	EN1 = EN2 = V _{CC1} ; V _I = V _{CC1} ⁽¹⁾ (ISO7742) ; V _I = 0V (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		2.9	4.8	
			I _{CC1} 、 I _{CC2}		3.6	5.6	
	EN1 = EN2 = V _{CC1} ; V _I = 0V (ISO7742) ; V _I = V _{CC1} (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		10.3	14.4	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关 ; C _L = 15pF	1Mbps	I _{CC1} 、 I _{CC2}		2.9	4.8	
		10Mbps	I _{CC1} 、 I _{CC2}		3.6	5.6	
		100Mbps	I _{CC1} 、 I _{CC2}		10.3	14.4	

(1) V_{CCI} = 输入侧 V_{CC}

5.13 电气特性 - 2.5V 电源

$V_{CC1} = V_{CC2} = 2.5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	$I_{OH} = -1mA$; 请参阅图 6-1	$V_{CCO} - 0.2^{(1)}$	2.45	V
V_{OL}	低电平输出电压	$I_{OL} = 1mA$; 请参阅图 6-1	0.05	0.2	V
$V_{IT+(IN)}$	上升输入开关阈值		$0.6 \times V_{CCI}$	$0.7 \times V_{CCI}$	V
$V_{IT-(IN)}$	下降输入开关阈值		$0.3 \times V_{CCI}$	$0.4 \times V_{CCI}$	V
$V_{I(HYS)}$	输入阈值电压迟滞		$0.1 \times V_{CCI}$	$0.2 \times V_{CCI}$	V
I_{IH}	高电平输入电流	在 INx 处, $V_{IH} = V_{CCI}^{(1)}$		10	μA
I_{IL}	低电平输入电流	在 INx 处, $V_{IL} = 0V$	-10		μA
I_{IH}	高电平输入电流	在 ENx 处, $V_{IH} = V_{CCI}^{(1)}$		30	μA
I_{IL}	低电平输入电流	在 ENx 处, $V_{IL} = 0V$	-30		μA
CMTI	共模瞬态抗扰度	$V_I = V_{CCI}$ 或 $0V$, $V_{CM} = 1200V$; 请参阅图 6-4	85	100	$kV/\mu s$

(1) V_{CCI} = 输入侧 V_{CC} ; V_{CCO} = 输出侧 V_{CC}

5.14 电源电流特性 - 2.5V 电源

$V_{CC1} = V_{CC2} = 2.5V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

参数	测试条件		电源电流	最小值	典型值	最大值	单位			
ISO7740										
电源电流 - 禁用	EN2 = 0V ; V _I = V _{CC1} ⁽¹⁾ (ISO7740) ; V _I = 0V (带有后缀 F 的 ISO7740)		I _{CC1}		1.2	2.2	mA			
			I _{CC2}		0.3	0.7				
	EN2 = 0V ; V _I = 0V ⁽¹⁾ (ISO7740) ; V _I = V _{CC1} (带有后缀 F 的 ISO7740)		I _{CC1}		5.5	7.8				
			I _{CC2}		0.3	0.7				
电源电流 - 直流信号	EN2 = V _{CC2} ; V _I = V _{CC1} ⁽¹⁾ (ISO7740) ; V _I = 0V (带有后缀 F 的 ISO7740)		I _{CC1}		1.2	2.2				
			I _{CC2}		1.9	3.6				
	EN2 = V _{CC2} ; V _I = 0V (ISO7740) ; V _I = V _{CC1} (带有后缀 F 的 ISO7740)		I _{CC1}		5.4	7.8				
			I _{CC2}		2.2	3.9				
电源电流 - 交流信号	所有通道均通过方波时钟输入实现 开关 ; C _L = 15pF	1Mbps	I _{CC1}		3.3	4.7				
			I _{CC2}		2.2	3.9				
		10Mbps	I _{CC1}		3.4	4.8				
			I _{CC2}		3.2	5.1				
		100Mbps	I _{CC1}		3.2	5.5				
			I _{CC2}		13	17.7				
		ISO7741								
		电源电流 - 禁用	EN1 = EN2 = 0V ; V _I = V _{CC1} (ISO7741) ; V _I = 0V (带有后缀 F 的 ISO7741)		I _{CC1}			1.5	2.2	mA
I _{CC2}					0.8	2.8				
EN1 = EN2 = 0V ; V _I = 0V (ISO7741) ; V _I = V _{CC1} (带有后缀 F 的 ISO7741)			I _{CC1}		4.3	6.3				
			I _{CC2}		1.8	2.8				
电源电流 - 直流信号	EN1 = EN2 = V _{CC1} ; V _I = V _{CC1} ⁽¹⁾ (ISO7741) ; V _I = 0V (带有后缀 F 的 ISO7741)		I _{CC1}		1.4	2.9				
			I _{CC2}		2	3.9				
	EN1 = EN2 = V _{CC1} ; V _I = 0V (ISO7741) ; V _I = V _{CC1} (带有后缀 F 的 ISO7741)		I _{CC1}		4.7	6.8				
			I _{CC2}		3.2	5.21				
电源电流 - 交流信号	所有通道均通过方波时钟输入实现 开关 ; C _L = 15pF	1Mbps	I _{CC1}		3.1	4.8				
			I _{CC2}		2.7	4.7				
		10Mbps	I _{CC1}		3.4	5.2				
			I _{CC2}		3.5	5.64				
		100Mbps	I _{CC1}		5.6	8.7				
			I _{CC2}		10.8	15				
		ISO7742								
		电源电流 - 禁用	EN1 = EN2 = 0V ; V _I = V _{CC1} ⁽¹⁾ (ISO7742) ; V _I = 0V (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		0.9	1.9	mA	
EN1 = EN2 = 0V ; V _I = 0V ⁽¹⁾ (ISO7742) ; V _I = V _{CC1} (带有后缀 F 的 ISO7742)			I _{CC1} 、 I _{CC2}		3	4.6				
电源电流 - 直流信号	EN1 = EN2 = V _{CC1} ; V _I = V _{CC1} ⁽¹⁾ (ISO7742) ; V _I = 0V (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		1.7	3.4				
	EN1 = EN2 = V _{CC1} ; V _I = 0V (ISO7742) ; V _I = V _{CC1} (带有后缀 F 的 ISO7742)		I _{CC1} 、 I _{CC2}		4	5.9				
电源电流 - 交流信号	所有通道均通过方波时钟输入实现 开关 ; C _L = 15pF	1Mbps	I _{CC1} 、 I _{CC2}		2.9	4.7				
		10Mbps	I _{CC1} 、 I _{CC2}		3.4	5.4				
		100Mbps	I _{CC1} 、 I _{CC2}		8.3	11.9				

(1) V_{CCI} = 输入侧 V_{CC}

5.15 开关特性 - 5V 电源

$V_{CC1} = V_{CC2} = 5V \pm 10\%$ (在建议运行条件下测得，除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH} 、 t_{PHL}	传播延迟时间	请参阅 图 6-1	6	12.7	17	ns
PWD	脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $				5.9	ns
$t_{sk(o)}$	通道间输出偏斜时间 ⁽²⁾	同向通道			4	ns
$t_{sk(pp)}$	器件间偏斜时间 ⁽³⁾				4.4	ns
t_r	输出信号上升时间	请参阅 图 6-1		1.1	3.9	ns
t_f	输出信号下降时间			1.1	3.9	ns
t_{PHZ}	禁用传播延时，高电平至高阻抗输出	请参阅 图 6-2		14	22	ns
t_{PLZ}	禁用传播延时，低电平至高阻抗输出			13	20	ns
t_{PZH}	启用传播延时，高阻抗至高电平输出，适用于 ISO774x			11	20	ns
	启用传播延时，高阻抗至高电平输出，适用于带有后缀 F 的 ISO774x			3	8.5	μs
t_{PZL}	启用传播延时，高阻抗至低电平输出，适用于 ISO774x			2.5	8.5	μs
	启用传播延时，高阻抗至低电平输出，适用于带有后缀 F 的 ISO774x			7	20	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅 图 6-4		0.1	0.3	μs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 $2^{16} - 1$		1.4		ns

(1) 也称为脉冲偏斜。

(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。

(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

5.16 开关特性 - 3.3V 电源

$V_{CC1} = V_{CC2} = 3.3V \pm 10\%$ (在建议运行条件下测得, 除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH} 、 t_{PHL}	传播延迟时间	请参阅 图 6-1	6	13.5	18.5	ns
PWD	脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $				5.9	ns
$t_{sk(o)}$	通道间输出偏斜时间 ⁽²⁾	同向通道			4.4	ns
$t_{sk(pp)}$	器件间偏斜时间 ⁽³⁾				5	ns
t_r	输出信号上升时间	请参阅 图 6-1		0.6	3	ns
t_f	输出信号下降时间			0.6	3	ns
t_{PHZ}	禁用传播延时, 高电平至高阻抗输出	请参阅 图 6-2		19	31	ns
t_{PLZ}	禁用传播延时, 低电平至高阻抗输出			18	30	ns
t_{PZH}	启用传播延时, 高阻抗至高电平输出, 适用于 ISO774x			14	30	ns
	启用传播延时, 高阻抗至高电平输出, 适用于带有后缀 F 的 ISO774x			3.2	8.5	μs
t_{PZL}	启用传播延时, 高阻抗至低电平输出, 适用于 ISO774x			2.5	8.5	μs
	启用传播延时, 高阻抗至低电平输出, 适用于带有后缀 F 的 ISO774x			17	30	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅 图 6-4		0.1	0.3	μs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 $2^{16} - 1$		1.3		ns

(1) 也称为脉冲偏斜。

(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜: 所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。

(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度: 在相同电源电压、温度、输入信号和负载下工作, 同时在相同方向上开关。

5.17 开关特性 - 2.5V 电源

$V_{CC1} = V_{CC2} = 2.5V \pm 10\%$ (在建议运行条件下测得，除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH} 、 t_{PHL}	传播延迟时间	请参阅 图 6-1	7.5	14	21	ns
PWD	脉宽失真 ⁽¹⁾ $ t_{PHL} - t_{PLH} $				5.9	ns
$t_{sk(o)}$	通道间输出偏斜时间 ⁽²⁾	同向通道			4.4	ns
$t_{sk(pp)}$	器件间偏斜时间 ⁽³⁾				5.3	ns
t_r	输出信号上升时间	请参阅 图 6-1		0.8	3.5	ns
t_f	输出信号下降时间			0.8	3.5	ns
t_{PHZ}	禁用传播延时，高电平至高阻抗输出	请参阅 图 6-2		24	41	ns
t_{PLZ}	禁用传播延时，低电平至高阻抗输出			22	40	ns
t_{PZH}	启用传播延时，高阻抗至高电平输出，适用于 ISO774x			18	40	ns
	启用传播延时，高阻抗至高电平输出，适用于带有后缀 F 的 ISO774x			3.3	8.5	μs
t_{PZL}	启用传播延时，高阻抗至低电平输出，适用于 ISO774x			2.7	8.5	μs
	启用传播延时，高阻抗至低电平输出，适用于带有后缀 F 的 ISO774x			18	40	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅 图 6-4		0.1	0.3	μs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 $2^{16} - 1$		1.5		ns

(1) 也称为脉冲偏斜。

(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。

(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

5.18 绝缘特性曲线

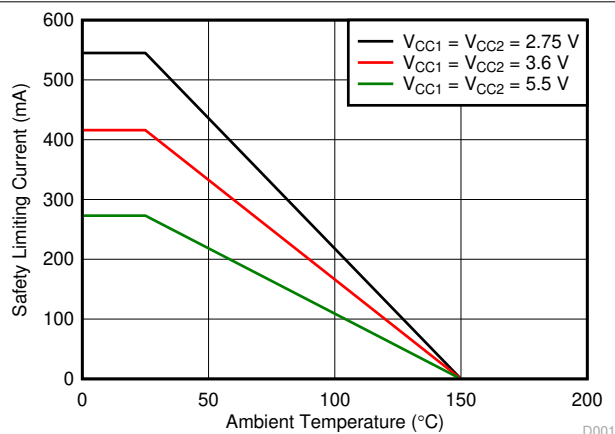


图 5-1. DW-16 封装安全限制电流的热降额曲线

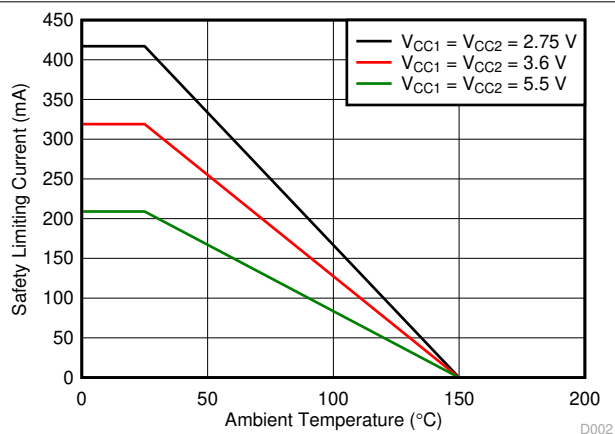


图 5-2. DBQ-16 封装安全限制电流的热降额曲线

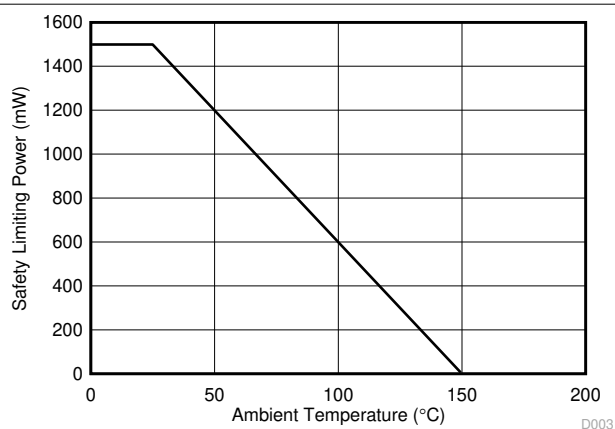


图 5-3. DW-16 封装安全限制功率的热降额曲线

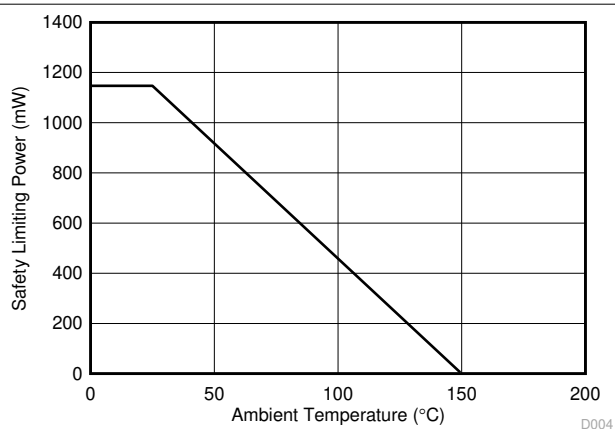


图 5-4. DBQ-16 封装安全限制功率的热降额曲线

5.19 典型特性

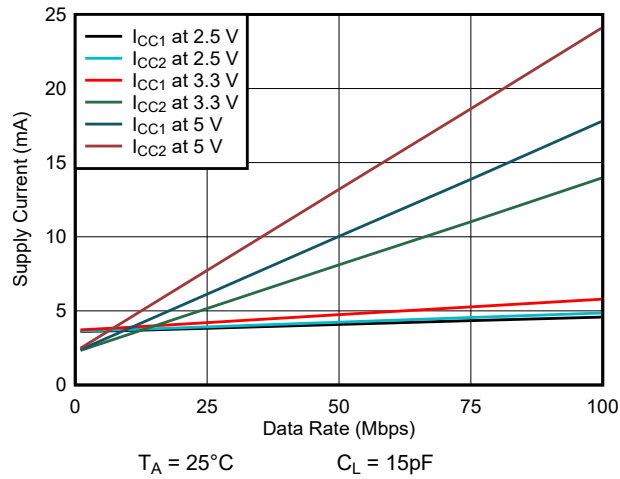


图 5-5. ISO7740 电源电流与数据速率间的关系 (具有 15pF 负载)

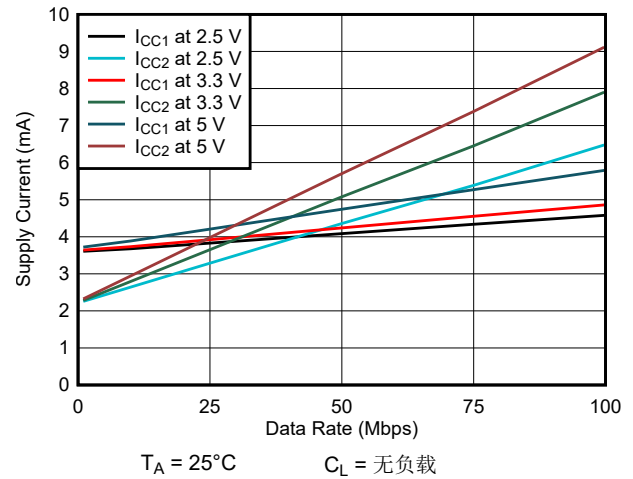


图 5-6. ISO7740 电源电流与数据速率间的关系 (无负载)

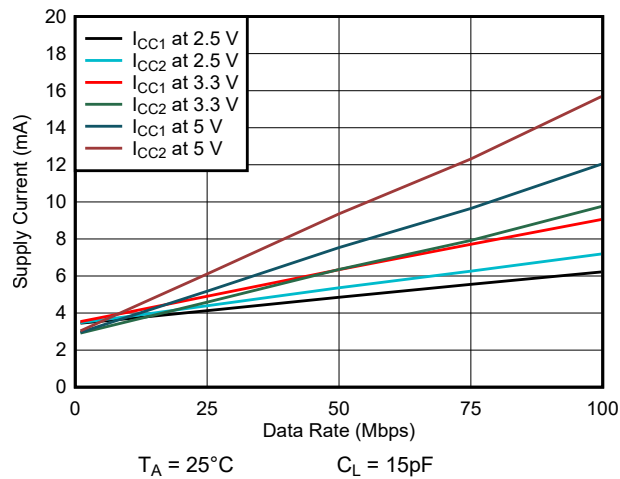


图 5-7. ISO7741 电源电流与数据速率间的关系 (具有 15pF 负载)

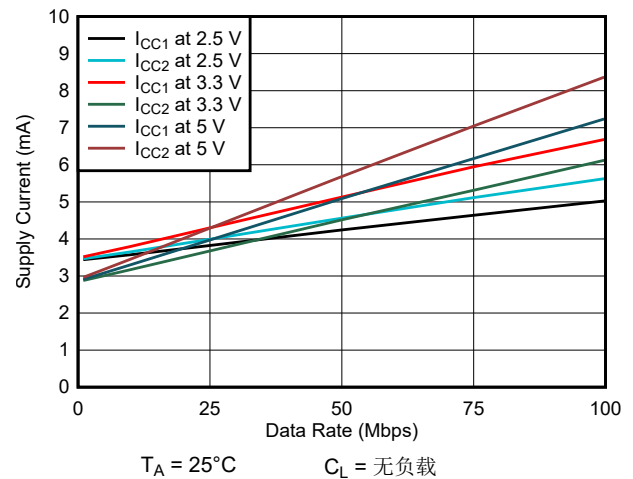


图 5-8. ISO7741 电源电流与数据速率间的关系 (无负载)

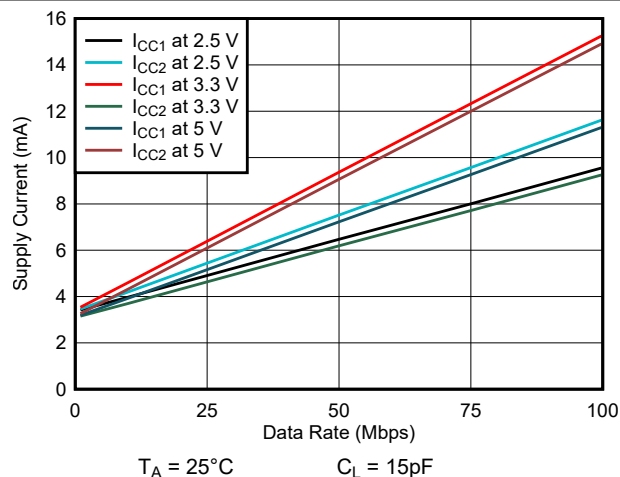


图 5-9. ISO7742 电源电流与数据速率间的关系 (具有 15pF 负载)

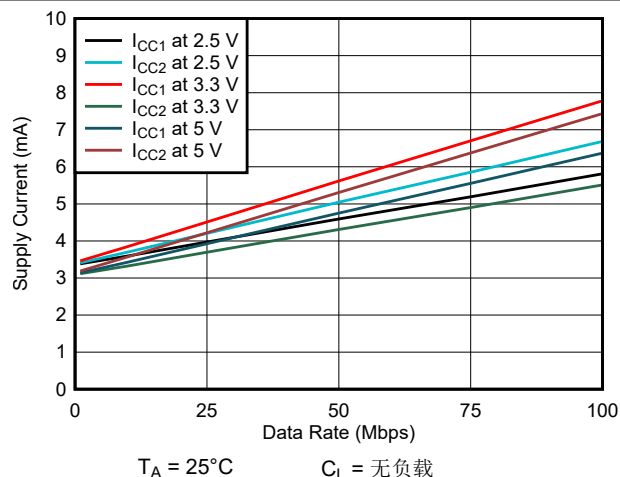


图 5-10. ISO7742 电源电流与数据速率间的关系 (无负载)

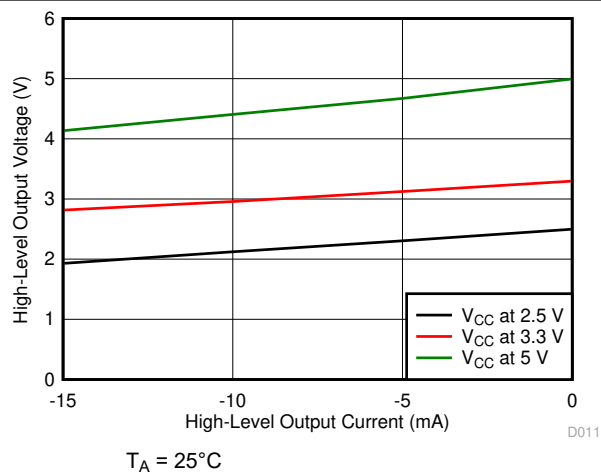


图 5-11. 高电平输出电压与高电平输出电流间的关系

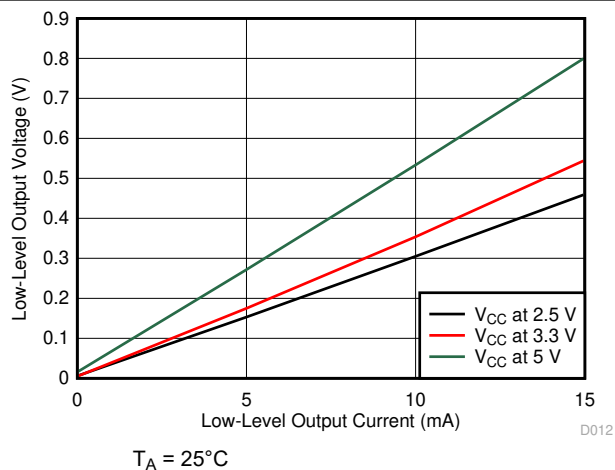


图 5-12. 低电平输出电压与低电平输出电流间的关系

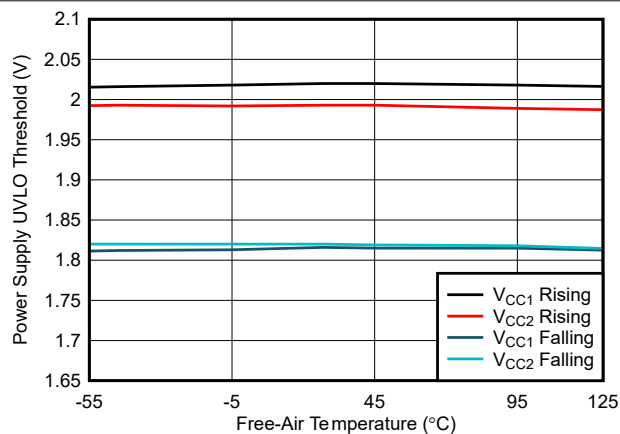


图 5-13. 电源欠压阈值与自然通风条件下的温度间的关系

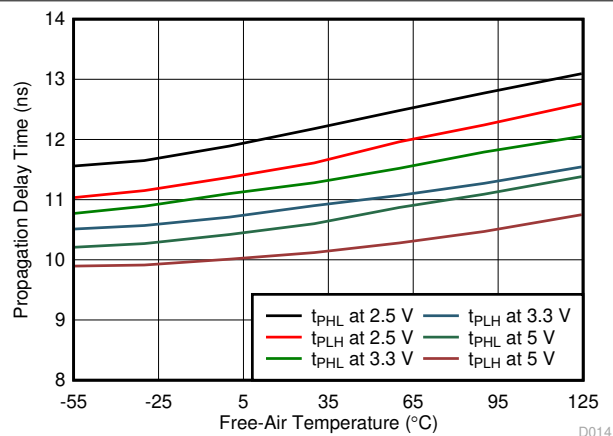
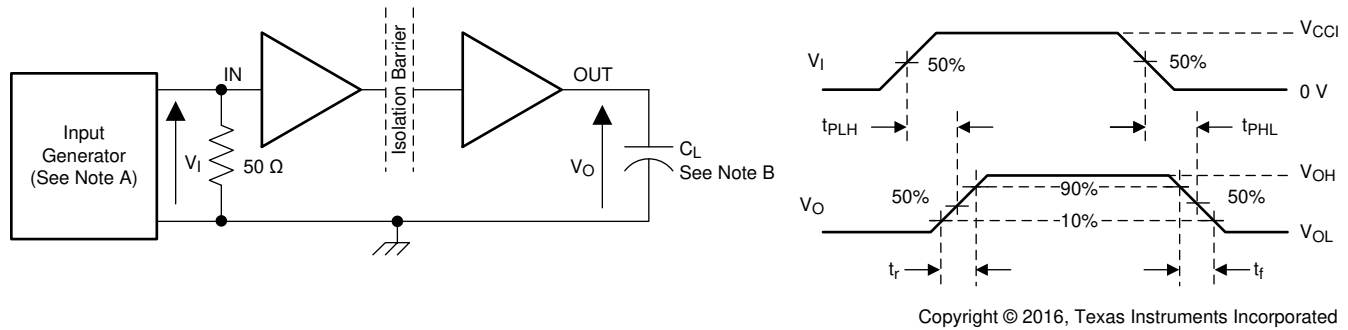


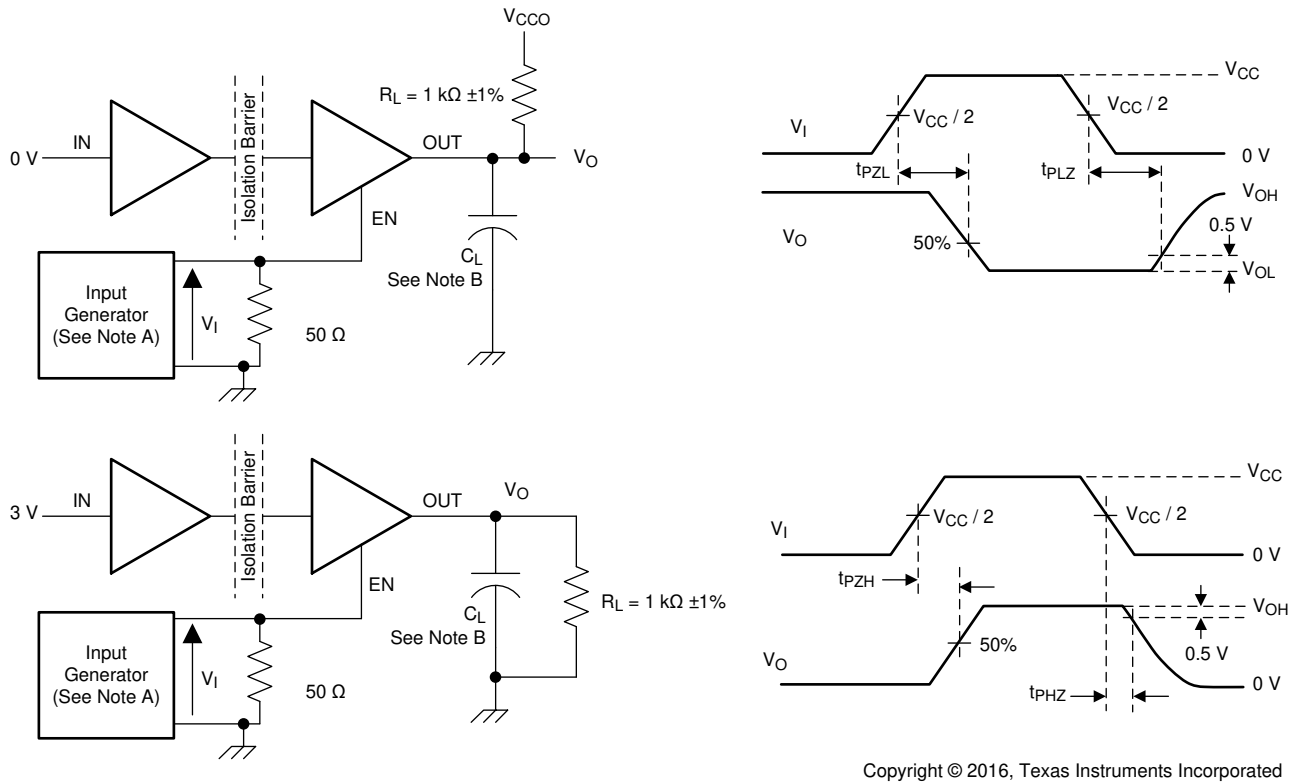
图 5-14. 传播延迟时间与自然通风条件下的温度间的关系

6 参数测量信息



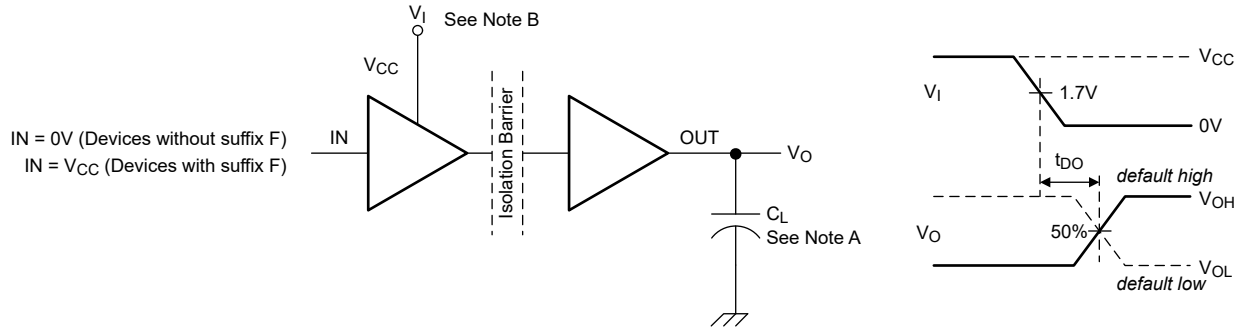
- A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 50 kHz，50% 占空比， $t_r \leq 3$ ns， $t_f \leq 3$ ns， $Z_O = 50 \Omega$ 。输入端需要 50Ω 电阻器来端接输入发生器信号。实际应用中并不需要 50Ω 电阻器。
- B. $C_L = 15$ pF 并包含 $\pm 20\%$ 范围内的仪表和设备电容。

图 6-1. 开关特性测试电路和电压波形



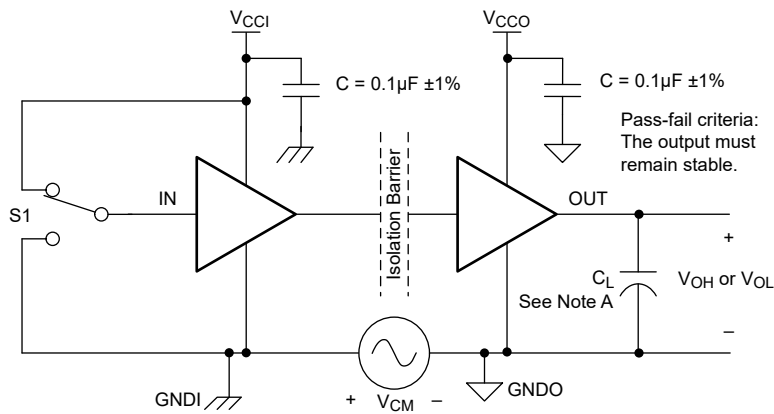
- A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 10 kHz，50% 占空比， $t_r \leq 3$ ns， $t_f \leq 3$ ns， $Z_O = 50 \Omega$ 。
- B. $C_L = 15$ pF 并包含 $\pm 20\%$ 范围内的仪表和设备电容。

图 6-2. 启用/禁用传播延时时间测试电路和波形



- A. $C_L = 15 \text{ pF}$ 并包含 $\pm 20\%$ 范围内的仪表和设备电容。
- B. 电源电压斜升速率 = 10 mV/ns

图 6-3. 默认输出延时时间测试电路和电压波形



- A. $C_L = 15 \text{ pF}$ 并包含 $\pm 20\%$ 范围内的仪表和设备电容。

图 6-4. 共模瞬态抗扰度测试电路

7 详细说明

7.1 概述

ISO774x 系列器件采用开关键控 (OOK) 调制方案，可通过基于二氧化硅的隔离栅传输数字数据。发送器通过隔离栅发送高频载波来表示一种数字状态，而不发送信号则表示另一种数字状态。接收器在高级信号调节后对信号进行解调并通过缓冲器级产生输出。如果 **ENx** 引脚为低电平，则输出变为高阻抗。ISO774x 器件还采用了先进的电路技术，可充分提高 **CMTI** 性能，并有效减少由高频载波和 IO 缓冲器开关产生的辐射发射。图 7-1 为数字电容隔离器的概念方框图，展示了典型通道的功能方框图。

7.2 功能方框图

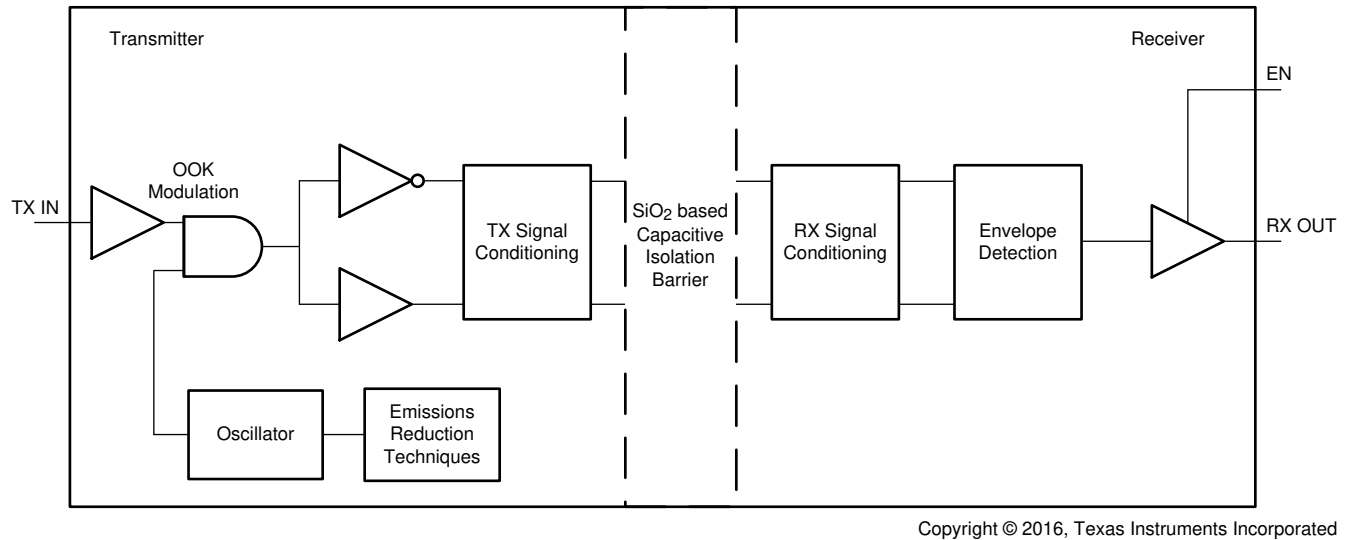


图 7-1. 数字电容隔离器的概念框图

图 7-2 所示为开关键控方案工作原理的概念细节。

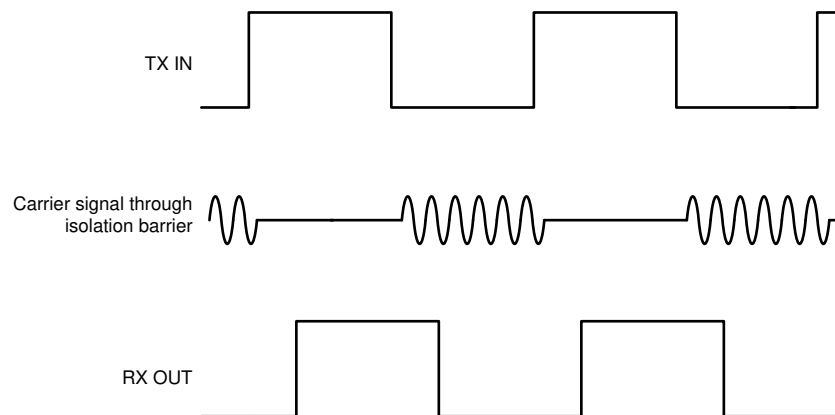


图 7-2. 基于开关键控 (OOK) 的调制方案

7.3 特性说明

表 7-1 汇总了器件特性。

表 7-1. 器件特性

器件型号	通道方向	最大数据速率	默认输出	封装	隔离额定值
ISO7740	4 个正向， 0 个反向	100Mbps	高	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
				DBQ-16	3000 V _{RMS} /4242 V _{PK}
带有后缀 F 的 ISO7740	4 个正向， 0 个反向	100Mbps	低	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
				DBQ-16	3000 V _{RMS} /4242 V _{PK}
ISO7741	3 个正向， 1 个反向	100Mbps	高	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
				DBQ-16	3000 V _{RMS} /4242 V _{PK}
带有后缀 F 的 ISO7741	3 个正向， 1 个反向	100Mbps	低	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
				DBQ-16	3000 V _{RMS} /4242 V _{PK}
ISO7741B	3 个正向， 1 个反向	100Mbps	高	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
带有后缀 F 的 ISO7741B	3 个正向， 1 个反向	100Mbps	低	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
ISO7742	2 个正向， 2 个反向	100Mbps	高	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
				DBQ-16	3000 V _{RMS} /4242 V _{PK}
带有后缀 F 的 ISO7742	2 个正向， 2 个反向	100Mbps	低	DW-16	5000V _{RMS} (DW)、 5700V _{RMS} (DUW) / 8000V _{PK}
				DBQ-16	3000 V _{RMS} /4242 V _{PK}

7.3.1 电磁兼容性 (EMC) 注意事项

恶劣工业环境中的很多应用都对静电放电 (ESD)、电气快速瞬变 (EFT)、浪涌和电磁辐射等干扰非常敏感。IEC 61000-4-x 和 CISPR 22 等国际标准对这些电磁干扰进行了规定。尽管系统级性能和可靠性在很大程度上取决于应用电路板设计和布局，但 ISO774x 系列器件包含很多芯片级设计改进，可增强整体系统稳健性。其中的一些改进包括：

- 输入和输出信号引脚以及芯片间接合焊盘具有可靠的 ESD 保护单元。
- ESD 单元与电源和接地引脚之间采用低电阻连接。
- 高压隔离电容器具有增强性能，能够更好地耐受 ESD、EFT 和浪涌事件。
- 片上去耦电容器更大，可通过低阻抗路径旁路不良的高能信号。
- PMOS 和 NMOS 器件通过防护环互相隔离，从而避免触发寄生 SCR。
- 通过提供纯差分内部运行，减少隔离栅上的共模电流。

7.4 器件功能模式

表 7-2 列出了 ISO774x 器件的功能模式。

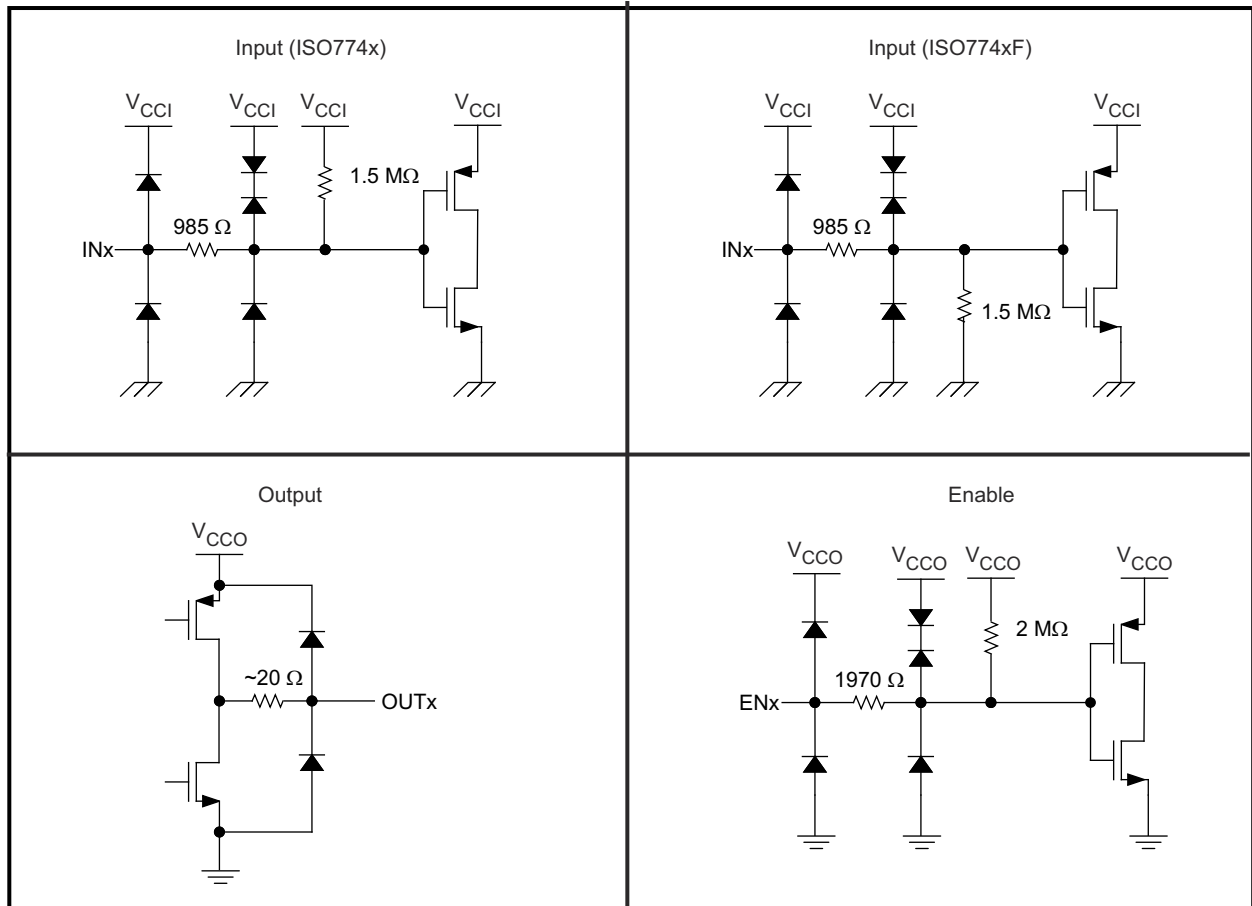
表 7-2. 功能表

V_{CCI}	V_{CCO}	输入 (INx) ⁽²⁾	输出使能 (ENx)	输出 (OUTx)	注释
PU	PU	H	H 或开路	H	正常运行： 通道输出假定输入的逻辑状态。
		L	H 或开路	L	
		开路	H 或开路	默认值	
X	PU	X	L	Z	输出使能值偏低，会导致输出为高阻抗。
PD	PU	X	H 或开路	默认值	默认模式： V_{CCI} 未上电时，通道输出根据所选默认选项假定逻辑状态。ISO774x 默认为高电平，而带后缀 F 的 ISO774x 则默认为低电平。 V_{CCI} 从未上电转换为上电时，通道输出假定输入的逻辑状态。 V_{CCI} 从上电转换为未上电时，通道输出假定所选默认状态。
X	PD	X	X	不确定	V_{CCO} 未上电时，通道输出不确定 ⁽¹⁾ 。 V_{CCO} 从未上电转换为上电时，通道输出假定输入的逻辑状态。

(1) 当 $1.7V < V_{CCI}$ 且 $V_{CCO} < 2.25V$ 时，输出为不确定状态。

(2) 强驱动输入信号可通过内部保护二极管为浮动 V_{CC} 提供微弱的电能，导致输出不确定。

7.4.1 器件 I/O 原理图



Copyright © 2016, Texas Instruments Incorporated

图 7-3. 器件 I/O 原理图

8 应用和实施

备注

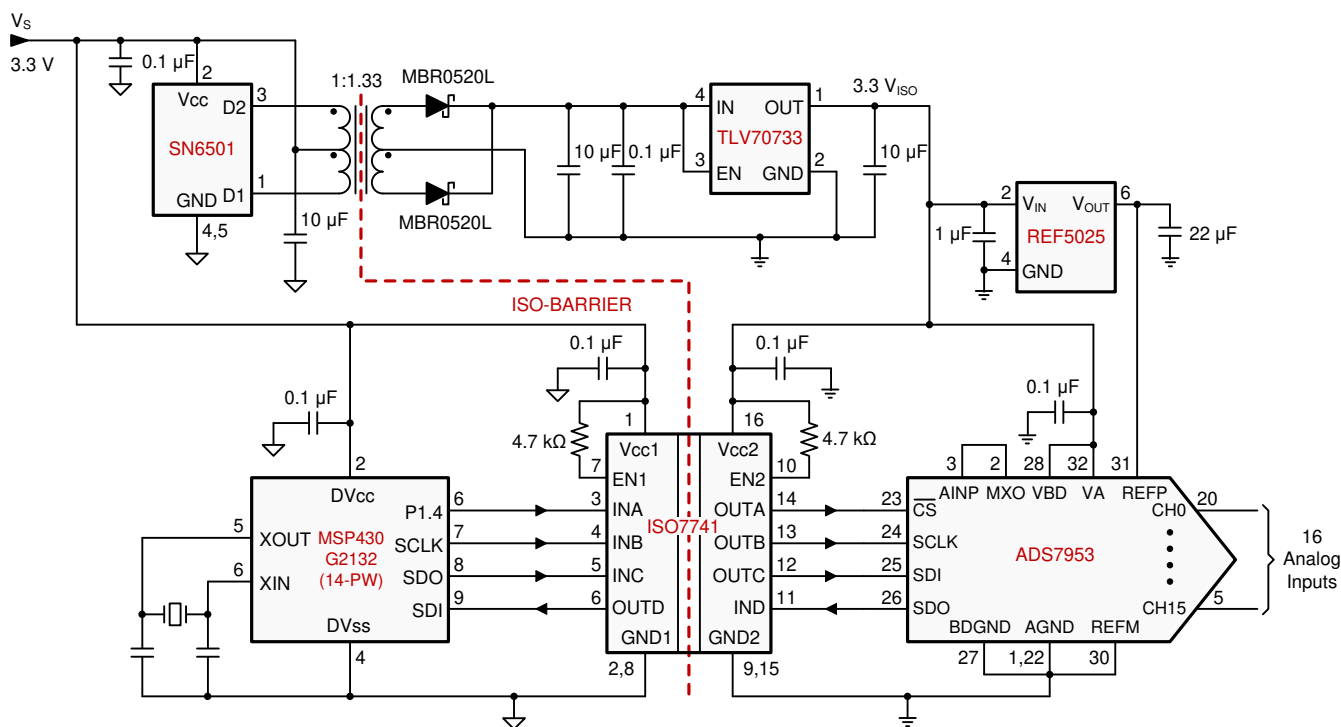
以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

ISO774x 器件是高性能四通道数字隔离器。这些器件每侧都配有使能引脚，可用于在多控制器驱动应用中将各自的输出置于高阻抗状态，也可用于降低功耗。ISO774x 器件采用单端 CMOS 逻辑开关技术。V_{CC1} 和 V_{CC2} 这两个电源的电压范围均为 2.25V 至 5.5V。使用数字隔离器进行设计时，请注意由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都放在数据控制器（即 μ C 或 UART）和数据转换器或数据线收发器之间。

8.2 典型应用

图 8-1 显示了隔离式串行外设接口 (SPI)。



Copyright © 2016, Texas Instruments Incorporated

图 8-1. 用于具有 16 个输入的模拟输入模块的隔离式 SPI

8.2.1 设计要求

若要使用这些器件进行设计，请使用表 8-1 中所列参数。

表 8-1. 设计参数

参数	值
电源电压： V_{CC1} 和 V_{CC2}	2.25 至 5.5 V
V_{CC1} 和 GND1 之间的去耦电容器	0.1 μ F
V_{CC2} 和 GND2 之间的去耦电容器	0.1 μ F

8.2.2 详细设计过程

不同于需要外部元件来提高性能、提供偏置或限制电流的光耦合器，ISO774x 系列器件仅需两个外部旁路电容器即可工作。

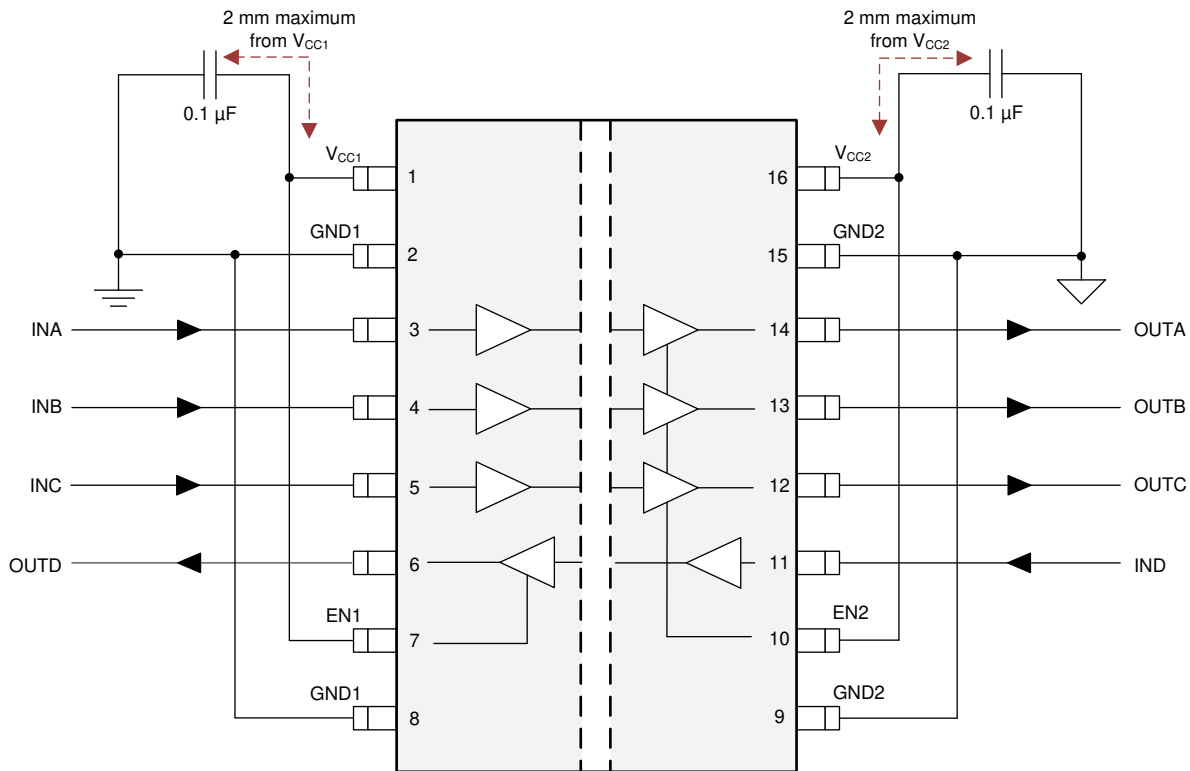


图 8-2. 典型 ISO774x 电路组装

DWW 封装无需两个串联隔离器或额外的隔离式电源，即可提供更宽的爬电距离和间隙，从而节省设计成本和布板空间。有关更多详细信息，请参阅技术文档[如何满足汽车应用中更高的隔离爬电距离和间隙要求](#)。

8.2.3 应用曲线

下面展示了 ISO774x 系列器件在最大数据速率 100Mbps 下的低抖动和张开度大的典型眼图。

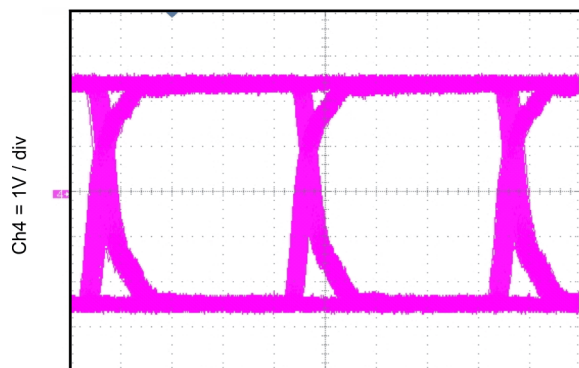


图 8-3. 眼图：100Mbps PRBS $2^{16} - 1$ ，5 V，25°C

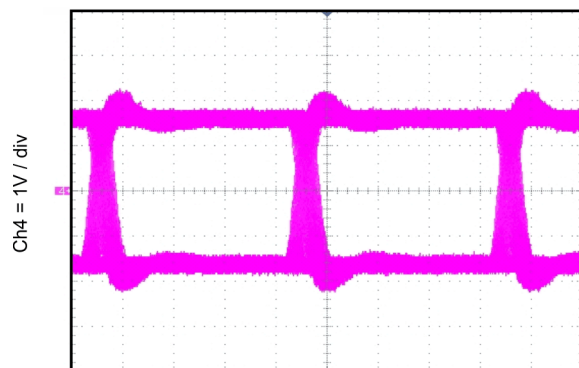


图 8-4. 眼图：100Mbps PRBS $2^{16} - 1$ ，3.3V，25°C

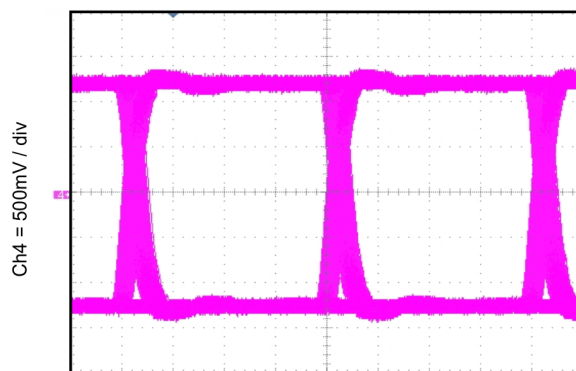


图 8-5. 眼图：100Mbps PRBS $2^{16} - 1$ ，2.5 V，25°C

8.2.3.1 绝缘寿命

绝缘寿命预测数据是使用业界通用的时间依赖性电介质击穿 (TDDB) 测试方法收集的。在该测试中，隔离栅两侧的所有引脚都连在一起，构成了一个双端子器件并在两侧之间施加高电压；对于 TDDB 测试设置，请参阅图 8-6。绝缘击穿数据是在开关频率为 60Hz 以及各种高电压条件下在整个温度范围内收集的。对于增强型绝缘，VDE 标准要求使用故障率小于 1 ppm 的 TDDB 预测线。尽管额定工作隔离电压条件下的预期最短绝缘寿命为 20 年，但是 VDE 增强认证要求工作电压具有额外 20% 的安全裕度，寿命具有额外 50% 的安全裕度，也就是说在工作电压高于额定值 20% 的条件下，所需的最短绝缘寿命为 30 年。

图 8-7 展示了隔离栅在其整个寿命期间承受高压应力的固有能力和能力。根据 TDDB 数据，固有绝缘能力为 1500V_{RMS}，寿命为 36 年。其他因素，比如封装尺寸、污染等级、材料组等，可能会进一步限制元件的工作电压。DW-16 封装的工作电压上限值可达 1500V_{RMS}。较低工作电压所对应的绝缘寿命远远超过 36 年。在 400V_{RMS} 工作电压下，DBQ-16 封装的寿命比 DW-16 封装长得多。

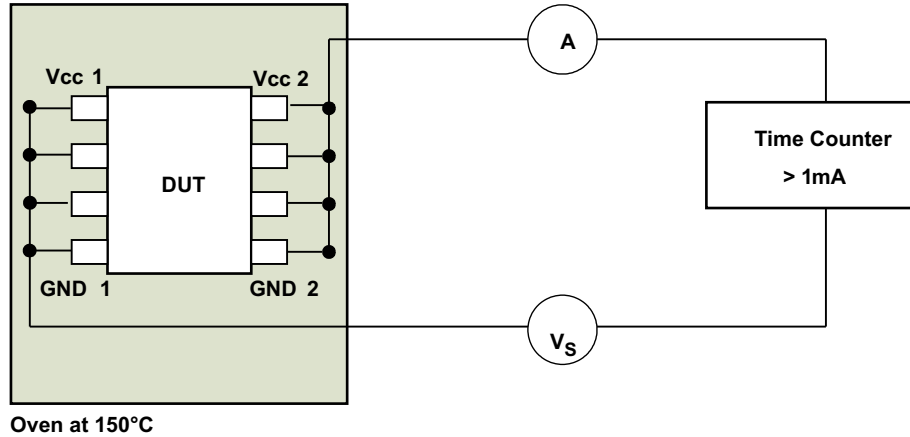


图 8-6. 绝缘寿命测量的测试设置

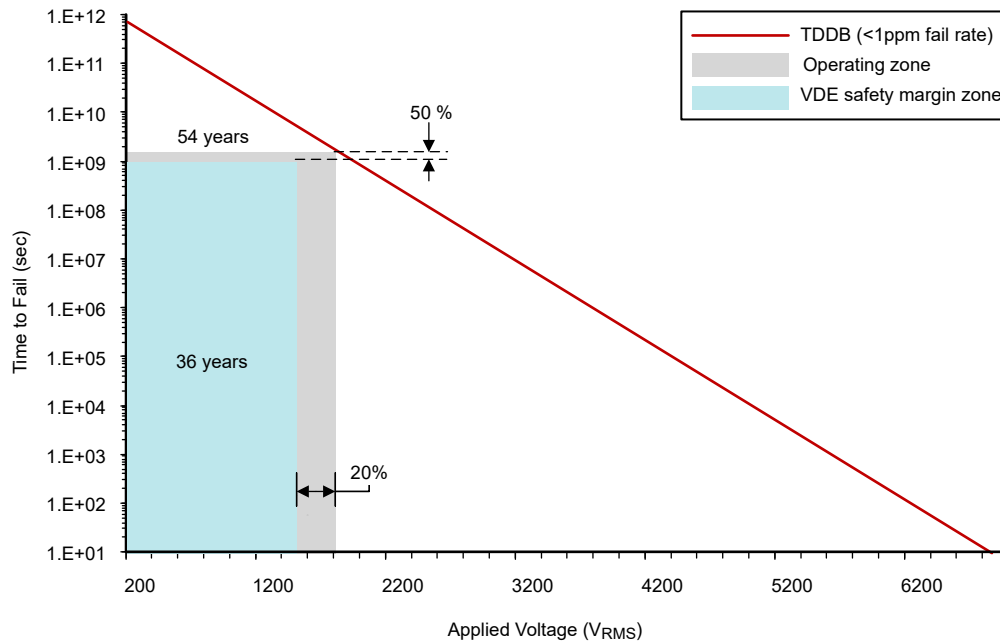


图 8-7. 绝缘寿命预测数据

8.3 电源相关建议

为确保在各种数据速率和电源电压条件下可靠运行，建议将 $0.1 \mu\text{F}$ 旁路电容器放置在输入和输出电源引脚 (V_{CC1} 和 V_{CC2}) 处。该电容必须尽量靠近电源引脚放置。如果应用中只有单个初级侧电源，则可以借助德州仪器 (TI) 的 [SN6501](#) 或 [SN6505A](#) 等变压器驱动器为次级侧生成隔离式电源。对于这类应用，有关详细的电源设计和变压器选择建议，请参阅 [SN6501 适用于隔离式电源的变压器驱动器 数据表](#) 或 [SN6505A 适用于隔离式电源的低噪声 1A 变压器驱动器 数据表](#)。

8.4 布局

8.4.1 布局指南

至少需要四层才能实现低 EMI PCB 设计 (请参阅图 8-8)。层堆叠必须符合以下顺序 (从上到下)：高速信号层、接地平面、电源平面和低频信号层。

- 在顶层布置高速走线可避免使用过孔 (及其引入的电感)，并在隔离器与数据链路的发送器和接收器电路之间实现可靠互连。
- 通过在高速信号层旁边放置一个实心接地层，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 在接地平面旁边放置电源平面后，会额外产生大约 $100\text{pF}/\text{inch}^2$ 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。

如果需要额外的电源电压层或信号层，请在堆叠中添加另一个电源层或接地层系统，以使这些层保持对称。这样可使栈保持机械稳定并防止其翘曲。此外，每个电源系统的电源和接地层可以放置得更靠近彼此，从而显著增大高频旁路电容。

有关详细的布局建议，请参阅[数字隔离器设计指南](#)。

8.4.1.1 PCB 材料

对于运行速度低于 150Mbps (或上升和下降时间大于 1ns) 且布线长度达 10 英寸的数字电路板，请使用标准 FR-4 UL94V-0 印刷电路板。该 PCB 在高频下具有较低的电介质损耗、较低的吸湿性、较高的强度和刚度以及自熄性可燃性特征，因而优于较便宜的替代产品。

8.4.2 布局示例

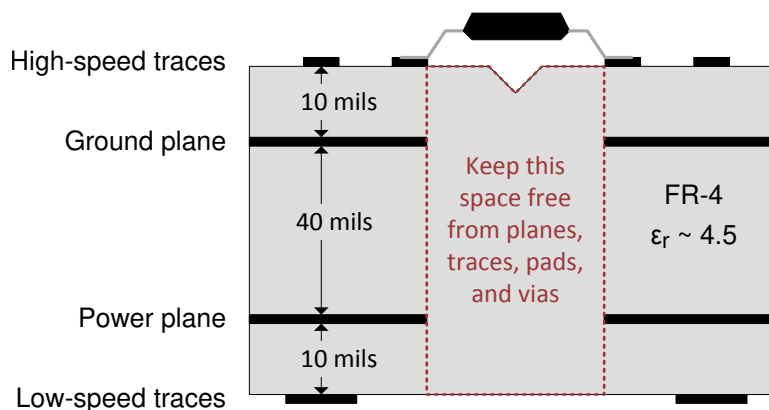


图 8-8. 原理图布局示例

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI), [ADS79xx 12/10/8 位 1MSPS 16/12/8/4 通道单端低功耗串行接口 ADC](#) 数据表
- 德州仪器 (TI), [数字隔离器设计指南](#) 应用手册
- 德州仪器 (TI), [隔离相关术语](#) 应用手册
- 德州仪器 (TI), [如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性](#) 应用手册
- 德州仪器 (TI), [MSP430G2132 混合信号微控制器](#) 数据表
- 德州仪器 (TI), [REF50xx 低噪声、极低温漂、精密电压基准](#) 数据表
- 德州仪器 (TI), [SN6501 隔离式电源用变压器驱动器](#) 数据表
- 德州仪器 (TI), [SN6505A 用于隔离式电源的低噪声 1A 变压器驱动器](#) 数据表
- 德州仪器 (TI), [TLV707、TLV707P 用于便携式设备的 200mA、低 IQ、低噪声、低压降稳压器](#) 数据表

9.2 接收文档更新通知

若要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的 [提醒我](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision J (October 2024) to Revision K (August 2026)	Page
• 向 特性 部分添加了有关超宽和更小且成本优化型封装的信息.....	1
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	2
• 更新了“安全相关认证”表，删除了详细的额定值信息，因为这些详细信息在实际证书中提供.....	11

Changes from Revision I (January 2024) to Revision J (October 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	2
• 更新了绝缘穿透距离，同时保持其他绝缘规格.....	9
• 更新了整个电气特性部分中 ENx 引脚的输入漏电流.....	13

Changes from Revision H (March 2023) to Revision I (January 2024)	Page
• 更新了“特性”列表.....	1
• 更新了整个文档中的表、图和交叉参考的编号格式.....	2
• 更新了热特性、安全限值和热降额曲线以提供更准确的系统级热计算.....	6
• 更新了电气和开关特性以匹配器件性能.....	6
• 更新了 TDDb 图和预计寿命.....	32

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ISO7740DBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7740
ISO7740DBQR.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7740
ISO7740DWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7740
ISO7740DWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7740
ISO7740FDBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7740F
ISO7740FDBQR.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7740F
ISO7740FDBQRG4	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7740F
ISO7740FDBQRG4.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7740F
ISO7740FDWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7740F
ISO7740FDWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7740F
ISO7741BDWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741B
ISO7741BDWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741B
ISO7741DBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741
ISO7741DBQR.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741
ISO7741DBQRG4	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741
ISO7741DBQRG4.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741
ISO7741DWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741
ISO7741DWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741
ISO7741DWRG4	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741
ISO7741DWRG4.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741
ISO7741FBDWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741FB
ISO7741FBDWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741FB
ISO7741FDBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741F
ISO7741FDBQR.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741F
ISO7741FDBQRG4	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741F
ISO7741FDBQRG4.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7741F
ISO7741FDWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741F
ISO7741FDWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741F
ISO7741FDWRG4	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741F

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ISO7741FDWRG4.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7741F
ISO7741FSDBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-55 to 125	7741FS
ISO7742DBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7742
ISO7742DBQR.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7742
ISO7742DWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7742
ISO7742DWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7742
ISO7742FDBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7742F
ISO7742FDBQR.A	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7742F
ISO7742FDWR	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7742F
ISO7742FDWR.A	Active	Production	SOIC (DW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7742F
ISO7742FSDBQR	Active	Production	SSOP (DBQ) 16	2500 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-55 to 125	7742FS

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF ISO7740, ISO7741, ISO7742 :

- Automotive : [ISO7740-Q1](#), [ISO7741-Q1](#), [ISO7742-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7740DBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7740DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740FDBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7740FDBQRG4	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7740FDBQRG4	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7740FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7740FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741BDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741BDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741DBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741DBQRG4	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741DBQRG4	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7741DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741DWRG4	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741DWRG4	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FBDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FBDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FDBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741FDBQRG4	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741FDBQRG4	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7741FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FDWRG4	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FDWRG4	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FDWRG4	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7741FSDBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742DBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FDBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7742FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7742FSDBQR	SSOP	DBQ	16	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO7740DBQR	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7740DWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7740DWR	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7740DWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7740FDBQR	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7740FDBQRG4	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7740FDBQRG4	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7740FDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7740FDWR	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7740FDWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741BDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741BDWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741DBQR	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7741DBQRG4	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741DBQRG4	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741DWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741DWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741DWRG4	SOIC	DW	16	2000	353.0	353.0	32.0

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO7741DWRG4	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741FBDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741FBDWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741FDBQR	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7741FDBQRG4	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741FDBQRG4	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7741FDWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741FDWR	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7741FDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741FDWRG4	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7741FDWRG4	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7741FDWRG4	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7741FSDBQR	SSOP	DBQ	16	2500	350.0	350.0	43.0
ISO7742DBQR	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7742DWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7742DWR	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7742DWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7742FDBQR	SSOP	DBQ	16	2500	353.0	353.0	32.0
ISO7742FDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7742FDWR	SOIC	DW	16	2000	356.0	356.0	45.0
ISO7742FDWR	SOIC	DW	16	2000	356.0	356.0	36.0
ISO7742FSDBQR	SSOP	DBQ	16	2500	350.0	350.0	43.0

GENERIC PACKAGE VIEW

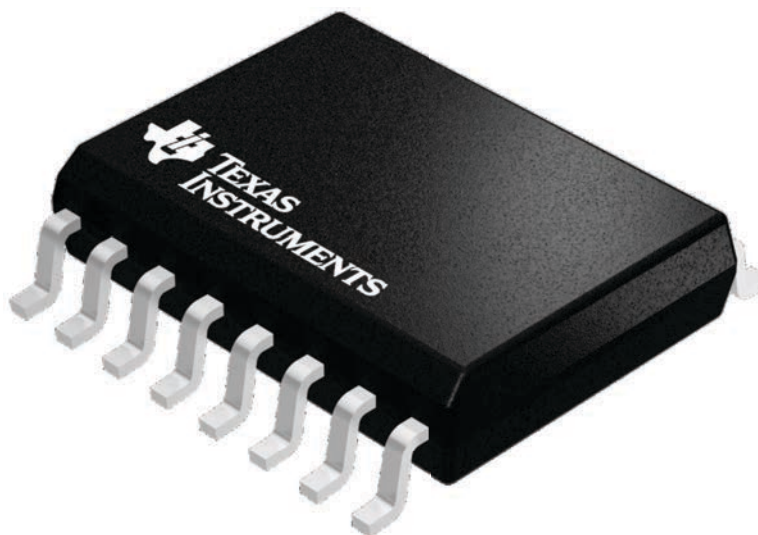
DW 16

SOIC - 2.65 mm max height

7.5 x 10.3, 1.27 mm pitch

SMALL OUTLINE INTEGRATED CIRCUIT

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4224780/A

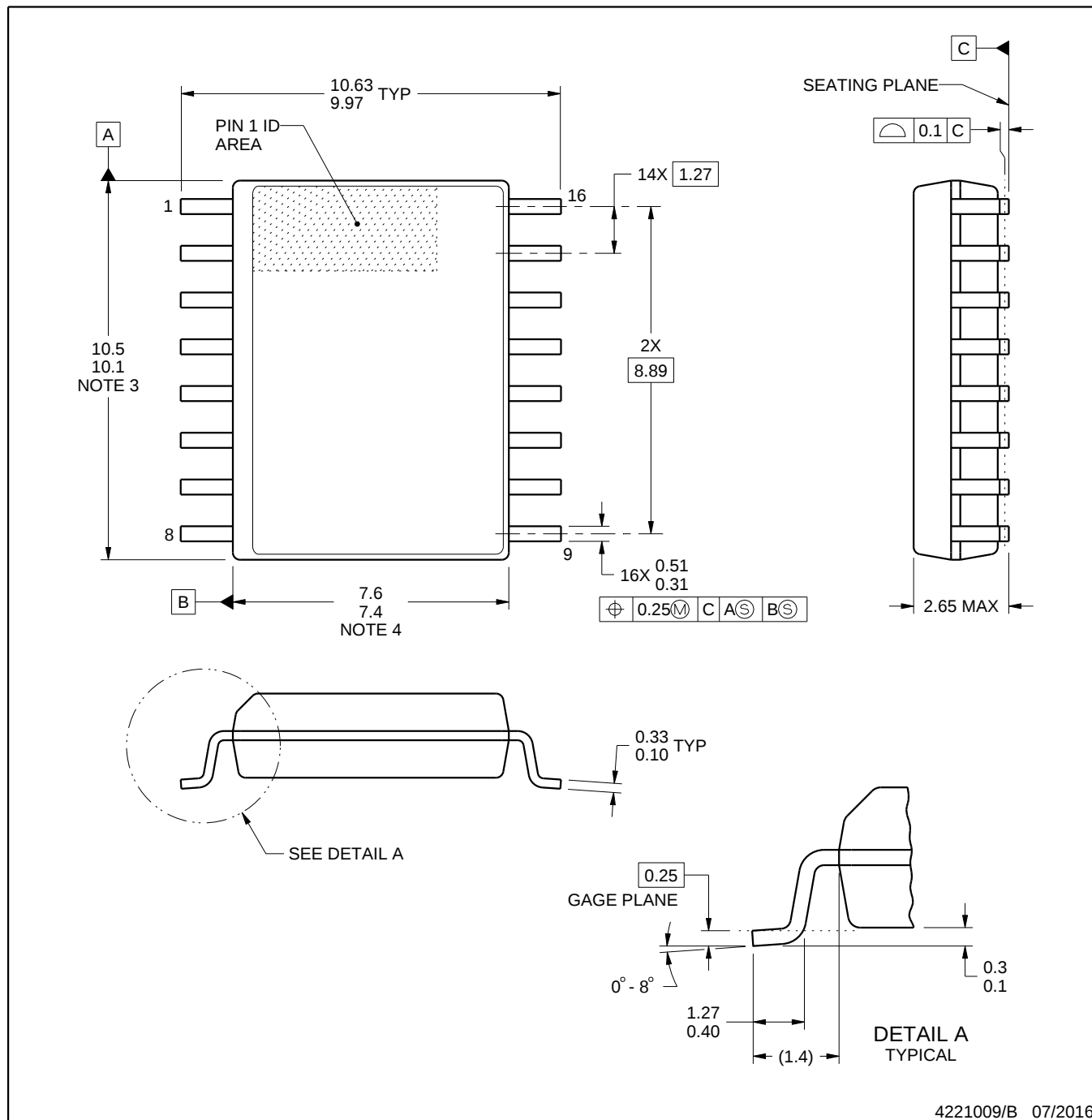


DW0016B

PACKAGE OUTLINE

SOIC - 2.65 mm max height

SOIC



4221009/B 07/2016

NOTES:

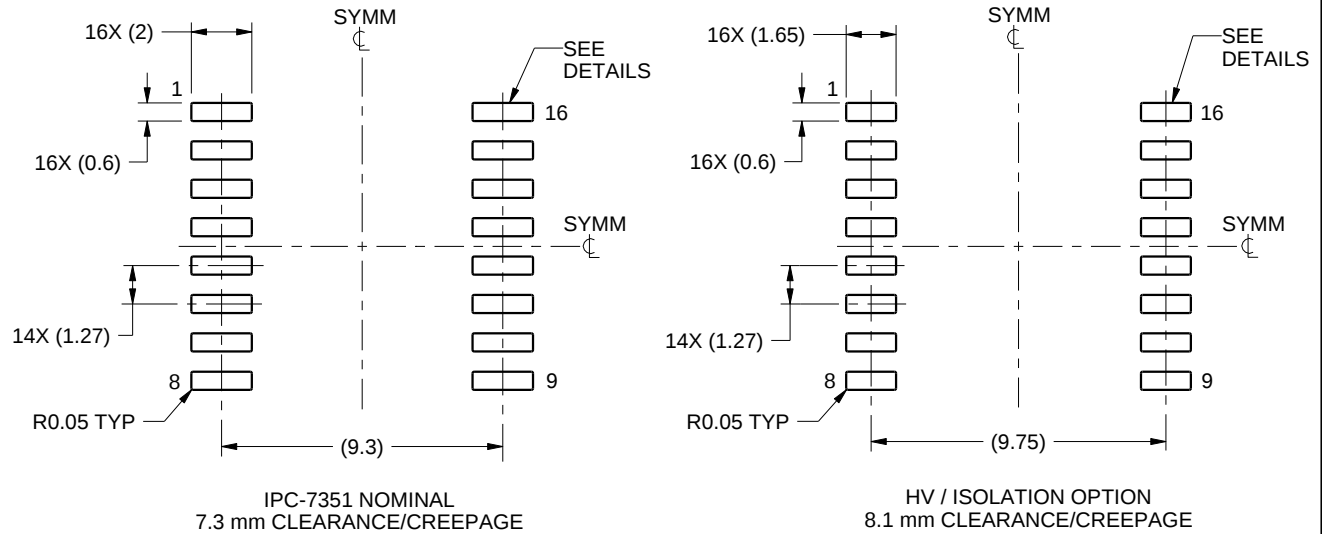
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.

EXAMPLE BOARD LAYOUT

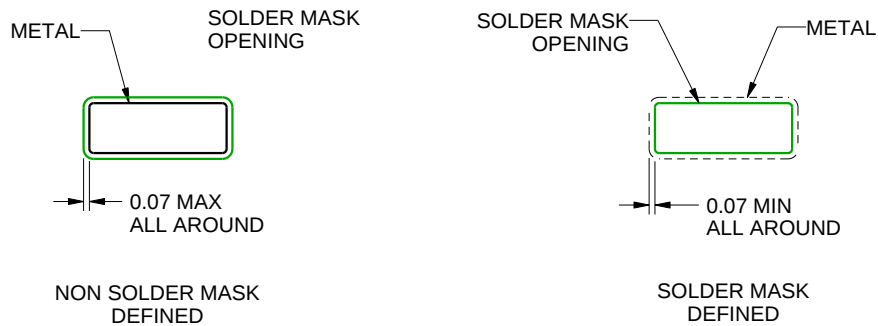
DW0016B

SOIC - 2.65 mm max height

SOIC



LAND PATTERN EXAMPLE
SCALE:4X



SOLDER MASK DETAILS

4221009/B 07/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

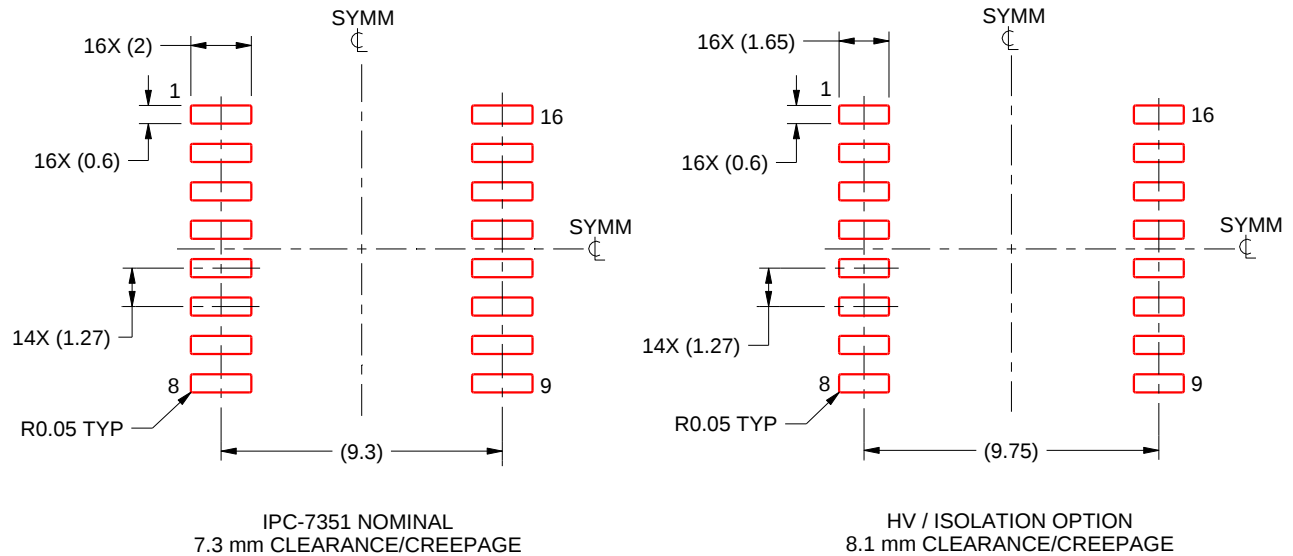
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DW0016B

SOIC - 2.65 mm max height

SOIC

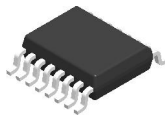


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

4221009/B 07/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

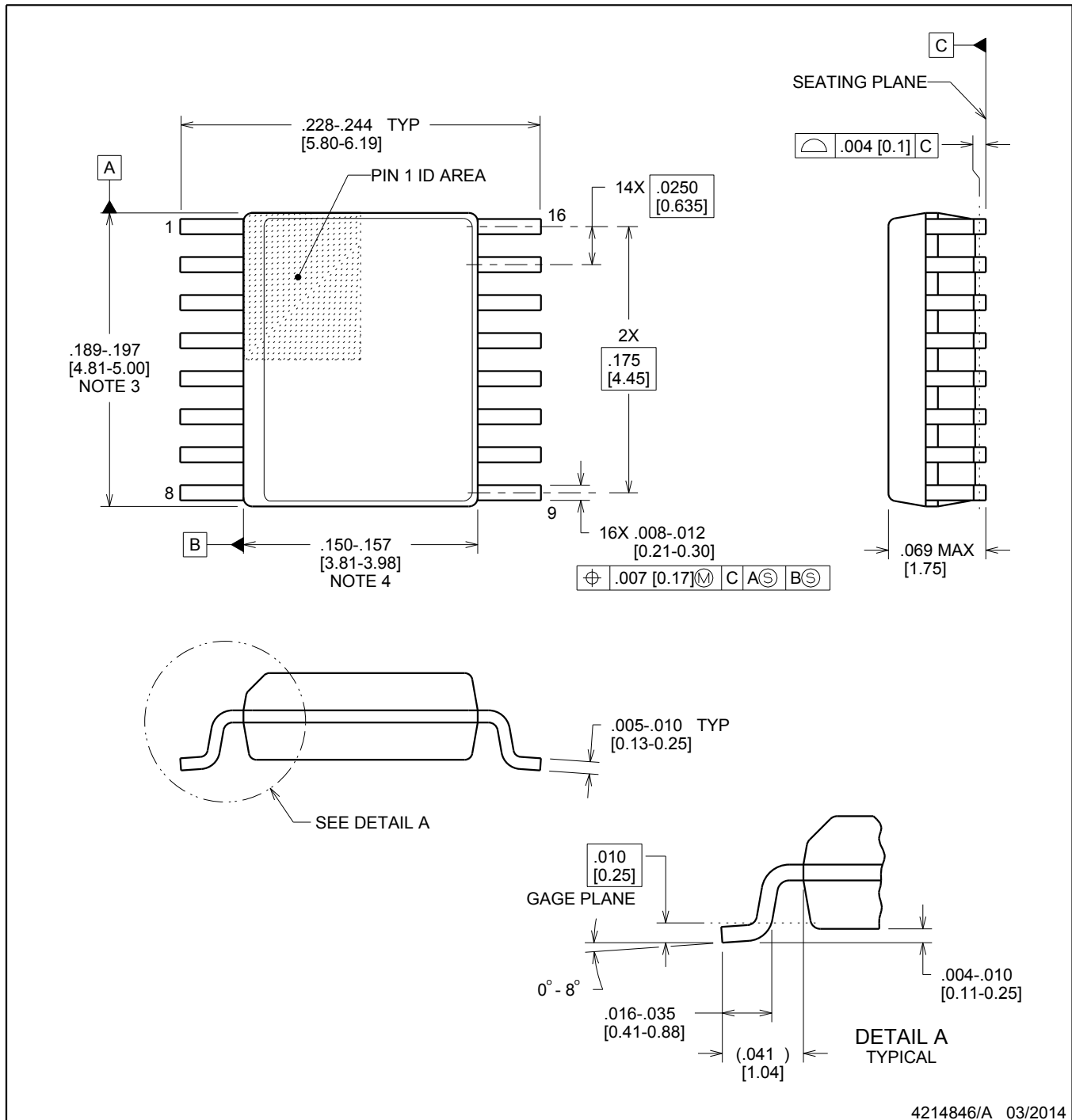


DBQ0016A

PACKAGE OUTLINE

SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE



4214846/A 03/2014

NOTES:

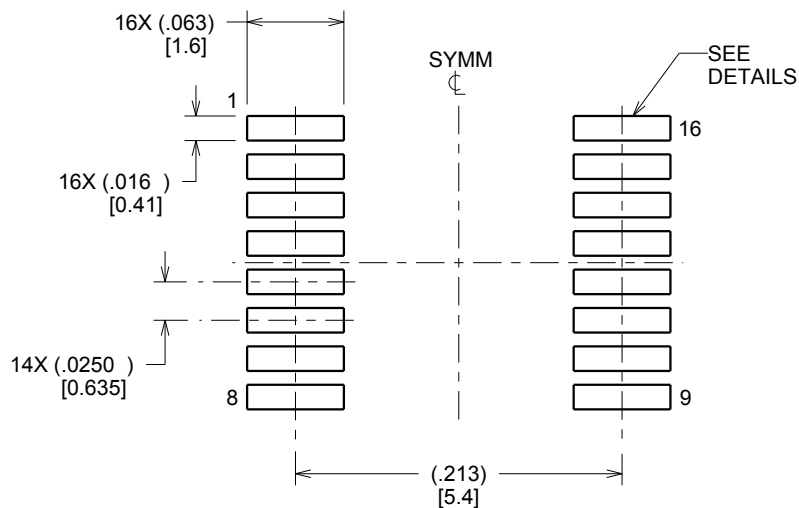
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 inch, per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MO-137, variation AB.

EXAMPLE BOARD LAYOUT

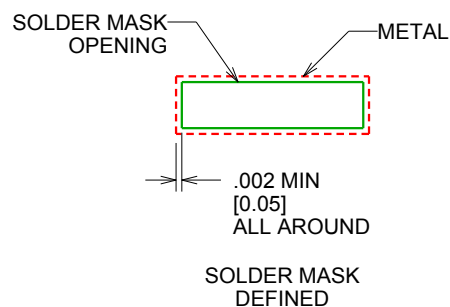
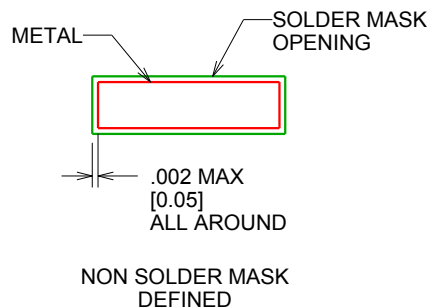
DBQ0016A

SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4214846/A 03/2014

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

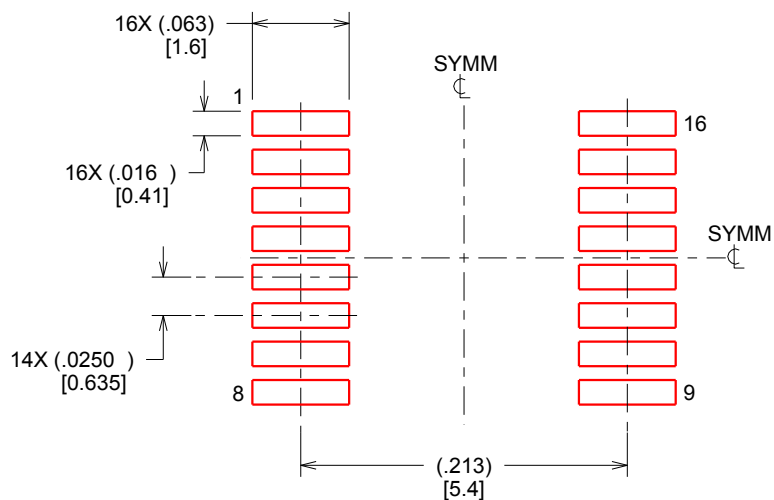
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBQ0016A

SSOP - 1.75 mm max height

SHRINK SMALL-OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.127 MM] THICK STENCIL
SCALE:8X

4214846/A 03/2014

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月