

User's Guide

J784S4、TDA4VH、TDA4AH、TDA4VP、TDA4AP、AM69

功耗估算工具用户指南



1 摘要

这款基于 Excel 的工具允许用户根据片上系统 (SoC) 不同元件 (计算内核和外设) 的指定负载来估算其热功耗。该工具允许用户根据一组代表性用例预填充各种字段 (使用的元件和主要元件的利用率)。这提供了自定义新用例的起点，可以据此判断其自身用例的功率和负载。该工具可提供所输入结温 (Tj) 下的热功耗细目，还提供了 Tj = 125°C 或 105°C 时根据此用例计算出的供电网络 (PDN) 电流表。¹

该工具提供两种功耗估计值：

热功耗估算

- SoC 加热或冷却的时间常数约为数秒或数分钟。由于这是该工具的主要用途，因此负载应表示持续时间为数秒或数分钟的平均活动。

峰值/PDN 估计

- 峰值电流 (功率) 的时间常数大约为一微秒。尽管某种用例 (通常情况) 对给定组件的利用率可能为 70% (假设)，但在某一时段内，组件的利用率将为 100%。该工具的峰值/供电网络 (PDN) 估算会根据关键知识产权 (IP) 自动增加负载，该知识产权为创建 PDN 要求而启用。

内容

1 摘要.....	2
2 功耗的组成.....	3
3 如何使用此工具.....	4
3.1 用例.....	5
4 结果表.....	9
4.1 一些特定的预载用例结果.....	9
5 修订历史记录.....	19

商标

所有商标均为其各自所有者的财产。

¹ 如果用户选择的结温小于或等于 105°C，则计算 105°C 时的峰值/PDN 估计值。如果用户选择的结温大于 105°C，则计算 125°C 时的峰值/PDN 估计值。

2 功耗的组成

SoC 功耗通常被视为具有两个不同的组成部分 - 动态功耗和漏电功耗。²

- 动态功耗是根据 IP 的两个数字计算的 - 最大功耗和空闲功耗（均按电压调节）。动态功耗的计算方法为最大功耗和空闲功耗的加权平均值： $P_{dyn}=P_{max}\times Utilization+P_{idle}\times(1-Utilization)$
 - 背景知识：动态功率通常作为 fCV^2 计算。请设想 PCB 上从 CMOS 输出驱动到 CMOS 输入的时钟信号。动态功耗的计算取决于 (a) 信号频率 - f ；(b) 输入负载的电容和 PCB 布线电容 - C ；以及 (c) 信号的电压摆幅 - V
 - 在此工具中，用户可以选择某些 IP 的频率以及 IP 的利用率。频率和利用率显然是相互关联的；随着频率的降低，利用率需要提高，才能保持相同的活动。因此，如果一项功能需要在 IP 上有 40% 的负载，则与频率减半且利用率加倍至 80% 具有几乎相同的功耗。
- 漏电功耗根据电压、结温和制造工艺变化计算。虽然工艺和电压对漏电功耗有很强影响，但漏电功耗会随 T_j 的增加呈指数级增加。
 - 有关背景信息，CMOS 晶体管被视为具有两种状态：(a) 源极和漏极之间的通道导通的 ON 状态；(b) 源极和漏极之间的通道未导通的 OFF 状态。漏电功耗的产生是因为 OFF 状态下会有涓流电流流经通道。

² SoC 功耗还有第三个分量，即模拟或偏置电流。本工具中不考虑这些电流，因为在几乎所有情况下，这些来源产生的功耗对总功耗来说都可以忽略不计。

3 如何使用此工具

该工具包含两个页面：

1. “Use Case”（Excel 工作簿中的选项卡）包含许多不同的组件，用户可以配置这些组件来表示其用例；此工作表的顶部如图 3-1 所示。（功耗的各个最重要影响因素位于 E 列中。）此表还包含 4 个用于初始化估算的不同阶段的按钮。
2. “Results” 是填充结果的空白工作表。

	A	B	C	D	E	F	G	H	I	J	K	L	M
1	J784S4, TDA4VH, TDA4AH, TDA4VP, TDA4AP, AM69 Power Estimation Tool												
2				Starting Use Case									
3		Modifiable Field		Parking		Reset		Calculate					
4		Descriptor											
5						Populate Use Case		Save current UC					
6													
7	TJ	125											
8	SRAM_Voltage	0.85 V											
9	CORE_Voltage	0.8 V											
10	VDD_CPU_AV5_Voltage	0.76	0.76V min AV5 voltage										
11	VDD_MCU_Voltage	0.8 V											
12	Process_Corner	strong											
13	UC_Description	Add Test Description											
14	UC_Name	Add Test Name											
15													
16	Key IP Frequency selection		Frequency										
17	MCU PLL 0	WKUP SMS 0 Frequency [MHz]	333										
18	MCU PLL 0	MCU RSFSS 0 Frequency [MHz]	1000										
19	MAIN PLL 8	MAIN A72SS 0 Frequency [MHz]	2000										
20	MAIN PLL 9	MAIN A72SS 1 Frequency [MHz]	2000										
21	MAIN PLL 14 HSDIV0	MAIN RSFSS 0 Frequency [MHz]	1000										
22	MAIN PLL 14 HSDIV1	MAIN RSFSS 1 Frequency [MHz]	1000										
23	MAIN PLL 14 HSDIV2	MAIN RSFSS 2 Frequency [MHz]	1000										
24	MAIN PLL 7	MAIN C71SS 0/1/2/3 Frequency [MHz]	1000										
25	MAIN PLL 2 or MAIN PLL 25	VPAC 0/1 Frequency [MHz]	720										
26	MAIN PLL 25	DMPAC 0 Frequency [MHz]	480										
27	MAIN PLL 6	Graphics Processing Unit 0 Frequency [MHz]	800										
28	MAIN PLL 5 HSDIV0	Video Encoder/Decoder 0 Frequency [MHz]	600										
29	MAIN PLL 5 HSDIV1	Video Encoder/Decoder 1 Frequency [MHz]	600										
30	MAIN PLL 12 / 26 / 27 / 28	LPDDR4 EMIF 0/1/2/3 Frequency [MHz]	1067										
31													
32	IP for Complex IOs		Mode	Utilization	Instances								
33	CPSW9			3%									
34	10G ports	1g	100%	1									
35	2.5G ports	disable	0%	0									
36	CSI (TX) / DSI D-PHY												
37	CSI Tx ports	2p5g4l	30%	1									
38	DSI Tx ports	ulps	0%	0									
39	DSS -- DP / eDP			4%									
40	EDP	5g	26%	1									
41	PCIE												
42	PCIE_0 (4 Lane)	disable	0%	1									



**TEXAS
INSTRUMENTS**

图 3-1. AM69PowerEstimationTool 的用例选项卡顶部

	A	B	C	D	E	F	G	H	I	J	K
1	UC_Name:	Add Test Name	Caution:		This power estimation spreadsheet is subject to change. SoC power estimates provide approximate power and c						
2	UC_Description:	Add Test Description									
3	Based on Loaded Use Case:	Parking									
4	Internal Reference Date:	8/28/2023									
5	Internal Reference Revision:	1.4									
6	Date:	11/13/2023									
7	Tool Revision / Date	1 / 14-Sep-2023									
8		J78454_PowerEstimationTool_v0p8_mine.xlsm									
9	Thermal Power										
10	Tj [C]	Leakage Power [mW]	Dynamic Power [mW]	Total Power [mW]							
11	125	11980	17889	29869							
12	120	10595	17889	28484							
13	115	9343	17889	27232							
14	110	8234	17889	26123							
15	105	7224	17889	25113							
16	100	6336	17889	24225							
17	95	5540	17889	23429							
18	90	4832	17889	22721							
19	85	4198	17889	22087							
20	80	3655	17889	21544							
21	75	3177	17889	21066							
22	50	1516	17889	19405							
23	25	701	17889	18590							
24	0	348	17889	18237							
25	-20	211	17889	18100							
26	-40	154	17889	18043							
27											
28	Tj = 125C										
29	Thermal Power		not suitable for designing a PDN								
30		Leakage Power [mW]	Dynamic Power [mW]	Total Power [mW]	Voltage [V]	Total Current [mA]					
31	VDD_CORE	5160	5630	10790	0.8	13490					
32	VDD_CPU	5250	10690	15940	0.76	20980					
33	VDD_MCU	260	430	690	0.8	870					
34	VDDAR_CORE	380	0	380	0.85	450					
35	VDDAR_CPU	720	0	720	0.85	850					
36	VDDAR_MCU	52	0	52	0.85	62					
37											

125C	
IP	Total Power [mW]
A72	2952
C7x / MMA	7048
Pulsar (Main)	748
GPU	575
Wave Encoder / Decoder	693
VPAC3	879
DMPAC	1
Rest of chip	16973

PD	PSC	State
GP_CORE_CTL_wkup		ON
GP_Core_CTL (CC)		ON
GP_Core_CTL		ON
PD_Pulsar_MCU		ON
PD_C7_0		14 ON
PD_C7_1		15 ON
PD_A72_Cluster_0		16 ON
PD_A72_0		17 ON
PD_A72_1		18 ON
PD_A72_Cluster_1		19 OFF
PD_A72_4		20 OFF
PD_A72_5		21 OFF
PD_GPUCOM		22 ON
PD_C7_2		24 ON
PD_C7_3		25 ON

图 3-2. AM69PowerEstimationTool 的结果选项卡顶部

3.1 用例

此用例页如图 3-1 所示。此表有 10 个必须填写的不同部分。

内核处理器利用率：

Processor Core Utilization (%)	
WKUP SMS 0	10%
MCU R5FSS 0: 0	50%
MCU R5FSS 0: 1	50%
WKUP SA3SS 0	10%
MAIN A72SS 0: 0	75%
MAIN A72SS 0: 1	75%
MAIN A72SS 0: 2	75%
MAIN A72SS 0: 3	75%
MAIN A72SS 1: 0	0%
MAIN A72SS 1: 1	0%
MAIN A72SS 1: 2	0%
MAIN A72SS 1: 3	0%
MAIN R5FSS 0: 0	30%
MAIN R5FSS 0: 1	30%
MAIN R5FSS 1: 0	30%
MAIN R5FSS 1: 1	30%
MAIN R5FSS 2: 0	65%
MAIN R5FSS 2: 1	65%
MAIN C71SS 0: C71x	0%
MAIN C71SS 0: MMA	100%
MAIN C71SS 1: C71x	0%
MAIN C71SS 1: MMA	100%
MAIN C71SS 2: C71x	100%
MAIN C71SS 2: MMA	0%
MAIN C71SS 3: C71x	100%
MAIN C71SS 3: MMA	0%
MAIN SA2_UL 0	0%
VPAC 0	85%
VPAC 1	0%
DMPAC 0	65%
GPU 0	30%
Video Encoder/Decoder 0	85%
Video Encoder/Decoder 1	0%

这部分允许用户为每个主要核心 IP 指定利用率。

WKUP 域：

- SMS 0 - 基于 Arm Cortex-M4F 的安全管理子系统
- SA3SS 0 - 支持加密的一组基本硬件加速器

MCU 域：

- 双 R5F MCU 子系统

主域：

- 2 个四核 A72 MPU 子系统
- 3 个双核 R5F MCU 子系统
- 4 个包含矩阵乘法加速器 (MMA) 的 C71x DSP 子系统
- SA2_UL 是支持加密的一组硬件加速器
- 2 个视觉预处理加速器 (VPAC)
- 深度和运动处理加速器 (DMPAC)
- 图形处理单元 (GPU)
- 2 个视频编码器和解码器组合

选择关键 IP 频率：

Key IP Frequency selection	Frequency
MCU PLL 0 WKUP SMS 0 Frequency [MHz]	333
MCU PLL 0 MCU RSFS 0 Frequency [MHz]	1000
MAIN PLL 8 MAIN A72SS 0 Frequency [MHz]	2000
MAIN PLL 9 MAIN A72SS 1 Frequency [MHz]	2000
MAIN PLL 14 HSDIV0 MAIN RSFS 0 Frequency [MHz]	1000
MAIN PLL 14 HSDIV1 MAIN RSFS 1 Frequency [MHz]	1000
MAIN PLL 14 HSDIV2 MAIN RSFS 2 Frequency [MHz]	1000
MAIN PLL 7 MAIN C71SS 0/1/2/3 Frequency [MHz]	1000
MAIN PLL 2 or MAIN PLL 25 VPAC 0/1 Frequency [MHz]	720
MAIN PLL 25 DMPAC 0 Frequency [MHz]	480
MAIN PLL 6 Graphics Processing Unit 0 Frequency [MHz]	800
MAIN PLL 5 HSDIV0 Video Encoder/Decoder 0 Frequency [MHz]	600
MAIN PLL 5 HSDIV1 Video Encoder/Decoder 1 Frequency [MHz]	600
MAIN PLL 12 / 26 / 27 / 28 LPDDR4 EMIF 0/1/2/3 Frequency [MHz]	1067

这个部分允许用户为内核利用率部分 (+DDR) 中的关键块选择频率。

- 一项特别说明涉及 PLL25。由于 PLL 的内部频率限制为约 3GHz，因此同一 PLL 中两个 IP 的 VPAC 和 DMPAC 无法同时以最高频率 (分别为 720MHz 和 520MHz) 运行。

存储器接口：

Memory Interfaces	Mode	Utilization
DDRSS 0	lpddr4_4267_32	40%
DDRSS 1	lpddr4_4267_32	40%
DDRSS 2	lpddr4_4267_32	40%
DDRSS 3	sleep	0%
GPMC / ELM	unused	0%

AM69x 器件具有 4 个双倍数据速率 (DDR) SDRAM 控制器和相关的物理层接口 (PHY)，以及一个具有错误定位模块 (ELM) 的通用存储器控制器 (GPMC)。

PHY：

PHYs	Mode	Utilization	Instances
CSI2.0 D_PHY 4L Rx	zpsgdl	100%	1
CSI2.0 / DSI D_PHY 4L Tx	ulps	0%	0
MAIN MMCS00	off	0%	0
UFS M_PHY 2L	sleep	0%	1
USB2.0	sleep	0%	1

AM69x 器件具有多个 PHY；对于具有多个实例的 PHY，除了模式和利用率外，用户还应选择使用的实例数：

- 3 个摄像头流接口 (CSI) 2.0，用于接收 PHY，每个接口有 4 条通道
- 2 个 CSI2.0，用于发送 PHY，各有 4 条通道
 - 2 个显示子系统显示串行接口 (DSI) 发送接口 (使用 CSI2.0 Tx PHY)
- 1 个仅适用于 eMMC 的多媒体卡接口 (MMC)
- 1 个具有 2 个通道的通用闪存 PHY
- 1 个通用串行总线 (USB) 2.0 PHY

High Speed Serial Interfaces		Mode	Utilization
SerDes0 (PCIE_3, PCIE_1, USB_0)		HyperLink_0	
Lane0		disable	0%
Lane1		disable	0%
Lane2		disable	0%
Lane3		disable	0%
SerDes1 (CPSW9_0, PCIE_0, PCIE_2, n/a)			
Lane0		1g	100%
Lane1		disable	0%
Lane2		disable	0%
Lane3		disable	0%
SerDes2 (CPSW9_0, CPSW9_0, n/a, n/a)			
Lane0		disable	0%
Lane1		disable	0%
Lane2		disable	0%
Lane3		disable	0%
SerDes3 (eDP_0, CPSW9_0, USB_0, HyperLink_0)			
Lane0		5g	100%
Lane1		5g	100%
Lane2		5g	100%
Lane3		5g	100%

- 需要在高速 IO 的 IP 利用率中配置 IP 加载（利用率）
- 由于串行器/解串器不断传输（例如，在不发送数据时 **SGMII** 会发送 **I1/I2** 有序集），因此利用率可能应设置为 **100%**。

IP for Complex IOs	Mode	Utilization	Instances
CSW9		3%	0
10G ports	1g	100%	1
2.5G ports	disable	0%	0
CSI (TX) / DSI D-PHY			
CSI Tx ports	2p5g4l	30%	1
CSI Tx ports	ulps	0%	0
DS5 – DP / eDP		4%	0
eDP	5g	26%	1
PCIE			
PCIE_0 (4 Lane)	disable	0%	1
PCIE_1 (4 Lane)	disable	0%	1
PCIE_2 (2 Lane)	disable	0%	1
PCIE_3 (2 Lane)	disable	0%	1
Hyper Link Lanes	disable	0%	1
USB			
3.0	disable	0%	1

环境：

TJ	125	C	
SRAM_Voltage	0.85	V	
CORE_Voltage	0.8	V	
VDD_CPU_AVS_Voltage	0.76	0.76V min AVS voltage	
VDD_MCU_Voltage	0.8	V	
Process_Corner	strong		
UC_Description	Add Test Description		
UC_Name	Add Test Name		

- PDN/峰值估算将在 105°C 或 125°C 下使用强硅器件运行；请参阅脚注 1。
- 要保存用例，用户必须为用例提供一个名称。

Service ID	Mode	Utilization	Instances
SWAP GPO	unused	0%	0
SWAP GPO	13, 4000, 36hr	50%	50
SWAP GPO	36hr, 1, 1000	50%	50
SWP CPWR2	13, 4000, 36hr	50%	50
SWP CPWR2	36hr, 1, 1000	50%	50
SWP UART	36hr, 1, 1000	50%	50
NEC US	6months, 1, 38400, 36hr	0%	0
NEC US	13hr, 36hr	80%	80
NEC AUC	off	0%	0
NEC US	CPWR2 / HyperCard	0%	0
NEC US	CPWR2 / HyperCard	0%	0

每个 IP 只允许一种模式和利用率（不支持自定义，因为相应的 IP 块不会对总功耗产生显著影响）。如果系统使用某 IP 类型的多种模式，则应使用最高功率模式。

Diagram showing four buttons arranged in a 2x2 grid:

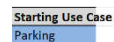
- Top-left: Reset
- Top-right: Calculate
- Bottom-left: Populate Use Case
- Bottom-right: Save current UC

按钮可初始化功耗估算的不同阶段。

- “Reset”可清除并重置表单，并清除结果
- **Populate Use Case** - 建议使用其中一个预先配置的代表性用例开始任何功率估算。这有助于强调如何以合理的方式使用该工具（即通常不要为 SoC 上的所有 IP 均输入 100%）。
- **Calculate** - 表单填写完毕后，进行计算以便将数据填入结果中
- **Save current UC** - 如果用户要竞争测试案例，如果提供了 UC 名称，则可以保存该案例。保存用例后，该用例将收入“Starting Use Case”列表，可使用“Populate Use Case”按钮重新填写。

按下每个按钮时，按钮 (H8:I11) 下方的单元格会记录该按钮已启动，然后记录此步骤何时完成。

开始用例：



此下拉列表可选择要预填充的用例。

用户保存当前 UC（使用上文介绍的按钮）后，将补充到这组用例中。

预填充的用例旨在为客户的用例提供 TI 生成的起点。在本用户指南的最后一节，我们将讨论一些预先填充的用例。

4 结果表

“Results” 表根据输入的用例提供大量信息。

热功耗估算：

- 估算的主要输出显示在单元格 A10 至 D26 中；此表给出了器件在各种温度下的总功耗。
 - 由于漏电功耗非常接近指数分布，因此可在任意两个连续温度之间内插漏电分量： $P_{LKG}=10^{mT_j+b}$
- 单元格 A1 至 B8 包含有关工具和用例的参考信息。
- 一些用户发现按电源轨细分功耗很有帮助，这些结果在单元格 A30 至 F114 中提供。
- 单元格 H52 至 J146 提供了有关被估算用例的信息（利用率和频率）。
- 单元格 H22 至 J49 显示了器件电源域的配置方式。

备注

在“Use Case”选项卡的“Environmental”部分，用户选择可配置电压域的电压。在电压域（例如 VDD_CPU_AVS）内，一些电路置于电源域内（例如 C7x_0 和 MMA 位于 PD_C7_0 内）；如果电源域中的所有 IP 均未使用（唯一条件），电源域可以断开与电压域的连接。关闭电源域内的电路不会影响功率预算，无论是漏电功耗或动态功耗。在电源域内，IP 由本地电源睡眠控制器（LPSC）控制，该控制器可控制时钟并重置 IP。未计时的 IP 不会影响器件整体功耗的动态功耗，但会产生漏电功耗，除非它位于未通电的电源域中。

请注意，电压域通常有某些 IP 位于电源域内，还有一些 IP 不在电源域内。

- 如有可能，该工具会关闭电源域；如果用户希望电源域保持打开状态，请将域内的 IP 利用率加载为 0.1%
- 用户应配置其软件，以匹配功耗估算中定义预期。
- 单元格 H11 至 I19 显示了按块划分的细分功耗；此表说明器件背板中存在显著功耗。

峰值/PDN 功耗估算：

- 单元格 M30 至 R117 按电源轨估算峰值/PDN；此估计值由输入的用例得出。
 - 第 U 列创建标签 V_G1 至 V_G18（即电压组）。这些只是标签，可以由用户修改。
 - 单元格 N8 到 N25 中存在相同的标签；如果用户修改了 U 列中的标签，此范围中的标签也会修改。O2-O19 单元格将此电压组的电流相加。

4.1 一些特定的预载用例结果

以下三个用例旨在涵盖该器件的预期热功耗范围；用例可能超出该范围。（峰值/PDN 功耗肯定会超出此范围。）

表 4-1. 125°C 热功耗

用例	漏电功耗 [mW]	动态 [mW]	总计 [mW]
仅 ARM (x4)	9290	5700	14990
超集	13910	29050	42960
计算	13450	24110	37560

表 4-2. 105°C 热功耗

用例	漏电功耗 [mW]	动态 [mW]	总计 [mW]
仅 ARM (x4)	5650	5700	11350
超集	8410	29050	37460
计算	8150	24110	32260

评价：

- 如前所述，漏电功耗随结温呈指数级变化，会导致漏电功耗在 125°C 至 105°C 之间显著降低。

4.1.1 仅 ARM (x4)

此类处理器的最低用例需要使用 A72 内核以及 PCIe 和以太网交换机；在这种情况下，A72 内核从 2GHz 降至 1GHz。

在此配置中，许多电源域被禁用。

表 4-3. 仅限 ARM 的电源域状态

PD	状态
GP_CORE_CTL_wkup	打开
GP_Core_CTL (CC)	打开
GP_Core_CTL	打开
PD_Pulsar_MCU	打开
PD_C7_0	关闭
PD_C7_1	关闭
PD_A72_Cluster_0	打开
PD_A72_0	打开
PD_A72_1	打开
PD_A72_Cluster_1	关闭
PD_A72_4	关闭
PD_A72_5	关闭
PD_GPUCOM	关闭
PD_C7_2	关闭
PD_C7_3	关闭
PD_Pulsar_0	关闭
PD_decode	关闭
PD_Pulsar_1	关闭
PD_DMPAC	关闭
PD_VPAC	关闭
PD_A72_2	打开
PD_A72_3	打开
PD_A72_6	关闭
PD_A72_7	关闭
PD_VPAC2	关闭
PD_encode2	关闭
PD_Pulsar_2	关闭

器件负载情况如下表所示。

表 4-4. 仅限 ARM 的器件配置

Tj	125	
VDD_CORE_SRAM_Voltage	0.85	
VDD_CORE_Voltage	0.8	
VDD_CPU_SRAM_Voltage	0.85	
VDD_CPU_Voltage	0.76	
VDD_MCU_SRAM_Voltage	0.85	
VDD_MCU_Voltage	0.85	
Process_Corner	strong	
UC_Description		
A72 CPU	70%	1000
A72 CPU	70%	1000

表 4-4. 仅限 ARM 的器件配置 (续)

A72 CPU	70%	1000
A72 CPU	70%	1000
A72 CPU	0%	1000
A72 CPU	0%	1000
A72 CPU	0%	1000
A72 CPU	0%	1000
Pulsar Main	0%	1000
Pulsar Main	0%	1000
Pulsar Main	0%	1000
C711 512k 1.1	0%	1000
MMA2p1	0%	1000
C711 512k 1.1	0%	1000
MMA2p1	0%	1000
C711 512k 1.1	0%	1000
MMA2p1	0%	1000
C711 512k 1.1	0%	1000
MMA2p1	0%	1000
SMS	10%	333
Pulsar MCU	50%	1000
DSS7L_eDP_DSI	0%	600
GPU	0%	800
CSI_3RX_2TX	0%	720
DPHY 1.2 RX - 4L	0%	upls
DPHY 1.2 RX - 4L	0%	upls
DPHY 1.2 RX - 4L	0%	upls
DPHY 1.2 TX - 4L	0%	upls
DPHY 1.2 TX - 4L	0%	upls
DMPAC	0%	480
VPAC3	0%	720
VPAC3	0%	720
WAVE521CL 视频编解码器	0%	600
WAVE521CL 视频编解码器	0%	600
CPSW2X eAVB	0%	
CPSW9x eAVB	23%	
PCIE_G3 4L	0%	
PCIE_G3 4L	20%	
PCIE_G3 4L	0%	
PCIE_G3 4L	0%	
超链接 x2	0%	
USB3P0TCx1	0%	
EMMC 4	0%	
SDIO 1 位	0%	unused
EMMC 8	20%	
Arasan HS400 8 位	20%	hs400
UFSHCI21	0%	
MPHY - 2L	0%	休眠
DDR 0	35%	1067

表 4-4. 仅限 ARM 的器件配置 (续)

LPDDR4-32 PHY 4267	39%	lpddr4_4267_32
DDR 1	35%	1067
LPDDR4-32 PHY 4267	39%	lpddr4_4267_32
DDR 2	0%	1067
LPDDR4-32 PHY 4267	0%	休眠
DDR 3	0%	1067
LPDDR4-32 PHY 4267	0%	休眠
串行器/解串器 10G 通用	100%	1pll
通道 0	20%	8g
通道 1	20%	8g
通道 2	20%	8g
通道 3	20%	8g
串行器/解串器 10G 通用	100%	2pll
通道 0	50%	5g
通道 1	50%	5g
通道 2	50%	1g
通道 3	50%	1g
串行器/解串器 10G 通用	100%	1pll
通道 0	50%	1g
通道 1	50%	1g
通道 2	50%	1g
通道 3	50%	1g
串行器/解串器 10G 通用	0%	挂起[suspend]
通道 0	0%	禁用
通道 1	0%	禁用
通道 2	0%	禁用
通道 3	0%	禁用

器件的热功耗如下表所示。

表 4-5. 仅限 ARM 的热功耗

TJ	漏电功耗 [mW]	动态 [mW]	总计 [mW]
125	9283	5698	14981
120	8247	5698	13945
115	7276	5698	12974
110	6427	5698	12125
105	5649	5698	11347
100	4955	5698	10653
95	4347	5698	10045
90	3808	5698	9506
85	3330	5698	9028
80	2894	5698	8592
75	2519	5698	8217
50	1228	5698	6926
25	596	5698	6294
0	293	5698	5991
-20	193	5698	5891

表 4-5. 仅限 ARM 的热功耗（续）

Tj	漏电功耗 [mW]	动态 [mW]	总计 [mW]
-40	147	5698	5845

4.1.2 超集

另一端是超集用例，其中 A72、Pulsar、C71x 和 MMA、GPU、DMPAC 和 VPAC 的实际利用率最高。在本示例中，还加载了 SerDes。

在此配置中，不会禁用任何电源域。

表 4-6. 超集电源域状态

PD	状态
GP_CORE_CTL_wkup	打开
GP_Core_CTL (CC)	打开
GP_Core_CTL	打开
PD_Pulsar_MCU	打开
PD_C7_0	打开
PD_C7_1	打开
PD_A72_Cluster_0	打开
PD_A72_0	打开
PD_A72_1	打开
PD_A72_Cluster_1	打开
PD_A72_4	打开
PD_A72_5	打开
PD_GPUCOM	打开
PD_C7_2	打开
PD_C7_3	打开
PD_Pulsar_0	打开
PD_decode	打开
PD_Pulsar_1	打开
PD_DMPAC	打开
PD_VPAC	打开
PD_A72_2	打开
PD_A72_3	打开
PD_A72_6	打开
PD_A72_7	打开
PD_VPAC2	打开
PD_encode2	打开
PD_Pulsar_2	打开

器件负载情况如下表所示。

表 4-7. 超集器件配置

Tj	125	
VDD_CORE_SRAM_Voltage	0.85	
VDD_CORE_Voltage	0.8	
VDD_CPU_SRAM_Voltage	0.85	
VDD_CPU_Voltage	0.76	
VDD_MCU_SRAM_Voltage	0.85	
VDD_MCU_Voltage	0.8	

表 4-7. 超集器件配置 (续)

Process_Corner	强	
UC_Description		
A72 CPU	90%	2000
A72 CPU	90%	2000
A72 CPU	90%	2000
A72 CPU	90%	2000
A72 CPU	90%	2000
A72 CPU	90%	2000
A72 CPU	90%	2000
A72 CPU	10%	2000
Pulsar Main	80%	1000
Pulsar Main	80%	1000
Pulsar Main	80%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
C711 512k 1.1	20%	1000
MMA2p1	80%	1000
SMS	10%	333
Pulsar MCU	80%	1000
DSS7L_eDP_DSI	63%	600
GPU	100%	800
CSI_3RX_2TX	64%	720
DPHY 1.2 RX - 4L	80%	2p5g4l
DPHY 1.2 RX - 4L	80%	2p5g4l
DPHY 1.2 RX - 4L	80%	2p5g4l
DPHY 1.2 TX - 4L	80%	2p5g4l
DPHY 1.2 TX - 4L	0%	upls
DMPAC	79%	480
VPAC3	72%	720
VPAC3	83%	720
WAVE521CL 视频编解码器	75%	600
WAVE521CL 视频编解码器	75%	600
CPSW2X eAVB	100%	
CPSW9x eAVB	50%	
PCIE_G3 4L	80%	
PCIE_G3 4L	80%	
PCIE_G3 4L	0%	
PCIE_G3 4L	0%	
超链接 x2	0%	
USB3P0TCx1	80%	
EMMC 4	0%	
SDIO 1 位	0%	unused

表 4-7. 超集器件配置 (续)

EMMC 8	50%	
Arasan HS400 8 位	50%	hs400
UFSHCI21	0%	
MPHY - 2L	0%	休眠
DDR 0	40%	1067
LPDDR4-32 PHY 4267	44%	lpddr4_4267_32
DDR 1	40%	1067
LPDDR4-32 PHY 4267	44%	lpddr4_4267_32
DDR 2	40%	1067
LPDDR4-32 PHY 4267	44%	lpddr4_4267_32
DDR 3	40%	1067
LPDDR4-32 PHY 4267	44%	lpddr4_4267_32
串行器/解串器 10G 通用	100%	2pll
通道 0	100%	8g
通道 1	100%	8g
通道 2	0%	禁用
通道 3	100%	5g
串行器/解串器 10G 通用	100%	1pll
通道 0	100%	8g
通道 1	100%	8g
通道 2	100%	8g
通道 3	100%	8g
串行器/解串器 10G 通用	100%	2pll
通道 0	100%	10g
通道 1	100%	3g
通道 2	100%	3g
通道 3	100%	3g
串行器/解串器 10G 通用	100%	1pll
通道 0	66%	5g
通道 1	66%	5g
通道 2	66%	5g
通道 3	66%	5g

器件的热功耗如下表所示。

表 4-8. 超集热功耗

Tj [C]	漏电功耗 [mW]	动态功耗 [mW]	总功耗 [mW]
125	13910	29046	42956
120	12305	29046	41351
115	10853	29046	39899
110	9554	29046	38600
105	8404	29046	37450
100	7376	29046	36422
95	6440	29046	35486
90	5622	29046	34668
85	4894	29046	33940
80	4251	29046	33297

表 4-8. 超集热功耗（续）

Tj [C]	漏电功耗 [mW]	动态功耗 [mW]	总功耗 [mW]
75	3690	29046	32736
50	1752	29046	30798
25	807	29046	29853
0	381	29046	29427
-20	228	29046	29274
-40	161	29046	29207

4.1.3 计算

器件视觉分析功能的代表用例 - 通过深度学习算法运行的摄像头输入：

同样，在此配置中，不会禁用任何电源域。

表 4-9. 计算电源域状态

PD	状态
GP_CORE_CTL_wkup	打开
GP_Core_CTL (CC)	打开
GP_Core_CTL	打开
PD_Pulsar_MCU	打开
PD_C7_0	打开
PD_C7_1	打开
PD_A72_Cluster_0	打开
PD_A72_0	打开
PD_A72_1	打开
PD_A72_Cluster_1	打开
PD_A72_4	打开
PD_A72_5	打开
PD_GPUCOM	关闭
PD_C7_2	打开
PD_C7_3	打开
PD_Pulsar_0	打开
PD_decode	打开
PD_Pulsar_1	打开
PD_DMPAC	关闭
PD_VPAC	打开
PD_A72_2	打开
PD_A72_3	打开
PD_A72_6	打开
PD_A72_7	打开
PD_VPAC2	打开
PD_encode2	关闭
PD_Pulsar_2	打开

器件负载情况如下表所示。

表 4-10. 计算器件配置

Tj	125	
VDD_CORE_SRAM_Voltage	0.85	
VDD_CORE_Voltage	0.8	

表 4-10. 计算器件配置 (续)

VDD_CPU_SRAM_Voltage	0.85	
VDD_CPU_Voltage	0.76	
VDD_MCU_SRAM_Voltage	0.85	
VDD_MCU_Voltage	0.8	
Process_Corner	strong	
UC_Description		
A72 CPU	75%	2000
A72 CPU	75%	2000
A72 CPU	75%	2000
A72 CPU	75%	2000
A72 CPU	75%	2000
A72 CPU	75%	2000
A72 CPU	75%	2000
A72 CPU	75%	2000
Pulsar Main	80%	1000
Pulsar Main	80%	1000
Pulsar Main	80%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
C711 512k 1.1	0%	1000
MMA2p1	100%	1000
SMS	25%	333
Pulsar MCU	80%	1000
DSS7L_eDP_DSI	0%	600
GPU	0%	800
CSI_3RX_2TX	45%	720
DPHY 1.2 RX - 4L	75%	2p5g4l
DPHY 1.2 RX - 4L	75%	2p5g4l
DPHY 1.2 RX - 4L	75%	2p5g4l
DPHY 1.2 TX - 4L	0%	upls
DPHY 1.2 TX - 4L	0%	upls
DMPAC	0%	480
VPAC3	60%	720
VPAC3	60%	720
WAVE521CL 视频编解码器	80%	600
WAVE521CL 视频编解码器	0%	600
CPSW2X eAVB	20%	
CPSW9x eAVB	0%	
PCIE_G3 4L	50%	
PCIE_G3 4L	0%	
PCIE_G3 4L	0%	
PCIE_G3 4L	0%	
超链接 x2	0%	

表 4-10. 计算器件配置 (续)

USB3P0TCx1	0%	
EMMC 4	0%	
SDIO 1 位	0%	unused
EMMC 8	0%	
Arasan HS400 8 位	0%	关闭
UFSHCI21	0%	
MPHY - 2L	0%	休眠
DDR 0	50%	1067
LPDDR4-32 PHY 4267	55%	lpddr4_4267_32
DDR 1	50%	1067
LPDDR4-32 PHY 4267	55%	lpddr4_4267_32
DDR 2	50%	1067
LPDDR4-32 PHY 4267	55%	lpddr4_4267_32
DDR 3	0%	1067
LPDDR4-32 PHY 4267	0%	休眠
串行器/解串器 10G 通用	0%	挂起[suspend]
通道 0	0%	禁用
通道 1	0%	禁用
通道 2	0%	禁用
通道 3	0%	禁用
串行器/解串器 10G 通用	100%	2pll
通道 0	100%	8g
通道 1	100%	8g
通道 2	0%	禁用
通道 3	0%	禁用
串行器/解串器 10G 通用	0%	挂起[suspend]
通道 0	0%	禁用
通道 1	0%	禁用
通道 2	0%	禁用
通道 3	0%	禁用
串行器/解串器 10G 通用	0%	挂起[suspend]
通道 0	0%	禁用
通道 1	0%	禁用
通道 2	0%	禁用
通道 3	0%	禁用

器件的热功耗如下表所示。

表 4-11. 计算热功耗

Tj [C]	漏电功耗 [mW]	动态功耗 [mW]	总功耗 [mW]
125	13450	24107	37557
120	11905	24107	36012
115	10513	24107	34620
110	9254	24107	33361
105	8144	24107	32251
100	7146	24107	31253

表 4-11. 计算热功耗 (续)

T _J [C]	漏电功耗 [mW]	动态功耗 [mW]	总功耗 [mW]
95	6250	24107	30357
90	5462	24107	29569
85	4760	24107	28867
80	4138	24107	28245
75	3591	24107	27698
50	1715	24107	25822
25	784	24107	24891
0	380	24107	24487
-20	226	24107	24333
-40	160	24107	24267

5 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	说明
2023 年 12 月	*	初始发行版

重要声明和免责声明

TI “按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#)或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司