

# GaN 器件的直接驱动配置



## **Paul L. Brohlin**

设计和系统经理  
GaN和下一个产品解决方案  
德州仪器

## **Yogesh K. Ramadass**

模拟设计经理  
Kilby Labs - 电源  
德州仪器

## **Cetin Kaya**

设计工程师  
GaN 和下一个产品解决方案  
德州仪器

# 受益于集成器件保护，直接驱动GaN器件可实现更高的开关电源效率和更佳的系统级可靠性。

高电压（600V）氮化镓（GaN）高电子迁移率晶体管（HEMT）的开关特性可实现提高开关模式电源效率和密度的新型拓扑。GaN具有低寄生电容（ $C_{iss}$ 、 $C_{oss}$ 、 $C_{rss}$ ）和无第三象限反向恢复的特点。这些特性可实现诸如图腾柱无桥功率因数控制器（PFC）等较高频率的硬开关拓扑。由于它们的高开关损耗，MOSFET和绝缘栅双极晶体管（IGBT）实现此类拓扑。本文中，我们将重点介绍直接驱动GaN晶体管的优点，包括更低的开关损耗、更佳的压摆率控制和改进的器件保护。

## 简介

在设计开关模式电源时，主要品质因数（FOM）包括成本、尺寸和效率。<sup>[1]</sup>这三个FOM是耦合型，需要考虑诸多因素。例如，增加开关频率可减小磁性元件的尺寸和成本，但会增加磁性元件的损耗和功率器件中的开关损耗。由于GaN的寄生电容低且没有二极管反向恢复，因此与MOSFET和IGBT相比，GaN HEMT具有显著降低损耗的潜力。

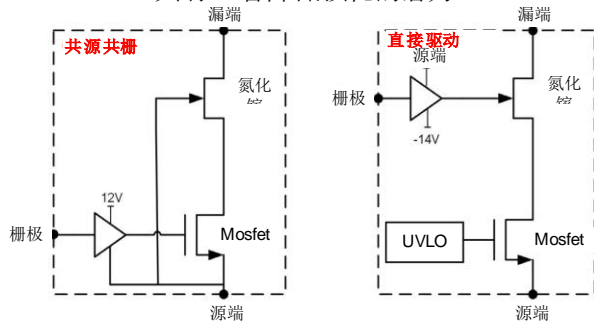


图 1：共源共栅驱动和直接驱动配置。

通常来讲，MOSFET/IGBT驱动提供合适的导通和关断电流，以支持输入电容。驱动输出和设备栅极之间的外部电阻控制压摆率，并抑制功率和栅极环路振铃。随着GaN压摆率增加，外部组件增加了过多的寄生电感，无法控制开关。将驱动与GaN器件集成到封装中可最大程度降低寄生电感、降低开关损耗并优化驱动控制。

## 直接驱动优点

漏端和漏端之间的GaN中存在本征二维电子气层（2-DEG），使该器件在零栅极-漏端电压下导电。出于安全原因，没有偏置电源时，必须关闭开关电源中使用的电源器件，以将输入与输出断开。为模拟增强模式器件，将低压MOSFET与GaN源端串联放置。图1所示为实现此目的的两种不同配置：共源共栅驱动和直接驱动。

现在，我们将对比功耗，并描述与每种方法相关的警告所涉及的问题。

在共源共栅配置中，GaN 栅极接地，MOSFET 栅极被驱动，以控制 GaN 器件。由于 MOSFET 是硅器件，因此许多栅极驱动可用。但由于在 GaN 器件关闭之前必须将 GaN 栅极至漏端电容（ $C_{gs}$ ）和 MOSFET  $C_{oss}$  充电至 GaN 阈值电压，因此该配置具有较高的组合  $C_{oss}$ 。

在直接驱动配置中，MOSFET 是一个直接驱动配置，由栅极驱动器在接地和负电压（ $V_{NEG}$ ）之间驱动的 GaN 栅极导通/关断组合器件。此外，MOSFET  $C_{oss}$  无需充电。关断 GaN  $C_{gs}$  的电流来自较低的偏压电源。较低的电源电压可提供相同的 GaN 栅极至漏端电荷（ $Q_{gs}$ ），从而可降低功耗。这些功率效率差异在更高的开关频率下会进一步放大。

反向恢复  $Q_{rr}$  损失对于共源共栅配置有效。这是因为在第三象限导通中，MOSFET 关断，并通过体二极管导通。

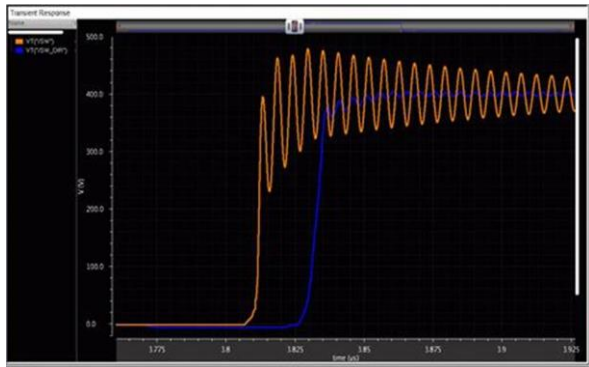


图 2：硬切换操作导致过多振铃。

由于负载电流反向流动，因此 MOSFET 中存储了电荷。克服反向恢复电荷的电流来自高电压电源，这会导致大量电损失。但在直接驱动配置中，MOSFET 始终处于导通状态，且由于其  $RD_{SON}$  低，其寄生二极管也不会导通。因此，最终在直接驱动配置中不会出现与  $Q_{rr}$  相关的功率损耗。

在共源共栅配置中，由于 GaN 漏源电容高（ $C_{ds}$ ）<sup>[2-3]</sup>，处于关断模式的 GaN 和 MOSFET 之间的电压分布会导致 MOSFET 雪崩。可在 MOSFET 的漏端和漏端之间并联一个电容器<sup>[4]</sup>予以解决。但这仅适用于软开关应用，并在硬开关应用中导致高功率损耗。

鉴于 GaN 栅极已连至 MOSFET 的漏端，因此无法控制共源共栅驱动中的开关压摆率。在硬开关操作中，来自 GaN  $C_{gs}$ 、MOSFET  $C_{oss}$ 、MOSFET  $Q_{rr}$  的有效  $C_{oss}$  的增加，以及由于防止 MOSFET 崩溃而可能产生的一些电流导通，可能会在初始充电期间导致较高的漏端电流。较高的漏端电流会导致共源共栅驱动中的较高功率损耗。

在 MOSFET 的漏端充电至足以关闭 GaN 器件的程度后，从漏端观察到  $C_{oss}$  突然下降——加上流经功率环路电感的漏端电流较高——导致共源共栅中开关节点的过度振铃组态。硬开关事件期间的开关波形如图 2 所示（橙色轨线=共源共栅驱动；蓝色迹线=直接驱动）。在此模拟中，即使直接驱动配置的压摆率较低且振铃较少（直接驱动在 50 V/ns 时为 4.2 W，而共源共栅驱动在 150 V/ns 时为 4.6 W，所有负载电流均为 5A），直接驱动配置每次硬开关耗散的能量却更少。

另一方面，直接驱动配置在开关操作期间直接驱动 GaN 器件的栅极。无偏置电源时，MOSFET 栅极被拉至接地，并以与同源共栅配置相同的方式关闭 GaN 器件。一旦存在偏置电源，MOSFET 保持导通状态，其寄生电容和体二极管从电路中移出。直接驱动 GaN 栅极的优点在于可通过设置对 GaN 栅极充电的电流来控制压摆率。

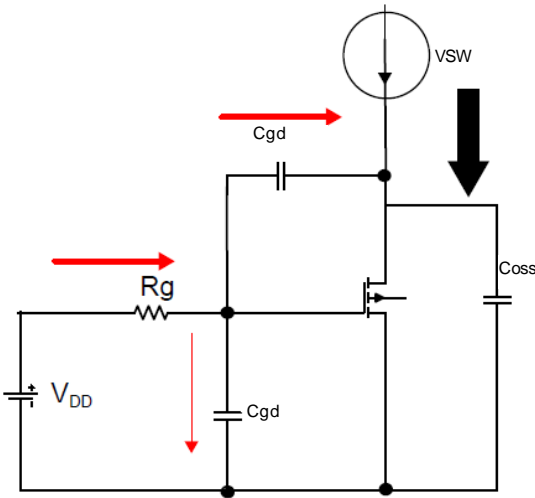


图 3: 直接驱动配置的驱动路径模型。

$$\frac{dV}{dt} \sim \frac{V_{DD} - V_t}{\frac{C_{OSS}}{g_m} + R_g C_{gd}} \quad (1)$$

对于升压转换器，驱动电路的简易模型如图 3 所示。可使用该模型推导公式[1]。

**等式 1 证明：**当 GaN 器件具有足够的栅漏电容（Cgd）时，可通过使用栅极电流通过米勒反馈来控制开关事件的压摆率。对于低 Cgd 器件，将丢失反馈，且器件的跨导（gm）控制压摆率。

直接驱动配置的另一个优点在于可在栅极环路中增加阻抗，以抑制其寄生谐振。抑制栅极环路还可减少电源环路中的振铃。这降低了 GaN 器件上的电压应力，并减少了硬开关期间的电磁干扰（EMI）问题。

图 2 是一个模拟图，显示以功率和栅极环路寄生电感为模型的降压转换器中开关节点振铃的差异。直接驱动配置具有受控的导通，且过冲很少。而同源共栅驱动由于较高的初始 Coss、Qrr 和较低的栅极环路阻抗而具有较大的振铃和硬开关损耗。

### 集成栅极驱动的 75mΩGaN 器件

TI 的 [LMG341x](#) 系列 600V GaN 器件是业界首个集成 GaN FET 外加驱动器和保护功能的器件。它是一个 8mm x 8mm 四方扁平无引线（QFN）多芯片模块（MCM），包括一个 GaN FET 和具有集成 20V 串联 FET 的驱动。R<sub>DS(ON)</sub> 的总电阻为 75mΩ。

该器件的框图如图 4 所示。栅极驱动器提供 GaN FET 的直接驱动能力，并具有内置的降压-升压转换器，以产生关闭 GaN FET 所需的负电压。栅极驱动器使用 12V 单电源供电，并具有一个内部低压差稳压器（LDO），可产生一个 5V 电源，为驱动和其他控制电路供电。内部欠压锁定（UVLO）电路使安全 FET 保持关闭状态，直至输入电压超过 9.5V。一旦 UVLO 超过其自身阈值，降压/升压转换器就会接通并对负电源轨（VNEG）充电。一旦 VNEG 电源电压超过其自身的 UVLO，驱动器便会启用驱动。

与分立的 GaN 和驱动器相比，[LMG341x](#) 系列的集成直接驱动实现具有诸多优势。栅极驱动的一个重要方面是在硬开关事件期间控制压摆率。[LMG341x](#) 系列使用可编程电流源来驱动 GaN 栅极。

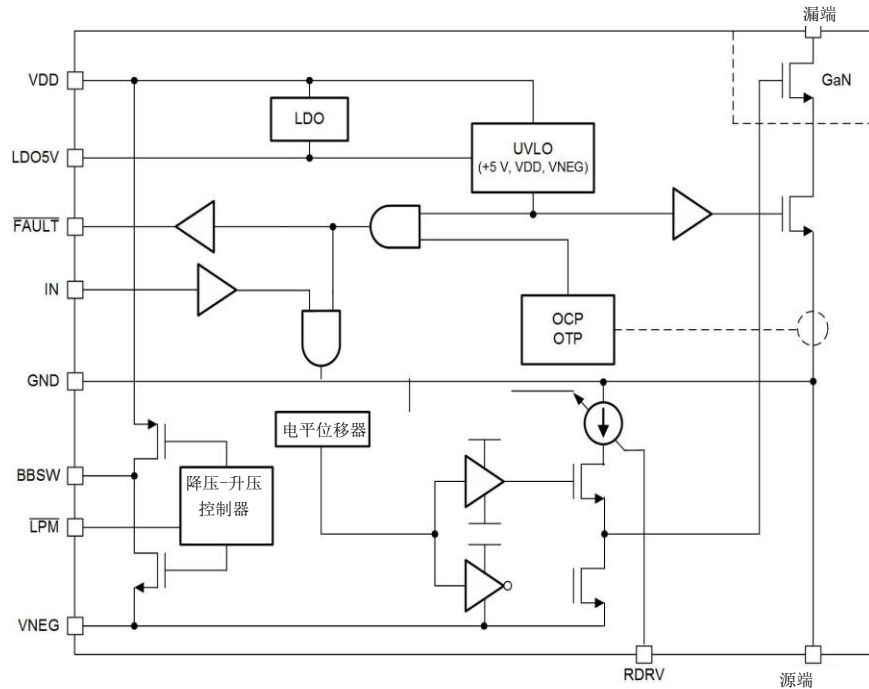


图 4：单通道 600 V, 76ΩGaN FET 功率级的框图。

电流源来驱动 GaN 栅极。电流源提供阻抗以抑制栅极环路，并允许用户以受控的方式对转换率进行编程，转换率从 30 V/ns 到 100 V/ns，以解决电路板寄生和 EMI 问题。

通过将串联 FET 集成到驱动集成电路（IC）中，感测 FET 和电流感测电路可为 GaN FET 提供过流保护。这是增强整体系统可靠性的关键功能。使用增强型 GaN 器件时，这种电流检测方案无法实现。当大于 40 A 的电流流经 GaN FET 时，电流保护电路会跳闸。GaN FET 在发生过流事件后的 60 ns 内关闭，从而防止裸片过热。

通过将驱动芯片封装在与 GaN FET 相同的裸片附着垫（DAP）上，驱动芯片处的引线框架可感测 GaN 器件的温度。驱动可通过在过热事件期间禁用 GaN 驱动来保护器件。集成的 GaN 器件还提供 FAULT 输出，通知控制器由于故障事件而停止了开关。

为使用直接驱动方法验证操作，我们建立了一个半桥板，并将其配置为降压转换器（图 5）。此外，我们使用了 [ISO7831](#) 双向电平位移器来馈送高侧驱动信号，并返回经过电平位移的 FAULT 信号。

图 6 中，GaN 半桥配置从 480V 总线、以 1.5A 的转换速率转换为 100V/ns。蓝色迹线是开关节点波形，紫色迹线是电感器电流。

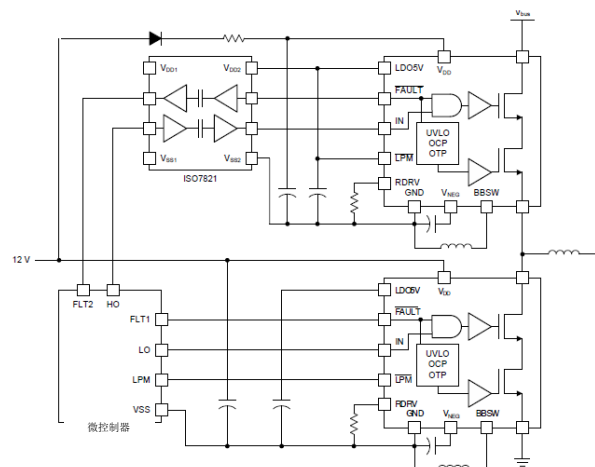


图 5：典型的半桥配置。



硬开关导通稳定，具有约 50 V 的过冲。此波形使用 1 GHz 示波器和探头进行采集，可观察到任何高频振铃。快速的导通时间，外加减小的寄生电容和缺反向恢复电荷，使得基于 GaN 的半桥配置即使在使用硬开关转换器时也可高效开关。

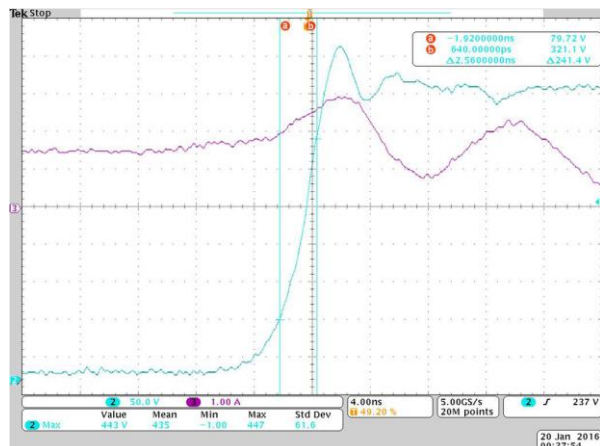


图 6: 降压开关波形示例。

## 总结

GaN 在减小寄生电容和无反向恢复方面所提供的优势为使用硬开关拓扑结构同时保持高效率提供了可能。需要受控的高开关压摆率来更大程度地发挥 GaN 的优势，而这又需要优化的共封装驱动器和精心设计的电路板布局技术。

共封装驱动有助于更大程度地减少栅极环路寄生效应，以减少栅极振铃。

利用精心布置的印刷电路板 (PCB)，优化的驱动器可使设计人员以更小的振铃和 EMI 来控制开关事件的转换速率。这得益于 GaN 器件的直接驱动配置而非级联驱动配置。

LMG341x 系列器件使设计人员能够以 30 V/ns 至 100 V/ns 的压摆率控制各类器件的开关。此外，驱动器还提供过流、过热和欠压保护。

## 参考文献

1. B.J. Baliga, "[Power Semiconductor Device Figure-of-Merit for High Frequency Applications](#)," IEEE Electron Device Letters, vol. 10, pp. 455-457, 1989.
2. M. Seeman et al., "[Advantages of GaN in a High-Voltage Resonant LLC Converter](#)," IEEE APEC, pp. 476-483, March 2014.
3. S. Bahl et al., "[New Electrical Overstress and Energy Loss Mechanism in GaN Cascodes](#)," APEC 2015.
4. X. Huang et al., "[Characterization and Enhancement of 600V Cascode GaN Device](#)," Virginia Tech 2015 CPES Industry Webinar, March 11, 2015.
5. Download these data sheets: [LMG3410R050](#), [LMG3410R070](#) and [LMG3411R070](#)

**重要须知:** 本文所述的德州仪器股份有限公司及其附属公司的产品与设备均根据德州仪器标准销售条款和条件进行销售。建议客户在下单前先获取德州仪器产品及服务的最新最全信息。德州仪器对应用支持、客户应用、产品设计、软件性能以及专利侵权不承担任何责任。发布公司其他产品或服务相关的信息不构成德州仪器的批准、授权或背书。

Fly-Buck、Type C 和 the platform bar 是德州仪器的商标。  
其它所有商标归相关所有者所有。

## 重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司