

用集成驱动器优化 GaN 性能



作者：

德州仪器设计工程师谢涌；

设计与系统经理 Paul Brohlin

将 GaN FET 与它们的驱动器集成在一起可以改进开关性能，并且简化基于 GaN 的功率级设计。

氮化镓 (GaN) 晶体管的开关速度比硅 MOSFET 快很多，从而有可能实现更低的开关损耗。然而，当压摆率很高时，特定的封装类型会限制 GaN FET 的开关性能。将 GaN FET 与驱动器集成在一个封装内可以减少寄生电感，并且优化开关性能。集成驱动器还可以实现保护功能。

简介

氮化镓 (GaN) 晶体管的开关性能要优于硅 MOSFET，因为在同等导通电阻的情况下，氮化镓 (GaN) 晶体管的终端电容较低，并避免了体二极管所导致的反向恢复损耗。正是由于这些特性，GaN FET 可以实现更高的开关频率，从而在保持合理开关损耗的同时，提升功率密度和瞬态性能。

传统上，GaN 器件被封装为分立式器件，并由单独的驱动器驱动，这是因为 GaN 器件

和驱动器基于不同的处理技术，并且可能来自不同的厂商。每个封装将会有引入寄生电感的焊线和引线，如图 1a 所示。当以每纳秒数十到几百伏电压的高压摆率进行切换时，这些寄生电感会导致开关损耗、振铃和可靠性问题。

将 GaN 晶体管与其驱动器集成在一起（图 1b）可以消除共源电感，并且极大降低驱动器输出与 GaN 栅极之间的电感，以及驱动器接地中的电感。在这篇文章中，我们

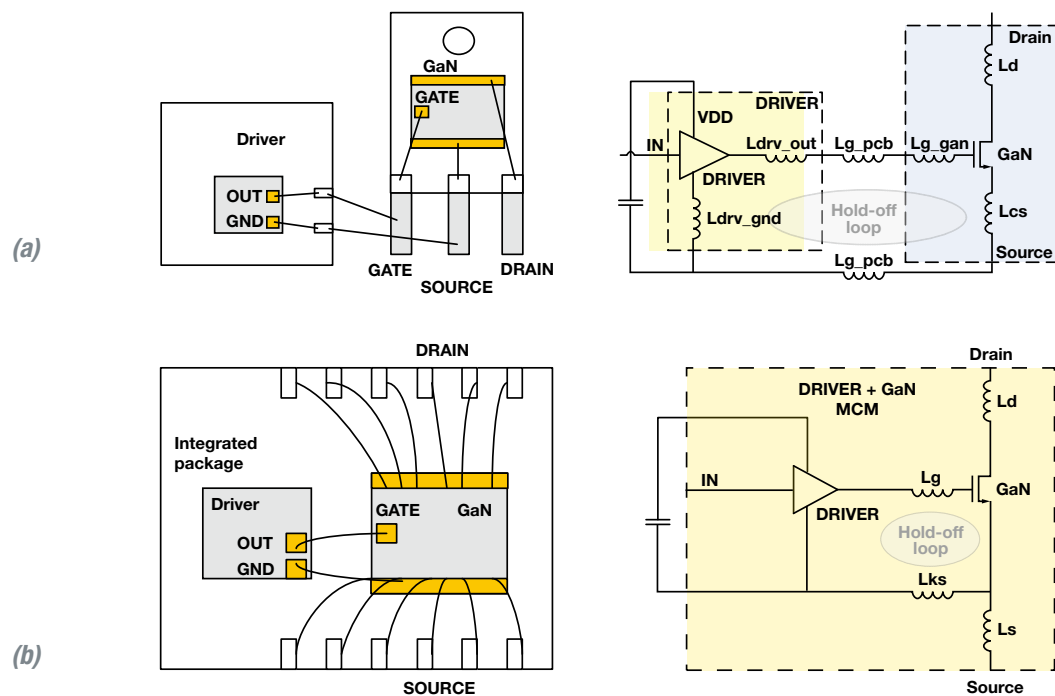


图 1. 由独立封装内的驱动器驱动的 GaN 器件 (a); 一个集成 GaN/ 驱动器封装 (b)。

将研究由封装寄生效应所引发的问题和限制。在一个集成封装内对这些寄生效应进行优化可以减少该问题，并且以高于 100V/ns 的高压摆率实现出色的开关性能。

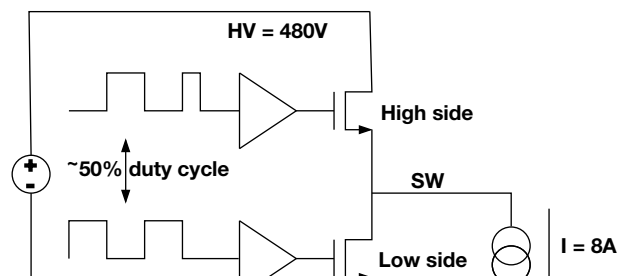


图 2. 用于仿真的半桥电路的简化图

仿真设置

为了仿真寄生电感效应，我们使用了一个采用直接驱动配置的空乏型 GaN 半桥功率级（图 2）。我们将半桥设置为一个降压转换器，总线电压 480V，死区时间 50ns 时 50% 占空比（输出电压 [VOUT] = 240V），以及一个 8A 的电感器电流。这个 GaN 栅极在开关电压电平间被直接驱动。一个阻性驱动设定 GaN 器件的接通压摆率。一个电流源只会仿真一个与连续传导模式降压转换器内开关 (SW) 节点所连接的电感负载。

共源电感

高速开关中最重要的一个寄生要素是共源电感（图 1a 中的 Lcs），它限制了器件汲取电流的压摆率。在传统的 TO-220 封装中，GaN 源由焊线流至引线，而汲取电流与栅极电流都从这里流过。这个共源电感在汲取电流改变时调制栅源电压。共源电感会高于 10nH（其中包括焊线和封装引线），从而限制了压摆率 (di/dt)，并增加开关损耗。借助图 1b 中所示的集成式封装，驱动器

接地直接焊接至 GaN 裸片的源焊垫。这个 Kelvin 源连接最大限度地缩短了电源环路与栅极环路共用的共源电感路径，从而使得器件能够以高很多的电流压摆率来开关。可以将一个 Kelvin 源引脚添加到一个分立式封装内；然而，这个额外的引脚会使其成为一个不标准的电源封装。Kelvin 源引脚还必须从印刷电路板 (PCB) 引回至驱动器封装，从而增加了栅极环路电感。

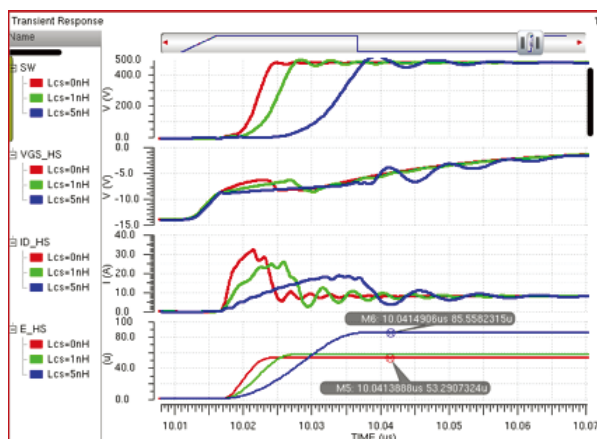


图 3. 不同共源电感情况下的高管接通：红色 = 0nH，绿色 = 1nH，蓝色 = 5nH。E_HS 是高管器件的 VDS 和 IDS 在运行时间内的积分值（能耗）。

图 3 显示的是高管开关接通时的硬开关波形。在共源电感为 5nH 时，由于源降级效应，压摆率减半。一个更低的压摆率会带来更长的转换时间，导致更高的交叉传导损耗，如能耗曲线图中所示。在共源电感为 5nH

时，能量损耗从 $53 \mu\text{J}$ 增加至 $85 \mu\text{J}$ ，增加了 60%。假定开关频率为 100kHz ，功率损耗则会从 5.3W 增加至 8.5W 。

栅极环路电感

栅极环路电感包括栅极电感和驱动器接地电感。栅极电感是驱动器输出与 GaN 栅极之间的电感。在使用独立封装时，栅极电感包括驱动器输出焊线 ($L_{\text{drv_out}}$)、GaN 栅极焊线 ($L_{\text{g_gan}}$) 和 PCB 迹线 ($L_{\text{g_pcb}}$)，如图 1a 中所示。

基于不同的封装尺寸，栅极电感会从紧凑型表面贴装封装（例如，四方扁平无引线封装）的几纳亨到有引线功率封装（例如 TO-220）的 10nH 以上。如果驱动器与 GaN FET 集成在同一个引线框架内（图 1b），GaN 栅极直接焊接到驱动器输出上，这样可以将栅极电感减少至 1nH 以下。封装集成还可以极大地降低驱动器接地电感（从图 1a 中的 $L_{\text{drv_gnd}} + L_{\text{s_pcb}}$ 到图 1b 中的 L_{ks} ）。

降低栅极环路电感对于开关性能有着巨大影响，特别是在关闭期间，GaN 栅极被一个电阻器下拉。这个电阻器的电阻值需要足够低，这样的话，器件才不会在开关期间由于漏极被拉高而又重新接通。这个电阻器与 GaN 器件的栅源电容和栅极环路电感组成了一个电感器 - 电阻器 - 电容器 (L-R-C) 槽路。方程式 1 中的 Q 品质因数表示为：

Q factor as:

$$Q = \frac{1}{R} \sqrt{\frac{L}{C}} \quad (1)$$

在栅极环路电感值更大时，Q 品质因数增加，振铃变得更高。这个效应用一个 1Ω 下拉电阻关闭低管 GaN FET 进行仿真，图 4 中这个效应的出现时间为 $9.97 \mu\text{s}$ ，其中栅极环路电感变化范围介于 2nH 到 10nH 之间。在 10nH 的情况下，低管 VGS 在负栅极偏置以下产生 12V 振铃。这就极大地增加了 GaN 晶体管栅极的应力。需要注意的一点是，任何 FET 的栅极上的过应力都会对可靠性产生负面影响。

栅极环路电感还会对关断保持能力产生巨大影响。当低管器件的栅极保持在关闭电压时，并且高管器件接通，低管漏极电容将一个电流传送到栅极的保持环路中。这电流通过栅极环路电感将栅极推上去。

图 4 在大约 $10.02 \mu\text{s}$ 时的曲线变化便是说明了这一点。随着电感增加，低管 VGS 被推得更高，从而增加了直通电流，这一点在高管漏电流曲线图中可见 ($I_{\text{D_HS}}$)。这个直通电流使得交叉传导能量损耗 (E_{HS}) 从 $53 \mu\text{J}$ 增加至 $67 \mu\text{J}$ 。

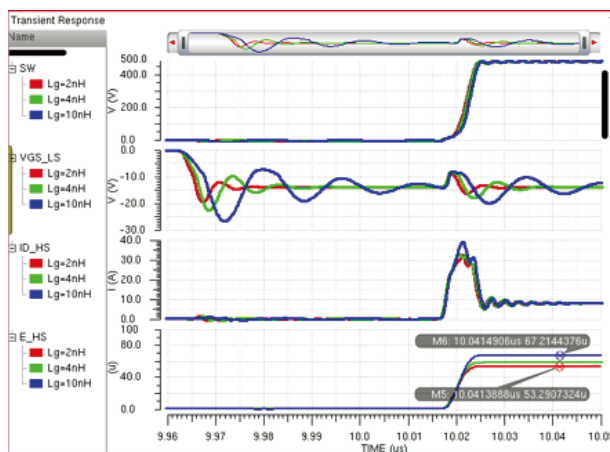


图 4. 不同栅极环路电感下的低管关闭和高管接通波形：红色 = 2nH ，绿色 = 4nH ，蓝色 = 10nH 。 E_{HS} 是高管能耗。

根据方程式 (1)，减轻栅极应力的一个方法就是增加下拉电阻值，反过来减少 L-R-C 槽路的 Q 品质因数。**图 5** 显示的是用一个 10nH 栅极环路电感和在 1Ω 到 3Ω 之间变化的下拉电阻 (Rpd) 进行的仿真结果。虽然栅极下冲被一个 3Ω 下拉电阻限制在负偏置电压以下的数伏特内，但是关断保持能力恶化，从而导致更大的直通电流。这一点在漏电流曲线图中很明显。

E_HS 能量曲线图显示出，在每个开关周期内有额外的 13μJ 损耗，与 2nH 的栅极环路电感和 1Ω 下拉电阻时 53μJ 相比，差不多增加了 60% (**图 4**)。

假定开关频率为 100kHz，高管器件上的功率损耗从 5.3W 增加至 8W，其原因是由高栅极环路电感和高下拉电阻值所导致的直

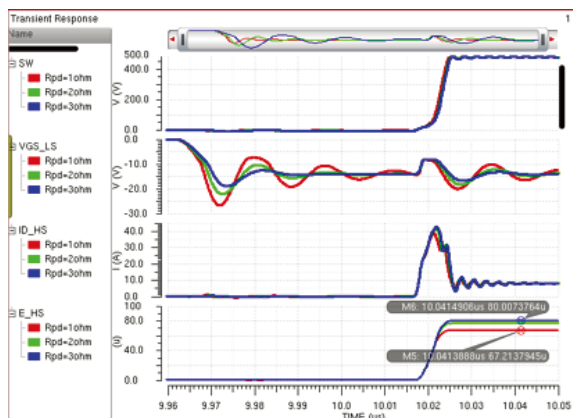


图 5. 使用 10nH 栅极环路电感和下拉电阻时的仿真结果: Rpd = 1Ω (红色)、2Ω (绿色) 和 3Ω (蓝色)。E_HS 是高管能耗。

通。这个额外的功率损耗会使得功率器件内的散热变得十分难以管理，并且会增加封装和冷却成本。

为了减轻直通电流，可以将栅极偏置为更大的负电压，不过这样做会增加栅极上的应力，并且会在器件处于第三象限时增大死区时间损耗。因此，在栅极环路电感比较高时，栅极应力与器件关断保持能力之间的均衡和取舍很难管理。你必须增加栅极应力，或者允许半桥直通，这会增加交叉传导损耗和电流环路振铃，并且会导致安全工作区 (SOA) 问题。一个集成式 GaN/驱动器封装提供低栅极环路电感，并且最大限度地降低栅极应力和直通风险。

GaN 器件保护

将驱动器与 GaN 晶体管安装在同一个引线框架内可以确保它们的温度比较接近，这是因为引线框架的导热性能极佳。热感测和过热保护可以置于驱动器内部，使得当感测到的温度超过保护限值时，GaN FET 将关闭。

一个串联 MOSFET 或一个并联 GaN 感测 FET 可以被用来执行过流保护。它们都需要 GaN 器件与其驱动器之间具有低电感连接。由于 GaN 通常以较大的 di/dt 进行极快的开关，互联线路中的额外电感会导致振铃，并且需要较长的消隐时间来防止电流保护失效。集成驱动器确保了感测电路与 GaN FET 之间尽可能少的电感连接，这样的话，电流保护电路可以尽可能快的做出反应，以保护器件不受过流应力的影响。

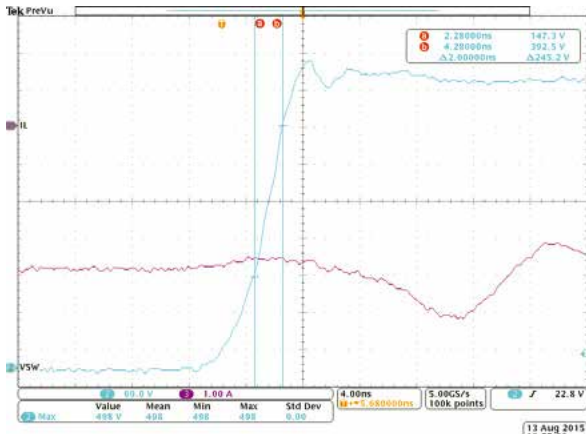


图 6. 一个半桥降压转换器（通道 2）中的高管接通时的 SW 节点波形。

实测开关波形

图 6 是一个半桥的开关波形；

这个半桥包含 2 个集成式驱动器的 GaN 器件，采用 8mm x 8mm 四方扁平无引线 (QFN) 封装。通道 2 显示 SW 节点，此时高管器件在总线电压为 480V 的情况下，以 120V/ns 的压摆率被硬开关。这个经优化的驱动器集成式封装和 PCB 将过冲限制在 50V 以下。需要说明的一点是，捕捉波形时使用的是 1GHz 示波器和探头。

结论

GaN 晶体管与其驱动器的封装集成消除了共源电感，从而实现了高电流压摆率。它

还减少了栅极环路电感，以尽可能地降低关闭过程中的栅极应力，并且提升器件的关断保持能力。集成也使得设计人员能够为 GaN FET 搭建高效的过温和电流保护电路。

更多信息

- 在 www.ti.com/gan 内寻找与 GaN 相关的更多信息。
- Michael Seeman 和 Dave Freeman。用 GaN 的广阔应用前景推进电源解决方案，德州仪器 (TI) 白皮书，2015 年 2 月
- Sandeep R.Bahl。评价 GaN 产品可靠性的一个综合方法，德州仪器 (TI) 白皮书，2015 年 3 月
- 下载这款免费的软件工具：TINA-TI。
- Narendra Mehta，GaN FET 相对于硅材料的性能优势，德州仪器 (TI) 白皮书，2015 年 3 月
- Zhong Ye，基于 GaN FET 的 CCM 图腾柱无桥 PFC，德州仪器 (TI) 电源设计研讨会，2014 年

Important Notice: The products and services of Texas Instruments Incorporated and its subsidiaries described herein are sold subject to TI's standard terms and conditions of sale. Customers are advised to obtain the most current and complete information about TI products and services before placing orders. TI assumes no liability for applications assistance, customer's applications or product designs, software performance, or infringement of patents. The publication of information regarding any other company's products or services does not constitute TI's approval, warranty or endorsement thereof.

The platform bar is a trademarks of Texas Instruments.
All other trademarks are the property of their respective owners.

B021014

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或间接版权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独自负责满足与其产品及其应用中使用 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独自负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com.cn/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2016, Texas Instruments Incorporated