John Caldwell

TI 高精度设计: 经验证的设计 用于电流型音频 DAC 的高保真耳机放大器参考设计

📲 Texas Instruments

TI 高精度设计

TI 高精度设计是由 TI 模拟产品专家创建的模拟解决 方案。经验证的设计提供了实用电路的原理、组件选择、 仿真、完整印刷电路板 (PCB) 电路原理图和布局布线、 物料清单以及性能测量结果。还讨论了如何调整电路, 以达到不同设计目标。

设计资源

<u>设计存档</u>全部设计文件 <u>TINA-TI™</u>SPICE 仿真器 0PA1612

产品文件夹

电路描述

该电路设计用于将音频数模转换器 (DAC) 的差分输出 电流转换为能够驱动低阻抗耳机的单端电压。 使用两 个运算放大器作为互阻抗放大器,将 DAC 输出电流转 换为差分电压。 随后,由差分放大器将该差分电压转 换为单端电压。 两只运放的输出并联使用以增大功率 储备来驱动耳机。



请询问模拟产品专家 WEBENCH®设计中心 TI 高精度设计库





💦 这个 TI 参考设计末尾的一个重要声明解决了授权使用、知识产权问题和其他重要的免责声明和信息。

TINA-TI 是德州仪器 (TI) 的商标 WEBENCH 是德州仪器 (TI) 的注册商标



1 设计简介

此设计要求如下:

- 电源电压: +/- 5V
- 电源电流:每通道 < 20mA

Table 1 中汇总了设计目标和性能。

表 1. 设计目标、仿真和测得的性能的比较

	目标值	仿真值	测得值		
幅度变化(20Hz - 20kHz)	0.01dB	0.0095dB	0. 007dB		
相角变化 (20Hz - 20kHz)	5.0°	3. 83°	4.06°		
THD+N (1kHz、10m₩、	<. 001%	0.000292% (32 Ω)	0.00052% (32 Ω)		
10 10 14 32 22)		$ \begin{array}{ c c c c c c c c c c c c c c c c c c c$			
最大输出功率(低失真	>50m₩		55mW (32Ω)		
运行)	× 50IIIW		51.7mW (16Ω)		



图 1: 测得的 THD+N 与输出功率间的关系



2 工作原理

许多音频数模转换器 (DAC) 在电流输出模式下使用时线性度都有所改善。 这些 DAC 能够根据输入的数字 音频信号提供相应的差分输出电流。 耳机输出电路必须将这个差分电流转换为单端电压信号,并能够以适 当的音量驱动耳机。 下图为实现该功能所使用的简化电路原理图。



图 2: DAC 输出电路的简化原理图

使用两个互阻抗放大器将 DAC 的差分输出电流转换为差分输出电压。 尽管音频 DAC 具有电流输出,实践中 更精确的做法是用差分电压源和串联电阻来模拟它。 当 DAC 代码为 0 时还可能存在偏移电压,表示为 Vzero,如 Figure 2 所示。

当互阻抗放大器将 DAC 的差分输出电流转换为差分电压后,由差分放大器将该差分电压转换为单端电压。 该放大器必须也能够驱动耳机阻抗。

2.1 互阻抗放大器

从噪声角度来看,信号通路上的整个 DAC 输出电路由两级串联放大器组成。 Figure 3 是信号通路的简化 框图,其中包含两级放大器 A_1 和 A_2 。 每个放大器都有两个增益:应用于输入信号的增益 G_8 和应用于放 大器固有噪声的噪声增益 G_8 。 电路的总信号增益即信号增益 G_{S1} 和 G_{S2} 的乘积。





图 3: 级联放大器的符号表示

确定电路总噪声的过程并不容易。 放大器 A1 的噪声被放大器 A1 的噪声增益和放大器 A2 的信号增益放大。因此根据以下公式即可得出总输出噪声:

$$en \qquad _{T} = \sqrt{\left(en \qquad _{1}G \qquad _{N-1}G \qquad _{S-2}\right)^{2} + \left(en \qquad _{2}G \qquad _{N-2}\right)^{2}} \tag{1}$$

尽管噪声增益始终大于或等于 1,但放大器的信号增益可小于 1。 这为降低电路总噪声提供了一个有趣的 思路。 如果第二级放大器的信号增益远小于 1,第一级放大器的增益量达到最大,那么总噪声就主要是第 一级放大器的噪声。 为此,互阻抗放大器的增益应尽可能高,而差分放大器的信号增益被配置为小于 1。

互阻抗放大器的合适增益值由音频 DAC 的输出电流和所选运算放大器的输出电压摆幅决定。

常用音频 DAC 的简化模型如 Figure 4 所示。



Audio DAC

图 4: 常用音频 D/A 转换器的简化模型

要计算互阻抗放大器的反馈电阻,必须先确定 DAC 的最大交流输出电流。进行相关分析时,1.65V 偏移电压所产生的影响可忽略不计。峰值单端输出电流为:

$$i_{ac}(MAX) = \frac{1.078Vrms}{830} * \sqrt{2} = 1.836mAp$$
 (2)

互阻抗放大器输出电压计算公式如下:

$$\begin{vmatrix} V & _{OUT} \end{vmatrix} = R _{F} \begin{vmatrix} i & _{IN} \end{vmatrix}$$
(3)



R_F 是互阻抗放大器的反馈电阻值。 R_F 的最大值由电源电压和所用运算放大器的线性输出摆幅决定。 运算 放大器数据表中通常将该值作为开环增益测量条件给出。

			OPA1611AI, OPA1612AI			
PARAMETER		CONDITIONS	MIN	TYP	MAX	UNIT
OPEN-LOOP GAIN						
Open-Loop Voltage Gain	A _{OL}	$(V-) + 0.2V \le V_0 \le (V+) - 0.2V, R_L = 10k\Omega$	114	130		dB
	A _{OL}	$(V-) + 0.6V \le V_0 \le (V+) - 0.6V, R_L = 2k\Omega$	110	114		dB

图 5: 数据表中的开环增益测量条件可指示线性输出摆幅

例如, Figure 5 中指定的运算放大器在驱动 2k Ω 负载时,能够在输出电压接近电源轨 600mV 时保持线性 工作。针对 +/-5V 电源,反馈电阻的计算公式如下:

$$R_{F} = \frac{V_{OUT} (MAX)}{i_{IN}} = \frac{5V - 0.6V}{1.836mA} = 2396.51 \rightarrow 2.37k \ \Omega \tag{4}$$

为补偿放大器反相输入的寄生电容,必须为反馈电阻跨接电容。 该电容还可限制放大器或 DAC 的高频噪声 量,它可能通过其他电路混叠到音频范围。

反相输入端的电容未知,因此电容值应在不引起音频信号显著相移的条件下尽可能大些。 该电路的设计目标是相移小于 -5°。 为此,假定互阻抗放大器和差动放大器级形成同等相移,20kHz 下的互阻抗放大器相移应设为 -2.5°。 确定 20kHz 时的相移后,即可计算极点频率:

$$\theta = -tan \qquad {}^{-1}\left(\frac{f}{f_p}\right) \to f_p = \frac{f}{\tan\left(-\theta_p\right)} = \frac{20000 Hz}{\tan\left(2.5^\circ\right)}$$

$$= 458075 \, Hz \qquad (5)$$

使用极点频率和反馈电阻值可计算最大反馈电容:

$$C_{F} \leq \frac{1}{2\pi R_{F} F_{P}} \leq \frac{1}{2\pi (2370\Omega)(458075Hz)}$$
(6)
$$\leq 146.6pF \rightarrow 100pF$$

2.2 偏置电压

DAC 输出代码为 0 时仍会存在输出电流,原因是 DAC 存在偏移。 Figure 2 中,V_{Bias} 电压施加在互阻抗放 大器的同相输入端,确保 DAC 代码为 0 时将输出稳定在 0V。



图 6: 偏置电压计算的简化原理图(图中采用单个放大器)。

DAC 输出代码为零时的等效电路如 Figure 6 所示。 相应 V_{Bias} 电压的计算公式如下:



$$V_{OUT} = 0V = V_{Bias} \left(1 + \frac{2370\Omega}{830\Omega}\right) - 1.65 \left(\frac{2370\Omega}{830\Omega}\right)$$
$$\frac{1.65 \left(\frac{2370\Omega}{830\Omega}\right)}{\left(1 + \frac{2370\Omega}{830\Omega}\right)} = V_{Bias}$$
(7)
$$1.222V = V_{Bias}$$

可使用电阻分压器为互阻抗放大器的同相输入提供偏置电压。



图 7: 使用电阻网络为互阻抗放大器提供偏置电压。

假定电阻分压器电源为 3.3V。 可算出提供所需偏置电压对应的 R14 和 R16: $V_{Bias} = 1.222V = 3.3V \frac{R_{16}}{R_{14} + R_{16}}$ $R_{14} = 1.7005R_{16}$

采用最接近该比例的 1% 精度电阻, R14: 18.2kΩ, R16: 10.7kΩ。 上述值可生成 1.2218V 的 VBias。 R16 两端应并联一个电容, 防止 3.3V 电源噪声进入信号通路。 电容 C13 产生的截止频率为:

$$f_{c} = \frac{1}{2\pi (R_{14}||R_{16})C_{13}}$$
(9)

截止频率应低于 20Hz 才能减弱音频带宽内的电源噪声。 然后计算 C13:

(8)



$$C_{13} \ge \frac{1}{2\pi (R_{14}||R_{16})f_{C}} \ge \frac{1}{2\pi (6.768k \Omega)(20Hz)}$$
(10)
$$\ge 1.18\mu F$$

选取 2.2µF 作为 C13 值。 也可使用较大的电容,但这样会占用较大的 PCB 空间并延长电路的启动时间。

2.3 差分放大器

差分放大器部分可将互阻抗放大器的差分输出信号转换为单端信号,并将其衰减至适合耳机的幅值。





差分放大器可实现的衰减量取决于所需的最大输出电压水平。 便携式应用所用的耳机通常为低阻抗(16Ω 或 32Ω),因此无需高电压来发出响亮声音。 例如,要向 32Ω 耳机提供 10mW 功率,输出电压只需 0.566Vrms。

这种输出水平表明,差分放大器的衰减量应足够大才能获得最佳系统整体噪声性能。但耳机输出也常用于 将便携式电子产品连接到大型音频系统(通过模拟辅助输入)。因此,采用典型的line level 电平 (+4dBu, 1.228Vrms)作为最大输出电压。 差分放大器衰减量的计算方法是:输出幅值除以差分输入幅值。

差分放大器的满量程差分输入为:

$$V_{DIFF} = 2 * 1.078 V rms \qquad \left(\frac{R_{F}}{R_{OUT}}\right)$$
$$= 2 * 1.078 V rms \qquad \left(\frac{2370\Omega}{830\Omega}\right)$$
$$= 5.7108 V rms \qquad (11)$$

R_F 是互阻抗放大器中所用的反馈电阻值, Rour 是音频 DAC 的输出电阻。 然后计算衰减系数:



$$A = \frac{V_{OUT}}{V_{DIFF}} = \frac{1.228Vrms}{5.7108Vrms} = .21503$$
(12)

衰减系数决定了差分放大器中所用电阻值之比:

$$A = \frac{R_{2}}{R_{5}} = \frac{R_{11}}{R_{7}}$$
(13)

上述电阻值应足够低,避免引入明显的热噪声,同时也应足够高,避免互阻抗放大器输出负载过大。在实验室测试中,R5 和 R7 的值为 1.6kΩ 时可获得最佳性能。此时可计算出 R2 和 R11:

$$R_{2}, R_{14} = 1.6k \quad \Omega * A = 344\Omega \rightarrow 348\Omega \tag{14}$$

降低高频噪声必须使用电容 C2 和 C8,并且这些电容也可用于辅助维持特定条件下的电路稳定性。如互阻抗放大器部分所述,上述电容值受限于各自在音频范围内形成的相移。 电容 C2 和 C8 生成的极点频率为:

$$F_{p} = \frac{1}{2\pi (R_{2}R_{11})(C_{2}C_{8})}$$
(15)

将极点频率设为 2.1 部分计算的值,随即可算出 20kHz 下符合目标相移要求的 C2 和 C8 值。

$$C_{2}, C_{8} \leq \frac{1}{2\pi R_{2}F_{p}} \leq \frac{1}{2\pi (348\Omega)(458075Hz)}$$
(16)
$$\leq 998.4pF \rightarrow 820pF$$

选择 820pF 的原因是: 它是小于计算值且最接近计算值的可用电容。

2.4 并联输出驱动器

可使用两个并联运算放大器来驱动负载,提升电路的输出电流能力。 这样,提高了对于低阻抗负载的最大输出功率,同时,由于更高的功率储备,对于较轻负载能够获得更低的失真。



图 9: 并联另一个运算放大器提高功率储备。



电阻 R6 和 R8 可以平衡放大器 U2A 和 U2B 分担的负载电流。由于放大器开环增益间存在差异,上述电阻可防止放大器之间出现电流反向驱动。另外,上述电阻还能够降低两个输出电路间循环的直流电流,该电流是由于两个器件不同的输入失调电压导致的。差动放大器的反馈环路在负载平衡电阻后闭合以保持低闭环输出阻抗。

两个输出电路中的直流循环电流计算公式如下:

$$i_{dc} = \frac{V_{os} (U_{2B})}{R_{6} + R_{8}}$$
(17)

音频运算放大器的偏移电压通常是没有修整(trim)过的,因此对于 U2B 可选的运算放大器,其偏移电压最高可能达到 2mV。限制整体电路的静态功耗,直流循环电流需限定为 100 µ A。 R6 和 R8 的值为:

$$R_{6} + R_{8} = \frac{V_{0S}(U_{2B})}{i_{dc}} = \frac{2mV}{100\mu A} = 20\Omega$$
(18)

选择 10 Ω 作为这两个电阻的阻值,确保负载电流在两个放大器间平均分配。

某些运算放大器可能还需要 R10 和 C9 来确保稳定性。 要理解其功能,可考虑放大器 U2B 同时具有正负 反馈。 正反馈由 U2A 向 U2B 的同相输入施加。 R10 和 C9 组成的低通滤波器可降低 U2B 的正反馈,提 升稳定性。 不过,这同时也会降低 U2B 对总输出负载电流的贡献,导致失真程度增大。 在该设计中, 20kHz 时允许并行放大器的贡献降低 0.01dB。 据此可计算 RC 电路的截止频率:

$$G_{V} = \frac{G_{DC}}{\sqrt{\left(\frac{f}{f_{P}}\right)^{2} + 1}} \rightarrow = .998 = \frac{1}{\sqrt{\left(\frac{20kHz}{f_{P}}\right)^{2} + 1}} \rightarrow f_{P}$$

$$= 416555Hz$$

$$(19)$$

R10 = 249Ω, C9 = 1.8nF 时,截止频率稍有下降(355kHz),但这对音频的影响非常小。



3 元件选择

3.1 电阻

互阻抗放大器中的反馈电阻(R1,R9)以及差分放大器的各个构成电阻(R2、R5、R7、R11)应采用高精度(0.1%)电阻,以便实现最佳性能。选择高精度电阻可确保互阻抗放大器的输出电压良好匹配。高精度电阻还能够提高差分放大器的共模抑制特性,降低耳机输出的直流偏移,甚至能够消除互阻抗放大器或DAC的谐波失真。

3.2 电容

所有信号通路上的电容(C1、C2、C6、C8、C9)必须都是 COG/NPO 类型陶瓷电容。 其它类型的陶瓷电容 (X7R、X5R 等)会导致大量失真并降低电路性能。 有关该效应的详细信息,请参见参考文档 [1] 和 [2]。

3.3 放大器

该设计选用双路运算放大器来简化布局。 这样便可将两个互阻抗放大器和两个输出放大器分别置于同一封装中。 四路运算放大器可降低解决方案总成本,但器件的选择范围较小。 此电路中对所有双路运算放大器的最低要求是:最大电源电压高于 10V,每通道电源电流低于 5mA。 符合上述要求的音频运算放大器有:

运算放大器	最大电源电压	每通道电源电流
OPA1612	36V	3.6mA
0PA1602	36V	2.6mA
0PA1662	36V	1.4mA
0PA1652	36V	2. OmA
LME49725	36V	3. OmA
LME49723	36V	3.4mA

表 2: 符合电源电压和电流设计要求的双路音频运算放大器。

互阻抗放大器

互阻抗放大器的增益量受限于运算放大器的线性输出范围与电源轨的距离。 2.1 节取 0.6V 来计算反馈电阻。如 Table 3 所示,有三种音频运算放大器符合电路基本要求,并且能够保持线性输出至距离电源轨 0.6V。

运算放大器	线性输出摆幅距电源轨
OPA1612	0. 6V
0PA1602	0. 6V
0PA1662	0. 6V
OPA1652	0.8V
LME49725	> 1 V
LME49723	>1V

表 3: 双路音频运算放大器的线性输出摆幅

对互阻抗放大器的第二项要求是低噪声,以保证音频高保真度。 与其它互阻抗放大器应用不同,830 Ω DAC 输出电阻和 2.37k Ω 反馈电阻并联后的源阻抗相当低 (R_s = 830 || 2.37k = 614.7 Ω)。 此外,反馈电阻 大于源电阻,导致噪声增益大于 1:

$$G_{Noise} = 1 + \frac{R_{F}}{R_{I}} = 1 + \frac{2.37k_{\Omega}}{830\Omega} = 3.855$$
(20)

这样的源阻抗和噪声增益说明,影响输出总噪声的主要因素,将是输入电压噪声,而非输入电流噪声。通 过对比 Table 3 中三个符合线性输出摆幅要求的运算放大器的输入电压噪声,可以看出 OPA1612 的电压噪 声最低。

运算放大器	输入电压噪声
OPA1612	1.1nV/ $\sqrt{\text{Hz}}$
0PA1602	2.5nV/√Hz
OPA1662	3.3nV/ √Hz

表 4: 符合输出摆幅要求的音频运算放大器的输入电压噪声

输出放大器

对于输出运算放大器最严苛的要求是: 在输出电流水平高出小信号设计中常见值的条件下保持低失真。 表 1 包含一项设计要求: 输出功率 10mW 驱动 16Ω 或 32Ω 负载时, THD+N < 0.001%。 驱动 16Ω 负载时 更难满足这项设计要求, 因为此时的输出电流更大。 要提供 10mW 来驱动 16Ω 负载, 耳机电路必须输出:

$$I_{OUT} = \sqrt{\frac{P_{OUT}}{R_{L}}} = \sqrt{\frac{10mW}{16}} = 25m A_{RMS}$$
(21)

由于两个输出放大器平分该输出电流,因此每个放大器需提供 12.5mArss。

大多音频运算放大器特性数据表中的"THD+N 与输出幅值间的关系"都是针对较大负载阻抗,如 2k Ω 或 600 Ω。 该数据也可用于估算低阻抗负载条件下放大器的线性度,方法是先比较相近的输出电流水平。 如 果驱动 600 Ω 负载,则运算放大器需提供 12.5mA_{RMS},此时输出电压为 7.5V_{RMS}。 Figure 10 所示为 OPA1612 THD+N 与输出幅值关系图,其中给出了该输出电流等级下增益配置为+1 时的 THD+N,即 -140dB (.00001%)。

该数值必须针对不同的输出电压等级进行调整。 驱动 16Ω 时,较低的信号电压会导致信号电压与噪声电压之比降低。 10mW 驱动 16Ω 负载时的输出幅值为 0.4V_{RMS}, THD+N 的降幅(假定测量结果是噪声主导)为:

$$20\log\left(\frac{0.4}{7.5}\right) = -25.46dB \tag{22}$$

(23)

利用此修正项估计 OPA1612 的 THD+N 为: -140dB -(-25.46dB)=-114.54dB → .000187%







此项计算不包括电路其余部分的其它噪声,仅用于比较备选放大器。 Table 5 采用上述方法比较了多个双路音频运算放大器。 所选模型中 0PA1612 的性能最佳。

运算放大器	THD+N 预测值(1kHz, 10mW, 16Ω)
OPA1612	0. 000187%
0PA1602	0. 000656%
0PA1662	0.0024%
0PA1652	0.0015%
LME49725	0.00045

表 5: 比较多个音频运算放大器的 THD+N(%) 预测值。



4 仿真

Figure 11 中所示的仿真原理图用于噪声和传递函数仿真。 音频 DAC 位于图示左侧的蓝色方框中。 TINA-TI[™] 中的多项分析都只允许单个输入信号源,因此采用增益为 1 的电压控制电压源 (VCVS)即可实现差分 DAC 输出电压,无需使用两个电压源。



图 11: TINA-TI™ 传递函数和噪声分析仿真原理图。

4.1 传递函数

AC 转换特性分析用于确定电路幅值和相位响应。 20kHz 时,幅度响应下降 -0.0095dB,相位偏离 -3.83 度。 上述分析结果满足第 1 部分列出的设计目标要求。





4.2 噪声

通过 TINA-TI[™] 噪声分析功能积分整个 80kHz 带宽上的总输出噪声。 80kHz 带宽的 RMS 噪声电压预测值 为 1.65µVrms。





利用 RMS 噪声电压,不同输出电平下噪声对 THD+N 的贡献可按下式计算:

$$THD + N (\%) = 100 * \sqrt{\frac{V_n^2}{V_f^2}}$$
(24)

其中, V_n为 RMS 噪声电压, V_f为 基频 RMS 电压。

表 6: 10mW 输出功率驱动 16Ω 和 32Ω 负载时噪声主导的 THD+N 预测值

负载阻抗	10mW 时的输出电压	THD+N 预测值(噪声主导)
16 Ω	0.4Vrms	0.000413%
32 Ω	0.566Vrms	0.000292%

4.3 差分放大器稳定性

Figure 14 所示为用于测试差分放大器稳定性的 TINA-TI™ 仿真原理图。 差分放大器 (U2A) 的反馈环路被 电感 LT 断开,信号由电压源 VG1 通过电容 CT 注入。 环路增益和相位裕度由电压探针 AOLB 测定。 采 用一个无源网络(图中标注为"headphone impedance approximation")来模拟多数耳机在高频下的阻抗。 耳机中的驱动器音圈电感与线路电容和电感共同形成典型值为 1.0MHz 至 1.5MHz 的谐振,这可能导致稳定 性问题。 设计电路时应考虑这方面的影响。









通过执行 AC 传输特性仿真和测量环路增益 0dB 穿越点相位来确定电路相位裕度。 仿真耳机负载时,放大器 U2A 的相位裕度为 47.46 度,表示处于稳定运行状态。



图 15: 差分放大器环路的幅值和相位响应。 仿真耳机负载的相位裕度为 47.46°。



4.4 并行输出放大器稳定性

差分放大器并联的另一个放大器(U2B)的稳定性也必须测定。 该放大器兼具正负反馈环路,在进行稳定性分析时均应断开。 电感 LT1 和 LT2 可断开环路,差分电压信号通过 CT1 和 VG1 注入。 环路增益由差分电压探针 AOLB 测定。 使用差分电压探针是因为净反馈因数是正负反馈因数之差。



图 16: 用于验证放大器 U2B 稳定性的 TINA-TI™ 原理图。

与很多系统不同,放大器 U2B 的环路增益幅值在以下两个频率下均为 0dB: 9.67MHz 和 24.82MHz (Figure 17)。





图 18: 0dB 环路增益对应的两个频率的相位裕度测定。

Texas

www.ti.com

INSTRUMENTS



5 PCB 设计

可在附录中找到 PCB 电路原理图和物料清单。

5.1 PCB 布局布线

电路布局中必须仔细考虑差分放大器的走线长度。 根据第 3.1 节,选取容差为 0.1% 的电阻以便充分发挥 差分放大器的共模抑制特性并提升电路整体性能。 电阻间的信号传输走线同样也会增大阻值,进而导致电 阻值精确度降低。 为最大限度提升电路性能,互阻抗放大器输出到差分放大器的走线应尽可能短,最好等 长。



图 19: PCB 顶层(左侧)和底层(右侧)。



6 性能验证及测试

为给信号增加 1.65V 的共模电压,低失真音频分析仪的输出被接入 0PA1632 全差分放大器。 这可模拟前面 设计中所用到的音频 DAC 的输出。 0PA1632 输出串联的 825 Ω 电阻也是用于模拟 DAC 输出阻抗。 0PA1632 工作在小于 1 的信号增益下,音频分析仪的部分噪声得到衰减,进而提高测量噪底。



Common-Mode Shift and Output Impedance PCB

图 20: 对音频分析仪输出信号的共模电压和阻抗进行调整的电路

6.1 传递函数

幅值响应和输出阻抗

耳机放大器的幅值响应在 10Hz 至 100kHz 带宽范围内测量。 20kHz 时,幅值响应降至 0.007dB。



图 21: 耳机放大器幅值响应

相位响应



相位响应同样在 10Hz 至 100kHz 带宽范围内测量。 20kHz 时,相位响应偏离 4.06°。



图 22: 放大器电路相位响应

6.2 THD+N 与输出功率间的关系

1kHz 信号时, THD+N 与输出功率等级间的关系如 Figure 23 所示。 10mW 输出功率下, 驱动 32.4Ω 负载 时的 THD+N 为 0.00052%, 驱动 16.2Ω 负载时的 THD+N 为 0.00078%。



图 23: 测得的 THD+N 与输出功率间的关系(1kHz 信号)。



驱动 32Ω 负载时,最大输出功率受电路最大输出电压限制为 55mW。 该输出等级下的 THD+N 为 0.00035%。 驱动 16Ω 负载时,最大功率受电路最大输出电流限制。 驱动 16Ω 负载时,出现失真前的最大输出功率 为 51.7mW, THD+N 为 0.00052%。

THD+N 与输出功率关系图中恒定的下降斜率表明电路噪声是影响 THD+N 计算的主要因素。因此,导致 16.2Ω 负载下 THD+N 测量结果降低的原因并不是额外负载引发的失真。 真正的原因是 10mW 功率驱动 16.2Ω 负载时所需的低输出信号电压降低了信噪比。 另外,在上述超低水平 THD+N 下,测量时所用的音频分析仪噪声也会影响结果。

6.3 THD+N 与频率间的关系

分别以 10mW 输出功率驱动 16.2 和 32.4 欧姆负载,在 10Hz 至 20kHz 频段对 THD+N 进行测量。 高频段测量 结果略有恶化,原因是运算放大器的开环增益有所下降。20kHz 时,驱动 32.4 Ω 负载时的 THD+N 为 0.0009%,驱动 16.2 Ω 负载时的 THD+N 为 0.0015%。 测量带宽为 80kHz。



图 24: 10mW 输出功率时的 THD+N 与频率间关系图。

6.4 输出频谱

Figure 25 和 Figure 26 是在 1kHz 条件下以 10mW 驱动两种不同负载阻抗时输出信号的快速傅立叶变换 (FFTs) 图。 这些图对于确定最大谐波很有帮助,此类谐波会影响听众对于音质的听感。 驱动 32.4Ω 负载时,二阶和三阶谐波的幅值接近,分别为 -124.37dB (0.00006%) 和 -125.05dB (0.000056%)。 负载阻抗降至 16.2Ω 时,二阶谐波成为主导谐波,幅值为 -117.1dB (0.00014%)。 频谱中 1kHz 频率以内的可见毛刺由 60Hz 电源干扰引起。





图 25: 10mW, 1kHz, 正弦波驱动 32.4Ω 负载时的输出频谱。



图 26: 10mW, 1kHz, 正弦波驱动 16.2Ω 负载时的输出频谱。



6.5 实体耳机验证

实体耳机并非电阻负载。 在工作频率范围内,实体耳机的阻抗会在电感、电容和电阻行为间变换。 该阻抗 还受振膜运动的影响,因而,任一时刻的阻抗还与音圈在其移动范围内所处位置有关。 最终的结果是耳机 的电流消耗呈非正弦曲线,从而给耳机放大器电路造成失真因为其输出阻抗不是零 [3]。 为此,还必须使 用实体耳机取代电阻作为负载来验证耳机放大器电路的性能。 本节选用一对标称阻抗为 32Ω 的头戴式耳 机进行测试。

Figure 27 所示为重新测定的输出功率增大时的 THD+N。 10mW 时, THD+N 为 0.00053%, 与 Figure 23 中 的结果无明显区别。



图 27: 驱动 32Ω 耳机时测得的 THD+N 与输出功率间的关系(1kHz 信号)。

Figure 28 所示为经测试,驱动 32Ω 耳机负载时频率范围内的 THD+N。 从 Figure 24 可看出,200Hz 以 上时结果不发生变化。 但在低频下,THD+N 在 18Hz 时会上升到最大值 0.0048%。 处于低频时,耳机中驱 动器的振膜运动更加剧烈。 因此耳机电流波形偏离正弦程度较大。 由于耳机电路的输出阻抗非零,因此耳 机电流会引起部分失真。 在输出电路带有串联电阻的耳机放大器中,这个效应更为明显。

Figure 29 所示为 10mW, 1kHz, 正弦波驱动 32Ω 耳机时的输出频谱。 与 Figure 25 不同, 该频谱 – 113.98dB (0.0002%) 处的三阶谐波为主导谐波。









图 29: 10mW, 1kHz, 正弦波驱动 32Ω 耳机时的输出频谱



7 修改

可对该原理图进行多项修改,从而降低成本或功耗。可用单个运算放大器代替输出电路中的两个并联运算 放大器。这样能够降低成本和功耗,但会影响功率储备并使失真程度略有增加(不会增加噪声)。同样, 也可将 0PA1612 替换为第 3.3 节中的许多其它运算放大器,只不过性能也会稍有下降。

8 关于作者

John Caldwell 是德州仪器 (TI) 精密模拟产品部的一名应用工程师,为运算放大器和工业用线性器件提供 技术支持。 他专门负责传感器、低噪声设计和测量以及电磁干扰问题的精密电路设计。 他在弗吉尼亚理 工大学被授予电子工程硕士和学士学位,他的研究方向是生物医学电子学和仪器仪表。 在 2010 年加入 TI 之前, John 在 Danaher Motion 和 Ball Aerospace 公司工作。



9 参考文档

- Caldwell, J. Signal Distortion from High-K Ceramic Capacitors, <u>http://www.edn.com/design/analog/4416466/Signal-distortion-from-high-K-ceramic-capacitors</u>, 2013。
- 2. Caldwell, J. More About Understanding the Distortion Mechanism of High-K MLCCs, <u>http://edn.com/design/analog/4426318/More-about-understanding-the-distortion-mechanism-of-high-K-MLCCs</u>, 2013.
- 3. Siau, John. The Sonic Advantages of Low-Impedance Headphone Amplifiers, http://benchmarkmedia.com/blogs/white-papers/11653109-the-O-ohm-headphone-amplifier, 2001.



Appendix A.

A.1 电气原理图







A.2 物料清单

项目	数量	值	标号	描述	制造商	产品型号
1	4	100pF	C1, C6, C10, C16	电容,陶瓷,100pF,25V,+/-10%, X7R,0603	AVX	06033C101KAT2A
2	4	820pF	C2, C8, C12, C20	电容,陶瓷,820pF,50V,+/-5%, COG/NP0,0603	AVX	06035A821JAT2A
3	8	0.1uF	C3, C4, C5, C7, C11, C14, C15, C17	电容,陶瓷,0.1uF,16V,+/-5%, X7R,0603	AVX	0603YC104JAT2A
4	2	1800pF	C9, C21	电容,陶瓷,1800pF,50V,+/-5%, COG/NP0,0603	TDK	C1608C0G1H182J
5	1	2. 2uF	C13	电容,陶瓷,2.2uF,25V,+/-10%, X5R,1206	村田	GRM316R61E225KA12D
6	2	10uF	C18, C19	电容,陶瓷,10uF,16V,+/-20%, X5R,1206	TDK	C3216X5R1C106M
7	2		J1, J5	连接器,TH, BNC	Amphenol Connex	112404
8	2	1x3	J2, J6	接头, TH, 100mil, 1x3, 镀金, 在隔 离器以上 230mil	Sullins Connector Solutions	PBC03SAAN
9	1		J3	ED555/3DS	On Shore Technology Inc	ED555/3DS
10	1		J4	连接器,音频插孔,3.5mm,立体声, SMD	CUI Inc.	SJ-3523-SMT
11	1		J7	引脚块, 4x1, 5.08mm, TH	MOLEX	39544-3004
12	4	2. 37k	R1, R9, R15, R24	电阻, 2.37kΩ, 1%, 0.1W, 0603	Vishay-Dale	CRCW06032K37FKEA
13	4	348	R2, R11, R18, R26	电阻, 348Ω, 1%, 0.1W, 0603	Vishay-Dale	CRCW0603348RFKEA
14	4	0	R3, R12, R17, R27	电阻,0Ω,5%,0.1W,0603	Panasonic	ERJ-3GEY0R00V
15	4	1.6k	R5, R7, R20, R22	电阻, 1.6kΩ, 5%, 0.1₩, 0603	Vishay-Dale	CRCW06031K60JNEA
16	4	10.0	R6, R8, R21, R23	电阻, 10.0Ω, 1%, 0.1₩, 0603	Vishay-Dale	CRCW060310R0FKEA
17	2	249	R10, R25	电阻, 249Ω, 1%, 0.1W, 0603	Vishay-Dale	CRCW0603249RFKEA
18	1	18. 2k	R14	电阻, 18.2kΩ, 1%, 0.1W, 0603	Vishay-Dale	CRCW060318K2FKEA
19	1	10. 7k	R16	电阻, 10.7kΩ, 1%, 0.1₩, 0603	Vishay-Dale	CRCW060310K7FKEA
20	4		U1, U2, U3, U4	双路运算放大器	德州仪器 (TI)	OPA1612AID

图表 A-2: 物料清单

重要声明

德州仪器(TI)及其下属子公司有权根据 JESD46 最新标准,对所提供的产品和服务进行更正、修改、增强、改进或其它更改,并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息,并验证这些信息是否完整且是最新的。所有产品的销售 都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内,且 TI 认为 有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定,否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应 用相关的风险, 客户应提供充分的设计与操作安全措施。

TI不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予 的直接或隐含权 限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息,不能构成从 TI 获得使用这些产品或服 务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可,或是 TI 的专利权或其它 知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分,仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况 下才允许进行 复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时,如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分,则会失去相关 TI 组件 或服务的所有明示或暗示授权,且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意,尽管任何应用相关信息或支持仍可能由 TI 提供,但他们将独力负责满足与其产品及在其应用中使用 TI 产品 相关的所有法律、法规和安全相关要求。客户声明并同意,他们具备制定与实施安全措施所需的全部专业技术和知识,可预见 故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因 在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中,为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特 有的可满足适用 的功能安全性标准和要求的终端产品解决方案。尽管如此,此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备)的授权许可,除非各方授权官员已经达成了专门管控此类使 用的特别协议。 只有那些 TI 特别注明属于军用等级或"增强型塑料"的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同 意,对并非指定面 向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用,其风险由客户单独承担,并且由客户独 力负责满足与此类使用相关的所有 法律和法规要求。

TI 己明确指定符合 ISO/TS16949 要求的产品,这些产品主要用于汽车。在任何情况下,因使用非指定产品而无法达到 ISO/TS16949 要求,TI不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2015, Texas Instruments Incorporated