

Design Guide: TIDA-050082

高电压正电源轨有源预充电参考设计



说明

此参考设计利用降压转换器拓扑来对混合动力电动汽车 (HEV)、电动汽车 (EV) 和储能系统 (ESS) 中的大型高压 (HV) 直流链路电容进行预充电。此设计在[高压固态继电器有源预充电参考设计](#)的基础上进行了扩展和更新。

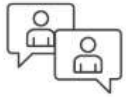
资源

TIDA-050082

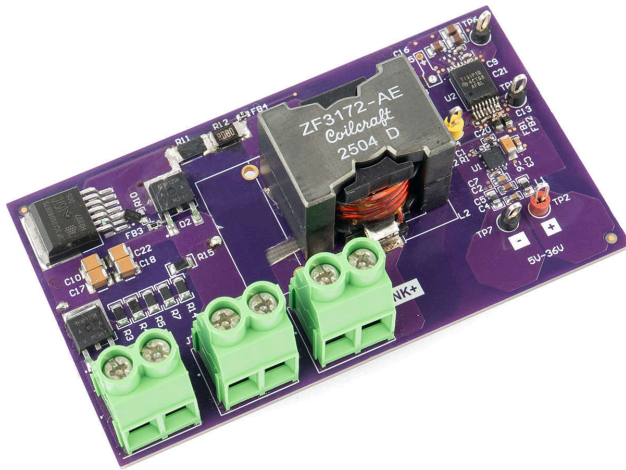
设计文件夹

TPSI31P1-Q1

产品文件夹



请咨询 TI E2E™ 支持专家

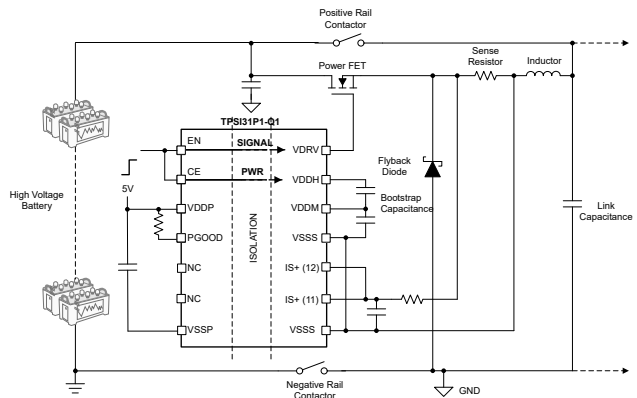


特性

- 在 400ms 内将 2mF 电容从 0V 充电至 800V
- 4.5A_{AVG}, 10A_{PK-PK} 充电电流
- 5kV_{RMS} 增强型隔离
- 适用于高侧轨和正电源轨 MOSFET 或 IGBT 栅极驱动器的集成隔离式偏置电源
- 用于迟滞电流控制的集成比较器

应用

- 高压电池系统
- 电池接线盒
- ESS - 电池管理系统 (BMS)



1 系统说明

许多高压应用 (EV、HEV 和 ESS) 利用大电容来管理下游负载的瞬态电流需求。在系统启动时，这些电容处于放电状态。若将其直接连接到高压电源，由于巨大的电压电势差，会产生高浪涌电流，从而可能会损坏电缆、连接器和保险丝。

限制浪涌电流的最简单方法是添加一个串联电阻器，称为无源预充电。将电容器充电至输入电压的 99.3% 所需的时间为 $5\tau = 5RC$ 。虽然无源预充电是降低复杂性的理想选择，但用于预充电应用的典型电阻由于需要承受高电压额定值和显著的瞬态功率，往往体积庞大、重量较重且成本高昂。

此参考设计使用降压转换器拓扑实现了有源预充电电路，如图 2-1 中所示。尽管有源方法增加了设计复杂性，但该方法显著减少了元件占用空间和功耗，从而将能量保留给系统运行使用。

2 系统概述

2.1 方框图

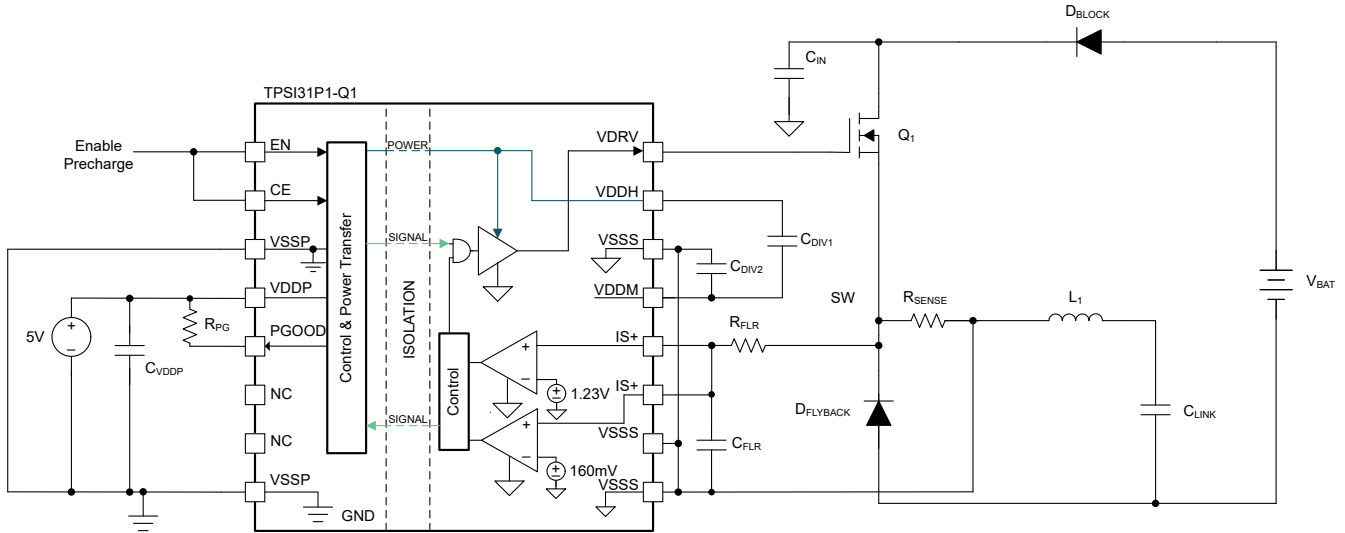


图 2-1. 包含详细 TPSI31P1-Q1 的有源预充电原理图

2.2 设计注意事项

2.2.1 控制逻辑

TPSI31P1-Q1 使用迟滞控制通过监测检测电阻 (R_{SENSE}) 两端的电压来管理电流。

1. **启动**：上电时，零电流导致 R_{SENSE} 两端的电压为零，向驱动器发出导通 MOSFET 的信号。
2. **充电电流上升**：电流增加，以递增的速率 ($+di_L/dt$) 为电容器充电并将能量储存在电感器的磁场中。
3. **峰值阈值**：一旦电流超过 I_{PEAK_TARGET} ($V_{SENSE} > V_{REF+}$)，驱动器就会关断 MOSFET。
4. **充电电流衰减**：一旦 MOSFET 关断，电感器的磁场会崩溃，电流会流过反激式二极管路径，从而以递减的速率 ($-di_L/dt$) 为链路电容器充电。
5. **最小阈值**：当电流降低至低于 I_{MIN_TARGET} ($V_{SENSE} < V_{REF+}$) 时，驱动器会再次导通 MOSFET。

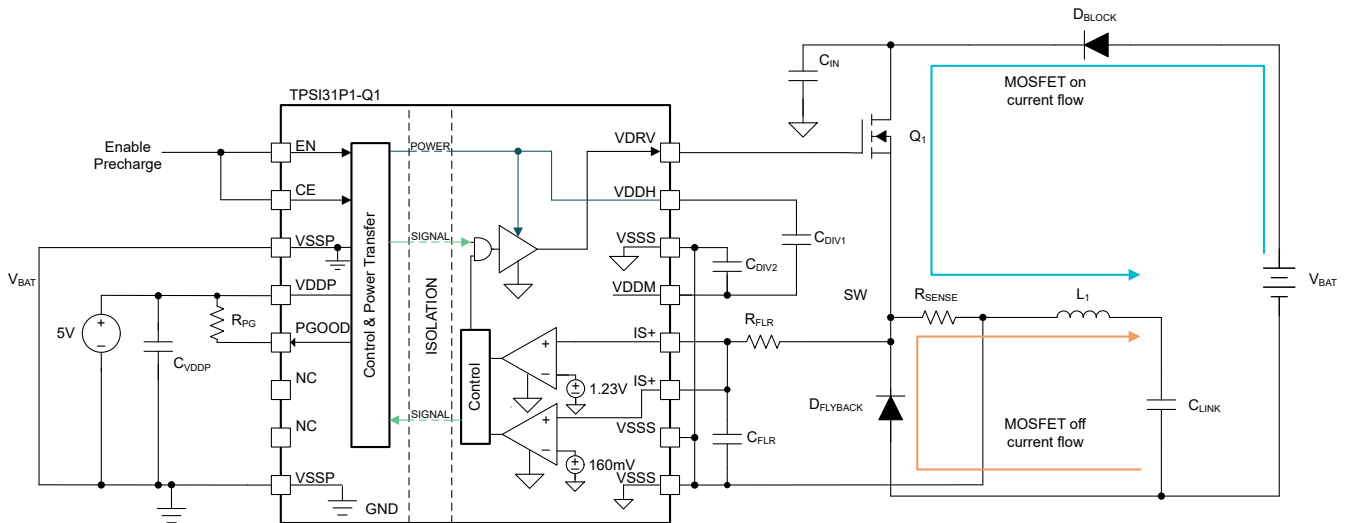


图 2-2. 有源预充电中的电流流动

此周期会一直重复，直至 V_{LINK} 等于 V_{BAT} 。迟滞反馈可确保电感电流被限制在边界内，从而产生对链路电容进行线性充电的平均电流，如图 2-3 所示。

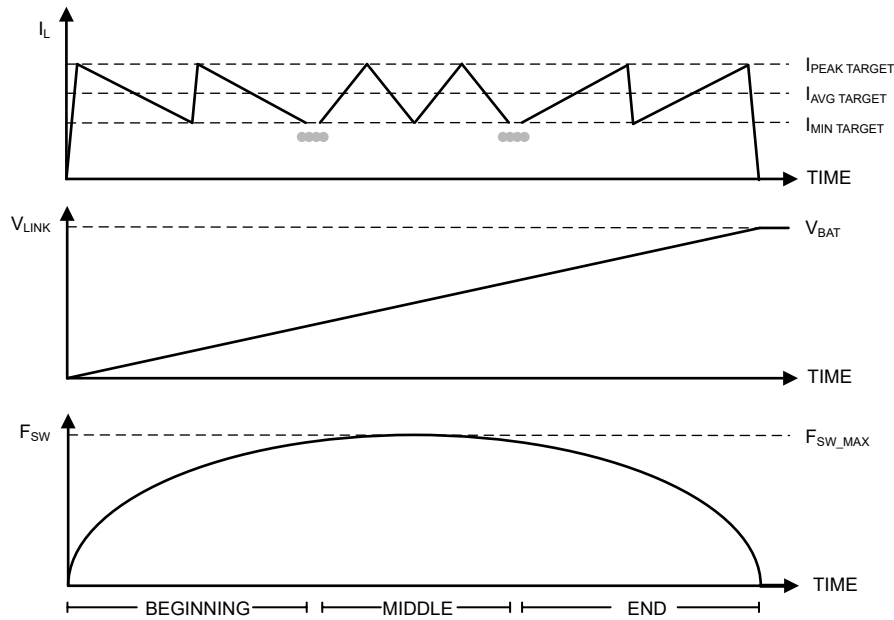


图 2-3. 有源预充电预期充电行为

2.2.2 开关电源

TPSI31P1-Q1 可为 MOSFET 开关传输至少 55mW 的功率。MOSFET、电感器和检测电阻器的选择至关重要，因为这些元件决定了开关功耗。功耗在预充电过程的中间阶段达到峰值，此时驱动器占空比 (D) 也为 0.5。

2.2.2.1 计算方法：D

$$V_{\text{LINK}} = D \times V_{\text{BAT}}$$

$$V_L = V_{\text{BAT}} - V_{\text{LINK}}$$

$$\frac{di_L}{dt} = \frac{V_{\text{BAT}} - V_{\text{LINK}}}{L}$$

$$t_{\text{ON}} = \frac{di_L \times L}{V_{\text{BAT}} - V_{\text{LINK}}}$$

$$t_{\text{ON}} = \frac{di_L \times L}{V_{\text{BAT}}} \times \frac{1}{1 - D} \quad (1)$$

2.2.2.2 计算方法：1 - D

$$V_{\text{LINK}} = D \times V_{\text{BAT}}$$

$$V_L = -V_{\text{LINK}}$$

$$\frac{di_L}{dt} = -\frac{V_{\text{LINK}}}{L}$$

$$t_{\text{OFF}} = \frac{di_L \times L}{V_{\text{LINK}}}$$

$$t_{\text{OFF}} = \frac{di_L \times L}{V_{\text{BAT}}} \times \frac{1}{D} \quad (2)$$

2.2.2.3 计算方法：D + (1 - D)

$$t = t_{\text{ON}} + t_{\text{OFF}}$$

$$t = \frac{di_L \times L}{V_{BAT}} \times \left(\frac{1}{1-D} + \frac{1}{D} \right)$$

$$t = \frac{di_L \times L}{V_{BAT}} \times \left(\frac{1}{D \times (1-D)} \right)$$

$$di_L = I_{PEAK} - I_{MIN}$$

$$f = \frac{1}{t}$$

$$f = \frac{V_{BAT}}{(I_{PEAK} - I_{MIN}) \times L} \times (D \times (1 - D)) \quad (3)$$

由于 V_{BAT} 、 $I_{PEAK} - I_{MIN}$ 和 L 均为常数，最大开关频率出现在 $D = 0.5$ 时，由此得到公式 [方程式 4](#)。

1. 最大开关频率：

$$f_{SW_MAX} = f(D = 0.5)$$

$$f_{SW_MAX} = \frac{V_{BAT}}{4 \times L \times (I_{PEAK} - I_{MIN})} \quad (4)$$

2. 最大开关功耗：

$$I = Q \times f$$

$$I_{SW_MAX} = Q_G \times f_{SW_MAX}$$

$$I_{SW_MAX} = Q_G \times \frac{V_{BAT}}{4 \times L \times (I_{PEAK} - I_{MIN})}$$

$$P = V \times I$$

$$P_{SW_MAX} = V_{GS} \times Q_G \times \frac{V_{BAT}}{4 \times L \times (I_{PEAK} - I_{MIN})} \quad (5)$$

为了提供可靠性，请确保 P_{SW_MAX} 小于驱动器的输出能力 (P_{OUT_VDDH})。通过选择栅极电荷 (Q_G) 更低的 MOSFET、使用更高的电感值 (L) 或增加纹波电流 ($I_{PEAK} - I_{MIN}$)，可以降低功耗。

2.2.3 传播延迟

实际应用中的传输延迟 (比较器到驱动器的延迟以及系统 RC 延迟) 会导致电流在目标阈值处出现过冲或下冲。在首个开关周期内，当 di_L/dt 达到最大值时，这一问题尤为关键。如果 di_L/dt 过大，电感器可能会饱和，导致低阻抗和高电流，从而可能会损坏系统。

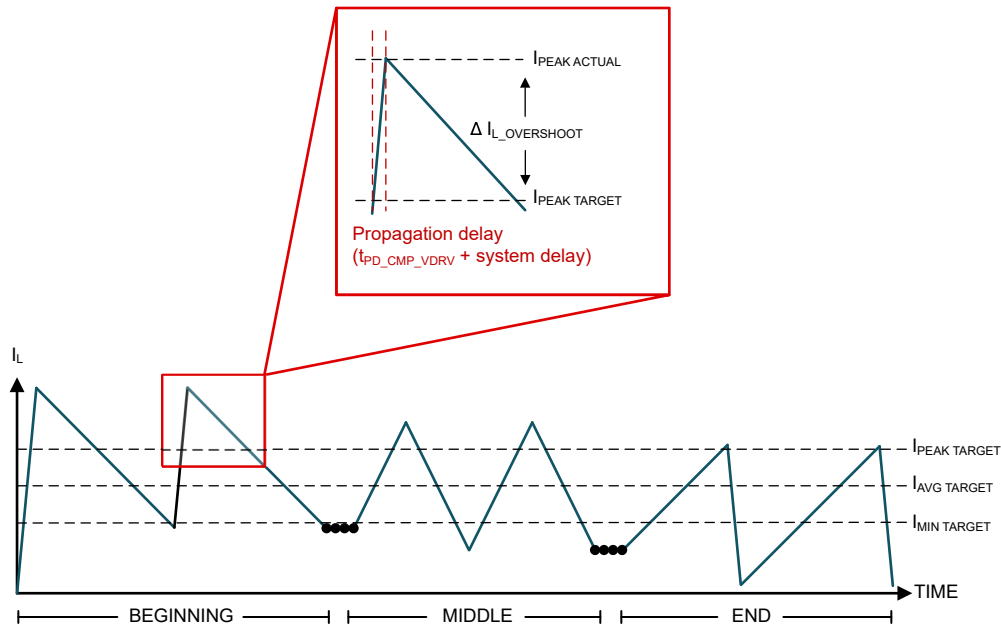


图 2-4. 预充电延迟引起的电流过冲和下冲

设计人员必须在选择分流电阻时确保实际峰值电流保持在电感器的饱和限值以下。

$$I_{PEAKACTUAL} = I_{PEAKTARGET} + \Delta i_{L_OVERSHOOT}$$

$$\Delta i_{L_OVERSHOOT} = \frac{di_L}{dt} \times t_{DELAY}$$

$$\Delta i_{L_OVERSHOOT} = \frac{V_{BAT} - V_{LINK}}{L} \times (t_{DELAY}) \quad (6)$$

传播延迟还会降低开关频率，因为延迟会增加 T_{ON} 和 T_{OFF} 的时间，从而降低开关期间的功耗。

$$f_{SW_DELAYED} = \frac{1}{t_{ON} + t_{OFF} + 2 \times t_{DELAY}} \quad (7)$$

2.2.4 MOSFET 选择

优先选择具有最低 Q_G 的 MOSFET，从而尽可能地降低驱动器电流需求。MOSFET 的导通电阻 (R_{ON}) 通常与 MOSFET 的总栅极电荷成反比。选择栅极电荷较低的 MOSFET 通常会导致较高的热损耗，因为 $P_{DIS} = I^2 \times R_{ON}$ 。由于预充电是瞬态事件 (< 1 秒)，因此与稳态相比，MOSFET 可以处理更高的功率耗散。根据瞬态热阻，1 层铜箔表面积 73.8mm^2 (封装) 图像 (位于热阻数据: TO263-5 应用手册中)，采用单层封装尺寸的铜箔表面积的 TO263 封装具有 74.7°C/W 的稳态热阻 (R_{TH})。但是，在 1s 脉冲下，热阻会降至 7.2°C/W 。考虑到热阻和功率耗散，方程式 8 展示了 MOSFET 封装的温升。

$$T_{FINAL} = P_{DIS} \times R_{TH} + T_{AMBIENT} \quad (8)$$

图 2-5 展示了典型的 MOSFET 导通过程。

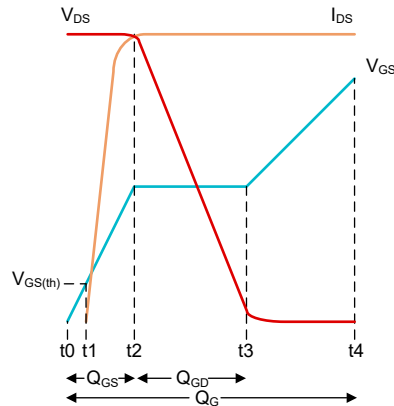


图 2-5. 典型的 MOSFET 导通过程

其中

- t0 至 t1 : C_{GS} 从零充电到 $V_{GS(th)}$ 。 V_{DS} 或 I_{DS} 无变化。
- t1 至 t2 : C_{GS} 已达到阈值电压以开始导通，因此 I_{DS} 上升到满负载电流。 V_{DS} 无变化。
- t2 至 t3 : 米勒平坦区域 V_{GS} 相对平坦， V_{DS} 下降。
- t3 至 t4 : V_{GS} 上升到米勒平坦区域以上， V_{DS} 下降，并随着 V_{GS} 的进一步升高而略微降低。

确保驱动器输出轨 (VDDH) 保持在米勒平坦区域以上。当 MOSFET 在 t1 - t2 和 t2 - t3 区域 (米勒平坦区域) 运行时，会产生高功耗。为了获得最佳性能，MOSFET 应在 t3 - t4 区域运行以实现最低导通电阻 (R_{ON})。

2.2.5 反激式或续流二极管的选择

反激式二极管必须具有较短的正向恢复时间，以在 MOSFET 关断期间尽可能地减小开关 (SW) 节点上的负电压尖峰。建议使用肖特基二极管 (正向恢复时间 $< 10\text{ns}$)，以防止元件损坏。

图 2-6 展示了使用慢速反激式二极管 (VS-8EWF12SLHM3) 的设置预充电波形，并且 SW 节点电压 (V_{SW}) 在 MOSFET 关断期间变为很大的负值。由于负 V_{SW} 会导致 MOSFET 在安全工作区 (SOA) 之外运行，因此该设计会在更高输入电压测试中最终失效。图 2-7 展示了使用更快反激式二极管 (STTH1512) 的设置预充电波形。 V_{SW} 在 MOSFET 关断期间仍变为负值，但由于 MOSFET 在 SOA 内运行，因此该设置通过了更高输入电压的测试。

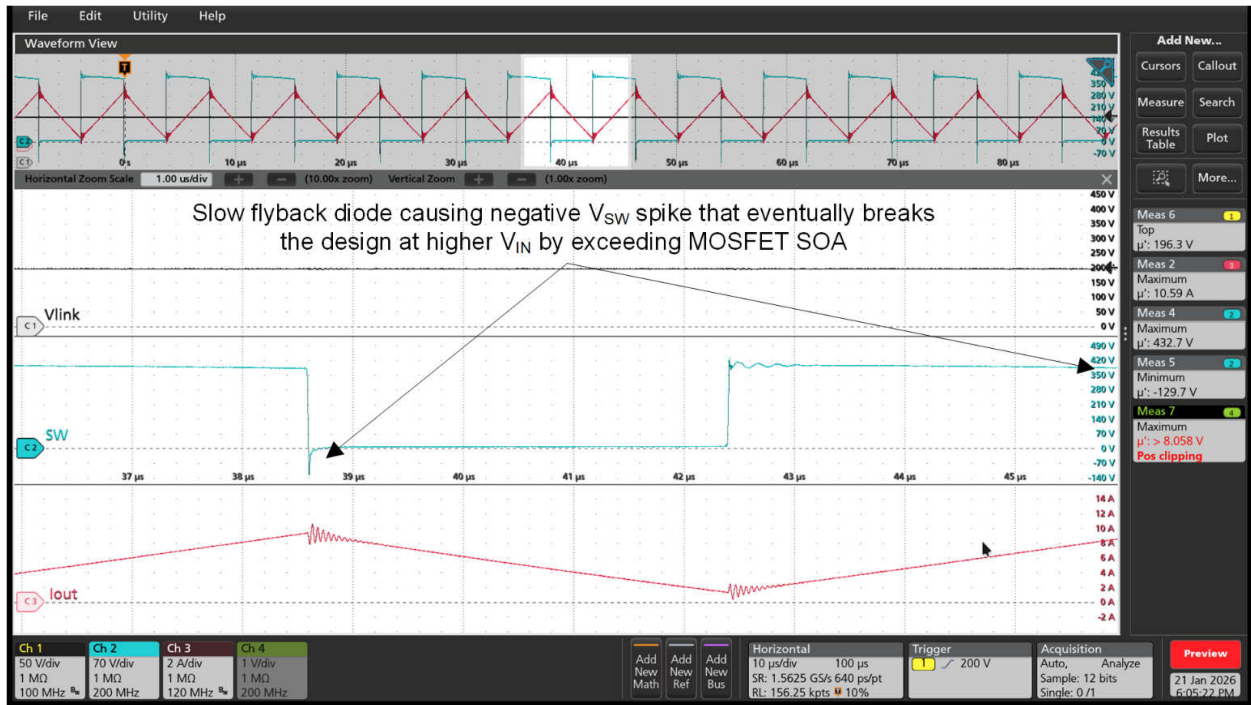


图 2-6. 慢速反激式二极管设置， V_{IN} 为 400V， V_{LINK} 为 200V

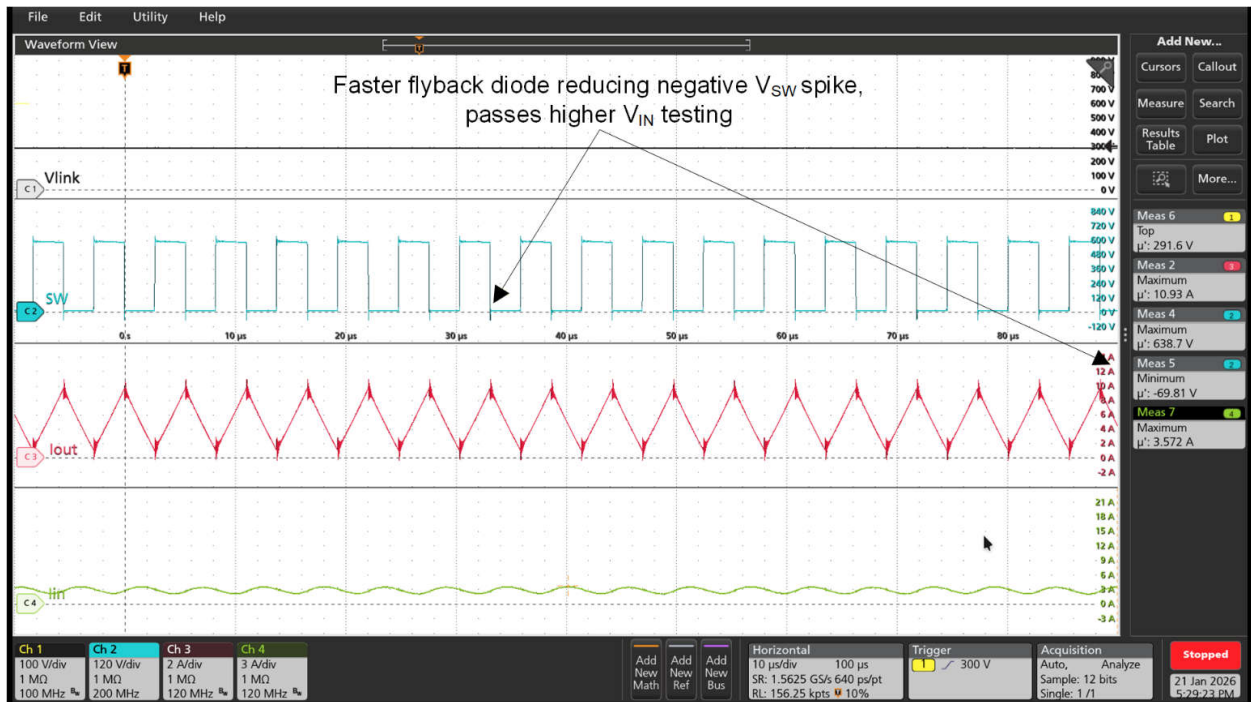


图 2-7. 更快反激式二极管设置， V_{IN} 为 600V， V_{LINK} 为 300V

2.2.6 检测电阻的选择

检测电阻器的额定值必须满足所需的功率处理能力。虽然 $P = I_{AVG}^2 \times R_{SENSE}$ 可作为基准，但许多电阻器提供过载额定值（例如，5 倍直流功率持续 5s），这足以应对瞬态预充电事件。

2.2.7 输入电容的选择

图 2-8 显示了输入电容如何在 T_{ON} 期间稳定电压并提供电荷。所需的电容可根据允许的电压纹波 ΔV_{IN} 进行计算。

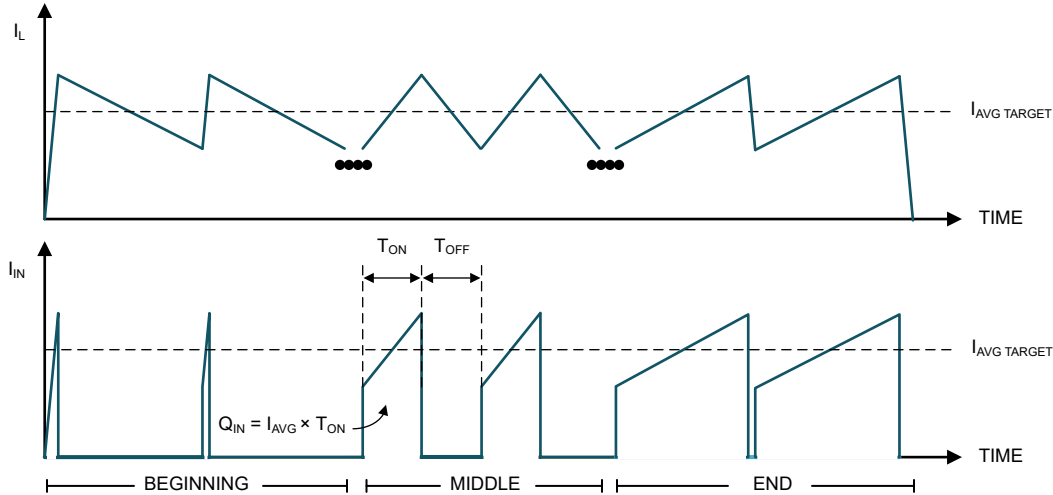


图 2-8. T_{ON} 期间所需的电荷

其中

$$Q_{IN} = I_{AVG} \times T_{ON}; \quad Q_{IN} = C_{IN} \times \Delta V_{IN}; \quad \Delta V_{IN} = \frac{I_{AVG}}{C_{IN}} \times T_{ON}$$

根据系统寄生元件的不同，输入电容很可能不需要提供全部输入电荷，因为电池也有助于提供输入电荷。

2.2.8 输出电容选型

该设计不需要额外的输出电容。由于接线原因，电感器和链路电容器之间产生的额外电感会作为额外的串联电感，从而降低 di_L/dt 的变化率，这有助于减少电流过冲、降低开关功耗，同时保持相似的平均充电电流。

2.2.9 设计示例 #1：单 R_{SENSE} 配置

根据表 2-1 中的预充电要求，可以使用前面几节中提供的公式确定元件值。或者，TPSI31P1-Q1 器件计算器工具可简化此迭代过程。

表 2-1. 示例预充电要求

规格	要求
链路电容	2mF
电池组电压	800V
充电时间	400ms

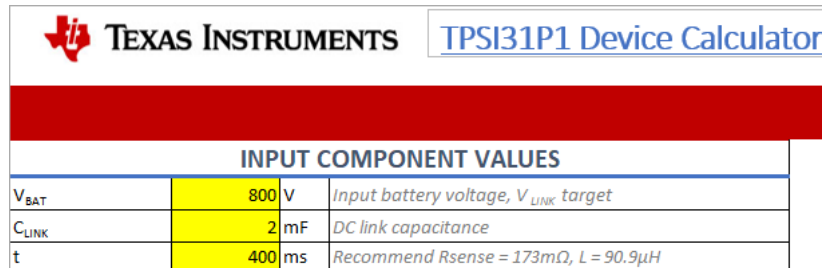


图 2-9. 计算器工具单 R_{SENSE} 输入

通过将建议的检测电阻 ($173\text{m}\Omega$) 和电感 ($68\mu\text{H}$) 输回到工具中，计算器可绘制预期的电压和电流输出曲线（请参阅图 2-10）。这些结果确认了建议的值满足表 2-1 中的要求。该计算器将特定关系线性化以近似实际行为；实际性能可能会因非线性和其他外部因素而变化。

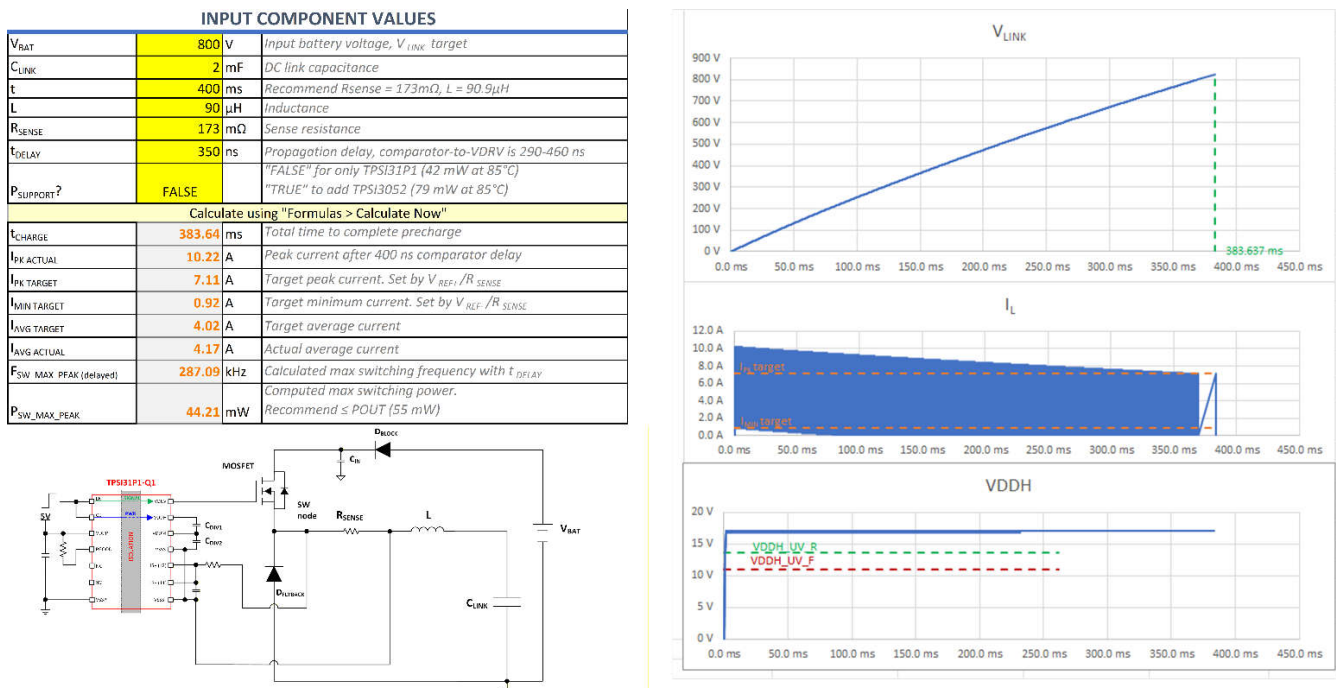


图 2-10. 计算器工具单 R_{SENSE} 输出

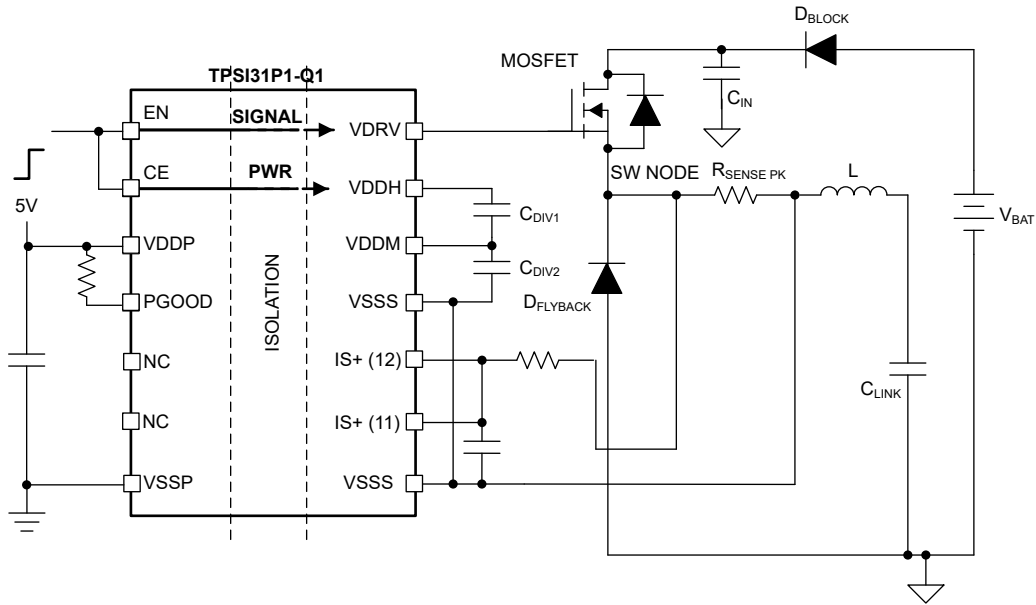


图 2-11. 有源预充电单 R_{SENSE} 配置

2.2.10 设计示例 #2 : 双 R_{SENSE} 配置

设计示例 #2 要求使用同一电感器实现 360ms 的更短预充电时间，同时峰值电流限制为 $10.3A_{PK}$ 以防止饱和（请参阅表 2-2）。使用单个检测电阻时，很难达到这些要求，因为减小 R_{SENSE} 来提高平均充电电流的同时，会迫使峰值电流超过 $10.3A_{PK}$ 限值。然而，TPSI31P1-Q1 可以监测两个不同的检测电阻，以在保持峰值电流目标的同时独立提高最小电流目标。此配置可增加平均充电电流以满足新的时序要求（请参阅图 2-12）。

表 2-2. 带峰值电流的示例预充电要求

规格	要求
链路电容	2mF
电池组电压	800V
充电时间	360ms
峰值电流	$10.3A_{PK}$
电感器	90 μ H

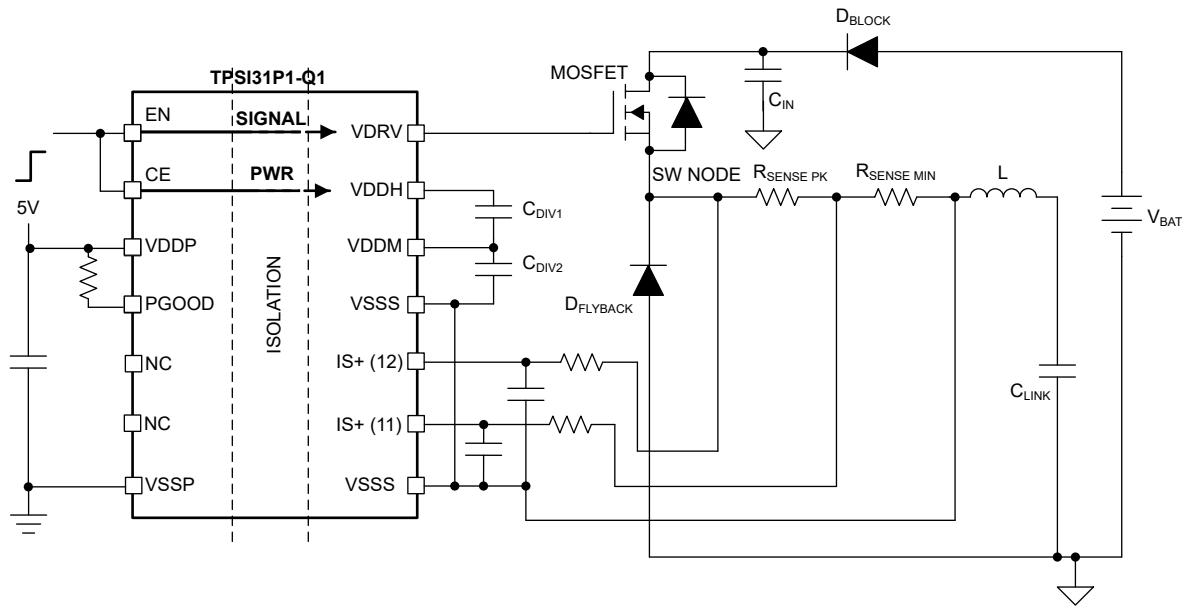


图 2-12. 有源预充电双 R_{SENSE} 配置

为维持峰值电流限值，总检测电阻必须保持为 $173\text{m}\Omega$ ($R_{SENSE_PK} + R_{SENSE_MIN} = 173\text{m}\Omega$)。通过调整 R_{SENSE_MIN} ，最小电流目标得以提高，同时平均充电电流也随之增加。经过计算器工具中的迭代计算，图 2-13 中所示的值满足这些更新后的设计要求。

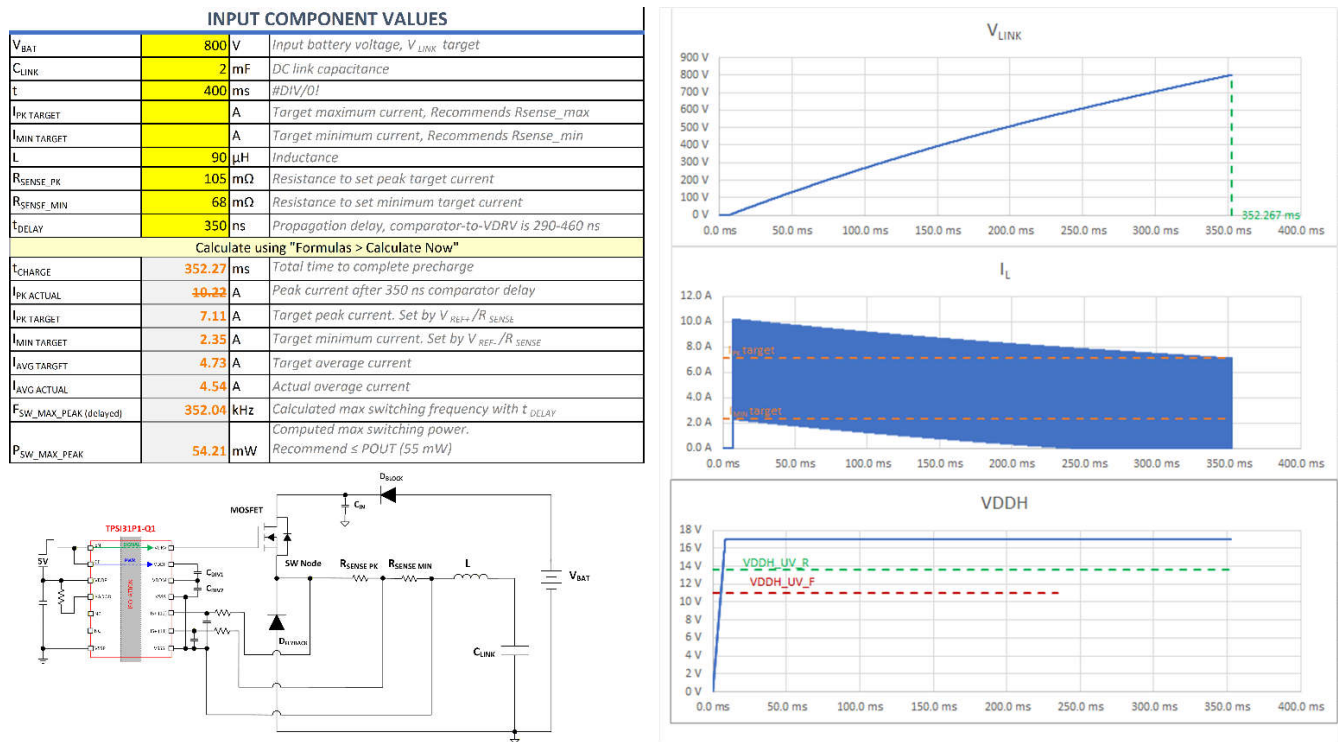


图 2-13. 计算器双 R_{SENSE} 输出

2.3 重点产品

2.3.1 TPSI31P1-Q1

TPSI31P1-Q1 旨在用于汽车级预充电系统，作为传统无源预充电架构的替代方案，该架构通常包含昂贵的机电继电器 (EMR) 以及庞大的大功率电阻器。TPSI31P1-Q1 与外部电源开关、功率电感器和二极管相结合，形成了有

源预充电方法。TPSI31P1-Q1 在迟滞运行模式下持续监测和控制电感电流，以对下游系统的大电容进行线性充电。TPSI31P1-Q1 是一款隔离式开关驱动器，可通过初级侧接收到的电源产生次级辅助电源，因此无需隔离式次级电源。当栅极驱动电压为 17V，峰值拉电流和灌电流为 1.5A 和 2.5A 时，可以使用大量电源开关，包括 SiC FET 和 IGBT。

2.3.2 TPS7A49

TPS7A49 系列器件是正压、高压 (36V)、超低噪声 ($15.4 \mu\text{V}_{\text{RMS}}$ 、72dB PSRR) 线性稳压器，可提供 150mA 的负载电流。

3 硬件、软件、测试要求和测试结果

3.1 硬件要求

用于评估此参考设计的硬件由以下各项组成：

- TIDA-050082 参考设计电路板
- 用于 800V、5A_{AVG} 的直流电源 (N8930A)
- 两个直流电源，一个用于为 TPSI31P1-Q1 VDDP (5V) 供电，另一个用于驱动 TPSI31P1-Q1 EN/CE (5V)
- 用于确保高压测试安全性的联锁安全箱
- 2mF 电容，由四个 500 μ F、2kV 电容器并联组成
- 电容的电阻式放电路径
- 示波器 (MSO44)
- 两个高压差分探头，用于测量链路电容两端及 SW 节点到高压地之间最高 800V 的电压
- 能够测量高达 20A 电流的电流探针

3.2 测试设置

以下测试结果是使用图 3-1 中所示的设置收集的，输入端使用 10kW、1kV 直流电源，输出端连接 2mF 电容以及 20k Ω 放电电阻。采用电池输入且线缆更短的系统通常无需如此大的输入电容。

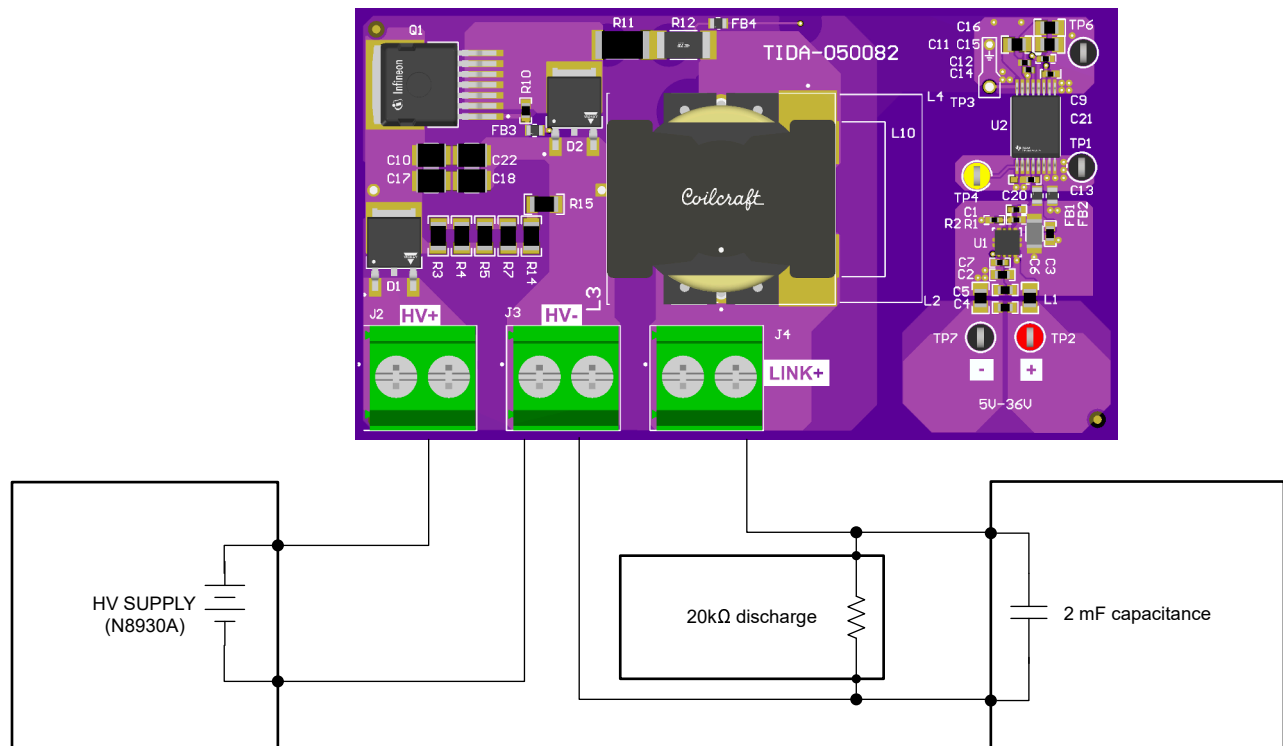


图 3-1. 有源预充电设置

3.3 测试结果

当自举电容 $C_{DIV1} = 10\mu\text{F}$ 且 $C_{DIV2} = 32\mu\text{F}$ 时，驱动器的次级电源轨 (VDDM 和 VDDH) 在预充电开始之前需要大约 30ms 的时间加电。较低的自举电容可以加快驱动器次级电源轨的加电时间，但如果驱动器输出的功率超过最大能力，则电源轨的压降裕度会更小。

400V 和 800V 预充电波形 (图 3-2 和图 3-3) 显示了驱动器次级电源轨加电后的有源预充电电路充电行为。

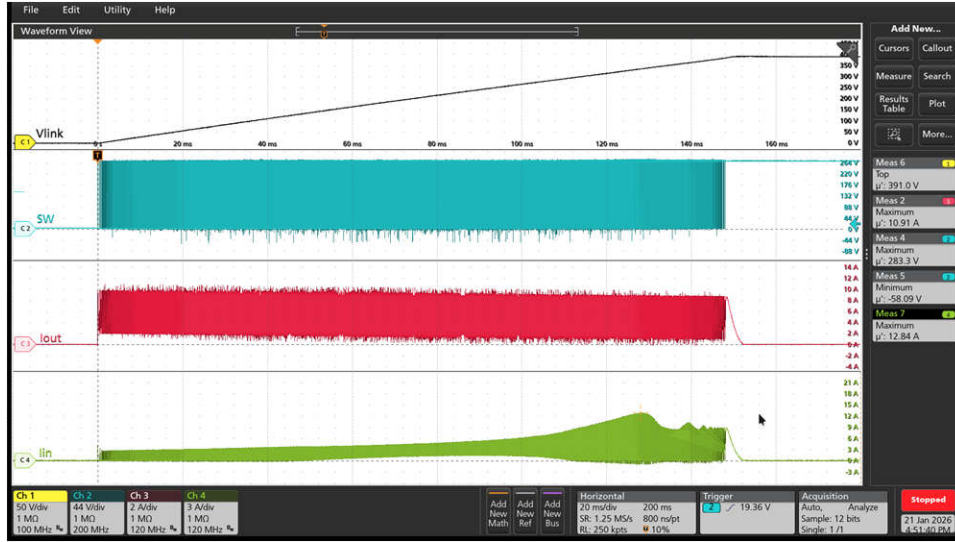


图 3-2. 400V V_{IN}

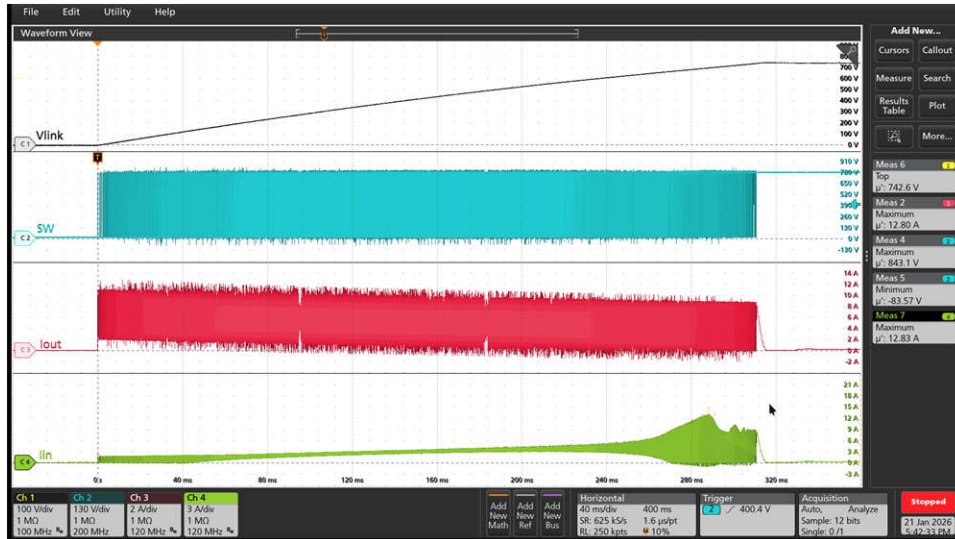


图 3-3. 800V V_{IN}

4 设计和文档支持

4.1 设计文件

4.1.1 原理图

要下载原理图，请参阅 [TIDA-050082](#) 中的设计文件。

4.1.2 BOM

要下载物料清单 (BOM)，请参阅 [TIDA-050082](#) 中的设计文件。

4.1.3 PCB 布局建议

为减少寄生元件，布局变得至关重要，因为寄生元件需要额外元件进行补偿，在极端情况下还导致设计失效。以下 PCB 布局注意事项有助于开发功能正常的高压 (HV) 有源预充电设计。

4.1.3.1 使用大型回路平面以约束电磁场

在有源预充电应用中，电磁兼容性 (EMC) 通常因工作持续时间较短而作为次要考虑因素，但标准 PCB 最佳实践仍然至关重要。工程师需要为所有信号和电源走线实现大面积的参考平面或接地平面，以约束移动电荷产生的电场 (E 场) 和磁场 (H 场)，如图 4-1 所示。

参考平面不足会产生更大的 E 场和 H 场，从而增加噪声注入附近电路或产生电磁干扰 (EMI) 的风险。走线和平面宽度 (w) 通常遵循热温升限制 (例如 IPC-2152 标准)。为尽可能地降低电磁干扰，设计人员必须充分地减小走线和参考平面之间的高度 (h) 以及整体走线长度。EMC 注意事项对于高 di_L/dt 回路和 SW 节点 (本设计中的主要噪声源) 尤其重要。

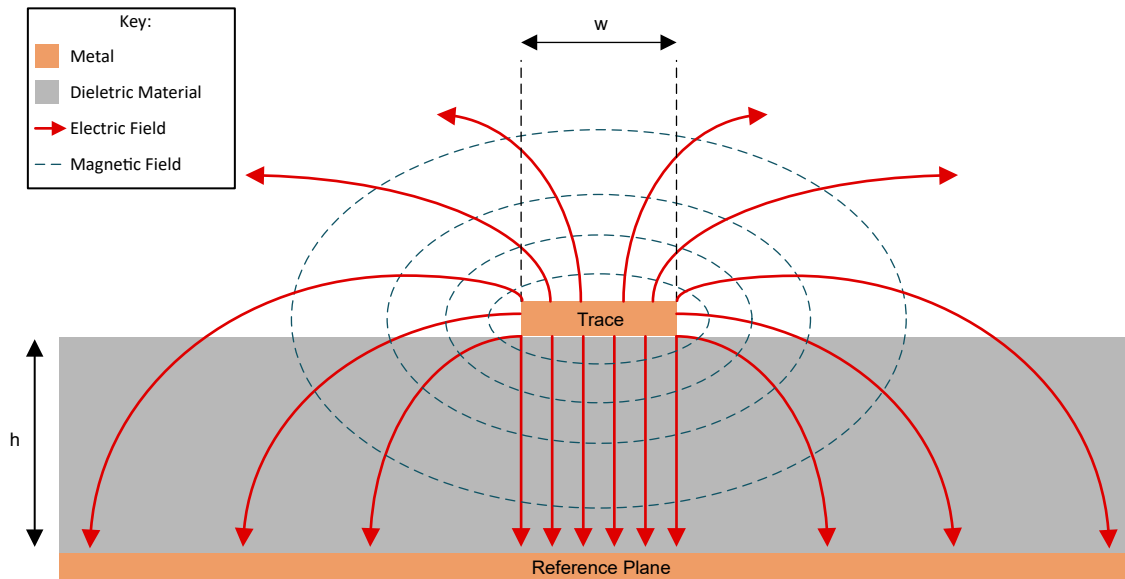


图 4-1. 走线电磁横截面视图

4.1.3.2 尽可能地缩短高 di_L/dt 环路长度以控制振荡和 EMI

通过将输入电容靠近开关电路放置来优化高 di/dt 环路。图 4-2 使用简化版原理图和参考设计布局展示了主要参考设计电流环路。

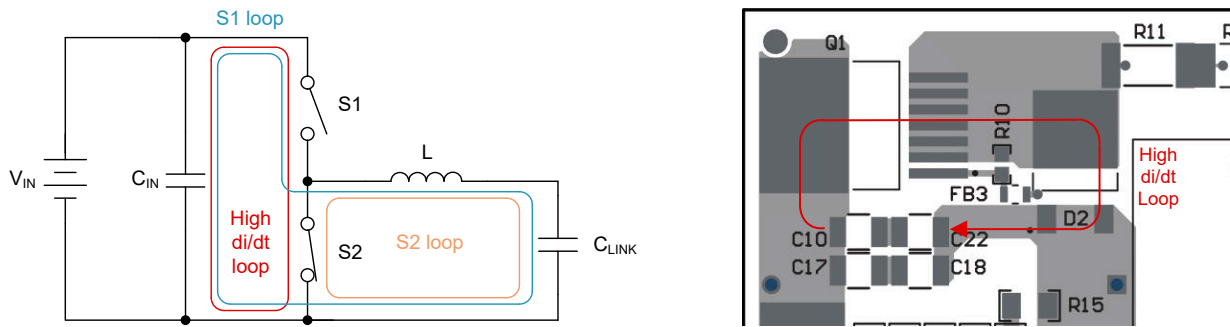


图 4-2. 高 di/dt 环路原理图和布局

在此电路中，S1 代表 MOSFET，S2 代表反激式二极管。电流在 S1 和 S2 路径之间交替；在环路重叠的部分，电流保持连续，但在非重叠部分中是不连续的。这会导致一个高 di/dt 环路，因为电流会突然从零跳变到满载电流。该环路中的寄生电感和电容形成谐振电路，在转换期间产生电压振荡，如图 4-3 所示。过多的振荡可能会超过绝对最大规格，从而可能损坏 MOSFET 或反激式二极管。

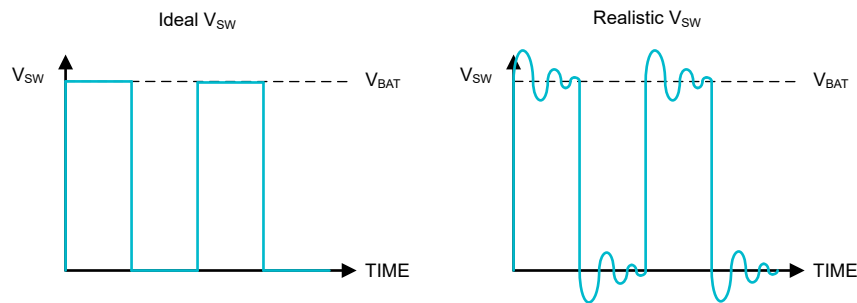


图 4-3. 理想与实际 V_{SW} 行为

减小高 di/dt 环路长度可以尽可能地减小寄生元件储存和释放的能量 ($W_L = 0.5 \times LI^2$) 并减小电压过冲 ($V_L = L \times di_L/dt$)。此外，该环路中的电流会形成时变 H 场，通过互感将电流注入附近的电路，从而导致更高的 EMI。为了获得最佳性能，应尽量缩短高 di/dt 环路的长度，并将输入电容尽可能靠近 MOSFET 的漏极和续流二极管的阳极放置。

如果过多的 V_{SW} 振荡持续存在，请考虑通过以下方法来增加阻尼：

- 增大 MOSFET 栅极电阻以减缓导通速度
- 在检测电阻上串联电阻
- 在 SW 节点与 HV- 之间添加一个 RC 缓冲电路

4.1.3.3 尽可能减小 SW 节点面积以改善振铃和噪声

正如高 di_L/dt 回路通过尽可能缩短长度来获得最佳性能一样，高 di_L/dt 节点则通过尽可能减小面积来实现最佳性能。SW 节点由 MOSFET 源极、反激式二极管阴极和电感器连接组成，在 MOSFET 转换期间会经历较高的 di_L/dt 。当 MOSFET 导通时，SW 节点被拉高至 V_{BAT} 。当 MOSFET 关断时，反激式二极管会将 SW 节点拉至 HV-。较大的 SW 节点会产生寄生电感和电容，从而导致振铃和元件应力。此外，更大的 SW 节点会用作天线，产生更大的 E 场和 H 场，从而导致更多 EMI。为了获得最佳性能，SW 节点需要紧凑的设计，并靠近输入电容和参考平面放置。

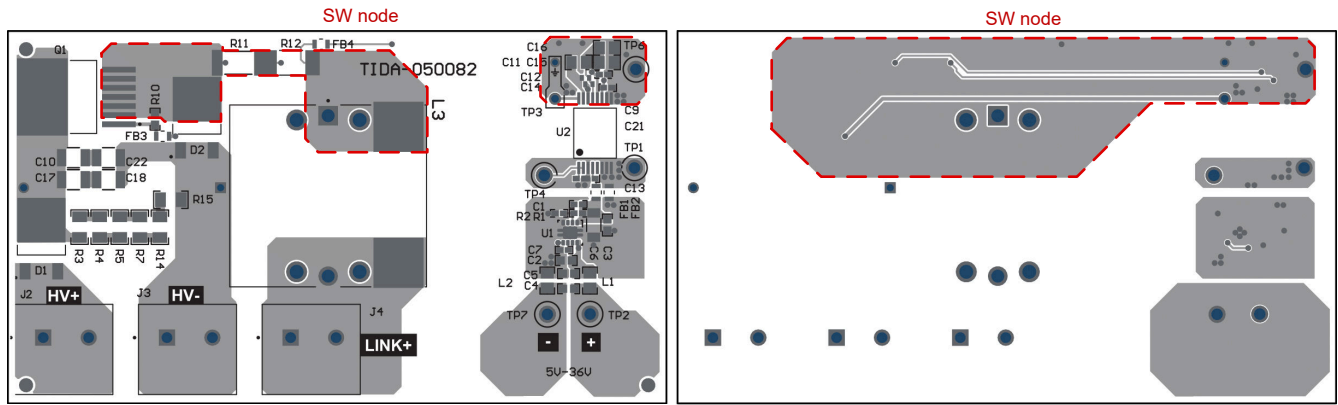


图 4-4. TIDA-050082 板 SW 节点的顶层和底层视图

4.1.3.4 尽量减小电感器焊盘以限制寄生电容耦合

初始参考设计板采用了大面积铜层，支持多种表面贴装电感器尺寸。尽管间距满足高压爬电距离和间隙要求，但多余的铜会产生与电感器的寄生电容耦合 (C_{PAR})，如图 4-5 所示。这种耦合会降低高压开关期间的有效电感，从而在 SW 节点转换期间导致瞬态负载电流尖峰。

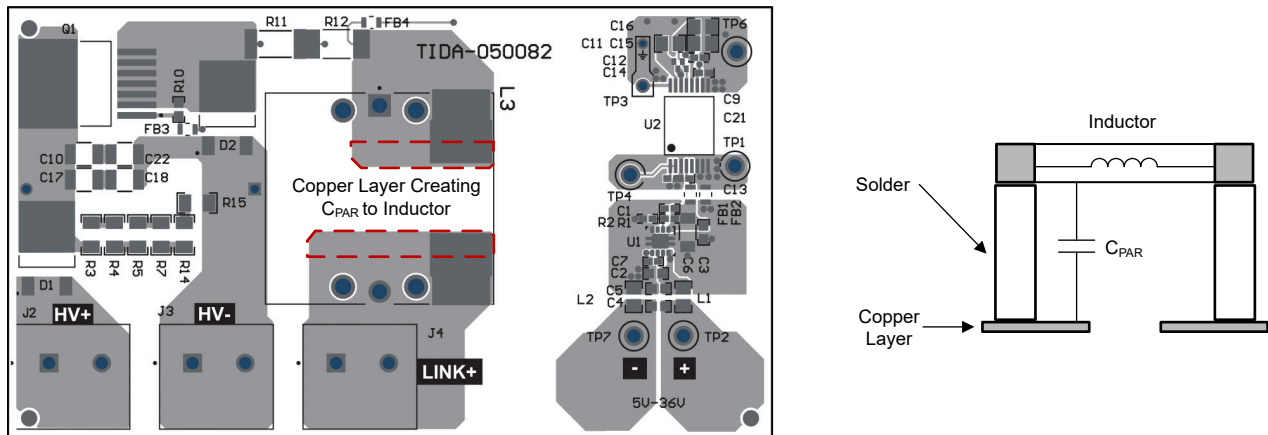


图 4-5. 产生 C_{PAR} 的电感器焊盘铜层

去除多余的 C_{PAR} 铜层可显著抑制这些瞬态尖峰并提高系统稳定性。图 4-6 和图 4-7 显示了去除前后的波形对比。

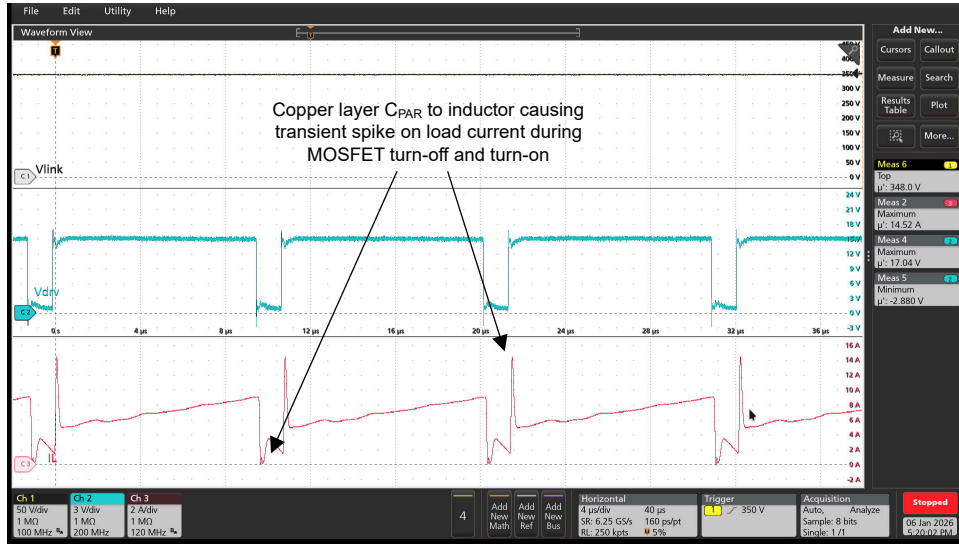


图 4-6. 含 C_{PAR} 铜层时的波形

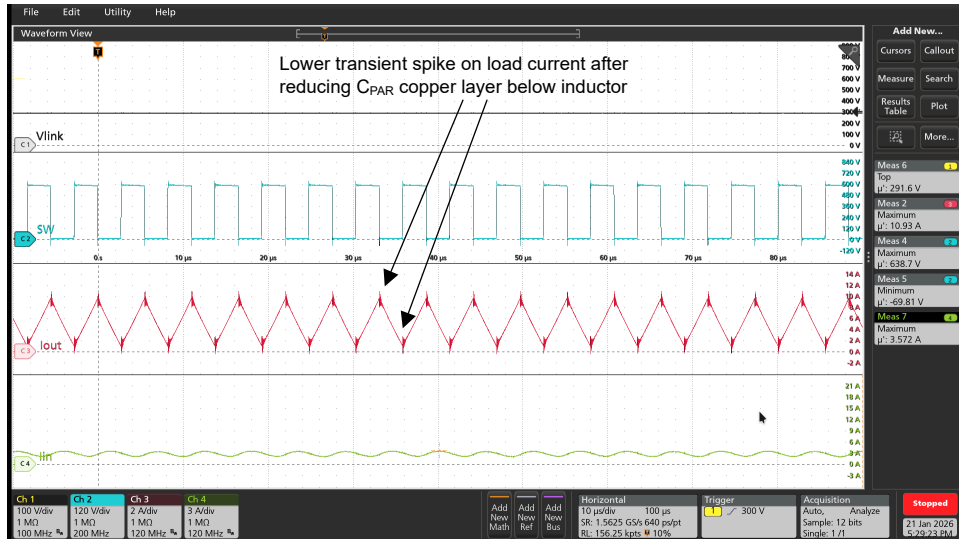


图 4-7. 去除 C_{PAR} 铜层后的波形

4.1.3.5 高压爬电距离和电气间隙

HV 设计需要足够的导体间距来防止电介质击穿和电弧。所需的间距随导体之间的电压电势成正比增加。有关详细的设计原则，请参阅[揭秘高压终端设备的电气间隙和爬电距离](#)。要根据 IPC-2221B 标准确定具体的间距要求，请使用 Sierra Circuits® 提供的 [PCB 导体间距和电压计算器](#)。

4.1.3.6 布局图

要下载板层图，请参阅 [TIDA-050082](#) 中的设计文件。

图 4-8 至图 4-14 展示了 TIDA-050082 布局图。

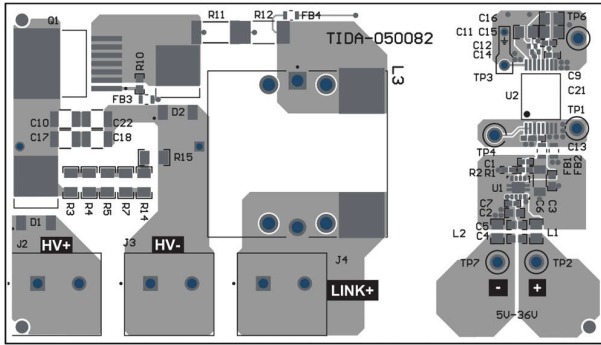


图 4-8. TIDA-050082 俯视图合成图

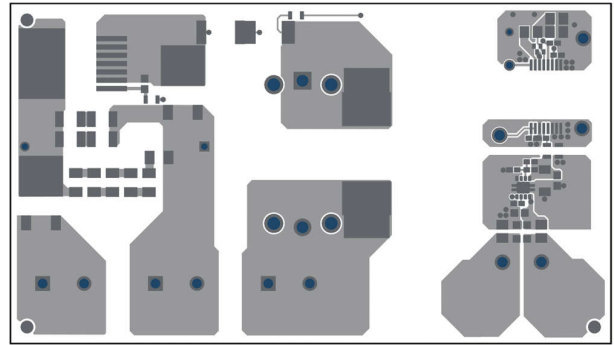


图 4-9. TIDA-050082 顶层外层

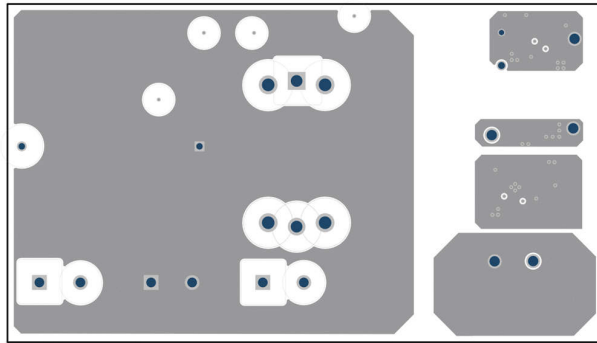


图 4-10. TIDA-050082 内层 1

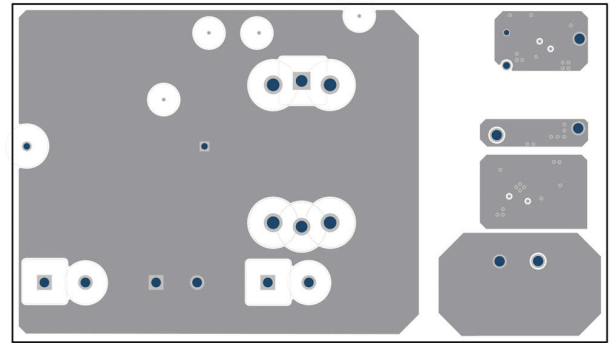


图 4-11. TIDA-050082 内层 2

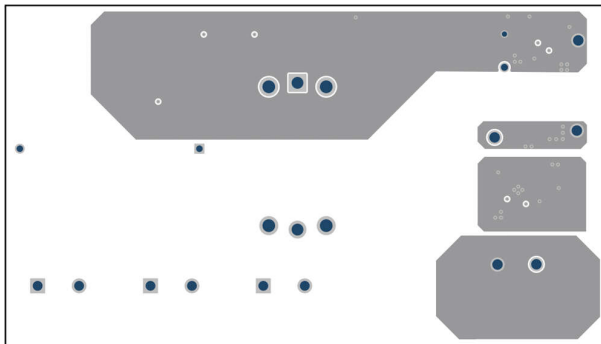


图 4-12. TIDA-050082 内层 3

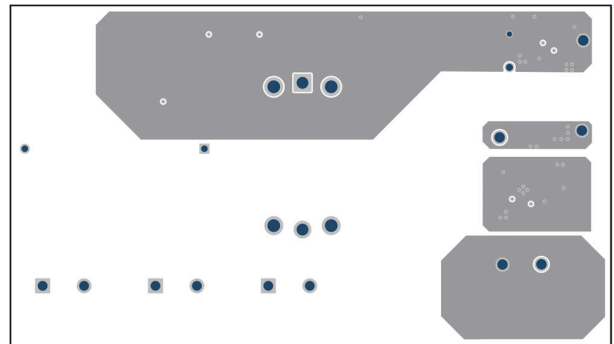


图 4-13. TIDA-050082 内层 4

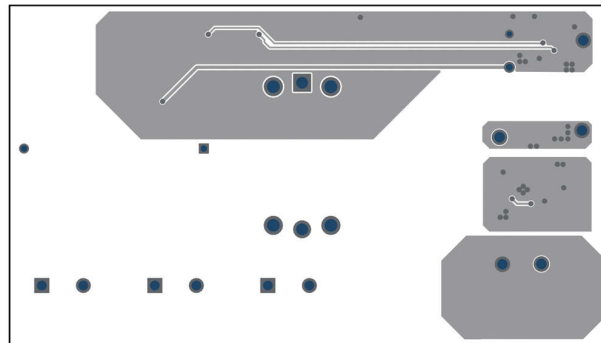


图 4-14. TIDA-050082 底层外层

4.2 工具

[TPSI31P1-SINGLE-RSENSE-CALC](#) 计算工具，用于计算和仿真在给定元件值下的有源预充电电路行为。

[TPSI31P1-DOUBLE-RSENSE-CALC](#) 计算工具，用于计算和仿真在给定元件值下的有源预充电电路行为。

4.3 文档支持

1. 德州仪器 (TI), [TPSI31P1-Q1 具有 17V 隔离式栅极驱动器和偏置电源的汽车级有源预充电控制器数据表](#)。
2. 德州仪器 (TI), [TPS7A49 36-V、150-mA、超低噪声、正线性稳压器数据表](#)

4.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

4.5 商标

E2E™ and TI E2E™ are trademarks of Texas Instruments.

Sierra Circuits® is a registered trademark of Sierra Circuits, Inc.

所有商标均为其各自所有者的财产。

5 关于作者

TILDEN CHEN 在德州仪器 (TI) 担任应用工程师。Tilden 于 2021 年加入德州仪器 (TI)，此前毕业于爱荷华州立大学，获电气工程学士学位。

LINDA YE 是德州仪器 (TI) 的系统工程师，负责开发面向汽车电源设计的参考设计方法。Linda 在低功耗电源系统设计方面拥有丰富的经验。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月