

User's Guide

LMK3H2104A02 寄存器映射



内容

使用前必读..... 2

 关于本手册..... 2

 命名惯例 2

 术语表..... 2

 相关文档..... 2

 支持资源..... 2

1 配置概述..... 3

 1.1 LMK3H2104A02 配置信息..... 3

2 器件寄存器映射..... 8

3 器件寄存器..... 13

4 修订历史记录..... 174

使用前必读

关于本手册

本文档阐述了在配置 LMK3H2104A02 时的配置摘要和寄存器指南。有关其他 LMK3H2104xyy 配置的配置摘要，请参阅 [LMK3H2104 产品页面](#) 上的相应配置附表。

标记为只读的字段可能与列出的默认值不同。

命名惯例

本文档使用以下惯例。

- 十六进制数可以用后缀 **h** 或前缀 **0x** 显示。例如，以下数字是十六进制的 **40** (十进制的 **64**) : **40h** 或 **0x40**。
- 本文档中的寄存器如图所示、并在表中进行介绍。
 - 每个寄存器图都显示一个矩形、该矩形被划分为代表寄存器字段的字段。每个字段都标有其位名称、其起始位和结束位编号、其读/写属性及以下默认复位值。图例解释了用于属性的符号。
 - 寄存器图中的保留位可以有多种含义之一：
 - 未在器件上实现
 - 保留用于未来的器件扩展
 - 保留用于 TI 测试
 - 不支持的器件保留配置
 - 向保留位写入非默认值可能会导致意外行为、应避免此类行为。

术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

相关文档

有关 LMK3H2104 器件用法的更多信息，请参阅 [LMK3H2104](#) 和 [LMK3H2108 数据表](#)。

支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 配置概述

1.1 LMK3H2104A02 配置信息

表 1-1. 频率配置

OTP 页面	OUT0 (MHz)	OUT1 (MHz)	OUT2 (MHz)	OUT3 (MHz)	REF0 (MHz)	REF1 (MHz)
OTP 第 0 页	100	100	100	100	禁用	禁用
OTP 第 1 页	100	100	100	100	禁用	禁用
OTP 第 2 页	100	100	100	100	禁用	禁用
OTP 第 3 页	100	100	100	100	禁用	禁用

表 1-2. I2C 配置

OTP 页面	I2C 配置
OTP 第 0 页	I2C 地址：0x68 1 字节寄存器地址
OTP 第 1 页	I2C 地址：0x68 1 字节寄存器地址
OTP 第 2 页	I2C 地址：0x68 1 字节寄存器地址
OTP 第 3 页	I2C 地址：0x68 1 字节寄存器地址

OTP 第 0 页

表 1-3. GPI 设置，OTP 第 0 页

GPI 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPI0	GPI	正常	启用	禁用
GPI1	GPI	正常	启用	禁用
GPI2	备用 OE、备用 OE 映射 2	正常	启用	禁用

表 1-4. GPIO 设置，OTP 第 0 页

GPIO 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPIO0	备用 OE、备用 OE 映射 2	正常	启用	禁用
GPIO1	GPI	正常	启用	禁用

表 1-5. 输入设置，OTP 第 0 页

输入	加电/断电	输入格式	输入端接
IN_0	禁用	不适用 (IN0 未使用)	无、直流

表 1-6. 输出设置，OTP 第 0 页

输出	频率 (MHz)	格式	时钟源	输出状态	OE 组	SSC 行为
OUT0	100	100Ω LPHCSL	PATH1	启用	无 OE 组	禁用
OUT1	100	100Ω LPHCSL	PATH1	启用	无 OE 组	禁用
OUT2	100	100Ω LPHCSL	PATH1	启用	无 OE 组	禁用
OUT3	100	100Ω LPHCSL	PATH1	启用	无 OE 组	禁用
REF0	禁用	不适用	PATH1	禁用	无 OE 组	禁用
REF1	禁用	不适用	PATH1	禁用	无 OE 组	禁用

OTP 第 1 页

表 1-7. GPI 设置，OTP 第 1 页

GPI 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPI0	GPI	正常	启用	禁用
GPI1	GPI	正常	启用	禁用
GPI2	备用 OE、备用 OE 映射 2	正常	启用	禁用

表 1-8. GPIO 设置，OTP 第 1 页

GPIO 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPIO0	备用 OE、备用 OE 映射 2	正常	启用	禁用
GPIO1	GPI	正常	启用	禁用

表 1-9. 输入设置，OTP 第 1 页

输入	加电/断电	输入格式	输入端接
IN_0	禁用	不适用 (IN0 未使用)	无、直流

表 1-10. 输出设置，OTP 第 1 页

输出	频率 (MHz)	格式	时钟源	输出状态	OE 组	SSC 行为
OUT0	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.1% 向下展频
OUT1	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.1% 向下展频
OUT2	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.1% 向下展频
OUT3	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.1% 向下展频
REF0	禁用	不适用	PATH1	禁用	无 OE 组	禁用
REF1	禁用	不适用	PATH1	禁用	无 OE 组	禁用

OTP 第 2 页

表 1-11. GPI 设置，OTP 第 2 页

GPI 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPI0	GPI	正常	启用	禁用
GPI1	GPI	正常	启用	禁用
GPI2	备用 OE、备用 OE 映射 2	正常	启用	禁用

表 1-12. GPIO 设置，OTP 第 2 页

GPIO 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPIO0	备用 OE、备用 OE 映射 2	正常	启用	禁用
GPIO1	GPI	正常	启用	禁用

表 1-13. 输入设置，OTP 第 2 页

输入	加电/断电	输入格式	输入端接
IN_0	禁用	不适用 (IN0 未使用)	无、直流

表 1-14. 输出设置，OTP 第 2 页

输出	频率 (MHz)	格式	时钟源	输出状态	OE 组	SSC 行为
OUT0	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.3% 向下展频
OUT1	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.3% 向下展频
OUT2	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.3% 向下展频
OUT3	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.3% 向下展频
REF0	禁用	不适用	PATH1	禁用	无 OE 组	禁用
REF1	禁用	不适用	PATH1	禁用	无 OE 组	禁用

OTP 第 3 页

表 1-15. GPI 设置，OTP 第 3 页

GPI 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPI0	GPI	正常	启用	禁用
GPI1	GPI	正常	启用	禁用
GPI2	备用 OE、备用 OE 映射 2	正常	启用	禁用

表 1-16. GPIO 设置，OTP 第 3 页

GPIO 引脚	引脚行为	极性	内部下拉电阻	内部上拉电阻
GPIO0	备用 OE、备用 OE 映射 2	正常	启用	禁用
GPIO1	GPI	正常	启用	禁用

表 1-17. 输入设置，OTP 第 3 页

输入	加电/断电	输入格式	输入端接
IN_0	禁用	不适用 (IN0 未使用)	无、直流

表 1-18. 输出设置，OTP 第 3 页

输出	频率 (MHz)	格式	时钟源	输出状态	OE 组	SSC 行为
OUT0	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.5% 向下展频
OUT1	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.5% 向下展频
OUT2	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.5% 向下展频
OUT3	100	100Ω LPHCSL	PATH1	启用	无 OE 组	已启用，-0.5% 向下展频
REF0	禁用	不适用	PATH1	禁用	无 OE 组	禁用
REF1	禁用	不适用	PATH1	禁用	无 OE 组	禁用

2 器件寄存器映射

表 2-1 列出了器件寄存器的存储器映射寄存器。表 2-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 2-1. 寄存器映射

偏移 (十六进制)	寄存器 缩写	位							
		7	6	5	4	3	2	1	0
0x0	R0	VENDOR_ID[7:0]							
0x1	R1	VENDOR_ID[15:8]							
0x2	R2	RES	FLOAT_VDDO_3	FLOAT_VDDO_2	FLOAT_VDDO_1	FLOAT_VDDO_0	RES		OTP_BURNT
0x3	R3	RES					OTP_SEL_1_PU_R B	OTP_SEL_0_PU_R B	RES
0x4	R4	RES					REF0_CTRL_PU_R B	RES	
0x5	R5	RES					OTP_PAGE_SEL_D YN_DEBOUNCE	RES	
0x6	R6	I2C_REG_ADDR_F MT	I2C_TRGT_ADDR						
0x8	R8	PWRGD_SAMPLE_TMR							
0x9	R9	RES	SUP_LVL_RAMP_TMR						PWRGD_SAMPLE_ TMR_EN
0xA	R10	GLOBAL_SUP_DET_TMR							
0xB	R11	FOD0_PD	BAW_PD	AUTO_FOD_PD_EN	CRC_IGNORE	PIN_RESAMPLE_DI S	OTP_AUTOLOAD_ DIS	PDN	GLOBAL_SUP_DET_ TMR_EN
0xC	R12	RES						IN0_PD	FOD1_PD
0xD	R13	PWRGD_PWRDN_PIN_SEL				RES			
0xE	R14	RES			GPIO_FUNC				
0xF	R15	RES			GPIO1_FUNC				
0x10	R16	RES			GPIO2_FUNC				
0x11	R17	RES			OE_GLOBAL	RES			
0x15	R21	RES			GPIO0_FUNC				
0x19	R25	RES			GPIO1_FUNC				
0x1A	R26	RES				GPIO0_OUT_SRC_SEL			
0x1C	R28	RES	GPIO2_POLARITY	GPIO1_POLARITY	GPIO_POLARITY	GPIO1_OUT_SRC_SEL			
0x1D	R29	GPIO0_PULL_DN_EN	GPIO1_POLARITY	RES			GPIO0_POLARITY	RES	
0x1E	R30	RES	GPIO2_PULL_UP_EN	GPIO2_PULL_DN_EN	RES		GPIO1_PULL_UP_EN	GPIO1_PULL_DN_EN	GPIO_PULL_UP_EN
0x1F	R31	RES	GPIO0_PULL_UP_E N	GPIO0_PULL_DN_ EN	RES				
0x20	R32	RES	GPIO1_PULL_UP_E N	GPIO1_PULL_DN_ EN	RES				
0x21	R33	RES	GPIO2_LIVE_RB	GPIO1_LIVE_RB	GPIO_LIVE_RB	RES			
0x22	R34	RES				GPIO0_LIVE_RB		RES	
0x23	R35	RES	GPIO1_GPO_VAL	RES			GPIO0_GPO_VAL	GPIO1_LIVE_RB	RES
0x24	R36	RES		GPIO1_OE_GRP_SEL			GPIO_OE_GRP_SEL		
0x25	R37	RES					GPIO2_OE_GRP_SEL		
0x27	R39	RES					GPIO0_OE_GRP_SEL		

表 2-1. 寄存器映射 (续)

偏移 (十六进制)	寄存器 缩写	位							
		7	6	5	4	3	2	1	0
0x29	R41	GPIO1_OUT_SIG_T YPE	RES			GPIO0_OUT_SIG_T YPE	GPIO1_OE_GRP_SEL		
0x2A	R42	RES						IN0_RCVR_FMT	
0x2B	R43	RES					IN0_TERMINATION_SEL		
0x2C	R44	RES	IN0_LOS_THRESH	RES		IN0_LOS_EN	RES		
0x2D	R45	PERST_BUF_IN0_S TS	RES				PERST_BUF_IN0		RES
0x2E	R46	RES					PERST_BUF_IN0_L OS_EN	RES	
0x2F	R47	RES	FOD0_N_DIV						
0x30	R48	RES	FOD1_N_DIV						
0x31	R49	FOD0_NUM[7:0]							
0x32	R50	FOD0_NUM[15:8]							
0x33	R51	FOD0_NUM[23:16]							
0x34	R52	FOD1_NUM[7:0]							
0x35	R53	FOD1_NUM[15:8]							
0x36	R54	FOD1_NUM[23:16]							
0x37	R55	FOD1_CFG_UPDAT E	FOD0_CFG_UPDAT E	PATH1_DIV			PATH0_DIV		
0x39	R57	RES	FOD_PH_OFFSET_N_DIV						
0x3A	R58	FOD_PH_OFFSET_NUM[7:0]							
0x3B	R59	FOD_PH_OFFSET_NUM[15:8]							
0x3C	R60	RES	FOD0_SSC_CONFIG_SEL			FOD0_SSC_MOD_ TYPE	FOD0_SSC_EN	FOD_PH_OFFSET_ FOD_SEL	FOD_PH_OFFSET_ SHIFT_NOW
0x3D	R61	FOD0_SSC_STEPS[7:0]							
0x3E	R62	RES			FOD0_SSC_STEPS[12:8]				
0x3F	R63	FOD0_DCO_STEP_SIZE[7:0]							
0x40	R64	FOD0_DCO_STEP_SIZE[15:8]							
0x41	R65	RES			FOD1_SSC_CONFIG_SEL			FOD1_SSC_MOD_ TYPE	FOD1_SSC_EN
0x42	R66	FOD1_SSC_STEPS[7:0]							
0x43	R67	RES			FOD1_SSC_STEPS[12:8]				
0x44	R68	FOD1_DCO_STEP_SIZE[7:0]							
0x45	R69	FOD1_DCO_STEP_SIZE[15:8]							
0x46	R70	RES		FOD1_DCO_DEC	FOD1_DCO_INC	FOD1_DCO_EN	FOD0_DCO_DEC	FOD0_DCO_INC	FOD0_DCO_EN
0x47	R71	FOD0_DCO_STEPS_STAT[7:0]							
0x48	R72	FOD0_DCO_STEPS_STAT[15:8]							
0x49	R73	FOD1_DCO_STEPS_STAT[7:0]							
0x4A	R74	FOD1_DCO_STEPS_STAT[15:8]							
0x4B	R75	RES	FOD0_DCO_N_DIV_STAT						
0x4C	R76	FOD0_DCO_NUM_STAT[7:0]							
0x4D	R77	FOD0_DCO_NUM_STAT[15:8]							

表 2-1. 寄存器映射 (续)

偏移 (十六进制)	寄存器 缩写	位							
		7	6	5	4	3	2	1	0
0x4E	R78	FOD0_DCO_NUM_STAT[23:16]							
0x4F	R79	RES	FOD1_DCO_N_DIV_STAT						
0x50	R80	FOD1_DCO_NUM_STAT[7:0]							
0x51	R81	FOD1_DCO_NUM_STAT[15:8]							
0x52	R82	FOD1_DCO_NUM_STAT[23:16]							
0x53	R83	BANK1_CLK_SEL			BANK0_CLK_SEL			PATH1_EDGE_CO MB_EN	PATH0_EDGE_CO MB_EN
0x54	R84	RES		BANK3_CLK_SEL			BANK2_CLK_SEL		
0x55	R85	RES		BANK5_CLK_SEL			BANK4_CLK_SEL		
0x56	R86	BANK0_CH_DIV[7:0]							
0x57	R87	BANK0_CH_DIV[15:8]							
0x58	R88	BANK2_CH_DIV				BANK1_CH_DIV			
0x59	R89	RES							IN0_LOS
0x5A	R90	BANK4_CH_DIV				BANK3_CH_DIV			
0x5B	R91	PERST_BUF_BANK1		PERST_BUF_BANK0		BANK5_CH_DIV			
0x5C	R92	PERST_BUF_BANK5		PERST_BUF_BANK4		PERST_BUF_BANK3		PERST_BUF_BANK2	
0x5D	R93	BANK1_AUTO_CLK SWITCHBACK_EN	BANK0_AUTO_CLK SWITCHBACK_EN	BANK5_AUTO_CLK SWITCHOVER_EN	BANK4_AUTO_CLK SWITCHOVER_EN	BANK3_AUTO_CLK SWITCHOVER_EN	BANK2_AUTO_CLK SWITCHOVER_EN	BANK1_AUTO_CLK SWITCHOVER_EN	BANK0_AUTO_CLK SWITCHOVER_EN
0x5E	R94	BANK3_AUTO_CLK SWITCHOVER_CL K_SEL	BANK2_AUTO_CLK SWITCHOVER_CL K_SEL	BANK1_AUTO_CLK SWITCHOVER_CL K_SEL	BANK0_AUTO_CLK SWITCHOVER_CL K_SEL	BANK5_AUTO_CLK SWITCHBACK_EN	BANK4_AUTO_CLK SWITCHBACK_EN	BANK3_AUTO_CLK SWITCHBACK_EN	BANK2_AUTO_CLK SWITCHBACK_EN
0x5F	R95	BANK5_CLK_SWIT CHOVER_TYPE	BANK4_CLK_SWIT CHOVER_TYPE	BANK3_CLK_SWIT CHOVER_TYPE	BANK2_CLK_SWIT CHOVER_TYPE	BANK1_CLK_SWIT CHOVER_TYPE	BANK0_CLK_SWIT CHOVER_TYPE	BANK5_AUTO_CLK SWITCHOVER_CL K_SEL	BANK4_AUTO_CLK SWITCHOVER_CL K_SEL
0x60	R96	BANK1_SWITCHOV ER_FRC_CLK_EN	BANK0_SWITCHOV ER_FRC_CLK_EN	BANK5_CLK_DIS_ ON_LOS	BANK4_CLK_DIS_ ON_LOS	BANK3_CLK_DIS_ ON_LOS	BANK2_CLK_DIS_ ON_LOS	BANK1_CLK_DIS_ ON_LOS	BANK0_CLK_DIS_ ON_LOS
0x61	R97	OUT1_SLEW_RATE		OUT0_SLEW_RATE		BANK5_SWITCHOV ER_FRC_CLK_EN	BANK4_SWITCHOV ER_FRC_CLK_EN	BANK3_SWITCHOV ER_FRC_CLK_EN	BANK2_SWITCHOV ER_FRC_CLK_EN
0x62	R98	OUT3_SLEW_RATE		OUT2_SLEW_RATE		RES			
0x63	R99	OUT1_CMOS_SLEW_RATE		OUT0_CMOS_SLEW_RATE		RES			
0x64	R100	OUT3_CMOS_SLEW_RATE		OUT2_CMOS_SLEW_RATE		RES			
0x65	R101	OUT1_DIS_STATE		OUT0_DIS_STATE		RES			
0x66	R102	OUT3_DIS_STATE		OUT2_DIS_STATE		RES			
0x67	R103	OUT0_FMT		REF1_DIS_STATE	REF0_DIS_STATE	RES			
0x68	R104	OUT2_FMT		RES			OUT1_FMT		
0x69	R105	RES							IN1_LOS
0x6A	R106	OUT1_CMOS_1P2V _EN	OUT0_CMOS_1P2V _EN	RES			OUT3_FMT		
0x6B	R107	RES				OUT3_CMOS_1P2V _EN	OUT2_CMOS_1P2V _EN	RES	
0x6C	R108	OUT1_OE_GRP				OUT0_OE_GRP			
0x6E	R110	OUT3_OE_GRP				OUT2_OE_GRP			
0x6F	R111	REF1_OE_GRP				REF0_OE_GRP			
0x70	R112	OUT1_LPHCSL_VOD_SEL				OUT0_LPHCSL_VOD_SEL			

表 2-1. 寄存器映射 (续)

偏移 (十六进制)	寄存器 缩写	位							
		7	6	5	4	3	2	1	0
0x72	R114	OUT3_LPHCSL_VOD_SEL				OUT2_LPHCSL_VOD_SEL			
0x74	R116	RES				OUT1_SYNC_MODE		OUT0_SYNC_MODE	
0x75	R117	REF1_SYNC_MODE		REF0_SYNC_MODE		OUT3_SYNC_MODE		OUT2_SYNC_MODE	
0x76	R118	RES			OUT1N_OE_CMOS	OUT1P_OE_CMOS	OUT0N_OE_CMOS	OUT0P_OE_CMOS	SINGLE_CMOS_EN_SYNC
0x77	R119	RES			OUT3N_OE_CMOS	OUT3P_OE_CMOS	OUT2N_OE_CMOS	OUT2P_OE_CMOS	RES
0x78	R120	RES	OUT3_FREQ_DET_EN	OUT2_FREQ_DET_EN	RES		OUT1_FREQ_DET_EN	OUT0_FREQ_DET_EN	RES
0x7A	R122	OUT2_FREQ_DET_THRESH	RES		OUT1_FREQ_DET_THRESH	OUT0_FREQ_DET_THRESH	REF1_FREQ_DET_EN	REF0_FREQ_DET_EN	RES
0x7B	R123	RES	OUT1_AMP_DET_EN	OUT0_AMP_DET_EN	REF1_FREQ_DET_THRESH	REF0_FREQ_DET_THRESH	RES		OUT3_FREQ_DET_THRESH
0x7C	R124	OUT_AMP_DET_THRESH	RES				OUT3_AMP_DET_EN	OUT2_AMP_DET_EN	RES
0x7D	R125	CRC_ERROR_EVT_INTR_EN	RES		IN0_LOS_LMT_EVT_INTR_EN	RES		IN0_LOS_EVT_INTR_EN	DEV_INTR
0x7E	R126	RES				OUT1N_FREQ_ERR_EVT_INTR_EN	OUT1P_FREQ_ERR_EVT_INTR_EN	OUT0N_FREQ_ERR_EVT_INTR_EN	OUT0P_FREQ_ERR_EVT_INTR_EN
0x7F	R127	RES				OUT3N_FREQ_ERR_EVT_INTR_EN	OUT3P_FREQ_ERR_EVT_INTR_EN	OUT2N_FREQ_ERR_EVT_INTR_EN	OUT2P_FREQ_ERR_EVT_INTR_EN
0x80	R128	RES		OUT1N_AMP_ERR_EVT_INTR_EN	OUT1P_AMP_ERR_EVT_INTR_EN	OUT0N_AMP_ERR_EVT_INTR_EN	OUT0P_AMP_ERR_EVT_INTR_EN	REF1_FREQ_ERR_EVT_INTR_EN	REF0_FREQ_ERR_EVT_INTR_EN
0x81	R129	RES		OUT3N_AMP_ERR_EVT_INTR_EN	OUT3P_AMP_ERR_EVT_INTR_EN	OUT2N_AMP_ERR_EVT_INTR_EN	OUT2P_AMP_ERR_EVT_INTR_EN	RES	
0x82	R130	RES			IN0_LOS_EVT	RES			
0x83	R131	RES				IN0_LOS_CNTR			
0x84	R132	LOS_LMT				RES			
0x85	R133	OUT0N_FREQ_GO_OD	OUT0P_FREQ_GO_OD	CRC_ERROR_EVT	CRC_ERROR	CRC_DONE	RES		IN0_LOS_LMT_EVT
0x86	R134	OUT2N_FREQ_GO_OD	OUT2P_FREQ_GO_OD	RES				OUT1N_FREQ_GO_OD	OUT1P_FREQ_GO_OD
0x87	R135	REF1_FREQ_GOOD	REF0_FREQ_GOOD	RES				OUT3N_FREQ_GO_OD	OUT3P_FREQ_GO_OD
0x88	R136	RES				OUT1N_FREQ_ERR_EVT	OUT1P_FREQ_ERR_EVT	OUT0N_FREQ_ERR_EVT	OUT0P_FREQ_ERR_EVT
0x89	R137	RES				OUT3N_FREQ_ERR_EVT	OUT3P_FREQ_ERR_EVT	OUT2N_FREQ_ERR_EVT	OUT2P_FREQ_ERR_EVT
0x8A	R138	RES		OUT1N_AMP_GOOD	OUT1P_AMP_GOOD	OUT0N_AMP_GOOD	OUT0P_AMP_GOOD	REF1_FREQ_ERR_EVT	REF0_FREQ_ERR_EVT
0x8B	R139	RES		OUT3N_AMP_GOOD	OUT3P_AMP_GOOD	OUT2N_AMP_GOOD	OUT2P_AMP_GOOD	RES	
0x8C	R140	OUT1N_AMP_ERR_EVT	OUT1P_AMP_ERR_EVT	OUT0N_AMP_ERR_EVT	OUT0P_AMP_ERR_EVT	RES			
0x8D	R141	OUT3N_AMP_ERR_EVT	OUT3P_AMP_ERR_EVT	OUT2N_AMP_ERR_EVT	OUT2P_AMP_ERR_EVT	RES			
0x8F	R143	RES				PROD_REV_ID			
0x90	R144	OTP_ID							

表 2-1. 寄存器映射 (续)

偏移 (十六进制)	寄存器 缩写	位							
		7	6	5	4	3	2	1	0
0x93	R147	UNLOCK_PROTECTED_REG							
0x94	R148	RES				VDDD_SUP_LVL_DET_RB		VDDA_SUP_LVL_DET_RB	
0x95	R149	VDDO_3_SUP_LVL_DET_RB		VDDO_2_SUP_LVL_DET_RB		VDDO_1_SUP_LVL_DET_RB		VDDO_0_SUP_LVL_DET_RB	
0x96	R150	RES		VDD_REF_SUP_LVL_DET_RB		RES			
0xBB	R187	CRC_COMPUTED							
0xBC	R188	RES						BOOTOSC_CLK_DISS	RES
0xFD	R253	RES						PAGE_SEL_0	
0x13F	R319	RES							CLK_READY
0x240	R576	RES							OUT0_DIS
0x244	R580	RES							OUT1_DIS
0x250	R592	RES							OUT2_DIS
0x254	R596	RES							OUT3_DIS
0x258	R600	RES							REF0_DIS
0x25C	R604	RES							REF1_DIS
0x270	R624	RES						PATH1_FOD_SEL	RES
0x2E9	R745	RES	OUT1P_INV_POL	OUT0P_INV_POL	RES				
0x2EA	R746	RES	OUT1N_INV_POL	OUT0N_INV_POL	RES		OUT3P_INV_POL	OUT2P_INV_POL	RES
0x2EB	R747	RES					OUT3N_INV_POL	OUT2N_INV_POL	RES
0x2FA	R762	DIE_ID_1[7:0]							
0x2FB	R763	RES	DIE_ID_1[14:8]						
0x2FC	R764	DIE_ID_2[7:0]							
0x2FE	R766	DIE_ID_2[15:8]							
0x2FF	R767	DIE_ID_3[7:0]							
0x300	R768	DIE_ID_3[15:8]							
0x301	R769	RES							ALTERNATE_OE_EL
0x302	R770	STORED_CRC							

3 器件寄存器

表 3-1 列出了器件寄存器的存储器映射寄存器。表 3-1 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 3-1. 器件寄存器

偏移	首字母缩写词	寄存器名称
0x0	R0	
0x1	R1	
0x2	R2	
0x3	R3	
0x4	R4	
0x5	R5	
0x6	R6	
0x8	R8	
0x9	R9	
0xA	R10	
0xB	R11	
0xC	R12	
0xD	R13	
0xE	R14	
0xF	R15	
0x10	R16	
0x11	R17	
0x15	R21	
0x19	R25	
0x1A	R26	
0x1C	R28	
0x1D	R29	
0x1E	R30	
0x1F	R31	
0x20	R32	
0x21	R33	
0x22	R34	
0x23	R35	
0x24	R36	
0x25	R37	
0x27	R39	
0x29	R41	
0x2A	R42	
0x2B	R43	
0x2C	R44	
0x2D	R45	
0x2E	R46	
0x2F	R47	
0x30	R48	
0x31	R49	
0x32	R50	
0x33	R51	
0x34	R52	

表 3-1. 器件寄存器（续）

偏移	首字母缩写词	寄存器名称
0x35	R53	
0x36	R54	
0x37	R55	
0x39	R57	
0x3A	R58	
0x3B	R59	
0x3C	R60	
0x3D	R61	
0x3E	R62	
0x3F	R63	
0x40	R64	
0x41	R65	
0x42	R66	
0x43	R67	
0x44	R68	
0x45	R69	
0x46	R70	
0x47	R71	
0x48	R72	
0x49	R73	
0x4A	R74	
0x4B	R75	
0x4C	R76	
0x4D	R77	
0x4E	R78	
0x4F	R79	
0x50	R80	
0x51	R81	
0x52	R82	
0x53	R83	
0x54	R84	
0x55	R85	
0x56	R86	
0x57	R87	
0x58	R88	
0x59	R89	
0x5A	R90	
0x5B	R91	
0x5C	R92	
0x5D	R93	
0x5E	R94	
0x5F	R95	
0x60	R96	
0x61	R97	
0x62	R98	
0x63	R99	
0x64	R100	

表 3-1. 器件寄存器 (续)

偏移	首字母缩写词	寄存器名称
0x65	R101	
0x66	R102	
0x67	R103	
0x68	R104	
0x69	R105	
0x6A	R106	
0x6B	R107	
0x6C	R108	
0x6E	R110	
0x6F	R111	
0x70	R112	
0x72	R114	
0x74	R116	
0x75	R117	
0x76	R118	
0x77	R119	
0x78	R120	
0x7A	R122	
0x7B	R123	
0x7C	R124	
0x7D	R125	
0x7E	R126	
0x7F	R127	
0x80	R128	
0x81	R129	
0x82	R130	
0x83	R131	
0x84	R132	
0x85	R133	
0x86	R134	
0x87	R135	
0x88	R136	
0x89	R137	
0x8A	R138	
0x8B	R139	
0x8C	R140	
0x8D	R141	
0x8F	R143	
0x90	R144	
0x93	R147	
0x94	R148	
0x95	R149	
0x96	R150	
0xBB	R187	
0xBC	R188	
0xFD	R253	
0x13F	R319	

表 3-1. 器件寄存器（续）

偏移	首字母缩写词	寄存器名称
0x240	R576	
0x244	R580	
0x250	R592	
0x254	R596	
0x258	R600	
0x25C	R604	
0x270	R624	
0x2E9	R745	
0x2EA	R746	
0x2EB	R747	
0x2FA	R762	
0x2FB	R763	
0x2FC	R764	
0x2FE	R766	
0x2FF	R767	
0x300	R768	
0x301	R769	
0x302	R770	

复杂的位访问类型经过编码可适应小型表单元。表 3-2 展示了适用于此部分中访问类型的代码。

表 3-2. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
W1C	W 1C	写入 1 以清零
复位或默认值		
-n		复位后的值或默认值

3.1 R0 寄存器 (偏移 = 0x0) [复位 = 0x8B]

R0 如 [表 3-3](#) 所示。

返回到[汇总表](#)。

表 3-3. R0 寄存器字段说明

位	字段	类型	复位	说明
7:0	VENDOR_ID[7:0]	R	0x8B	供应商 ID，总共两个字节。完整值：0x038B

3.2 R1 寄存器 (偏移 = 0x1) [复位 = 0x03]

R1 如 [表 3-4](#) 所示。

返回到[汇总表](#)。

表 3-4. R1 寄存器字段说明

位	字段	类型	复位	说明
7:0	VENDOR_ID[15:8]	R	0x3	供应商 ID，总共两个字节。完整值：0x038B

3.3 R2 寄存器 (偏移 = 0x2) [复位 = 0x00]

R2 如 表 3-5 所示。

返回到[汇总表](#)。

表 3-5. R2 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	FLOAT_VDDO_3	R/W	0x0	悬空 VDDO_3 电源。确定是否需使用 VDDO_3 电源。若需使用，将分析引脚的电源电平，以确定何时能够安全地启用 OUT3。若无需使用，器件将忽略 VDDO_3 引脚。 0x0 = 使用；器件假设存在 VDDO_3，并且必须连接 VDDO_3 才能正常运行 0x1 = 悬空；器件假设没有 VDDO_3，并且 VDDO_3 可能悬空 (未连接)
5	FLOAT_VDDO_2	R/W	0x0	悬空 VDDO_2 电源。确定是否需使用 VDDO_2 电源。若需使用，将分析引脚的电源电平，以确定何时能够安全地启用 OUT2。若无需使用，器件将忽略 VDDO_2 引脚。 0x0 = 使用；器件假设存在 VDDO_2，并且必须连接 VDDO_2 才能正常运行 0x1 = 悬空；器件假设没有 VDDO_2，并且 VDDO_2 可能悬空 (未连接)
4	FLOAT_VDDO_1	R/W	0x0	悬空 VDDO_1 电源。确定是否需使用 VDDO_1 电源。若需使用，将分析引脚的电源电平，以确定何时能够安全地启用 OUT1。若无需使用，器件将忽略 VDDO_1 引脚。 0x0 = 使用；器件假设存在 VDDO_1，并且必须连接 VDDO_1 才能正常运行 0x1 = 悬空；器件假设没有 VDDO_1，并且 VDDO_1 可能悬空 (未连接)
3	FLOAT_VDDO_0	R/W	0x0	悬空 VDDO_0 电源。确定是否需使用 VDDO_0 电源。若需使用，将分析引脚的电源电平，以确定何时能够安全地启用 OUT0。若无需使用，器件将忽略 VDDO_0 引脚。 0x0 = 使用；器件假设存在 VDDO_0，并且必须连接 VDDO_0 才能正常运行 0x1 = 悬空；器件假设没有 VDDO_0，并且 VDDO_0 可能悬空 (未连接)
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	OTP_BURNT	R	0x0	指示 OTP 是否已编程，并控制在加电序列期间是否将 OTP 数据加载到寄存器中。注意：无论 OTP_BURNT 的值是什么，该字段都将在加电时从 OTP 加载。

3.4 R3 寄存器 (偏移 = 0x3) [复位 = 0x00]

R3 如 [表 3-6](#) 所示。

返回到[汇总表](#)。

表 3-6. R3 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	OTP_SEL_1_PU_RB	R	0x0	OTP_SEL_1 引脚加电值回读 0x0 = 低电平 0x1 = 高电平
1	OTP_SEL_0_PU_RB	R	0x0	OTP_SEL_0 引脚加电值回读 0x0 = 低电平 0x1 = 高电平
0	RESERVED	R	0x0	保留

3.5 R4 寄存器 (偏移 = 0x4) [复位 = 0x00]

R4 如 [表 3-7](#) 所示。

返回到[汇总表](#)。

表 3-7. R4 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	REF0_CTRL_PU_RB	R	0x0	REF0_CTRL 引脚加电值回读 0x0 = 低电平 0x1 = 高电平
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.6 R5 寄存器 (偏移 = 0x5) [复位 = 0x00]

R5 如 表 3-8 所示。

返回到[汇总表](#)。

表 3-8. R5 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	OTP_PAGE_SEL_DYN_DEBOUNCE	R/W	0x0	OTP 页面选择 (动态) 去抖间隔。设置在器件响应任何动态 OTP 页面选择引脚上的电平变化之前，所有动态 OTP 页面选择引脚必须保持稳定的时间。在所有有效动态 OTP 页面选择引脚在所选时间内保持稳定后，就会注册生成的 OTP 页面选择代码并将所选页面加载到器件寄存器中。在去抖间隔结束后至 OTP 自动加载完成期间发生的任何动态 OTP 页面选择引脚电平变化都将被忽略。如果注册的 OTP 页面选择代码与当前 OTP 页面选择代码匹配 (例如，在引脚上观察到一个短脉冲)，或者注册的 OTP 页面选择代码无效，则不会发生 OTP 自动加载。 0x0 = 133ns 0x1 = 4.2us
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.7 R6 寄存器 (偏移 = 0x6) [复位 = 0x68]

R6 如 表 3-9 所示。

返回到[汇总表](#)。

表 3-9. R6 寄存器字段说明

位	字段	类型	复位	说明
7	I2C_REG_ADDR_FMT	R/W	0x0	<p>I2C 寄存器地址格式。在 1 字节寻址和 2 字节寻址之间进行选择。对于 1 字节寻址，只能发送寄存器地址的一个字节 (低 8 位)。高 2 位由 PAGE_SEL_x 寄存器字段控制。对于 2 字节寻址，必须发送寄存器地址的两个字节 (全部 10 位)。PAGE_SEL_x 寄存器字段会被忽略。该字段的所需值应从 OTP 加载。</p> <p>0x0 = 1 字节寻址；寄存器地址的高 2 位必须写入 PAGE_SEL 字段。</p> <p>0x1 = 2 字节寻址；不使用 PAGE_SEL 字段。全部十个寄存器位将通过两次后续 8 位 I2C 访问来获取。</p>
6:0	I2C_TRGT_ADDR	R/W	0x68	<p>I2C 目标地址的 7 位，不含 R/W 位。此字段已锁定，使用之前需要解锁 UNLOCK_PROTECTED_REG。</p>

3.8 R8 寄存器 (偏移 = 0x8) [复位 = 0x00]

R8 如 表 3-10 所示。

返回到[汇总表](#)。

表 3-10. R8 寄存器字段说明

位	字段	类型	复位	说明
7:0	PWRGD_SAMPLE_TMR	R/W	0x0	PWRGD 功能采样计时器。该字段的值设定分配有 PWRGD/PWRDN# 功能的 GPIO 引脚可被采样并用于 PWRGD 功能的最早时间。该计时器的存在是为了确保引脚在稳定前不会被采样。一旦 VDDA 和 VDDD 的电压达到 1.62V，该计时器就会启动。计时结束后，开始评估引脚的值以用于 PWRGD 功能。如果 PWRGD 在计时结束前被置为有效，可以看到 PWRGD 功能会在计时结束时被置为有效。如果 PWRGD 在计时结束后被置为有效，可以看到 PWRGD 功能会随着引脚值的变化实时被置为有效。该计时器使用 PWRGD_SAMPLE_TMR_EN 来启用/禁用。如果 PWRGD/PWRDN# 功能未分配给任何引脚，将会忽略该计时器（对于这种情况，请参阅 SUP_LVL_RAMP_TMR 和 GLOABL_SUP_DET_TMR）。计时时长为 0.1ms 至 25.6ms，使用以下公式进行配置： PWRGD_SAMPLE_TMR = 10 * timer_duration (ms) - 1

3.9 R9 寄存器 (偏移 = 0x9) [复位 = 0x12]

R9 如 表 3-11 所示。

返回到[汇总表](#)。

表 3-11. R9 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:1	SUP_LVL_RAMP_TMR	R/W	0x9	电源电平斜坡计时器。该字段的值控制电源电平斜坡计时器的计时时长。对于每个电源引脚 (VDDA、VDDD、VDDX、VDDR、VDDO_*、VDD_REF)，都有一个计时器来确保器件在电源引脚上升到其最终电压之后才会开始运行。对于每个引脚，一旦引脚电压达到 1.62V，该计时器就会启动。计时结束时，器件会认为电源完全斜升，该引脚的电源检测功能不再限制器件运行。用户必须根据从 1.62V 斜升至最终电压的最长预期时间来设置该字段。如果为 GPIO 引脚分配了 PWRGD/PWRDN# 功能，将会忽略该计时器 (对于这种情况，请参阅 PWRGD_SAMPLE_TMR)。计时时长为 0.1ms 至 6.4ms，使用以下公式进行配置：SUP_LVL_RAMP_TMR = 10 * timer_duration (ms) - 1
0	PWRGD_SAMPLE_TMR_EN	R/W	0x0	PWRGD 功能采样计时器启用。当设置为 0x1 时，使用 PWRGD 功能采样计时器延迟对分配了 PWRGD/PWRDN# 功能的 GPIO 引脚的采样。有关更多详细信息，请参阅 PWRGD_SAMPLE_TMR。设置为 0x0 时，不会使用计时器，从 OTP 加载引脚功能后立即开始对该引脚进行采样。

3.10 R10 寄存器 (偏移 = 0xA) [复位 = 0x2C]

R10 如 表 3-12 所示。

返回到[汇总表](#)。

表 3-12. R10 寄存器字段说明

位	字段	类型	复位	说明
7:0	GLOBAL_SUP_DET_TMR	R/W	0x2C	全局电源检测计时器。该字段的值控制全局电源检测计时器的计时时长。该计时器的存在是为了确保如果其中一个电源检测引脚 (VDDA、VDDD、VDDX、VDDR、VDDO_*、VDD_REF) 未能斜升，器件不会挂起。一旦 VDDA 和 VDDD 的电压达到 1.62V，该计时器就会启动。一旦需要使用的所有电源引脚 (FLOAT_VDDx =0x0) 达到 1.62V 且相应的电源电平斜升计时结束，器件就会开始所有其余的加电序列步骤，时钟也将会启动。如果计时在该情况发生之前结束，器件将停止等待电源引脚斜升并开始所有剩余的加电序列步骤。虽然这可以防止器件挂起，但可能导致意外行为。用户必须根据从内核电源开始斜升到第一个输出时钟启动之前允许的最长延迟来设置该字段。该计时器使用 GLOBAL_SUP_DET_TMR_EN 来启用/禁用。如果为 GPIO 引脚分配了 PWRGD/PWRDN# 功能，将会忽略该计时器 (对于这种情况，请参阅 PWRGD_SAMPLE_TMR)。计时时长为 0.1ms 至 25.6ms，使用以下公式进行配置： GLOBAL_SUP_DET_TMR = 10 * timer_duration (ms) - 1

3.11 R11 寄存器 (偏移 = 0xB) [复位 = 0x34]

R11 如 表 3-13 所示。

返回到[汇总表](#)。

表 3-13. R11 寄存器字段说明

位	字段	类型	复位	说明
7	FOD0_PD	R/W	0x0	FOD0 断电。将该位设置为 1 会关闭 FOD0 的电源功率。此设置可用于在不使用 FOD0 的配置中降低功耗。 0x0 = 加电；FOD0 未断电。 0x1 = 断电；如果不需要 FOD0 (纯缓冲器模式运行)，则对 FOD0 断电以节省电流。通常，如果只需要一个 FOD，应使用 FOD0 从 BAW 谐振器生成时钟。
6	BAW_PD	R/W	0x0	BAW 断电。将该位设置为 1 会对 BAW 断电。此设置可用于在不使用 BAW 的配置中降低功耗。 0x0 = 加电；内部 BAW 谐振器未断电。 0x1 = 断电；如果不需要内部 BAW 谐振器 (纯缓冲器模式运行)，则将该字段设置为 1 时，会对 BAW 断电以节省电流。对 BAW 断电时，两个 FOD 也应断电。
5	AUTO_FOD_PD_EN	R/W	0x1	自动 FOD 断电启用。启用后，如果未选择 FOD 作为任何输出时钟或基准时钟源，该 FOD 将自动断电。如果 0x0 = 否；如果 FOD 未用于任何输出，它仍将加电 (会增加电流消耗和潜在的 FOD-FOD 串扰) 0x1 = 是；如果 FOD 未用于任何输出，它仍将自动断电 (可减少电流消耗和潜在的 FOD-FOD 串扰)
4	CRC_IGNORE	R/W	0x1	CRC 忽略。设置为 0x1 (默认值) 时，如果在 OTP 自动加载期间检测到 CRC 错误，会将 CRC_ERROR 状态位置位，但器件将尝试使用已加载的 OTP 数据继续正常加电。设置为 0x0 时，如果检测到 CRC 错误，会将 CRC_ERROR 状态位置位，器件加电序列将停止。在这种情况下，不会生成任何输出时钟。 0x0 = 中止；如果存在 CRC 错误 (CRC_ERROR 设为 1)，器件将中止启动过程。不会生成任何输出时钟。 0x1 = 忽略；如果存在 CRC 错误 (CRC_ERROR 设为 1)，将忽略该错误，器件将尝试正常启动。
3	PIN_RESAMPLE_DIS	R/W	0x0	引脚重新采样禁用。默认情况下，当器件退出断电模式 (PWRDN# 引脚置为无效或向 PDN 寄存器字段写入 0x0) 时，会对 GPIO0、GPIO1 和 GPIO2 采样。如果相应的 OTP_PAGE_SEL_PU_x 寄存器字段配置为使用 GPIO 引脚，则每个采样值都会用于 OTP 页面选择 (加电)。如果退出断电模式时该字段的值为 0x1，则不会对该引脚重新采样，并且将保留 GPIO 引脚的最后一个采样值。
2	OTP_AUTOLOAD_DIS	R/W	0x1	OTP 自动加载禁用。默认情况下，当器件退出断电模式 (PWRDN# 引脚置为无效或向 PDN 寄存器字段写入 0x0) 时，OTP 数据会加载到器件寄存器中；但是如果在退出断电模式时 OTP_AUTOLOAD_DIS 的值为 0x1，则不会发生此数据传输过程。OTP_AUTOLOAD_DIS 寄存器字段对动态 OTP 页面更改没有影响。当更改器件设置并执行 PDN 切换以重新校准 FOD 时，应在清零 PDN 之前向该字段写入 1，以防止从 OTP 重新加载。
1	PDN	R/W	0x0	断电。向此位写入 0x1 相当于将 PWRDN# 引脚置为有效，会使器件进入断电模式。向此位写入 0x0 相当于将 PWRDN# 引脚置为无效，会使器件退出断电模式。进入/退出断电模式所导致的行为由 PIN_RESAMPLE_DIS 和 OTP_AUTOLOAD_DIS 寄存器字段定义。修改 FOD 分频器值时，TI 建议将 PDN 设置为 1，将 OTP_AUTOLOAD_DIS 设置为 1，然后将 PDN 设置为 0，以重新校准 FOD 从而获得最佳性能。
0	GLOBAL_SUP_DET_TMR_EN	R/W	0x0	全局电源检测计时器启用。设置为 0x1 时，将使用全局电源检测计时器，以防止其中一个电源引脚斜升缓慢时器件挂起。有关更多详细信息，请参阅 GLOBAL_SUP_DET_TMR。设置为 0x0 时，不会使用计时器，如果电源引脚斜升缓慢，器件将会挂起，直到它完成斜升。

3.12 R12 寄存器 (偏移 = 0xC) [复位 = 0x03]

R12 如 表 3-14 所示。

返回到[汇总表](#)。

表 3-14. R12 寄存器字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1	IN0_PD	R/W	0x1	IN0 断电。将该位设置为 1 会关闭 IN0 的电源功率。此设置可用于在不使用 IN0 的配置中降低功耗。 0x0 = 加电；IN_0 未断电。 0x1 = 断电；将该字段设置为 1 可在不使用 IN_0 的配置中降低功耗。
0	FOD1_PD	R/W	0x1	FOD1 断电。将该位设置为 1 会关闭 FOD1 的电源功率。此设置可用于在不使用 FOD1 的配置中降低功耗。 0x0 = 加电；FOD1 未断电。 0x1 = 断电；如果不需要 FOD1 (纯缓冲器模式运行)，则对 FOD1 断电以节省电流。通常，如果只需要一个 FOD，应使用 FOD0 从 BAW 谐振器生成时钟。

3.13 R13 寄存器 (偏移 = 0xD) [复位 = 0xF0]

R13 如 表 3-15 所示。

返回到[汇总表](#)。

表 3-15. R13 寄存器字段说明

位	字段	类型	复位	说明
7:4	PWRGD_PWRDN_PIN_SEL	R/W	0xF	<p>PWRGD/PWRDN# 引脚选择。选择将哪个引脚 (如果有) 用于 PWRGD/PWRDN# 功能。为一个引脚分配了 PWRGD/PWRDN# 功能时, 相应 GPIx_FUNC/GPIOx_FUNC 字段的值将被忽略, 但有一个例外: 如果为一个引脚分配了 PWRGD/PWRDN# 功能 (通过此字段) 和 OTP 页面选择 (动态) 功能 (通过 GPIx_FUNC/GPIOx_FUNC), 则将选择混合功能, 这样就可以选择正常运行/断电 OTP 页面。是否为引脚分配 PWRGD/PWRDN# 功能会对器件加电序列产生影响 (请参阅图 7-3)。</p> <p>0x2 = 2 : GPI_2 0x6 = 6 : GPIO_0 0xA = 10 : GPIO_1 0xF = 15 : 未使用</p>
3:0	RESERVED	R	0x0	保留

3.14 R14 寄存器 (偏移 = 0xE) [复位 = 0x0C]

R14 如 表 3-16 所示。

返回到[汇总表](#)。

表 3-16. R14 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	GPI0_FUNC	R/W	0xC	<p>GPI0 功能。确定 GPI0 的功能。如果选择了“组输出启用”，请参阅“GPI0_OE_GRP_SEL”选择 GPI0 的输出启用组。如果选择了“gpi”，请参阅“GPI0_live_rb”了解引脚值回读。如果不使用 GPI0，请选择“GPI”。</p> <p>0x0 = 0 : OE 组</p> <p>0x1 = 1 : 全局 OE</p> <p>0x3 = 3 : I2C 位 0</p> <p>0x4 = 4 : I2C 位 1</p> <p>0x6 = 6 : PERST_IN0#</p> <p>0xC = 12 : GPI</p>

3.15 R15 寄存器 (偏移 = 0xF) [复位 = 0x0C]

R15 如 [表 3-17](#) 所示。

返回到[汇总表](#)。

表 3-17. R15 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	GPI1_FUNC	R/W	0xC	<p>GPI1 功能。确定 GPI1 的功能。如果选择了“组输出启用”，请参阅“GPI1_OE_GRP_SEL”选择 GPI1 的输出启用组。如果选择了“gpi”，请参阅“GPI1_LIVE_RB”了解引脚值回读。如果不使用 GPI1，请选择“GPI”。</p> <p>0x0 = 0 : OE 组</p> <p>0x1 = 1 : 全局 OE</p> <p>0x3 = 3 : I2C 位 0</p> <p>0x4 = 4 : I2C 位 1</p> <p>0x6 = 6 : PERST_IN0#</p> <p>0xC = 12 : GPI</p>

3.16 R16 寄存器 (偏移 = 0x10) [复位 = 0x02]

R16 如 表 3-18 所示。

返回到[汇总表](#)。

表 3-18. R16 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	GPI2_FUNC	R/W	0x2	<p>GPI2 功能。确定 GPI2 的功能。如果选择了“组输出启用”，请参阅“GPI2_OE_GRP_SEL”选择 GPI2 的输出启用组。如果选择了“gpi”，请参阅“GPI2_LIVE_RB”了解引脚值回读。如果不使用 GPI2，请选择“GPI”。</p> <p>0x0 = 0 : OE 组</p> <p>0x1 = 1 : 全局 OE</p> <p>0x2 = 2 : 备用 OE；当将此引脚用作备用输出启用引脚时，将输出的 OE 组设置为“无 OE 组”</p> <p>0x3 = 3 : I2C 位 0</p> <p>0x4 = 4 : I2C 位 1</p> <p>0x6 = 6 : PERST_IN0#</p> <p>0xC = 12 : GPI</p>

3.17 R17 寄存器 (偏移 = 0x11) [复位 = 0x10]

R17 如 表 3-19 所示。

返回到[汇总表](#)。

表 3-19. R17 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	OE_GLOBAL	R/W	0x1	全局输出启用。设置为 0 时，将禁用所有输出。设置为 1 时，会考虑所有其他影响因素来确定是否启用每个输出。 0x0 = 输出禁用；设置为 0 时，所有输出都将被禁用。 0x1 = OE 的其他逻辑；设置为 1 时，会考虑所有其他影响因素来确定是否启用每个输出。
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.18 R21 寄存器 (偏移 = 0x15) [复位 = 0x02]

R21 如 表 3-20 所示。

返回到[汇总表](#)。

表 3-20. R21 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	GPIO0_FUNC	R/W	0x2	<p>GPIO0 功能。确定 GPIO0 的功能。如果选择了“组输出启用”，请参阅“GPIO0_OE_GRP_SEL”选择 GPIO0 的输出启用组。如果选择了“gpi”，请参阅“GPIO0_LIVE_RB”了解引脚值回读。如果选择了“状态输出”，请参阅“GPIO0_OUT_SRC_SEL”来选择状态输出信号。如果选择了“GPO”，请参阅“GPIO0_GPO_VAL”来设置输出值。如果不使用 GPIO0，请选择“GPI”。</p> <p>0x0 = 0 : OE 组 0x1 = 1 : 全局 OE 0x2 = 2 : 备用 OE；当将此引脚用作备用输出启用引脚时，将输出的 OE 组设置为“无 OE 组” 0x3 = 3 : I2C 位 0 0x4 = 4 : I2C 位 1 0x6 = 6 : PERST_IN0# 0xC = 12 : GPI 0x10 = 16 : 状态输出 0x11 = 17 : GPO</p>

3.19 R25 寄存器 (偏移 = 0x19) [复位 = 0x0C]

R25 如 表 3-21 所示。

返回到[汇总表](#)。

表 3-21. R25 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	GPIO1_FUNC	R/W	0xC	<p>GPIO1 功能。确定 GPIO1 的功能。如果选择了“组输出启用”，请参阅“GPIO1_OE_GRP_SEL”选择 GPIO1 的输出启用组。如果选择了“gpi”，请参阅“GPIO1_LIVE_RB”了解引脚值回读。如果选择了“状态输出”，请参阅“GPIO1_OUT_SRC_SEL”来选择状态输出信号。如果选择了“GPO”，请参阅“GPIO1_GPO_VAL”来设置输出值。如果不使用 GPIO1，请选择“GPI”。</p> <p>0x0 = 0 : OE 组 0x1 = 1 : 全局 OE 0x3 = 3 : I2C 位 0 0x4 = 4 : I2C 位 1 0x6 = 6 : PERST_IN0# 0xC = 12 : GPI 0x10 = 16 : 状态输出 0x11 = 17 : GPO</p>

3.20 R26 寄存器 (偏移 = 0x1A) [复位 = 0x00]

R26 如 表 3-22 所示。

返回到[汇总表](#)。

表 3-22. R26 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	GPIO0_OUT_SRC_SEL	R/W	0x0	GPIO0 输出来源选择。当 GPIO0_FUNC 设置为“状态输出”时，确定选择哪个信号作为输出。如果 GPIO0_FUNC 设置为任何其他功能，则忽略该字段的值。 0x0 = 0 : IN0_LOS 0x3 = 3 : IN0_LOS_EVT 0x6 = 6 : IN0_LOS_LMT_EVT 0x9 = 9 : CLK_READY 0xA = 10 : IN0_PERST_BUF_MODE_STAT 0xD = 13 : DEV_INTR

3.21 R28 寄存器 (偏移 = 0x1C) [复位 = 0x09]

R28 如 表 3-23 所示。

返回到[汇总表](#)。

表 3-23. R28 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPI2_POLARITY	R/W	0x0	GPI2 极性。在 GPI2 引脚的正常极性和反转极性之间进行选择。对于“正常”极性，以“#”结尾的功能为低电平有效，不以“#”结尾的功能为高电平有效。对于“反转”极性，以“#”结尾的功能为高电平有效，不以“#”结尾的功能为低电平有效。 0x0 = 正常 0x1 = 反相
5	GPI1_POLARITY	R/W	0x0	GPI1 极性。在 GPI1 引脚的正常极性和反转极性之间进行选择。对于“正常”极性，以“#”结尾的功能为低电平有效，不以“#”结尾的功能为高电平有效。对于“反转”极性，以“#”结尾的功能为高电平有效，不以“#”结尾的功能为低电平有效。 0x0 = 正常 0x1 = 反相
4	GPIO_POLARITY	R/W	0x0	GPIO 极性。在 GPIO 引脚的正常极性和反转极性之间进行选择。对于“正常”极性，以“#”结尾的功能为低电平有效，不以“#”结尾的功能为高电平有效。对于“反转”极性，以“#”结尾的功能为高电平有效，不以“#”结尾的功能为低电平有效。 0x0 = 正常 0x1 = 反相
3:0	GPIO1_OUT_SRC_SEL	R/W	0x9	GPIO1 输出来源选择。当 GPIO1_FUNC 设置为“状态输出”时，确定选择哪个信号作为输出。如果 GPIO1_FUNC 设置为任何其他功能，则忽略该字段的值。 0x0 = 0 : IN0_LOS 0x3 = 3 : IN0_LOS_EVT 0x6 = 6 : IN0_LOS_LMT_EVT 0x9 = 9 : CLK_READY 0xA = 10 : IN0_PERST_BUF_MODE_STAT 0xD = 13 : DEV_INTR

3.22 R29 寄存器 (偏移 = 0x1D) [复位 = 0x80]

R29 如 表 3-24 所示。

返回到[汇总表](#)。

表 3-24. R29 寄存器字段说明

位	字段	类型	复位	说明
7	GPI0_PULL_DN_EN	R/W	0x1	GPI0 内部下拉电阻器启用
6	GPI01_POLARITY	R/W	0x0	GPI01 极性。在 GPI01 引脚的正常极性和反转极性之间进行选择。对于“正常”极性，以“#”结尾的功能为低电平有效，不以“#”结尾的功能为高电平有效。对于“反转”极性，以“#”结尾的功能为高电平有效，不以“#”结尾的功能为低电平有效。该值会同时影响输入和输出功能。 0x0 = 正常 0x1 = 反相
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	GPI00_POLARITY	R/W	0x0	GPI00 极性。在 GPI00 引脚的正常极性和反转极性之间进行选择。对于“正常”极性，以“#”结尾的功能为低电平有效，不以“#”结尾的功能为高电平有效。对于“反转”极性，以“#”结尾的功能为高电平有效，不以“#”结尾的功能为低电平有效。该值会同时影响输入和输出功能。 0x0 = 正常 0x1 = 反相
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.23 R30 寄存器 (偏移 = 0x1E) [复位 = 0x22]

R30 如 [表 3-25](#) 所示。

返回到[汇总表](#)。

表 3-25. R30 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPI2_PULL_UP_EN	R/W	0x0	GPI2 内部上拉电阻器启用
5	GPI2_PULL_DN_EN	R/W	0x1	GPI2 内部下拉电阻器启用
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	GPI1_PULL_UP_EN	R/W	0x0	GPI1 内部上拉电阻器启用
1	GPI1_PULL_DN_EN	R/W	0x1	GPI1 内部下拉电阻器启用
0	GPI0_PULL_UP_EN	R/W	0x0	GPI0 内部上拉电阻器启用

3.24 R31 寄存器 (偏移 = 0x1F) [复位 = 0x20]

R31 如 [表 3-26](#) 所示。

返回到[汇总表](#)。

表 3-26. R31 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPIO0_PULL_UP_EN	R/W	0x0	GPIO0 内部上拉电阻器启用
5	GPIO0_PULL_DN_EN	R/W	0x1	GPIO0 内部下拉电阻器启用
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.25 R32 寄存器 (偏移 = 0x20) [复位 = 0x20]

R32 如 [表 3-27](#) 所示。

返回到[汇总表](#)。

表 3-27. R32 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPIO1_PULL_UP_EN	R/W	0x0	GPIO1 内部上拉电阻器启用
5	GPIO1_PULL_DN_EN	R/W	0x1	GPIO1 内部下拉电阻器启用
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.26 R33 寄存器 (偏移 = 0x21) [复位 = 0x00]

R33 如 表 3-28 所示。

返回到[汇总表](#)。

表 3-28. R33 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPI2_LIVE_RB	R	0x0	GPI2 引脚实时值回读
5	GPI1_LIVE_RB	R	0x0	GPI1 引脚实时值回读
4	GPI0_LIVE_RB	R	0x0	GPI0 引脚实时值回读
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.27 R34 寄存器 (偏移 = 0x22) [复位 = 0x00]

R34 如 [表 3-29](#) 所示。

[返回到汇总表。](#)

表 3-29. R34 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3:2	GPIO0_LIVE_RB	R	0x0	GPIO0 引脚实时值回读 0x0 = 0 : 低电平 0x3 = 3 : 高电平
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.28 R35 寄存器 (偏移 = 0x23) [复位 = 0x00]

R35 如 表 3-30 所示。

返回到[汇总表](#)。

表 3-30. R35 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	GPIO1_GPO_VAL	R/W	0x0	GPIO1 GPO 输出值。当 GPIO1 配置为“GPO”功能时，该寄存器字段中的值确定引脚驱动为低电平还是高电平。当 GPIO1 未配置为“GPO”功能时，该寄存器字段将被忽略。 0x0 = LOW 0x1 = HIGH
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	GPIO0_GPO_VAL	R/W	0x0	GPIO0 GPO 输出值。当 GPIO0 配置为“GPO”功能时，该寄存器字段中的值确定引脚驱动为低电平还是高电平。当 GPIO0 未配置为“GPO”功能时，该寄存器字段将被忽略。 0x0 = LOW 0x1 = HIGH
1	GPIO1_LIVE_RB	R	0x0	GPIO1 引脚实时值回读 0x0 = 0 : 低电平 0x1 = 1 : 高电平
0	RESERVED	R	0x0	保留

3.29 R36 寄存器 (偏移 = 0x24) [复位 = 0x08]

R36 如 [表 3-31](#) 所示。

返回到[汇总表](#)。

表 3-31. R36 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	GPI1_OE_GRP_SEL	R/W	0x1	GPI1 输出启用组选择。当 GPI1 配置为“组输出启用”功能时，该字段确定 GPI1 将控制哪个输出启用组。如果 GPI1 未配置为“组输出启用”功能，则会忽略该字段。 0x0 = OE_GROUP_0 0x1 = OE_GROUP_1 0x2 = OE_GROUP_2 0x3 = OE_GROUP_3 0x4 = OE_GROUP_4
2:0	GPI0_OE_GRP_SEL	R/W	0x0	GPI0 输出启用组选择。当 GPI0 配置为“组输出启用”功能时，该字段确定 GPI0 将控制哪个输出启用组。如果 GPI0 未配置为“组输出启用”功能，则会忽略该字段。 0x0 = OE_GROUP_0 0x1 = OE_GROUP_1 0x2 = OE_GROUP_2 0x3 = OE_GROUP_3 0x4 = OE_GROUP_4

3.30 R37 寄存器 (偏移 = 0x25) [复位 = 0x02]

R37 如 表 3-32 所示。

返回到[汇总表](#)。

表 3-32. R37 寄存器字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:0	GPI2_OE_GRP_SEL	R/W	0x2	<p>GPI2 输出启用组选择。当 GPI2 配置为“组输出启用”功能时，该字段确定 GPI2 将控制哪个输出启用组。如果 GPI2 未配置为“组输出启用”功能，则会忽略该字段。</p> <p>0x0 = OE_GROUP_0 0x1 = OE_GROUP_1 0x2 = OE_GROUP_2 0x3 = OE_GROUP_3 0x4 = OE_GROUP_4</p>

3.31 R39 寄存器 (偏移 = 0x27) [复位 = 0x03]

R39 如 表 3-33 所示。

返回到[汇总表](#)。

表 3-33. R39 寄存器字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:0	GPIO0_OE_GRP_SEL	R/W	0x3	GPIO0 输出启用组选择。当 GPIO0 配置为“组输出启用”功能时，该字段确定 GPIO0 将控制哪个输出启用组。如果 GPIO0 未配置为“组输出启用”功能，则会忽略该字段。 0x0 = OE_GROUP_0 0x1 = OE_GROUP_1 0x2 = OE_GROUP_2 0x3 = OE_GROUP_3 0x4 = OE_GROUP_4

3.32 R41 寄存器 (偏移 = 0x29) [复位 = 0x04]

R41 如 表 3-34 所示。

返回到[汇总表](#)。

表 3-34. R41 寄存器字段说明

位	字段	类型	复位	说明
7	GPIO1_OUT_SIG_TYPE	R/W	0x0	GPIO1 输出信号类型。当 GPIO1 用作输出时，该字段在 CMOS 和漏极开路输出信号类型之间进行选择。当 GPIO1 用作输入时，该字段的值将被忽略。 0x0 = LVCMOS 0x1 = 漏极开路
6:4	RESERVED	R	0x0	保留
3	GPIO0_OUT_SIG_TYPE	R/W	0x0	GPIO0 输出信号类型。当 GPIO0 用作输出时，该字段在 CMOS 和漏极开路输出信号类型之间进行选择。当 GPIO0 用作输入时，该字段的值将被忽略。 0x0 = LVCMOS 0x1 = 漏极开路
2:0	GPIO1_OE_GRP_SEL	R/W	0x4	GPIO1 输出启用组选择。当 GPIO1 配置为“组输出启用”功能时，该字段确定 GPIO1 将控制哪个输出启用组。如果 GPIO1 未配置为“组输出启用”功能，则会忽略该字段。 0x0 = OE_GROUP_0 0x1 = OE_GROUP_1 0x2 = OE_GROUP_2 0x3 = OE_GROUP_3 0x4 = OE_GROUP_4

3.33 R42 寄存器 (偏移 = 0x2A) [复位 = 0x00]

R42 如 [表 3-35](#) 所示。

返回到[汇总表](#)。

表 3-35. R42 寄存器字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	IN0_RCVR_FMT	R/W	0x0	IN0 输入接收器格式。该字段为特定的输入时钟格式配置 IN0 接收器，其选项包括：不适用、LVCMOS IN0_P、LVCMOS IN0_N 和差分 IN0。 0x0 = 不适用 (IN0 未使用) 0x1 = LVCMOS IN0_P 0x2 = LVCMOS IN0_N 0x3 = 差分 IN0

3.34 R43 寄存器 (偏移 = 0x2B) [复位 = 0x00]

R43 如 表 3-36 所示。

返回到[汇总表](#)。

表 3-36. R43 寄存器字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0x0	保留
2:0	IN0_TERMINATION_SEL	R/W	0x0	<p>IN0 终端选择。</p> <p>0x0 = 无, DC; 无终端, 无内部偏置 (适用于 LVCMOS 输入、LP-HCSL 输入和其他不需要集成输入终端的直流耦合输入)</p> <p>0x1 = 无, AC; 无终端, 带内部偏置 (适用于不需要集成输入终端的交流耦合输入)</p> <p>0x2 = 50 Ω 至 GND; P 和 N 上均为 50 Ω 至 GND (适用于需要 100 Ω 差分阻抗的 HCSL 输入和其他需要 50 Ω 至 GND 的直流耦合输入)</p> <p>0x3 = 42.5 Ω 至 GND; P 和 N 上均为 42.5 Ω 至 GND (适用于需要 85 Ω 差分阻抗的 HCSL 输入和其他需要 42.5 Ω 至 GND 的直流耦合输入)</p> <p>0x4 = P 到 N 之间 100 Ω; P 和 N 之间电阻为 100 Ω (DC-LVDS)</p> <p>0x5 = 50 Ω 至偏置; P 和 N 上均为 50 Ω 至内部偏置 (适用于 AC-LVDS 和其他需要 50 Ω 至 AC-GND 终端的交流耦合输入)</p> <p>0x6 = DC 到 GND 之间 50 Ω; P 和 N 上均为 50 Ω 至 DC。DC 与 GND 之间电阻为 50 Ω。(DC-LVPECL)</p> <p>0x7 = 42.5 Ω 至偏置; P 和 N 上均为 42.5 Ω 至内部偏置 (适用于需要 42.5 Ω 至 AC-GND 的交流耦合输入)</p>

3.35 R44 寄存器 (偏移 = 0x2C) [复位 = 0x08]

R44 如 表 3-37 所示。

返回到[汇总表](#)。

表 3-37. R44 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	IN0_LOS_THRESH	R/W	0x0	IN0 信号丢失检测器阈值。选择 IN0 的最低有效频率。如果 IN0 低于该频率，则 LOS 将置为有效。 0x0 = 1MHz 0x1 = 25MHz
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	IN0_LOS_EN	R/W	0x1	0x0 = 禁用信号丢失 0x1 = 启用信号丢失检测器
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.36 R45 寄存器 (偏移 = 0x2D) [复位 = 0x00]

R45 如 表 3-38 所示。

返回到[汇总表](#)。

表 3-38. R45 寄存器字段说明

位	字段	类型	复位	说明
7	PERST_BUF_IN0_STS	R	0x0	IN0 缓冲器模式状态。该字段指示一个或多个输出组当前是否正在使用带 IN0 的缓冲器模式。 0x0 = 无效未供货 0x1 = 有效运行
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2:1	PERST_BUF_IN0	R/W	0x0	IN0 缓冲器模式选择。选择是否以及如何激活 IN0 缓冲器模式。如果选择“禁用”，使用缓冲器模式的输出组无法选择 IN0 作为时钟源。对于 BANKx_BUF_MODE_CLK_SEL 设置为“启用，选择 IN0”的任何输出闪存组，将改用正常的时钟选择 (BANKx_CLK_SEL)。对于“边缘触发 (在 PERST_IN0# 置为无效时启用)”，IN0 缓冲器模式在 PERST_IN0# 信号首次置为无效时激活。对于 BANKx_BUF_MODE_CLK_SEL 设置为“启用，选择 IN0”的任何输出组，当缓冲器模式激活时将选择 IN0。在此之前，将使用正常的时钟选择 (BANKx_CLK_SEL)。对于“电平触发 (随 PERST_IN0# 状态启用/禁用)”，只要 PERST_IN0# 信号置为无效，IN0 缓冲器模式就会激活。对于 BANKx_BUF_MODE_CLK_SEL 设置为“启用，选择 IN0”的任何输出组，只要缓冲器模式激活，就会选择 IN0。在所有其他时刻，将使用正常的时钟选择 (BANKx_CLK_SEL)。对于“常开”，IN0 缓冲器模式始终处于激活状态。对于 BANKx_BUF_MODE_CLK_SEL 设置为“启用，选择 IN0”的任何输出组，将始终选择 IN0。 0x0 = 禁用 0x1 = 边沿；边沿触发 (PERST_IN0# 置为无效) 0x2 = 电平；电平触发 (随 PERST_IN0# 变化) 0x3 = 启用
0	RESERVED	R	0x0	保留

3.37 R46 寄存器 (偏移 = 0x2E) [复位 = 0x00]

R46 如 表 3-39 所示。

返回到[汇总表](#)。

表 3-39. R46 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	PERST_BUF_IN0_LOS_EN	R/W	0x0	IN0 缓冲器模式、信号丢失启用。该字段确定使用 IN0 缓冲器模式的输出组的时钟选择是否取决于所选的 IN0_LOS 状态。设置为 0 时，无论 IN0_LOS 状态如何，IN0 缓冲器模式都可以变为并保持激活状态。设置为 1 时，IN0 缓冲器模式只能在 IN0_LOS 置为无效时激活，如果在 IN0 缓冲器模式激活的同时 IN0_LOS 置为有效，IN0 缓冲器模式将会失效，并且所有失效的输出组将切换回正常的时钟选择 (BANKx_CLK_SEL)。
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.38 R47 寄存器 (偏移 = 0x2F) [复位 = 0x0C]

R47 如 [表 3-40](#) 所示。

返回到[汇总表](#)。

表 3-40. R47 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	FOD0_N_DIV	R/W	0xC	FOD0 分频比，整数部分。该字段与 FOD0_NUM 一起设置 FOD0 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD0_CFG_UPDATE 写入 0x1 即可使此值生效。

3.39 R48 寄存器 (偏移 = 0x30) [复位 = 0x0C]

R48 如 [表 3-41](#) 所示。

返回到[汇总表](#)。

表 3-41. R48 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	FOD1_N_DIV	R/W	0xC	FOD1 分频比，整数部分。该字段与 FOD1_NUM 一起设置 FOD1 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD1_CFG_UPDATE 写入 0x1 即可使此值生效。

3.40 R49 寄存器 (偏移 = 0x31) [复位 = 0x8F]

R49 如 [表 3-42](#) 所示。

返回到[汇总表](#)。

表 3-42. R49 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_NUM[7:0]	R/W	0x8F	FOD0 分频比，分数部分。该字段与 FOD0_N_DIV 一起设置 FOD0 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD0_CFG_UPDATE 写入 0x1 即可使此值生效。

3.41 R50 寄存器 (偏移 = 0x32) [复位 = 0xC2]

R50 如 [表 3-43](#) 所示。

返回到[汇总表](#)。

表 3-43. R50 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_NUM[15:8]	R/W	0xC2	FOD0 分频比，分数部分。该字段与 FOD0_N_DIV 一起设置 FOD0 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD0_CFG_UPDATE 写入 0x1 即可使此值生效。

3.42 R51 寄存器 (偏移 = 0x33) [复位 = 0x55]

R51 如 [表 3-44](#) 所示。

返回到[汇总表](#)。

表 3-44. R51 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_NUM[23:16]	R/W	0x55	FOD0 分频比，分数部分。该字段与 FOD0_N_DIV 一起设置 FOD0 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD0_CFG_UPDATE 写入 0x1 即可使此值生效。

3.43 R52 寄存器 (偏移 = 0x34) [复位 = 0x8F]

R52 如 [表 3-45](#) 所示。

返回到[汇总表](#)。

表 3-45. R52 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_NUM[7:0]	R/W	0x8F	FOD1 分频比，分数部分。该字段与 FOD1_N_DIV 一起设置 FOD1 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD1_CFG_UPDATE 写入 0x1 即可使此值生效。

3.44 R53 寄存器 (偏移 = 0x35) [复位 = 0xC2]

R53 如 表 3-46 所示。

返回到[汇总表](#)。

表 3-46. R53 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_NUM[15:8]	R/W	0xC2	FOD1 分频比，分数部分。该字段与 FOD1_N_DIV 一起设置 FOD1 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD1_CFG_UPDATE 写入 0x1 即可使此值生效。

3.45 R54 寄存器 (偏移 = 0x36) [复位 = 0x55]

R54 如 [表 3-47](#) 所示。

返回到[汇总表](#)。

表 3-47. R54 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_NUM[23:16]	R/W	0x55	FOD1 分频比，分数部分。该字段与 FOD1_N_DIV 一起设置 FOD1 的分频比，将 BAW 振荡器时钟分频为频率介于 100MHz 和 400MHz 之间的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第一个。向 FOD1_CFG_UPDATE 写入 0x1 即可使此值生效。

3.46 R55 寄存器 (偏移 = 0x37) [复位 = 0x08]

R55 如 表 3-48 所示。

返回到[汇总表](#)。

表 3-48. R55 寄存器字段说明

位	字段	类型	复位	说明
7	FOD1_CFG_UPDATE	R/W	0x0	FOD1 配置更新。要更改 FOD1 的频率，首先向 FOD1_N_DIV 和 FOD1_NUM 写入所需的值（仅写入这些字段不会使新值生效）。然后，在准备好让新频率配置生效后，向该字段写入 0x1。
6	FOD0_CFG_UPDATE	R/W	0x0	FOD0 配置更新。要更改 FOD0 的频率，首先向 FOD0_N_DIV 和 FOD0_NUM 写入所需的值（仅写入这些字段不会使新值生效）。然后，在准备好让新频率配置生效后，向该字段写入 0x1。
5:3	PATH1_DIV	R/W	0x1	FOD PATH1 后分频器分频比。该字段设置 FOD PATH1 后分频器的分频比，将 FOD 时钟向下分频至频率范围为 2.5MHz 和 200MHz 的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第二个。当 PATH1_EDGE_COMB_EN 设置为 0x1（FOD PATH1 配置为使用边缘组合器）时，该字段必须设置为 0x0。 0x0 = 禁用；使用边缘组合器时，将该字段设置为禁用 0x1 = FOD / 2 0x2 = FOD / 4 0x3 = FOD / 6 0x4 = FOD / 8 0x5 = FOD / 10 0x6 = FOD / 20 0x7 = FOD / 40
2:0	PATH0_DIV	R/W	0x0	FOD PATH0 后分频器分频比。该字段设置 FOD PATH0 后分频器的分频比，将 FOD 时钟向下分频至频率范围为 2.5MHz 和 200MHz 的时钟。这是源自 BAW 振荡器的输出时钟的最多三个时钟分频级中的第二个。当 PATH0_EDGE_COMB_EN 设置为 0x1（FOD PATH0 配置为使用边缘组合器）时，该字段必须设置为 0x0。 0x0 = 禁用；使用边缘组合器时，将该字段设置为禁用 0x1 = FOD / 2 0x2 = FOD / 4 0x3 = FOD / 6 0x4 = FOD / 8 0x5 = FOD / 10 0x6 = FOD / 20 0x7 = FOD / 40

3.47 R57 寄存器 (偏移 = 0x39) [复位 = 0x00]

R57 如 表 3-49 所示。

返回到[汇总表](#)。

表 3-49. R57 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	FOD_PH_OFFSET_N_DIV	R/W	0x0	FOD 相位偏移，整数部分。由 FOD_PH_OFFSET_FOD_SEL (FODx) 指定的 FOD 相对于另一个 FOD 的完整相位偏移量 (延迟) 通过两个字段定义：FOD_PH_OFFSET_N_DIV 和 FOD_PH_OFFSET_NUM。这些字段的值通过下面的公式确定： $400\text{ps} * (\text{FOD_PH_OFFSET_N_DIV} + (\text{FOD_PH_OFFSET_NUM} / 2^{16})) = \text{FODx 偏移}$ 。(备注) 在加电时，以及随后在向 FOD_PH_OFFSET_SHIFT_NOW 写入 0x1 时应用相位偏移。

3.48 R58 寄存器 (偏移 = 0x3A) [复位 = 0x00]

R58 如 [表 3-50](#) 所示。

返回到[汇总表](#)。

表 3-50. R58 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD_PH_OFFSET_NUM[7:0]	R/W	0x0	FOD 相位偏移, 分数部分 (字节 0)。请参阅 FOD_PH_OFFSET_N_DIV。

3.49 R59 寄存器 (偏移 = 0x3B) [复位 = 0x00]

R59 如 [表 3-51](#) 所示。

返回到[汇总表](#)。

表 3-51. R59 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD_PH_OFFSET_NUM[15:8]	R/W	0x0	FOD 相位偏移, 分数部分 (字节 0)。请参阅 FOD_PH_OFFSET_N_DIV。

3.50 R60 寄存器 (偏移 = 0x3C) [复位 = 0x00]

R60 如 表 3-52 所示。

返回到[汇总表](#)。

表 3-52. R60 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:4	FOD0_SSC_CONFIG_SE L	R/W	0x0	FOD0 SSC 设置。在自定义 SSC 控制和 4 个不同的 SSC 预设之间进行选择。 0x0 = 自定义 0x1 = -0.1% 向下展频 0x2 = -0.25% 向下展频 0x3 = -0.3% 向下展频 0x4 = -0.5% 向下展频
3	FOD0_SSC_MOD_TYPE	R/W	0x0	FOD0 SSC 调制类型。可在向下展频和中心展频之间进行选择 0x0 = 向下展频 0x1 = 中心展频
2	FOD0_SSC_EN	R/W	0x0	FOD0 SSC 启用。在源自 FOD0 的输出时钟上启用 SSC。
1	FOD_PH_OFFSET_FOD_ SEL	R/W	0x0	FOD 相位偏移 FOD 选择。确定将延迟哪个 FOD 以在两个 FOD 之间产生相位偏移。 0x0 = FOD0 0x1 = FOD1
0	FOD_PH_OFFSET_SHIF T_NOW	R/W	0x0	FOD 相位偏移立即移位。当写入 0x1 时，由 FOD_PH_OFFSET_FOD_SEL 指定的 FOD 将根据 FOD_PH_OFFSET_N_DIV 和 FOD_PH_OFFSET_NUM 的数值，相对于另一个 FOD 产生延迟。

3.51 R61 寄存器 (偏移 = 0x3D) [复位 = 0x00]

R61 如 [表 3-53](#) 所示。

返回到[汇总表](#)。

表 3-53. R61 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_SSC_STEPS[7:0]	R/W	0x0	FOD0 SSC 阶跃，字节 0。设置三角调制曲线每个段的频率阶跃数。对于向下展频，这是标称频率和最大向下展频之间的频率阶跃数。对于中心展频，这是标称频率与最大向下展频和最大向上展频之间的频率阶跃数。此值应该根据 FOD0 频率和所需的 SSC 调制频率进行计算。

3.52 R62 寄存器 (偏移 = 0x3E) [复位 = 0x00]

R62 如 表 3-54 所示。

返回到[汇总表](#)。

表 3-54. R62 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	FOD0_SSC_STEPS[12:8]	R/W	0x0	FOD0 SSC 阶跃，字节 0。设置三角调制曲线每个段的频率阶跃数。对于向下展频，这是标称频率和最大向下展频之间的频率阶跃数。对于中心展频，这是标称频率与最大向下展频和最大向上展频之间的频率阶跃数。此值应该根据 FOD0 频率和所需的 SSC 调制频率进行计算。

3.53 R63 寄存器 (偏移 = 0x3F) [复位 = 0x00]

R63 如 [表 3-55](#) 所示。

返回到[汇总表](#)。

表 3-55. R63 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_STEP_SIZE[7:0]	R/W	0x0	FOD0 DCO 阶跃大小，字节 0。设置 SSC 和 DCO 使用的 FOD0 频率阶跃的大小。对于 SSC，这应根据 SSC 阶跃数、SSC 调制类型和所需的 SSC 量级进行计算。对于 DCO，这应根据 FOD0 频率和每次 DCO 调节所需的 PPM 变化进行计算。

3.54 R64 寄存器 (偏移 = 0x40) [复位 = 0x00]

R64 如 表 3-56 所示。

返回到[汇总表](#)。

表 3-56. R64 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_STEP_SIZE[15:8]	R/W	0x0	FOD0 DCO 阶跃大小，字节 0。设置 SSC 和 DCO 使用的 FOD0 频率阶跃的大小。对于 SSC，这应根据 SSC 阶跃数、SSC 调制类型和所需的 SSC 量级进行计算。对于 DCO，这应根据 FOD0 频率和每次 DCO 调节所需的 PPM 变化进行计算。

3.55 R65 寄存器 (偏移 = 0x41) [复位 = 0x00]

R65 如 表 3-57 所示。

返回到[汇总表](#)。

表 3-57. R65 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:2	FOD1_SSC_CONFIG_SE L	R/W	0x0	FOD1 SSC 设置。在自定义 SSC 控制和 4 个不同的 SSC 预设之间进行选择。 0x0 = 自定义 0x1 = -0.1% 向下展频 0x2 = -0.25% 向下展频 0x3 = -0.3% 向下展频 0x4 = -0.5% 向下展频
1	FOD1_SSC_MOD_TYPE	R/W	0x0	FOD1 SSC 调制类型。可在向下展频和中心展频之间进行选择 0x0 = 向下展频 0x1 = 中心展频
0	FOD1_SSC_EN	R/W	0x0	FOD1 SSC 启用。在源自 FOD1 的输出时钟上启用 SSC。

3.56 R66 寄存器 (偏移 = 0x42) [复位 = 0x00]

R66 如 表 3-58 所示。

返回到[汇总表](#)。

表 3-58. R66 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_SSC_STEPS[7:0]	R/W	0x0	FOD1 SSC 阶跃, 字节 0。设置三角调制曲线每个段的频率阶跃数。对于向下展频, 这是标称频率和最大向下展频之间的频率阶跃数。对于中心展频, 这是标称频率与最大向下展频和最大向上展频之间的频率阶跃数。此值应该根据 FOD1 频率和所需的 SSC 调制频率进行计算。

3.57 R67 寄存器 (偏移 = 0x43) [复位 = 0x00]

R67 如 [表 3-59](#) 所示。

返回到[汇总表](#)。

表 3-59. R67 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4:0	FOD1_SSC_STEPS[12:8]	R/W	0x0	FOD1 SSC 阶跃，字节 0。设置三角调制曲线每个段的频率阶跃数。对于向下展频，这是标称频率和最大向下展频之间的频率阶跃数。对于中心展频，这是标称频率与最大向下展频和最大向上展频之间的频率阶跃数。此值应该根据 FOD1 频率和所需的 SSC 调制频率进行计算。

3.58 R68 寄存器 (偏移 = 0x44) [复位 = 0x00]

R68 如 [表 3-60](#) 所示。

返回到[汇总表](#)。

表 3-60. R68 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_STEP_SIZE[7:0]	R/W	0x0	FOD1 DCO 阶跃大小，字节 0。设置 SSC 和 DCO 使用的 FOD0 频率阶跃的大小。对于 SSC，这应根据 SSC 阶跃数、SSC 调制类型和所需的 SSC 量级进行计算。对于 DCO，这应根据 FOD1 频率和每次 DCO 调节所需的 PPM 变化进行计算。

3.59 R69 寄存器 (偏移 = 0x45) [复位 = 0x00]

R69 如 [表 3-61](#) 所示。

返回到[汇总表](#)。

表 3-61. R69 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_STEP_SIZE[15:8]	R/W	0x0	FOD1 DCO 阶跃大小，字节 0。设置 SSC 和 DCO 使用的 FOD0 频率阶跃的大小。对于 SSC，这应根据 SSC 阶跃数、SSC 调制类型和所需的 SSC 量级进行计算。对于 DCO，这应根据 FOD1 频率和每次 DCO 调节所需的 PPM 变化进行计算。

3.60 R70 寄存器 (偏移 = 0x46) [复位 = 0x00]

R70 如 表 3-62 所示。

返回到[汇总表](#)。

表 3-62. R70 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	FOD1_DCO_DEC	R/W1C	0x0	FOD1 DCO 增量。在 FOD1_DCO_EN 设置为 0x1 的情况下，向该字段写入 1 将导致 FOD1 频率增加。如果 FOD1_DCO_EN 设置为 0x1，向该字段写入的任何值都将忽略。
4	FOD1_DCO_INC	R/W1C	0x0	FOD1 DCO 增量。在 FOD1_DCO_EN 设置为 0x1 的情况下，向该字段写入 1 将导致 FOD1 频率增加。如果 FOD1_DCO_EN 设置为 0x1，向该字段写入的任何值都将忽略。
3	FOD1_DCO_EN	R/W	0x0	FOD1 DCO 启用。在 FOD1 驱动的输出时钟上启用 DCO。
2	FOD0_DCO_DEC	R/W1C	0x0	FOD0 DCO 增量。在 FOD0_DCO_EN 设置为 0x1 的情况下，向该字段写入 1 将导致 FOD0 频率增加。如果 FOD0_DCO_EN 设置为 0x1，向该字段写入的任何值都将忽略。
1	FOD0_DCO_INC	R/W1C	0x0	FOD0 DCO 增量。在 FOD0_DCO_EN 设置为 0x1 的情况下，向该字段写入 1 将导致 FOD0 频率增加。如果 FOD0_DCO_EN 设置为 0x1，向该字段写入的任何值都将忽略。
0	FOD0_DCO_EN	R/W	0x0	FOD0 DCO 启用。在 FOD0 驱动的输出时钟上启用 DCO。

3.61 R71 寄存器 (偏移 = 0x47) [复位 = 0x00]

R71 如 [表 3-63](#) 所示。

返回到[汇总表](#)。

表 3-63. R71 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_STEPS_STAT[7:0]	R	0x0	FOD0 DCO 阶跃状态，字节 0。读取该字段会返回 FOD0 频率经过调整的阶跃数。

3.62 R72 寄存器 (偏移 = 0x48) [复位 = 0x00]

R72 如 [表 3-64](#) 所示。

返回到[汇总表](#)。

表 3-64. R72 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_STEPS_STAT[15:8]	R	0x0	FOD0 DCO 阶跃状态，字节 0。读取该字段会返回 FOD0 频率经过调整的阶跃数。

3.63 R73 寄存器 (偏移 = 0x49) [复位 = 0x00]

R73 如 表 3-65 所示。

返回到[汇总表](#)。

表 3-65. R73 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_STEPS_STAT[7:0]	R	0x0	FOD1 DCO 阶跃状态，字节 0。读取该字段会返回 FOD1 频率经过调整的阶跃数。

3.64 R74 寄存器 (偏移 = 0x4A) [复位 = 0x00]

R74 如 [表 3-66](#) 所示。

返回到[汇总表](#)。

表 3-66. R74 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_STEPS_STA T[15:8]	R	0x0	FOD1 DCO 阶跃状态，字节 0。读取该字段会返回 FOD1 频率经过调整的阶跃数。

3.65 R75 寄存器 (偏移 = 0x4B) [复位 = 0x00]

R75 如 [表 3-67](#) 所示。

返回到[汇总表](#)。

表 3-67. R75 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	FOD0_DCO_N_DIV_STAT	R	0x0	FOD0 DCO 整数回读。读取该值会返回经 DCO 逻辑调整后的 FOD0 分频器整数部分数值。

3.66 R76 寄存器 (偏移 = 0x4C) [复位 = 0x00]

R76 如 表 3-68 所示。

返回到[汇总表](#)。

表 3-68. R76 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_NUM_STAT[7:0]	R	0x0	FOD0 DCO 分子回读，字节 0。读取该值会返回经 DCO 逻辑调整后的 FOD0 分频器分数部分数值。

3.67 R77 寄存器 (偏移 = 0x4D) [复位 = 0x00]

R77 如 [表 3-69](#) 所示。

返回到[汇总表](#)。

表 3-69. R77 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_NUM_STAT[15:8]	R	0x0	FOD0 DCO 分子回读，字节 0。读取该值会返回经 DCO 逻辑调整后的 FOD0 分频器分数部分数值。

3.68 R78 寄存器 (偏移 = 0x4E) [复位 = 0x00]

R78 如 [表 3-70](#) 所示。

返回到[汇总表](#)。

表 3-70. R78 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD0_DCO_NUM_STAT[23:16]	R	0x0	FOD0 DCO 分子回读，字节 0。读取该值会返回经 DCO 逻辑调整后的 FOD0 分频器分数部分数值。

3.69 R79 寄存器 (偏移 = 0x4F) [复位 = 0x00]

R79 如 [表 3-71](#) 所示。

返回到[汇总表](#)。

表 3-71. R79 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	FOD1_DCO_N_DIV_STAT	R	0x0	FOD1 DCO 整数回读。读取该值会返回经 DCO 逻辑调整后的 FOD1 分频器整数部分数值。

3.70 R80 寄存器 (偏移 = 0x50) [复位 = 0x00]

R80 如 [表 3-72](#) 所示。

返回到[汇总表](#)。

表 3-72. R80 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_NUM_STAT[7:0]	R	0x0	FOD1 DCO 分子回读，字节 0。读取该值会返回经 DCO 逻辑调整后的 FOD1 分频器分数部分数值。

3.71 R81 寄存器 (偏移 = 0x51) [复位 = 0x00]

R81 如 [表 3-73](#) 所示。

返回到[汇总表](#)。

表 3-73. R81 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_NUM_STAT[15:8]	R	0x0	FOD1 DCO 分子回读，字节 0。读取该值会返回经 DCO 逻辑调整后的 FOD1 分频器分数部分数值。

3.72 R82 寄存器 (偏移 = 0x52) [复位 = 0x00]

R82 如 [表 3-74](#) 所示。

返回到[汇总表](#)。

表 3-74. R82 寄存器字段说明

位	字段	类型	复位	说明
7:0	FOD1_DCO_NUM_STAT[23:16]	R	0x0	FOD1 DCO 分子回读，字节 0。读取该值会返回经 DCO 逻辑调整后的 FOD1 分频器分数部分数值。

3.73 R83 寄存器 (偏移 = 0x53) [复位 = 0x90]

R83 如 表 3-75 所示。

返回到[汇总表](#)。

表 3-75. R83 寄存器字段说明

位	字段	类型	复位	说明
7:5	BANK1_CLK_SEL	R/W	0x4	BANK1 时钟选择。为 BANK1 (OUT1、OUT2) 选择时钟源。对于 FOD0, 选择 “PATH0” 并将 PATH0_EDGE_COMB_EN 设置为 0x0。对于 FOD1, 选择 “PATH1”。对于边缘组合器, 选择 “PATH0” 并将 PATH0_EDGE_COMB_EN 设置为 0x1。通过在时钟运行期间写入该字段, 可实现手动时钟切换。 0x0 = 0 : IN_0 0x3 = 3 : PATH0 0x4 = 4 : PATH1
4:2	BANK0_CLK_SEL	R/W	0x4	BANK0 时钟选择。为 BANK0 (OUT0) 选择时钟源。对于 FOD0, 选择 “PATH0” 并将 PATH0_EDGE_COMB_EN 设置为 0x0。对于 FOD1, 选择 “PATH1”。对于边缘组合器, 选择 “PATH0” 并将 PATH0_EDGE_COMB_EN 设置为 0x1。通过在时钟运行期间写入该字段, 可实现手动时钟切换。 0x0 = 0 : IN_0 0x3 = 3 : PATH0 0x4 = 4 : PATH1
1	PATH1_EDGE_COMB_EN	R/W	0x0	FOD PATH1 边缘组合器启用。该字段确定选择 FOD PATH1 作为其时钟源的输出时钟组将由边缘组合器的输出驱动还是由 FOD PATH1 后分频器的输出驱动。设置为 1 时, 边缘组合器将启用, 两个 FOD 都将生成时钟, 时钟频率取决于 FOD0 分频比设置。TI 建议不要修改该字段的值。 0x0 = PATH1_DIV 0x1 = 边缘组合器
0	PATH0_EDGE_COMB_EN	R/W	0x0	FOD PATH0 边缘组合器启用。该字段确定选择 FOD PATH0 作为其时钟源的输出时钟组将由边缘组合器的输出驱动还是由 FOD PATH0 后分频器的输出驱动。设置为 1 时, 边缘组合器将启用, 两个 FOD 都将生成时钟, 时钟频率取决于 FOD0 分频比设置。 0x0 = PATH0_DIV 0x1 = 边缘组合器

3.74 R84 寄存器 (偏移 = 0x54) [复位 = 0x24]

R84 如 表 3-76 所示。

返回到[汇总表](#)。

表 3-76. R84 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	BANK3_CLK_SEL	R/W	0x4	<p>BANK3 时钟选择。为 BANK3 (OUT5) 选择时钟源。对于 FOD0，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x0。对于 FOD1，选择“PATH1”。对于边缘组合器，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x1。通过在时钟运行期间写入该字段，可实现手动时钟切换。</p> <p>0x0 = 0 : IN_0 0x3 = 3 : PATH0 0x4 = 4 : PATH1</p>
2:0	BANK2_CLK_SEL	R/W	0x4	<p>BANK2 时钟选择。为 BANK2 (OUT3、OUT4) 选择时钟源。对于 FOD0，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x0。对于 FOD1，选择“PATH1”。对于边缘组合器，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x1。通过在时钟运行期间写入该字段，可实现手动时钟切换。</p> <p>0x0 = 0 : IN_0 0x3 = 3 : PATH0 0x4 = 4 : PATH1</p>

3.75 R85 寄存器 (偏移 = 0x55) [复位 = 0x24]

R85 如 表 3-77 所示。

返回到[汇总表](#)。

表 3-77. R85 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5:3	BANK5_CLK_SEL	R/W	0x4	BANK5 时钟选择。为 BANK5 (OUT7) 选择时钟源。对于 FOD0，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x0。对于 FOD1，选择“PATH1”。对于边缘组合器，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x1。通过在时钟运行期间写入该字段，可实现手动时钟切换。 0x0 = 0 : IN_0 0x3 = 3 : PATH0 0x4 = 4 : PATH1
2:0	BANK4_CLK_SEL	R/W	0x4	BANK4 时钟选择。为 BANK4 (OUT6) 选择时钟源。对于 FOD0，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x0。对于 FOD1，选择“PATH1”。对于边缘组合器，选择“PATH0”并将 PATH0_EDGE_COMB_EN 设置为 0x1。通过在时钟运行期间写入该字段，可实现手动时钟切换。 0x0 = 0 : IN_0 0x3 = 3 : PATH0 0x4 = 4 : PATH1

3.76 R86 寄存器 (偏移 = 0x56) [复位 = 0x01]

R86 如 [表 3-78](#) 所示。

返回到[汇总表](#)。

表 3-78. R86 寄存器字段说明

位	字段	类型	复位	说明
7:0	BANK0_CH_DIV[7:0]	R/W	0x1	BANK0 (OUT0) 通道分频器的分频系数 (字节 0)。如果分频系数为 65536，则值 = 0。对于任何其他分频系数，值 = 分频系数。

3.77 R87 寄存器 (偏移 = 0x57) [复位 = 0x00]

R87 如 [表 3-79](#) 所示。

返回到[汇总表](#)。

表 3-79. R87 寄存器字段说明

位	字段	类型	复位	说明
7:0	BANK0_CH_DIV[15:8]	R/W	0x0	BANK0 (OUT0) 通道分频器的分频系数 (字节 0)。如果分频系数为 65536，则值 = 0。对于任何其他分频系数，值 = 分频系数。

3.78 R88 寄存器 (偏移 = 0x58) [复位 = 0x11]

R88 如 表 3-80 所示。

返回到[汇总表](#)。

表 3-80. R88 寄存器字段说明

位	字段	类型	复位	说明
7:4	BANK2_CH_DIV	R/W	0x1	BANK2 (OUT3、OUT4) 通道分频器的分频系数。如果分频系数为 16，则值 = 0。对于任何其他分频系数，值 = 分频系数。
3:0	BANK1_CH_DIV	R/W	0x1	BANK1 (OUT1、OUT2) 通道分频器的分频系数。如果分频系数为 16，则值 = 0。对于任何其他分频系数，值 = 分频系数。

3.79 R89 寄存器 (偏移 = 0x59) [复位 = 0x01]

R89 如 [表 3-81](#) 所示。

返回到[汇总表](#)。

表 3-81. R89 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	IN0_LOS	R/W	0x1	IN0 信号丢失。该位设置为 1，表示 IN0 当前无效。 0x0 = IN_0 有效 0x1 = IN_0 无效

3.80 R90 寄存器 (偏移 = 0x5A) [复位 = 0x41]

R90 如 [表 3-82](#) 所示。

返回到[汇总表](#)。

表 3-82. R90 寄存器字段说明

位	字段	类型	复位	说明
7:4	BANK4_CH_DIV	R/W	0x4	BANK4 (OUT6) 通道分频器的分频系数。如果分频系数为 16，则值 = 0。对于任何其他分频系数，值 = 分频系数。
3:0	BANK3_CH_DIV	R/W	0x1	BANK3 (OUT5) 通道分频器的分频系数。如果分频系数为 16，则值 = 0。对于任何其他分频系数，值 = 分频系数。

3.81 R91 寄存器 (偏移 = 0x5B) [复位 = 0x04]

R91 如 表 3-83 所示。

返回到[汇总表](#)。

表 3-83. R91 寄存器字段说明

位	字段	类型	复位	说明
7:6	PERST_BUF_BANK1	R/W	0x0	BANK1 缓冲器模式时钟选择。该字段为 BANK1 启用/禁用缓冲器模式，并在缓冲器模式处于激活状态时选择要用于 BANK1 的时钟源。对于“禁用”，BANK1 将推迟到正常的时钟选择 (BANK1_CLK_SEL)。如果该字段选择一个不可用或未激活的时钟源，BANK1 将推迟到正常的时钟选择 (BANK1_CLK_SEL)。0x0 = BANK1_CLK_SEL 0x1 = IN_0
5:4	PERST_BUF_BANK0	R/W	0x0	BANK0 缓冲器模式时钟选择。该字段为 BANK0 启用/禁用缓冲器模式，并在缓冲器模式处于激活状态时选择要用于 BANK0 的时钟源。对于“禁用”，BANK0 将推迟到正常的时钟选择 (BANK0_CLK_SEL)。如果该字段选择一个不可用或未激活的时钟源，BANK0 将推迟到正常的时钟选择 (BANK0_CLK_SEL)。0x0 = BANK0_CLK_SEL 0x1 = IN_0
3:0	BANK5_CH_DIV	R/W	0x4	BANK5 (OUT7) 通道分频器的分频系数。如果分频系数为 16，则值 = 0。对于任何其他分频系数，值 = 分频系数。

3.82 R92 寄存器 (偏移 = 0x5C) [复位 = 0x00]

R92 如 表 3-84 所示。

返回到[汇总表](#)。

表 3-84. R92 寄存器字段说明

位	字段	类型	复位	说明
7:6	PERST_BUF_BANK5	R/W	0x0	BANK5 缓冲器模式时钟选择。该字段为 BANK5 启用/禁用缓冲器模式，并在缓冲器模式处于激活状态时选择要用于 BANK5 的时钟源。对于“禁用”，BANK5 将推迟到正常的时钟选择 (BANK5_CLK_SEL)。如果该字段选择一个不可用或未激活的时钟源，BANK5 将推迟到正常的时钟选择 (BANK5_CLK_SEL)。0x0 = BANK5_CLK_SEL 0x1 = IN_0
5:4	PERST_BUF_BANK4	R/W	0x0	BANK4 缓冲器模式时钟选择。该字段为 BANK4 启用/禁用缓冲器模式，并在缓冲器模式处于激活状态时选择要用于 BANK4 的时钟源。对于“禁用”，BANK4 将推迟到正常的时钟选择 (BANK4_CLK_SEL)。如果该字段选择一个不可用或未激活的时钟源，BANK4 将推迟到正常的时钟选择 (BANK4_CLK_SEL)。0x0 = BANK4_CLK_SEL 0x1 = IN_0
3:2	PERST_BUF_BANK3	R/W	0x0	BANK3 缓冲器模式时钟选择。该字段为 BANK3 启用/禁用缓冲器模式，并在缓冲器模式处于激活状态时选择要用于 BANK3 的时钟源。对于“禁用”，BANK3 将推迟到正常的时钟选择 (BANK3_CLK_SEL)。如果该字段选择一个不可用或未激活的时钟源，BANK3 将推迟到正常的时钟选择 (BANK3_CLK_SEL)。0x0 = BANK3_CLK_SEL 0x1 = IN_0
1:0	PERST_BUF_BANK2	R/W	0x0	BANK2 缓冲器模式时钟选择。该字段为 BANK2 启用/禁用缓冲器模式，并在缓冲器模式处于激活状态时选择要用于 BANK2 的时钟源。对于“禁用”，BANK2 将推迟到正常的时钟选择 (BANK2_CLK_SEL)。如果该字段选择一个不可用或未激活的时钟源，BANK2 将推迟到正常的时钟选择 (BANK2_CLK_SEL)。0x0 = BANK2_CLK_SEL 0x1 = IN_0

3.83 R93 寄存器 (偏移 = 0x5D) [复位 = 0x00]

R93 如 表 3-85 所示。

返回到[汇总表](#)。

表 3-85. R93 寄存器字段说明

位	字段	类型	复位	说明
7	BANK1_AUTO_CLK_SWITCHBACK_EN	R/W	0x0	BANK1 自动时钟回切启用。启用后，在 BANK1 经历自动时钟切换后，如果重新验证原始时钟源，则 BANK1 将立即切换回原始时钟。除非将 BANK1_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。
6	BANK0_AUTO_CLK_SWITCHBACK_EN	R/W	0x0	BANK0 自动时钟回切启用。启用后，在 BANK0 经历自动时钟切换后，如果重新验证原始时钟源，则 BANK0 将立即切换回原始时钟。除非将 BANK0_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。
5	BANK5_AUTO_CLK_SWITCHOVER_EN	R/W	0x0	BANK5 自动时钟切换启用。假设 BANK5 以输入时钟为时钟源，如果确定输入时钟无效 (LOS)，BANK5 会自动将其时钟源切换到 BANK5_AUTO_CLK_SWITCHOVER_CLK_SEL 所选的由 FOD 生成的时钟。无法与 BANK5_CLK_DIS_ON_LOS 或 BANK5 缓冲器模式同时启用。
4	BANK4_AUTO_CLK_SWITCHOVER_EN	R/W	0x0	BANK4 自动时钟切换启用。假设 BANK4 以输入时钟为时钟源，如果确定输入时钟无效 (LOS)，BANK4 会自动将其时钟源切换到 BANK4_AUTO_CLK_SWITCHOVER_CLK_SEL 所选的由 FOD 生成的时钟。无法与 BANK4_CLK_DIS_ON_LOS 或 BANK4 缓冲器模式同时启用。
3	BANK3_AUTO_CLK_SWITCHOVER_EN	R/W	0x0	BANK3 自动时钟切换启用。假设 BANK3 以输入时钟为时钟源，如果确定输入时钟无效 (LOS)，BANK3 会自动将其时钟源切换到 BANK3_AUTO_CLK_SWITCHOVER_CLK_SEL 所选的由 FOD 生成的时钟。无法与 BANK3_CLK_DIS_ON_LOS 或 BANK3 缓冲器模式同时启用。
2	BANK2_AUTO_CLK_SWITCHOVER_EN	R/W	0x0	BANK2 自动时钟切换启用。假设 BANK2 以输入时钟为时钟源，如果确定输入时钟无效 (LOS)，BANK2 会自动将其时钟源切换到 BANK2_AUTO_CLK_SWITCHOVER_CLK_SEL 所选的由 FOD 生成的时钟。无法与 BANK2_CLK_DIS_ON_LOS 或 BANK2 缓冲器模式同时启用。
1	BANK1_AUTO_CLK_SWITCHOVER_EN	R/W	0x0	BANK1 自动时钟切换启用。假设 BANK1 以输入时钟为时钟源，如果确定输入时钟无效 (LOS)，BANK1 会自动将其时钟源切换到 BANK1_AUTO_CLK_SWITCHOVER_CLK_SEL 所选的由 FOD 生成的时钟。无法与 BANK1_CLK_DIS_ON_LOS 或 BANK1 缓冲器模式同时启用。
0	BANK0_AUTO_CLK_SWITCHOVER_EN	R/W	0x0	BANK0 自动时钟切换启用。假设 BANK0 以输入时钟为时钟源，如果确定输入时钟无效 (LOS)，BANK0 会自动将其时钟源切换到 BANK0_AUTO_CLK_SWITCHOVER_CLK_SEL 所选的由 FOD 生成的时钟。无法与 BANK0_CLK_DIS_ON_LOS 或 BANK0 缓冲器模式同时启用。

3.84 R94 寄存器 (偏移 = 0x5E) [复位 = 0xF0]

R94 如 表 3-86 所示。

返回到[汇总表](#)。

表 3-86. R94 寄存器字段说明

位	字段	类型	复位	说明
7	BANK3_AUTO_CLK_SWITCHOVER_CLK_SEL	R/W	0x1	BANK3 自动时钟切换时钟选择。如果确定原始 BANK3 时钟源无效，则选择切换到的时钟源。除非将 BANK3_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = PATH0 0x1 = PATH1
6	BANK2_AUTO_CLK_SWITCHOVER_CLK_SEL	R/W	0x1	BANK2 自动时钟切换时钟选择。如果确定原始 BANK2 时钟源无效，则选择切换到的时钟源。除非将 BANK2_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = PATH0 0x1 = PATH1
5	BANK1_AUTO_CLK_SWITCHOVER_CLK_SEL	R/W	0x1	BANK1 自动时钟切换时钟选择。如果确定原始 BANK1 时钟源无效，则选择切换到的时钟源。除非将 BANK1_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = PATH0 0x1 = PATH1
4	BANK0_AUTO_CLK_SWITCHOVER_CLK_SEL	R/W	0x1	BANK0 自动时钟切换时钟选择。如果确定原始 BANK0 时钟源无效，则选择切换到的时钟源。除非将 BANK0_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = PATH0 0x1 = PATH1
3	BANK5_AUTO_CLK_SWITCHBACK_EN	R/W	0x0	BANK5 自动时钟回切启用。启用后，在 BANK5 经历自动时钟切换后，如果重新验证原始时钟源，则 BANK5 将立即切换回原始时钟。除非将 BANK5_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。
2	BANK4_AUTO_CLK_SWITCHBACK_EN	R/W	0x0	BANK4 自动时钟回切启用。启用后，在 BANK4 经历自动时钟切换后，如果重新验证原始时钟源，则 BANK4 将立即切换回原始时钟。除非将 BANK4_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。
1	BANK3_AUTO_CLK_SWITCHBACK_EN	R/W	0x0	BANK3 自动时钟回切启用。启用后，在 BANK3 经历自动时钟切换后，如果重新验证原始时钟源，则 BANK3 将立即切换回原始时钟。除非将 BANK3_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。
0	BANK2_AUTO_CLK_SWITCHBACK_EN	R/W	0x0	BANK2 自动时钟回切启用。启用后，在 BANK2 经历自动时钟切换后，如果重新验证原始时钟源，则 BANK2 将立即切换回原始时钟。除非将 BANK2_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。

3.85 R95 寄存器 (偏移 = 0x5F) [复位 = 0xFF]

R95 如 表 3-87 所示。

返回到[汇总表](#)。

表 3-87. R95 寄存器字段说明

位	字段	类型	复位	说明
7	BANK5_CLK_SWITCHOVER_TYPE	R/W	0x1	BANK5 时钟切换类型。选择 BANK5 的以下三种时钟切换行为是否采用无毛刺模式：自动时钟切换/回切、通过 I2C 触发的手动时钟切换，以及 PERST# 信号触发的缓冲器模式时钟切换。 0x0 = 立即 0x1 = 无毛刺
6	BANK4_CLK_SWITCHOVER_TYPE	R/W	0x1	BANK4 时钟切换类型。选择 BANK4 的以下三种时钟切换行为是否采用无毛刺模式：自动时钟切换/回切、通过 I2C 触发的手动时钟切换，以及 PERST# 信号触发的缓冲器模式时钟切换。 0x0 = 立即 0x1 = 无毛刺
5	BANK3_CLK_SWITCHOVER_TYPE	R/W	0x1	BANK3 时钟切换类型。选择 BANK3 的以下三种时钟切换行为是否采用无毛刺模式：自动时钟切换/回切、通过 I2C 触发的手动时钟切换，以及 PERST# 信号触发的缓冲器模式时钟切换。 0x0 = 立即 0x1 = 无毛刺
4	BANK2_CLK_SWITCHOVER_TYPE	R/W	0x1	BANK2 时钟切换类型。选择 BANK2 的以下三种时钟切换行为是否采用无毛刺模式：自动时钟切换/回切、通过 I2C 触发的手动时钟切换，以及 PERST# 信号触发的缓冲器模式时钟切换。 0x0 = 立即 0x1 = 无毛刺
3	BANK1_CLK_SWITCHOVER_TYPE	R/W	0x1	BANK1 时钟切换类型。选择 BANK1 的以下三种时钟切换行为是否采用无毛刺模式：自动时钟切换/回切、通过 I2C 触发的手动时钟切换，以及 PERST# 信号触发的缓冲器模式时钟切换。除非将 BANK1_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = 立即 0x1 = 无毛刺
2	BANK0_CLK_SWITCHOVER_TYPE	R/W	0x1	BANK0 时钟切换类型。选择 BANK0 的以下三种时钟切换行为是否采用无毛刺模式：自动时钟切换/回切、通过 I2C 触发的手动时钟切换，以及 PERST# 信号触发的缓冲器模式时钟切换。 0x0 = 立即 0x1 = 无毛刺
1	BANK5_AUTO_CLK_SWITCHOVER_CLK_SEL	R/W	0x1	BANK5 自动时钟切换时钟选择。如果确定原始 BANK5 时钟源无效，则选择切换到的时钟源。除非将 BANK5_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = PATH0 0x1 = PATH1
0	BANK4_AUTO_CLK_SWITCHOVER_CLK_SEL	R/W	0x1	BANK4 自动时钟切换时钟选择。如果确定原始 BANK4 时钟源无效，则选择切换到的时钟源。除非将 BANK4_AUTO_CLK_SWITCHOVER_EN 设为 1，否则将忽略该位。 0x0 = PATH0 0x1 = PATH1

3.86 R96 寄存器 (偏移 = 0x60) [复位 = 0xC0]

R96 如 表 3-88 所示。

返回到[汇总表](#)。

表 3-88. R96 寄存器字段说明

位	字段	类型	复位	说明
7	BANK1_SWITCHOVER_FRC_CLK_EN	R/W	0x1	强制 BANK1 切换。启用后，更改 OTP 页面上的 BANK1_CLK_SEL 可实现在 FOD 和输入之间切换，但通过 I2C 更改 BANK1_CLK_SEL 不会更改有效时钟源。禁用后，更改 OTP 页面上的 BANK1_CLK_SEL 无法在 FOD 和输入之间切换，但通过 I2C 更改 BANK1_CLK_SEL 将更改有效时钟源。 0x0 = 通过 I2C 切换；通过更改 OTP 页面来更改 BANK1_CLK_SEL 的值将不起作用。通过 I2C 更改 BANK1_CLK_SEL 的值将会产生影响。 0x1 = 通过 OTP 切换；将可以通过更改 OTP 页面来更改 BANK1_CLK_SEL 的值。通过 I2C 更改 BANK1_CLK_SEL 的值不会产生任何影响。
6	BANK0_SWITCHOVER_FRC_CLK_EN	R/W	0x1	强制 BANK0 切换。启用后，更改 OTP 页面上的 BANK0_CLK_SEL 可实现在 FOD 和输入之间切换，但通过 I2C 更改 BANK0_CLK_SEL 不会更改有效时钟源。禁用后，更改 OTP 页面上的 BANK0_CLK_SEL 无法在 FOD 和输入之间切换，但通过 I2C 更改 BANK0_CLK_SEL 将更改有效时钟源。 0x0 = 通过 I2C 切换；通过更改 OTP 页面来更改 BANK0_CLK_SEL 的值将不起作用。通过 I2C 更改 BANK0_CLK_SEL 的值将会产生影响。 0x1 = 通过 OTP 切换；将可以通过更改 OTP 页面来更改 BANK0_CLK_SEL 的值。通过 I2C 更改 BANK0_CLK_SEL 的值不会产生任何影响。
5	BANK5_CLK_DIS_ON_LOS	R/W	0x0	信号丢失时禁用 BANK5 时钟。启用后，如果 BANK5 以输入时钟为时钟源，并且确定该输入时钟无效，则会自动禁用 BANK5 时钟。无法与 BANK5_AUTO_CLK_SWITCHOVER_EN 或 BANK5 缓冲器模式同时启用。 0x0 = LOS 时不禁用 0x1 = LOS 时禁用
4	BANK4_CLK_DIS_ON_LOS	R/W	0x0	信号丢失时禁用 BANK4 时钟。启用后，如果 BANK4 以输入时钟为时钟源，并且确定该输入时钟无效，则会自动禁用 BANK4 时钟。无法与 BANK4_AUTO_CLK_SWITCHOVER_EN 或 BANK4 缓冲器模式同时启用。 0x0 = LOS 时不禁用 0x1 = LOS 时禁用
3	BANK3_CLK_DIS_ON_LOS	R/W	0x0	信号丢失时禁用 BANK3 时钟。启用后，如果 BANK3 以输入时钟为时钟源，并且确定该输入时钟无效，则会自动禁用 BANK3 时钟。无法与 BANK3_AUTO_CLK_SWITCHOVER_EN 或 BANK3 缓冲器模式同时启用。 0x0 = LOS 时不禁用 0x1 = LOS 时禁用
2	BANK2_CLK_DIS_ON_LOS	R/W	0x0	信号丢失时禁用 BANK2 时钟。启用后，如果 BANK2 以输入时钟为时钟源，并且确定该输入时钟无效，则会自动禁用 BANK2 时钟。无法与 BANK2_AUTO_CLK_SWITCHOVER_EN 或 BANK2 缓冲器模式同时启用。 0x0 = LOS 时不禁用 0x1 = LOS 时禁用
1	BANK1_CLK_DIS_ON_LOS	R/W	0x0	信号丢失时禁用 BANK1 时钟。启用后，如果 BANK1 以输入时钟为时钟源，并且确定该输入时钟无效，则会自动禁用 BANK1 时钟。无法与 BANK1_AUTO_CLK_SWITCHOVER_EN 或 BANK1 缓冲器模式同时启用。 0x0 = LOS 时不禁用 0x1 = LOS 时禁用

表 3-88. R96 寄存器字段说明（续）

位	字段	类型	复位	说明
0	BANK0_CLK_DIS_ON_LOS	R/W	0x0	<p>信号丢失时禁用 BANK0 时钟。启用后，如果 BANK0 以输入时钟为时钟源，并且确定该输入时钟无效，则会自动禁用 BANK0 时钟。无法与 BANK0_AUTO_CLK_SWITCHOVER_EN 或 BANK0 缓冲器模式同时启用。</p> <p>0x0 = LOS 时不禁用</p> <p>0x1 = LOS 时禁用</p>

3.87 R97 寄存器 (偏移 = 0x61) [复位 = 0x0F]

R97 如 表 3-89 所示。

返回到[汇总表](#)。

表 3-89. R97 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT1_SLEW_RATE	R/W	0x0	OUT1 转换率 (差分 和 1.2V LVCMOS)。控制 OUT1 的转换率。0x0 是最快的转换率设置, 0x3 是最慢的设置。实际转换率取决于 OUT1 时钟格式和 VDDO_1_2 电源电平。如果 OUT1 设置为 LVCMOS (1.2V LVCMOS 除外), 将会忽略该字段 (请参阅 OUT1_CMOS_SLEW_RATE)。 0x0 = 2.4V/ns - 3.7V/ns 0x1 = 2.2V/ns - 3.4V/ns 0x2 = 2.0V/ns - 3.1V/ns 0x3 = 1.8V/ns - 2.8V/ns
5:4	OUT0_SLEW_RATE	R/W	0x0	OUT0 转换率 (差分 和 1.2V LVCMOS)。控制 OUT0 的转换率。0x0 是最快的转换率设置, 0x3 是最慢的设置。实际转换率取决于 OUT0 时钟格式和 VDDO_0 电源电平。如果 OUT0 设置为 LVCMOS (1.2V LVCMOS 除外), 将会忽略该字段 (请参阅 OUT0_CMOS_SLEW_RATE)。 0x0 = 2.4V/ns - 3.7V/ns 0x1 = 2.2V/ns - 3.4V/ns 0x2 = 2.0V/ns - 3.1V/ns 0x3 = 1.8V/ns - 2.8V/ns
3	BANK5_SWITCHOVER_FRC_CLK_EN	R/W	0x1	强制 BANK5 切换。启用后, 更改 OTP 页面上的 BANK5_CLK_SEL 可实现在 FOD 和输入之间切换, 但通过 I2C 更改 BANK5_CLK_SEL 不会更改有效时钟源。禁用后, 更改 OTP 页面上的 BANK5_CLK_SEL 无法在 FOD 和输入之间切换, 但通过 I2C 更改 BANK5_CLK_SEL 将更改有效时钟源。 0x0 = 通过 I2C 切换; 通过更改 OTP 页面来更改 BANK5_CLK_SEL 的值将不起作用。通过 I2C 更改 BANK5_CLK_SEL 的值将会产生影响。 0x1 = 通过 OTP 切换; 将可以通过更改 OTP 页面来更改 BANK5_CLK_SEL 的值。通过 I2C 更改 BANK5_CLK_SEL 的值不会产生任何影响。
2	BANK4_SWITCHOVER_FRC_CLK_EN	R/W	0x1	强制 BANK4 切换。启用后, 更改 OTP 页面上的 BANK4_CLK_SEL 可实现在 FOD 和输入之间切换, 但通过 I2C 更改 BANK4_CLK_SEL 不会更改有效时钟源。禁用后, 更改 OTP 页面上的 BANK4_CLK_SEL 无法在 FOD 和输入之间切换, 但通过 I2C 更改 BANK4_CLK_SEL 将更改有效时钟源。 0x0 = 通过 I2C 切换; 通过更改 OTP 页面来更改 BANK4_CLK_SEL 的值将不起作用。通过 I2C 更改 BANK4_CLK_SEL 的值将会产生影响。 0x1 = 通过 OTP 切换; 将可以通过更改 OTP 页面来更改 BANK4_CLK_SEL 的值。通过 I2C 更改 BANK4_CLK_SEL 的值不会产生任何影响。
1	BANK3_SWITCHOVER_FRC_CLK_EN	R/W	0x1	强制 BANK3 切换。启用后, 更改 OTP 页面上的 BANK3_CLK_SEL 可实现在 FOD 和输入之间切换, 但通过 I2C 更改 BANK3_CLK_SEL 不会更改有效时钟源。禁用后, 更改 OTP 页面上的 BANK3_CLK_SEL 无法在 FOD 和输入之间切换, 但通过 I2C 更改 BANK3_CLK_SEL 将更改有效时钟源。 0x0 = 通过 I2C 切换; 通过更改 OTP 页面来更改 BANK3_CLK_SEL 的值将不起作用。通过 I2C 更改 BANK3_CLK_SEL 的值将会产生影响。 0x1 = 通过 OTP 切换; 将可以通过更改 OTP 页面来更改 BANK3_CLK_SEL 的值。通过 I2C 更改 BANK3_CLK_SEL 的值不会产生任何影响。

表 3-89. R97 寄存器字段说明（续）

位	字段	类型	复位	说明
0	BANK2_SWITCHOVER_FRC_CLK_EN	R/W	0x1	<p>强制 BANK2 切换。启用后，更改 OTP 页面上的 BANK2_CLK_SEL 可实现在 FOD 和输入之间切换，但通过 I2C 更改 BANK2_CLK_SEL 不会更改有效时钟源。禁用后，更改 OTP 页面上的 BANK2_CLK_SEL 无法在 FOD 和输入之间切换，但通过 I2C 更改 BANK2_CLK_SEL 将更改有效时钟源。</p> <p>0x0 = 通过 I2C 切换；通过更改 OTP 页面来更改 BANK2_CLK_SEL 的值将不起作用。通过 I2C 更改 BANK2_CLK_SEL 的值将会产生影响。</p> <p>0x1 = 通过 OTP 切换；将可以通过更改 OTP 页面来更改 BANK2_CLK_SEL 的值。通过 I2C 更改 BANK2_CLK_SEL 的值不会产生任何影响。</p>

3.88 R98 寄存器 (偏移 = 0x62) [复位 = 0x00]

R98 如 表 3-90 所示。

返回到[汇总表](#)。

表 3-90. R98 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT3_SLEW_RATE	R/W	0x0	OUT3 转换率 (差分 1.2V LVCMOS)。控制 OUT3 的转换率。0x0 是最快的转换率设置, 0x3 是最慢的设置。实际转换率取决于 OUT3 时钟格式和 VDDO_3 电源电平。如果 OUT3 设置为 LVCMOS (1.2V LVCMOS 除外), 将会忽略该字段 (请参阅 OUT3_CMOS_SLEW_RATE)。 0x0 = 2.4V/ns - 3.7V/ns 0x1 = 2.2V/ns - 3.4V/ns 0x2 = 2.0V/ns - 3.1V/ns 0x3 = 1.8V/ns - 2.8V/ns
5:4	OUT2_SLEW_RATE	R/W	0x0	OUT2 转换率 (差分 1.2V LVCMOS)。控制 OUT2 的转换率。0x0 是最快的转换率设置, 0x3 是最慢的设置。实际转换率取决于 OUT2 时钟格式和 VDDO_2 电源电平。如果 OUT2 设置为 LVCMOS (1.2V LVCMOS 除外), 将会忽略该字段 (请参阅 OUT2_CMOS_SLEW_RATE)。 0x0 = 2.4V/ns - 3.7V/ns 0x1 = 2.2V/ns - 3.4V/ns 0x2 = 2.0V/ns - 3.1V/ns 0x3 = 1.8V/ns - 2.8V/ns
3:0	RESERVED	R	0x0	保留

3.89 R99 寄存器 (偏移 = 0x63) [复位 = 0x00]

R99 如 [表 3-91](#) 所示。

返回到[汇总表](#)。

表 3-91. R99 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT1_CMOS_SLEW_RATE	R/W	0x0	OUT1 转换率 (CMOS)。控制 OUT1 的转换率。0x0 是最快的转换率设置，0x3 是最慢的设置。实际转换率取决于 VDDO_1 电源电平。如果 OUT1 设置为差分或 1.2V LVCMOS，将会忽略该字段。如果 OUT1 未配置为 LVCMOS，将会忽略该字段 (请参阅 OUT1_SLEW_RATE)。 0x0 = 3.1V/ns - 5.2V/ns 0x1 = 2.6V/ns - 5V/ns 0x2 = 1.7V/ns - 4.0V/ns 0x3 = 1.3V/ns - 3.5V/ns
5:4	OUT0_CMOS_SLEW_RATE	R/W	0x0	OUT0 转换率 (CMOS)。控制 OUT0 的转换率。0x0 是最快的转换率设置，0x3 是最慢的设置。实际转换率取决于 VDDO_0 电源电平。如果 OUT0 设置为差分或 1.2V LVCMOS，将会忽略该字段。如果 OUT0 未配置为 LVCMOS，将会忽略该字段 (请参阅 OUT0_SLEW_RATE)。 0x0 = 3.1V/ns - 5.2V/ns 0x1 = 2.6V/ns - 5V/ns 0x2 = 1.7V/ns - 4.0V/ns 0x3 = 1.3V/ns - 3.5V/ns
3:0	RESERVED	R	0x0	保留

3.90 R100 寄存器 (偏移 = 0x64) [复位 = 0x00]

R100 如 表 3-92 所示。

返回到[汇总表](#)。

表 3-92. R100 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT3_CMOS_SLEW_RATE	R/W	0x0	OUT3 转换率 (CMOS)。控制 OUT3 的转换率。0x0 是最快的转换率设置，0x3 是最慢的设置。实际转换率取决于 VDDO_3_4 电源电平。如果 OUT3 设置为差分或 1.2V LVCMOS，将会忽略该字段。如果 OUT3 未配置为 LVCMOS，将会忽略该字段 (请参阅 OUT3_SLEW_RATE)。 0x0 = 3.1V/ns - 5.2V/ns 0x1 = 2.6V/ns - 5V/ns 0x2 = 1.7V/ns - 4.0V/ns 0x3 = 1.3V/ns - 3.5V/ns
5:4	OUT2_CMOS_SLEW_RATE	R/W	0x0	OUT2 转换率 (CMOS)。控制 OUT2 的转换率。0x0 是最快的转换率设置，0x3 是最慢的设置。实际转换率取决于 VDDO_1_2 电源电平。如果 OUT2 设置为差分或 1.2V LVCMOS，将会忽略该字段。如果 OUT2 未配置为 LVCMOS，将会忽略该字段 (请参阅 OUT2_SLEW_RATE)。 0x0 = 3.1V/ns - 5.2V/ns 0x1 = 2.6V/ns - 5V/ns 0x2 = 1.7V/ns - 4.0V/ns 0x3 = 1.3V/ns - 3.5V/ns
3:0	RESERVED	R	0x0	保留

3.91 R101 寄存器 (偏移 = 0x65) [复位 = 0xA0]

R101 如 表 3-93 所示。

返回到[汇总表](#)。

表 3-93. R101 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT1_DIS_STATE	R/W	0x2	OUT1 禁用状态。选择 OUT0 被禁用时的 OUT0_P 和 OUT0_N 状态。对于 AC-LVDS 时钟，必须选择低电平/低电平。DC-LVDS 时钟可以选择任何禁用状态。对于任一 LVDS 耦合，“低电平/低电平”不能准确描述输出时钟行为；输出时钟行为将改为高电平/低电平。 0x0 = P/N：高电平/低电平 0x1 = P/N：低电平/高电平 0x2 = P/N：低电平/低电平；对于 LVDS 时钟，低电平/低电平无效，如果选择了该状态，将改为使用高电平/低电平。 0x3 = P/N：HI-Z/HI-Z
5:4	OUT0_DIS_STATE	R/W	0x2	OUT0 禁用状态。选择 OUT0 被禁用时的 OUT0_P 和 OUT0_N 状态。对于 AC-LVDS 时钟，必须选择低电平/低电平。DC-LVDS 时钟可以选择任何禁用状态。对于任一 LVDS 耦合，“低电平/低电平”不能准确描述输出时钟行为；输出时钟行为将改为高电平/低电平。 0x0 = P/N：高电平/低电平 0x1 = P/N：低电平/高电平 0x2 = P/N：低电平/低电平；对于 LVDS 时钟，低电平/低电平无效，如果选择了该状态，将改为使用高电平/低电平。 0x3 = P/N：HI-Z/HI-Z
3:0	RESERVED	R	0x0	保留

3.92 R102 寄存器 (偏移 = 0x66) [复位 = 0x80]

R102 如 表 3-94 所示。

返回到[汇总表](#)。

表 3-94. R102 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT3_DIS_STATE	R/W	0x2	OUT3 禁用状态。选择 OUT0 被禁用时的 OUT0_P 和 OUT0_N 状态。对于 AC-LVDS 时钟，必须选择低电平/低电平。DC-LVDS 时钟可以选择任何禁用状态。对于任一 LVDS 耦合，“低电平/低电平”不能准确描述输出时钟行为；输出时钟行为将改为高电平/低电平。 0x0 = P/N：高电平/低电平 0x1 = P/N：低电平/高电平 0x2 = P/N：低电平/低电平；对于 LVDS 时钟，低电平/低电平无效，如果选择了该状态，将改为使用高电平/低电平。 0x3 = P/N：HI-Z/HI-Z
5:4	OUT2_DIS_STATE	R/W	0x0	OUT2 禁用状态。选择 OUT0 被禁用时的 OUT0_P 和 OUT0_N 状态。对于 AC-LVDS 时钟，必须选择低电平/低电平。DC-LVDS 时钟可以选择任何禁用状态。对于任一 LVDS 耦合，“低电平/低电平”不能准确描述输出时钟行为；输出时钟行为将改为高电平/低电平。 0x0 = P/N：高电平/低电平 0x1 = P/N：低电平/高电平 0x2 = P/N：低电平/低电平；对于 LVDS 时钟，低电平/低电平无效，如果选择了该状态，将改为使用高电平/低电平。 0x3 = P/N：HI-Z/HI-Z
3:0	RESERVED	R	0x0	保留

3.93 R103 寄存器 (偏移 = 0x67) [复位 = 0x00]

R103 如 [表 3-95](#) 所示。

返回到[汇总表](#)。

表 3-95. R103 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT0_FMT	R/W	0x0	OUT0 时钟格式。 0x0 = 100 Ω LP-HCSL 0x1 = 85 Ω LP-HCSL 0x2 = LVDS 0x3 = LVCMOS
5	REF1_DIS_STATE	R/W	0x0	REF1 禁用状态。选择 REF1 被禁用时的 REF1 状态。 0x0 = LOW 0x1 = HI-Z
4	REF0_DIS_STATE	R/W	0x0	REF0 禁用状态。选择 REF0 被禁用时的 REF0 状态。 0x0 = LOW 0x1 = HI-Z
3:0	RESERVED	R	0x0	保留

3.94 R104 寄存器 (偏移 = 0x68) [复位 = 0x00]

R104 如 [表 3-96](#) 所示。

返回到[汇总表](#)。

表 3-96. R104 寄存器字段说明

位	字段	类型	复位	说明
7:6	OUT2_FMT	R/W	0x0	OUT2 时钟格式。 0x0 = 100 Ω LP-HCSL 0x1 = 85 Ω LP-HCSL 0x2 = LVDS 0x3 = LVCMOS
5:2	RESERVED	R	0x0	保留
1:0	OUT1_FMT	R/W	0x0	OUT1 时钟格式。 0x0 = 100 Ω LP-HCSL 0x1 = 85 Ω LP-HCSL 0x2 = LVDS 0x3 = LVCMOS

3.95 R105 寄存器 (偏移 = 0x69) [复位 = 0x00]

R105 如 [表 3-97](#) 所示。

返回到[汇总表](#)。

表 3-97. R105 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	IN1_LOS	R/W	0x0	IN1 信号丢失。该位设置为 1，表示 IN1 当前无效。

3.96 R106 寄存器 (偏移 = 0x6A) [复位 = 0x00]

R106 如 表 3-98 所示。

返回到[汇总表](#)。

表 3-98. R106 寄存器字段说明

位	字段	类型	复位	说明
7	OUT1_CMOS_1P2V_EN	R/W	0x0	OUT1 1.2V CMOS 启用。当 OUT1 的时钟格式配置为 LVCMOS 选项之一时，该位确定 CMOS 时钟电压将是 1.2V 还是与 VDDO_1_2 电源电压匹配。当 OUT1 的时钟格式未配置为 LVCMOS 选项之一时，将忽略该位。
6	OUT0_CMOS_1P2V_EN	R/W	0x0	OUT0 1.2V CMOS 启用。当 OUT0 的时钟格式配置为 LVCMOS 选项之一时，该位确定 CMOS 时钟电压将是 1.2V 还是与 VDDO_0 电源电压匹配。当 OUT0 的时钟格式未配置为 LVCMOS 选项之一时，将忽略该位。
5:2	RESERVED	R	0x0	保留
1:0	OUT3_FMT	R/W	0x0	OUT3 时钟格式。 0x0 = 100 Ω LP-HCSL 0x1 = 85 Ω LP-HCSL 0x2 = LVDS 0x3 = LVCMOS

3.97 R107 寄存器 (偏移 = 0x6B) [复位 = 0x00]

R107 如 表 3-99 所示。

返回到[汇总表](#)。

表 3-99. R107 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	OUT3_CMOS_1P2V_EN	R/W	0x0	OUT3 1.2V CMOS 启用。当 OUT3 的时钟格式配置为 LVCMOS 选项之一时，该位确定 CMOS 时钟电压将是 1.2V 还是与 VDDO_3_4 电源电压匹配。当 OUT3 的时钟格式未配置为 LVCMOS 选项之一时，将忽略该位。
2	OUT2_CMOS_1P2V_EN	R/W	0x0	OUT2 1.2V CMOS 启用。当 OUT2 的时钟格式配置为 LVCMOS 选项之一时，该位确定 CMOS 时钟电压将是 1.2V 还是与 VDDO_1_2 电源电压匹配。当 OUT2 的时钟格式未配置为 LVCMOS 选项之一时，将忽略该位。
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.98 R108 寄存器 (偏移 = 0x6C) [复位 = 0xCC]

R108 如 表 3-100 所示。

返回到[汇总表](#)。

表 3-100. R108 寄存器字段说明

位	字段	类型	复位	说明
7:4	OUT1_OE_GRP	R/W	0xC	<p>OUT1 输出启用组。该字段确定是否将 OUT1 分配给输出启用组。如果分配给输出启用组，则进一步确定输出启用组的分配。如果未将其分配给输出启用组，则进一步确定 OUT1 是否受全局输出启用引脚或全局输出启用寄存器字段的影响。</p> <p>0x0 = 0 : OE_GROUP_0 0x1 = 1 : OE_GROUP_1 0x2 = 2 : OE_GROUP_2 0x3 = 3 : OE_GROUP_3 0x4 = 4 : OE_GROUP_4 0xB = 11 : 仅限全局 OE；未分配。受全局输出启用控件的影响。 0xC = 12 : 无 OE 组；未分配。不受全局输出启用控件的影响。</p>
3:0	OUT0_OE_GRP	R/W	0xC	<p>OUT0 输出启用组。该字段确定是否将 OUT0 分配给输出启用组。如果分配给了一个组，则进一步确定组的分配。否则，进一步确定 OUT0 是否受全局输出启用引脚或全局输出启用寄存器字段的影响。</p> <p>0x0 = 0 : OE_GROUP_0 0x1 = 1 : OE_GROUP_1 0x2 = 2 : OE_GROUP_2 0x3 = 3 : OE_GROUP_3 0x4 = 4 : OE_GROUP_4 0xB = 11 : 仅限全局 OE；未分配。受全局输出启用控件的影响。 0xC = 12 : 无 OE 组；未分配。不受全局输出启用控件的影响。</p>

3.99 R110 寄存器 (偏移 = 0x6E) [复位 = 0xCC]

R110 如 表 3-101 所示。

返回到[汇总表](#)。

表 3-101. R110 寄存器字段说明

位	字段	类型	复位	说明
7:4	OUT3_OE_GRP	R/W	0xC	<p>OUT3 输出启用组。该字段确定是否将 OUT3 分配给输出启用组。如果分配给输出启用组，则进一步确定输出启用组的分配。如果未将其分配给输出启用组，则进一步确定 OUT3 是否受全局输出启用引脚或全局输出启用寄存器字段的影响。</p> <p>0x0 = 0 : OE_GROUP_0 0x1 = 1 : OE_GROUP_1 0x2 = 2 : OE_GROUP_2 0x3 = 3 : OE_GROUP_3 0x4 = 4 : OE_GROUP_4 0xB = 11 : 仅限全局 OE；未分配。受全局输出启用控件的影响。 0xC = 12 : 无 OE 组；未分配。不受全局输出启用控件的影响。</p>
3:0	OUT2_OE_GRP	R/W	0xC	<p>OUT2 输出启用组。该字段确定是否将 OUT2 分配给输出启用组。如果分配给输出启用组，则进一步确定输出启用组的分配。如果未将其分配给输出启用组，则进一步确定 OUT2 是否受全局输出启用引脚或全局输出启用寄存器字段的影响。</p> <p>0x0 = 0 : OE_GROUP_0 0x1 = 1 : OE_GROUP_1 0x2 = 2 : OE_GROUP_2 0x3 = 3 : OE_GROUP_3 0x4 = 4 : OE_GROUP_4 0xB = 11 : 仅限全局 OE；未分配。受全局输出启用控件的影响。 0xC = 12 : 无 OE 组；未分配。不受全局输出启用控件的影响。</p>

3.100 R111 寄存器 (偏移 = 0x6F) [复位 = 0xCC]

R111 如 表 3-102 所示。

返回到[汇总表](#)。

表 3-102. R111 寄存器字段说明

位	字段	类型	复位	说明
7:4	REF1_OE_GRP	R/W	0xC	REF1 输出启用组。该字段确定是否将 REF1 分配给输出启用组。如果分配给输出启用组，则进一步确定输出启用组的分配。如果未将其分配给输出启用组，则进一步确定 REF1 是否受全局输出启用引脚或全局输出启用寄存器字段的影响。 0x0 = 0 : OE_GROUP_0 0x1 = 1 : OE_GROUP_1 0x2 = 2 : OE_GROUP_2 0x3 = 3 : OE_GROUP_3 0x4 = 4 : OE_GROUP_4 0xB = 11 : 仅限全局 OE；未分配。受全局输出启用控件的影响。 0xC = 12 : 无 OE 组；未分配。不受全局输出启用控件的影响。
3:0	REF0_OE_GRP	R/W	0xC	REF0 输出启用组。该字段确定是否将 REF0 分配给输出启用组。如果分配给输出启用组，则进一步确定输出启用组的分配。如果未将其分配给输出启用组，则进一步确定 REF0 是否受全局输出启用引脚或全局输出启用寄存器字段的影响。 0x0 = 0 : OE_GROUP_0 0x1 = 1 : OE_GROUP_1 0x2 = 2 : OE_GROUP_2 0x3 = 3 : OE_GROUP_3 0x4 = 4 : OE_GROUP_4 0xB = 11 : 仅限全局 OE；未分配。受全局输出启用控件的影响。 0xC = 12 : 无 OE 组；未分配。不受全局输出启用控件的影响。

3.101 R112 寄存器 (偏移 = 0x70) [复位 = 0xBB]

R112 如 表 3-103 所示。

返回到[汇总表](#)。

表 3-103. R112 寄存器字段说明

位	字段	类型	复位	说明
7:4	OUT1_LPHCSL_VOD_SE L	R/W	0xB	通道 1 的可编程 LP-HCSL 摆幅 0x0 = 686mV 0x1 = 714mV 0x2 = 741mV 0x3 = 768mV 0x4 = 793mV 0x5 = 817mV 0x6 = 794mV 0x7 = 820mV 0x8 = 823mV 0x9 = 847mV 0xA = 872mV 0xB = 896mV 0xC = 921mV 0xD = 945mV 0xE = 969mV 0xF = 993mV
3:0	OUT0_LPHCSL_VOD_SE L	R/W	0xB	通道 0 的可编程 LP-HCSL 摆幅 0x0 = 686mV 0x1 = 714mV 0x2 = 741mV 0x3 = 768mV 0x4 = 793mV 0x5 = 817mV 0x6 = 794mV 0x7 = 820mV 0x8 = 823mV 0x9 = 847mV 0xA = 872mV 0xB = 896mV 0xC = 921mV 0xD = 945mV 0xE = 969mV 0xF = 993mV

3.102 R114 寄存器 (偏移 = 0x72) [复位 = 0xBB]

R114 如 表 3-104 所示。

返回到[汇总表](#)。

表 3-104. R114 寄存器字段说明

位	字段	类型	复位	说明
7:4	OUT3_LPHCSL_VOD_SE L	R/W	0xB	通道 3 的可编程 LP-HCSL 摆幅 0x0 = 686mV 0x1 = 714mV 0x2 = 741mV 0x3 = 768mV 0x4 = 793mV 0x5 = 817mV 0x6 = 794mV 0x7 = 820mV 0x8 = 823mV 0x9 = 847mV 0xA = 872mV 0xB = 896mV 0xC = 921mV 0xD = 945mV 0xE = 969mV 0xF = 993mV
3:0	OUT2_LPHCSL_VOD_SE L	R/W	0xB	通道 2 的可编程 LP-HCSL 摆幅 0x0 = 686mV 0x1 = 714mV 0x2 = 741mV 0x3 = 768mV 0x4 = 793mV 0x5 = 817mV 0x6 = 794mV 0x7 = 820mV 0x8 = 823mV 0x9 = 847mV 0xA = 872mV 0xB = 896mV 0xC = 921mV 0xD = 945mV 0xE = 969mV 0xF = 993mV

3.103 R116 寄存器 (偏移 = 0x74) [复位 = 0x00]

R116 如 表 3-105 所示。

返回到[汇总表](#)。

表 3-105. R116 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:2	OUT1_SYNC_MODE	R/W	0x0	<p>OUT1 同步模式。为 OUT1 选择输出时钟同步模式。要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。为了最小化延迟，请将该字段设置为“无同步模式”。</p> <p>0x0 = 完全同步；要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。</p> <p>0x1 = 无同步；为了最小化延迟，请将该字段设置为“无同步模式”</p> <p>0x2 = 自同步；如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。</p> <p>0x3 = 保留</p>
1:0	OUT0_SYNC_MODE	R/W	0x0	<p>OUT0 同步模式。为 OUT0 选择输出时钟同步模式。要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。为了最小化延迟，请将该字段设置为“无同步模式”。</p> <p>0x0 = 完全同步；要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。</p> <p>0x1 = 无同步；为了最小化延迟，请将该字段设置为“无同步模式”</p> <p>0x2 = 自同步；如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。</p> <p>0x3 = 保留</p>

3.104 R117 寄存器 (偏移 = 0x75) [复位 = 0x00]

R117 如 表 3-106 所示。

返回到[汇总表](#)。

表 3-106. R117 寄存器字段说明

位	字段	类型	复位	说明
7:6	REF1_SYNC_MODE	R/W	0x0	<p>REF1 同步模式。为 REF1 选择输出时钟同步模式。要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。为了最小化延迟，请将该字段设置为“无同步模式”。</p> <p>0x0 = 完全同步；要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。</p> <p>0x1 = 无同步；为了最小化延迟，请将该字段设置为“无同步模式”</p> <p>0x2 = 自同步；如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。</p> <p>0x3 = 保留</p>
5:4	REF0_SYNC_MODE	R/W	0x0	<p>REF0 同步模式。为 REF0 选择输出时钟同步模式。要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。为了最小化延迟，请将该字段设置为“无同步模式”。</p> <p>0x0 = 完全同步；要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。</p> <p>0x1 = 无同步；为了最小化延迟，请将该字段设置为“无同步模式”</p> <p>0x2 = 自同步；如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。</p> <p>0x3 = 保留</p>
3:2	OUT3_SYNC_MODE	R/W	0x0	<p>OUT3 同步模式。为 OUT3 选择输出时钟同步模式。要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。为了最小化延迟，请将该字段设置为“无同步模式”。</p> <p>0x0 = 完全同步；要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。</p> <p>0x1 = 无同步；为了最小化延迟，请将该字段设置为“无同步模式”</p> <p>0x2 = 自同步；如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。</p> <p>0x3 = 保留</p>

表 3-106. R117 寄存器字段说明 (续)

位	字段	类型	复位	说明
1:0	OUT2_SYNC_MODE	R/W	0x0	<p>OUT2 同步模式。为 OUT2 选择输出时钟同步模式。要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。为了最小化延迟，请将该字段设置为“无同步模式”。</p> <p>0x0 = 完全同步；要对一组输出时钟进行相位同步，需要将组中每个时钟的同步模式设置为“完全同步模式”，并将每个输出时钟分配到同一输出启用组或使用全局输出启用控件。</p> <p>0x1 = 无同步；为了最小化延迟，请将该字段设置为“无同步模式”</p> <p>0x2 = 自同步；如果不需要相位同步，为了保证从输出启用置为有效至第一个输出时钟边沿之间至少存在有 4 个输出时钟周期的延迟，请将该字段设置为“自同步模式”。</p> <p>0x3 = 保留</p>

3.105 R118 寄存器 (偏移 = 0x76) [复位 = 0x1E]

R118 如 表 3-107 所示。

返回到[汇总表](#)。

表 3-107. R118 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R	0x0	保留
4	OUT1N_OE_CMOS	R/W	0x1	OUT1N LVCMOS 输出启用。控制 OUT1N 是否能产生 LVCMOS 时钟。要让 OUT1N 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT1，必须针对使用该引脚的 LVCMOS 格式配置 OUT1，并且该位必须设置为 0x1。
3	OUT1P_OE_CMOS	R/W	0x1	OUT1P LVCMOS 输出启用。控制 OUT1P 是否能产生 LVCMOS 时钟。要让 OUT1P 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT1，必须针对使用该引脚的 LVCMOS 格式配置 OUT1，并且该位必须设置为 0x1。
2	OUT0N_OE_CMOS	R/W	0x1	OUT0N LVCMOS 输出启用。控制 OUT0N 是否能产生 LVCMOS 时钟。要让 OUT0N 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT0，必须针对使用该引脚的 LVCMOS 格式配置 OUT0，并且该位必须设置为 0x1。
1	OUT0P_OE_CMOS	R/W	0x1	OUT0P LVCMOS 输出启用。控制 OUT0P 是否能产生 LVCMOS 时钟。要让 OUT0P 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT0，必须针对使用该引脚的 LVCMOS 格式配置 OUT0，并且该位必须设置为 0x1。
0	SINGLE_CMOS_EN_SYN C	R/W	0x0	全局单 LVCMOS 启用同步。每个差分输出时钟对可用作两个 LVCMOS 时钟。这两个时钟可以使用各自的 OUTx_OE_CMOS_P 或 OUTx_OE_CMOS_N 来启用/禁用。设置为 0x1 时，该字段会确保各个 LVCMOS 时钟的启用/禁用与输出时钟同步，这样就不会出现矮脉冲。 0x0 = 立即；立即启用/禁用 LVCMOS 时钟，可能出现矮脉冲。 0x1 = 无毛刺；确保各个 LVCMOS 时钟的启用/禁用与输出时钟同步，这样就不会出现矮脉冲。

3.106 R119 寄存器 (偏移 = 0x77) [复位 = 0x1E]

R119 如 [表 3-108](#) 所示。

返回到[汇总表](#)。

表 3-108. R119 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	OUT3N_OE_CMOS	R/W	0x1	OUT3N LVCMOS 输出启用。控制 OUT3N 是否能产生 LVCMOS 时钟。要让 OUT3N 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT3，必须针对使用该引脚的 LVCMOS 格式配置 OUT3，并且该位必须设置为 0x1。
3	OUT3P_OE_CMOS	R/W	0x1	OUT3P LVCMOS 输出启用。控制 OUT3P 是否能产生 LVCMOS 时钟。要让 OUT3P 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT3，必须针对使用该引脚的 LVCMOS 格式配置 OUT3，并且该位必须设置为 0x1。
2	OUT2N_OE_CMOS	R/W	0x1	OUT2N LVCMOS 输出启用。控制 OUT2N 是否能产生 LVCMOS 时钟。要让 OUT2N 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT2，必须针对使用该引脚的 LVCMOS 格式配置 OUT2，并且该位必须设置为 0x1。
1	OUT2P_OE_CMOS	R/W	0x1	OUT2P LVCMOS 输出启用。控制 OUT2P 是否能产生 LVCMOS 时钟。要让 OUT2P 驱动 LVCMOS 时钟，必须通过所有其他输出启用逻辑启用 OUT2，必须针对使用该引脚的 LVCMOS 格式配置 OUT2，并且该位必须设置为 0x1。
0	RESERVED	R	0x0	保留

3.107 R120 寄存器 (偏移 = 0x78) [复位 = 0x00]

R120 如 表 3-109 所示。

返回到[汇总表](#)。

表 3-109. R120 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT3_FREQ_DET_EN	R/W	0x0	OUT3 频率检测器启用。启用 OUT3P 和 OUT3N 的频率检测器。这些检测器检测输出时钟频率何时低于 OUT3_FREQ_DET_THRESH 指定的阈值。
5	OUT2_FREQ_DET_EN	R/W	0x0	OUT2 频率检测器启用。启用 OUT2P 和 OUT2N 的频率检测器。这些检测器检测输出时钟频率何时低于 OUT2_FREQ_DET_THRESH 指定的阈值。
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	OUT1_FREQ_DET_EN	R/W	0x0	OUT1 频率检测器启用。启用 OUT1P 和 OUT1N 的频率检测器。这些检测器检测输出时钟频率何时低于 OUT1_FREQ_DET_THRESH 指定的阈值。
1	OUT0_FREQ_DET_EN	R/W	0x0	OUT0 频率检测器启用。启用 OUT0P 和 OUT0N 的频率检测器。这些检测器检测输出时钟频率何时低于 OUT0_FREQ_DET_THRESH 指定的阈值。
0	RESERVED	R	0x0	保留

3.108 R122 寄存器 (偏移 = 0x7A) [复位 = 0x00]

R122 如 [表 3-110](#) 所示。

返回到[汇总表](#)。

表 3-110. R122 寄存器字段说明

位	字段	类型	复位	说明
7	OUT2_FREQ_DET_THRESH	R/W	0x0	OUT2 频率检测器阈值。设置 OUT2 频率检测器将使用的频率阈值，用于确定 OUT2P 和 OUT2N 是否有效。 0x0 = 1MHz 0x1 = 25MHz
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	OUT1_FREQ_DET_THRESH	R/W	0x0	OUT1 频率检测器阈值。设置 OUT1 频率检测器将使用的频率阈值，用于确定 OUT1P 和 OUT1N 是否有效。 0x0 = 1MHz 0x1 = 25MHz
3	OUT0_FREQ_DET_THRESH	R/W	0x0	OUT0 频率检测器阈值。设置 OUT0 频率检测器将使用的频率阈值，用于确定 OUT0P 和 OUT0N 是否有效。 0x0 = 1MHz 0x1 = 25MHz
2	REF1_FREQ_DET_EN	R/W	0x0	REF1 频率检测器启用。启用 REF1 的频率检测器。该检测器检测输出时钟频率何时低于 REF1_FREQ_DET_THRESH 指定的阈值。
1	REF0_FREQ_DET_EN	R/W	0x0	REF0 频率检测器启用。启用 REF0 的频率检测器。该检测器检测输出时钟频率何时低于 REF0_FREQ_DET_THRESH 指定的阈值。
0	RESERVED	R	0x0	保留

3.109 R123 寄存器 (偏移 = 0x7B) [复位 = 0x00]

R123 如 表 3-111 所示。

返回到[汇总表](#)。

表 3-111. R123 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT1_AMP_DET_EN	R/W	0x0	OUT1 振幅检测器启用。启用 OUT1P 和 OUT1N 的振幅检测器。这些检测器检测输出时钟振幅何时低于 OUT_AMP_DET_THRESH 指定的阈值。
5	OUT0_AMP_DET_EN	R/W	0x0	OUT0 振幅检测器启用。启用 OUT0P 和 OUT0N 的振幅检测器。这些检测器检测输出时钟振幅何时低于 OUT_AMP_DET_THRESH 指定的阈值。
4	REF1_FREQ_DET_THRESH	R/W	0x0	REF1 频率检测器阈值。设置 REF1 频率检测器将使用的频率阈值，用于确定 REF1 是否有效。 0x0 = 1MHz 0x1 = 25MHz
3	REF0_FREQ_DET_THRESH	R/W	0x0	REF0 频率检测器阈值。设置 REF0 频率检测器将使用的频率阈值，用于确定 REF0 是否有效。 0x0 = 1MHz 0x1 = 25MHz
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	OUT3_FREQ_DET_THRESH	R/W	0x0	OUT3 频率检测器阈值。设置 OUT3 频率检测器将使用的频率阈值，用于确定 OUT3P 和 OUT3N 是否有效。 0x0 = 1MHz 0x1 = 25MHz

3.110 R124 寄存器 (偏移 = 0x7C) [复位 = 0x00]

R124 如 表 3-112 所示。

返回到[汇总表](#)。

表 3-112. R124 寄存器字段说明

位	字段	类型	复位	说明
7	OUT_AMP_DET_THRESH	R/W	0x0	OUTx 振幅检测器阈值。设置将供所有输出振幅检测器使用的振幅阈值。 0x0 = 100mV/300mV 0x1 = 150mV/350mV
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	OUT3_AMP_DET_EN	R/W	0x0	OUT3 振幅检测器启用。启用 OUT3P 和 OUT3N 的振幅检测器。这些检测器检测输出时钟振幅何时低于 OUT_AMP_DET_THRESH 指定的阈值。
1	OUT2_AMP_DET_EN	R/W	0x0	OUT2 振幅检测器启用。启用 OUT2P 和 OUT2N 的振幅检测器。这些检测器检测输出时钟振幅何时低于 OUT_AMP_DET_THRESH 指定的阈值。
0	RESERVED	R	0x0	保留

3.111 R125 寄存器 (偏移 = 0x7D) [复位 = 0x00]

R125 如 表 3-113 所示。

返回到[汇总表](#)。

表 3-113. R125 寄存器字段说明

位	字段	类型	复位	说明
7	CRC_ERROR_EVT_INTR_EN	R/W	0x0	OTP CRC 事件中断启用。该字段的值确定 OTP CRC 错误是否会造成器件中断
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	IN0_LOS_LMT_EVT_INTR_EN	R/W	0x0	IN0 信号丢失限制事件中断启用。该字段的值确定 IN0 信号丢失限制事件是否会造成器件中断
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	IN0_LOS_EVT_INTR_EN	R/W	0x0	IN0 信号丢失事件中断启用。该字段的值确定 IN0 信号丢失事件是否会造成器件中断
0	DEV_INTR	R	0x0	器件中断。指示是否已将一个或多个启用的中断置为有效。将该字段置位后，仅当所有关联的中断事件状态字段都已通过 I2C 清零后，该字段才会被清零。每个中断标志的启用设置未存储在 OTP 中，必须在启动后通过 I2C 进行设置，才能实现中断检测。

3.112 R126 寄存器 (偏移 = 0x7E) [复位 = 0x00]

R126 如 [表 3-114](#) 所示。

返回到[汇总表](#)。

表 3-114. R126 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT1N_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT1N 频率错误事件中断启用。确定将 OUT1N_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
2	OUT1P_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT1P 频率错误事件中断启用。确定将 OUT1P_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
1	OUT0N_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT0N 频率错误事件中断启用。确定将 OUT0N_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
0	OUT0P_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT0P 频率错误事件中断启用。确定将 OUT0P_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。

3.113 R127 寄存器 (偏移 = 0x7F) [复位 = 0x00]

R127 如 表 3-115 所示。

返回到[汇总表](#)。

表 3-115. R127 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT3N_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT3N 频率错误事件中断启用。确定将 OUT3N_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
2	OUT3P_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT3P 频率错误事件中断启用。确定将 OUT3P_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
1	OUT2N_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT2N 频率错误事件中断启用。确定将 OUT2N_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
0	OUT2P_FREQ_ERR_EVT_INTR_EN	R/W	0x0	OUT2P 频率错误事件中断启用。确定将 OUT2P_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。

3.114 R128 寄存器 (偏移 = 0x80) [复位 = 0x00]

R128 如 表 3-116 所示。

返回到[汇总表](#)。

表 3-116. R128 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT1N_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT1N 振幅错误事件中断启用。确定将 OUT1N_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
4	OUT1P_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT1P 振幅错误事件中断启用。确定将 OUT1P_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
3	OUT0N_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT0N 振幅错误事件中断启用。确定将 OUT0N_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
2	OUT0P_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT0P 振幅错误事件中断启用。确定将 OUT0P_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
1	REF1_FREQ_ERR_EVT_INTR_EN	R/W	0x0	REF1 频率错误事件中断启用。确定将 REF1_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。
0	REF0_FREQ_ERR_EVT_INTR_EN	R/W	0x0	REF0 频率错误事件中断启用。确定将 REF0_FREQ_ERR_EVT 置为有效是否会产生器件中断信号。

3.115 R129 寄存器 (偏移 = 0x81) [复位 = 0x00]

R129 如 表 3-117 所示。

返回到[汇总表](#)。

表 3-117. R129 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	OUT3N_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT3N 振幅错误事件中断启用。确定将 OUT3N_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
4	OUT3P_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT3P 振幅错误事件中断启用。确定将 OUT3P_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
3	OUT2N_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT2N 振幅错误事件中断启用。确定将 OUT2N_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
2	OUT2P_AMP_ERR_EVT_INTR_EN	R/W	0x0	OUT2P 振幅错误事件中断启用。确定将 OUT2P_AMP_ERR_EVT 置为有效是否会产生器件中断信号。
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.116 R130 寄存器 (偏移 = 0x82) [复位 = 0x10]

R130 如 [表 3-118](#) 所示。

返回到[汇总表](#)。

表 3-118. R130 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	IN0_LOS_EVT	R/W	0x1	IN0 信号丢失事件。指示自上次将该字段清零以来 IN0_LOS 是否已置为有效。 0x0 = 无 LOS 事件 0x1 = 检测到 LOS 事件
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.117 R131 寄存器 (偏移 = 0x83) [复位 = 0x00]

R131 如 表 3-119 所示。

返回到[汇总表](#)。

表 3-119. R131 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	IN0_LOS_CNTR	R	0x0	IN0 信号丢失计数器回读。读取该字段会返回 IN0 信号丢失计数器的当前值，该值表示自 IN0_LOS_LMT_EVT 被清零以来 IN0_LOS 被置为有效的次数。在器件加电序列完成（输出时钟准备就绪）后，该计数器从 0 开始计数，每次 IN0_LOS 置为有效时递增 1。如果通过 PWRGD_PWRDN# GPIO 功能对器件进行复位，以及向 IN0_LOS_LMT_EVT 字段写入 1 时，计数器将被清零。

3.118 R132 寄存器 (偏移 = 0x84) [复位 = 0x20]

R132 如 [表 3-120](#) 所示。

返回到[汇总表](#)。

表 3-120. R132 寄存器字段说明

位	字段	类型	复位	说明
7:4	LOS_LMT	R/W	0x2	信号丢失限制。将相应 INx_LOS_LMT_EVT 字段置位之前，发生的 INx 信号丢失事件最大次数。
3:0	RESERVED	R	0x0	保留

3.119 R133 寄存器 (偏移 = 0x85) [复位 = 0x20]

R133 如 表 3-121 所示。

返回到[汇总表](#)。

表 3-121. R133 寄存器字段说明

位	字段	类型	复位	说明
7	OUT0N_FREQ_GOOD	R	0x0	OUT0N 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT0_FREQ_DET_THRESH 指定的阈值。
6	OUT0P_FREQ_GOOD	R	0x0	OUT0P 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT0_FREQ_DET_THRESH 指定的阈值。
5	CRC_ERROR_EVT	R/W	0x1	OTP CRC 事件。当 CRC_ERROR 从 0 (CRC 正常或 CRC 校验进行中) 切换为 1 (CRC 错误) 时设置为 1。
4	CRC_ERROR	R	0x0	CRC 校验状态 0 ==> 正常；1==> CRC 错误 (数据损坏)
3	CRC_DONE	R	0x0	CRC 状态。1 ==> CRC 计算完成
2:1	RESERVED	R	0x0	保留
0	IN0_LOS_LMT_EVT	R/W	0x0	IN0 信号丢失限制事件。指示自上次将该字段清零以来 IN0 信号丢失事件次数是否超过 LOS_LMT 的值。向该字段写入 “1” 以清除 IN0 LOS LMT EVENT 计数器。 0x0 = 未超过 LOS_LMT 0x1 = 超过超出 LOS_LMT

3.120 R134 寄存器 (偏移 = 0x86) [复位 = 0x00]

R134 如 [表 3-122](#) 所示。

返回到[汇总表](#)。

表 3-122. R134 寄存器字段说明

位	字段	类型	复位	说明
7	OUT2N_FREQ_GOOD	R	0x0	OUT2N 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT2_FREQ_DET_THRESH 指定的阈值。
6	OUT2P_FREQ_GOOD	R	0x0	OUT2P 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT2_FREQ_DET_THRESH 指定的阈值。
5:2	RESERVED	R	0x0	保留
1	OUT1N_FREQ_GOOD	R	0x0	OUT1N 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT1_FREQ_DET_THRESH 指定的阈值。
0	OUT1P_FREQ_GOOD	R	0x0	OUT1P 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT1_FREQ_DET_THRESH 指定的阈值。

3.121 R135 寄存器 (偏移 = 0x87) [复位 = 0x00]

R135 如 表 3-123 所示。

返回到[汇总表](#)。

表 3-123. R135 寄存器字段说明

位	字段	类型	复位	说明
7	REF1_FREQ_GOOD	R	0x0	REF1 频率检测器正常。实时状态位，指示输出时钟频率是否低于 REF1_FREQ_DET_THRESH 指定的阈值。
6	REF0_FREQ_GOOD	R	0x0	REF0 频率检测器正常。实时状态位，指示输出时钟频率是否低于 REF0_FREQ_DET_THRESH 指定的阈值。
5:2	RESERVED	R	0x0	保留
1	OUT3N_FREQ_GOOD	R	0x0	OUT3N 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT3_FREQ_DET_THRESH 指定的阈值。
0	OUT3P_FREQ_GOOD	R	0x0	OUT3P 频率检测器正常。实时状态位，指示输出时钟频率是否低于 OUT3_FREQ_DET_THRESH 指定的阈值。

3.122 R136 寄存器 (偏移 = 0x88) [复位 = 0x0F]

R136 如 表 3-124 所示。

返回到[汇总表](#)。

表 3-124. R136 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT1N_FREQ_ERR_EVT	R/W1C	0x1	OUT1N 频率错误事件标志。当 OUT1N_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
2	OUT1P_FREQ_ERR_EVT	R/W1C	0x1	OUT1P 频率错误事件标志。当 OUT1P_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
1	OUT0N_FREQ_ERR_EVT	R/W1C	0x1	OUT0N 频率错误事件标志。当 OUT0N_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
0	OUT0P_FREQ_ERR_EVT	R/W1C	0x1	OUT0P 频率错误事件标志。当 OUT0P_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。

3.123 R137 寄存器 (偏移 = 0x89) [复位 = 0x0F]

R137 如 表 3-125 所示。

返回到[汇总表](#)。

表 3-125. R137 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3	OUT3N_FREQ_ERR_EVT	R/W1C	0x1	OUT3N 频率错误事件标志。当 OUT3N_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
2	OUT3P_FREQ_ERR_EVT	R/W1C	0x1	OUT3P 频率错误事件标志。当 OUT3P_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
1	OUT2N_FREQ_ERR_EVT	R/W1C	0x1	OUT2N 频率错误事件标志。当 OUT2N_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
0	OUT2P_FREQ_ERR_EVT	R/W1C	0x1	OUT2P 频率错误事件标志。当 OUT2P_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。

3.124 R138 寄存器 (偏移 = 0x8A) [复位 = 0x03]

R138 如 表 3-126 所示。

返回到[汇总表](#)。

表 3-126. R138 寄存器字段说明

位	字段	类型	复位	说明
7:6	RESERVED	R	0x0	保留
5	OUT1N_AMP_GOOD	R	0x0	OUT1N 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
4	OUT1P_AMP_GOOD	R	0x0	OUT1P 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
3	OUT0N_AMP_GOOD	R	0x0	OUT0N 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
2	OUT0P_AMP_GOOD	R	0x0	OUT0P 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
1	REF1_FREQ_ERR_EVT	R/W1C	0x1	REF1 频率错误事件标志。当 REF1_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
0	REF0_FREQ_ERR_EVT	R/W1C	0x1	REF0 频率错误事件标志。当 REF0_FREQ_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。

3.125 R139 寄存器 (偏移 = 0x8B) [复位 = 0x00]

R139 如 [表 3-127](#) 所示。

返回到[汇总表](#)。

表 3-127. R139 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	OUT3N_AMP_GOOD	R	0x0	OUT3N 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
4	OUT3P_AMP_GOOD	R	0x0	OUT3P 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
3	OUT2N_AMP_GOOD	R	0x0	OUT2N 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
2	OUT2P_AMP_GOOD	R	0x0	OUT2P 振幅检测器正常。实时状态位，指示输出时钟振幅是否低于 OUT_AMP_DET_THRESH 指定的阈值。
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.126 R140 寄存器 (偏移 = 0x8C) [复位 = 0xF0]

R140 如 表 3-128 所示。

返回到[汇总表](#)。

表 3-128. R140 寄存器字段说明

位	字段	类型	复位	说明
7	OUT1N_AMP_ERR_EVT	R/W1C	0x1	OUT1N 振幅错误事件标志。当 OUT1N_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
6	OUT1P_AMP_ERR_EVT	R/W1C	0x1	OUT1P 振幅错误事件标志。当 OUT1P_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
5	OUT0N_AMP_ERR_EVT	R/W1C	0x1	OUT0N 振幅错误事件标志。当 OUT0N_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
4	OUT0P_AMP_ERR_EVT	R/W1C	0x1	OUT0P 振幅错误事件标志。当 OUT0P_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
3:0	RESERVED	R	0x0	保留

3.127 R141 寄存器 (偏移 = 0x8D) [复位 = 0xF0]

R141 如 表 3-129 所示。

返回到[汇总表](#)。

表 3-129. R141 寄存器字段说明

位	字段	类型	复位	说明
7	OUT3N_AMP_ERR_EVT	R/W1C	0x1	OUT3N 振幅错误事件标志。当 OUT3N_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
6	OUT3P_AMP_ERR_EVT	R/W1C	0x1	OUT3P 振幅错误事件标志。当 OUT3P_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
5	OUT2N_AMP_ERR_EVT	R/W1C	0x1	OUT2N 振幅错误事件标志。当 OUT2N_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
4	OUT2P_AMP_ERR_EVT	R/W1C	0x1	OUT2P 振幅错误事件标志。当 OUT2P_AMP_GOOD 从 1 (正常) 切换为 0 (错误) 时设置为 1。
3:0	RESERVED	R	0x0	保留

3.128 R143 寄存器 (偏移 = 0x8F) [复位 = 0x02]

R143 如 [表 3-130](#) 所示。

返回到[汇总表](#)。

表 3-130. R143 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:0	PROD_REV_ID	R	0x2	4 产品 ID/修订 ID

3.129 R144 寄存器 (偏移 = 0x90) [复位 = 0x02]

R144 如 [表 3-131](#) 所示。

返回到[汇总表](#)。

表 3-131. R144 寄存器字段说明

位	字段	类型	复位	说明
7:0	OTP_ID	R	0x2	OTP ID。该字段从 OTP 加载，用于识别器件的 OTP 配置。

3.130 R147 寄存器 (偏移 = 0x93) [复位 = 0x5B]

R147 如 [表 3-132](#) 所示。

返回到[汇总表](#)。

表 3-132. R147 寄存器字段说明

位	字段	类型	复位	说明
7:0	UNLOCK_PROTECTED_REG	R/W	0x5B	内部寄存器解锁，写入“0x5B”即可解锁受保护寄存器的写入操作。

3.131 R148 寄存器 (偏移 = 0x94) [复位 = 0x00]

R148 如 表 3-133 所示。

返回到[汇总表](#)。

表 3-133. R148 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R	0x0	保留
3:2	VDDD_SUP_LVL_DET_R B	R	0x0	VDDD 电源电平检测器回读。读取该字段会返回一个与检测到的 VDDD 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V
1:0	VDDA_SUP_LVL_DET_R B	R	0x0	VDDA 电源电平检测器回读。读取该字段会返回一个与检测到的 VDDA 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V

3.132 R149 寄存器 (偏移 = 0x95) [复位 = 0x00]

R149 如 表 3-134 所示。

返回到[汇总表](#)。

表 3-134. R149 寄存器字段说明

位	字段	类型	复位	说明
7:6	VDDO_3_SUP_LVL_DET_RB	R	0x0	VDDO_3 电源电平检测器回读。读取该字段会返回一个与检测到的 VDDO_3 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V
5:4	VDDO_2_SUP_LVL_DET_RB	R	0x0	VDDO_2 电源电平检测器回读。读取该字段会返回一个与检测到的 VDDO_2 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V
3:2	VDDO_1_SUP_LVL_DET_RB	R	0x0	VDDO_1 电源电平检测器回读。读取该字段会返回一个与检测到的 VDDO_1 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V
1:0	VDDO_0_SUP_LVL_DET_RB	R	0x0	VDDO_0 电源电平检测器回读。读取该字段会返回一个与检测到的 VDDO_0 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V

3.133 R150 寄存器 (偏移 = 0x96) [复位 = 0x00]

R150 如 表 3-135 所示。

返回到[汇总表](#)。

表 3-135. R150 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5:4	VDD_REF_SUP_LVL_DE T_RB	R	0x0	VDD_REF 电源电平检测器回读。读取该字段会返回一个与检测到的 VDD_REF 电源电平相对应的 2 位代码。 0x0 = 3.3V 0x1 = 1.8V 0x2 = 2.5V 0x3 =< 1.8V
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.134 R187 寄存器 (偏移 = 0xBB) [复位 = 0x92]

R187 如 [表 3-136](#) 所示。

返回到[汇总表](#)。

表 3-136. R187 寄存器字段说明

位	字段	类型	复位	说明
7:0	CRC_COMPUTED	R/W	0x92	计算出的 CRC，在启动时计算。计算出的 CRC 包括在计算过程中存储的 CRC。如果存储的 CRC 正确，计算出的 CRC 将为 0，CRC_ERROR 将为 0。否则，计算出的 CRC 将不为零，CRC_ERROR 将为 1。

3.135 R188 寄存器 (偏移 = 0xBC) [复位 = 0x00]

R188 如 表 3-137 所示。

返回到[汇总表](#)。

表 3-137. R188 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	BOOTOSC_CLK_DIS	R/W	0x0	强制选择引导振荡器时钟作为系统时钟
0	RESERVED	R	0x0	保留

3.136 R253 寄存器 (偏移 = 0xFD) [复位 = 0x00]

R253 如 [表 3-138](#) 所示。

返回到[汇总表](#)。

表 3-138. R253 寄存器字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0x0	保留
1:0	PAGE_SEL_0	R/W	0x0	寄存器页面选择。写入该字段会更改可通过 I2C 访问的寄存器页面。每 256 个寄存器构成一个寄存器页面。相应的 PAGE_SEL 字段位于每个寄存器页上的相同位置。换句话说，R253[0] 中为 PAGE_SEL_0、R509[0] 中为 PAGE_SEL_1、R765[0] 中为 PAGE_SEL_2，以及 R1021[0] 中为 PAGE_SEL_3。所有 PAGE_SEL_x 字段具有相同的行为。

3.137 R319 寄存器 (偏移 = 0x13F) [复位 = 0x01]

R319 如 [表 3-139](#) 所示。

返回到[汇总表](#)。

表 3-139. R319 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	CLK_READY	R/W	0x1	FOD 时钟就绪。该位设置为 1，表示 FOD 当前已准备好用作时钟源。

3.138 R576 寄存器 (偏移 = 0x240) [复位 = 0x00]

R576 如 [表 3-140](#) 所示。

返回到[汇总表](#)。

表 3-140. R576 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	OUT0_DIS	R/W	0x0	OUT0 禁用。设置为 0 时，会考虑所有其他影响因素来确定是否启用 OUT0。设置为 1 时，将禁用 OUT0。

3.139 R580 寄存器 (偏移 = 0x244) [复位 = 0x00]

R580 如 [表 3-141](#) 所示。

返回到[汇总表](#)。

表 3-141. R580 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	OUT1_DIS	R/W	0x0	OUT1 禁用。设置为 0 时，会考虑所有其他影响因素来确定是否启用 OUT1。设置为 1 时，将禁用 OUT1。

3.140 R592 寄存器 (偏移 = 0x250) [复位 = 0x00]

R592 如 [表 3-142](#) 所示。

返回到[汇总表](#)。

表 3-142. R592 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	OUT2_DIS	R/W	0x0	OUT2 禁用。设置为 0 时，会考虑所有其他影响因素来确定是否启用 OUT2。设置为 1 时，将禁用 OUT2。

3.141 R596 寄存器 (偏移 = 0x254) [复位 = 0x00]

R596 如 [表 3-143](#) 所示。

返回到[汇总表](#)。

表 3-143. R596 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	OUT3_DIS	R/W	0x0	OUT3 禁用。设置为 0 时，会考虑所有其他影响因素来确定是否启用 OUT3。设置为 1 时，将禁用 OUT3。

3.142 R600 寄存器 (偏移 = 0x258) [复位 = 0x01]

R600 如 [表 3-144](#) 所示。

返回到[汇总表](#)。

表 3-144. R600 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	REF0_DIS	R/W	0x1	REF0 禁用。设置为 0 时，会考虑所有其他影响因素来确定是否启用 REF0。设置为 1 时，将禁用 REF0。

3.143 R604 寄存器 (偏移 = 0x25C) [复位 = 0x01]

R604 如 [表 3-145](#) 所示。

返回到[汇总表](#)。

表 3-145. R604 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	REF1_DIS	R/W	0x1	REF1 禁用。设置为 0 时，会考虑所有其他影响因素来确定是否启用 REF1。设置为 1 时，将禁用 REF1。

3.144 R624 寄存器 (偏移 = 0x270) [复位 = 0x00]

R624 如 [表 3-146](#) 所示。

返回到[汇总表](#)。

表 3-146. R624 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	PATH1_FOD_SEL	R/W	0x0	FOD PATH1 后分频器 FOD 选择。选择用作 FOD PATH1 后分频器输入的时钟。此字段已锁定，使用之前需要解锁 UNLOCK_PROTECTED_REG。 0x0 = FOD0 0x1 = FOD1
0	RESERVED	R	0x0	保留

3.145 R745 寄存器 (偏移 = 0x2E9) [复位 = 0x00]

R745 如 [表 3-147](#) 所示。

返回到[汇总表](#)。

表 3-147. R745 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT1P_INV_POL	R/W	0x0	OUT1P 极性反转。
5	OUT0P_INV_POL	R/W	0x0	OUT0P 极性反转。
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	RESERVED	R	0x0	保留
1	RESERVED	R	0x0	保留
0	RESERVED	R	0x0	保留

3.146 R746 寄存器 (偏移 = 0x2EA) [复位 = 0x00]

R746 如 [表 3-148](#) 所示。

返回到[汇总表](#)。

表 3-148. R746 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	OUT1N_INV_POL	R/W	0x0	OUT1N 极性反转。
5	OUT0N_INV_POL	R/W	0x0	OUT0N 极性反转。
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	OUT3P_INV_POL	R/W	0x0	OUT3P 极性反转。
1	OUT2P_INV_POL	R/W	0x0	OUT2P 极性反转。
0	RESERVED	R	0x0	保留

3.147 R747 寄存器 (偏移 = 0x2EB) [复位 = 0x00]

R747 如 [表 3-149](#) 所示。

返回到[汇总表](#)。

表 3-149. R747 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6	RESERVED	R	0x0	保留
5	RESERVED	R	0x0	保留
4	RESERVED	R	0x0	保留
3	RESERVED	R	0x0	保留
2	OUT3N_INV_POL	R/W	0x0	OUT3N 极性反转。
1	OUT2N_INV_POL	R/W	0x0	OUT2N 极性反转。
0	RESERVED	R	0x0	保留

3.148 R762 寄存器 (偏移 = 0x2FA) [复位 = 0x00]

R762 如 [表 3-150](#) 所示。

返回到[汇总表](#)。

表 3-150. R762 寄存器字段说明

位	字段	类型	复位	说明
7:0	DIE_ID_1[7:0]	R	0x0	X-coor [7:0] , LOT ID[23:16]

3.149 R763 寄存器 (偏移 = 0x2FB) [复位 = 0x00]

R763 如 [表 3-151](#) 所示。

返回到[汇总表](#)。

表 3-151. R763 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6:0	DIE_ID_1[14:8]	R	0x0	X-coor [7:0] , LOT ID[23:16]

3.150 R764 寄存器 (偏移 = 0x2FC) [复位 = 0x00]

R764 如 [表 3-152](#) 所示。

返回到[汇总表](#)。

表 3-152. R764 寄存器字段说明

位	字段	类型	复位	说明
7:0	DIE_ID_2[7:0]	R	0x0	LOT ID[15:0]

3.151 R766 寄存器 (偏移 = 0x2FE) [复位 = 0x00]

R766 如 [表 3-153](#) 所示。

返回到[汇总表](#)。

表 3-153. R766 寄存器字段说明

位	字段	类型	复位	说明
7:0	DIE_ID_2[15:8]	R	0x0	LOT ID[15:0]

3.152 R767 寄存器 (偏移 = 0x2FF) [复位 = 0x00]

R767 如 [表 3-154](#) 所示。

返回到[汇总表](#)。

表 3-154. R767 寄存器字段说明

位	字段	类型	复位	说明
7:0	DIE_ID_3[7:0]	R	0x0	DIE_ID 的备用第三字

3.153 R768 寄存器 (偏移 = 0x300) [复位 = 0x00]

R768 如 [表 3-155](#) 所示。

返回到[汇总表](#)。

表 3-155. R768 寄存器字段说明

位	字段	类型	复位	说明
7:0	DIE_ID_3[15:8]	R	0x0	DIE_ID 的备用第三字

3.154 R769 寄存器 (偏移 = 0x301) [复位 = 0x01]

R769 如 [表 3-156](#) 所示。

返回到[汇总表](#)。

表 3-156. R769 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R	0x0	保留
0	ALTERNATE_OE_SEL	R/W	0x1	当 GPI2 和 GPIO0 采用备用输出启用特性时，该位将选择这两个引脚要遵循的 OE 表。设置为 0 时，这些引脚遵循数据表的“备用 OE 映射 1”中规定的行为。设置为 1 时，这些引脚遵循数据表的“备用 OE 映射 2”中规定的行为。

3.155 R770 寄存器 (偏移 = 0x302) [复位 = 0x00]

R770 如 表 3-157 所示。

返回到[汇总表](#)。

表 3-157. R770 寄存器字段说明

位	字段	类型	复位	说明
7:0	STORED_CRC	R/W	0x0	存储的 CRC

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
2026 年 1 月	*	初始发行版

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月