

Application Note

TPLD 的 OSFP 应用



Nikki Dengel

摘要

本应用手册探讨了如何通过配置德州仪器 (TI) 可编程逻辑器件 (TPLD)，来支持数据中心和 AI 计算集群等高性能计算环境中的八路小型可插拔 (OSFP) 应用。TPLD 在单个器件内支持单个和多个主机控制器，可提供 I²C 集成以减少系统信号线路数，还可提供模块控制器选项，以及能够扩展系统功能的附加功能。借助这些选项，OSFP 系统设计人员能够灵活高效地满足主机和模块控制器的 OSFP MSA 标准。

内容

1 简介.....	2
2 主机和模块控制器的基本配置.....	3
3 在单个 TPLD 上集成多个主机控制器.....	8
4 将可选 TPLD 功能用于 OSFP 系统.....	11
5 总结.....	11
6 参考资料.....	11

商标

E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

1 简介

OSFP (八路小型可插拔) 是一种高性能可插拔外形规格, 具有八个高速电气通道, 旨在满足数据中心、AI 计算中心和类似高性能计算集群对热性能和信号完整性的严苛要求。OSFP 规范受多源协议 (MSA) 约束, 该协议定义了实现合规性所需的机械和电气要求。

随着 OSFP 使用率的增加, 系统设计人员需要灵活可靠的工具来管理 MSA 所需的低速信号。市场对 OSFP 主机侧系统的需求持续提升, 要求在更小板卡空间内支持数量不断增多的模块, 这带来了新的挑战。德州仪器 (TI) 的可编程逻辑器件 (TPLD) 可提供多种配置, 能够满足这些主机和模块控制器需求。本应用手册介绍了如何配置 TPLD 以支持 OSFP 应用, 包括: 支持单个 TPLD2001 内单个或多个主机控制器的低速信号; 利用 TPLD 内的 I²C 减少系统所需的信号线数量; 模块控制器选项; 以及可扩展 OSFP 应用中系统功能的其他特性。

2 主机和模块控制器的基本配置

OSFP 的低速信号包括 3.3V 的 I²C SCL 和 SDA 信号，以及多电平信号 LPWn/PRSn 和 INT/RSTn。主机使用这些信号来配置和控制模块。INT/RSTn 信号有三个由 MSA 定义的电压区域，分别表示复位模式、正常模式和中断触发状态。LPWn/PRSn 信号具有三种电压模式，表示低功耗状态或高功耗状态以及模块在位或未在位状态。为了使用通常仅具有高电平或低电平状态的器件实现三种不同的电压电平，系统需要采用精度为 1% 的外部电阻，以及推挽、漏极开路与集电极开路输出电路组合。下面显示了模块和主机的典型设置。

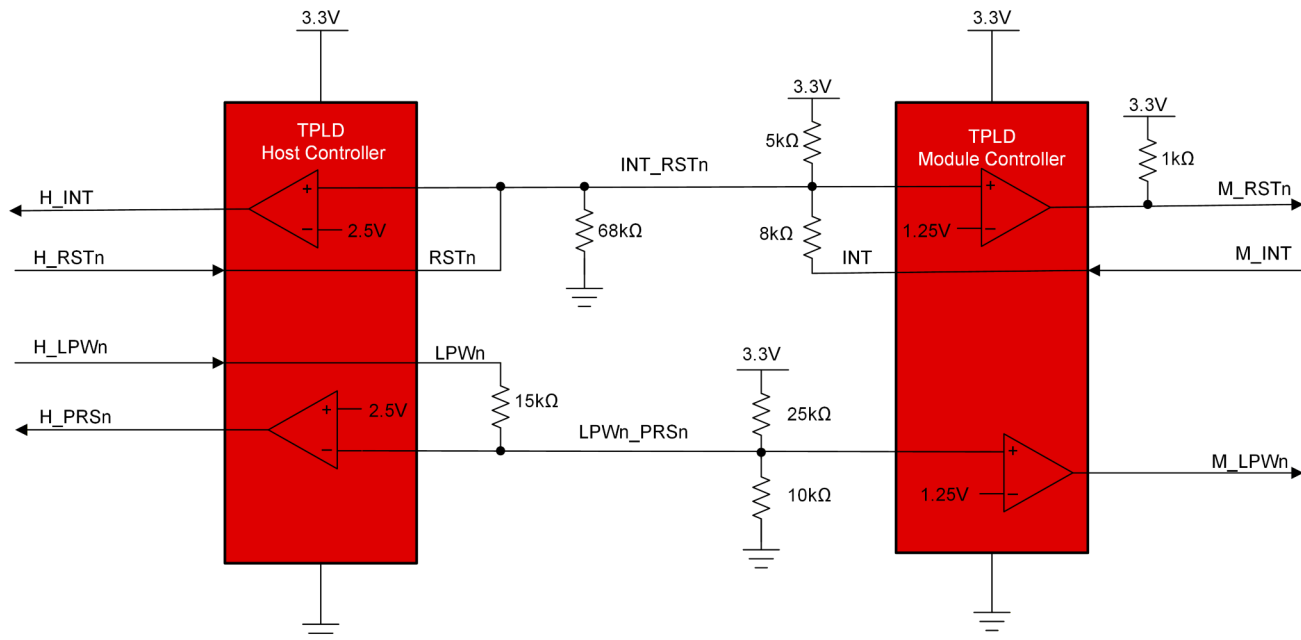


图 2-1. TPLD1202 OSFP 主机和模块设置

具有八个或更多 GPIO 和两个或更多模拟比较器的 TPLD 可用作单通道主机控制器。具有六个或更多 GPIO 和两个或更多模拟比较器的 TPLD 可用作模块控制器。例如，TPLD1202 和 TPLD2001 对于这些基本主机和模块控制器设计而言，都是不错的选择。

表 2-1. 主机控制器的输出类型

输出名称	输出类型
RSTn	漏极开路 NMOS
H_INT	推挽
H_PRSn	推挽
LPWn	集电极开路

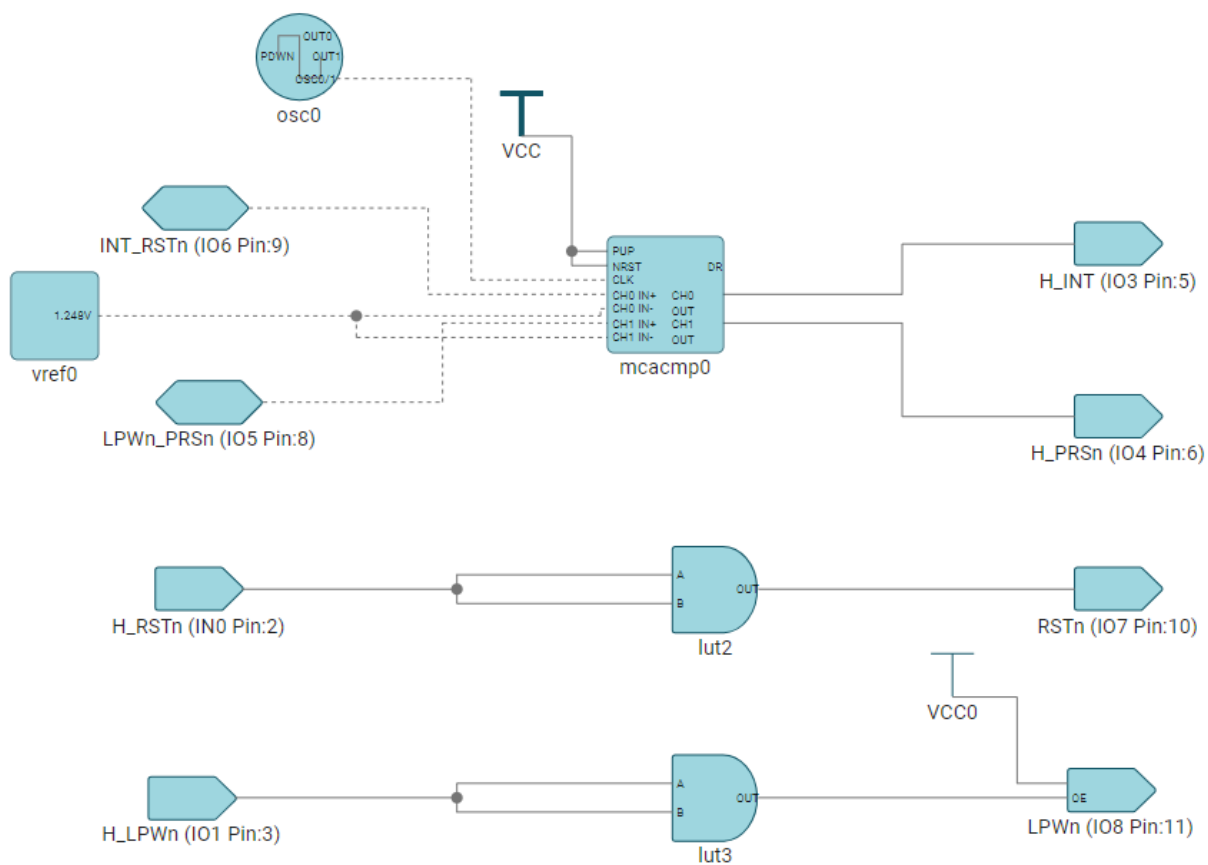


图 2-2. TPLD1202 主机控制器 InterConnect Studio 实现

MULTI-CHANNEL ANALOG COMPARATOR ②

Name

mcacmp0

Label

Temperature Sensor Input Enable

☐

VCC Input Enable

☐

McACMP Output Synchronicity

Staggered

McACMP Trigger Mode

Level sensitive EN mode

McACMP Clock Select

OSC0/1

Synchronous Edge Select

Falling Edge

Channel Amount Sampled

2 Channels

ACMP 0 Settings

Settings Specific to ACMP 0

^

Hysteresis Select

Disabled (0mv)

Positive Input Gain

0.50X

IN+ : Positive Input Source

AIO1

Reset Enable

☐

Amount of Voltage References

1 VREF

IN- : Voltage Select

1.248V

ACMP 1 Settings

Settings Specific to ACMP 1

^

Hysteresis Select

Disabled (0mv)

Positive Input Gain

0.50X

IN+ : Positive Input Source

AIO0

Reset Enable

☐

Amount of Voltage References

1 VREF

IN- : Voltage Select

1.248V

Device MacroCell Allocated

MCACMP

图 2-3. TPLD1202 主机控制器 InterConnect Studio 设置

表 2-2. 模块控制器的输出类型

输出名称	输出类型
M_RSTn	漏极开路 NMOS
INT	漏极开路 NMOS
M_LPWn	漏极开路 NMOS

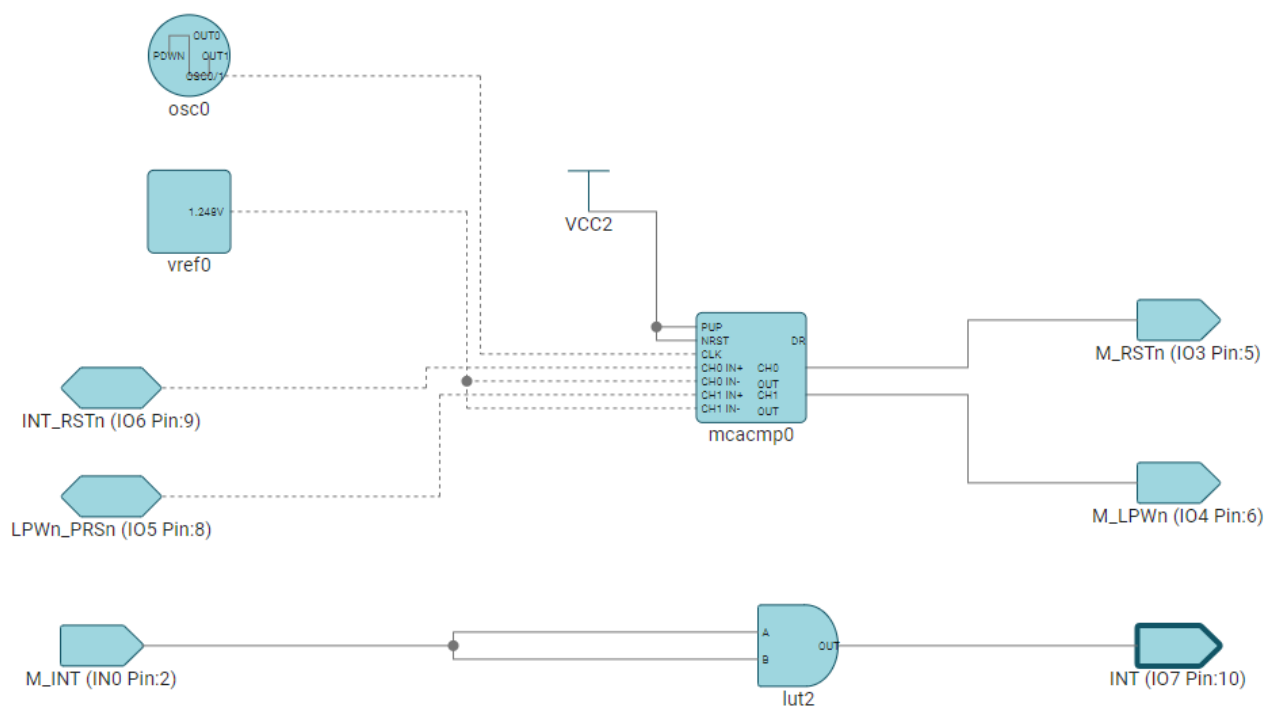


图 2-4. TPLD1202 模块控制器 InterConnect Studio 实现

MULTI-CHANNEL ANALOG COMPARATOR ⓘ

Name	mcacmp0
Label	
Temperature Sensor Input Enable ⓘ	☐
VCC Input Enable	☐
McACMP Output Synchronicity	Staggered
McACMP Trigger Mode	Level sensitive EN mode
McACMP Clock Select	OSC0/1
Synchronous Edge Select	Falling Edge
Channel Amount Sampled	2 Channels

ACMP 0 Settings Settings Specific to ACMP 0

Hysteresis Select	Disabled (0mv)
Positive Input Gain	1.00X
IN+ : Positive Input Source	AI01
Reset Enable	☐
Amount of Voltage References	1 VREF
IN- : Voltage Select	1.248V

ACMP 1 Settings Settings Specific to ACMP 1

Hysteresis Select	Disabled (0mv)
Positive Input Gain	1.00X
IN+ : Positive Input Source	AI00
Reset Enable	☐
Amount of Voltage References	1 VREF
IN- : Voltage Select	1.248V

Device MacroCell Allocated	MCACMP
----------------------------	--------

图 2-5. TPLD1202 模块控制器 InterConnect Studio 设置

3 在单个 TPLD 上集成多个主机控制器

由于 OSFP 主机端系统需要适应越来越多的可插拔模块，将 TPLD 用于主机控制器的主要优势之一是能够在单个 TPLD 中集成多个主机控制器，除了减少器件数量外，还能节省空间和成本。TPLD 可配置为包含多个主机控制器，并以多种方式进行通信。例如，TPLD2001 用作 OSFP 主机控制器时，可提供三种配置选项。

1. 仅通过 **GPIO** 进行通信的双通道主机控制器
2. 通过 **I²C** 进行通信的三通道固定地址主机控制器
3. 通过 **I²C** 进行通信的双通道、**GPIO** 可寻址主机控制器

节 2 中所述的主机配置依靠 GPIO 输入来发出低功耗控制和复位控制信号。TPLD2001 最多可容纳两个此类 GPIO 输入主机控制器。

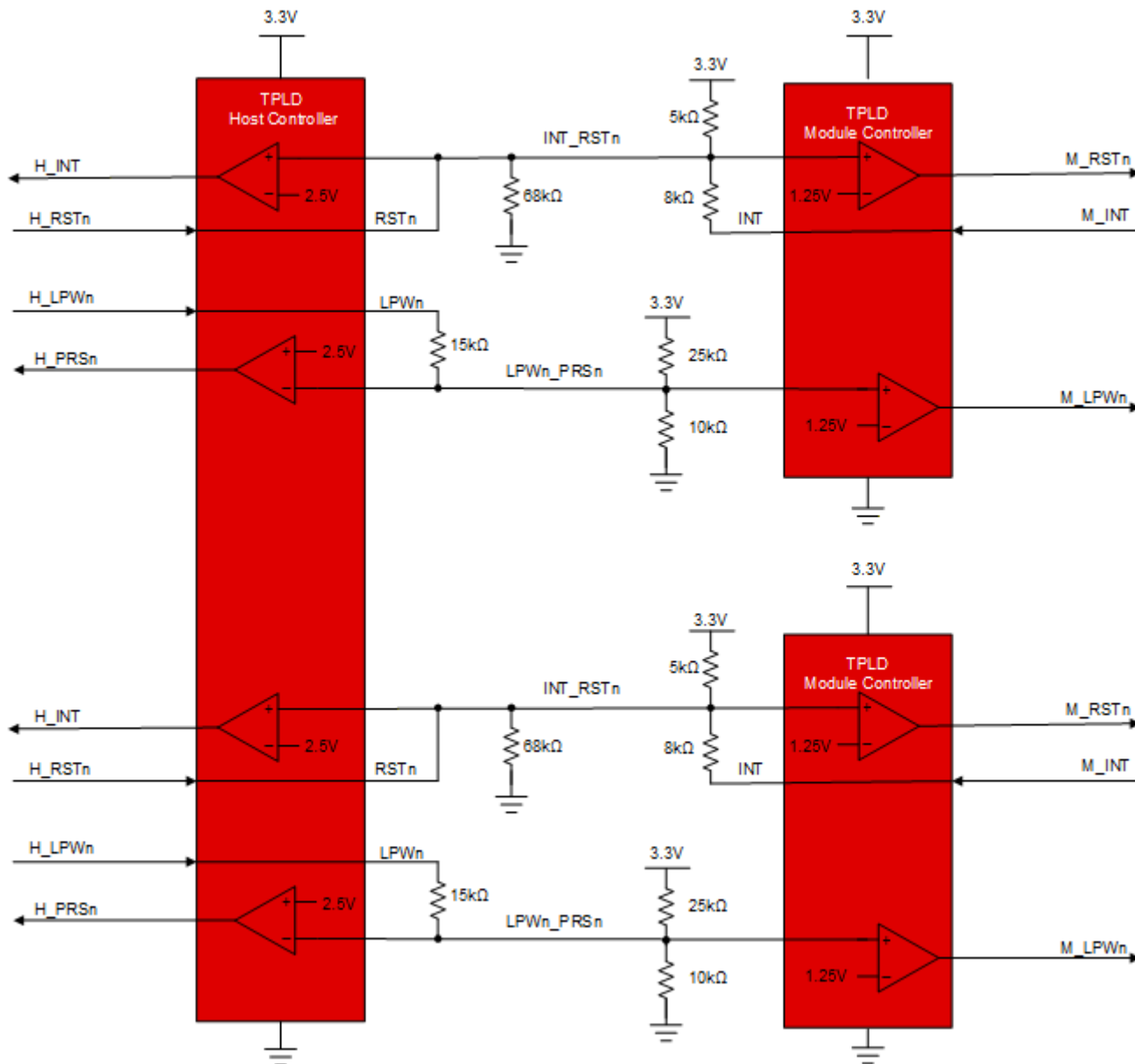


图 3-1. TPLD 作为基于双通道 GPIO 的主机控制器

另一种选择是通过 I²C 与主机控制器连接。许多 TPLD 都能够充当具有用户定义地址的 I²C 外设。TPLD2001 可在单个器件中装配高达三个 QSPI 主机控制器，从而释放系统中的大量空间和 GPIO 引脚。TPLD 的 I²C 地址由

用户定义，但在对 TPLD 进行永久配置后不能更改。如果设计人员从 TI 订购预配置的器件，则单个预配置的可订购器件型号只能有一个 I²C 地址。需要三个以上 OSFP 主机控制器的设计可以使用 I²C 多路复用器，更高效的方案是使用 TPLD 的 GPIO 可寻址 I²C。

尽管可订购预配置 TPLD 且无需额外付费，但用户也可自行对器件进行配置。所有具有 I²C 接口的 TPLD 还允许用户通过订购 TI 未配置的空白器件，在其自己的工厂生产线上对 TPLD 进行编程。在这种情况下，每个 TPLD 都可以轻松地配置不同的地址，并且只需一个可订购器件型号。有关订购预配置 TPLD 的更多信息，请参阅应用简报 [TPLD 订购过程](#)；要了解有关系统内编程 TPLD 的信息，请参阅应用手册 [使用 TPLD 进行生产编程](#)。

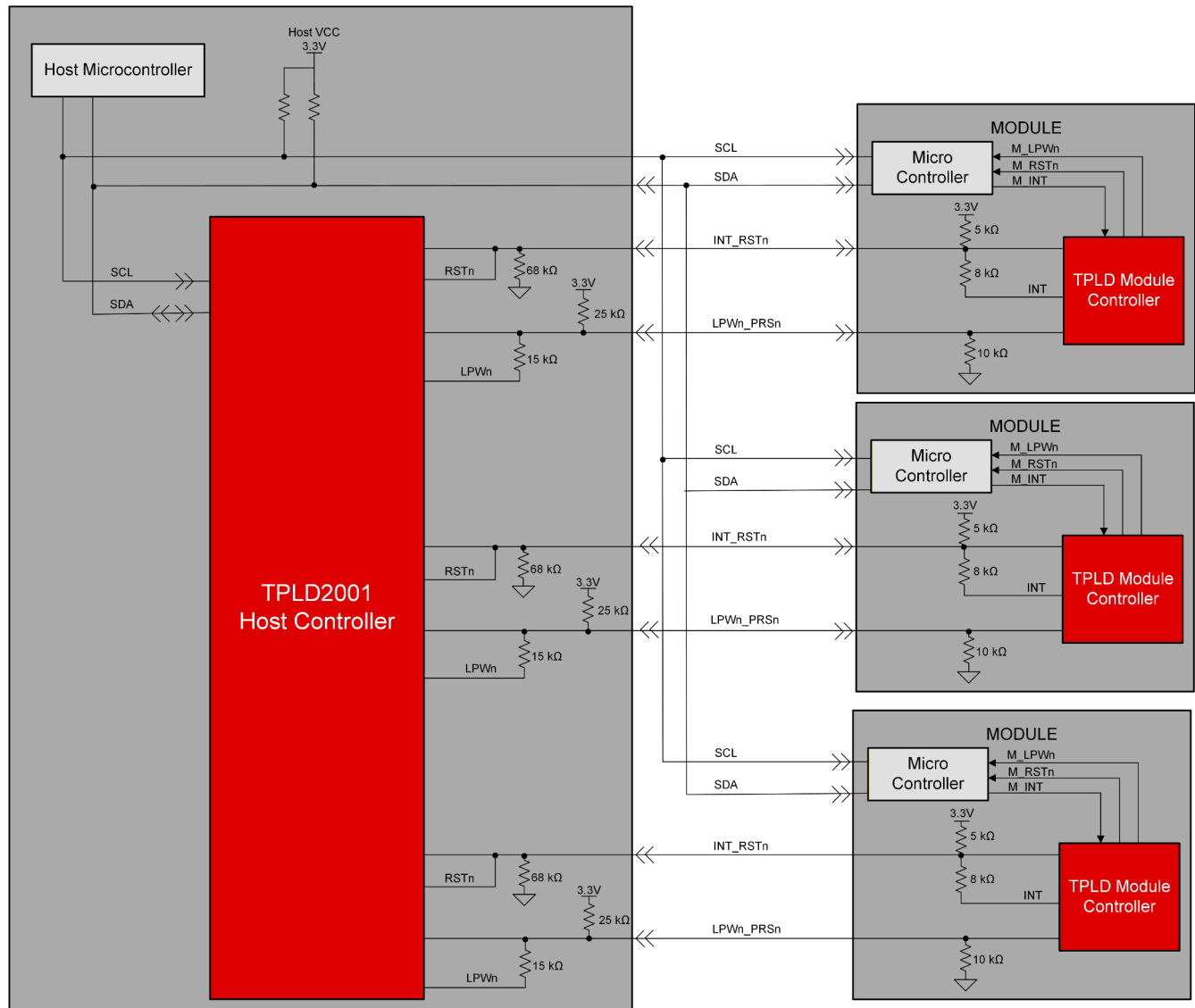


图 3-2. TPLD 作为三通道主机控制器

为了为每个 TPLD 提供不同的 I²C 地址，最多可选择 GPIO 上 I²C 地址的四位。其他三位由用户在内部配置中定义。因此，每个 TPLD 可订购器件型号可具有高达 16 个唯一地址。如果需要超过 16 个唯一地址，可添加具有不同地址的额外 TPLD 配置，总共最多可支持 126 个唯一地址和 8 个可订购器件型号。通过使用 GPIO 作为地址位，设计人员能够在同一 I²C 总线上运行所有 TPLD 器件。

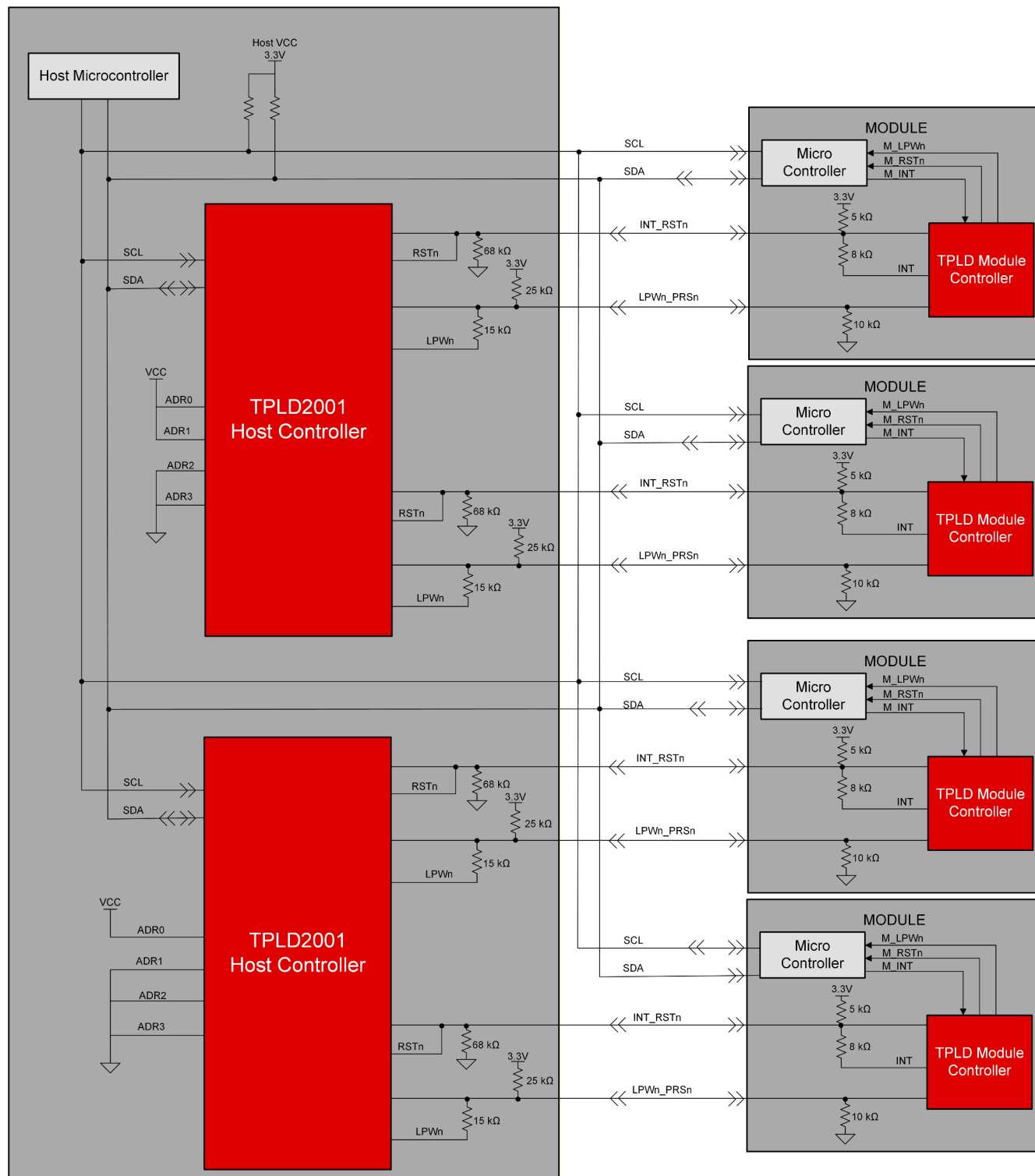


图 3-3. TPLD 作为 GPIO 可寻址双通道主机控制器

4 将可选 TPLD 功能用于 OSFP 系统

TPLD 的最重要功能之一是其适应性和可定制性。这样就可以集成对系统有利的附加功能，即使这些功能可能与 OSFP 低速信号要求不直接相关。例如，TPLD2001 的模拟多路复用器可用于在原型设计或质量控制阶段测试系统的其他方面，此外，TPLD 的内部振荡器和逻辑门还可用于电源时序控制或信号延迟。

5 总结

本应用手册探讨了如何配置 TPLD，以管理 OSFP 应用的低速信号要求。TPLD 可用作主机和模块控制器，能够将多个主机控制器集成到单个器件中以节省空间，通过 I²C 集成来减少信号线数，并利用可寻址 GPIO 的 I²C 来消除与主机和模块控制器进行通信时对外部多路复用器的需求。

TPLD 让设计者能够将逻辑功能和电平转换器集成到同一器件中，从而简化 BOM 并减小设计尺寸。有关 TPLD 的更多信息，请访问 TPLD 产品页面或在 TI E2E™ 支持论坛上向我们的工程师提问。

6 参考资料

- 德州仪器 (TI)，[TI 可编程逻辑器件](#)，产品页面。
- 德州仪器 (TI)，[TPLD 订购流程](#)，应用简报。
- 德州仪器 (TI)，[使用 TPLD 进行生产编程](#)，应用手册。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月