

Application Note

使用超低延时 ADC 优化 IFF 应答机周转时间



Jash Kothari, Srinivas Murthy

摘要

本应用手册详细介绍了如何利用 ADC366x 系列最大限度地缩短敌我识别 (IFF) 应答机的周转时间。

ADC3668 和 ADC3669 是双通道、16 位、非交织模数转换器 (ADC)，分别支持 250MSPS 和 500MSPS 的采样率。这些器件旨在实现高 SNR，同时提供 L 波段直接射频采样的优势。其高能效架构在 500MSPS 时每通道功耗仅为 300mW，并支持针对较低采样率 (250MSPS 时每通道 250mW) 的功率调节，且不会影响总延时。通过利用该器件专用的 9 时钟周期低延时模式，设计人员可以实现亚微秒级的处理速度，这对于满足 DoD AIMS 17-1000 (Mark XIIB)、NATO STANAG 4193、RTCA DO-181E 和 ICAO 附件 10 的要求至关重要。

内容

1 简介.....2

2 ADC366x 内部 Rx 架构.....3

 2.1 1.4GHz 宽带、高性能、低功耗直接射频采样.....3

 2.2 集成数字降压转换器 (DDC) 和 32 位 NCO.....4

3 ADC366x 低延时模式.....5

4 IFF 脉冲处理性能.....6

 4.1 大功率信号脉冲下 ADC3669 的性能.....6

 4.2 微弱信号脉冲下 ADC3669 的性能.....7

5 总结 - 延迟时间.....8

6 参考资料.....8

商标

所有商标均为其各自所有者的财产。

1 简介

敌我识别 (IFF) 系统用于在民用和国防领域区分友方资产与潜在威胁。

典型的系统采用双向交互：一个主询问机和一个次级应答机。询问机通过发射标准频率为 1,030MHz 的编码脉冲序列来启动交互。接收并成功解密该编码信号后，目标的应答机便会自动发射频率为 1,090MHz 的已编码应答信号，提供身份标识和遥测数据，如高度和 GPS 位置。

为了验证测距计算的准确性，应答机的周转时间由国际标准规定。询问机通过测量从发出询问到接收回波的总时间，再减去内部处理常量（通常为 $3.0 \text{ 微秒} \pm 0.5 \text{ 微秒}$ ）来计算距离。任何与此常量的偏差，都会导致报告的目标位置与实际位置出现显著偏移。

在军用模式下，应答机不仅要回复，它还必须解密询问信号并加密应答信号。如果硬件速度过慢，延时可能会超出询问机的预期窗口，从而导致其将友方飞机标记为未知或敌对。此外，应答机发送应答后，会进入一段静默时间（通常长达 $125\mu\text{s}$ ），在此期间无法响应其他询问。在繁忙的空域中，管理这一延时对于防止目标从其他雷达上消失至关重要。

2 ADC366x 内部 Rx 架构

2.1 1.4GHz 宽带、高性能、低功耗直接射频采样

- ADC3669 具有 1.4GHz 的高性能模拟输入带宽，允许对 1,030MHz 和 1,090MHz 询问信号进行直接射频采样。
- 这有助于设计人员省去模拟降压转换级，包括混频器、本地振荡器和中频滤波器。省去这些本身就会增加延迟的模拟元件，有助于节省总周转时间。
- 此外，ADC 的 16 位内核提供了极高的 SNR 和 SFDR 值，有助于系统在强功率干扰中区分微弱、远距离的询问信号。（例如，繁忙的民用机场或战术作战区域。）
- ADC3669 在 500MSPS 下以每通道 300mW 高效运行，成为同类产品中能效最高的 ADC 之一，直接满足了现代机载系统对关键 SWaP 优化约束的要求。

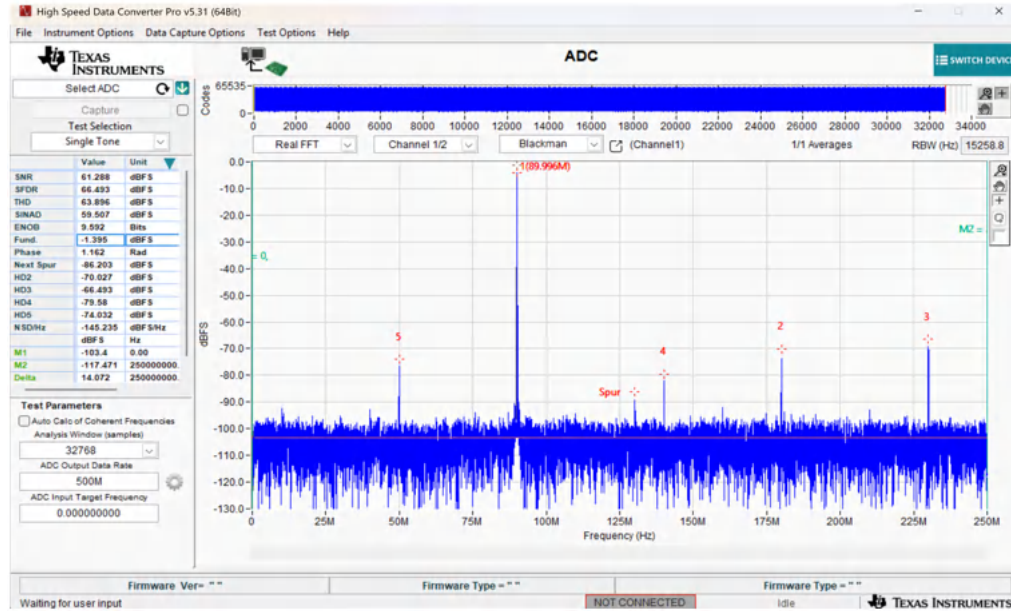


图 2-1. $F_{in} = 1,090\text{MHz}$ 时 ADC3669 的 FFT 输出

2.2 集成数字降压转换器 (DDC) 和 32 位 NCO

ADC366x 提供多达四个数字降压转换器 (DDC)，并配有 32 位数控振荡器 (NCO)。

与易受热漂移影响的模拟系统不同，数字 NCO 允许在 ADC 内部将 1,030MHz 信号以数字方式下移至基带，同时不同温度下保持出色的稳定性。这确保了内部脉冲检测算法接收到一致的信号，从而防止 **时序漂移** 或 **抖动**，有助于保持更优的测距精度。

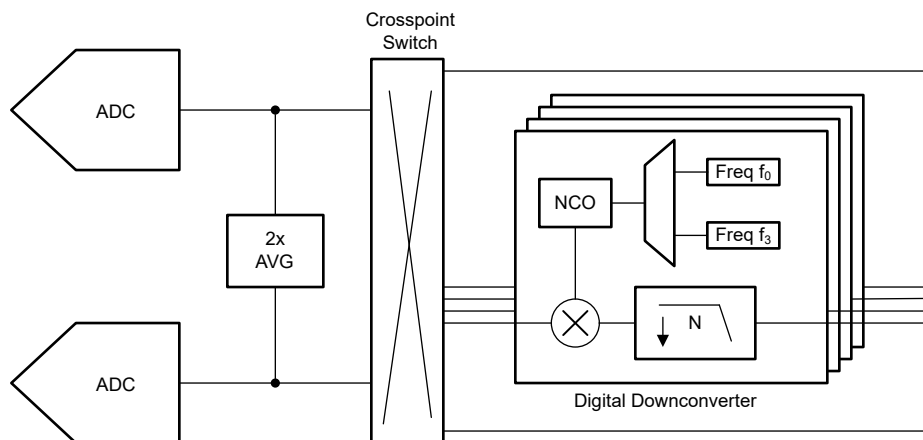


图 2-2. ADC3668/ADC3669 的内部 Rx 架构

如图 2-3 所示，利用 ADC366x 的内部 NCO 和抽取模块，可在硬件层面消除混叠镜像，从而优化频率规划。在 ADC 内部进行 4 分频抽取，可通过滤除带外量化噪声，提供预期的 6dB 处理增益。将这项数字降压转换任务从 FPGA 转移到转换器，有助于节省 FPGA 逻辑资源和减少接口带宽，从而最大限度降低功耗。

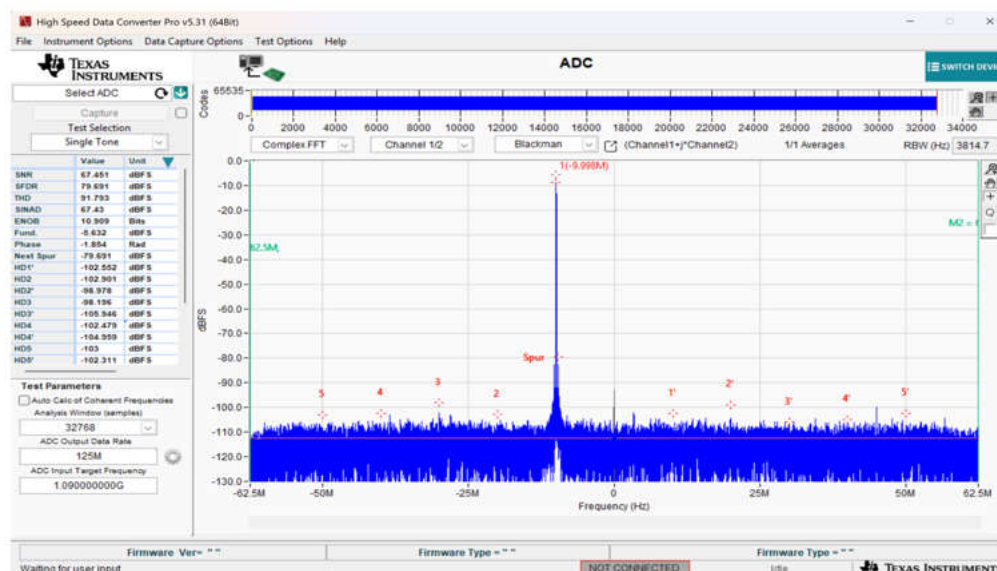


图 2-3. 采用内部 DDC + NCO 和 4 分频抽取时的复数 FFT 输出

3 ADC366x 低延时模式

ADC366x 系列专为最小化总路径延时 (传播延时 + ADC 采样延时 + 数字延时) 而设计, 以满足 IFF 系统等高精度应用的严格实时性要求。

它还提供了一种 *低延时工作模式*, 可旁路数字误差校正以及所有其他数字功能 (如抽取滤波器、测试模式或 SDR LVDS), 从而实现仅 9 个时钟周期的延时, 非常适合低延时控制环路等应用。

请注意, 由于旁路了数字误差校正模块, 此模式下的 **SFDR** 性能可能会有所下降。然而, 在 IFF 等更依赖脉冲时序且最看重本底噪声 (NSD) 或 SNR 的应用中, **SFDR** 的下降通常不是问题。

低延时模式可以在 <LOW LATENCY EN> 寄存器 (0x165) 中启用。

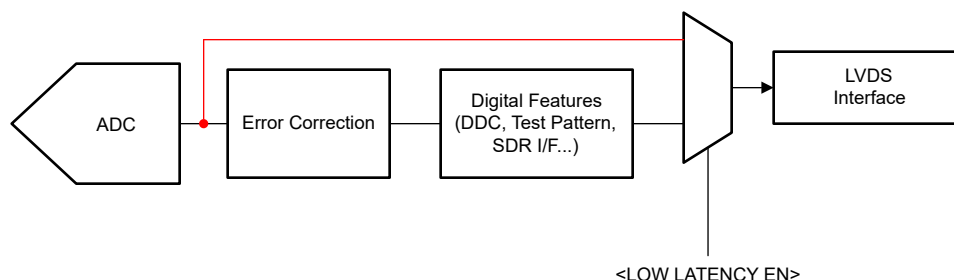


图 3-1. ADC3668/ADC3669 的低延时模式

假设采样率 (F_s) 为 500MSPS, 总延时的主要来源如下所列。使用低延时模式可将延时降低至 10ns 以下。

延时	条件	延迟	值
t_{PD} - 传播延迟		$1.7 + T_s/4nS$	2.2nS
t_{ADC} - ADC 延时	DDR LVDS, 正常模式	38 个 ADC 时钟	76nS
	DDR LVDS, 低延时模式	4 个 ADC 时钟	8nS
t_{DIG} - 数字延迟	DDC 旁路	5 个 ADC 时钟	10nS
	DDC/2	24 个 ADC 时钟	48nS
	DDC/16...32,768	50 个 ADC 时钟	100nS

4 IFF 脉冲处理性能

为了验证 ADC3669 的线性和灵敏度，我们利用一个脉冲宽度为 $2\mu\text{s}$ 、脉冲重复间隔为 $5\mu\text{s}$ 的射频脉冲串，在 50dB 动态范围内对输入功率进行了扫描，从 -10dBFS 脉冲开始，直至 -60dBFS 的高衰减阈值。

4.1 大功率信号脉冲下 ADC3669 的性能

在处理 -10dBFS 信号时，ADC3669 在整个 16 位动态工作范围内表现出高线性度。

时域分析表明，采样得到的原始 ADC 码值大约在 2,400 到 63,300 之间，产生约 60,900 个码的峰值间分布，且未出现 ADC 饱和或削波。还可以看出，在多个脉冲之间，信号迅速稳定到中位基线 $\approx 32,750$ 个码值。

上述时域和频域性能可在下方图 4-1 和图 4-2 中看到。

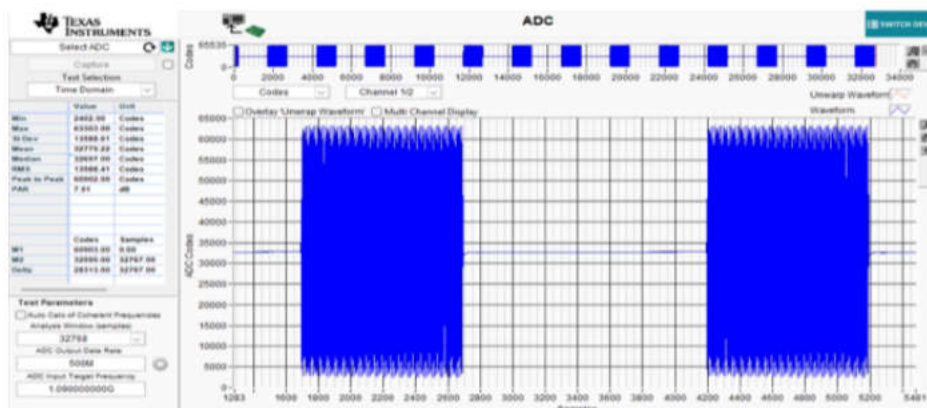


图 4-1. 1,090MHz、-10dBFS 条件下 $2\mu\text{s}$ 脉冲的时域捕获

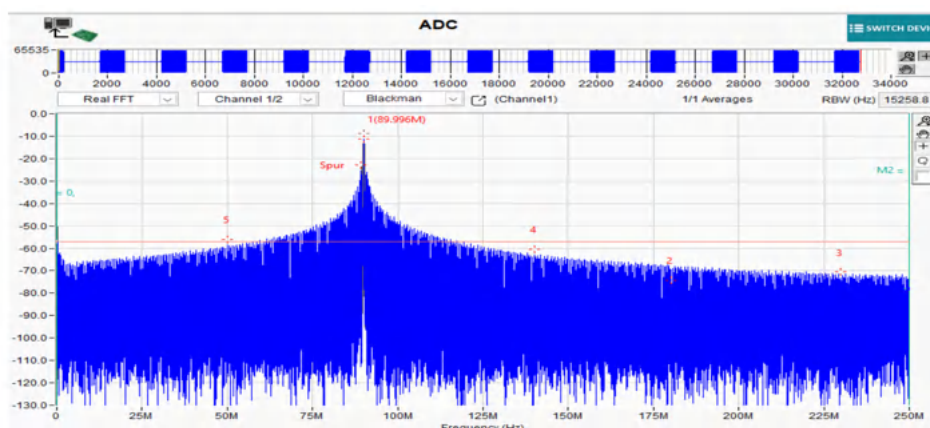


图 4-2. 1,090MHz、-10dBFS 条件下 $2\mu\text{s}$ 脉冲的频域捕获

4.2 微弱信号脉冲下 ADC3669 的性能

当引入 -60dBFS 的微弱信号时，原始时域峰值间码值范围从大约 110 个码值的空闲基线扩展到 175 个码值。这 175 个码值的包络代表了 250MHz 奈奎斯特带宽内约 110 个码值的热噪声与 65 个码值的微弱输入脉冲峰值间幅度之和。

如图 4-3 所示，-60dBFS 条件下 2 μ S 脉冲的时域捕获稳定地处于 175 个码值的峰值间窗口内，突显了 ADC3669 非常出色的线性性能，证明了其即使在极微弱信号强度下也具有解析波形的能力。

由于脉冲包络目前嵌入在全速 500MSPS 采样率下的宽带本地噪声中，可以启用内部数字降压转换器 (DDC) 来滤除带外量化噪声，从而收窄基线，并使实际脉冲形状清晰可见，以供下游时序逻辑使用。

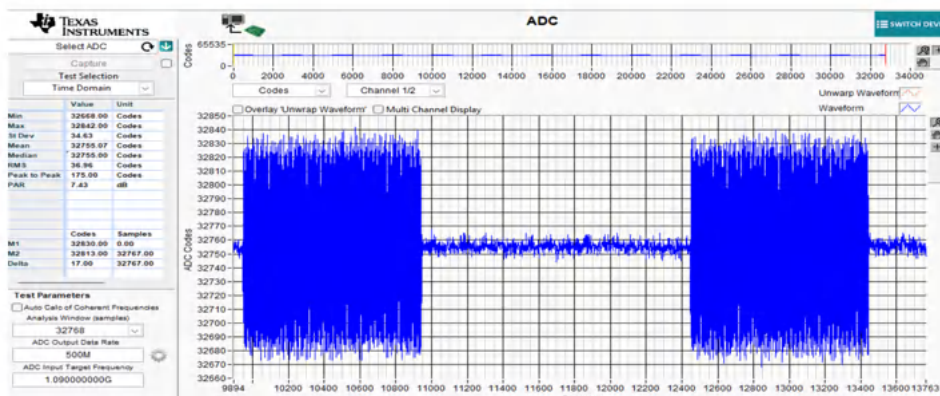


图 4-3. 1,090MHz、-60dBFS 条件下 2 μ S 脉冲的时域捕获

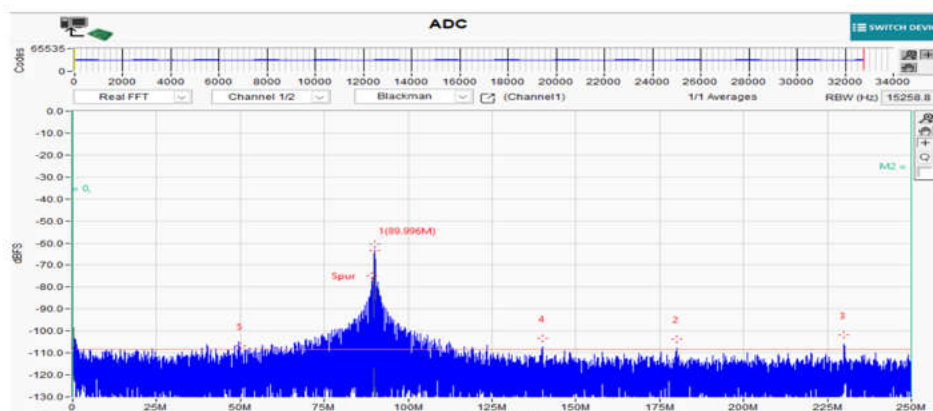


图 4-4. 1,090MHz、-60dBFS 条件下 2 μ S 脉冲的频域捕获

5 总结 - 赢回时间

现代 IFF (特别是 Mode 5) 需要先进的加密技术, 这些技术会占用 3.0 μ s 周转窗口的大部分时间。通过使用 ADC366x, 与系统中的标准 ADC 相比, 设计人员可以有效地“赢回”超过 200 纳秒的处理时间。这一额外裕量使他们能够实施更强大的加密算法来防止欺骗。此外, 该器件出色的小信号线性度和集成的数字特性有助于从 FPGA 中消除大量滤波需求和功耗。

6 参考资料

- 德州仪器 (TI), [ADC3668、ADC3669 双通道、16 位、250MSPS 和 500MSPS 模数转换器 \(ADC\)](#) 数据表。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月