

Application Note

如何降低音频数据转换器中的噪声



Arash Loloee

摘要

尽管 DAC 技术取得了进步，但噪声仍然是影响音频质量的一个重要因素。DAC 中引入的噪声会降低信号保真度，减小动态范围并影响监听器的体验。

噪声是一种不需要的信号，与主信号和预期信号一起存在。噪声本质上是随机的，也是不必要的，尤其是在音频系统中。音频 IC (内部) 或音频 IC 所在的电路板、外部元件和布局 (外部) 中有许多不同的噪声源。虽然有许多不同的噪声源，但有几种方法可以降低或抑制噪声。在本应用手册中，我们将介绍不同的噪声源以及如何最大限度地降低噪声对所需音频信号的影响。

本主题将分为两部分。首先，讨论 IC 中的噪声以及通过设计和选择架构来降低或消除噪声的方法，然后讨论主 IC 外部和系统内的噪声。

内容

1 简介.....	2
2 详细说明.....	2
2.1 内部噪声 (在 IC 内)	2
2.2 外部噪声.....	3
2.3 PCB 设计和布线产生的噪声.....	5
3 总结.....	6
4 参考资料.....	6

商标

所有商标均为其各自所有者的财产。

1 简介

任何数据转换器都是由模拟模块和数字模块共同构成，它们协同完成数据转换任务，无论是模拟信号转换为数字信号 (ADC) 还是数字信号转换为模拟信号 (DAC)。这些模块由多个子块组成。例如，数字模块可能包括 I2C/SPI、时钟发生器、数字滤波器、音频串行接口、数字增益块等，模拟模块可能包括电压基准模块，例如带隙、电流发生器、增益放大器、混频器等。

该应用讨论了音频转换器中的噪声，这些概念不仅适用于 DAC，也适用于 ADC 和编解码器。

2 详细说明

2.1 内部噪声 (在 IC 内)

2.1.1 噪声整形与噪声滤除

在数字转换过程中，连续信号的振幅由离散的数字值近似表示。当 DAC 重构信号时，数字数据的有限分辨率会导致微小的振幅误差。

将数字代码映射到一系列模拟信号会产生一种称为量化噪声的误差。DAC 的传递函数是一系列离散点，如图 1 所示。在该图中，展示了数字代码到 3 位 DAC 相应模拟输出的映射。对于 DAC，1 个 LSB 对应连续模拟输出之间的阶跃高度。

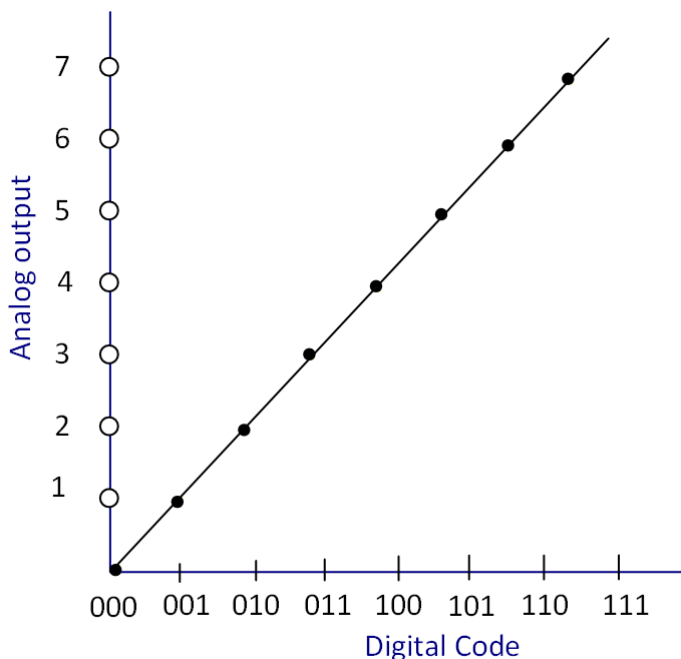


图 2-1. 3 位 DAC 的典型传递函数

一个 N 位转换器具有 2^N 个量化级。因此，这些量化级的宽度为 $FS/(2^N-1)$ 。对于量化宽度为 Δ 的 ADC，其量化噪声落在 $-\Delta/2$ 至 $+\Delta/2$ 之间任意位置的概率是均等的，且其概率密度函数在量化误差范围内呈均匀分布。量化噪声功率可通过对该范围内的误差求积分来计算，如方程式 1 所示：

$$\varepsilon_{rms}^2 = \frac{1}{\Delta} \int_{-\Delta/2}^{\Delta/2} \varepsilon^2 d\varepsilon = \frac{1}{\Delta} \left[\frac{\varepsilon^3}{3} \right]_{-\Delta/2}^{+\Delta/2} = \frac{\Delta^2}{12} \quad (1)$$

通常，可以采用远高于奈奎斯特频率的频率对信号进行采样。较高采样频率 (f_{OS}) 与奈奎斯特频率 ($2f_O$) 之比称为过采样率 (OSR)，其中 f_O 为输入信号的频率。因此 OSR 可重写为如方程式 2 所示：

$$OSR = \frac{f_{os}}{2f_o} \quad (2)$$

在过采样条件下，落在信号带宽（0 至 f_o ）内的噪声功率由方程式 3 计算得出

$$n^2 = \int_0^{f_o} \varepsilon^2(f) df = \varepsilon_{rms}^2 \left(\frac{2f_o}{f_{os}} \right) = \frac{\varepsilon_{rms}^2}{OSR} \quad (3)$$

如上面的公式所示，过采样将带内 RMS 噪声降低为过采样率的平方根。实际上，通过过采样，噪声频谱会分布在更宽的频率范围内。那么，如果对噪声进行整形，将大部分噪声频谱推向更高频率，从而进一步降低带内噪声，效果会怎样？这一概念称为“噪声整形”（参考文献 3）。噪声整形后，只需滤除高频噪声即可。滤除可以在数字或模拟域中完成。比特流从调制器输出时，适合使用数字滤波器。由于我们按 K 倍过采样，因此噪声被推到更高的频率。通过在 $f_s/2$ 处进行滤除，大部分噪声将成为带外噪声。通常在 DAC 的输出端使用具有适当截止频率的低通 RC 滤波器。

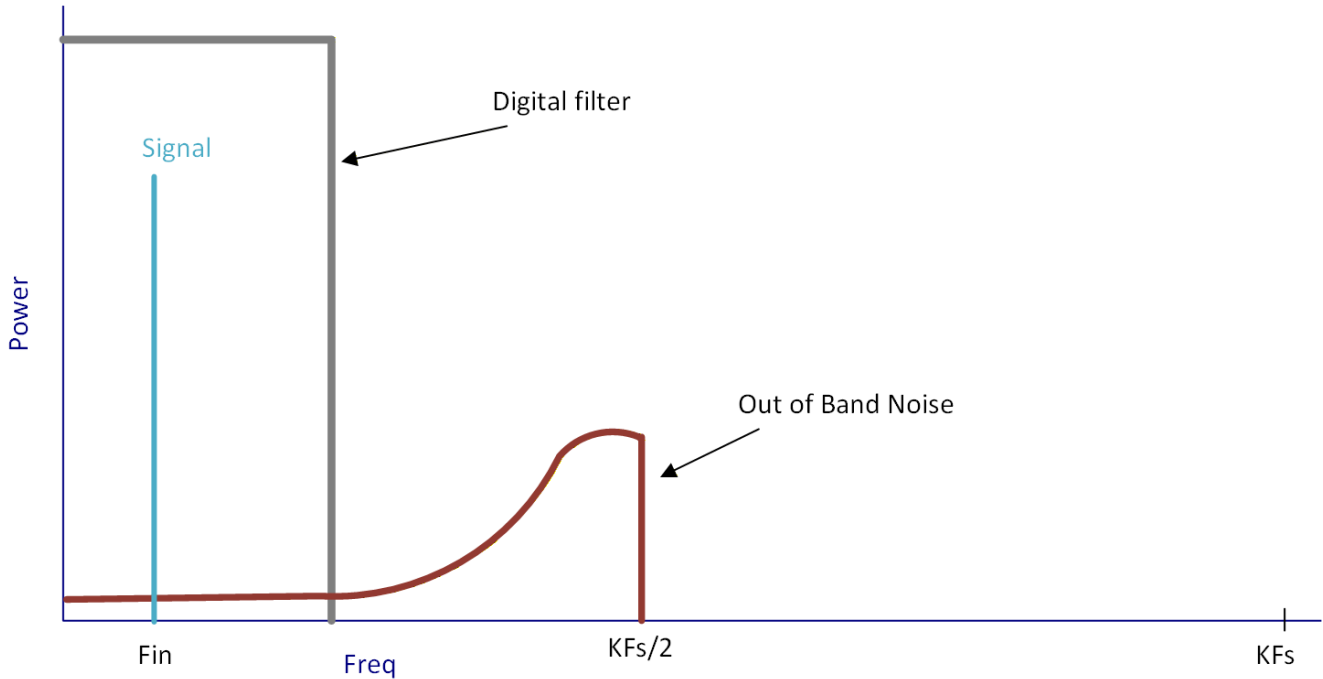


图 2-2. 经过噪声整形后分布在 Kf_s 范围内的噪声频谱

2.1.2 避免内部数字模块与模拟模块之间的噪声耦合

与 PCB 设计中精心规划数字部分和模拟部分的布局类似，DAC 的内部设计也遵循类似的方法。模拟域和数字域是分开的，每个域都需要专用的电源。

时钟是接地线路中噪声的最主要来源，因此模拟域和数字域必须与自己的接地线隔离。在许多设计中，子模块位于主模块中，并且具有单独的电源，以帮助控制子模块内的噪声。在 TI 的所有音频器件中，不仅数字、模拟和 IO 缓冲器电源是分开的，在许多情况下，还要为每个子模块或通道提供多个接地引脚或独立电源。在布局阶段，还必须小心进行隔离或屏蔽，以完成噪声抑制尝试。

虽然最终用户无法控制给定 IC 的设计和布局，但选择具有合适架构和功能的器件可以提高整个系统的性能。

2.2 外部噪声

选择好 DAC 后，下一步是设计一个可以在电路板和外部元件不出现任何性能下降的情况下实现 DAC 性能的电路板。时钟和电源是注入系统噪声的两个主要来源。我们将简要介绍导致系统噪声较高的因素，以及如何应对这些因素以获得更好的噪声性能。

2.2.1 时钟抖动

时钟抖动将引入采样误差，从而导致 SNR 降低。抖动可能导致失真和本底噪声增加。本底噪声增加会直接造成 SNR 性能下降。方程式 4 将抖动误差对 SNR 的影响量化为

$$SNR = 20\log\left(\frac{V_p/\sqrt{2}}{2\pi f_{in} V_p \cdot t_j/\sqrt{2}}\right) = -20\log(2\pi f_{in} t_j) \quad (4)$$

其中 t_j 、 f_{in} 和 V_p 分别表示信号的抖动、输入频率和振幅。在提供的参考文献 4 中，您可以详细了解抖动与 SNR 关系以及上述公式的推导。

2.2.2 电源

与任何其他数据转换器一样，DAC 的性能在很大程度上取决于纯净电源。电压波动、稳压器的开关噪声和电磁干扰都可以耦合到敏感的模拟电路中。

强烈建议使用干净电源，因为它可以为电路板和 DAC 以及板上的其他 IC 提供稳定、无噪声且稳压良好的电源。低噪声电源在直流输出上叠加的交流纹波或高频噪声极小。当负载电流突然变化时，它还能提供低 EMI 和快速瞬态响应。

确保拥有干净电源的一项重要做法是在 DAC 的电源引脚上添加去耦/旁路电容器。必须注意的是，去耦电容器是每个单独电源引脚的专用电容器。即使多个电源引脚的电压电平或电源电压源相同，仍必须为每个引脚添加专用去耦电容器 (图 2-3)。通常，我们会在每个电源引脚上添加多个不同数量级范围的旁路电容器，以抑制宽频谱范围内的噪声。高频噪声需要小型电容器 (例如 100pF 陶瓷电容器)，而低频噪声需要较大的电容值 (1μF)。TI 建议使用低 ESR (等效串联电阻) 电容器 (例如陶瓷电容器) 来最大限度地减少纹波和噪声。这些去耦电容器必须尽可能靠近芯片上对应的引脚放置。

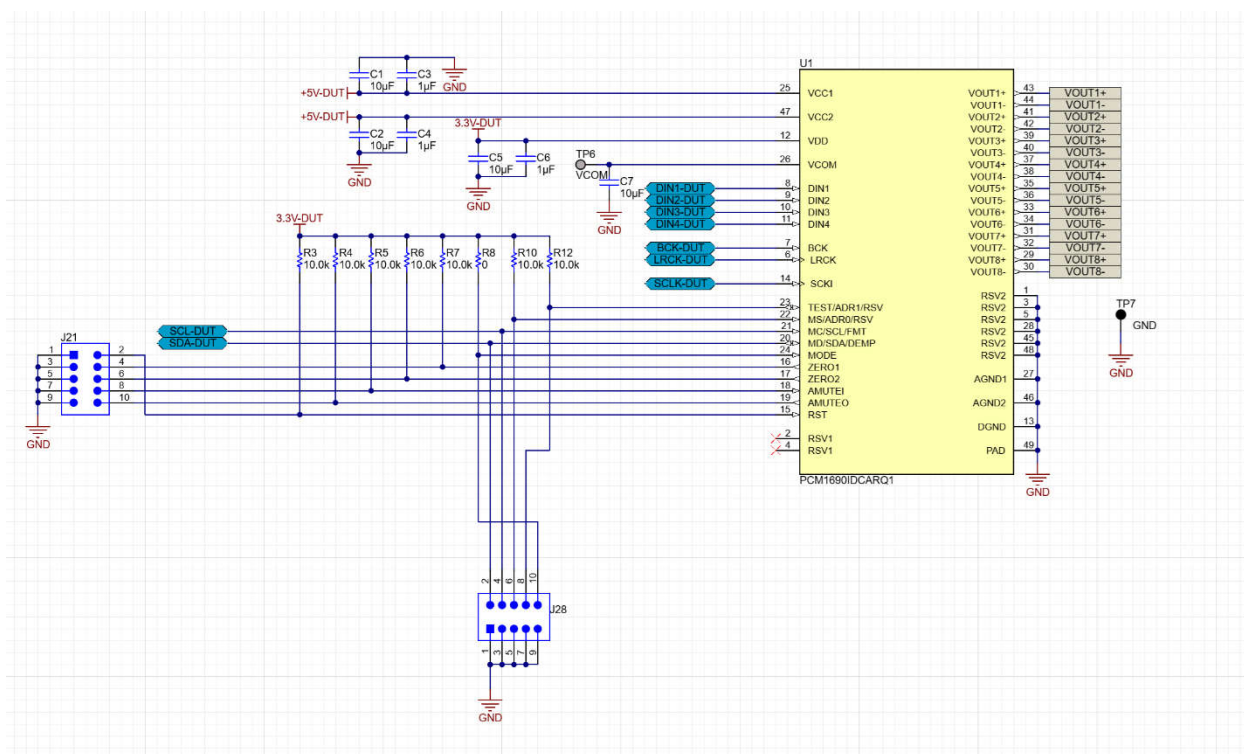


图 2-3. 连接到每个电源引脚的旁路电容器 (PCM1680)

使用较干净电源的另一种常见做法是添加铁氧体磁珠或 LC 滤波器来滤除电源线路中的高频噪声。这些铁氧体磁珠必须放置在电源入口点的输入端。

2.3 PCB 设计和布线产生的噪声

另一个注入 DAC 的重要噪声源是电路板上各种信号的布线。应遵循适当的印刷电路板布局指南以及接地技术，以消除接地环路、寄生效应和噪声。

- **尽可能使用单独的模拟电源和数字电源。**对于大多数同时具有数字和模拟电源引脚的电路板，建议使用单独的模拟电源和数字电源。大多数情况下，不同的 IC 会使用相同的电压电平，因此它们之间会共享同一电源。这些 IC 可以按不同的频率开关，并且开关噪声会注入共用同一电源线的所有 IC 中。如前一节所述，为了减少或消除注入电源线的噪声，我们应在每个电源引脚上添加去耦电容器，并且这些电容器必须尽可能靠近物理引脚放置。
- **在整个电路板上使用完整、连续、低电感的接地平面。**这是针对噪声最有效的单项措施。电路板布局布线中最常见的问题是接地环路，即来自一个 IC 的返回电流流经与其他模拟或数字 IC 共享的路径。低频嗡嗡声或蜂鸣通常是接地环路的结果。
- 处理接地环路的经典方法是分别使用独立的完整模拟接地平面和数字接地平面。这些接地平面应单点相互连接，形成组合接地，并防止有噪声的数字返回电流流经整个电路的模拟接地。
- 元件放置方式会影响信号质量、热管理和电磁干扰 (EMI)，这里列举了一些可能受影响的参数。元件放置不当会导致串扰、信号延迟和噪声增加等问题。
- IC 的方向及其放置通常会影响布线。最好将 IC 按照同一方向放置，这样可以自然顺畅地布线，避免不必要的弯折。
- 遵循布局设计的最佳做法。这些做法通常简单，属于常识，但很容易被忽视或忽略：
- 尽可能缩短引线长度，尤其是在敏感的模拟输入和输出信号上。长走线可能会像天线一样，接收或辐射电磁干扰 (EMI)。建议在敏感走线周围设置宽度为走线宽度三倍的禁入区或净空区。
- 在敏感走线周围保持限制区域，以最大限度地减少电容耦合。
- 将输入走线与输出走线分开，以防止输出噪声反馈和耦合回输入，反之亦然。
- 避免将高速或开关信号布置在模拟或敏感信号走线附近。
- 在适用的情况下，将差分信号彼此并行布线，以便两个信号保持恒定的间距和长度，从而确保消除共模噪声。
- 在敏感线路周围使用防护环，以屏蔽外部噪声耦合到这些线路上。防护环应连接到接地平面以释放漏电流。

3 总结

噪声仍然是影响音频 DAC 性能最重要的因素之一。本应用手册讨论了各种噪声源，例如量化误差、热噪声、时钟抖动、电源波动和导致重建模拟信号性能下降的数字开关干扰。凭借过采样、噪声整形、低抖动时钟和精心设计的电路板布局等先进设计技术，现代 DAC 可实现非常低的噪声水平和出色的音频保真度。正确选择 DAC 并遵循电路板设计的最佳做法，将能够降低噪声对音频系统中音频质量的影响。

4 参考资料

1. 德州仪器 (TI), [PCM1690 24 位 192kHz 采样增强型多级八通道音频数模转换器](#), 数据表。
2. 德州仪器 (TI), [音频编解码器中的常见噪声问题](#), 应用手册。
3. LOLOEE, ARASH, [Understanding Delta-Sigma Modulators](#), Electronic Design, Aug 2013
4. LOLOEE, ARASH, [Practical considerations for estimating SNR and SFDR](#), Electronic Products, Oct 2018

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月