

Application Note

优化隔离设计中的 EMC : 符合 CISPR 和 IEC 的 10 种 PCB 技术



Ayush Mangla, Himalaya Pramanick, Varun Kumar

摘要

本应用手册概述了通过十大 PCB 优化措施 (包括电容布局、铁氧体磁珠滤波器和细致的 PCB 接地) , 从而最大限度降低发射并提升抗扰度的技术。本应用手册基于 TI 采用集成电源的信号隔离器 (ISOW64xx、ISOW308x 和 ISOW1050 器件) 编写, 但这些技术也可用于任何其他隔离器设计来获得更优的 EMC 性能。

内容

1 简介.....	2
2 通过电路板设计技术增强 EMC 性能.....	3
2.1 引脚 1 和引脚 16 上的高频去耦电容器.....	3
2.2 电容器组及相对布局.....	3
2.3 电源轨上的铁氧体磁珠 π 型滤波器.....	4
2.4 铁氧体磁珠下方的隔离铜岛 (KOZ).....	4
2.5 CAN/RS-485 电缆上的共模扼流圈 (ISOW3080 和 ISOW1050 器件)	4
2.6 隔离岛后侧电容器.....	5
2.7 I/O 走线上的串联电阻器或低通滤波器.....	5
2.8 GND1 与 GND2 之间的 Y 型电容器 (安全关键型)	5
2.9 层间电容器 (隔离区域中的基板电容器)	5
2.10 VDD 输入轨上的 100 μ F 大容量电容器.....	6
3 总结.....	7
4 参考资料.....	8

商标

所有商标均为其各自所有者的财产。

1 简介

为在首次设计迭代中获得更佳 EMC 性能，避免代价高昂的电路板重新投板，本应用手册介绍了多种经过验证的系统级技术，可降低辐射发射和传导发射，同时提升抗扰度裕量。

这些技术参考了 [ISOW6441DWEEVM](#)、[ISOW3080DWEEVM](#) 和 [ISOW1050DWEEVM](#) 等 EVM，适用于 ISOW6441、ISOW3080 和 ISOW1050 系列器件。其中一些技术解决了开关噪声的根本原因，必须在每种设计中都予以实施；而另一些技术则非必需，可进一步优化性能。这些技术可用于任何带隔离器的设计，以提升 EMC 性能。

- 引脚 1 和引脚 16 上的高频去耦电容器
- 电容器组及相对布局
- 电源轨上的铁氧体磁珠 π 型滤波器
- 铁氧体磁珠下方的隔离铜岛 (KOZ)
- 通信总线上的共模扼流圈 (例如 CAN/RS-485)
- 隔离岛后侧电容器
- I/O 走线上的串联电阻器或低通滤波器
- GND1 与 GND2 之间的 Y 型电容器 (安全关键型)
- 层间电容器 (隔离区域中的基板电容器)
- VDD 输入轨上的 100 μ F 大容量电容器

2 通过电路板设计技术增强 EMC 性能

2.1 引脚 1 和引脚 16 上的高频去耦电容器

集成 DC-DC 转换器的开关频率约为 60MHz。该频率 (60MHz) 及其所有谐波频率会同时出现在辐射发射和传导发射频谱中。在 VDD (引脚 1) 和 VISO (引脚 16) 处直接放置一颗 100nF X7R 陶瓷电容器, 可在基频处提供低阻抗分流路径。电容器必须对称放置于两侧电源引脚与接地引脚之间, 使器件电源引脚到电容端子的有效电感等于器件接地引脚到电容端子的有效电感。(请参阅 ISOW1050DWEEVM 评估模块中的 C27 和 C28 布局)。

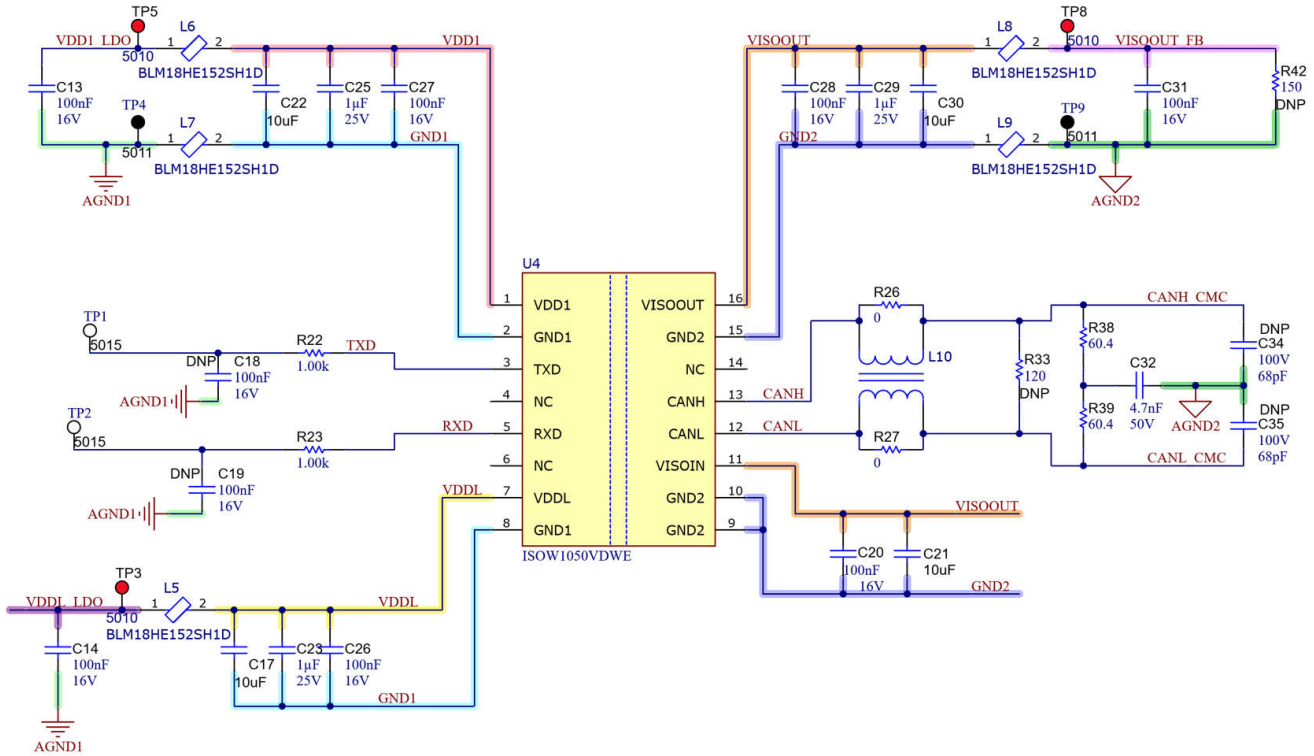


图 2-1. 针对上述技术的 ISOW1050DWEEVM 评估模块参考原理图

使用反向几何结构电容 (例如 0306YD104KAT2A, 见参考资料) 或 10nF 电容 (例如 GCM155L81E103KA37D, 见参考资料), 可进一步提升 EMC 性能, 这类电容具有更高的串联谐振频率 (SRF) 和更低的等效串联电阻及等效串联电感 (ESL/ESR)。

2.2 电容器组及相对布局

适当的电容器堆叠可在宽频带内保持低阻抗:

- 60MHz (开关基频): 由 100nF 电容负责处理
- 1 - 30MHz (谐波与共模): 由 1 μ F 电容提供阻抗基底
- < 1MHz (低频瞬变): 由 10 μ F 电容吸收负载阶跃电流

正确顺序为: 从容值最小到最大, 距离被测器件 (DUT) 最近到最远:

请参考图 2-1 中电容组 [(C27、C25、C22) 和 (C28、C29、C30)] 的布局。顺序至关重要, 因为电容与 IC 之间每增加 1mm PCB 走线, 就会增加约 1nH 串联电感。如果将大容量的 10 μ F 电容器放置在离 IC 最近的位置, 而将小容量的 100nF 电容器放置在离 IC 最远的位置, 则会颠倒阻抗曲线, 导致高频噪声分流效果不佳。对于要求更低电源纹波的应用场景, 将大容量电容器从标准的 10 μ F 增大到 22 μ F 或 47 μ F 有助于改善电源纹波。

2.3 电源轨上的铁氧体磁珠 π 型滤波器

如果不滤除开关噪声，该噪声将直接传入 VDD 电源平面和 PCB 接地平面。这会导致输入端出现传导发射，而接地平面中的噪声则会导致辐射发射。铁氧体磁珠 π 型滤波器会阻断所有高于截止频率的噪声，阻止基频及其所有谐波频率到达主板铜平面。使用铁氧体磁珠 (FB) (例如，BLM18HE152SH1D，请参阅参考资料) 对于最大限度减少共模电流环路引起的辐射发射至关重要。铁氧体磁珠可插入 DUT DC-DC 转换器与系统其余部分之间 (布局如图 2-1 所示)，从而切断较大共模电流环路的路径，仅允许形成较短的电流环路。截止频率的计算公式如下：

$$F_c = 1 \div (2\pi \times \sqrt{L \times C_{\text{eff}}}) \quad (1)$$

每条电源轨使用两个铁氧体磁珠 (一个在电源线上，一个在回路或 GND 上)，有助于实现平衡差分滤波，如图 2-1 所示。(L6、L7 接 VDD，L8、L9 接 VISO)。

2.4 铁氧体磁珠下方的隔离铜岛 (KOZ)

铁氧体磁珠用于衰减并阻止大共模电流环路的形成。当铁氧体磁珠将器件与 PCB 其余部分隔开时，其前后所有的电源和接地平面都必须在整个 PCB 中保持分离。这可以防止因平面间电容耦合而形成替代性共模电流环路 (该环路会旁路铁氧体磁珠)。即使对侧的覆铜之间仅存在 0.1pF 寄生电容，也会使铁氧体磁珠失去作用。图 2-2 突出显示了分隔内侧和外侧平面的禁布区，它们之间留有充裕的空间。

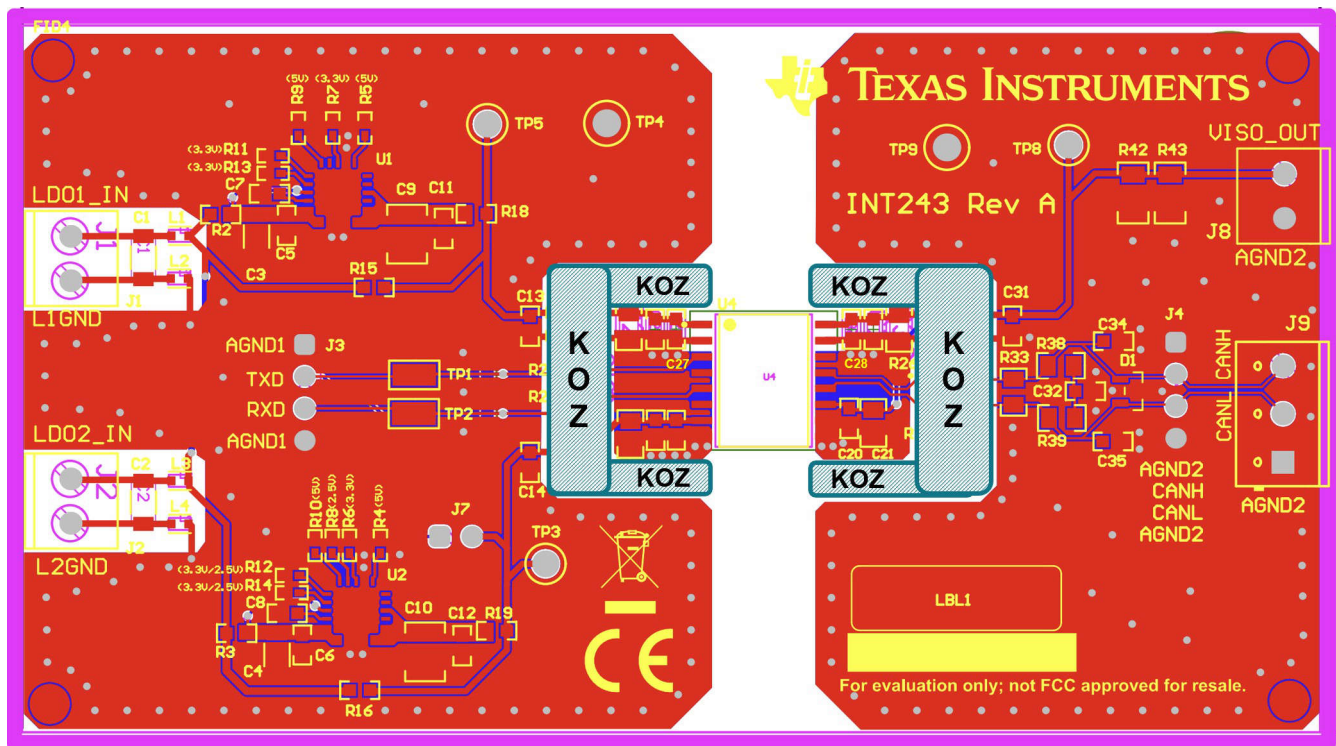


图 2-2. ISOW1050DWEEVM 电路板布局参考 (展示了 KOZ)

ISOW6441、ISOW3080、ISOW1050 评估板的顶层和底层覆铜中均特意留出了间隙。这是特意设置的禁布区，用于避免寄生电容。

2.5 CAN/RS-485 电缆上的共模扼流圈 (ISOW3080 和 ISOW1050 器件)

隔离收发器 (ISOWRS485 - ISOW3080 和 ISOWCAN - ISOW1050) 具有隔离输出总线，通过电缆连接到外部器件。连接到系统的电缆或导线会拾取转换器的高频开关噪声，并充当发射天线；电缆越长，辐射水平越高。解决这一问题的方案是使用共模扼流圈 (CMC) 尽可能减小共模电流环路，从而对共模噪声进行衰减。CMC (例如 ACT45B-101-2P-TL003，见参考资料和图 2-1 中的 L10) 对共模电流呈现高阻抗，同时以极小的插入损耗传递差分信号。这样一来，来自 ISOW 输出的共模噪声在到达电缆之前即被阻断，而差分数据信号则不受影响地通过。

CMC 的位置至关重要 — 如果 CMC 放置在远离连接器的位置，共模噪声会耦合到 PCB 走线中，从而使扼流圈失去作用。有关最大限度减小扼流圈端子间的杂散边缘电容的布局指南，请参阅图 2-2。有关详细布局，请参阅 ISOW1050DWEEVM 评估模块。

2.6 隔离岛后侧电容器

尽管存在隔离岛 (节 2.4)，仍有少量残余高频噪声会穿过铁氧体磁珠区域。通过 PCB 基板的寄生电容不可避免，即，虽然很小但并不为零。电容器 (图 2-1 和图 2-2 中的 C13 和 C31) 放置在主板 GND 侧 (铁氧体磁珠输出之后)，以便在残余噪声到达 PCB 接地平面之前，将这些残余噪声分流到局部接地。这些电容器可直接改善输入端的传导发射 (CE) 以及 PCB 平面作为天线辐射而产生的辐射发射 (RE)。将电容器放置在主板 GND 侧，还可提高对外部传导干扰 (辐射耦合到电源输入端) 的抗扰度

2.7 I/O 走线上的串联电阻器或低通滤波器

I/O 走线上的快速数字边沿携带高达数百 MHz 的显著谐波能量，具体取决于数据速率。当这些线路连接到板外连接器或电缆时，会直接产生辐射。串联电阻器可限制边沿转换率，降低谐波幅值。电阻-电容 (RC) 或电感-电容 (LC) 低通滤波器可提供明确的截止频率。有多种方法可控制走线发射。

- 串联电阻器 ($\cong 1k\Omega$ | 图 2-1 中的 R22、R23)：减缓边沿上升时间；降低高于信号频率的谐波幅值。由于没有专用的并联电容，该方案没有明确的截止频率。
- RC 低通滤波器：在 $1k\Omega$ 电阻器之后，在信号线与 GND 之间添加一个小电容器 ($\cong 100pF$)，即可构成低通滤波器。若在更低的数据速率下工作，可进一步增大电容值。
 - $F_C = 1 / (2\pi \times R \times C)$
- 铁氧体磁珠 + 电容器：用铁氧体磁珠替代串联电阻器，并搭配对地电容器，可在每条 I/O 线上提供完整的高抑制低通滤波器。
 - 在信号频率 ($\leq 10Mbps$) 下：铁氧体相当于一个小电阻器 ($\cong 0.5\Omega$ DC)
 - 在开关转换器频率 ($\cong 60MHz$) 下：铁氧体呈现 $> 1k\Omega$ 的阻抗，远优于固定电阻器

2.8 GND1 与 GND2 之间的 Y 型电容器 (安全关键型)

ISOW DC-DC 转换器会产生共模 (CM) 开关电流，该电流通过寄生电容 ($\cong 2pF$) 流过隔离栅。如果没有受控的返回路径，此共模电流将：

- 从 GND1 依次流经 PCB 电源平面 → 电缆和连接器 → 产生辐射 (发射性能差)
- 耦合到板外电路，导致抗扰失效 (抗扰度差)

安全级 Y 型电容器跨接于 GND1 和 GND2 之间，为共模电流提供短且受控的本地返回路径。Y 型电容器桥接隔离栅。Y 型电容器必须采用经过 IEC 60384-14 标准认证的安全级元件。切勿在隔离栅上使用标准多层陶瓷电容器 (MLCC)，因为这些电容器未经安全认证。Y 型电容器的一些示例包括 P101AA102M250 (1nF) 和 P101AA102M250 (4.7nF) (请参阅参考资料)。

2.9 层间电容器 (隔离区域中的基板电容器)

在印刷电路板 (PCB) 上使用 Y 型电容器时，除了电容器自身的寄生电感外，还会在其两侧引入引线电感，导致电容器在高于 200MHz 的频率下失效。形成低电感电容的一种方法是将内部 PCB 层重叠。采用多层 PCB 布局即可实现。将内部参考层 (GND 和 VCC) 延伸到隔离栅的任一侧 (如图 2-3 所示)，就能形成内部层的重叠。该重叠区域由 GND1 和 VCC2 层延伸形成，层间以 FR4 材料作为电介质，从而在 GND1 和 VCC2 之间产生缝合电容。

根据隔离要求是功能型、基础型还是增强型，并结合工作电压，可调整层间距以达到所需的电容值。有关层间电容设计示例，请参阅采用 ISOW7841 集成信号的低辐射设计应用报告。

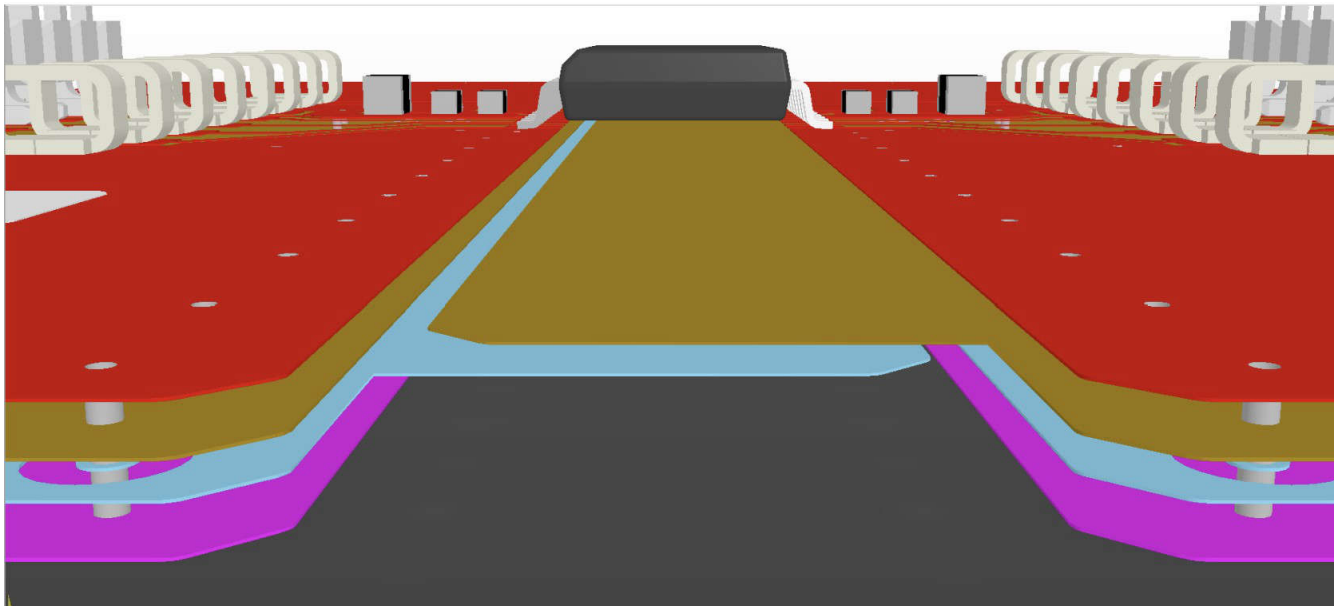


图 2-3. 利用 PCB 层实现层间电容的示意图

需格外注意 PCB 边缘。在边缘处，平面可能暴露在空气中。由于极性相反的电压在电路板边缘彼此靠近，这些反向电压可能导致电场应力，进而引发沿边缘的空气击穿。

2.10 VDD 输入轨上的 100 μ F 大容量电容器

ISOW DC-DC 转换器从 VDD 轨汲取脉冲电流。如果没有足够的大容量电容，汲取的电流会在 VDD 上产生电压纹波，该纹波会向上游传播至共用同一电源轨的其他电路。这会导致传导发射，即测量到的输入端电压扰动。在 VDD 电源入口处（铁氧体磁珠 π 型滤波器之前）放置一颗 100 μ F 电容器（例如 [T491X107K010AT](#)，见参考资料），可最大限度减少低频干扰。该电容充当本地电荷储存器，在板上提供脉冲电流，从而阻止干扰向上游传播。

建议尽量避免让敏感的模拟电路（ADC、运算放大器或 PLL）共用 VDD 电源轨。即使具有 100 μ F 电容，残余的开关纹波仍可能降低模拟性能。TI 还建议为每个敏感电路使用独立的 LDO（低压降稳压器）或铁氧体磁珠加电容滤波器。

3 总结

本应用手册提供了一整套技术，旨在最大限度降低辐射发射和传导发射，同时提升对外部电磁干扰的抗扰度。这些技术包括去耦电容器、铁氧体磁珠 π 型滤波器、隔离铜岛、共模扼流圈和 Y 型电容器的战略布局。这些技术凸显了 PCB 布局的重要性，并以 [ISOW6441DWEEVM](#)、[ISOW3080DWEEVM](#) 和 [ISOW1050DWEEVM](#) 评估模块的设计作为参考示例。这些技术可应用于任何带隔离器的设计，以实现更优的 EMC 性能。[表 3-1](#) 汇总了使用本应用手册所述技术在 [ISOW64xx](#) 器件上实现的 EMC 性能。

有关该系列器件 EMC 性能的更多详细信息，请参阅 [EMC 合规性报告：采用集成电源的隔离器的 CISPR/IEC 测试结果](#) 应用手册。

表 3-1. ISOW64xx 的 EMC 结果

测试类型	标准	参数	等级 类别	结果
辐射发射	CISPR 32	工业辐射发射	B 类	通过
	CISPR 25	汽车辐射发射	5 级	通过
辐射抗扰度	IEC 61000-4-3	工业辐射抗扰度	20V/m	通过
	ISO11452-2	汽车辐射抗扰度	100V/m	通过
传导抗扰度	IEC 61000-4-6	传导抗扰度	15Vrms	通过
传导发射	CISPR 32	传导发射	B 类	通过
抗磁干扰	IEC 61000-4-8	磁场	100A/m (5 级)	通过
ESD	AEC Q100-002	HBM ESD	2kV	通过
	AEC Q100-011	CDM ESD	1.5kV	通过
	IEC 62368-1	浪涌隔离	10.4kV	通过
CMTI	VDE 0884-17	共模瞬态抗扰度	100kV/ μ s (最小值) ; 200kV/ μ s (典型值)	通过

4 参考资料

1. Kemet , [P101AA102M250, Y-Capacitors](#) , 数据表。
2. Kemet , [T491X107K010AT, Tantalum Capacitors](#) , 数据表。
3. Kyocera , [0306YD104KAT2A, Reverse Geometry Capacitor](#) , 数据表。
4. Kyocera , [GCM155L81E103KA37D, 10nF Capacitor](#) , 数据表。
5. Murata , [BLM18HE152SH1D, Ferrite Bead](#) , 产品页面。
6. TDK , [ACT45B-101-2P-TL003, Common mode Chokes](#) , 数据表。
7. 德州仪器 (TI) , [EMC 合规性报告：采用集成电源的隔离器的 CISPR-IEC 测试结果](#) , 应用手册。
8. 德州仪器 (TI) , [利用集成电源与数字隔离设计提升设计性能](#) , 应用简报。
9. 德州仪器 (TI) , [如何通过 ISOW7741 满足 CISPR 32 辐射发射限制](#) , 应用简报。
10. 德州仪器 (TI) , [ISOW644x 带集成式 DC-DC 转换器、EMC 性能优异的增强型四通道数字隔离器](#) , 数据表。
11. 德州仪器 (TI) , [ISOW308x 带集成式 DC-DC 转换器、EMC 性能优异的隔离式 RS-485/RS-422 收发器](#) , 数据表。
12. 德州仪器 (TI) , [ISOW1050 带集成式 DC-DC 转换器、EMC 性能优异的隔离式 CAN FD 收发器](#) , 数据表。
13. 德州仪器 (TI) , [用于指导布局的 ISOW644x EVM 数据表](#) , 评估模块。
14. 德州仪器 (TI) , [用于指导布局的 ISOW308x EVM 数据表](#) , 评估模块。
15. 德州仪器 (TI) , [用于指导布局的 ISOW1050 EVM 数据表](#) , 评估模块。
16. 德州仪器 (TI) , [采用 ISOW7841 集成式信号和电源隔离器的低排放设计](#) , 应用手册。
17. 德州仪器 (TI) , [使用 ISOW6441 轻松达到 CISPR 25 5 类汽车辐射发射标准](#) , 应用手册。
18. 德州仪器 (TI) , [使用 ISOW6441 轻松达到 CISPR 32 B 类辐射发射标准](#) , 应用手册。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月