



Ryan Kitto

摘要

本应用手册将介绍如何配置 TUSB2E221 eUSB2 中继器以满足系统设计要求。其中包括如何将 TUSB2E221 配置为引脚搭接模式或 I2C 模式，如何配置 TUSB2E221 的 USB2 和 eUSB2 PHY，以及基于中继器配置进行系统布局设计的建议。

内容

1 简介	2
2 配置 TUSB2E221 的不同方式	3
2.1 I2C 配置.....	3
2.2 引脚搭接配置.....	4
3 布局指南	6
3.1 引脚搭接模式的布局准则.....	6
3.2 I2C 配置的布局准则.....	6
4 其他引脚配置	7
4.1 电源引脚.....	7
4.2 控制引脚.....	7
5 总结	8
6 参考资料	9

商标

所有商标均为其各自所有者的财产。

1 简介

几十年来，USB2.0 标准在行业中已根深蒂固，广泛应用于各类产品和应用中。

然而，随着行业不断发展，平台和处理器的尺寸持续缩小，对功耗和尺寸提出了更严格的要求，同时仍需提供当今所有 USB 主机或器件所应具备的 USB2.0 功能。USB2.0 具有业内较高的电压信号幅度，LS 或 FS 功能需要高达 3.3V 的电压，而在功耗和尺寸日益受到关注的行业中，3.3V 信号根本难以实现。为此，USB-IF 制定了嵌入式 USB2 (eUSB2) 物理层补充规范，该规范旨在以较低的幅度实现 USB2.0 功能，而不影响当今所使用的所有功能。作为该规范的一部分，USB-IF 还引入了 eUSB2 中继器。

eUSB2 中继器是一种 IC，使 eUSB2 信号的较低电压 (1.0V 或 1.2V) 能够与高达 3.3V 的标准 USB2.0 信号电压进行接口连接，而不会因幅度差异带来任何困难，TUSB2E221 就是这类中继器中的一款。TUSB2E221 通过在中继器一侧与 eUSB2 信号进行接口连接，并将其转换为预期电压下的 USB2 信号输出，以及将 USB2 反向转换为 eUSB2 信号，从而实现这种通信。此外，这些中继器还能够帮助补偿 eUSB2 或 USB2 走线可能带来的信号损耗，并可调整 USB2 或 eUSB2 信号的幅度或加重程度。

本文档旨在介绍在系统中实现和配置 TUSB2E221 的不同方式。其中包括如何将 TUSB2E221 配置为引脚搭接模式或 I2C 模式，引脚搭接模式下的推荐设置，以及如何在 I2C 模式下配置 TUSB2E221。此外，本文还将介绍如何设计应用布局，以正确发挥 TUSB2E221 的功能。

2 配置 TUSB2E221 的不同方式

可通过两种方式配置 TUSB2E221：I2C 配置和引脚配置设置。两种方案均可行且可使用，但各有优势。

使用 I2C 配置时，可同时配置 eUSB2 PHY 和 USB2 PHY，从而根据系统设计实现特定的配置组合。此外，对于某些寄存器，I2C 模式提供了引脚搭接模式下不可用的额外设置。

使用引脚搭接配置时，中继器实现要简单得多，只允许配置 eUSB2 PHY 或 USB2 PHY 中的一个，而不能同时配置两者。这样可使中继器的一侧遵循根据正在配置的 PHY 而设定的准则。引脚搭接模式还省去了正确配置 TUSB2E221 的 I2C 总线要求，仅利用三个 EQ 引脚和 SDA/SCL 引脚来确定 PHY 配置。

2.1 I2C 配置

为了使用 I2C 配置 TUSB2E221，需要配置特定引脚以将 TUSB2E221 设置为 I2C 模式：

表 2-1. I2C 模式引脚配置

引脚名称	引脚配置
EQ0	下拉至 GND 或悬空。
EQ1	下拉至 GND 或悬空。
EQ2/INT	悬空，或者使用 10k Ω PU 连接到主机 GPIO 以实现漏极开路模式。
SCL	使用 1k Ω 电阻器将 PU 连接到 Vio。
SDA	使用 1k Ω 电阻器将 PU 连接到 Vio。

如果上述引脚按表 2-1 所列方式配置，中继器将设置为 I2C 模式，且中继器的端口 0 和端口 1 均将设置为 USB 中继器模式。

进入 I2C 模式后，可以修改以下位来调节 eUSB2 或 USB2 PHY 的性能。

表 2-2. TUSB2E221 配置位

寄存器	说明
E_EQ_Px	控制 eUSB2 引脚的接收均衡 (RX EQ)。可实现 0.34dB 至 4.07dB 的损耗补偿。
E_HS_TX_AMPLITUDE_Px	控制中继器 eUSB2 引脚信号输出的发送 (TX) 幅度。可将 eUSB2 引脚输出配置在 360mVpp 至 500mVpp 之间
E_HS_TX_PRE_EMPHASIS_Px	控制 eUSB2 引脚输出的预加重。预加重范围为 0dB 至 3.86dB。
U_EQ_Px	控制 USB2 引脚的接收均衡 (RX EQ)。可实现 0.06dB 至 3.35dB 的损耗补偿。
U_SQUELCH_THRESHOLD_Px	控制 USB2 引脚的静噪阈值。可检测低至 85mV 的 USB2 HS 信号，或要求信号至少达到 130mV 才会被检测到。
U_DISCONNECT_THRESHOLD_Px	控制 USB2 连接的断开阈值。设置判定 HS 信号幅度是否过高的范围，最小阈值从 525mV 到 825mV 不等。
U_HS_TX_AMPLITUDE_Px	控制中继器 USB2 引脚信号输出的发送 (TX) 幅度。可将 USB2 引脚输出配置在 740mVpp 至 1,040mVpp 之间。
U_HS_TX_PRE_EMPHASIS_Px	控制 USB2 引脚输出的预加重。预加重范围为 0.5dB 至 4.0dB。

通过调节上述位，可调节 TUSB2E221 的性能，以更好地适应系统的约束条件。例如，当中继器与 USB2 连接器之间的 USB2 走线较长时，可将 U_EQ_Px 和 U_HS_TX_AMPLITUDE_Px 位调至更高值，以改善中继器 USB2 侧的性能，从而使中继器输出的 USB2 信号具有更强的驱动强度，同时改善接收到的 USB2 信号。

此外，在 I2C 模式下，这些配置位拥有比引脚搭接模式更多的可用设置。尽管典型应用不需要这些设置，但在极端设计情况下，它们可用于进一步提升系统性能。

总之，相较于引脚搭接模式下立即可用的配置，I2C 模式可对 TUSB2E221 进行进一步配置，但代价是会失去引脚搭接模式所提供的配置简便性。

2.2 引脚搭接配置

与 I2C 配置不同，引脚搭接模式不需要任何软件或外部编程，而是利用 TUSB2E221 的三个 EQ 引脚 (EQ0、EQ1、EQ2) 以及 SDA/SCL 引脚为 eUSB2 PHY 或 USB2 PHY 选择补偿级别。这提供了一种简单的解决方案，可选择最适合系统设计的补偿级别，而无需使用 I2C 来控制 USB2 和 eUSB2 PHY。

需要指出的一点是，在引脚搭接模式下，根据 SDA 和 SCL 的配置方式，正在配置的 PHY 会发生变化。下面的表 2-3 列出了可以根据 SCL/SDA 引脚设置进行配置的 PHY。

表 2-3. 引脚搭接 PHY 选择

SCL	SDA	EQ0	EQ1	EQ2
低电平/悬空	低电平/悬空	USB2 PHY 配置		
高	低电平/悬空	eUSB2 PHY 配置		高阻态

2.2.1 USB2 PHY 配置

如果将 SDA 和 SCL 引脚均拉低或悬空，则 TUSB2E221 将允许通过三个 EQ 引脚来配置 USB2 PHY。这些引脚最多支持 8 种不同配置，每种配置均针对从中继电器到 USB2 连接器的 USB2 数据通道上的特定等效串联电阻 (ESR) 大小而定制。

不过，虽然提供了八种选项，但在典型应用中通常只需关注其中三种：

表 2-4. USB2 PHY 引脚搭接配置

EQ0	EQ1	EQ2	USB2 PHY 补偿级别	USB ESR
低电平/悬空	低电平/悬空	低电平/悬空	0 级	USB A : 2.5Ω USB B : 2.5Ω
高	低电平/悬空	低电平/悬空	1 级	USB A : 10Ω USB B : 10Ω
低电平/悬空	高	低电平/悬空	2 级	USB A : 17.5Ω USB B : 17.5Ω

在八种可用设置中，通常选择这三种，因为它们将两条 USB2 通道设置为相同的补偿级别。其他五种设置旨在允许 USB2 通道具有不同的 ESR 值，但通常不会使用。

通过确定 eUSB2 中继器 USB2 侧的 ESR，可以通过 EQ 引脚选择正确的补偿设置，以确保 USB2 信号得到适当补偿。例如，在中继电器与 USB2 连接器之间距离极短且数据路径中无任何组件的系统中，最好将 eUSB2 中继器配置为 USB2 PHY 补偿级别 0。

此外，如果事先使用了 I2C，可利用 TUSB2E221 的表 5-4 来确定哪组 EQ 引脚的引脚搭接设置与表 2-2 中所列寄存器使用的寄存器值最为匹配。表 5-4 还可用于根据所使用的引脚搭接补偿级别，准确说明如何调教寄存器。

2.2.2 eUSB2 PHY 配置

如果将 SCL 拉高，同时将 SDA 拉低或悬空，则 TUSB2E221 将允许采用 eUSB2 PHY 配置。在 eUSB2 PHY 配置模式下，可使用 EQ 引脚在四种 eUSB PHY 补偿级别中进行选择：

表 2-5. eUSB PHY 引脚搭接配置

EQ0	EQ1	EQ2	eUSB PHY 补偿级别	eUSB ESR
低电平/悬空	低电平/悬空	低电平/悬空	0 级	eUSB0 : 2.5Ω eUSB1 : 2.5Ω
高	低电平/悬空	低电平/悬空	1 级	eUSB0 : 7.5Ω eUSB1 : 7.5Ω
低电平/悬空	高	低电平/悬空	2 级	eUSB0 : 15Ω eUSB1 : 15Ω
高	高	低电平/悬空	3 级	eUSB0 : 25Ω eUSB1 : 25Ω

根据中继器与主机/器件之间 eUSB2 数据通道的 ESR，引脚搭接模式下的 EQ 引脚应配置为尽可能匹配 eUSB2 数据通道的 ESR。例如，如果 eUSB2 数据通道上存在一些元件，或者中继器与主机/器件间的走线长度为 10 英寸，则 eUSB PHY 补偿级别 3 将是最佳配置级别。

如果事先使用了 I2C，则可利用 TUSB2E221 的表 5-6 来确定哪组引脚搭接设置与表 2-2 所列 eUSB 寄存器所使用的设置最为匹配。表 5-6 还可用于根据所使用的引脚搭接设置，确定 eUSB2 PHY 的具体配置方式。

3 布局指南

根据 eUSB2 PHY 和 USB2 PHY 的配置方式，推荐的 eUSB2 和 USB2 数据通道长度会有所不同。在确定中继器设置时，务必同时考虑设置和走线长度。最好根据所需组件（如 ESD 器件、CMC 等）以特定补偿设置为目标进行走线设计，或者根据主机/器件到中继器以及中继器到连接器的走线长度来配置中继器。

3.1 引脚搭接模式的布局准则

如果在设计 TUSB2E221 时考虑使用引脚搭接模式，请务必记住，根据配置的 PHY，推荐的 eUSB2 和 USB2 走线长度会相应改变。

如果 TUSB2E221 设置为配置中继器的 USB2 PHY，则我们建议主机/器件与中继器之间的 eUSB2 走线最长为 5 英寸。这是因为 eUSB2 PHY 在默认配置中考虑了通常在 5 英寸走线见到的损耗。根据为 USB2 PHY 选择的设置，我们建议 USB2 走线最长不超过 11 英寸，该最大长度与表 2-4 中所列的最大 USB2 PHY 补偿级别相对应。

如果 TUSB2E221 设置为配置中继器的 eUSB2 PHY，则我们建议尽量缩短中继器与 USB 连接器之间的距离，以确保 USB2 信号在到达中继器之前能通过 USB 电缆传输，而不会严重影响信号完整性。根据 eUSB2 PHY 的配置方式，eUSB2 走线长度可分别为 2.5、5、7.5 或 10 英寸，对应表 2-5 中的补偿级别。

3.2 I2C 配置的布局准则

对于 I2C 模式，eUSB2 走线和 USB2 走线的长度均可根据各自 PHY 的配置方式而改变。参照 TUSB2E221 数据表的表 5-3 至表 5-6，可根据设定的寄存器值估算出推荐的 USB2 和 eUSB2 数据通道走线长度。

4 其他引脚配置

除 EQ、DP/DN 和 eDP/eDN 引脚外，TUSB2E221 的其他引脚也需进行配置，才能确保 eUSB2 中继器正常工作。

4.1 电源引脚

TUSB2E221 使用 3.3V 和 1.8V 电源轨为中继器内部的 eUSB2 和 USB2 PHY 供电。这些引脚的配置非常简单，因为没有电源时序要求。两个引脚达到其最低所需电源电压的最长时间为 2ms，因此请确保满足该要求。

除此之外，唯一需要关注的是去耦电容器。假设两个 VDD3V3 使用同一电源轨，则每个电源轨应连接一个 1 μ F 下拉电容器，并建议每个电源引脚连接一个 100nF 电容器，因此 VDD3V3 电源轨使用两个 100nF 电容器，VDD1V8 电源轨使用一个 100nF 电容器。如果参照为 eUSB2 中继器提供的规格，建议按该规格执行。

4.2 控制引脚

TUSB2E221 提供三个用于中继器控制及实现相关功能的额外引脚，即 RESETB、VIOSEL 和 CROSS 引脚。

VIOSEL 引脚用于根据其配置方式，控制 IO 引脚 (EQ、CROSS、INT、SDA/SCL、RESETB) 的电压阈值。对于 1.8V 高电平 IO 信号，应将 VIOSEL 引脚上拉至 1.8V。对于 1.2V 高电平 IO 信号，应将 VIOSEL 引脚下拉至 VSS/GND。

RESETB 引脚为低电平有效复位引脚，用于控制 TUSB2E221 是否使能。当 RESETB 引脚被拉低时，TUSB2E221 将禁用且不具备任何功能，并禁用 USB2 通道。当 RESETB 引脚被拉高时，TUSB2E221 将启用并将 eUSB2 PHY 置于默认模式，等待来自 eDSPr 或 eUSPr 的配置。我们通常建议使用 1k Ω 电阻器将 RESETB 引脚上拉至由 VIOSEL 引脚选择的 VIO，并将 100nF 电容器连接到 GND。

最后，如果使用 TUSB2E221 的 DSBGA 封装，还会有一个额外的 CROSS 引脚，用于控制 TUSB2E221 内部的交叉开关多路复用器。该内部多路复用器控制 DP/DN A/B 端口以及 eDP/eDN 0/1 端口的布线。如果启动时 CROSS 引脚被拉低，eUSB0 将连接到 USBA，eUSB1 将连接到 USBB。如果启动时 CROSS 引脚被拉高，eUSB0 将连接到 USBB，eUSB1 将连接到 USBA。在大多数不需要该交叉开关多路复用器的情况下，最好将 CROSS 引脚保持下拉，让信号布线穿过中继器。对于 TUSB2E221 的 QFN 封装，该多路复用器不可用，并默认被下拉。

5 总结

TUSB2E221 可根据系统需求提供简单而广泛的配置。通过根据系统需求调教 TUSB2E221 并围绕其进行设计，可轻松在系统中实现 eUSB2。

6 参考资料

1. TUSB2E221 数据表 : <https://www.ti.com/lit/gpn/tusb2e221>
2. TUSB2E221QFN 评估模块用户指南 : <https://www.ti.com/lit/pdf/snlu354>

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月