

Analog Engineer's Circuit

具有分立式输出电流提升功能的高压放大器

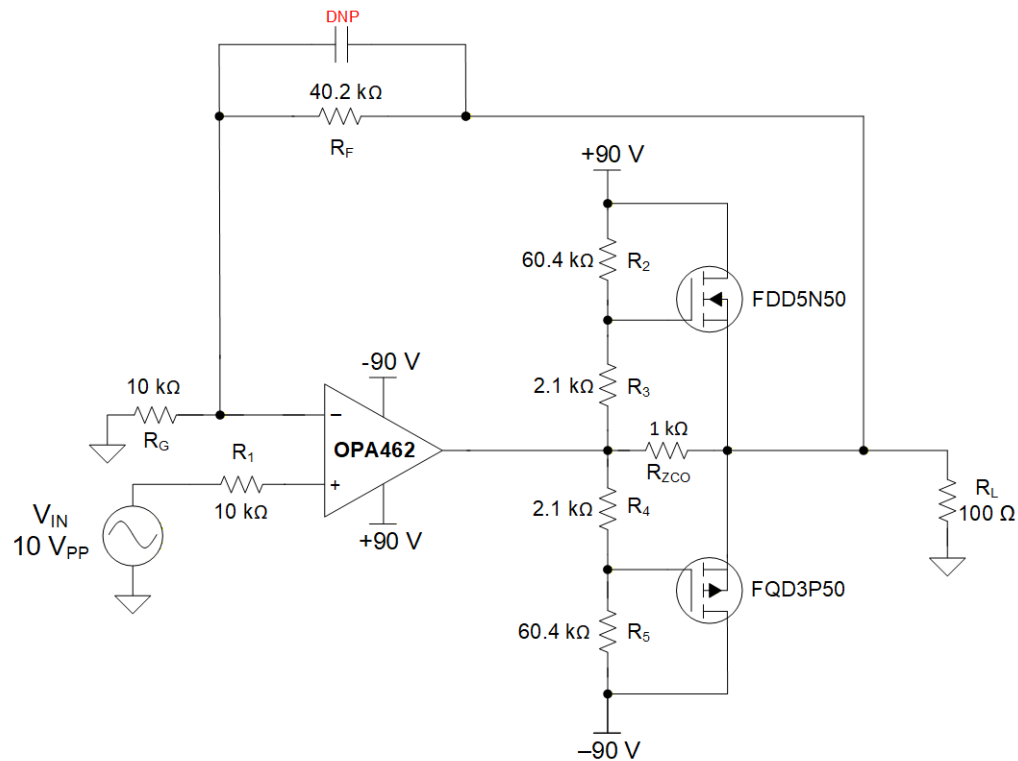


设计目标

输入			输出	
V_{IN}	带宽	增益	V_{OUT}	I_{OUT}
10V _{PP}	20kHz	5V/V	50V _{PP}	500mA

设计说明

该电路构建了一个增益为 5 的非反相放大器，用于驱动分立式互补输出晶体管。该电路能够在 20kHz 下提供 500mA 电流，且失真可忽略不计。该电路设计可在 $\pm 90V$ 电源电压下工作。



OPA462 分立式输出电流提升电路

设计说明

1. 分压器网络 (R_2 、 R_3 、 R_4 和 R_5) 提供标称电压, 用于偏置 V_{GS} 。选择能够最小化交越失真, 但又不会引起交叉导通的电压偏置网络至关重要, 因为交叉导通会损坏金属氧化物半导体场效应晶体管 (MOSFET) 及周围电路。当两个 MOSFET 同时导通时, 就会发生交叉导通。这会导致大电流浪涌和热失控, 进而可能损坏电路。
2. 选择高压运算放大器, 以尽可能增大电路的输出摆幅。
3. 带宽随闭环增益变化而变化, 如以下公式所示。选择具有较大增益带宽的放大器, 可获得更宽的频率响应。

$$\text{Closed Loop Bandwidth} = \frac{\text{Gain Bandwidth Product}}{ACL} \quad (1)$$

4. 验证输入电压是否在所选用运算放大器的全功率带宽和输出电压规格范围之内。对于 $\pm 90V$ 电源, 转换率引起的失真在 50kHz 以上将变得显著 (参见 [OPA462 数据表](#) 中的图 28)。这也可以通过以下公式进行计算:

$$V_{pk} = \frac{\text{Slew Rate}}{2 \times \pi \times f} \quad (2)$$

输出电压越接近电源轨, 失真就越显著。然而, 由分立式晶体管开关特性引起的输出交越区失真, 不同于转换率引起的失真。这种交越失真还取决于晶体管的输入和输出电容, 很难通过经验公式计算得出。因此, 确定所需输入频率是否可行的最佳方法是对电路进行仿真。

5. 在设计分压器时, 应使用较小的电阻值, 以缩短推挽对之间的转换时间。MOSFET (FET) 的栅极电阻和输入电容决定了 RC 时间常数。因此, 电阻越小, FET 的导通速度就越快。但是, 较小的电阻值会增加偏置路径上的电流消耗, 因此务必注意这一权衡因素。在本设计示例中, 为 R_2 和 R_5 选择了 60.4k Ω , 以获得最佳效果。
6. 在选择分立式互补输出级时, 务必仔细考虑双极性结型晶体管 (BJT) 与 MOSFET 的特性及权衡 (更多详情请参阅应用手册 [利用电流提升器优化 OPA593 中的双反馈补偿](#) 中的表 3-1)。
7. 建议为补偿电容器 C_F 预留出空间, 以便灵活地优化稳定性。输出节点的电容负载、较大的反馈电阻或反相输入端的电容都可能导致不稳定。有关运算放大器稳定性和补偿方法的详细讨论, 请参阅 [运算放大器稳定性理论与补偿方法](#) 技术论文。
8. 晶体管输出路径中的元件 (如负载电阻器 R_L) 必须具有足够的额定功率。还应遵循高压和大功率 PCB 布局指南 (请参阅 [关于功率与温度的 TIPL 培训](#))。考虑使用风扇来帮助降低电路可能产生的热量。

设计步骤

1. 根据给定的增益和 R_L ，计算最大输出电流。

$$\text{Given: } V_{IN} = 10V_{PP}, R_G = 10k\Omega, R_F = 40.2k\Omega, R_L = 100\Omega \quad (3)$$

$$I_{OUT} = \frac{V_{OUT}}{R_L} = \frac{V_{IN} \left(\frac{R_F}{R_G} + 1 \right)}{R_L} = \frac{10 \left(\frac{40.2k\Omega}{10k\Omega} + 1 \right)}{100\Omega} = 500.2mA \quad (4)$$

2. 计算电路的输出功率，并选择具有适当功率耗散能力的 MOSFET。输出 FET 的功率将随负载、输出电压和电源电压变化而变化。对于电阻负载，当负载以地为基准时，输出电压为地电压与电源电压的中点值时，功率达到峰值。FET 消耗的峰值电流为 500mA，TINA-TI 仿真结果显示最大输出功率约为 16.2W。请注意，放大器的输出功率显著更低，消耗不到 300mW，这体现了该电路配置的优势。选择功率耗散能力超过 30W 的 MOSFET，例如 FDD5N50 和 FQD3P50，其功率耗散至少为 50W。带电阻负载的输出级的最大功率耗散可使用以下公式计算。注意，功耗会随负载类型（电阻型负载与电流型负载）的不同而变化。更多详情请参阅[关于功率与温度的 TIPL 培训](#)。

$$P_{AC_MAX_AVG} = \frac{2 \times V_{CC}^2}{\pi^2 \times R_L} \quad (5)$$

$$P_{AC_MAX_AVG} = \frac{2 \times (90V)^2}{\pi^2 \times 100\Omega} \quad (6)$$

$$P_{AC_MAX_VG} = 16.414W \quad (7)$$

3. 选择一个零交越电阻器 (R_{ZCO})，以便在 MOSFET 关断期间提供足够电流来驱动电路。在此期间， R_{ZCO} 负责驱动负载。选择 R_{ZCO} 时要考虑一些权衡因素。 R_{ZCO} 的阻值必须足够高，以避免触发放大器的电流限制，但同时也要足够低，以尽量降低噪声和交越失真。当与电容负载配合使用时，较大的 R_{ZCO} 会导致瞬态响应变慢。但是，较大的 R_{ZCO} 会降低功率耗散。

R_{ZCO} 的值可通过仿真以迭代方式确定。以下结果表明，低于 100Ω 的电阻值在 MOSFET 关断时无法驱动环路。 499Ω 电阻可驱动 $10.1mA$ 的电流，而 $1k\Omega$ 电阻可驱动 $5.05mA$ 的电流。 $1k\Omega$ 电阻器的热噪声约为 $4nV/\sqrt{Hz}$ ，小于运算放大器 $23nV/\sqrt{Hz}$ 的电压噪声。因此， $1k\Omega$ 是 R_{ZCO} 的良好选择，能在电压噪声和低功耗两方面达到较优的平衡。

4. 根据所选 MOSFET 或 BJT 的 V_{TH} 计算分压器电阻值。为了尽可能降低 VCC 和 VEE 的功率耗散，对 R_2 和 R_5 使用了相对较大的电阻。

假设： $R_2 = R_5 = 60.4k\Omega$ 。

根据 FDD5N50 数据表， $3V < V_{GS(th)} < 5V$ 。

通过选择 R_3 和 R_4 使 $V_{GS(th)} = 3V$ ，来优化电阻分压器网络。

将 V_{GS} 设置为标称值 $3V$ ，以在不引起交叉导通的情况下优化交越失真。

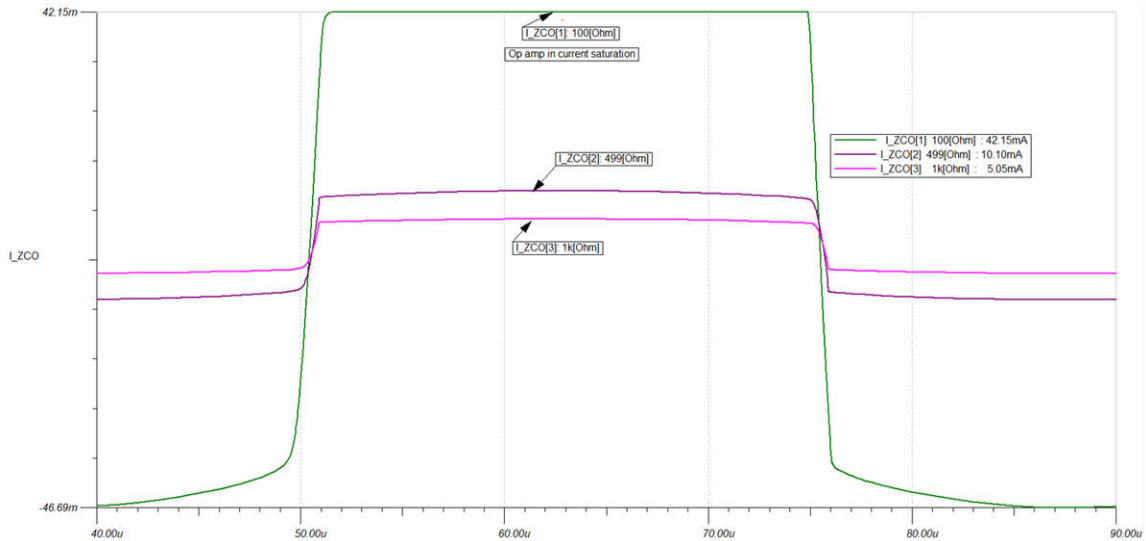
$$V_{GS} = \frac{R_3}{R_2 + R_3} \times V_{CC} \quad (8)$$

$$3V = \frac{R_3}{60.4k\Omega + R_3} \times 90V \quad (9)$$

$$R_3 = 2082.76\Omega \quad (10)$$

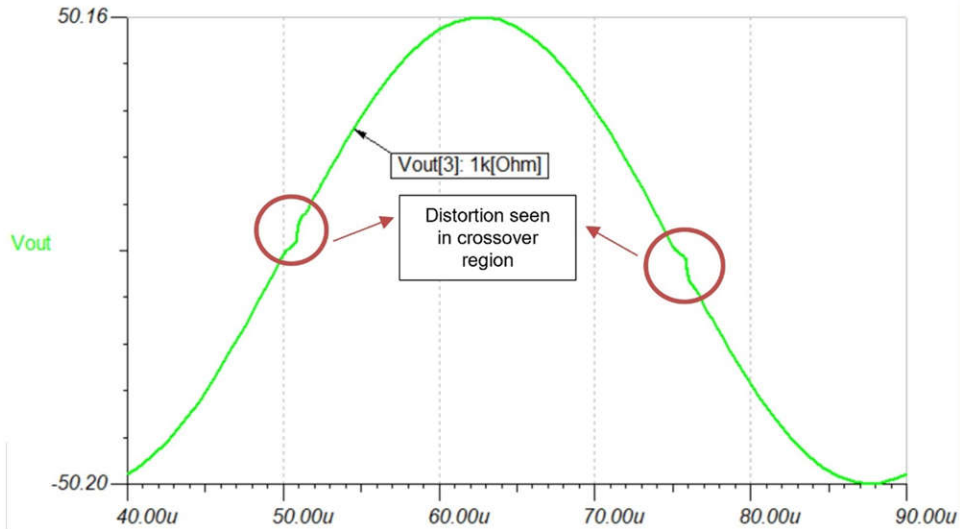
选择标准电阻值，使得 $R_3 = 2.1k\Omega$ 。

$$\therefore R_3 = R_4 = 2.1k\Omega \quad (11)$$



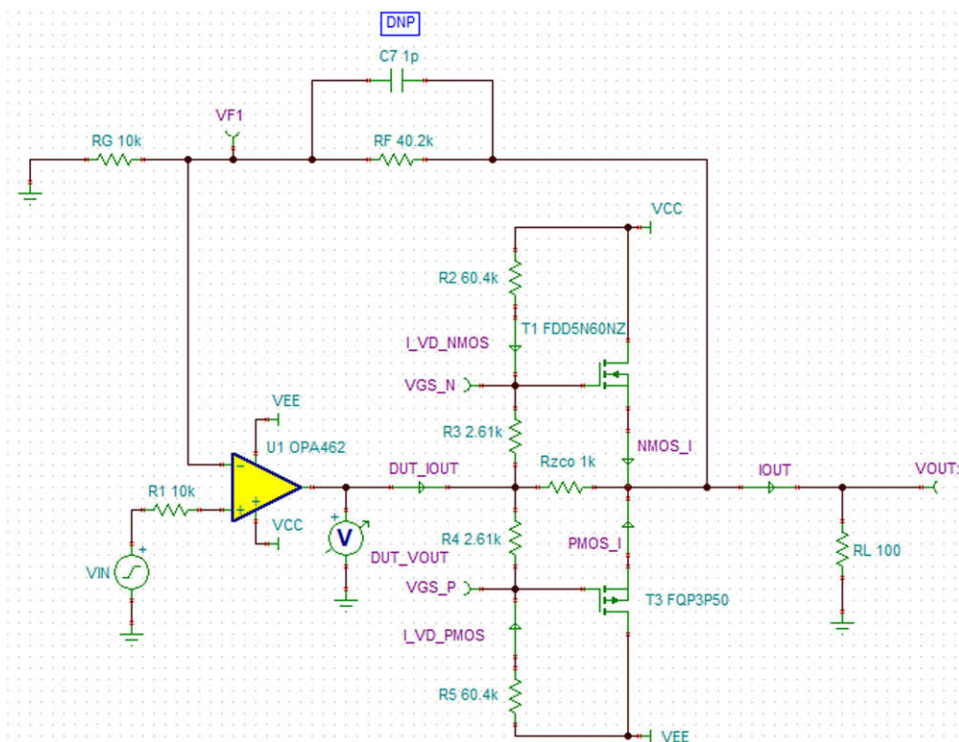
R_{ZCO} 和相应 I_{ZCO} 值的仿真结果

向电路的输入端施加 $10V_{PP}$ 方波。输出响应有助于了解 MOSFET 关断时驱动负载的电流大小。选择过低的 R_{ZCO} 电阻值 (100Ω 、 499Ω) 会导致放大器输出电流过大 (标记为 I_{ZCO})。这里为 R_{ZCO} 选择了 $1k\Omega$ ，因为它向电路中增加了 $5mA$ 电流，而使用 499Ω 电阻器时电流消耗为 $10mA$ (参见 [R_{ZCO} 和相应 I_{ZCO} 值的仿真结果](#))。此外， 499Ω 电阻器与 $1k\Omega$ 电阻器之间的噪声差异很小，因此 $1k\Omega$ 是 R_{ZCO} 的首选。可以使用更大的电阻器，但会给电路增加额外的噪声。

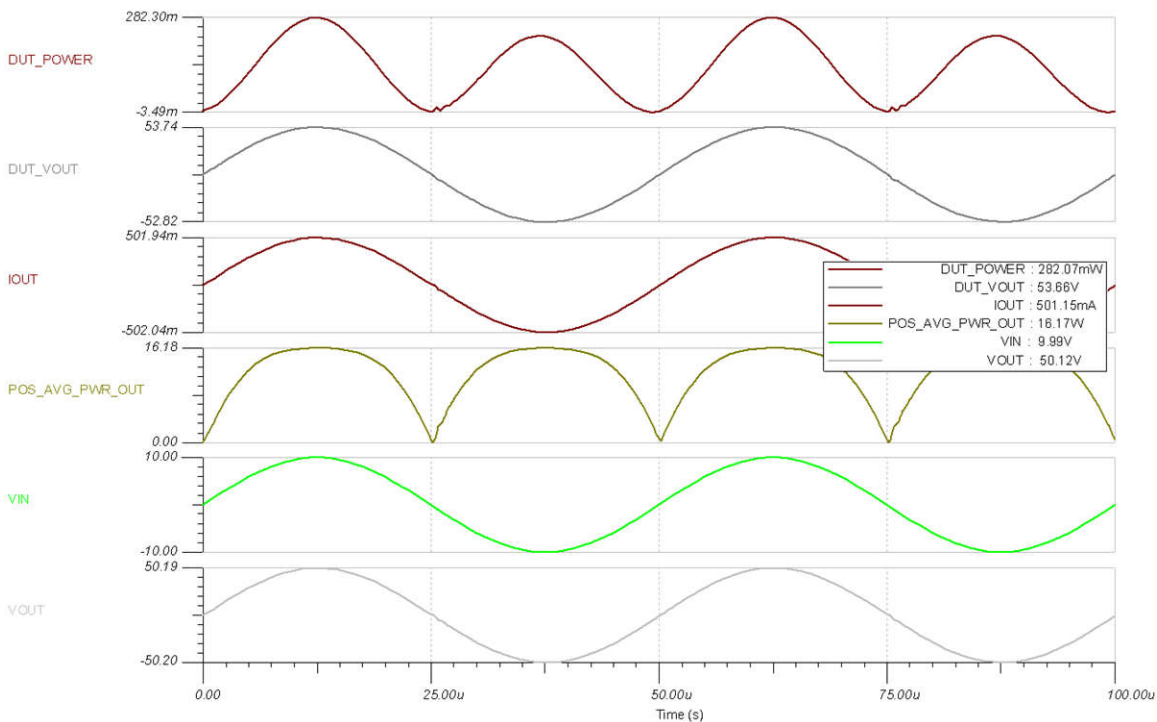


$R_{ZCO} = 1k\Omega$ 时 V_{OUT} 分布的仿真结果

当 $R_{ZCO} = 1k\Omega$ 时，失真降至最低，但电路中仍存在交越失真。向电路中添加分压器可实现进一步优化，如 [OPA462 分立式输出提升 TINA 电路图](#) 所示。



OPA462 分立式输出电流提升 TINA 电路



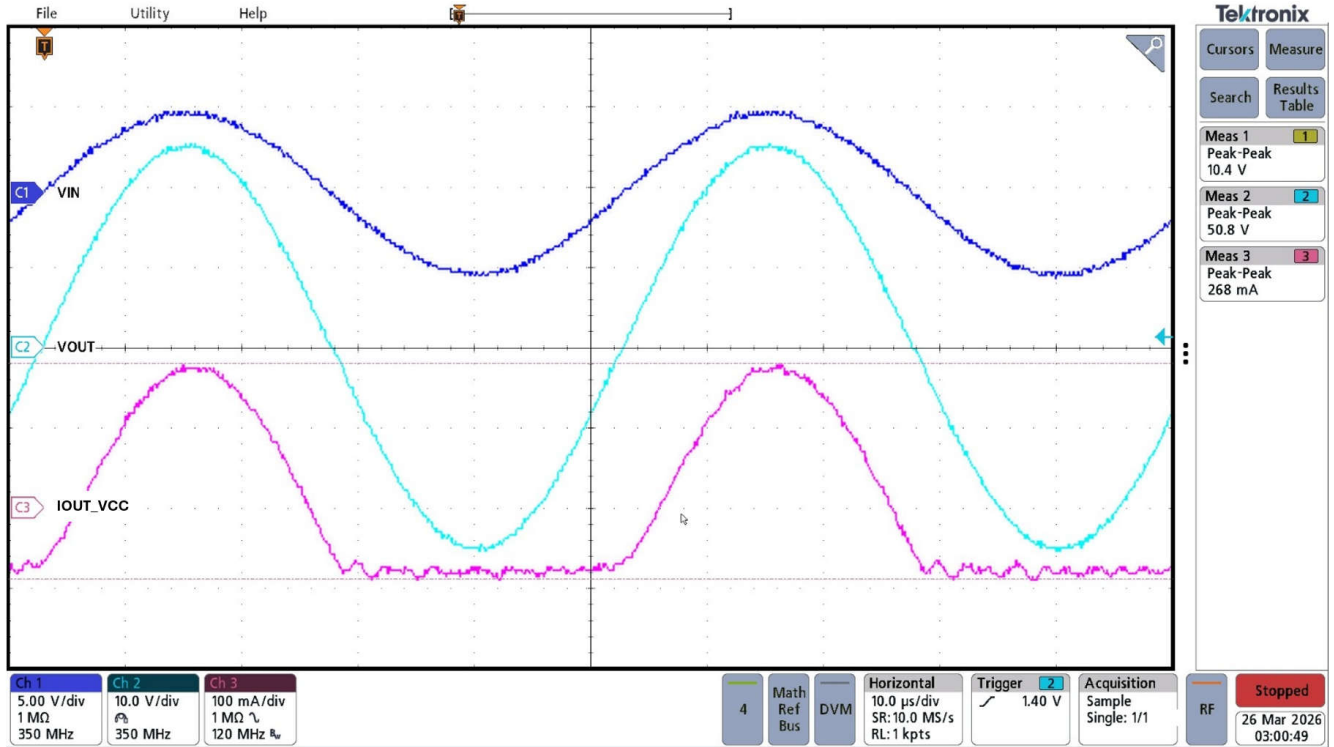
OPA462 分立式输出电流提升电路仿真结果

向电路中添加分压器，进一步减小了输出端的交越失真。使用 TINA 中的后处理器计算电路的平均输出功率。此外，该后处理器还显示 OPA462 的输出功率极小，约为 300mW (标记为 DUT_POWER)。

设计测量结果

通过逐步增大 R_3 ，找到交越失真最小的最佳值。发现当 $R_3 = R_4 = 2.67k\Omega$ 时，电路既能得到优化，又能将失真降至最低。有关电路的示波器结果，请参阅下文。

输入			输出	
V_{IN}	带宽	增益	V_{OUT}	I_{OUT}
10V _{PP}	20kHz	5V/V	50V _{PP}	500mA

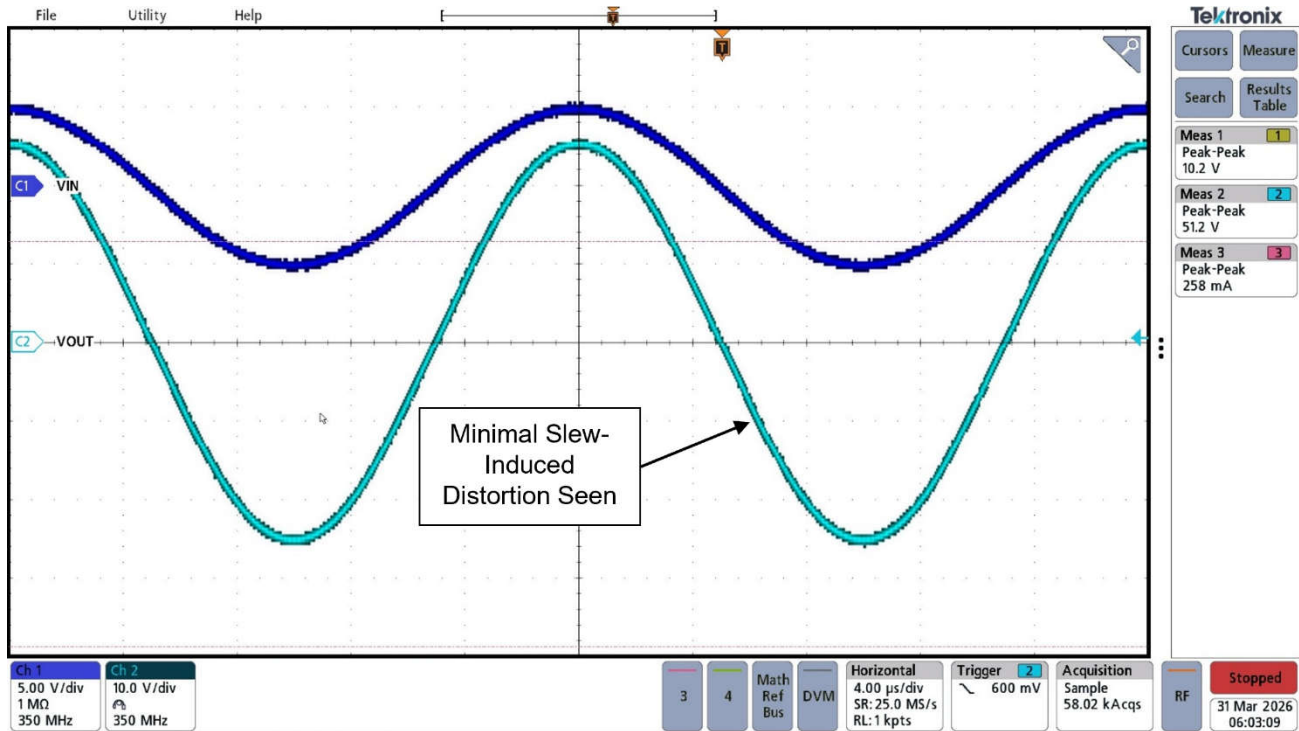


OPA462 分立式输出电流提升电路测量结果 ($V_{IN} = 10V_{PP} @ 20kHz$)

备注

I_{OUT_VCC} 是从 VCC 测得的电流。在 V_{OUT} 上未发现明显失真。

输入			输出	
V_{IN}	带宽	增益	V_{OUT}	I_{OUT}
10V _{PP}	50kHz	5V/V	50V _{PP}	500mA



OPA462 分立式输出电流提升电路测量结果 ($V_{IN} = 10V_{PP} @ 50kHz$)

备注

在 V_{OUT} 上发现了转换导致的最小失真，但正弦波的振幅未受影响。

目标应用

- 高压/高信号发生器
- 参数测量装置
- 源测量装置

设计中采用的器件

OPA462	
V_{SS}	12V 至 180V
V_{OUT}	(V-) + 3 至 (V+) - 1.5 ($R_L = 10k\Omega$)
V_{OS}	3.4mV
I_Q	3.2mA
单位带宽增益积	6.5MHz
压摆率	32V/ μ s
OPA462	

设计替代器件

OPA455	
V _{SS}	12V 至 150V
V _{OUT}	(V-) + 3 至 (V+) - 1.5 (R _L = 10kΩ)
V _{OS}	3.4mV
I _Q	3.2mA
单位带宽增益积	6.5MHz
压摆率	32V/μs
OPA455	

设计参考资料

- 德州仪器 (TI), OPA462 分立式输出电流提升电路, TINA-TI 仿真文件 [SBOMCU1](#)
- 德州仪器 (TI), [OPA462 TINA-TI Spice 模型](#)

其他资源

商标

所有商标均为其各自所有者的财产。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月