

## Application Note

## 在数据转换器设计中利用 TI 时钟工具



Andrea Vallenilla

## 摘要

采样时钟的性能是最大限度提升高速转换器性能的最关键因素之一。本应用手册详细介绍了如何使用 TI 的时钟工具，根据应用确定的要求选择理想时钟的分步过程。

## 内容

1 简介.....	2
2 时钟相位噪声曲线对转换器性能的影响.....	2
3 确定所选数据转换器的时钟性能目标值.....	3
4 根据确定的指定要求缩小要选择的 TI 时钟范围.....	3
5 分析建议的时钟抖动对转换器性能的影响.....	6
6 了解时钟性能对转换器 SNR 的影响.....	8
6.1 与 TI 高速转换器配合使用时 TI 时钟器件的限制.....	13
7 总结.....	15
8 参考资料.....	15
9 附录 A：时钟树架构 (CTA) 详细分步指南.....	16
10 附录 B：使用 PLLatinum Sim 表示应用集成带宽的时钟抖动.....	22
11 附录 C：PLLatinum Sim 相位噪声曲线比较分步指南.....	24
12 附录 D：比较 PLLatinum Sim 的相位噪声曲线模拟与测量数据.....	26

## 商标

所有商标均为其各自所有者的财产。

## 1 简介

TI 提供了多种工具，可根据确定的指定要求和所选的转换器选择时钟。本应用手册的其余部分基于以下内容：

1. 使用 [ADC12DJ5200RF](#) 并将其配置为 JMODE 3 (双通道)，并在 5200MSPS 下进行采样。
2. 模拟输入频率为  $f_{in} = 900\text{MHz}$ 。
3. 目标是更大限度地提高转换器的动态性能，即 SNR (信噪比)。

本高级分步示例指南有助于根据上述假设选择合适的时钟：

1. **确定所选数据转换器的时钟性能目标值**
  - a. 转换器的孔径抖动减半。这相当于将相位噪声曲线降低 6dBc/Hz，从而设置时钟的抖动目标。
  - b. 从采样频率下转换器的本底噪声中减去 6dBc/Hz。这将设置时钟的本底噪声目标。
2. **根据应用要求缩小要选择的 TI 时钟范围**
  - a. 时钟树架构 (CTA) 不仅考虑了第 1 步中的性能目标值，还考虑了总体功耗、成本、面积和其他时钟特性。
  - b. [节 9](#) 提供有关如何使用 CTA 的详细说明。

---

### 备注

CTA 中使用的抖动带宽限制在 12kHz 至 20MHz 范围内，不考虑超出此范围的抖动。超出该范围的抖动或噪声可以视为白噪声或高斯噪声。

---

3. **分析建议的时钟抖动对转换器性能的影响**
  - a. 在 Excel SNR2Jitter\_Curve 比较工具中输入 CTA 给出的建议时钟的抖动值，并确定使用建议时钟实现的性能是否足以满足指定要求。

## 2 时钟相位噪声曲线对转换器性能的影响

相位噪声曲线是信号短期相位波动功率频谱密度的频域表示，显示了有多少能量从理想载波频率泄漏到边带中。相位噪声曲线越正向，从理想载波频率泄漏到边带的能量就越多。选择相位噪声比转换器相位噪声低 6dBc/Hz 的时钟足以更大限度地提高转换器的性能。但是，某些应用可以容忍较差的时钟性能，具体取决于要求。[为您的下一个高速转换器设计提供边沿的实用时钟注意事项](#) 解释并使用实际示例来展示相位噪声、抖动和其他时钟特性如何影响转换器的性能。在诊断时钟性能下降之前，请查阅此应用手册——问题可能由转换率违规、滤波不足或输出接口不兼容引起。

### 3 确定所选数据转换器的时钟性能目标值

如前所述，为了充分提高转换器的性能，时钟的相位噪声必须至少比转换器的相位噪声高 6dBc/Hz。这相当于将转换器的孔径抖动减半。当使用 ADC12DJ5200RF 作为基准转换器时，时钟的抖动必须至少为 25fs 的抖动（ADC12DJ5200RF 的孔径抖动为 50fs）。要确定时钟的目标本底噪声，请从转换器的本底噪声中减去 6dBc/Hz。ADC12DJ5200RF 的本底噪声为 -151.8dBFS/Hz，因此，目标时钟本底噪声为 -157.8dBc/Hz。

要了解有关相位噪声和抖动之间关系的更多信息，请参阅 [BAW 振荡器的抖动和相位噪声定义](#) 以及 [抖动和相位噪声测量技术](#)。

### 4 根据确定的指定要求缩小要选择的 TI 时钟范围

TI 的 [时钟树架构 \(CTA\)](#) 是一款综合工具，可根据系统要求建议时钟树。该工具会搜索 TI 顶级时钟产品的庞大数据库，以生成系统级时钟树。

#### 备注

CTA 使用从 12kHz 至 20MHz 的积分带宽，因此不考虑低于 12kHz 偏移的建议时钟相位噪声。如果用户需要考虑时钟的近端相位噪声，请参阅 [节 10](#)。

填写 CTA 要求的所有输入，并尽可能具体。使用根据 [节 3](#) 计算出的抖动和本底噪声填入 [输出](#) 部分的抖动和本底噪声框（这些框是可选的，点击 + 添加要求按钮以显示）。抖动表示从 12kHz 至 20MHz 的积分噪声功率，本底噪声表示 20MHz 偏移电压之外的相位噪声。

除了这两个输入外，CTA 允许用户输入有关应用和时钟需求的其他特性。如 [图 4-1](#) 所示，用户可以输入特定的输出要求，输入特性和总体系统要求。所有这些信息都可帮助 CTA 提供更全面的时钟建议。有关更详细的 CTA 分步操作指南，请参阅 [节 9](#)。

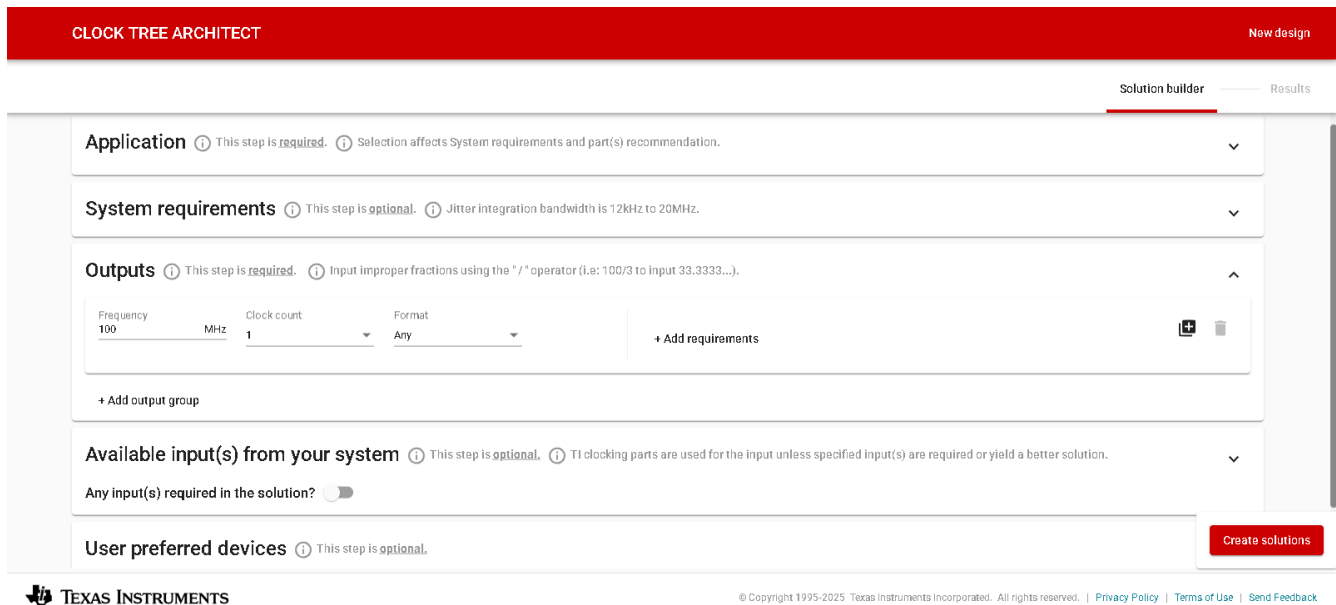


图 4-1. 时钟树架构工具

在 CTA 中输入所需的抖动、本底噪声和输出频率后，该工具会输出一条包含有效时钟建议的列表或一条表明未找到设计的弹出消息。在后一种情况下，CTA 仍会提供几乎满足所有要求的时钟列表，并提供替代设计。

CTA 可能会错误地拒绝适合您应用的时钟。当时钟的抖动与转换器的抖动性能相当时，需要考虑模拟输入频率。对于 ADC12DJ5200RF，CTA 未考虑模拟输入频率。图 4-2 展示了为 CTA 提供的输入，图 4-3 展示了在更大限度提高 ADC12DJ5200RF 性能时 CTA 的结果。根据 CTA 的结果，没有可满足指定应用要求的设计。但是，在考虑 900MHz 的模拟输入频率时，情况并非如此。请按照节 5 中的步骤分析在需要考虑模拟输入频率时如何选择时钟。有关模拟输入频率如何影响总体性能的详细说明，请参阅 [使您的下一个高速转换器设计具有优势的实用时钟注意事项](#)。

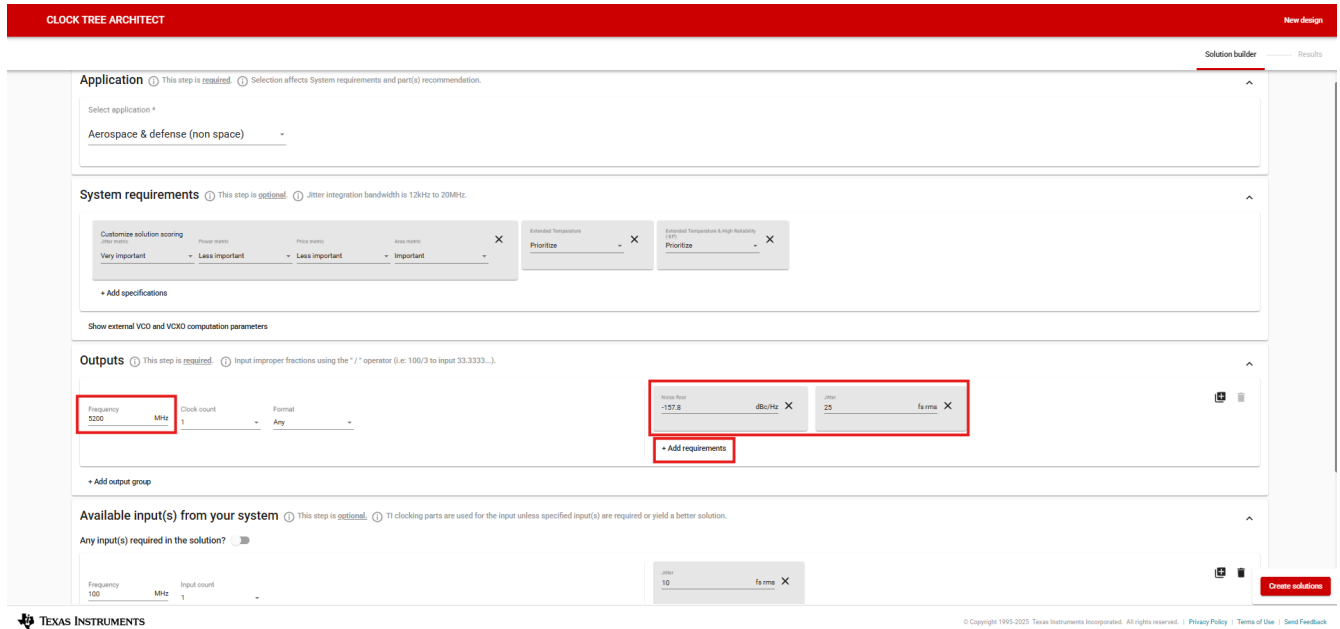


图 4-2. 时钟树架构输入，用于获取更大限度提高 5200MSPS 时的 ADC12DJ5200RF 性能的时钟建议

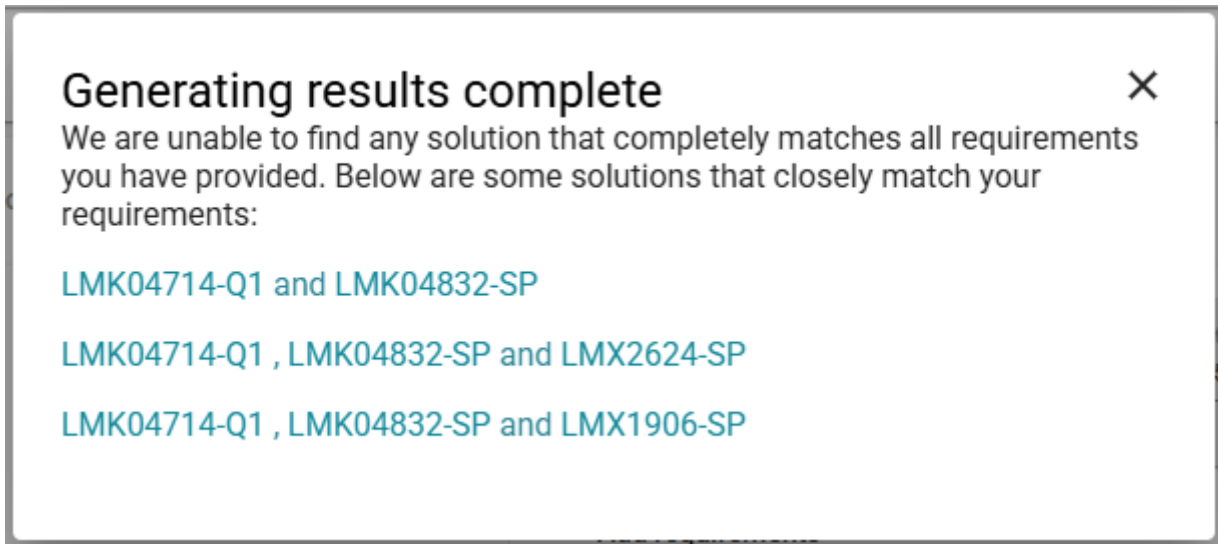


图 4-3. 更大限度提高 ADC12DJ5200RF 性能时的时钟树架构解决方案

假设放宽时钟性能目标值。时钟抖动需要  $< 55\text{fs}$ ，本底噪声需要  $< -155\text{dBc/Hz}$ 。图 4-4 展示了时钟建议列表

CLOCK TREE ARCHITECT New design

Solution builder   Results

**Solution list**

Product	Approx. price (US\$ 1k)	Area (mm <sup>2</sup> )	Power (mW)	Size (4 mm)
LMX2820	70.000	49.00	1122	47
LMX2824-EP	305.310	49.00	1115	58
LMX2824	36.080	36.00	1115	62
LMX2582	7.000	36.00	825	89
LMX2592	14.900	36.00	825	89

Items per page: 5   1 - 5 of 5   < >

[Export PDF](#)

图 4-4. 输入不太严格的要求时提供时钟建议

## 5 分析建议的时钟抖动对转换器性能的影响

方程式 1 演示了转换器的 SNR ( $SNR_{converter}$ ) 对时钟附加抖动 ( $c_j$ ) 和模拟输入频率 ( $f_{in}$ ) 的影响。 $V_{in}$  表示模拟输入满量程 (FS) 幅度， $N$  表示来自其他源的噪声。

$$SNR_{converter} = 20 \times \log_{10} \left[ \frac{V_{in}}{2\pi \times f_{in} \times \sqrt{\left[ \left( \frac{V_{in} \times 2\pi \times f_{in} \times 10^{-6} \times C_j}{2\sqrt{2}} \right)^2 + N^2 \right]}} \right] \quad (1)$$

$$N = \frac{V_{in}}{10^{\frac{SNR_{DC}}{20}} \times 2\sqrt{2}} \quad (2)$$

SNR2Jitter\_Curves Excel 工具 ( 可在此处下载 ) 模拟方程式 1 ( 如图 5-1 所示 ) 。此 Excel 工具以 ADC12DJ5200RF 为例。按照以下步骤，使用该工具来确定允许在指定模拟输入频率下实现所需性能的最大时钟抖动。

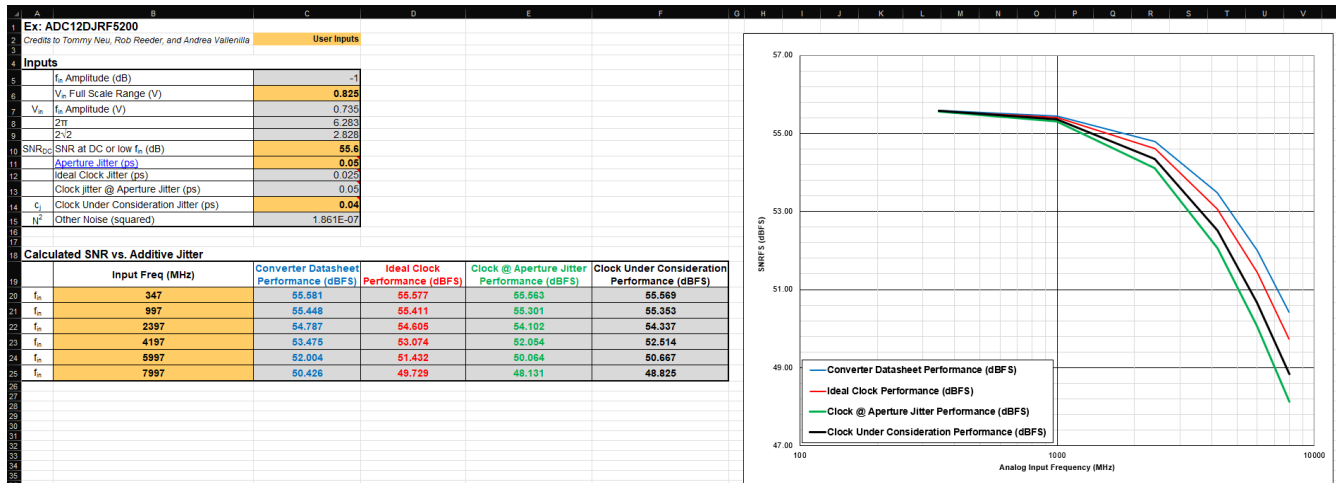


图 5-1. SNR2Jitter\_Curves Excel 工具

- 在转换器的数据表中找到模拟输入的满量程规格，并在单元格 C6 中输入。除 ADC12DJ5200RF 之外， $V_{in} = 0.825V$ 。
  - 大多数情况下， $V_{in}$  会驱动至比满量程 (-1dBFS) 低 1dB，以避免 ADC 的模拟输入被削波。如果应用不使用比满量程低 1dB 的电压，请解锁工作表并指定单元格 C5 从满量程驱动模拟输入的距离。在 C7 中计算生成的模拟输入振幅。
- 在数据表中查找被驱动至 -1dBFS 时转换器在直流时的 SNR ( $SNR_{DC}$ ) ( 如果未提供  $SNR_{DC}$ ，则查找最低  $f_{in}$  的 SNR ) 。在单元格 C10 中输入该值。对于 ADC12DJ5200RF， $SNR_{DC} = 55.6\text{dBFS}$  ( $f_{in} = 347\text{MHz}$ )。
  - 输入该值后，其他噪声成分将在单元格 C13 中计算。方程式 2 表示了该公式。
- 转换器的孔径抖动。在单元格 C11 中输入值。
- 在数据表中查找转换器的 SNR。在单元格 B18 至 B23 上，输入用于 SNR 值的模拟输入频率。对于 ADC12DJ5200RF，这些频率为 347MHz、997MHz、2397MHz、4197MHz、5997MHz 和 7997MHz。该工具模拟转换器在模拟输入频率范围内的 SNR。
- 将单元格 C18 至 C23 中的 SNR 值与转换器数据表中的 SNR 值进行比较。如果这些值与数据表中的值相差大约 0.3dBFS，则这是转换器性能的良好表示。如果不是，请使用孔径抖动值进行估算，直到每个  $f_{in}$  处的每个 SNR 值接近数据表中的值为止。
- 在单元格 C14 上，输入 CTA 第一个时钟建议所示的时钟抖动值 ( $c_j$ )。
  - 请记住，CTA 仅考虑 12kHz 至 20MHz 的抖动。要获得更宽带宽范围内的抖动，请参阅节 10。以 LMX2820 为例，5200MHz 时从 100Hz 到 100MHz 的抖动为 40fs。这是工具中使用的时钟。
- 使用 SNR2Jitter\_Curves 工具上的图形估算在所需  $f_{in}$  处使用建议时钟实现的 SNR。在本示例中， $f_{in} = 900\text{MHz}$ ，使用了 LMX2820。图中显示，当  $f_{in} = 900\text{MHz}$  时，LMX2820 确实可以更大限度地提高

ADC12DJ5200RF 的性能 (数据表性能为 55.448dBFS, 而使用 LMX2820, ADC12DJ5200RF 的性能为 55.353dBFS)。在较低的模拟输入频率下, 转换器的相位噪声决定了总体 SNR 性能而不是时钟; 因此, LMX2820 不会降低转换器在该  $f_{in}$  下的性能。要查看为 ADC12DJ5200RF 提供时钟的 LMX2820 测量结果, 请参阅节 6。

通常, 低于  $SNR_{ADC}$  获得 1dBFS 的做法仍然是可以接受的, 并且不会显著降低转换器的性能。大约 3dBFS 是指转换器可能开始受到影响。该工具可用于通过更改单元格 C14 中的值来确定可接受的时钟抖动, 从而满足指定的应用要求。要确定具有该抖动的时钟, 请反向工作并将其输入为 CTA 的输入。

确定时钟抖动对转换器性能影响的另一个选项是叠加和比较时钟的相位噪声曲线和转换器的相位噪声曲线。如果您具有转换器的相位噪声曲线, 请使用 TI 的 PLLatinum Sim 工具来模拟 TI 时钟器件的相位噪声曲线, 并上传转换器的相位噪声曲线。这使用户能够查看并排比较, 并确定时钟的相位噪声是否比所需带宽范围内的转换器相位噪声低 6dBc/Hz。如果不需要获得最佳性能, 则降低约 4dBc/Hz 不会导致过多的性能下降。节 11 包含了将外部相位噪声曲线上传到 PLLatinum Sim 的分步操作指南, 节 12 演示了 PLLatinum Sim 在 TI 时钟相位噪声曲线仿真中的精度。

## 6 了解时钟性能对转换器 SNR 的影响

高性能时钟设计通常需要在面积、成本和功耗方面进行权衡，或者可能需要独立实施。对于给定应用，确定是更最大限度地提高 SNR 的优先级更高，还是减小尺寸、功耗和成本的优先级更高。

本节展示了使用不同性能时钟为 ADC12DJ5200RF 计时的影响。图 6-1 展示了三个不同性能时钟的三种不同相位噪声曲线：LMX2820、LMX2594 和在 5200MHz 下的 LMX2572。

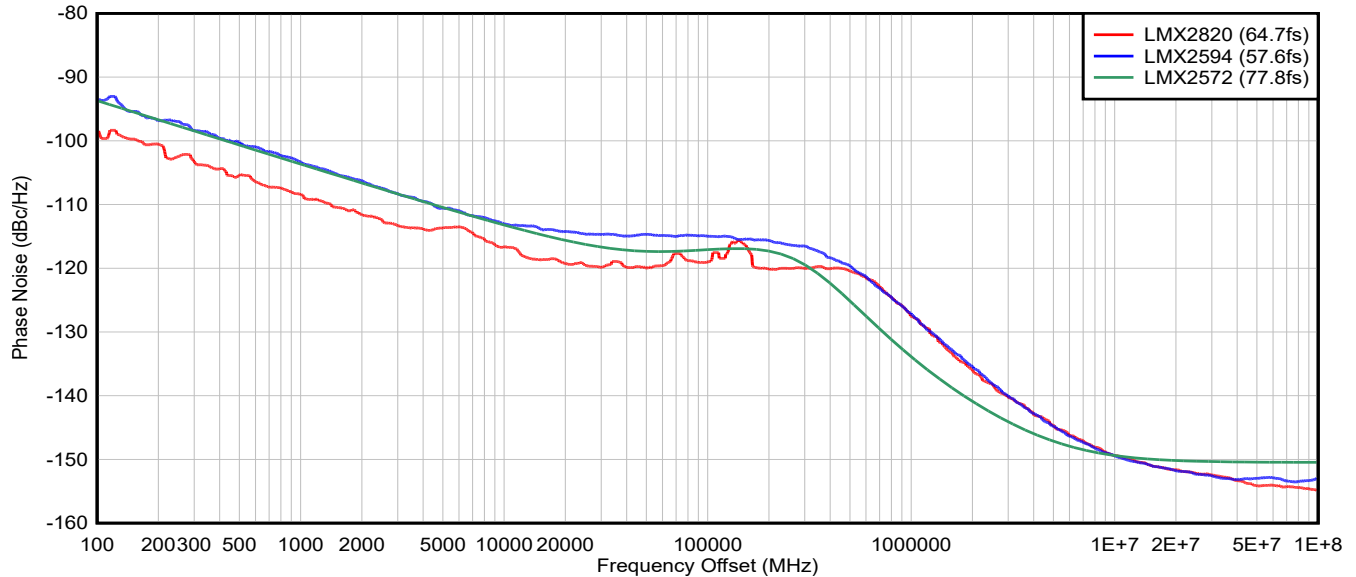


图 6-1. 在 5200MHz 处叠加 LMX2820、LMX2594 和 LMX2572 相位噪声曲线

在以下所有测量中，ADC12DJ5200RF 配置为 JMODE 3，采样率为 5200MSPS， $f_{in} = 900\text{MHz}$  驱动至满量程。在这些条件下，通过使用经过滤波的 Rhode & Schwartz SMA100B 5200MHz 信号发生器为转换器提供时钟，ADC12DJ5200RF 的数据表性能如图 6-2 所示。

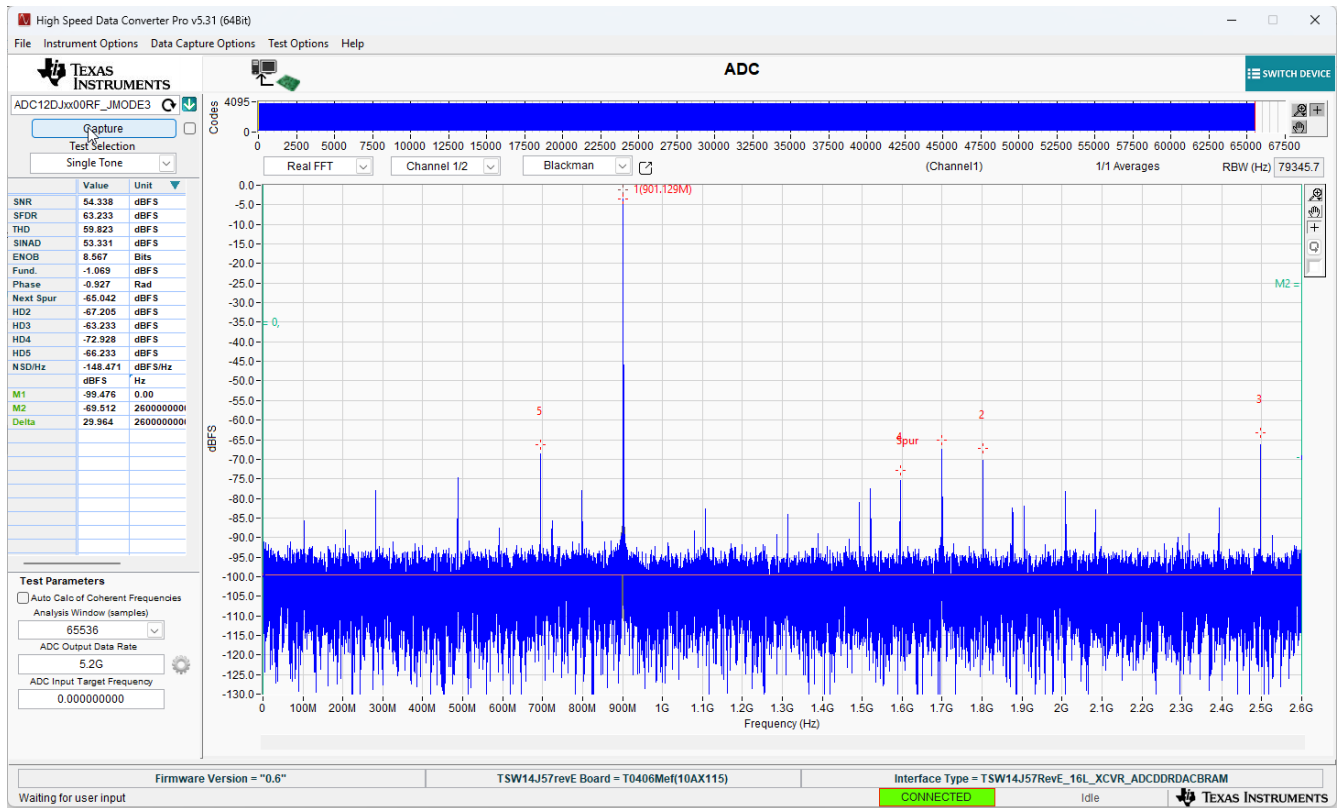


图 6-2. 5200MSPS、 $f_{in} = 900\text{MHz}$ 、JMODE 3 的 ADC12DJ5200RF 基线 FFT 图，将有带通滤波器的 Rhode & Schwarz SMA100B 用作基准时钟

图 6-3 展示了 ADC12DJ5200RF 与 LMX2820 搭配使用时的性能。产生的 SNR 为 54.161dBFS，这与 ADC12DJ5200RF 数据表的性能相匹配，这意味着 LMX2820 在  $f_{in} = 900\text{MHz}$  时不会降低 ADC 的 SNR。

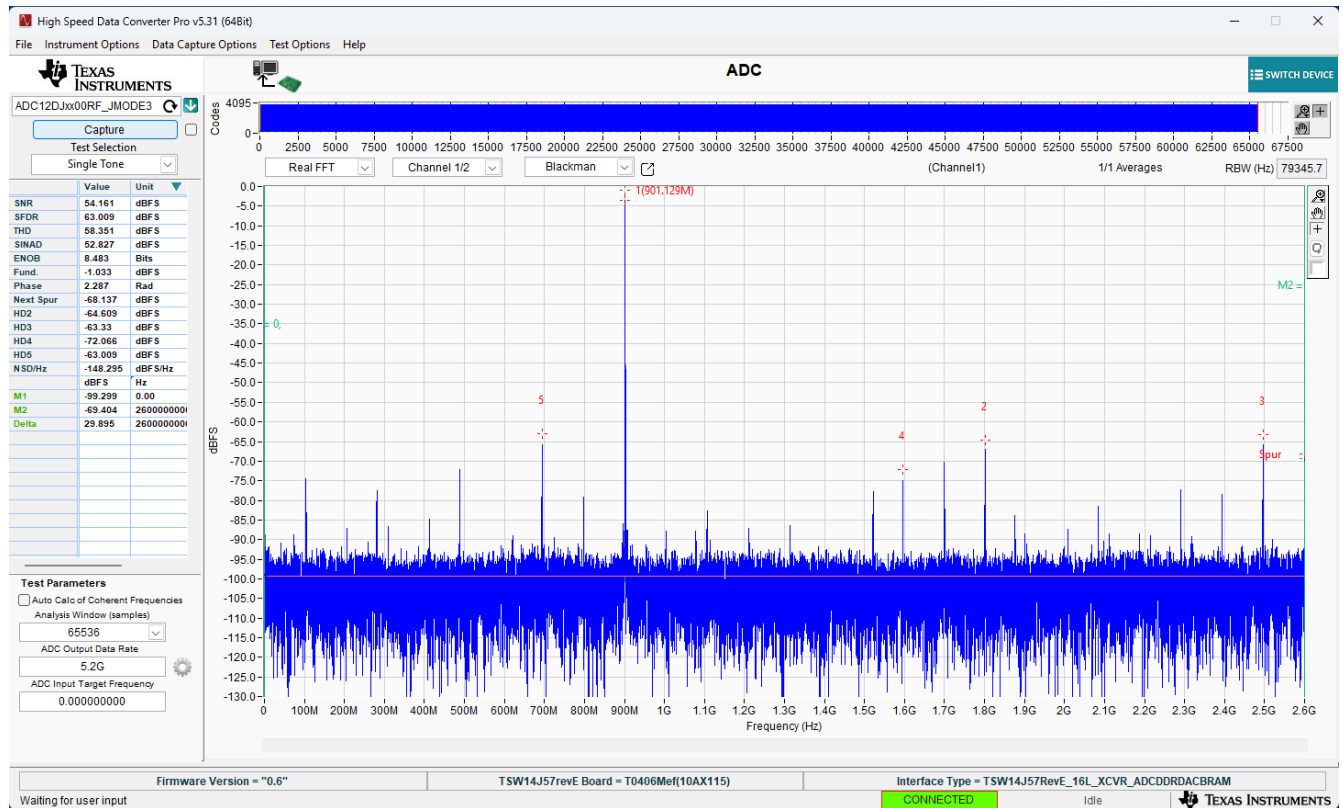


图 6-3. 5200MSPS 且  $f_{in} = 900\text{MHz}$  和 JMODE 3 时，LMX2820 和 ADC12DJ5200RF 的 FFT

在图 6-4 上，ADC12DJ5200RF 与 LMX2594 搭配使用，这是 LMX2820 的较旧版本，其性能较低，但成本更低、功耗更低且尺寸更小。ADC12DJ5200RF 仍达到 54.073dBFS，这表明即使 LMX2594 比 LMX2820 高 15.3fs，但在  $f_{in} = 900\text{MHz}$  时仍能更大幅度地提高 ADC12DJ5200RF 的性能。

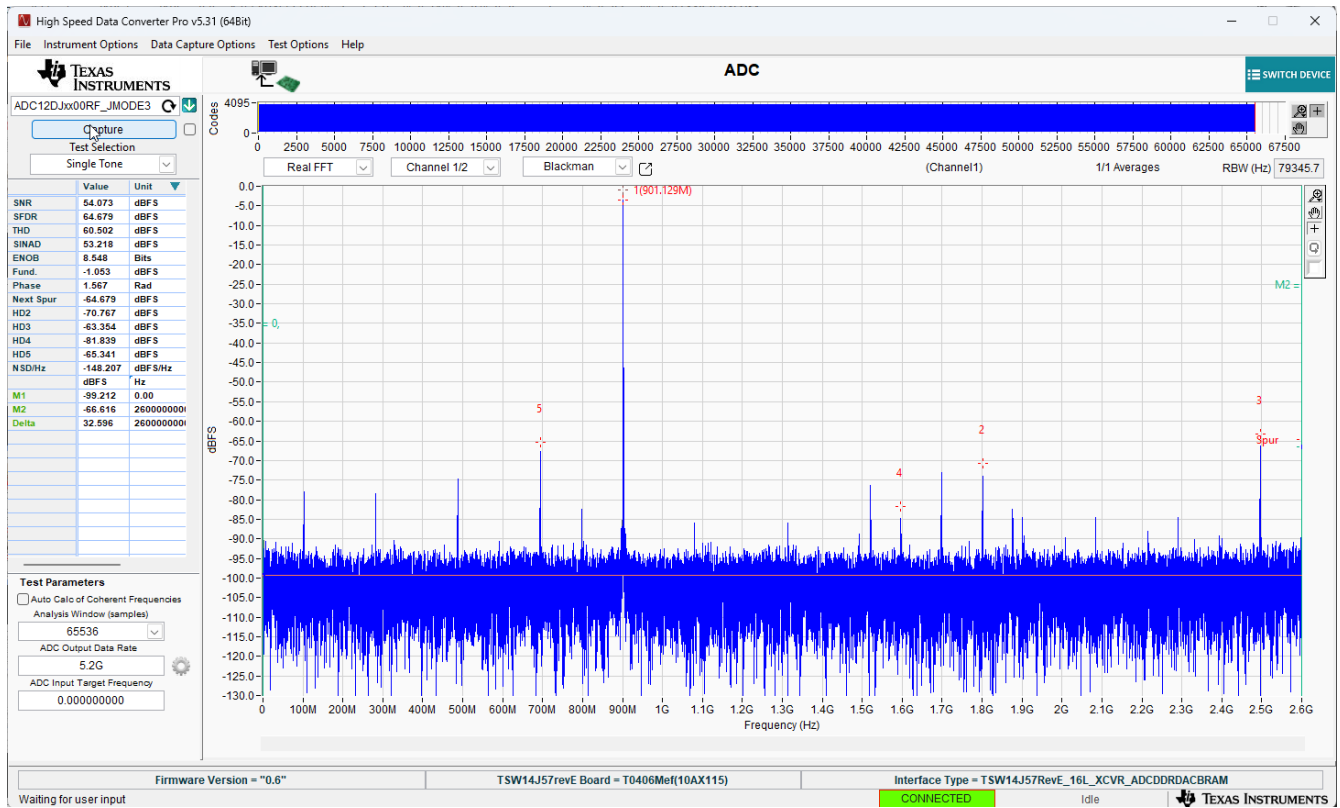


图 6-4. 5200MSPS 且  $f_{in} = 900\text{MHz}$  和 JMODE 3 时，LMX2594 和 ADC12DJ5200RF 的 FFT

图 6-5 展示了将 ADC12DJ5200RF 与 LMX2572 配合使用的效果，其性能比 LMX2594 低，但成本更低且功耗更低。LMX2820 和 LMX2572 之间的抖动下降为 35.5fs，但与基线 ( LMX2572 和 ADC12DJ5200RF 搭配使用产生 53.809dBFS ) 相比，SNR 下降幅度仅低 0.529dBFS。这种性能差异仍然不显著，也不会降低 ADC12DJ5200RF 的性能。

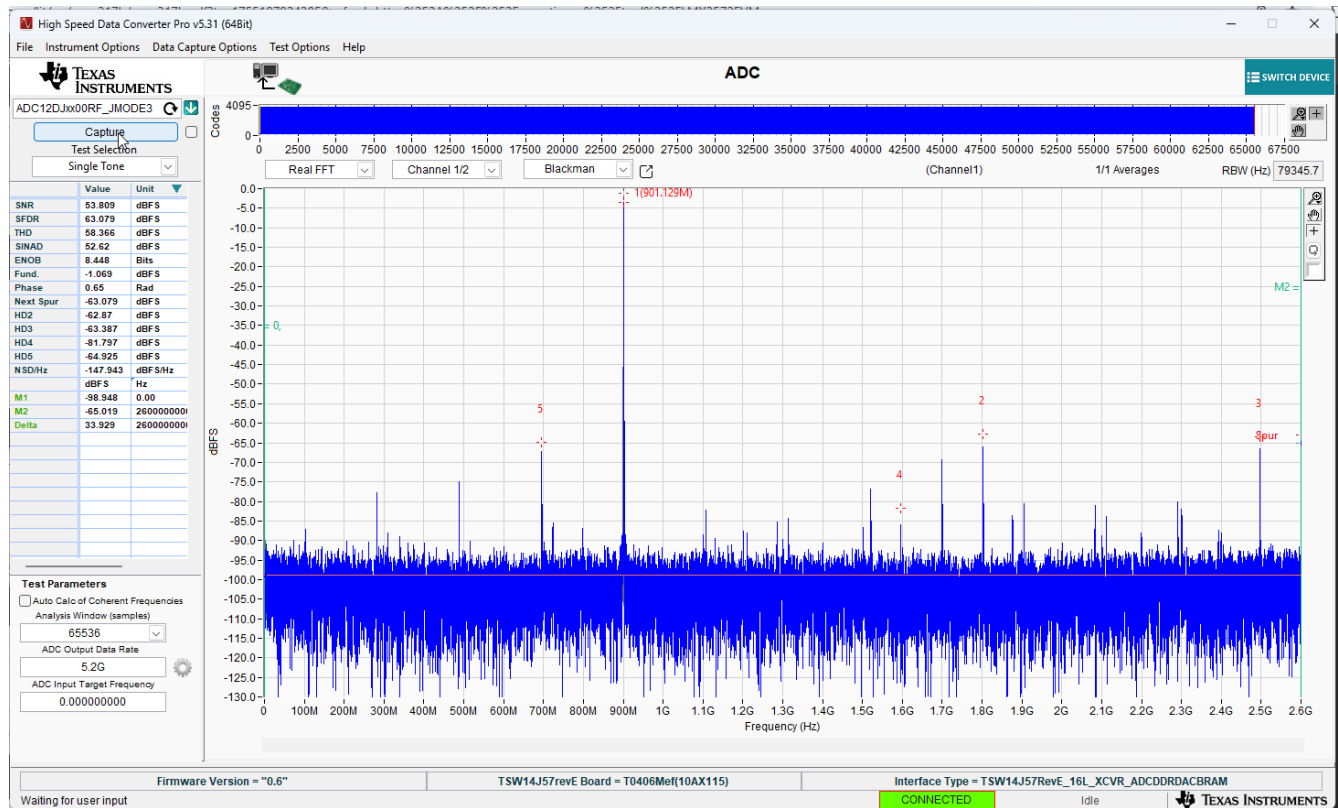


图 6-5. 5200MSPS 且  $f_{in} = 900\text{MHz}$  和 JMODE 3 时，LMX2572 和 ADC12DJ5200RF 的 FFT

在此示例中，使用三个不同时钟时出现的性能下降并不明显，而 LMX2572 显然是此应用场景下的最佳选择。这表明，与时钟的功耗、成本和尺寸相比，更大限度提高转换器的性能并不总是能产生尽可能大的影响。表 6-1 比较了这三个时钟。

表 6-1. TI 的 LMX2820、LMX2594 和 LMX2572 之间的比较

规格	LMX2820	LMX2594	LMX2572
抖动 @ 5200MHz ( BW: 100Hz 至 100MHz )	42.3fs	57.6fs	77.8fs
5200MHz 时的本底噪声	-155.0dBc/Hz	-152.8dBc/Hz	-150.5dBc/Hz
SNRFS ( $f_{in} = 900\text{MHz}$ , 1dBFS)	54.1dBFS	54.07dBFS	53.8dBFS
电源	500mA	340mA	75mA
尺寸	49mm <sup>2</sup> (7mm x 7mm)	36mm <sup>2</sup> (6mm x 6mm)	36mm <sup>2</sup> (6mm x 6mm)
1ku 价格	\$84.000	\$46.970	\$19.404
频率范围	25MHz 至 22.6GHz	10MHz 至 15GHz	28MHz 至 6.4GHz

所有这些示例都展示了不同时钟如何影响转换器的性能。但请记住，时钟的性能也取决于配置。

## 6.1 与 TI 高速转换器配合使用时 TI 时钟器件的限制

一些 TI 高速转换器的性能优于 TI 当前的所有时钟产品系列。例如，ADC32RF55 是一款双通道 14 位 3-GSPS 射频采样 ADC，具有超低噪声频谱密度 (NSD)，65.5dBFS SNR 和 75dBFS SFDR。图 6-6 展示了 ADC32RF55 数据表性能。对于本节中的所有图，ADC32RF55 配置为以 2600MSPS 的采样率进行 4 次均值计算，同时使用滤波时钟， $f_{in} = 500\text{MHz}$  驱动至满量程。

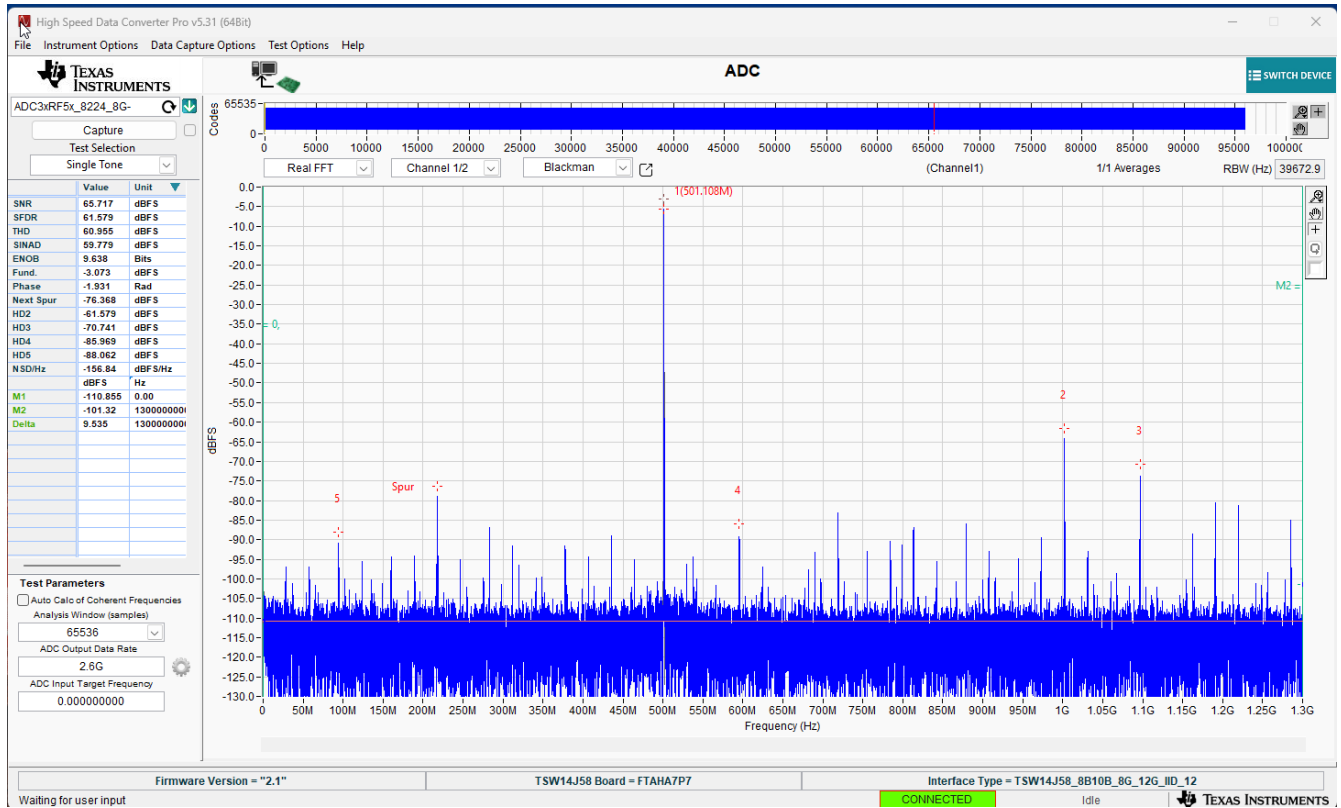


图 6-6. ADC32RF55 数据表性能 FFT 使用经过滤波的 Rhode & Schwarz SMA100B 信号发生器在 2600MSPS 条件下采样， $f_{in} = 500\text{MHz}$

ADC32RF55 由之前 ADC12DJ5200RF 使用的三个时钟驱动：LMX2820 (TI 最高性能的时钟)、LMX2594 和 LMX2572。然而，由于 ADC32RF55 的性能优于 ADC12DJ5200RF，因此没有任何时钟能更最大限度地提高 ADC32RF55 的性能，如图 6-7、图 6-8 和图 6-8 所示。为了更最大限度地提高 ADC32RF55 的性能，需要分立式无源时钟，但这种方法会增加设计的面积和成本。

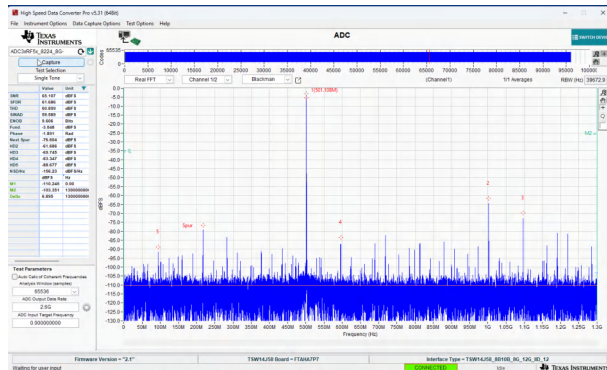


图 6-7. ADC32RF55 性能 FFT 使用经过滤波的 LMX2820 在 2600MSPS 条件下采样， $f_{in} = 500\text{MHz}$



图 6-8. ADC32RF55 性能 FFT 使用经过滤波的 LMX2594 在 2600MSPS 条件下采样， $f_{in} = 500\text{MHz}$

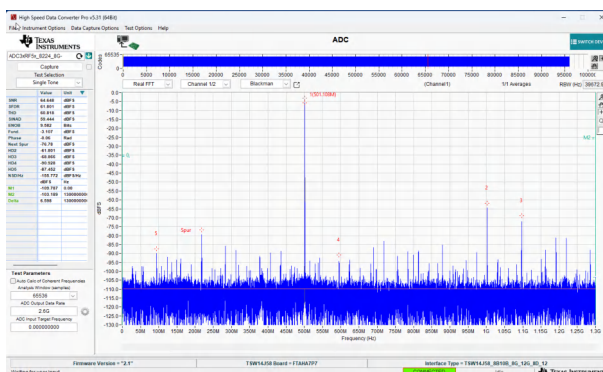


图 6-9. ADC32RF55 性能 FFT 使用经过滤波的 LMX2572 在 2600MSPS 条件下采样， $f_{in} = 500\text{MHz}$

如果需要比 LMX2820 给定的性能更好（如图 6-7 所示），请考虑使用外部 DRO。DRO 的性能通常优于 LMX2820 的集成式 VCO。如果这样仍然不够好，请转到节 5 并确定时钟允许的最大抖动量以实现预期的性能。

## 7 总结

相位噪声较差的时钟会降低转换器的性能。为了避免性能下降，目标时钟的相位噪声比转换器的相位噪声高 6dBc/Hz。使用时钟树架构来查看满足系统要求的时钟选项列表，并使用提供的 [SNR2Jitter\\_Curves Excel](#) 工具来查看不同的执行时钟对转换器 SNR 的影响。使用性能更好的时钟并不总能胜过成本、面积和抖动等其他考虑因素。根据使用的转换器、应用要求和模拟输入频率，需要在抖动性能、成本和面积之间取得平衡，以确定给定应用的理想选择。使用时钟树架构、[SNR2Jitter\\_Curves Excel](#) 工具和 [PLLatinum Sim](#) 帮助平衡性能、成本、面积和功耗，以便为给定的高速转换器应用选择合适的 TI 时钟。

## 8 参考资料

1. 德州仪器 (TI), [能为下一个高速转换器设计带来优势的实用时钟注意事项](#) 应用手册。
2. 德州仪器 (TI), [TI 高精度实验室 - 时钟和时序](#) 视频。
3. 德州仪器 (TI), [BAW 振荡器的抖动和相位噪声测量技术](#) 应用手册。
4. 德州仪器 (TI), [时钟树架构: 时钟树架构编程软件](#) 产品页面。
5. 德州仪器 (TI), [PLLATINUMSIM-SW 德州仪器 \(TI\) PLLatinum 模拟器工具](#) 工具。

## 9 附录 A：时钟树架构 (CTA) 详细分步指南

若要演示如何使用 CTA，请考虑以下示例：

- 用户是航空航天和国防客户。
- 用户首选具有扩展温度范围或高可靠性 (-EP) 额定值的时钟。
- 用户正在使用非常纯净的 10fs 100MHz 参考。
- 用户希望使用 CML 5200MHz IC 时钟 (非独立无源元件) 为 ADC12DJ5200RF 计时。
- 时钟必须为多转换器同步生成 SYSREF 信号。

定义应用要求后：

1. 在浏览器中打开[时钟树架构](#)，然后在应用程序下的第一个下拉菜单中选择您的应用程序。在本示例中，请选择[航空航天与国防 \(非太空级\)](#)。CTA 会根据选择自动填充系统配置部分中的默认值以及来自系统的可用输入部分。
2. 在系统要求下设置您的应用要求。在本示例中，目标是最大限度提高转换器的 SNR，因此将抖动指标设置为非常重要，所有其他参数设置为不太重要，如[图 9-1](#) 所示。

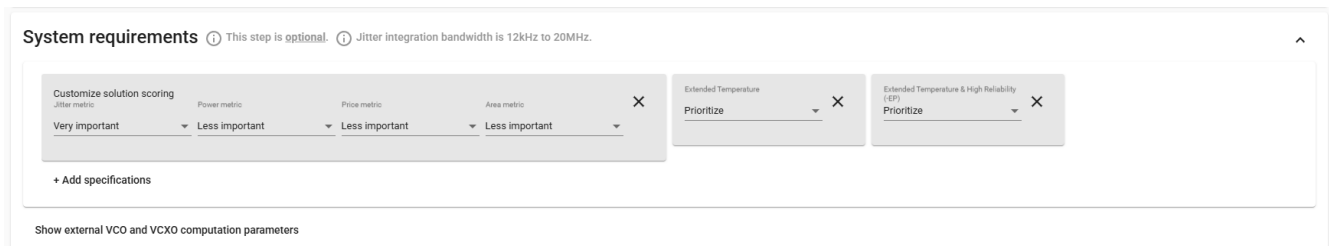


图 9-1. 系统要求部分

- a. 单击 + 添加规格按钮，优化系统要求。在本示例中，我们选择了扩展温度范围和高可靠性 (-EP) 和扩展温度范围，并将两者都设置为优先，如[图 9-1](#) 所示。选择需要、降低优先级和排除。需要和排除不考虑时钟数据库中的某些部件，优先和降低优先级考虑数据库中的所有部件并赋予某些部件更大的权重。其他系统规格包括编程方法、标准合规性以及整体系统功耗、面积、抖动和价格预算，如[图 9-2](#) 所示。

## Add system specifications

### Programing method

- No serial programming required**  
*Device programmed via pins or no programming required*
- Production pre-programmable**  
*Device settings can be pre-programmed before PCB implementation (i.e EEPROM, OTP, etc)*

### Standard compliance

- AEC-Q100 Qualified (-Q1)**  
*Automotive grade devices*
- Extended Temperature**  
*Device works at a wider temperature range than -40°C to +85°C.*
- Extended Temperature & High Reliability (-EP)**  
*Device works at a wider temperature range than -40°C to +85°C & it has high-reliability.*
- Extended Temperature & Radiation Tolerant (-SEP)**  
*Device works at a wider temperature range than -40°C to +85°C, TID ≥ 20krad, & SEL > 43MeV.*
- Extended Temperature & Radiation Hardened (-SP)**  
*Device works at a wider temperature range than -40°C to +85°C: TID > 100krad & SEI > 75MeV*

Cancel      Update selection

### Target values

- Components occupied area**  
*This metric is calculated by adding the areas of all devices recommended by the Clock tree architect tool, including the area for the package of the clocking ICs and any external VCOs/VCXOs that are used. It does not include the area for routing or any other components that are used.*
- Price of components**  
*This metric is calculated by adding the 1k web prices of all the devices recommended by the Clock tree architect. If any VCOs or VCXOs are used, the price is assumed to be the value specified by the user. The true price may vary from the price metric as price can be impacted by volume.*
- Jitter**  
*This metric is a coarse indicator of jitter based on the jitter of the worst output.*
- Total power**  
*The total power is the sum of power consumed by all devices recommended by the Clock tree architect tool. The power consumed by a device is calculated based on a fixed core current, supply voltage, dividers used and number of outputs enabled.*

Cancel      Update selection

图 9-2. 完整的系统要求列表

3. 在输出下输入输出规格。将频率设置为 **5200MHz**，时钟计数保持为 **1**，并将格式设置为 **CML**，如图 9-3 中所示。

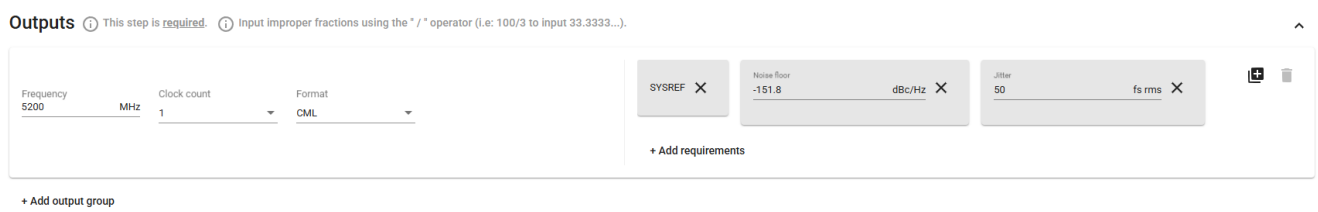


图 9-3. 输出部分

- a. 通过选择 **+ 添加要求** 向输出添加要求。在本示例中，我们需要设置抖动和本底噪声，并选择 **SYSREF**。
  - i. 选择 **抖动**、**本底噪声** 和 **SYSREF** 选项，如图 9-4 所示
  - ii. 点击 **更新选择** 按钮。
  - iii. 在抖动和本底噪声框中，将抖动和本底噪声设置为 ADC12DJ5200RF 的值，即 **50fs** 和 **-151.8dBc/Hz**，如图 9-3 所示。选择这些目标值是为了放宽时钟性能要求并确保 CTA 提供设计，因为这些示例希望使用 **IC**。提供设计后，可以使用 [节 5](#) 对其进行分析
- b. 如图 9-4 所示，设置其它输出要求，如可调节输出延迟、可选输出格式或确定性相位。

### Add requirements

- Tunable frequency**  
*This enables the tunable frequency input fields and disables the fixed frequency field.*
- Jitter**  
*The maximum allowable jitter for this frequency group. Jitter integration bandwidth is specified in the system configuration options and defaults to 12 kHz to 20 MHz.*
- Noise floor**  
*The maximum allowable noise floor for this frequency group.*

### Required output features

- Deterministic phase**  
*Total delay from user input to this output.*
- Selectable output format**  
*Capability to select output format with pin control or programming.*
- Adjustable delays**  
*Delay from input to output, or delay between outputs can be adjusted.*
- SYSREF**  
*SYSREF is also required in addition to this.*
- External VCO**

Cancel      Update selection

### Add requirements

- Total delay from user input to this output.
- Selectable output format**  
Capability to select output format with pin control or programming.
- Adjustable delays**  
Delay from input to output, or delay between outputs can be adjusted.
- SYSREF**  
SYSREF is also required in addition to this.
- External VCO**  
Frequency is produced by an external VCO.
- External VCXO**  
Frequency is produced by an external VCXO.
- Internal VCO**  
Frequency is produced by a device that has the VCO integrated.
- SSC**  
Frequency is produced by a device that has Spread Spectrum Clocking(SSC) capability.
- BAW**  
Frequency is produced by BAW (Bulk Acoustic Wave) oscillator.

Cancel Update selection

图 9-4. 完整的输出要求列表

4. 如果用户希望 CTA 考虑系统中已存在的基准/时钟，请点击来自系统的可用输入部分下的 + 添加来自系统的可用输入。在本示例中，航空航天与国防（非太空级）的默认设置已将输入设置为 100MHz，抖动为 10fs，这与示例相匹配。图 9-5 展示了这种情况。

Available input(s) from your system ⓘ This step is optional. ⓘ TI clocking parts are used for the input unless specified input(s) are required or yield a better solution. ^

Any input(s) required in the solution?

Frequency	Input count
100 MHz	1

Jitter: 10 fs rms X

+ Add input characteristics

+ Add available input from your system

图 9-5. 来自系统的可用输入部分

- a. 要强制 CTA 使用该输入，请切换设计中是否需要任何输入？
- b. 要定义输入特性，请单击 + 添加输入特性，根据应用程序的需要更新任何字段，然后单击更新选择，如图 9-6 所示。

## Add input characteristics

- Jitter**  
*The jitter of this input.*
- Noise floor**  
*The noise floor of this input.*

## Required input features

- Holdover/Hitless switching**  
*Whatever device connects to this input must have holdover/hitless switching. Hitless switching allows the input clocks of a PLL to be switched during system operation with minimal impact to the system.*
- Jitter cleaning**  
*Whatever device that is driven by this input must have jitter cleaning.*
- Crystal**  
*Whatever device that is directly driven by this input must be capable of supporting a crystal.*

Cancel

Update selection

图 9-6. 已选定参考的完整输入特性列表

c.

5. 填写与您的应用程序相关的所有部分后，点击右下角的 *创建设计* 按钮。图 9-7 展示了 CTA 的最终系统设置，以提出可行的时钟建议。

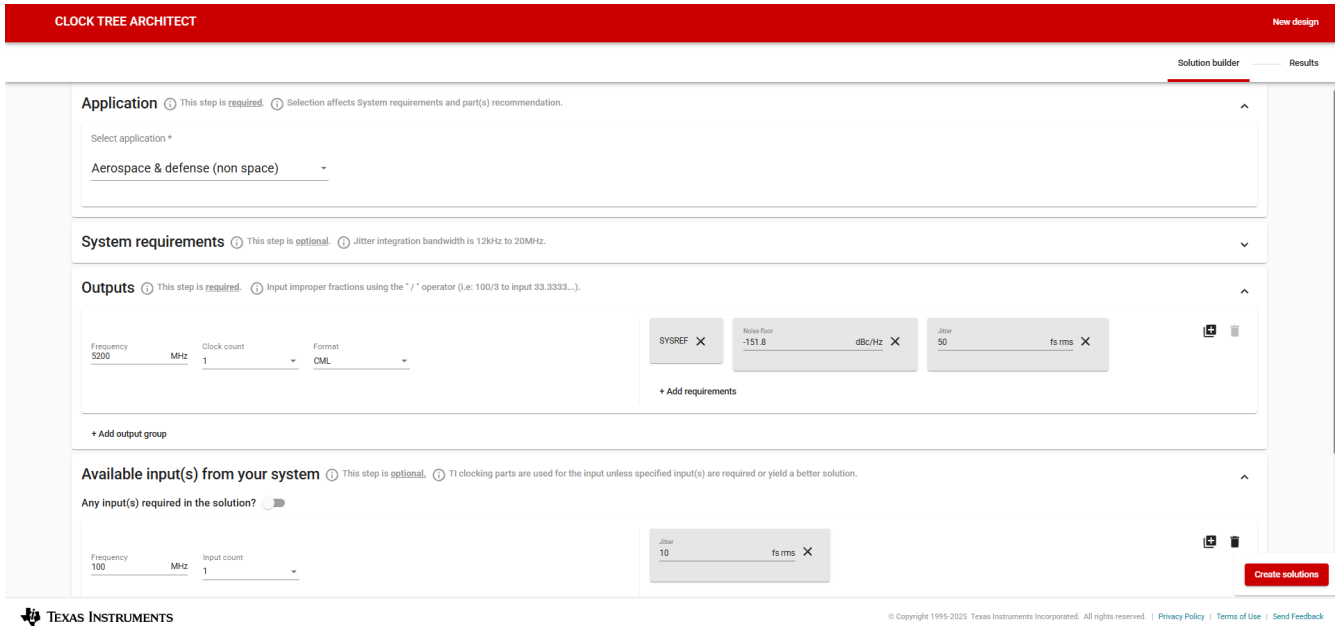


图 9-7. 最终 CTA 设置

6. 几分钟 (有时是数分钟) 后, CTA 会生成符合您系统要求的时钟方案列表。结果按 TI 的最佳建议到最差建议进行排列。图 9-8 展示了该示例的结果, 明确推荐使用 LMX2820。
- a. 有关建议设计的更多详细信息, 请点击右下角的 **导出 PDF** 按钮。

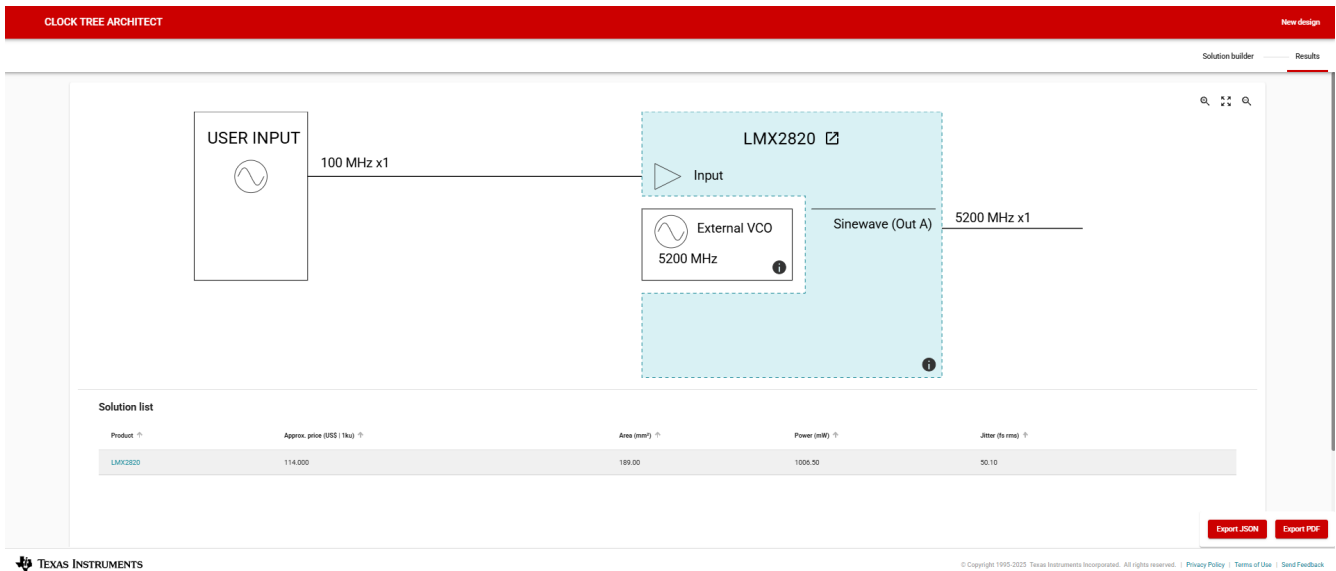


图 9-8. 结果页面显示符合您应用要求的最佳时钟建议

- b. 有时, 没有可满足所有要求的时钟设计。在这种情况下, CTA 建议使用最接近的匹配方案。

## 10 附录 B：使用 PLLatinum Sim 表示应用集成带宽的时钟抖动

如前所述，CTA 不能展示低于 12kHz 的抖动。此外，进一步输出噪声的抖动也是一个估算值，而不是一个非常接近的解释。相反，可以使用 TI 的 PLLatinum Sim 来正确地表示应用集成带宽下时钟的相位噪声曲线。使用节 9 中的示例并指定需要 100Hz 到 100MHz 的积分带宽。

1. 在 **选择器件** 框中选择所需的时钟，然后单击 **加载器件** 按钮，以加载所考虑的时钟，如图 10-1 所示。对于本示例，使用 LMX2820。

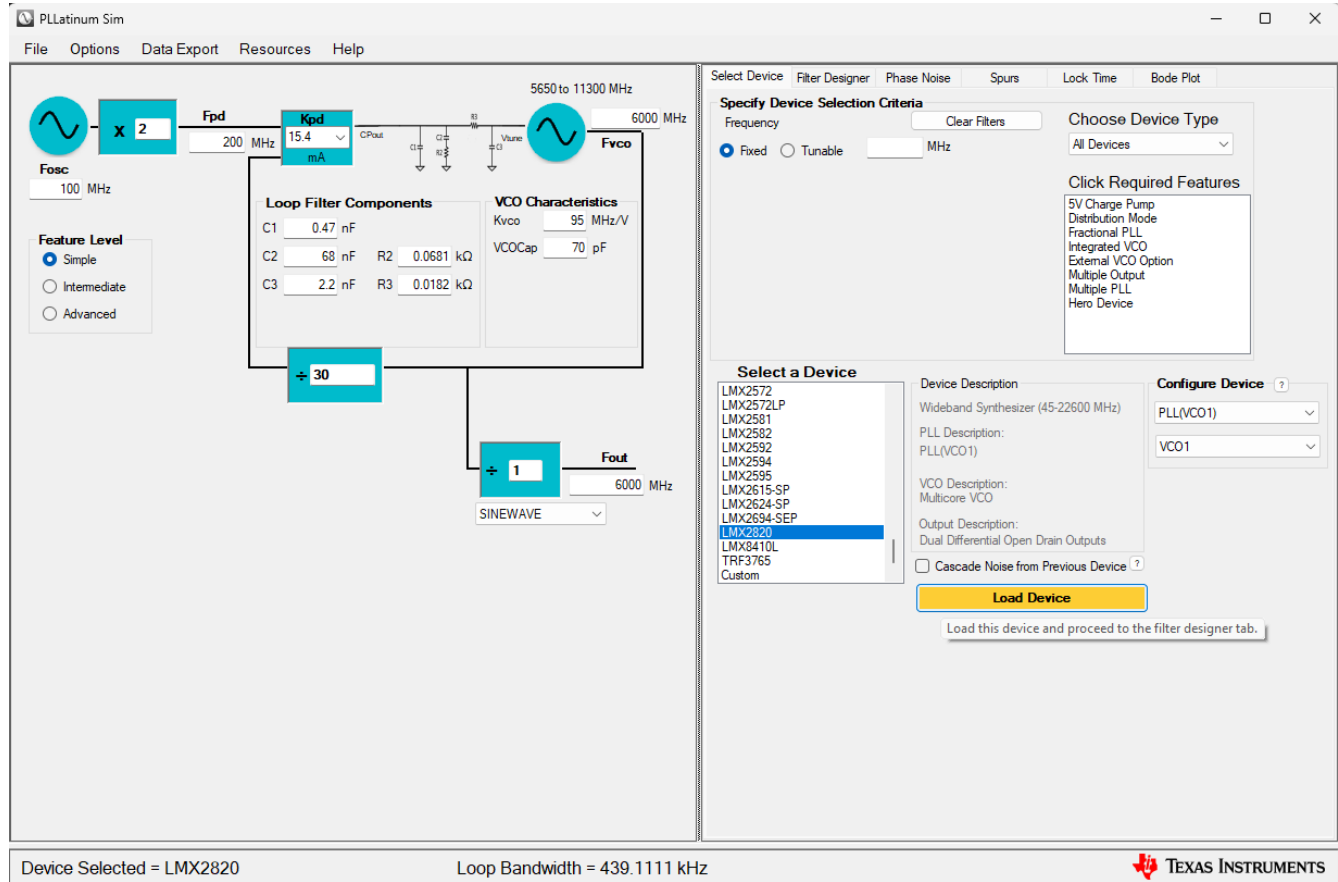


图 10-1. 选择 LMX2820 并将其加载到 PLLatinum Sim 中

2. 根据系统要求输入  $F_{osc}$  和  $F_{out}$ 。按照节 9 中的系统， $F_{osc}$  为 100MHz， $F_{out}$  为 5200MHz。图 10-2 中演示了分步指南。
  - a. 单击 **功能级别** 框下的高级选项。
  - b. 依次输入  $F_{out}$  和  $F_{osc}$ 。
  - c. 选中 **滤波器参数** 框下 **环路带宽** 旁的框，然后单击 **计算环路滤波器** 按钮。这样可以更大限度地提高所选时钟的抖动。

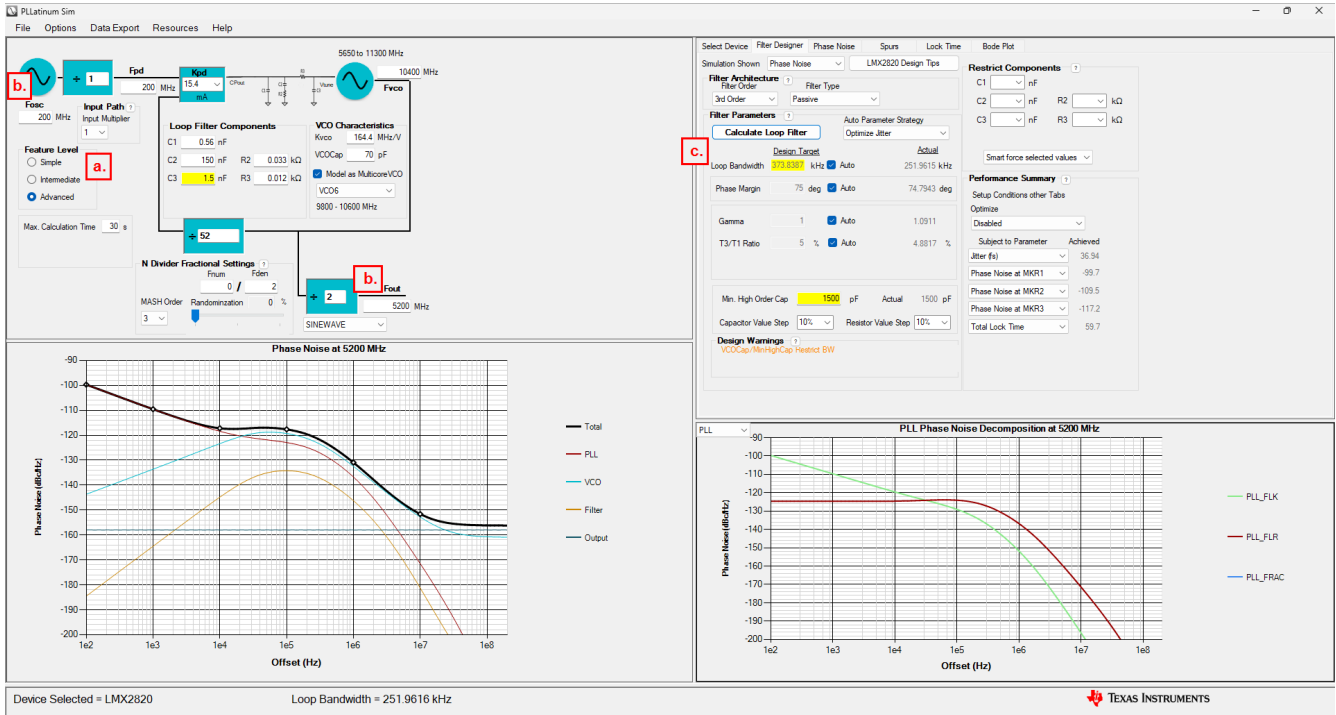


图 10-2. 在 PLLatinum Sim 中设置应用的系统要求

- 单击相位噪声选项卡，并在集成噪声框下指定环路带宽。这会产生指定时钟在指定输出频率下的时钟抖动值。在本例中，LMX2820 的 5200MHz 输出端的抖动为 38.15fs (也在图 10-3 中显示)。然后，在为所选数据转换器选择时钟时，可以使用该抖动值来进行更好的分析。

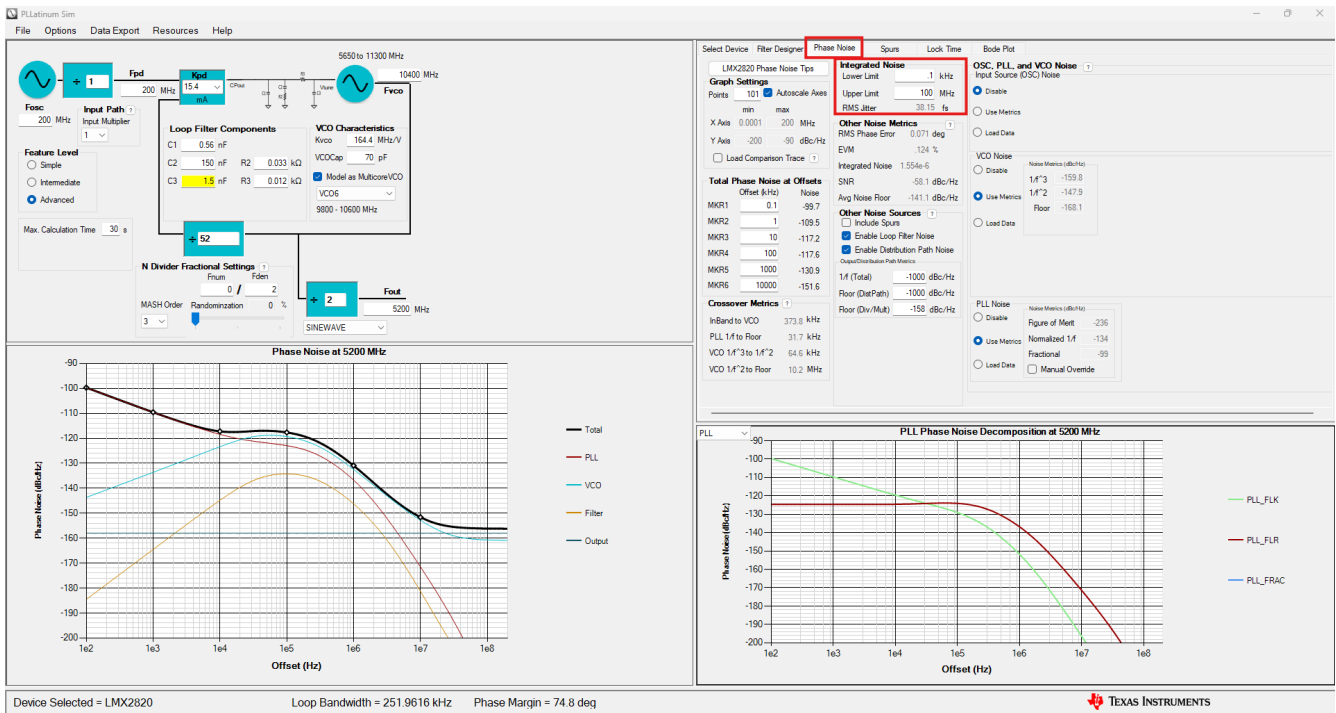


图 10-3. 使用 PLLatinum Sim 确定应用积分带宽范围内的时钟抖动

## 11 附录 C : PLLatinum Sim 相位噪声曲线比较分步指南

如本应用手册中所述，时钟的相位噪声必须比转换器的相位噪声低 6dBc/Hz 才能充分提高转换器的性能。该分析可以通过使用 TI 的 PLLatinum Sim 叠加时钟和转换器的相位噪声来完成。以下步骤指导用户如何在 PLLatinum Sim 中上传相位噪声曲线以比较两条相位噪声曲线。

1. 请按照节 10 的以下步骤上传 LMX2820
2. 在相位噪声选项卡下，选择图表设置部分下的加载比较迹线复选框，如图 11-1 所示。

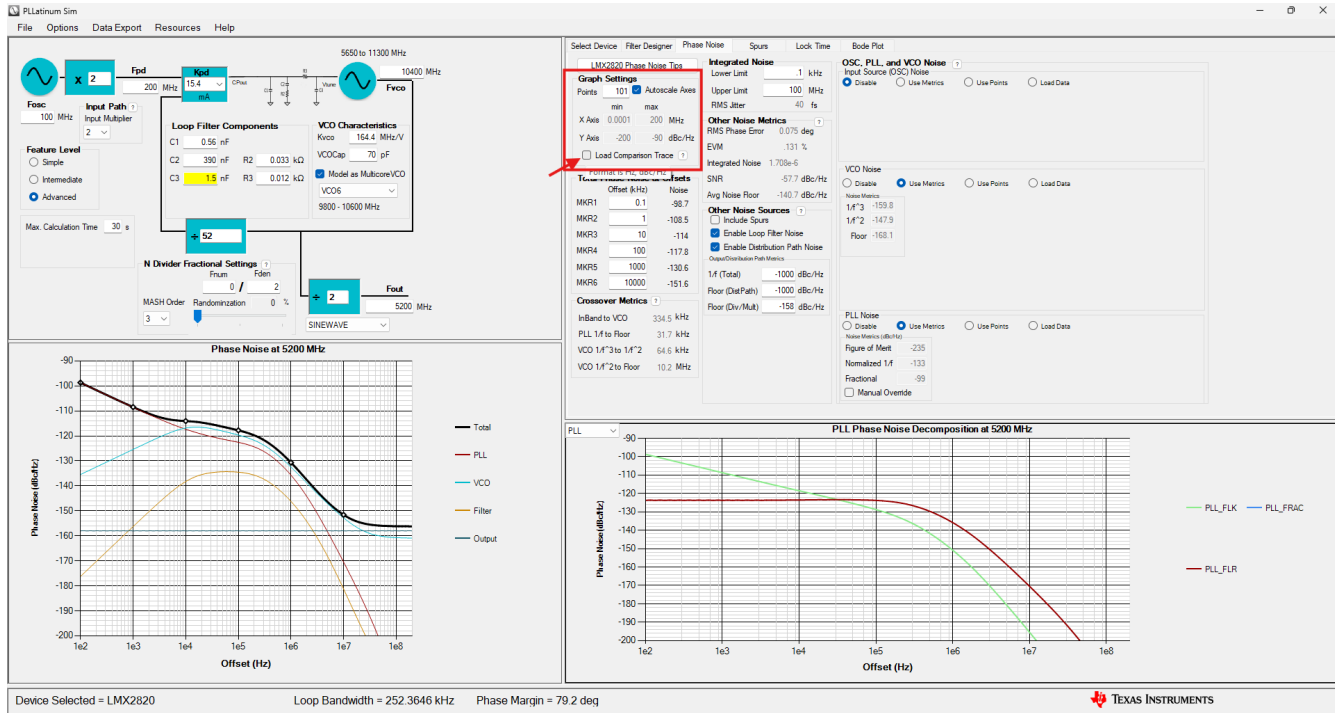


图 11-1. 将迹线加载到 PLLatinum Sim

3. 出现弹出窗口时，导航至转换器相位噪声曲线所在的文件夹，然后选择该文件。转换器的相位噪声曲线将出现在 PLLatinum Sim 的左下方图中，标记为比较，并用红色虚线表示，如图 11-2 所示。

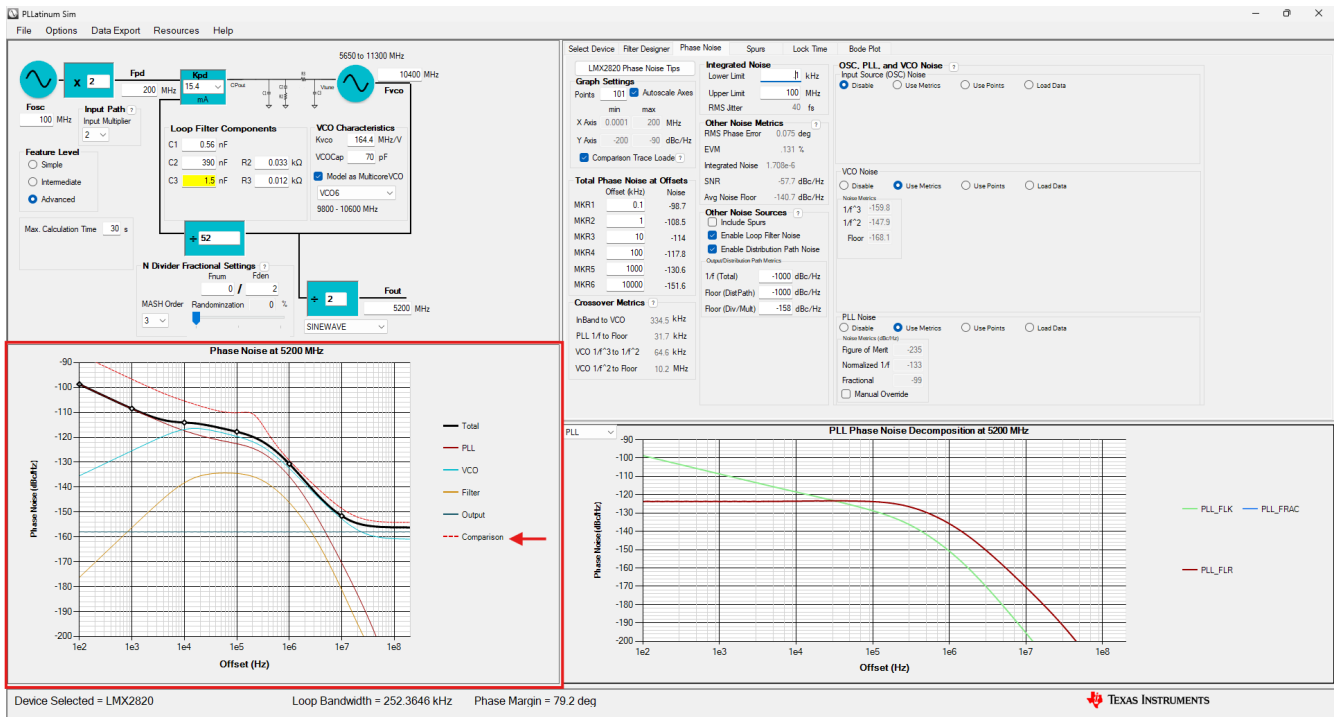


图 11-2. PLLatinum Sim 迹线比较

备注

为了进行准确比较，请确保转换器的相位噪声曲线与时钟输出频率处于相同的频率。

## 12 附录 D：比较 PLLatinum Sim 的相位噪声曲线模拟与测量数据

本附录展示了 PLLatinum Sim 模拟的精度。要查找 TI LMX2820 和 LMX2594 时钟的原始相位噪声曲线，请转至 CLOCK-PERFDATA-DESIGN 页面并查找 LMX2820\_Phase\_Noise\_Curves.zip 或 LMX2594\_Phase\_Noise\_Curves.xlsx。

- 对于 LMX2820，请下载器件的 .zip 文件进行比较，然后从 txt\_ 文件夹中以特定频率下载特定的时钟相位噪声曲线，以完成比较。TI 建议始终使用 txt\_pow 文件夹来使用展示整个相位噪声配置文件的相位噪声数据。相位噪声数据采用 Rhode & Schwartz FSWP，RBW = 3%，XCORR = 100，启用阈值 10dB 的 XCORR 优化，扫描/平均计数为 2，积分带宽为 100Hz 至 100MHz。对于 LMX2594，下载 Excel 文件并将偏移频率和偏移相位噪声复制到文本文件中。
  - 要更改 PLLatinum Sim 中的积分带宽，请遵循节 10。
- 对于 LMX2820，根据文件名输入  $F_{osc}$ 、 $F_{pd}$ 、 $K_{pd}$  和  $F_{out}$  的值。对于 LMX2594，请使用设置表中给出的值。LMX2820 用作示例，配置为  $F_{osc} = 200\text{MHz}$ ， $F_{pd} = 200\text{MHz}$ ， $K_{pd} = 15.4\text{mA}$  和  $F_{out} = 5200\text{MHz}$
- 将特性级别更改为高级。
- 选中滤波器参数下环路带宽旁边的复选框，然后点击计算环路滤波器按钮。这模拟了测量的相位噪声曲线。

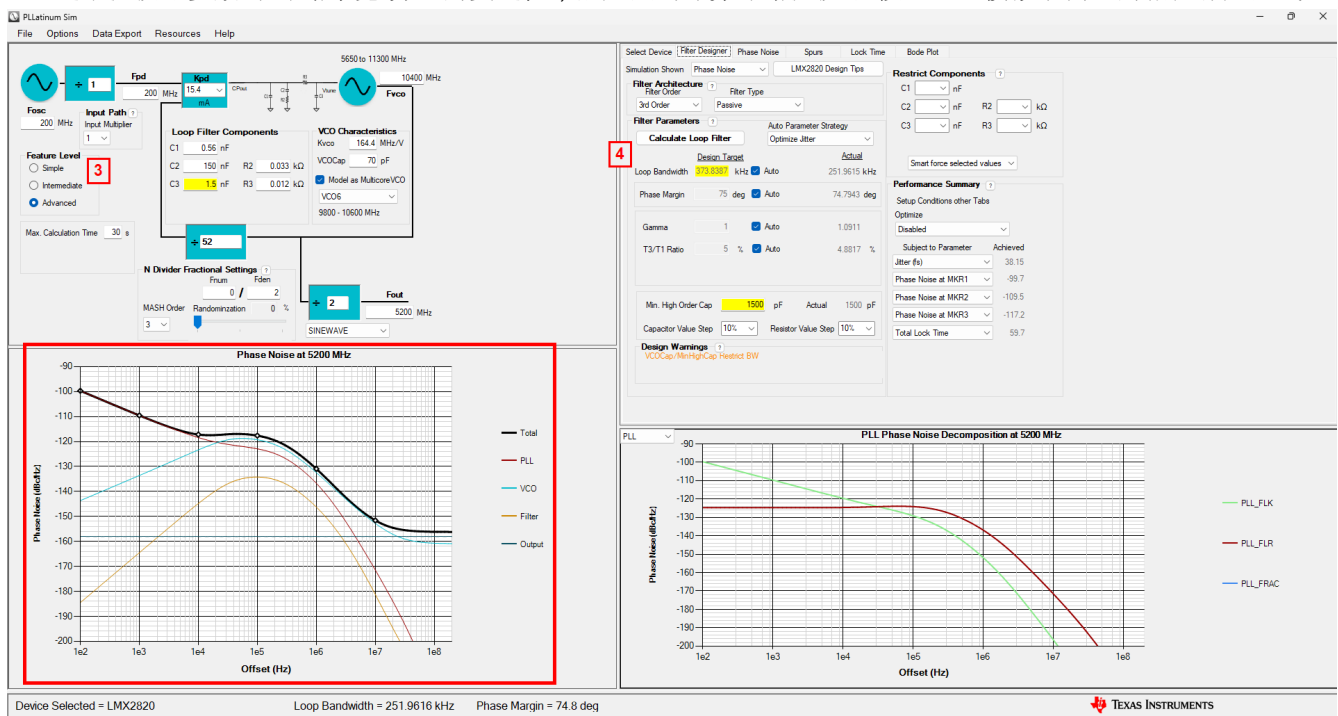


图 12-1. 已将 LMX2820 TICS 配置加载到 PLLatinum Sim 以模拟相位噪声曲线

- 接下来的几步将使用 LMX2820。按照节 11 中的步骤，将步骤 1 中下载的 LMX2820 文件的相位噪声曲线上传到 PLLatinum Sim。
- 将仿真相位噪声曲线（黑色）与测量的相位噪声曲线（红色，虚线）进行比较。如图 12-2 所示，黑色和红色虚线具有相同的相位噪声。

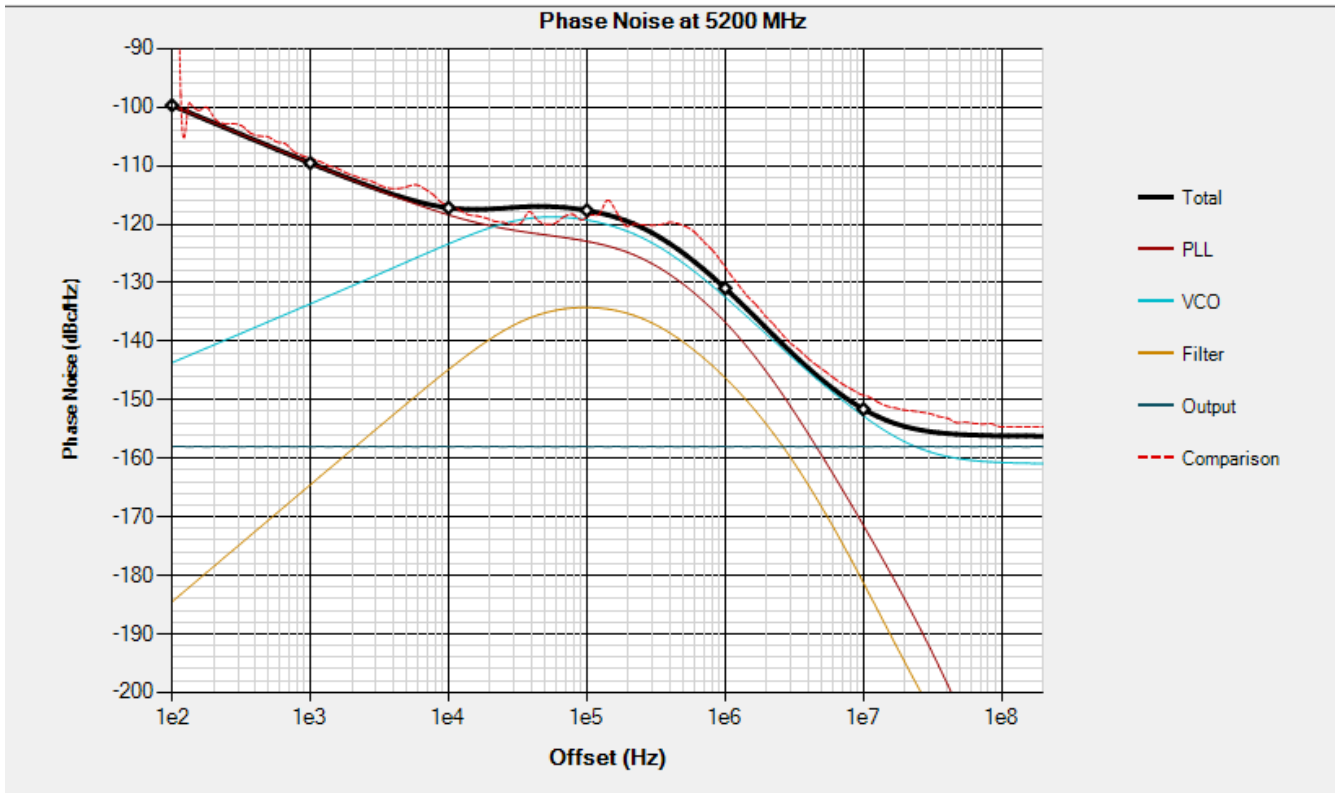


图 12-2. 加载了与 PLLatinum Sim 的比较迹线以完成模拟和测量数据的比较

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月