

# Application Note

## 优化高侧开关栅极振铃



Alan Xia

### 摘要

本文深入分析了典型升压转换器设计中常见的高侧开关栅极振铃问题，并提出了优化解决方案。当低侧 FET 闭合时，过多的  $dv/dt$  会在高侧 MOSFET 栅极中产生栅极振铃电压尖峰。当振铃电压高于 MOSFET 的  $V_{gsth}$  时，MOSFET 将导通。根据实验结果，我们提出了一种优化栅极振铃的解决方案。考虑到效率和安全性，本文推荐使用 HO 栅极并联 1.5nF 解决方案和 HO 栅极并联 PNP 解决方案。

### 内容

1 简介.....	2
2 LM5125/6A-Q1 栅极振铃问题.....	3
3 栅极振铃问题的根本原因.....	4
4 针对栅极振铃问题进行设计.....	8
5 总结.....	11
6 参考资料.....	12

### 商标

所有商标均为其各自所有者的财产。

## 1 简介

LM5125A-Q1/LM5126A-Q1 是一款可堆叠双相同升压控制器。当输入电压小于或等于输出电压时，该器件可提供稳定的输出压降，并支持 VI 至 VOUT 旁路模式以节省功耗。当使用汽车外部放大器音频常用的 H 类拓扑时，可以使用模拟或数字 ATRK/DTRK 功能对 VOUT 进行动态编程。当 VBIAS < 4.5V 时，内部 VCC 电源会自动从 VBIAS 切换到 VOUT，因此可在启动后支持低至 2.5V 的 VIN。通过 RT 引脚上的电阻器或 SYNPIN 时钟，可在 100kHz 和 2.2MHz 之间设置固定开关频率。FPWM 模式或二极管仿真可以在运行期间更改。已实现的峰值电流限制保护、平均输入电流限制、平均电感电流监测、过压和欠压保护以及热关断功能，可保护器件和应用系统。

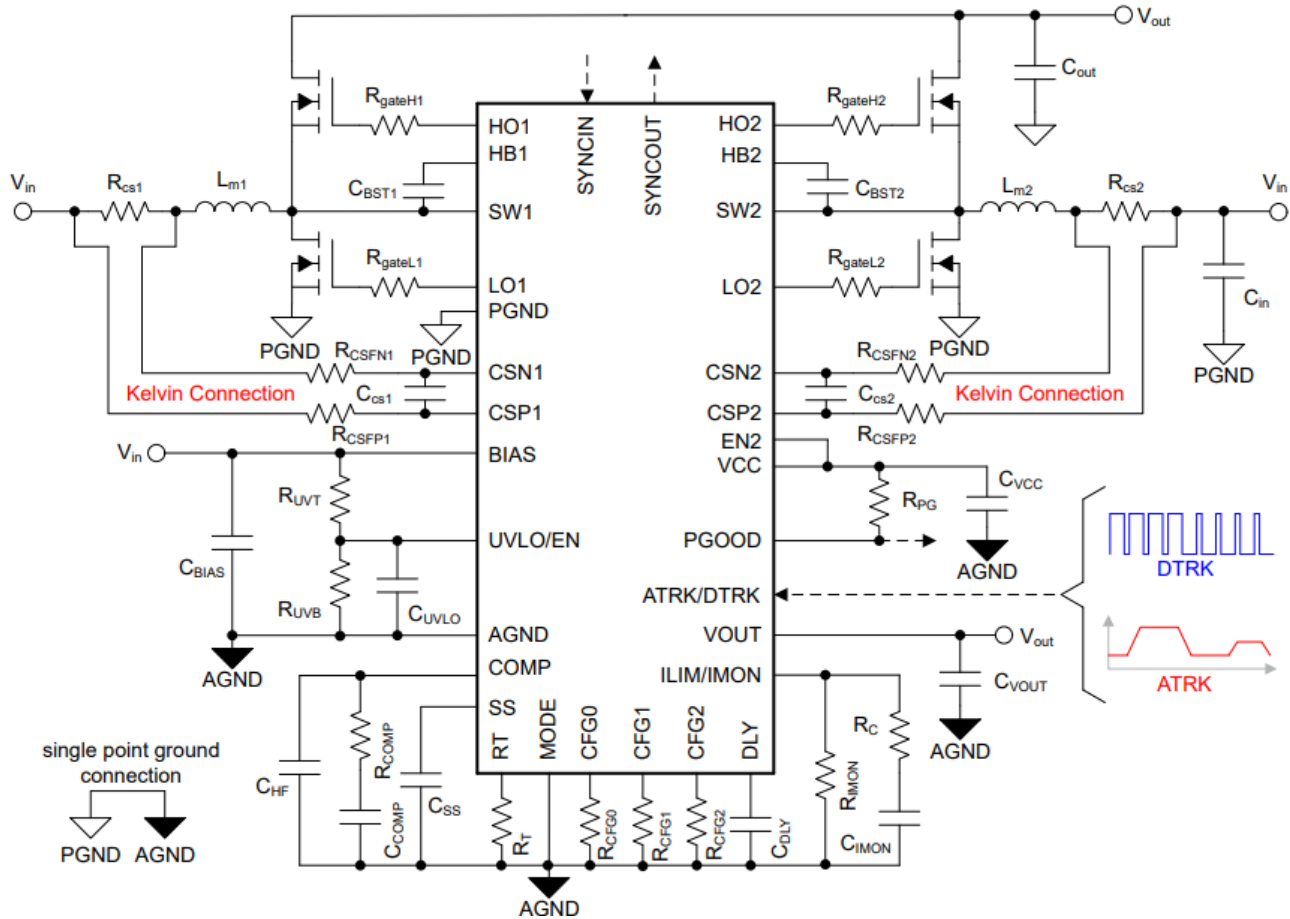


图 1-1. LM5125A-Q1 典型应用方框图

在直流/直流应用中，MOSFET 栅极经常会出现明显的振铃。此类电压脉冲可以触发 MOSFET 开启，本文将呈现在外部放大器板上捕获的振铃波形测量值。在这些观察结果的基础上，本文提供了理论分析并通过在 EVM (评估模块) 上进行测试加以验证，以提出设计建议。

## 2 LM5125/6A-Q1 栅极振铃问题

对汽车外部放大器应用中的开关波形进行测试后发现，在高侧 MOSFET 导通和低侧 MOSFET 关断期间出现了相应现象。高侧 MOSFET 的栅极可检测超过 1.2V 的明显脉冲电压。

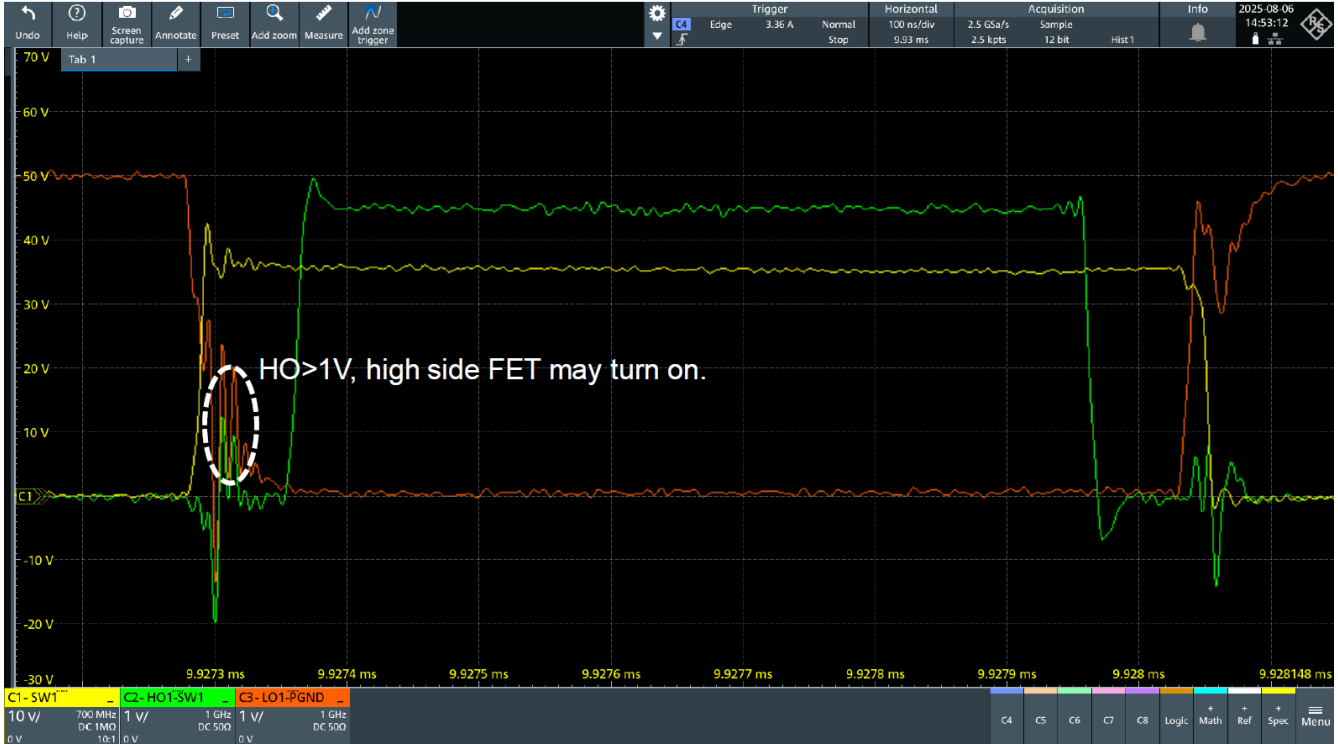


图 2-1. 栅极振铃测试波形

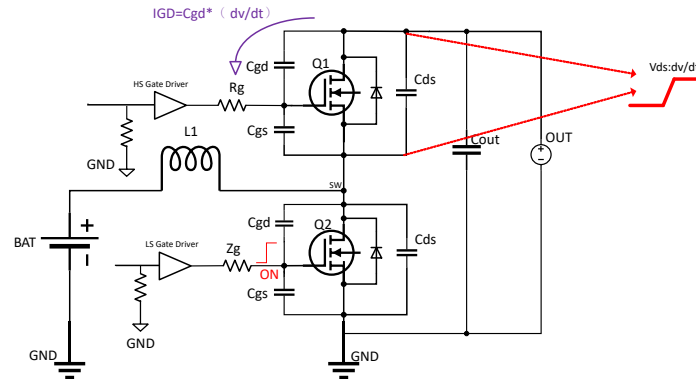
如 图 2-2 所示，用于测试的 MOSFET 是 VGSTH 为 1.2V-2V 的 NVMFS5C670NL，因此当 VGSTH 大于 1.2V 时，存在 MOSFET 可能被错误导通的风险。从波形中可以看出，此时低侧未完全关断，因此会形成直通，同时连接高侧和低侧 MOS。可能发生短路，大电流流过 MOSFET，存在损坏 MOSFET 的风险。

Gate-to-Source Leakage Current	IGSS	VDS = 0 V, VGS = 20 V		100	nA
<b>ON CHARACTERISTICS (Note 4)</b>					
Gate Threshold Voltage	VGS(TH)	VGS = VDS, ID = 53 μA	1.2	2.0	V

图 2-2. NVMFS5C670NL 参数

### 3 栅极振铃问题的根本原因

如 [图 3-1](#) 所示，升压在 LS MOS 关闭且 HS MOS 开启时切换。此时，SW 点有一个突出的  $dv/dt$ ，如红色虚线所示：



**图 3-1. 栅极振铃电压根本原因分析**

这种电压变化  $dv/dt$  会通过 HS MOS 的体二极管和 Q1 的寄生电容  $C_{gd}$  产生很大的电流，可根据 [方程式 1](#) 计算：

$$I = C_{gd} \left( \frac{dv}{dt} \right) \quad (1)$$

该电流会在 Q1 栅极和  $R_g$  上产生明显的电压尖峰；请参阅 [方程式 2](#)：

$$U_{gs} = IR_g \quad (2)$$

当 HS MOS 导通时，它会在 Q1 栅极持续充电，此电流会首先导致 HS MOS 减慢充电速度，甚至使电压反相。因此，从蓝色虚线波形可以看出， $V_{gs}$  首先反相，然后将形成较大的电压尖峰，当该电压尖峰超过 MOSFET 的  $V_{gsth}$  时，如果 Q2 未完全关断，则会导致 Q1 过早断开。大电流将直接流过 MOSFET。

从 [方程式 1](#) 和 [方程式 2](#) 可以看出，降低这种风险的方法是降低  $I$ ，因此可以通过减少  $C_{gd}$  和  $dv/dt$  或适当地减少  $R_g$  来降低 MOSFET 上的这种振铃。

在设计和选择 MOSFET 时，一般可通过下列方式避免这种情况：

1. 在布局设计方面，栅源极环路可以采用开尔文连接，如 [图 3-2](#) 中所示的 LM5125A-Q1 EVM 布局设计

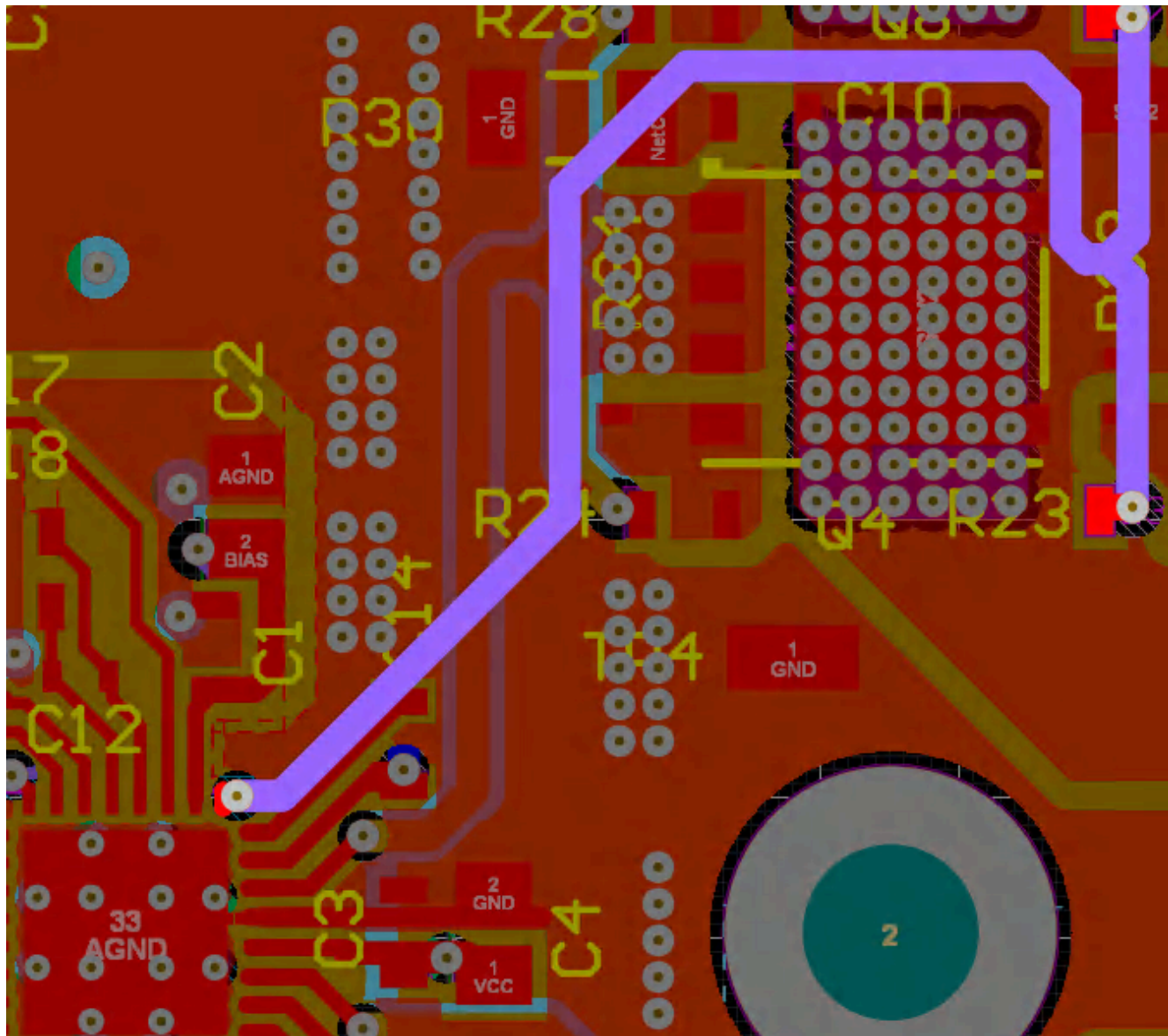


图 3-2. LM5125A-Q1 EVM HO-GND 开尔文连接设计 (第 5 层)

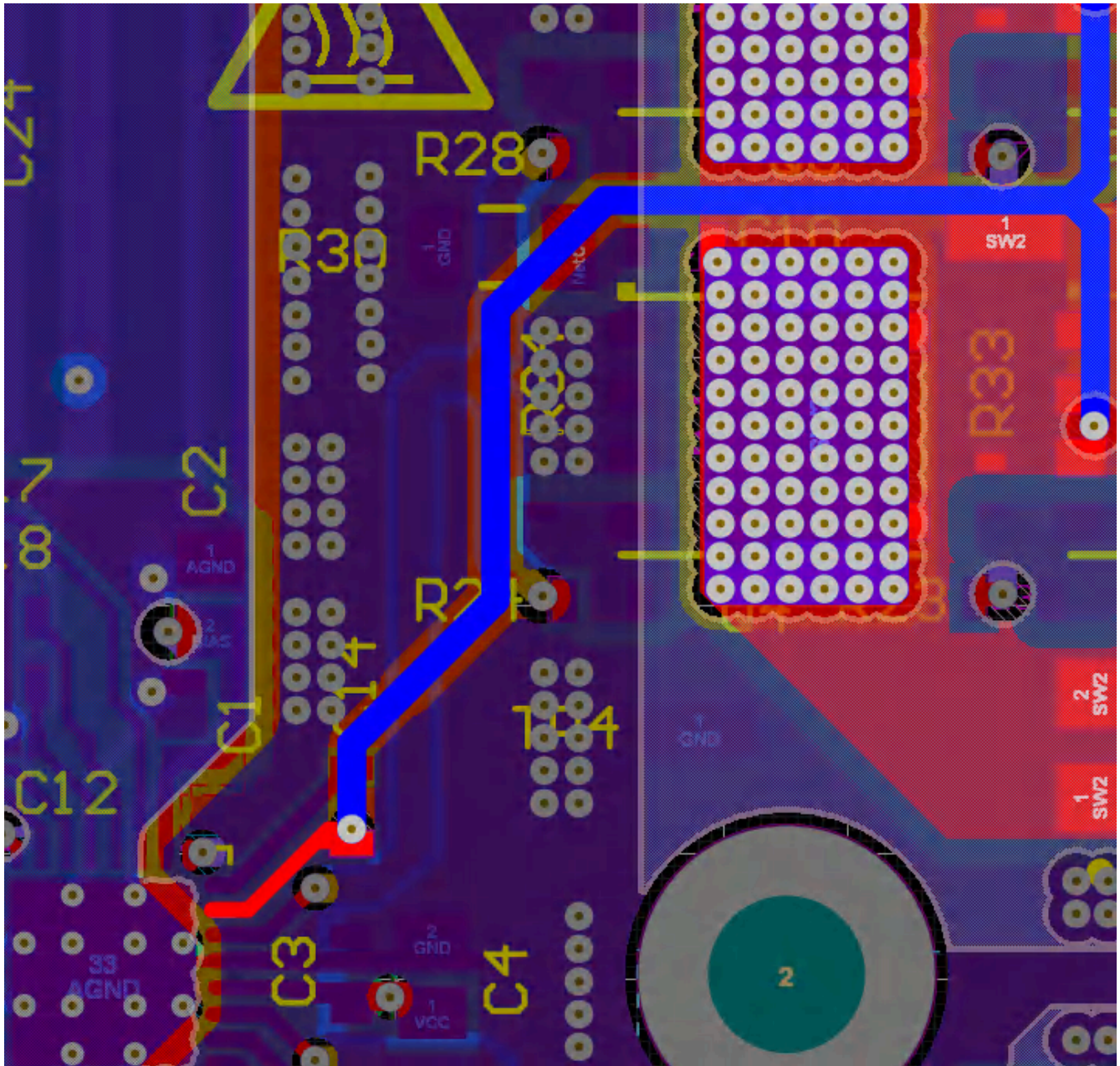


图 3-3. LM5125A-Q1 EVM Source-SW 开尔文连接设计 (第 6 层)

如 图 3-3 所示，从栅极到 SW 的环路设计利用相邻层并采用相同的布线布局；这种方法可以更大限度地减小环路面积，从而减少感应寄生电感。

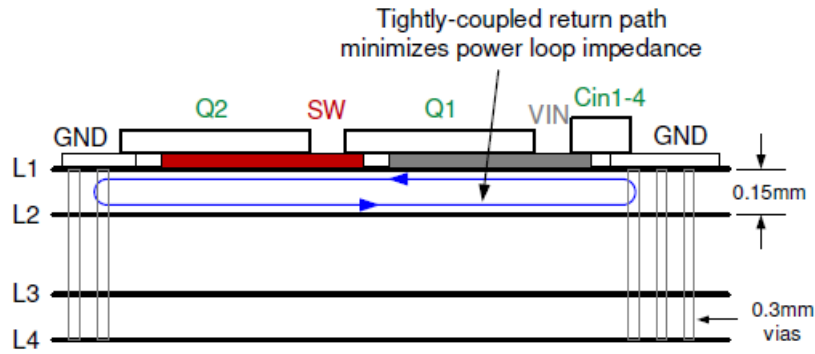


图 3-4. PCB 叠层设计，利用 L1 和 L2 层实现小面积开关环路

图 3-4 中的侧视图展示了在多层 PCB 结构中构成自相抵消的薄型环路这一概念。L2 层 (GND 平面层) 在 MOSFET 正下方提供了一个连接到 Q2 源极端子的紧密耦合电流返回路径。

2. 选择 MOSFET 时，请选择一个  $V_{gsth}$  更高的器件，以将振铃电压升高至开路阈值并降低风险。
3. 选择具有较小  $C_{gd}/C_{gs}$  比率的 MOSFET。
4. 适当地降低  $R_g$ 。
5. 栅极和源极之间的并联电容，人为地提高  $C_{gs}$ 。必须考虑额外的连续性损失。

除了以上几种方法外，大多数建议方案在设计中对 MOSFET 都有一些限制。因此，最简单和最有效的方法是使用 5 提出的并联电容解决方案。本文档根据结果提供了有关 LM5125A-Q1 和 LM5126A-Q1 栅极振铃设计的建议。

## 4 针对栅极振铃问题进行设计

LM5125A-Q1 和 LM5126A-Q1 广泛用于汽车外部放大器。该测试遵循应用的设计场景作为参考，作为 表 4-1 中的主要测试设置

表 4-1. 测试设置

参数	值
输入电压	14.4V
输出电压	35V
开关频率	400kHz
电感器 $L_m$	3.3 $\mu$ H
HS Rg	2.2 $\Omega$
LS Rg	10 $\Omega$
MOSFET	NVMFS5C670NL

根据原始设计，测试了与 Q1 并联的 1nF、1.5nF、2.2nF 和 3.3nF 电容器，并在高侧 MOSFET 的导通和关断过程中进行了栅极振铃测试。

### 1. 原始设计测试：

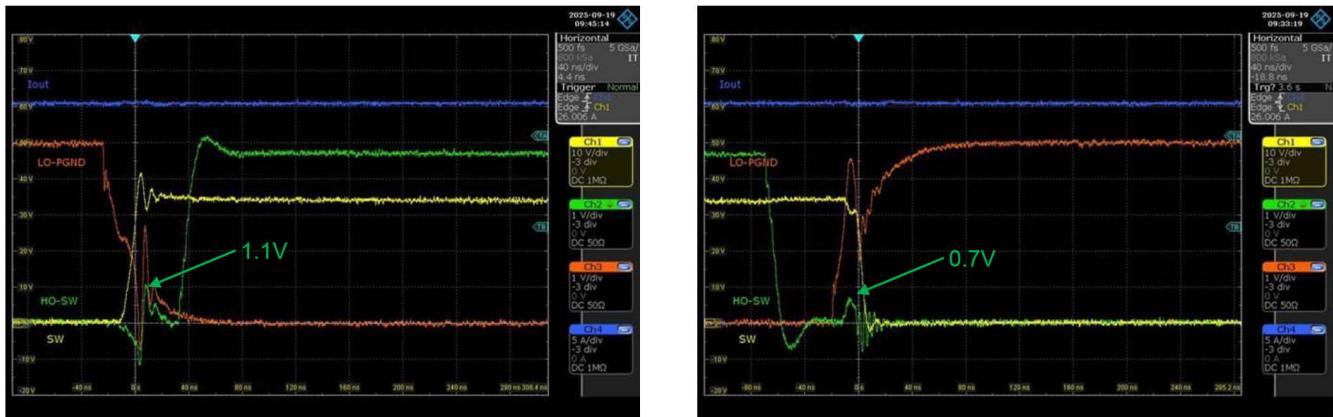


图 4-1. 原始设计测试结果 ( HS 导通/LS 关断 ( 左 ) , HS 关断/LS 导通 ( 右 ) )

### 2. HO+1nf :

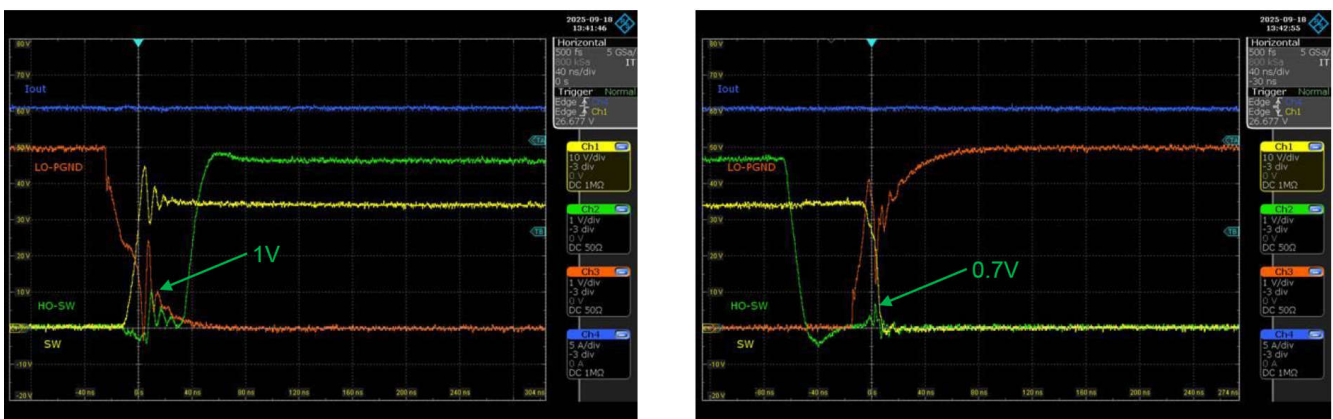


图 4-2. HO+1nf 测试结果 : HS 导通/LS 关断 ( 左 ) , HS 关断/LS 导通 ( 右 )

### 3. HO+1.5nf :

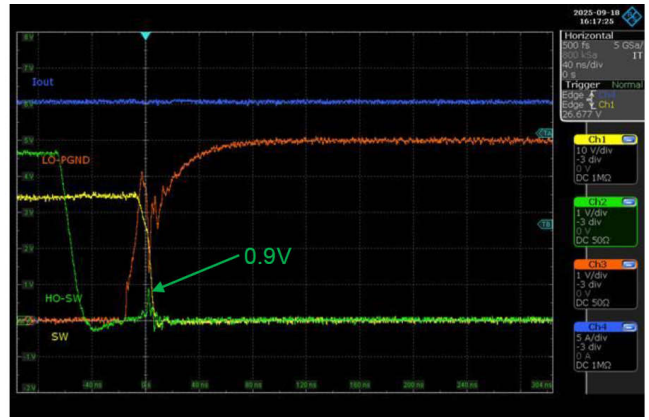
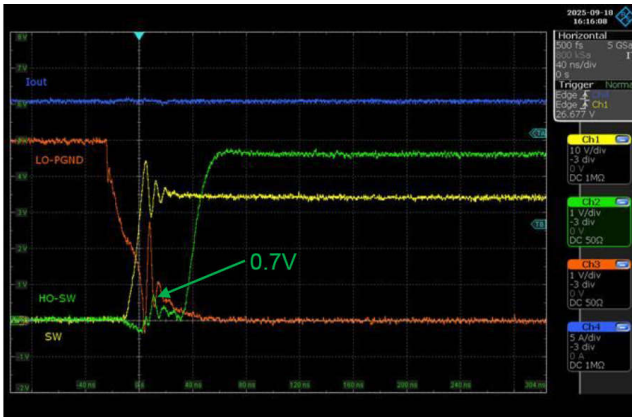


图 4-3. HO+1.5nf 测试结果 : HS 导通/LS 关断 (左) , HS 关断/LS 导通 (右)

4. HO+2.2nf :

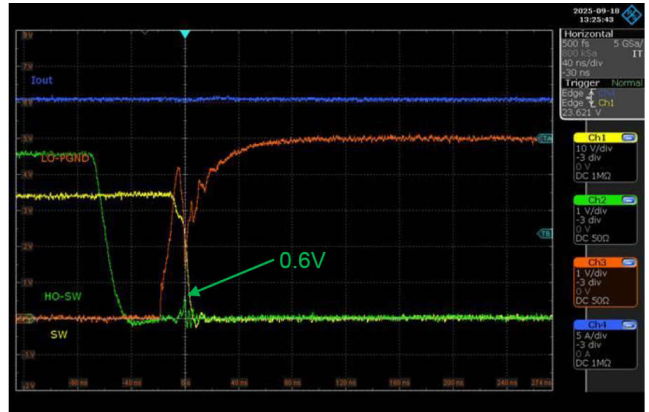
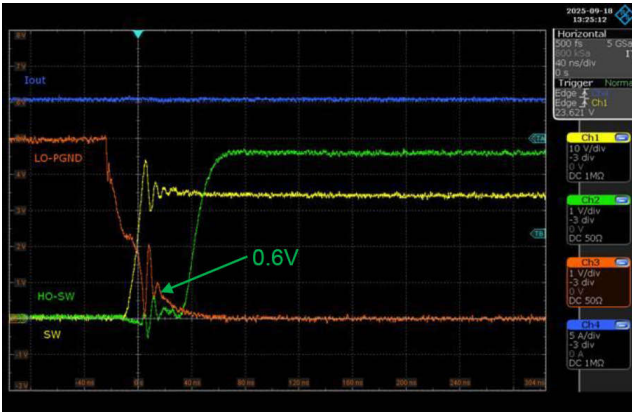


图 4-4. HO+2.2nf 测试结果 HS 导通/LS 关断 (左) , HS 关断/LS 导通 (右)

5. HO+3.3nf :

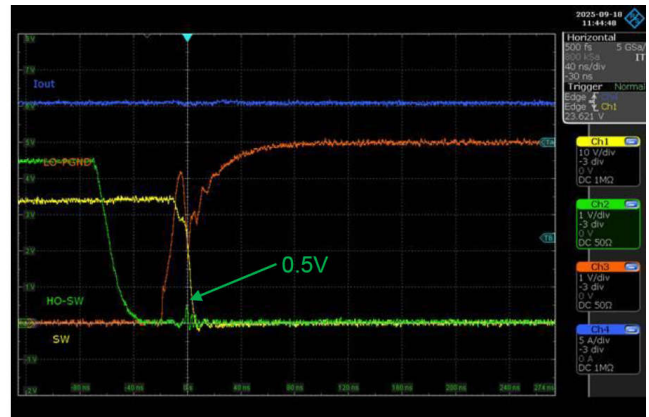
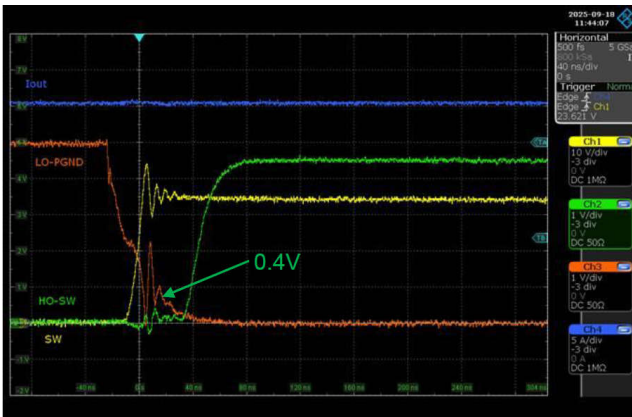


图 4-5. HO+3.3nf 测试结果 : HS 导通/LS 关断 (左) , HS 关断/LS 导通 (右)

表 4-2 汇总了测试结果。

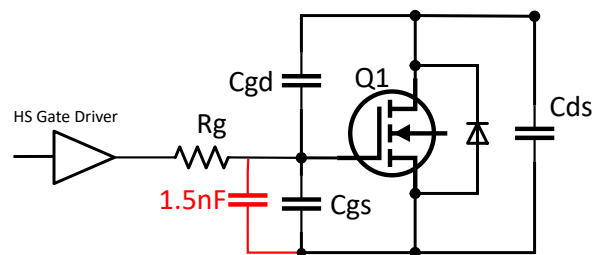
**表 4-2. 测试结果汇总**

HO 状态设计	导通	关断
原始	1.1V	0.7V
HO+1nF	1V	0.7V
HO+1.5nF	0.7V	0.9V
HO+2.2nF	0.6V	0.6V
HO+3.3nF	0.4V	0.5V

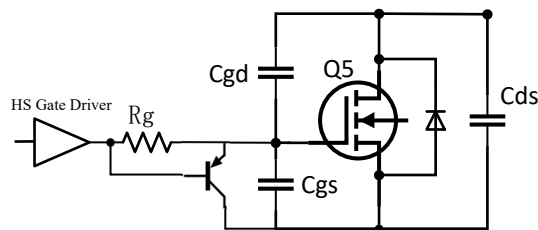
因此，考虑到额外损耗及其对开关速度的影响，它可通过计算得出外部 1.5nF 仅会增加 HO 栅极驱动器损耗。

$$P = 14V \times 1.5nF \times 5V \times 400kHz = 42mW \quad (3)$$

TI 建议在设计阶段为该电容器预留位置；这便于调试，并在出现栅极振铃等问题时消除风险。HO+1.5nF 如 图 4-6 所示


**图 4-6. HS MOS 并联 1.5nF 的设计**

TI 推荐使用其他设计。


**图 4-7. HO 和 PNP 的设计**

如 图 4-7 所示，另一种设计方法是在高侧开关的驱动侧整合一个 PNP 晶体管。这种设计用于增强抗噪性能并防止杂散导通。当 HO 输出处于关断状态时，电流通过 PNP 晶体管耦合到 GND，从而防止栅源电压 ( $U_{gs}$ ) 累积。这种共基 PNP 下拉配置有效地抑制耦合干扰，从而防止 HO 输出意外激活。

## 5 总结

本文结合 LM5125A-Q1/LM5126A-Q1 实际案例，测量了栅极振铃问题，并根据实际测试结果进行了完整的理论分析，以提供兼顾整体效率和安全性的出色设计。工程师可在实际开发中直接参考该设计，从而帮助设计安全高效的系统。

## 6 参考资料

1. 德州仪器 (TI), [LM5125A-Q1 具有 VOUT 跟踪功能的宽 VIN、双相、汽车级升压控制器](#), 数据表
2. 德州仪器 (TI), [LM5126A-Q1 具有 VOUT 跟踪功能的宽 VIN、单相、升压控制器](#), 数据表。
3. 文章“H 类音频放大器系统中双相交错升压转换器的设计考量”
4. 德州仪器 (TI), [自适应死区在 DCDC 中对效率的提升](#), 技术文章。
5. 德州仪器 (TI), [汽车音频功放系统升压电路功能介绍](#), 应用笔记。
6. 德州仪器 (TI), [通过优化的功率级布局免费提升高电流 DC/DC 稳压器 EMI 性能](#), 应用简报

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月