

Application Note

采用辅助通道的 DisplayPort/嵌入式 DisplayPort 链路训练的调试方法



Mason Chen, Violet Lei, Esther Chang

摘要

本应用手册通过强调使用 DisplayPort 配置数据 (DPCD) 寄存器和辅助 (AUX) 通道信号分析的调试方法，为 DisplayPort 和嵌入式 DisplayPort (DP/eDP) 链路训练提供了全面的指南。本文档首先介绍了 DP/eDP 链路的基本架构及 AUX 通道的工作原理。随后，本文档详细介绍了完整的 DP/eDP 链路训练过程，重点介绍了时钟恢复、通道均衡、符号锁定和通道间对齐阶段的潜在故障点，并介绍了有针对性的调试策略。最后，本文档提供了使用 DS90LV011-12AEVM 评估模块实现差分至单端转换电路的说明。以及有关协议分析仪配置、AUX 信号采集过程和 AUX 数据格式解释的指导。请注意，本应用手册中的所有信息都基于 DP v1.4a 和 eDP v.1.4b 标准。

内容

1 简介.....	2
2 DP/eDP 链路训练过程及调试方法.....	3
2.1 链路训练过程.....	3
2.2 链路训练失败时的调试指南.....	4
3 DP/eDP AUX 通道信号概述.....	4
3.1 AUX 事务类型.....	4
3.2 DPTX 及 DPRX AUX 设计指南.....	5
4 AUX 通道信号解码.....	8
4.1 AUX 事务语法.....	8
4.2 如何用 DS90LV011-12AEVM 来捕获 DP/eDP AUX 通道信号.....	8
4.3 AUX 通道解码方法.....	9
4.4 AUX 通道解码示例.....	11
5 总结.....	12
6 参考资料.....	12

商标

所有商标均为其各自所有者的财产。

1 简介

DP/eDP 接口由视频电子标准协会 (VESA) 开发，是一种主流的高清视频传输标准，广泛用于计算机、监视器和其他显示屏。DP/eDP 接口由多个功能通道组成，包括辅助 (AUX) 通道、热插拔检测 (HPD) 和主链路。值得注意的是，AUX 通道在验证 DP/eDP 源端和接收端器件之间的稳定且高效通信方面发挥着不可或缺的作用。

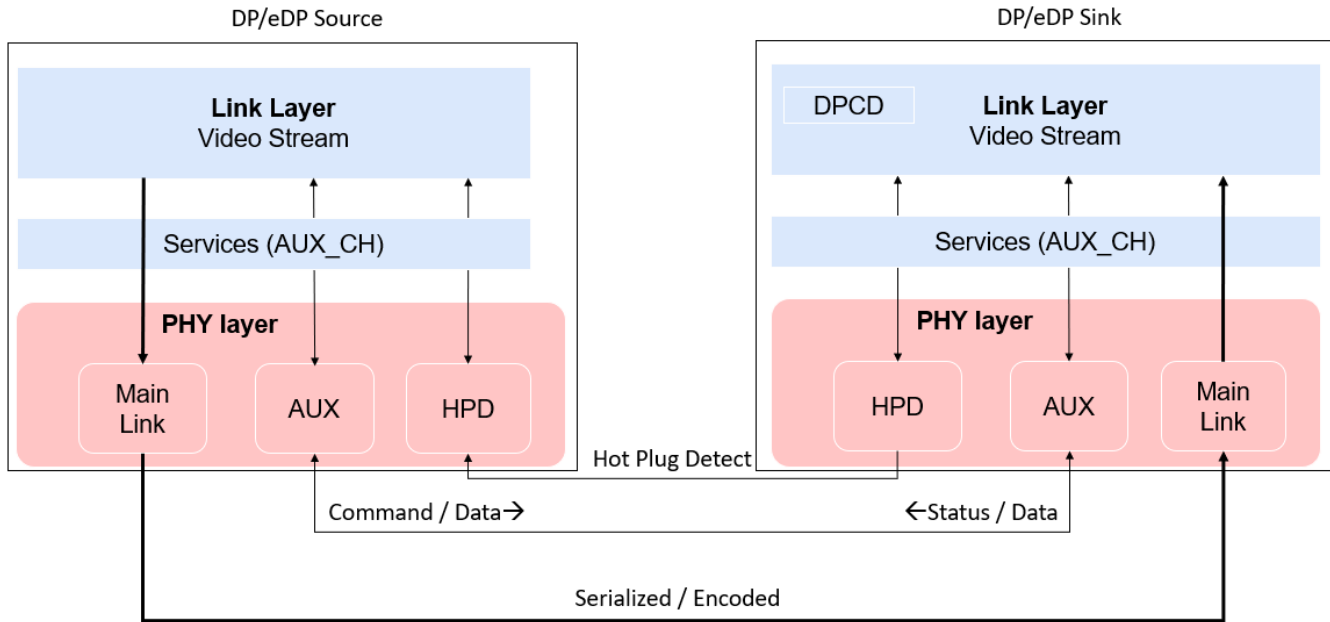


图 1-1. DP/eDP 架构

2 DP/eDP 链路训练过程及调试方法

2.1 链路训练过程

DP/eDP 链路训练是初始化过程，用以验证通过接口实现稳定的视频传输。链路训练由接收端的 HPD 信号触发，这表明接收端存在。如图 2-1 所示，此过程循环执行器件功能读取、时钟恢复、通道均衡、符号锁定和通道间对齐，并在完成后实现视频流传输。

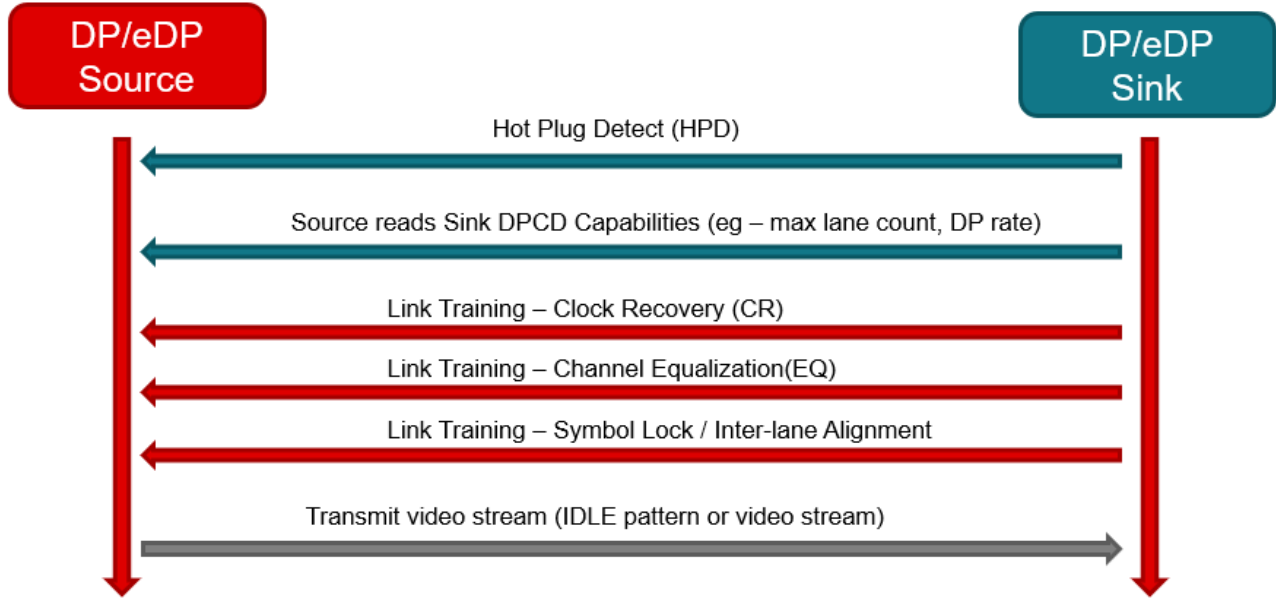


图 2-1. DP/eDP 链路培训程序

- HPD 触发及 DPCD 功能读取：**在接收端和发送端之间建立物理连接后，接收端上拉 HPD 信号以通知发送端建立通信。检测到 HPD 信号被拉至高电平时，源端通过 AUX 通道读取接收端的 DPCD 寄存器，以获取内核功能参数，包括最大通道数、支持的通道速度、电压摆幅和预加重电平。
- 时钟恢复：**这是链路训练的第一步。由于 DP/eDP 接口不包含独立的时钟线，因此时钟恢复是指接收端尝试从源的数据流中恢复同步时钟。源端以灌电流支持的最高 DP/eDP 通道速度、最低电压摆幅 (VOD) 及最低预加重 (PE) 发送 TPS1。VOD 调节差分电压摆幅和振幅，预加重会在过冲离开发送器时修改信号的过冲。然后，源通过 AUX 通道检查 DPCD 寄存器 00202h 和 00203h 位 4 和 0 LANEx_CR_DONE。此过程持续 100 μ s，用于 DPCD 寄存器 0000Eh TRAINING_AUX_RD_INTERVAL 中定义的所有间隔设置。如果所有 LANEx_CR_DONE 位都报告 1，则时钟恢复成功。如果任何 LANEx_CR_DONE 位报告为 0，则 VOD/PE 组合向上递增，并为另一个 VOD 重新发送训练模式 100 μ s。如果时钟在相同的通道速度下五次后未恢复，则源会降低通道速度，从最低的 VOD/PE 组合重新启动，并且循环，直到时钟成功同步，或者直到它在最低速度下以最大 VOD/PE 组合失败。图 2-2 中显示了有效的 VOD /PE 组合。VOD 和 PE 相加不能大于三。

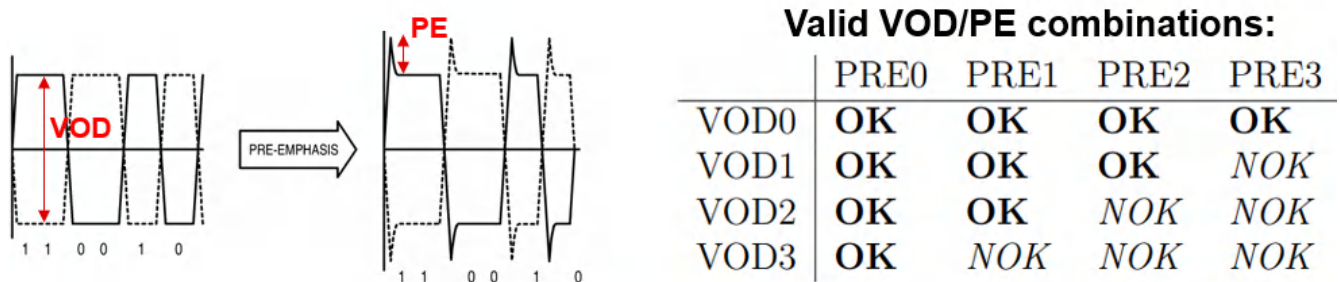


图 2-2. VOD 摆幅及预加重

- 通道均衡：**时钟恢复成功后，通道均衡会以时钟恢复时定义的通道速度和 VOD/PE 设置开始，并且源发送三种预定义的训练模式之一 - TPS2、TPS3 或 TPS4。接收端解析图形以检测信号失真，动态调整均衡器参

数，并通过 DPCD 寄存器 00202h 和 00203h 位 5 和 1 LANEx_CHANNEL_EQ_DONE 来反馈状态，从而验证 DP/eDP 通道上的信号完整性。

4. **符号锁定及信道间对齐**：符号锁要求接收端以小于 10^{-9} 的误码率 (BER) 准确识别 8b/10b 编码符号边界，并在满足标准时设置 DPCD 寄存器 00202h 和 00203h 位 6 和 2 LANEx_SYMBOL_LOCKED。通道间对齐会调整每个通道的延迟以实现数据同步，通过 DPCD 寄存器 00204h 位 0 INTERLANE_ALIGN_DONE 指示所有通道正确对齐。
5. **视频流传输**：所有训练步骤成功后，源端通过 DPCD 寄存器 00202h LANE0_1_STATUS、00203h LANE2_3_STATUS 和 00204h LANE_ALIGN_STATUS_UPDATED 通知接收端训练完成。源停止传输训练模式并开始传输 IDLE 模式或视频流。

2.2 链路训练失败时的调试指南

2.2.1 时钟恢复不成功时的调试点

测试图形 TPS1 正确传输是时钟恢复的关键。以下问题可能会影响 TPS1 模式传输：

1. PCB 布局不当，导致信号完整性问题
 - 下面列出了 DP/eDP 布线布局注意事项：
 - 确保 DP 布线采用 $100\ \Omega \pm 10\%$ 差分阻抗进行布线。使用 eDP 时，如果使用直接布线连接而不是 eDP 连接器，则使用 $100\ \Omega \pm 10\%$ 布线阻抗进行布线。如果使用 eDP 连接器，则使用 $85\ \Omega \pm 15\%$ 布线阻抗进行布线。
 - 长度匹配以避免对内偏移及对间偏移。
 - 在靠近接地端的层上进行布线。避免在电源平面附近进行布线。TI 建议将布线埋在内层中，以减少 EMI 的影响。
 - 防止过孔残桩，从而减少信号反射。
 - 在布线之间提供足够空间以减少串扰。
 - 不要在布线上添加测试点。
 - 一项有用的诊断是检查 DP/eDP 信号的眼图。为了改善眼图，请确保抖动符合规格，并遵循上面列出的布局注意事项。
2. 不满足电压摆幅及预加重功能的最小电压电平
 - 确保电压摆幅及预加重电压符合 TPS1 模式传输的规格。

2.2.2 通道均衡不成功时的调试点

与时钟恢复级类似，确保正确的布局和电压摆幅/预加重最低电压电平符合针对预定义图形 (TPS2、TPS3 或 TPS4) 的 DP/eDP 标准。

2.2.3 符号锁定与通道间对齐不成功时的调试点：

如果符号锁定阶段失败，则数字 PHY 层未成功对齐符号边界。

1. 通过 DPCD 寄存器检查每个通道的符号错误 (通道 0 为 DPCD 00210h - 00211h、通道 1 为 00212h - 00213h，依此类推)，以确定特定通道上是否存在传输错误。
2. 符合 DP/eDP 规范，以规范通道间偏斜 (例如通道 0 和通道 1 之间) 和通道内偏斜 (每个通道上 P 和 N 布线之间)。

3 DP/eDP AUX 通道信号概述

AUX 通道是一个半双工双向通道，以大约 1Mbps 的传输速率运行。这是源设备与接收设备之间的通信方法，负责传输管理和器件控制数据。

3.1 AUX 事务类型

AUX 通道支持本机 AUX 操作及 I2C-over-AUX 操作。

本机 AUX 操作包括对源端与接收端之间共享的 DPCD 寄存器的 AUX 写入和读取。DPCD 寄存器包含器件功能信息、状态信息及各种配置参数。

I2C-over-AUX 操作是一种 AUX 通道命令类型，旨在通过 AUX 线路进行标准 I2C 通信。I2C-over-AUX 操作可用于高效访问和传输 EDID 信息，从而绕过外部 I2C 控制器和目标接口。

3.2 DPTX 及 DPRX AUX 设计指南

3.2.1 DP/eDP 实现

图 3-1 展示了 DP 的典型 AUX 硬件实现。要验证 AUX 正常运行，需要使用分立式元件。请注意，C_AUX 的典型值为 0.1 μ F。

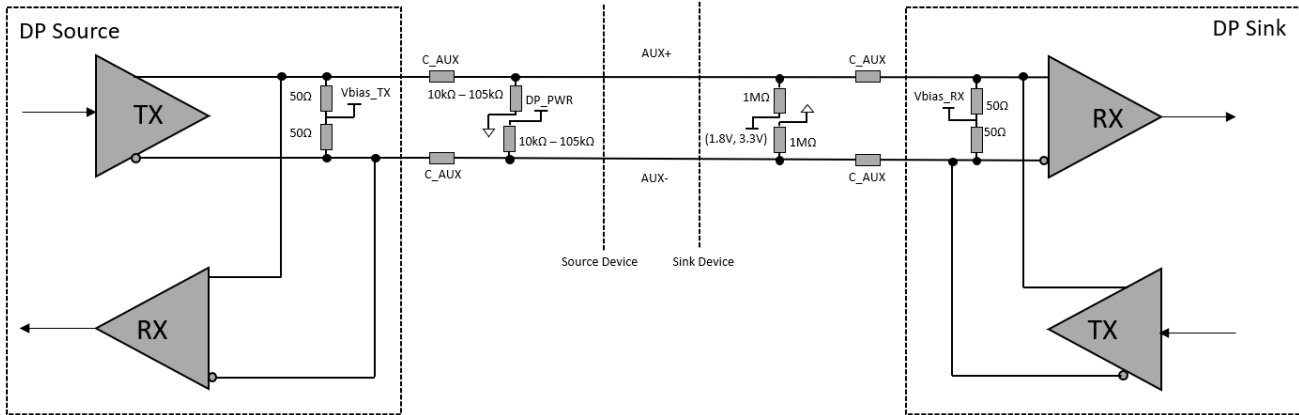


图 3-1. DP AUX CH 差分对

图 3-2 显示了 eDP AUX 硬件实现。

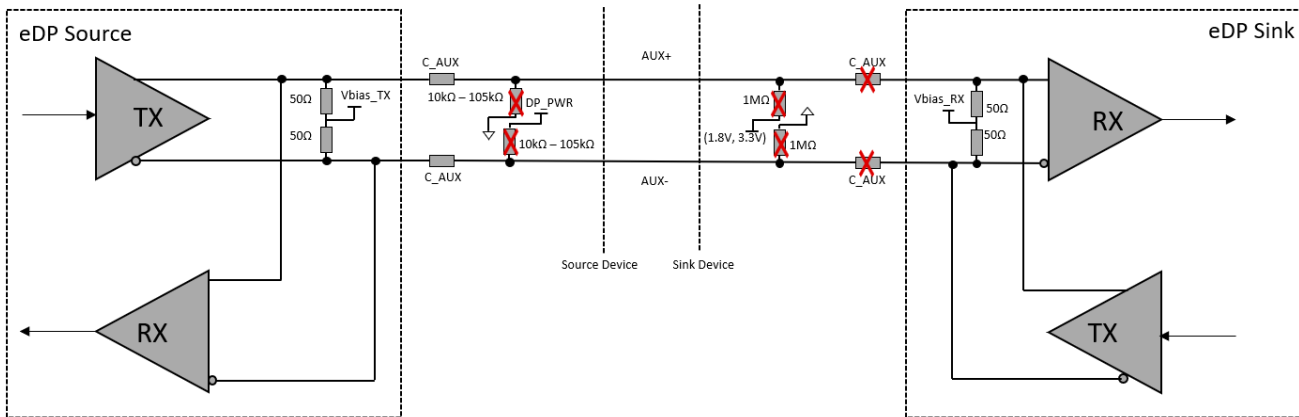


图 3-2. eDP AUX CH 差分对

不需要红色标记的元件。列出了 eDP 填充选项：

填充选项 1：

1. 源电流侧上拉/下拉电阻 = 100k Ω
2. 灌电流侧上拉/下拉电阻 = 1M Ω
3. 灌电流侧 C_AUX = 100nF

填充选项 2：

1. 源电流侧上拉/下拉 = DNP
2. 灌电流侧上拉/下拉 = DNP
3. 灌电流侧 C_AUX 替换为 0 Ω 电阻器

3.2.2 电气规格

表 3-1 列出了典型条件 (T = 25°C , 标称 VDD) 下的 AUX 通道电气规格。有关完整的表格, 请参阅 DP v1.4a 和 eDP v1.4b 规格。

表 3-1. AUX_CH 电气规格

符号	参数	最小值	标称值	最大值	单位
UI _{MAN}	Manchester 事务单位间隔	0.4	0.5	0.6	us
预充电脉冲	预充电脉冲数	10		16	
	SYNC 结束符号之前的脉冲数 (DP 模式)		16		个脉冲
	SYNC 结束符号之前的脉冲数 (eDP 模式)		8		个脉冲
T _{AUX-BUS-PARK}	AUX_CH 总线停止时间	10			ns
T _{cycle-to-cycle jitter}	发送器件的连接引脚上单个事务内允许的最大 UI 变化			0.08	UI
	在单个事务内发送器件连接引脚处相邻位时间的最大允许变化			0.04	UI
	接收器件连接引脚上单个事务内允许的最大 UI 变化			0.1	UI
	接收器件连接引脚上单个事务内相邻位时间所允许的最大变化			0.05	UI
V _{AUX-DIFFP-P_TX} (eDP)	TX 封装引脚 (TP1) 上的 AUX 峰峰值电压	0.18	0.20	1.38	V
	TP3 上的 AUX 峰峰值电压	0.14		1.36	V
V _{AUX-DIFFP-P_TX} (DP)	发送时来自主链路拉电流/灌电流的 AUX 峰峰值电压	0.29	0.40	1.38	V
V _{AUX-DIFFP-P_RX} (DP)	主链路源 TP2 接收到的 AUX 峰峰值电压	0.27		1.36	V
	主链路灌电流 TP3 所接收的 AUX 峰峰值电压	0.27		1.36	V
V _{AUX-DC-CM} (eDP)	AUX 直流共模电压	0		1.2	V
V _{AUX-DC-CM} (DP)	AUX 直流共模电压	0		2.0	V
V _{AUX-TURN-CM}	AUX 转换共模电压	0		0.3	V
I _{AUX_SHORT}	AUX 短路电流限制			90	mA
C _{AUX}	AUX 交流耦合电容器	75		200	nF

3.2.3 AUX EYE 图

图 3-3 和图 3-4 分别显示了 DP 和 eDP AUX 通道的眼图测试标准。有关完整的设计指南，请参阅 DP v1.4a 和 eDP v1.4b 规范。

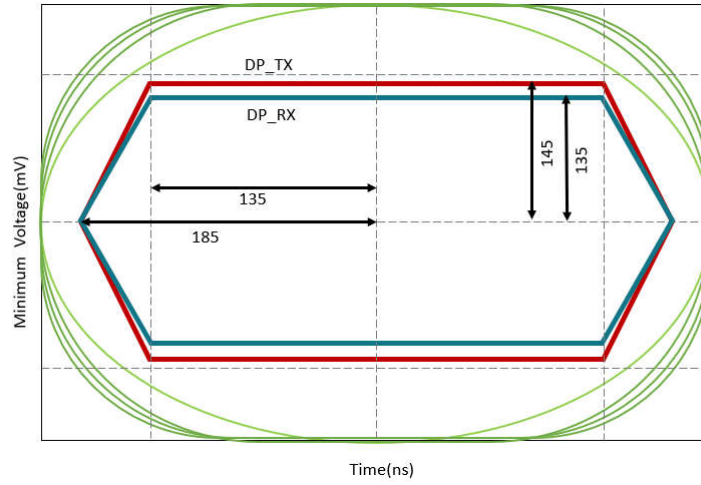


图 3-3. DP AUX_CH EYE 屏蔽

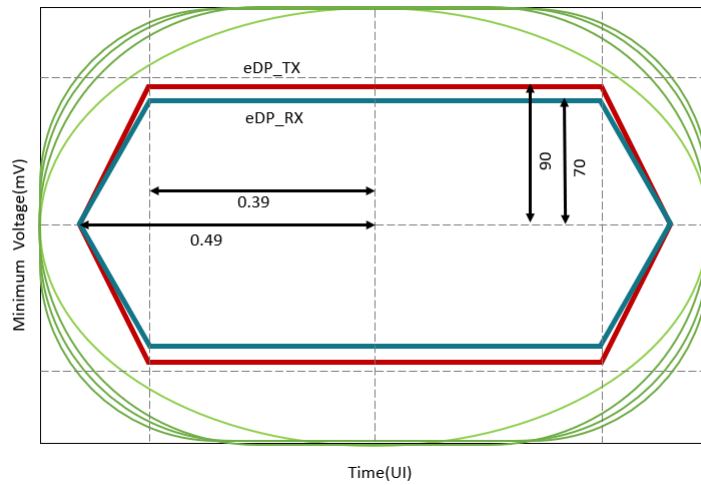


图 3-4. eDP AUX_CH EYE 屏蔽

4 AUX 通道信号解码

AUX 通道负责链路训练、器件枚举以及 DP/eDP 源端与接收端之间的实时控制信号传输等关键功能，因此监控通道很有用。

4.1 AUX 事务语法

如前所述，AUX 通道使用半双工通信模式、数据传输严格遵循 Manchester-II 事务格式。

SYNC 模式用作数据帧起始标识符。该模式包含在 Manchester-II 中编码的 16 到 32 个连续逻辑 0，目的是实现接收器同步和准确识别数据帧。

然后，发送一个 SYNC END/START 信号，定义为两个 HIGH 时钟周期和两个 LOW 时钟周期。

然后发送 4 位 Manchester-II 编码命令 (CMD) 字段。此字段用于指定操作类型，例如 DP/eDP 写入操作 (80h) 和 DP/eDP 读取操作 (90h)。在 CMD 字段之后，按顺序是地址 (ADDR) 字段和数据 (DATA) 字段。

ADDR 字段用于指定操作的目标寄存器或存储器位置，而 DATA 字段携带要发送的特定信息。

帧结构的末尾是 STOP 信号，其格式与 SYNC END/START 相同，用于标记帧数据传输的终止。有关特定 AUX 事务格式的更多信息，请参阅 DP v1.4a 规范。

4.2 如何用 DS90LV011-12AEVM 来捕获 DP/eDP AUX 通道信号

DP/eDP 使用差分信号方案，因此很难使用仅支持单端信号的传统测试工具来捕获 AUX 通道。为了应对这一技术挑战，此设计采用专用差分至单端转换评估模块 DS90LV011-12AEVM。

请注意，DS90LV011-12AEVM 包含 DS90LV011A 和 DS90LV012A 模块，但差分至单端转换功能仅使用 DS90LV012A 模块实现。核心技术特性如下：

- 输入差分信号率：支持所有 DP/eDP AUX 通道速率
- 电源电压：支持 3.3V 单电源运行
- 输出电平：符合 3.3V CMOS/TTL 电平标准

有关 DS90LV011-12AEVM 的更多信息，请参阅 [DS90LV011-12AEVM 用户指南](#)。

实现方框图如图 4-1 所示。要连接到 AUX 线路，请将导线焊接到电容器侧面有上拉/下拉电阻器的 EVM 上（红色实心圆圈）。如果共模电压超过 DS90LV012A 的 VDD (3.3V)，请将导线焊接在电容器的另一侧（红色虚线圈），以避免对 LVDS 接收器产生负面影响。

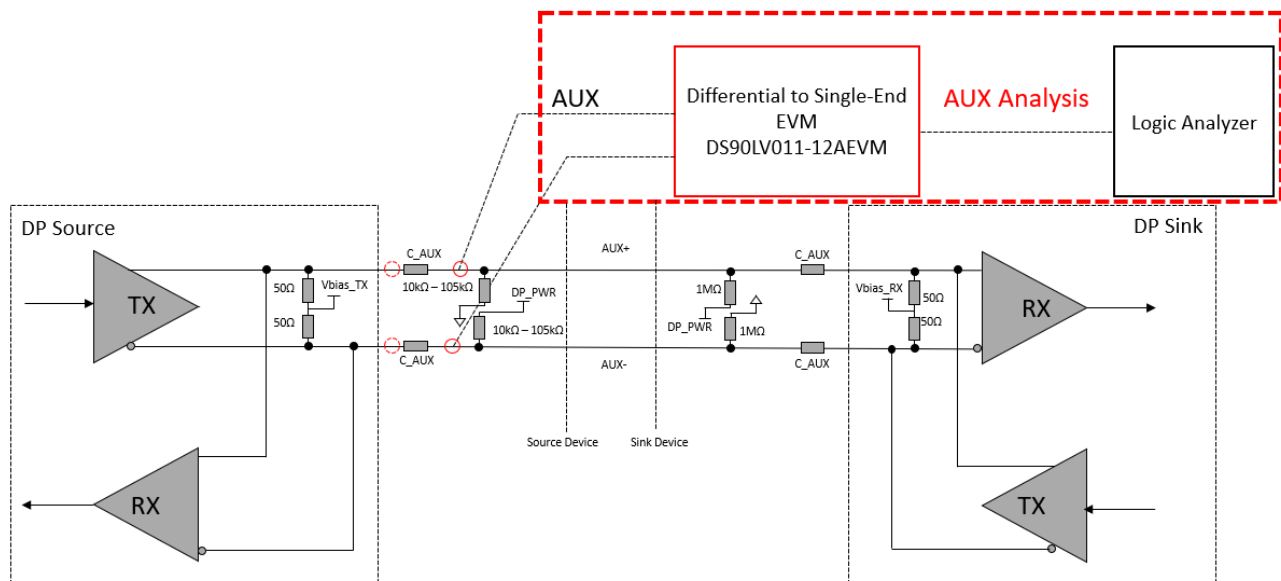


图 4-1. 集成 DS90LV011-12AEVM 的方框图

如果发现 AUX 极性不正确，请交换 DS90LV011-12AEVM 上的 AUX+和 AUX-导线。

捕获 AUX 通道后，使用专用的 AUX 分析仪扩展可高效解析捕获的信号。图 4-5 显示了使用此 AUX 分析仪扩展进行解码的 AUX 波形，该扩展可应用于 Logic 2 分析仪。



图 4-5. 采用 AUX 分析仪扩展模块的逻辑 2 AUX 波形

使用 Logic 2 软件时，请将 AUX 分析器扩展放在 Logic\resources\windows-x64\Analyzers 文件夹中，如图 4-6 所示。

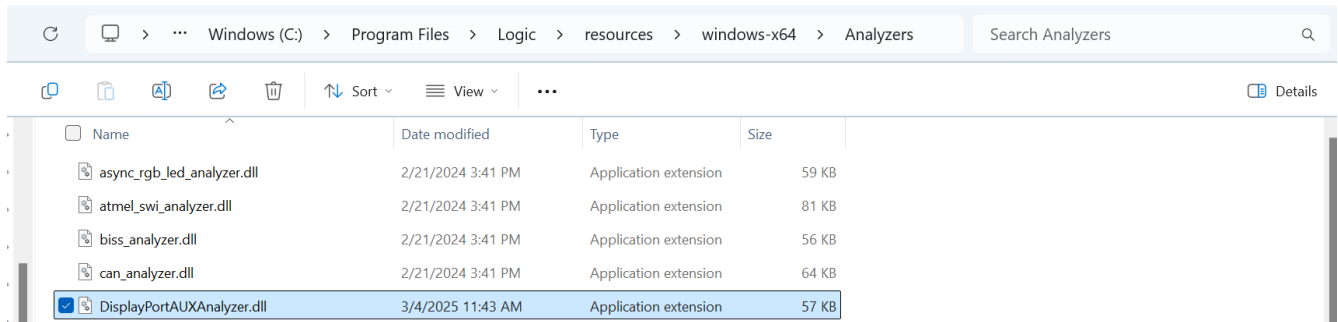


图 4-6. Logic 2 软件中的 AUX 分析仪扩展

要在逻辑 2 上应用扩展，请执行以下步骤：

1. 单击 **Analyzers** 选项卡。
2. 添加分析仪。
3. 选择 **Display Port AUX**。
4. 设置要分析的正确通道（例如，图 4-7 中的通道 00）。
5. 点击 **Save**。

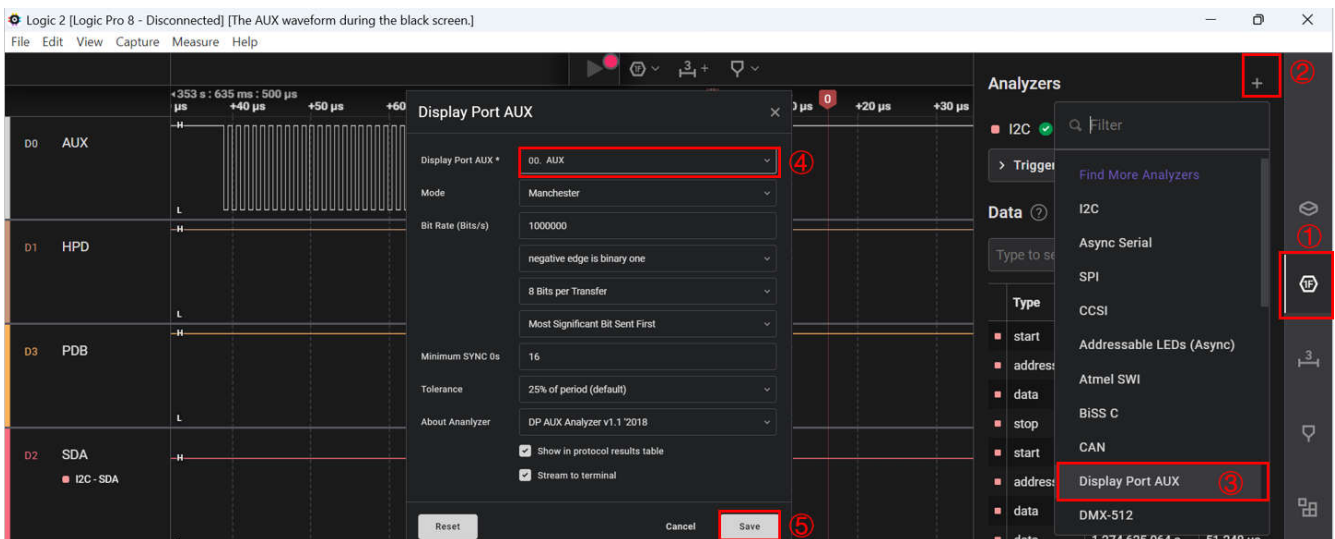


图 4-7. 在逻辑 2 上应用 AUX 扩展的步骤

使用 AUX 分析仪扩展时，确保采样率至少为 250MS/s。

4.4 AUX 通道解码示例

图 4-8 显示了向 DPCD 寄存器 00202h - 00207h 报告的本机 AUX 读取事务。在此捕获中，00202h 和 00203h 报告返回 0x77，00204h 报告返回 0x81，指示 4 通道链路训练序列成功。

同样，图 4-9 显示了本机 AUX 写入事务。根据 DP/eDP 规范，DPCD 寄存器 00101h 用于确定 DP/eDP 通道的数量。该示例演示了源通过 AUX 通道向该寄存器写入 84h，并指定在 4 通道模式下执行链路训练。

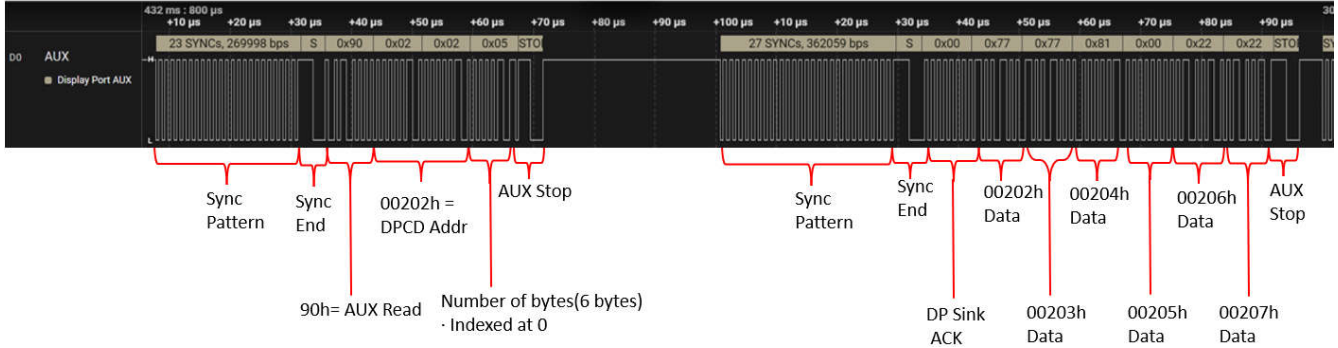


图 4-8. 本机 AUX 读取事务

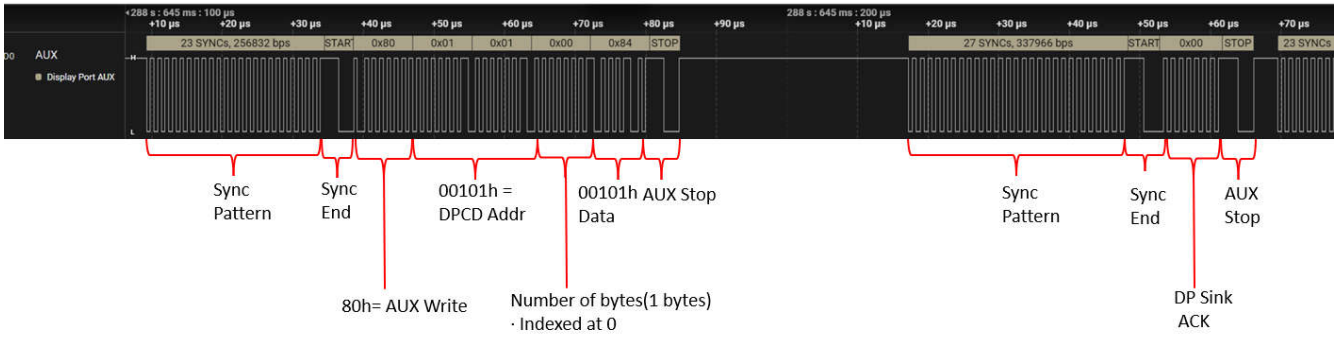


图 4-9. 本机 AUX 写入事务

5 总结

总体而言，本应用手册提供了 DP/eDP 链路训练技术的实用工程指南，重点介绍了系统调试方法和 AUX 通道信号分析技术。最值得注意的是，本文档介绍了使用 DS90LV011-12AEVM 差分接收器评估模块进行信号转换的完整实现方法，使工程师能够通过经验证的测量技术高效诊断和解决链路训练问题。

6 参考资料

1. 德州仪器 (TI), [DS90UB983-Q1 4K DisplayPort/eDP 转 FPD-Link IV 桥接串行器](#), 数据表。
2. 德州仪器 (TI), [DS90UB984-Q1 4K FPD-Link IV 转 DisplayPort/eDP 桥接串行器](#), 数据表。
3. VESA, DisplayPort 标准 v1.4a
4. 德州仪器 (TI), [DS90LV012A / DS90LT012A 3V LVDS 单路 CMOS 差分线路接收器](#), 数据表。
5. 德州仪器 (TI), [DS90LV011-12AEVM 用户指南](#), 用户指南。
6. Github (Alex-the-Smart), [AUX 分析仪](#), 网页。
7. Saleae, [Logic 2 软件](#), 软件。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月