

Application Note

在汽车信息娱乐系统中使用 TAC5x1x-Q1 音频编解码器



Mason Chen

摘要

随着车载信息娱乐系统的快速发展，汽车应用对高性能音频编解码器的需求显著增加。TI 的 TAC5X1X-Q1 音频编解码器提供高音频质量、可靠性和丰富的功能，可满足现代车辆的音频需求。本应用报告重点介绍基于 TAC5X1X-Q1 系列的耳机相关应用，涵盖原理图设计（包括模拟输入/输出硬件设计，交流/直流耦合注意事项）和耳机检测实现等关键方面。其中详细介绍了耳机插入检测的硬件和软件方法，解决了去抖处理和实时性能优化等关键问题，并简要介绍了 TAC5X1X-Q1 系列的其他高级特性。而且文中为使用 TAC5X1X-Q1 系列编解码器设计和开发汽车音频系统的工程师提供了示例配置。

注意：没有针对汽车应用的 TAC5212-Q1。本应用手册中对 TAC5212 的任何引用均仅指 TAC5212 的工业版本。

本应用手册中介绍的原理图设计器件适用于编解码器系列：

- TAC5112-Q1、TAC5111-Q1、TAC5212
- TAC5412-Q1、TAC5312-Q1、TAC5411-Q1、TAC5311-Q1

内容

1 简介.....	2
2 详细说明.....	3
2.1 模拟输入硬件设计.....	3
2.2 模拟输出硬件设计.....	7
2.3 交流耦合和直流耦合.....	9
2.4 TAC5212 和 TAC5112-Q1 耳机检测设计.....	10
3 总结.....	17
3.1 配置示例.....	17
4 参考资料.....	18

商标

所有商标均为其各自所有者的财产。

1 简介

近年来，随着智能连接和车载信息娱乐技术的进步，汽车行业发生了深刻的变革。现代车辆不再只是交通工具，而是逐步演变为移动智能空间，乘客在里面需要高质量的音频来娱乐、通信和导航。这种转变使得对车规级音频编解码器的需求激增，这些编解码器是车载音频系统中负责音频信号编码、解码和处理的核心组件。

TAC5X1X-Q1 系列高性能汽车音频编解码器提供多种功能，包括多个模拟输入/输出通道、高 SNR、低 THD+N，并支持各种音频格式。因此，它们非常适合用于车载无线电、信息娱乐主机、后座娱乐系统和其他汽车音频应用。

耳机功能是许多汽车音频系统中的一个关键特性，使乘客能够在不干扰车内其他人的情况下听到音频。因此，可靠的耳机插入检测对于确保无缝的用户体验至关重要。本应用手册提供了有关使用 TAC5X1X-Q1 设计和实现汽车音频系统的全面指南，并重点介绍了耳机应用。其中包括模拟接口的原理图设计注意事项、耳机插入检测的详细实现方法、利用优化技术提升检测性能等。



图 1-1. 汽车 3.5mm 耳机插孔

2 详细说明

2.1 模拟输入硬件设计

TAC5X1X-Q1 是一款具有单/双通道模数转换器的编解码器，其输入引脚 (IN1P/IN1M 和 IN2P/IN2M) 可配置为差分输入或单端输入 (采用交流耦合或直流耦合)。有关各种典型输入配置，请参阅 图 2-1 至 图 2-4。

2.1.1 选择外部偏置电阻器

选择外部元件时，建议根据麦克风阻抗，选择外部偏置电阻器 R1 的阻值。对于单端输入，建议外部偏置电阻器与麦克风阻抗相匹配。如果是标准耳机接口，则 MIC 阻抗通常为 2.2kΩ，因此应选择 R1 为 2.2kΩ。对于差分输入，建议外部偏置电阻值为麦克风阻抗的一半。如果是耳机 MIC，则可以选择 R1 为 1.1kΩ。

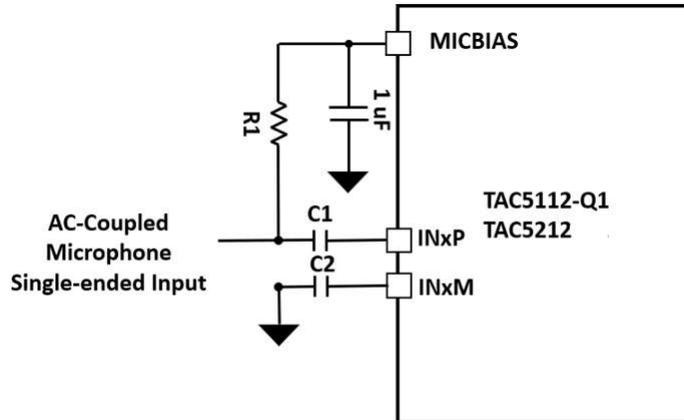


图 2-1. 交流耦合单端麦克风输入硬件设计：TAC5212 和 TAC5112-Q1

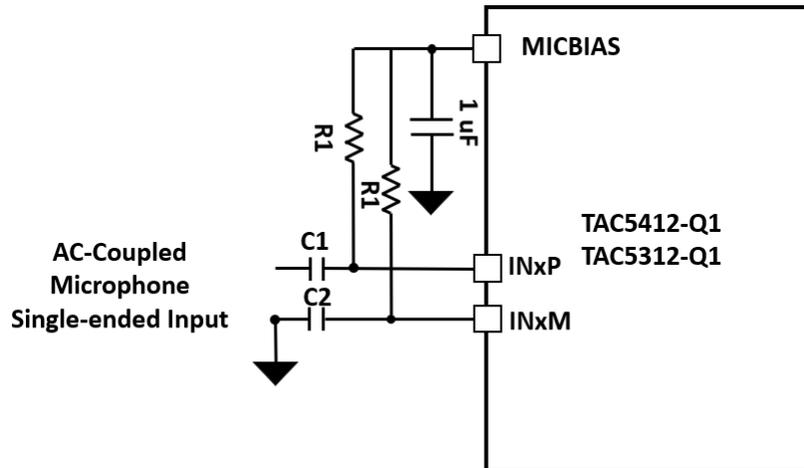


图 2-2. 交流耦合单端麦克风输入硬件设计：TAC5412-Q1 和 TAC5312-Q1

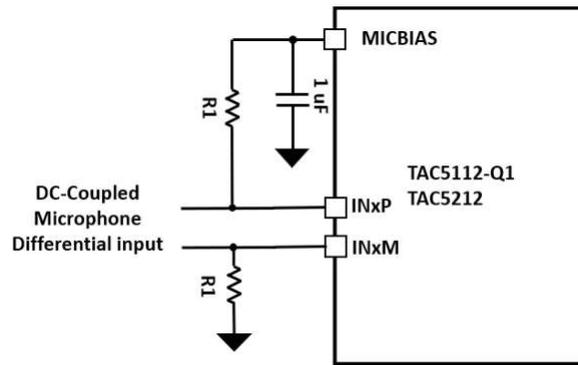


图 2-3. 直流耦合差分麦克风输入硬件设计：TAC5212 和 TAC5112-Q1

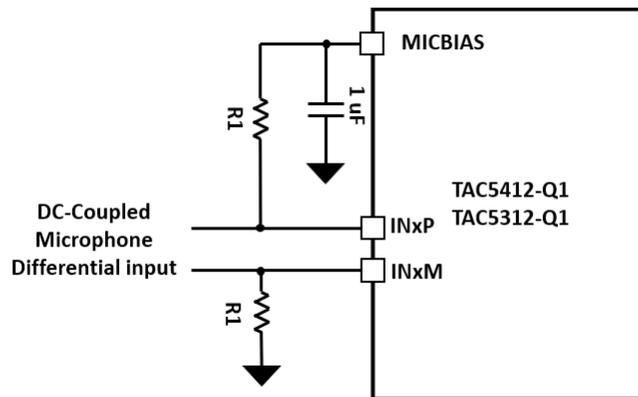


图 2-4. 直流耦合差分麦克风输入硬件设计：TAC5412-Q1 和 TAC5312-Q1

TAC5212 和 TAC5112-Q1 通过内部上拉电路对 ADC 进行偏置，这意味着其 MICBIAS 引脚仅用于为麦克风供电。TAC5(3/4)12-Q1 的工作方式不同：该器件要求在外部分置电压共模。这可以通过集成 MICBIAS 来完成，也可以由信号源驱动。在交流耦合输入配置（参考图 2-1 和图 2-2）中，TAC5(3/4)12-Q1 的 MICBIAS 引脚必须连接到交流耦合电容器靠近芯片的一侧，以实现 ADC 偏置；在这种情况下，麦克风必须由另一个电源供电。因此，在输入模式兼容性方面，直流耦合是 TAC5(3/4)12-Q1 的理想选择。在此模式下，MICBIAS 可以为麦克风供电并为 ADC 输入提供适当的偏置。直流耦合输入信号的主要优点是使用输入故障诊断，具体信息请见 [TAx5xxx-Q1 故障诊断功能](#)。

器件的性能确实会随输入配置的变化而变化，因此建议所用的共模设置应尽可能低，但仍能满足系统要求的容差。为了在 TAC5212 和 TAC5112-Q1 中获得出色的性能，建议使用交流耦合。

2.1.2 耦合电容器的选择

在交流耦合模式下，选择的耦合电容值必须确保由耦合电容器和输入阻抗形成的高通滤波器不影响信号内容。该耦合电容器必须在上电时充电至共模电压，然后才能开始进行正确录音。

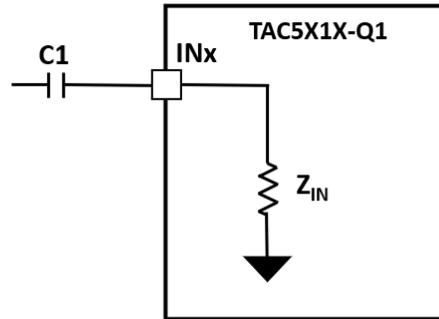


图 2-5. 输入引脚的交流等效电路

图 2-5 描述了输入引脚的等效电路。耦合电容器 C 和 Z_{IN} 构成高通滤波器。此滤波器阻止直流和超低频率到达输入引脚。对于音频频率，电容器的作用类似于短路。截止频率的计算公式如下：

$$F_c = \frac{1}{2 \times 3.14 \times C1 \times Z_{IN}} \quad (1)$$

要传递人类可听到的音频频率，请选择 $F_{min} = 20\text{Hz}$ ， Z_{IN} 是 $INxP/INxM$ 引脚上的输入阻抗。对于 TAC5212 和 TAC5112-Q1，这通常是 $5\text{k}\Omega$ ，可以通过寄存器设置更改为 $10\text{k}\Omega/40\text{k}\Omega$ 。

$$C > \frac{1}{2 \times 3.14 \times F_{min} \times Z_{IN}} = 1.6\mu\text{F} \quad (2)$$

如果输入阻抗或 F_{min} 设置得较高，则可以使用较小的电容器。

上电时，耦合电容器充电至共模电压。通过在引脚与 $AVDD/2$ 之间连接一个内部 800Ω 电阻器来完成这个充电过程。图 2-6 描述了输入引脚快充功能的等效电路。此连接的持续时间为 2.5ms ，足以将 $1\mu\text{F}$ 电容器充电至 $AVDD/2$ 。仅在耦合电容器充电至稳态值后，ADC 的音频输出才有效。

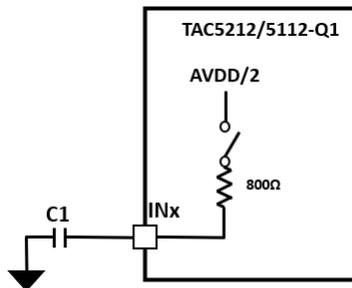


图 2-6. 快速充电电路

计算交流耦合电容器充电时间的公式如下：

$$T = R \times C \times \ln\left(\frac{1}{1 - \frac{V_{percentage}}{100}}\right) \quad (3)$$

其中， $V_{percentage}$ 是所需的电压百分比， $R=800\Omega$ ， C 是您选择的耦合电容值。

如果您要计算充电至 95% 所需的时间（时间常数为 3），下面是一个示例：

$$T = R \times C \times 3 = 800 \times 1\mu\text{f} \times 3 = 2.4\text{ms} \quad (4)$$

$$T = R \times C \times 3 = 800 \times 4.7\mu\text{f} \times 3 = 11.3\text{ms} \quad (5)$$

对于 1 μF 电容器，您可以选择 2.5ms 的充电时间。对于 4.7 μF 电容器，可以通过 MISC_CFG1 寄存器 (P0 R5) 将充电时间增加到 12.5ms 设置。

7.1.1.6 MISC_CFG1 Register (Address = 0x5) [Reset = 0x15]

MISC_CFG1 is shown in [Table 7-8](#).

Return to the [Summary Table](#).

This register configures the miscellaneous configuration register 1.

Table 7-8. MISC_CFG1 Register Field Descriptions

Bit	Field	Type	Reset	Description
7-6	INCAP_QCHG[1:0]	R/W	00b	The duration of the quick-charge for the external AC-coupling capacitor is set using an internal series impedance of 800 Ω . 0d = INxP, INxM quick-charge duration of 2.5ms (typical) 1d = INxP, INxM quick-charge duration of 12.5ms (typical) 2d = INxP, INxM quick-charge duration of 25ms (typical) 3d = INxP, INxM quick-charge duration of 50ms (typical)
5-4	SHDN_CFG[1:0]	R/W	01b	Shutdown configuration. 0d = DREG is powered down immediately after IOVDD is deasserted 1d = DREG remains active to enable a clean shut down until a time-out (DREG_KA_TIME) is reached; after the time-out period, DREG is forced to power off 2d = DREG remains active until the device cleanly shuts down 3d = Reserved; Don't use
3-2	DREG_KA_TIME[1:0]	R/W	01b	These bits set how long DREG remains active after IOVDD is deasserted. 0d = DREG remains active for 30ms (typical) 1d = DREG remains active for 25ms (typical) 2d = DREG remains active for 10ms (typical) 3d = DREG remains active for 5ms (typical)

图 2-7. MISC_CFG1 寄存器说明

2.2 模拟输出硬件设计

TAC5X12-Q1 系列由两对模拟输出引脚 (OUTxP 和 OUTxM) 组成。对于耳机应用, 这些引脚可配置为回送通道的差分或单端输出。有关各种典型输出配置图, 请参阅图 2-8 至图 2-11。TAC5X12-Q1 系列会自动测量负载 (无论是 16 Ω、32 Ω、10k Ω 等), 并调节输出摆幅。

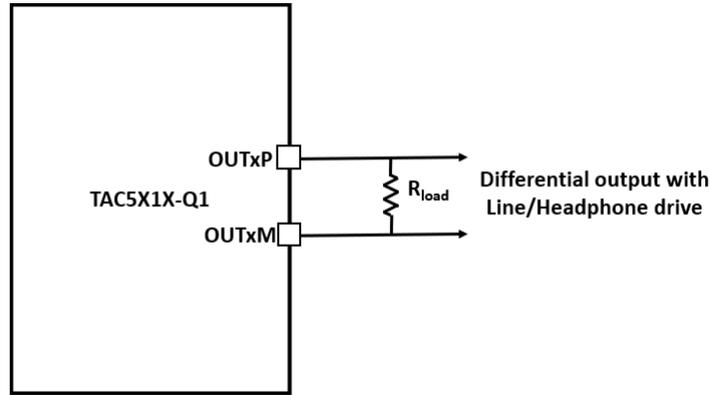


图 2-8. 差分直流耦合输出

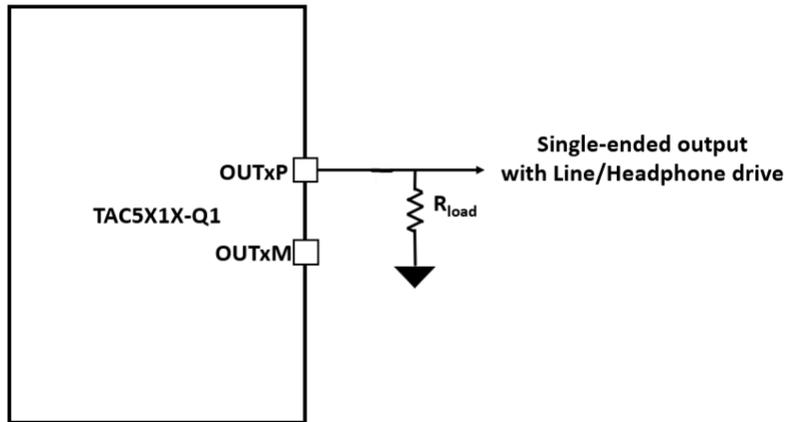


图 2-9. 单声道单端直流耦合输出

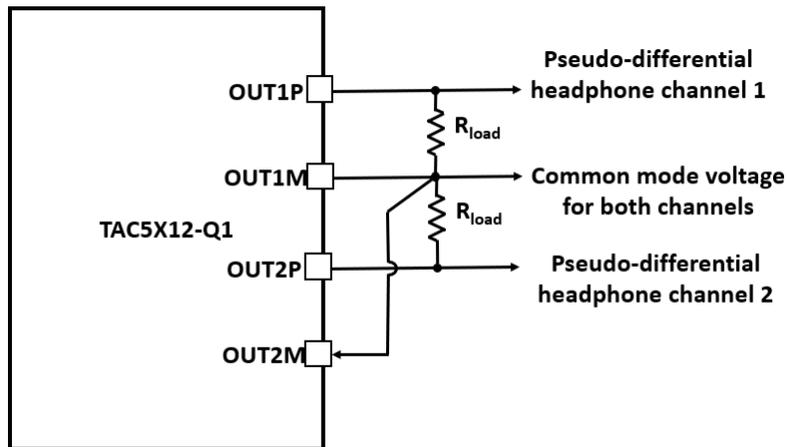


图 2-10. 伪差分输出

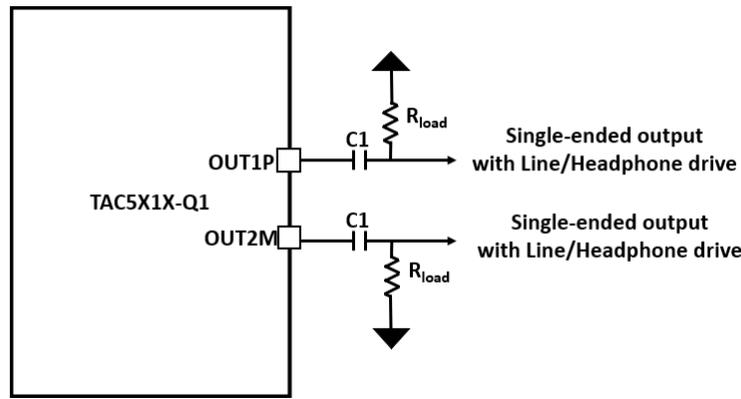


图 2-11. 单端交流耦合输出

大多数消费级耳机都是单端设计 (3.5mm/6.35mm 接口, 只需要一条信号路径 + 接地线)。如果使用编解码器驱动耳机, 则应选择单端模式。对于耳机/耳机应用, 建议使用单端交流耦合。

对于直流耦合应用, 建议使用伪差分模式, 因为单端模式将包含直流共模电压。会导致高功耗, 因此不建议使用直流耦合单端模式。

2.2.1 输出耦合电容器的选择

交流耦合电容器与负载形成一个高通滤波器。如果选择值较小的电容器, 则较低的音频频率将衰减。因此, 需要使用较大的交流耦合电容器来阻止 DAC 输出的直流偏置。截止频率的计算公式如下:

$$F_c = \frac{1}{2 \times 3.14 \times C \times Z_{load}} \quad (6)$$

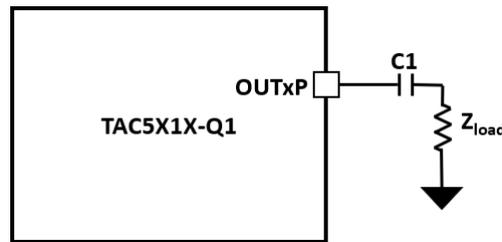


图 2-12. 输出引脚的交流等效电路

对于耳机 (16 - 32 Ω) 应用: 使用 ≥470μF (32 Ω) 和 ≥680 - 1000μF (16 Ω), 以保持 $F_c = 10 - 15\text{Hz}$ 。

对于线路输出负载 (≥10k Ω): 电容可以很小 (通常为 1 - 4.7μF)。

为了避免使用大电容/昂贵电容 (并优化 BOM):

1. 使用伪差分/无电容驱动 (OUTxP/OUTxM 均驱动): 无需串联电容器; 更适合耳机并保持低音。将 OUT1x_CFG 配置为伪差分。
2. 如果需要单端信号:
 - 提高负载阻抗 (使用具有高 Z_{in} 的线路接收器/耳机放大器), 以便耦合电容器可以是 1 - 4.7μF, 而不是数百 μF
 - 选择与低音目标匹配的最小电容:
 - 32 Ω: 470μF 约为 10.6Hz; 680μF 约为 7.4Hz; 1000μF 约为 5Hz
 - 16 Ω: 680μF ≈ 14.7Hz; 1000μF ≈ 10Hz。
 - 更倾向于使用铝和聚合物电解电容器, 且端子靠近 DAC (正共模)

3. 对于线路电平输出:

- 使用 1 - 2.2 μ F X7R MLCC (具有成本效益) 或薄膜, 以实现最低 THD。对于 $\geq 10k\Omega$ 的负载, 47 μ F 明显超出实际需求
- 或者直流耦合 (如果接收器能够承受 DAC V_{CM})。

2.2.2 输出电容器汇总

- 耳机/耳麦: 如果可能, 使用伪差分 (无电容); 否则根据 F_c 目标。确定电解电容器的大小
- 线路输出: 小型 1 - 4.7 μ F 或直流耦合; 陶瓷电容器在这种情况下表现良好。

2.2.3 如何为音频端口选择 ESD

要为耳机插孔提供 ESD 保护, ESD 保护器件必须放置在音频插孔连接器附近, 而不是 IC 侧; 麦克风 (MIC) 引脚还必须配备 ESD 保护器件。TI 建议使用单向 TVS 二极管, 触发电压约为 8V、钳位电压约为 5V。

2.3 交流耦合和直流耦合

2.3.1 交流耦合系统

- ADC 输入端使用的耦合电容器形成一个高通滤波器, 通过 ADC 的输入阻抗来限制系统的低频响应。对于音频应用, 电容器应具有适当大小, 以便确保可将低至 20Hz 的频率数字化。
- 上电时, 耦合电容器必须充电至稳定状态值。直到电容器达到此值时, 输入音频信号才会适当地传递到 ADC。有时, 这种状况会导致在音频输出中出现爆裂声。
- 对于音频范围内的所有交流信号, 耦合电容器需要对它们起到近似短路的作用。在实践中, 电容值和电容阻抗可能会随电容器上的信号振幅而变化。此值可能会导致在低频条件下的 ADC 输出中出现非线性行为和谐波失真。
- 一些电容器还会表现出颤噪声。在出现振动时, 由于压电效应, 电容器会在交流路径中产生电压。

2.3.2 直流耦合系统

直流耦合系统无需使用耦合电容器。直流耦合系统具有以下优点:

- 更低的物料清单成本和更小的布板空间。
- 可避免由于电容器中的非线性效应导致的性能下降, 包括低频时的 THD 退化和电路板振动效应。
- 消除了启动爆裂声。
- ADC 输出对直流有效, 因此可以进行电压和电流等测试和测量。

直流耦合也有一些缺点:

- 输入引脚的直流偏置不是由 ADC 电路决定, 而是由外部源决定。由于偏置并非总是适宜的, 因此 ADC 会显示出信号处理能力下降的情况。

2.4 TAC5212 和 TAC5112-Q1 耳机检测设计

2.4.1 如何实现耳机检测

TAC5212 和 TAC5112-Q1 具有全面的音频接口监控功能，支持耳机、麦克风和耳机插孔的状态监控、音频插头插入的检测、所连接的耳机类型的识别。对于 TAC5(3/4)12-Q1，由于高压模拟输入需要额外的电路，因此不支持耳机检测。

TAC5212 和 TAC5112-Q1 的耳机检测功能具有明确的连接要求：麦克风 (MIC) 输入 (可以是 IN1P 或 IN1M) 必须是交流耦合；数模转换器 (DAC) 的输出连接支持交流耦合和直流耦合模式。MICDET 信号需要连接到器件的 IN2M 引脚。为了使耳机检测正常工作，IN2M 需要进行直流耦合；它不适用于交流耦合输入。由于不同输出耦合模式之间的信号传输特性存在差异，因此相应的耳机插入检测逻辑也会有所不同。由于 CTIA 插孔耳机更常见，因此本应用手册以 CTIA 插孔为例。CTIA 和 OMTP 标准之间的核心区别是 3.5 毫米耳机连接器上的接地引脚和麦克风引脚的反向引脚分配。

2.4.1.1 交流耦合输出模式下的耳机检测

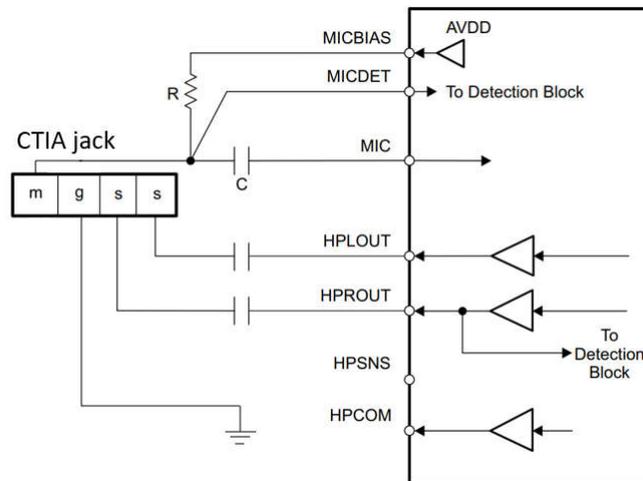


图 2-13. 交流耦合输出模式下的耳机检测原理

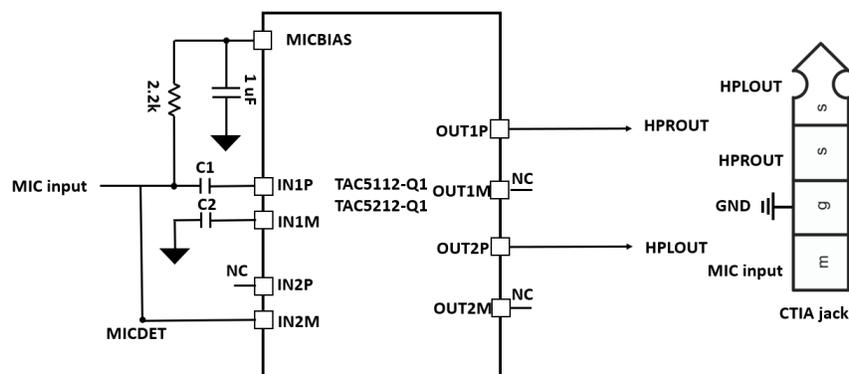


图 2-14. 交流耦合输出模式下的原理图设计

对于交流耦合输出 DAC 连接配置，通过监控 MICDET 引脚上的电压变化来实现 TAC5212 和 TAC5112-Q1 的耳机插入检测功能，从而确定是否插入了耳机并识别耳机的具体类型。需要注意的是，MICDET 引脚连接到 IN2M 引脚 (即 MICDET=IN2M)，IN2M 引脚专门用于耳机插入检测。有关该原理的详细说明，请参阅 [TAx52xx 系列的耳机检测](#)。关于 IN2M 引脚的使用，无需启用通道 2，因为耳机插入检测电路直接以物理电平连接到 IN2M 引脚。

检测序列 - 电容器接口

启用耳机检测方案并设置交流耦合接口 (页 1 , 寄存器 0x1A)

表 2-1. 交流耦合输出模式下的耳机检测原理

MICDET 电压	耳机检测结果
MICDET < V2	检测到插入
MICDET > V2	无插入
MICDET > V1	带麦克风的耳机
MICDET < V1	不带麦克风的耳机
假设已检测到带麦克风的耳机	
MICDET > V3	未按下按钮
MICDET < V3	检测到按钮按下

$V2=(MICBIAS-ref)*(4/5)+ref$, $V1=(MICBIAS-ref)*(1/5)+ref$, $V3=(MICBIAS - ref)*(0.2 \text{ or } 0.3)+ref$, 其中 $ref = VSS = 0V$ 。

2.4.1.2 直流耦合输出模式下的耳机检测

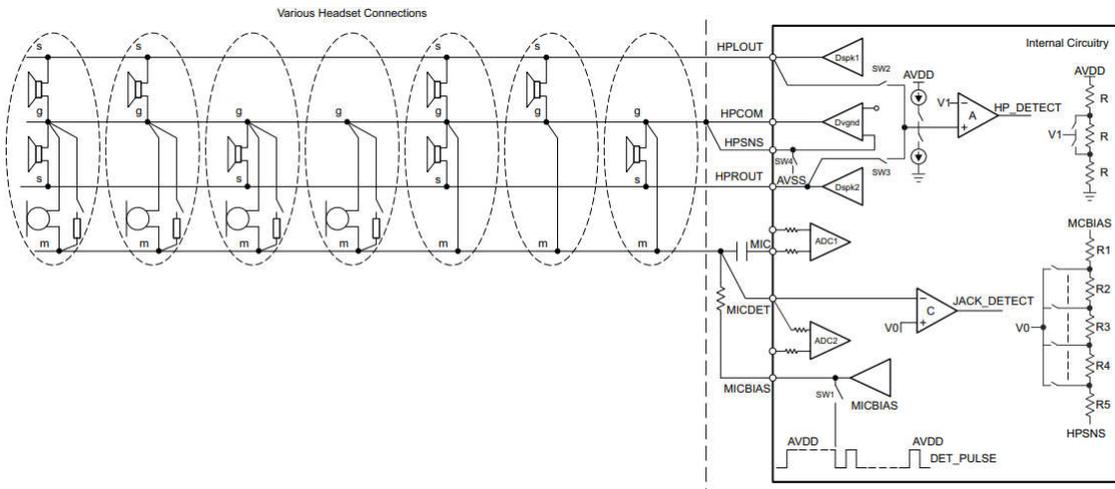


图 2-15. 直流耦合输出模式检测方案的电路图

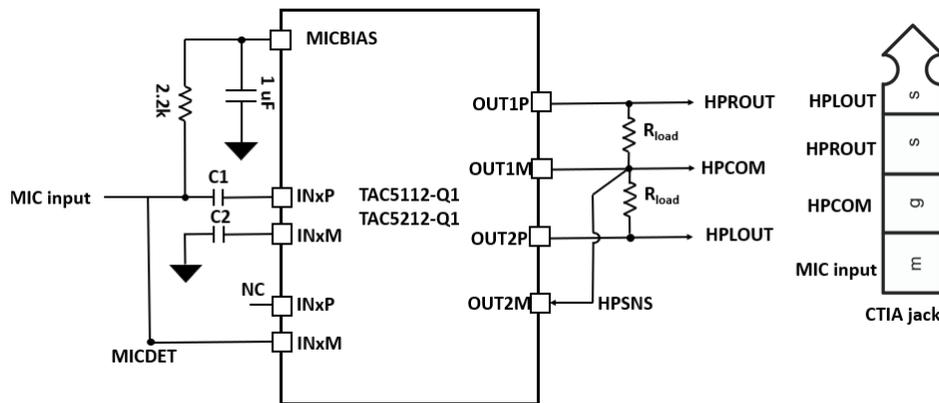


图 2-16. 伪差分模式下的耳机检测原理图设计

对于伪差分输出 DAC 连接配置，TAC5212 和 TAC5112-Q1 的耳机插入检测功能通过监测 MICDET 引脚和 HPSNS (即 OUT2M 引脚) 上的电压变化来实现，从而识别插入状态和耳机具体类型。需要注意的是，每个引脚的相应关系如下：MICDET=IN2M，HPSNS=OUT2M，HPROUT=OUT1P，HPLOUT=OUT2P，

HPCOM=OUT1M。使用差分/伪差分驱动 (OUTxP/OUTxM 均驱动)：无需串联电容器；更适合耳机并保持低音。

检测序列 - 无电容器接口

启用耳机检测方案并设置直流耦合 (页 1, 寄存器 0x1A)

表 2-2. 直流耦合输出模式下的耳机检测原理

MICDET 电压	耳机检测结果
MICDET < V2	检测到插入
MICDET > V2	无插入
MICDET > V1	带麦克风的耳机
MICDET < V1	不带麦克风的耳机
假设已检测到带麦克风的耳机	
MICDET > V3	未按下按钮
MICDET < V3	检测到按钮按下

$V2=(MICBIAS-ref)*(22/25)+ref$, $V1=(MICBIAS-ref)*(11/100)+ref$, $V3=MICBIAS*(11/100)+ref$, 其中 $ref = HPSNS =$ 输出共模电压。

2.4.2 去抖和耳机检测的实时性能

在耳机插入/拔出期间，插头和接口之间的物理抖动会导致检测引脚上出现电压波动；去抖可滤除这种干扰，以防止误触发并确保检测准确、稳定。TAC5212 和 TAC5112-Q1 集成了用于耳机检测的去抖功能，以便在正常插入和拔出速度情况下准确检测耳机类型。可以通过 JACK_DET_CFG2 寄存器 (页 1, 寄存器 0x1B) 来设置去抖时间。

Table 7-120. JACK_DET_CFG2 Register Field Descriptions

Bit	Field	Type	Reset	Description
7	RESERVED	R	0b	Reserved bit; Write only reset value
6	HPDET_DEB	R/W	0b	Headphone Detection Debounce Programmability 0d = No Debounce 1d = Debounce of 3 detections
5-3	JACK_DET_DEB_INSERT[2:0]	R/W	000b	Headset Insert Detection Debounce Programmability 0d = Debounce Time = 16ms 1d = Debounce Time = 32ms 2d = Debounce Time = 64ms 3d = Debounce Time = 128ms 4d = Debounce Time = 256ms 5d = Debounce Time = 512ms 6d = Reserved 7d = No Debounce
2	JACK_DET_DEB_REMOVE_VAL	R/W	0b	Headset Removal Detection Debounce Programmability 0d = Debounce of 5 detections 1d = Debounce of 3 detections

图 2-17. 耳机插入检测去抖配置

使用内部振荡器生成的 DET_PULSE 用于钩子按钮检测。根据寄存器映射控制，DET_PULSE 频率为 0.5Hz、1Hz、7.5Hz 或 15Hz，而根据 MICBIAS 上的电容值，高电平时间为 4ms 或 32ms。如果挂钩按钮检测需要更加灵敏，则可以提高检测频率。

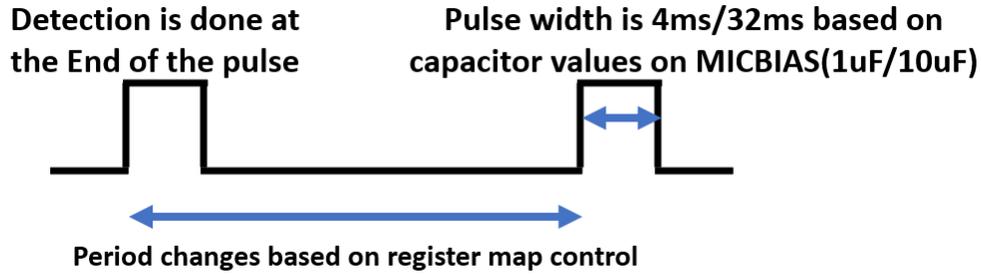


图 2-18. 脉冲方案

Table 7-118. JACK_DET_CFG0 Register Field Descriptions

Bit	Field	Type	Reset	Description
7-6	JACK_DET_MONITOR_FREQ[1:0]	R/W	00b	Headset Detection Pulse Frequency 0d = 0.5Hz 1d = 1Hz 2d = 7.5Hz 3d = 15Hz
5	JACK_DET_PULSE_WIDTH	R/W	0b	Detector Pulse High Width 0d = 4ms (MICBIAS PIN Cap = 1 uF) 1d = 32ms (MICBIAS PIN Cap = 10 uF)
4	RESERVED	R	0b	Reserved bit; Write only reset value
3	RESERVED	R	0b	Reserved bit; Write only reset value
2-1	HPDET_CLOCK_SEL[1:0]	R/W	00b	Headphone Detection Clock Time period Select 0d = 1ms 1d = 2ms 2d = 4ms 3d = Reserved
0	RESERVED	R	0b	Reserved bit; Write only reset value

图 2-19. 检测脉冲设置寄存器

JACK_DET_CFG1 寄存器用于控制耳机检测的启用、耳机检测的耦合类型设置以及钩按压检测的设置。

Table 7-119. JACK_DET_CFG1 Register Field Descriptions (continued)

Bit	Field	Type	Reset	Description
6	JACK_DET_COMP_CTRL 2	R/W	0b	Hook Press Threshold Control in Fixed External Resistance case, controls the choice of Lowest Microphone impedance to be supported or Highest Hook button Impedance to be supported 0d = Minimum Microphone resistance supported, R_Mic = 800 Ωs and Max Hook button impedance supported, R_Hook = 320 Ωs for AC coupled Headphones R26<3> = 0 (else, when R26<3> = 1, R_hook = 150 Ωs) 1d = Max Hook button impedance supported, R_hook = 680 Ωs and Minimum Microphone resistance supported, R_Mic = 1350 Ωs for AC coupled Headphones R26<3> = 0 (else, when R26<3> = 1, R_Mic = 1750 Ωs)
5-4	JACK_DET_COMP_CTRL 3[1:0]	R/W	00b	Hook Pressed Jack Insertion support, valid only for External Resistor Type P0_R25_D4 = 0 else Don't care. 0d = supports minimum Hook button impedance of 150 Ωs for Hook Pressed Jack Insertion detection 1d = supports minimum Hook button impedance of 100 Ωs for Hook Pressed Jack Insertion detection 2d = supports minimum Hook button impedance of 50 Ωs for Hook Pressed Jack Insertion detection 3d = Reserved
3	HPDET_COUPLING	R/W	0b	Headphone detect coupling 0d = AC coupled 1d = DC coupled
2	HPDET_USE_2x_CURR	R/W	0b	Headset detect current sel config 0d = 2x current for headphone detection disabled 1d = 2x current for headphone detection enabled
1	JACK_DET_EN	R/W	0b	Headset Detection Enable 0d = Headset Detection Disabled 1d = Headset Detection Enabled
0	RESERVED	R	0b	Reserved bit; Write only reset value

图 2-20. 耳机检测启用和耦合类型设置寄存器

耳机检测结果将在 JACK_DET_CFG2 寄存器 (地址 = 0x1B) 中更新：

Table 7-121. JACK_DET_CFG3 Register Field Descriptions

Bit	Field	Type	Reset	Description
7-6	JACK_TYPE_FLAG[1:0]	R	00b	Headset Jack type flag 0d = Jack is not inserted 1d = Jack is inserted without Microphone 2d = Reserved. Do not use 3d = Jack is inserted with Microphone
5-4	HEADSET_TYPE_DET[1:0]	R	00b	Headset type 0d = Headset is not inserted 1d = Jack is inserted with mono-HS (RIGHT) 2d = Jack is inserted with mono-HS (LEFT) 3d = Jack is inserted with stereo-HS
3-0	RESERVED	R	0b	Reserved bits; Write only reset value

图 2-21. 耳机检测结果指示器寄存器

耳机检测方案的工作方式是，它首先检测插入，然后使用去抖来启动耳机检测，确认耳机后，就会检测麦克风。完成此操作后，会生成中断。然后，可读取标志以了解状态。

发出插入中断后，不会进一步检查插孔类型。耳机类型检测是一次性的，在插入期间进行，而不是实时检测。

耳机的插入、拔出和按钮按下状态会实时检测；而耳机类型检测（例如立体声耳机、单声道耳机、带麦克风的立体声耳机、带麦克风的单声道耳机）是一次性检测，只有在插入耳机时才会更新，并且检测结果会在拔出后自动清除。此外，只有在检测到带麦克风的耳机时，按钮按压检测功能才会激活。

2.4.3 TAC5X1X-Q1 系列其他高级特性

1. 支持回送功能

TAC5X1X-Q1 支持回送功能，即可将电子信号或数据流原封不动地反馈回发送器的操作。回送是编解码器的 *自诊断工具*，使用户能够快速找到故障并轻松验证编解码器的整体性能。

常见回送类型：

数字环回

- Path：数字输入信号 → 编解码器的内部数字链路 → 直接回送至数字输出（旁路 ADC/DAC 模拟转换）
- 适用场景：验证数字接口（例如，I2S、TDM）、数字编解码器算法和内部数字滤波电路
- 汽车应用示例：验证板载 SoC 与编解码器之间的 I2S 通信链路（SoC 发送数字音频 → 编解码器执行数字回送 → SoC 接收），确保通信无帧丢失或位错误

数字回送配置可通过 INTF_CFG1 寄存器 (P0 R16) 设置：

Table 7-17. INTF_CFG1 Register Field Descriptions

Bit	Field	Type	Reset	Description
7-4	DOUT_SEL[3:0]	R/W	0101b	DOUT select configuration. 0d = DOUT is disabled 1d = DOUT is configured as input 2d = DOUT is configured as a general-purpose output (GPO) 3d = DOUT is configured as a chip interrupt output (IRQ) 4d = DOUT is configured as a PDM clock output (PDMCLK) 5d = DOUT is configured as primary ASI DOUT 6d = DOUT is configured as primary ASI DOUT2 7d = DOUT is configured as secondary ASI DOUT 8d = DOUT is configured as secondary ASI DOUT2 9d = DOUT is configured as secondary ASI BCLK output 10d = DOUT is configured as secondary ASI FSYNC output 11d = DOUT is configured as general purpose CLKOUT 12d = DOUT is configured as PASI DOUT and SASI DOUT muxed 13d = DOUT is configured as DAISY_OUT for DIN Daisy 14d = DOUT is configured as DIN (LOOPBACK) 15d = Reserved
3	DOUT_VAL	R/W	0b	DOUT output value when configured as a GPO. 0d = Drive the output with a value of 0 1d = Drive the output with a value of 1
2-0	DOUT_DRV[2:0]	R/W	010b	DOUT output drive configuration. 0d = Hi-Z output 1d = Drive active low and active high 2d = Drive active low and weak high 3d = Drive active low and Hi-Z 4d = Drive weak low and active high 5d = Drive Hi-Z and active high 6d to 7d = Reserved; Don't use

图 2-22. 数字回送配置寄存器

模拟环回

- Path：模拟输入（麦克风模拟信号）→ ADC 转换为数字信号→ DAC 转换回模拟信号 → 回送至模拟输出（完整的模拟 + 数字链路）
- 适用场景：验证 ADC/DAC 转换性能（ADC + DAC 的总 THD+N）、模拟放大电路（PGA）和抗干扰能力（板载高电磁环境中的模拟信号保真度）
- 汽车应用示例：测试板载麦克风输入链路（模拟音频 → 编解码器 → 模拟回送输出，确认无噪声且增益符合标准）

模拟回送交流耦合单端 IN1 至 HP 路径配置示例

w a0 00 00 # 设置页 0

w a0 01 01 # 软件复位

w a0 02 09 # 唤醒条件为 AVDD > 2V 且所有 VDDIO 电平有效

w a0 50 50 # ADC 通道 1 s-e 输入，10K Ω ，1Vrms 交流耦合，音频频带

w a0 64 4c # 在模拟旁路路径中将 OUT1M 配置为单声道单端（模拟回送设置）

w a0 66 60 # 将 OUT1M 配置为耳机驱动程序

w a0 76 cc # 启用输入和输出 Ch1 和 Ch2 通道

w a0 78 e0 # 将 ADC、DAC 和 MICBIAS 上电

注：对于单端回送，IN1P 路由到 OUT1M。

2.灵活的插槽调整功能

TAC5X1X-Q1 支持最多两个模拟输入通道和四个模拟输出通道，可在主 ASI 总线上进行配置，以将其音频数据映射到总线的插槽 0 至 31。

3 总结

本应用手册重点介绍了 TAC5X1X-Q1 在汽车耳机场景中的核心设计内容，旨在为硬件工程师提供清晰的设计指南。本文档首先详细介绍了芯片模拟输入和输出端子的硬件原理图设计规格，包括关键电路参数的选择和交流/直流耦合方法的应用场景。然后，本文档重点说明了耳机插入检测功能的实现逻辑、去抖机制的设计、实时性能优化的关键点，以确保对耳机插件和插件操作进行可靠识别和快速响应。同时，本应用手册简要介绍了此系列芯片的其他高级特性，以帮助工程师充分发挥芯片的潜力。

3.1 配置示例

下面是耳机配置的示例。生成初始配置的理想方法是使用 TI 的 **PurePath™ Console** (图形界面) 进行设置。

通过立体声 OUT1P 和 OUT2P 进行差分耳机播放，启用耳机检测

目标模式，TDM，16 位，仅主要 ASI，采样率为 48KHz 的整数倍

w a0 0x00, 0x00 # 选择页 0

w a0 0x01, 0x01 # 软件复位

w a0 0x02, 0x09 # 唤醒条件为 AVDD > 2V 且所有 VDDIO 电平有效

w a0 0x10, 0x52 # DOUT 配置为主要 ASI DOUT 并选择驱动低电平有效和弱高电平

w a0 0x19, 0x40 # 主要 ASI 的配置 2 数据输出

w a0 0x1a, 0x04 # ASI BCLK 极性：相对于标准协议的反向极性

w a0 0x1e, 0x20 # PASI_TX_CH1_CFG，配置为 TDM 插槽 0

w a0 0x1f, 0x01 # PASI_TX_CH2_CFG，在三态条件下配置主要 ASI 通道 2 输出

w a0 0x28, 0x20 # PASI_RX_CH1_CFG，配置为 TDM 插槽 0

w a0 0x29, 0x28 # PASI_RX_CH2_CFG，配置为 TDM 插槽 8

w a0 0x50, 0x50 # ADC_CH1_CFG0。模拟单端输入和交流耦合输入

w a0 0x52, 0xe7 # 记录最高 35db 的数字音量

w a0 0x64, 0x28 # OUT1x_CFG : 2d = 单声道单端，仅在 OUT1P 处输出 (DAC1A + DAC1B -> OUT1P) 且 OUT1x_VCOM : 0.6 倍电压基准

w a0 0x65, 0x60 # OUT1P_DRIVE : 1d = 具有最小 16Ω 单端阻抗的耳机驱动器

w a0 0x6b, 0x28 # OUT2x_CFG : 2d = 单声道单端，仅在 OUT1P 处输出 (DAC1A + DAC1B -> OUT1P) 且 OUT1x_VCOM : 0.6 倍电压基准

w a0 0x6c, 0x60 # OUT2P_DRIVE : 1d = 具有最小 16Ω 单端阻抗的耳机驱动器

w a0 0x76, 0x8c # CH_EN 寄存器 : IN_CH1_EN = 1, OUT_CH1_EN = 1, OUT_CH2_EN = 1

w a0 0x00, 0x01 # 选择页 1

w a0 0x19, 0x84 # 设置耳机检测脉冲频率 = 7.5Hz 且时钟时间 = 4ms

w a0 0x1A, 0x02 # 启用耳机检测，交流耦合

w a0 0x1B, 0x28 # 去抖时间 = 512ms

w a0 0x00, 0x00 # 选择页 0

w a0 0x78, 0xe0 # 为 MICBIAS 上电并为所有已启用的 DAC 通道上电，然后为所有已启用的 ADC 和 PDM 通道上电

4 参考资料

1. 德州仪器 (TI), [TAC5112-Q1 具有 105dB 动态范围 ADC 和 114dB 动态范围 DAC 的车用低功耗立体声音频编解码器数据表](#)
2. 德州仪器 (TI), [TAC5412-Q1 具有 112dB ADC、120dB DAC、高压输入、麦克风偏置和诊断功能的车用立体声音频编解码器数据表](#)。
3. 德州仪器 (TI), [TAX52xx 系列的耳机检测应用手册](#)。
4. 德州仪器 (TI), [使用 TLV320ADCX120 和 PCMX120-Q1 系列的模拟输入应用手册](#)。
5. 德州仪器 (TI), [TAX5x1x 器件的模拟输入配置、混合和多路复用应用手册](#)。
6. 德州仪器 (TI), [TAX5xxx-Q1 故障诊断功能应用手册](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月