

*Application Note*

# 齐纳二极管简介



Mengesha Tekle, Kartikey Thakar, Kevin Ginunas

## 摘要

在不断发展的电子行业中，我们看到对分立式保护设计的需求日益增长。集成电路朝着更小的几何外形演进，同时系统电压不断升高，逼近引脚的绝对最大额定值，增加了瞬态和 ESD 冲击的风险。在这种情况下，分立式二极管允许硬件设计人员将这些瞬态抑制器放置在靠近 ESD 或浪涌事件源的位置并保护系统。但是，为了正确实现保护方案，必须了解各种二极管及其各自在瞬态事件中的性能。其中最关键的保护器件之一是齐纳二极管。

齐纳二极管是 TI 不断发展的保护器件产品系列中的最新版本。本文将帮助读者了解齐纳二极管的基本操作、如何在电路保护应用中正确使用它们，并与其他保护设计区别开来。本文档还解释了为什么 TI 的齐纳二极管会在该市场中发挥作用、，而解决关键客户挑战。

## 内容

<b>1 简介</b> .....	<b>2</b>
<b>2 齐纳操作和关键参数</b> .....	<b>3</b>
2.1 运行.....	3
2.2 主要参数.....	4
<b>3 齐纳二极管制造工艺</b> .....	<b>6</b>
3.1 制造.....	6
<b>4 为什么选择 TI 齐纳二极管？</b> .....	<b>8</b>
<b>5 选择正确的保护二极管</b> .....	<b>9</b>
5.1 齐纳二极管.....	9
5.2 ESD 二极管.....	9
5.3 TVS 二极管.....	10
<b>6 典型应用</b> .....	<b>11</b>
6.1 齐纳二极管.....	11
6.2 ESD 二极管.....	14
6.3 TVS 二极管.....	15
<b>7 总结</b> .....	<b>16</b>
<b>8 参考资料</b> .....	<b>16</b>

## 商标

所有商标均为其各自所有者的财产。

## 1 简介

构建二极管的最简单方法之一是使用 PN 结。简单 PN 结是各种类型二极管的构建块，每种二极管都适用于不同的电路保护应用。此 PN 结正是产生“雪崩”或齐纳二极管的原因。同一构建块所使用的其他二极管类型包括 ESD 和 TVS 二极管、开关二极管、整流器等。由于系统的保护要求不同，它们都具有优于另一种的优势。每种类型的二极管的制造和结构也各不相同，目的是为了优化系统内所需的关键性能参数，从而防止发生不必要的瞬态事件。例如，数据线保护需要低电容，因此在此场景中需要以可优化二极管的结电容以及其他参数的方式构建二极管。同样，TVS 二极管的结构与齐纳二极管相同，但是可以优化裸片面积和其他因素，以使 TVS 能够在用例中吸收更高的瞬态能量。本文重点介绍了主要用于电力线的齐纳二极管，由此优化 IEC61000-4-5 中定义的长瞬变以及直流电压调节。在后续章节中，我们将介绍如何构建齐纳二极管来支持此类用例，以及 TI 独特的齐纳管支持的其他用例。

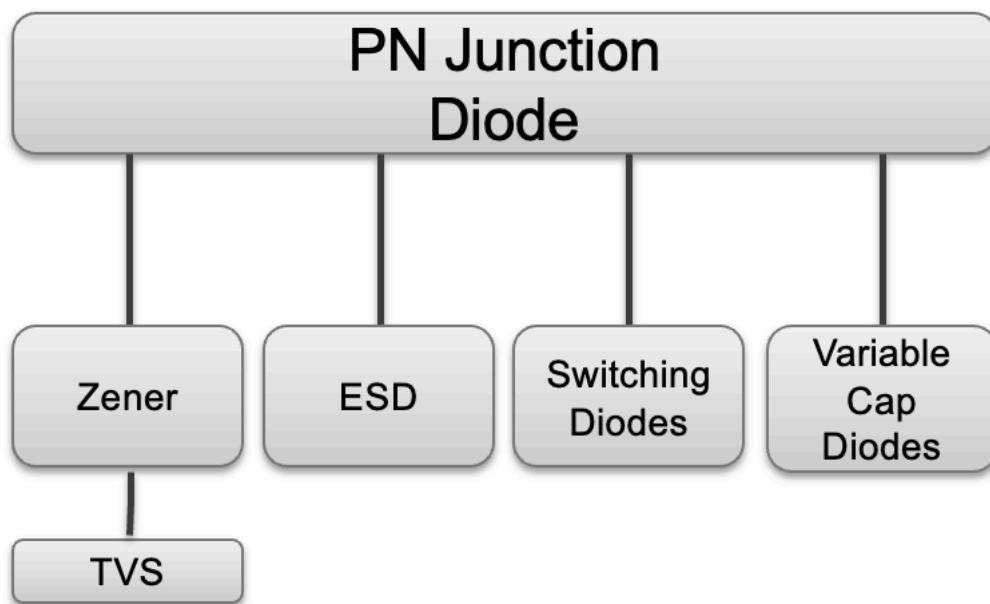


图 1-1. PN 结二极管类型

## 2 齐纳操作和关键参数

### 2.1 运行

在正常运行时，PN 二极管的工作方式类似于方向开关。PN 二极管允许电流沿一个方向（p 至 n）流动，阻止电流沿相反方向（n 至 p）流动。图 2-1(i) 显示了晶圆制造步骤中形成的冶金结，在 n 区域中具有大量电子（蓝色），而在 p 区域中具有大量空穴（红色）。如图所示，这种浓度梯度会触发电子和空穴从高浓度区域向低浓度区域的扩散，导致在平衡条件下（无外部施加偏压），冶金结 (ii) 附近出现所谓的“耗尽区”。顾名思义，耗尽区会耗尽 p 区域和 n 区域中的大多数载流子，并产生与扩散电流相反的电场。这会在电流中形成一个“屏障”。

图 2-1(iii) 展示了在正向偏置（与 n 区域相比 p 区域处于正偏置）下，耗尽区如何缩小（或屏障如何减小），从而允许随着偏置的增加而产生更大的扩散电流。由于底层的物理机制，电流会随着施加的正向偏置而呈指数级增加，并且二极管处于“导通”状态。在反向偏置下，耗尽宽度变宽，导致扩散电流受到抑制，但由于少数载流子而使漂移电流增加，如图 2-1(iv) 所示。但是，与低于击穿电压的偏置正向电流相比，该电流非常小，并且二极管处于“关断”状态。

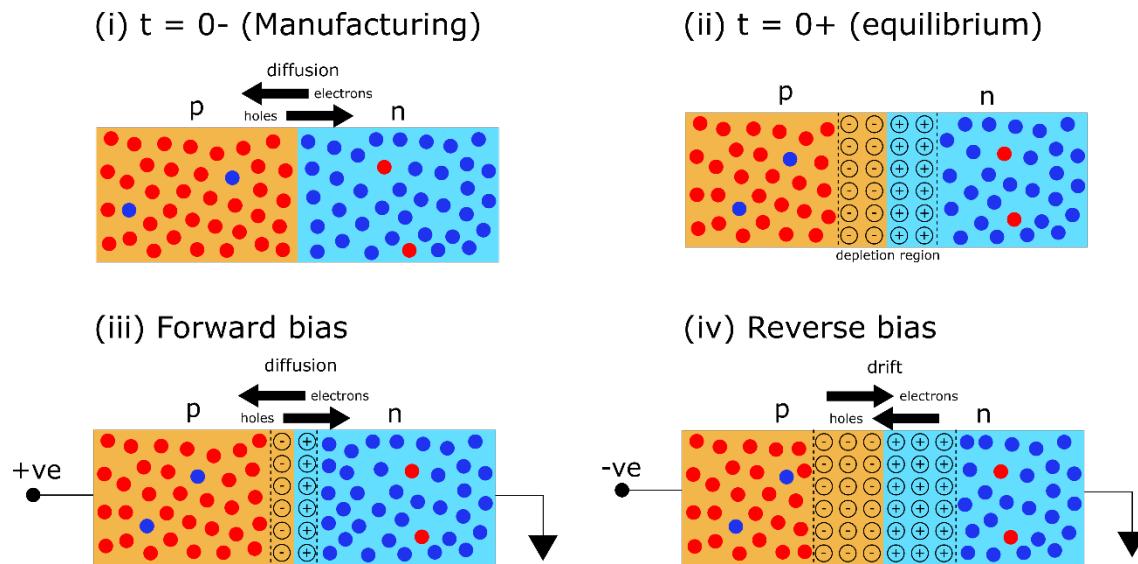


图 2-1. PN 结二极管在平衡状态下以及正向或反向偏置运行状态下的载流子动态特性

#### 2.1.1 击穿电压下的器件运行

当 PN 二极管受到高于击穿电压 ( $V_Z$ ) 的反向偏置时，二极管可以传导大量电流。或者，在反向偏置条件下强制固定电流通过二极管时，PN 二极管可以将电压保持在  $V_Z$ 。PN 二极管的这种行为可以在宽电流范围内提供固定电压钳位，并可用作粗略电压基准或电压钳位以实现电路保护。有两种主要的物理现象会导致 PN 二极管击穿，即雪崩击穿和齐纳击穿，如图 2-2 所示。无论击穿机制如何，市售二极管都称为“齐纳”二极管。

雪崩击穿由耗尽区中的高能电子产生的碰撞电离引起。每个进入耗尽区的电子都可以成倍增加并生成指数级增加的电子孔对，当反向偏置中的偏置为  $V_Z$  或更高时，这些电子孔对会导致电流突然增加。齐纳击穿是由于在极高的结电场下价电子从 p 区通过硅带隙从 n 区穿过而导致的。对于在 p 型和 n 型区域中重度掺杂的 PN 二极管，通常会发生齐纳二极管击穿。雪崩击穿通常发生在较高的电压 (>6V) 下，而齐纳击穿主要发生在较低的偏置（约 2-5V）下。只要 PN 二极管未因电流过大而发生热击穿，这两种击穿现象都是可逆的。

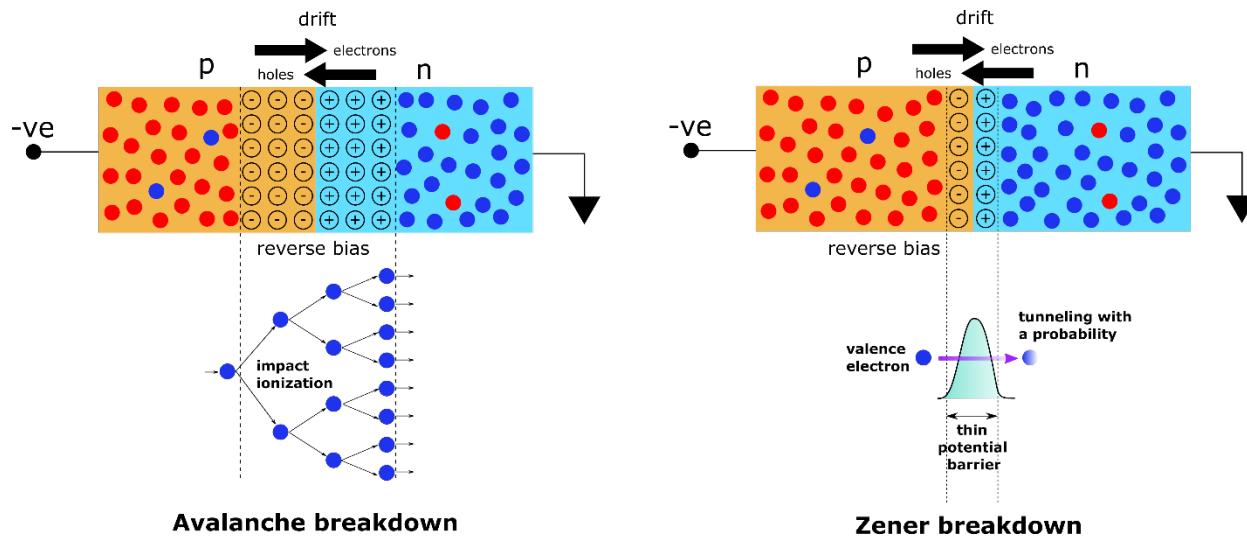


图 2-2. PN 二极管在反向偏置下的两种主要击穿现象

## 2.2 主要参数

上面详细介绍的齐纳二极管运行现在建立了一组可定义为相关参数的特性。这些通常包括齐纳电压  $V_Z$ 、齐纳阻抗  $Z_Z$ 、反向漏电流  $I_R$ 、温度系数  $S_Z$ 、功率耗散  $P_D$  以及电容  $C_D$ 。

选择齐纳二极管时，上一节中讨论的齐纳电压是最关键的规范之一，因为它定义了齐纳二极管开始导通并调节受保护线路时的有效击穿电压。因此，在给定的齐纳电流或  $I_Z$ （其  $V_Z$  稳定）下指定  $V_Z$ 。关于这方面的更多信息以及较低电流下的稳定性，稍后将在 TI 齐纳二极管说明中讨论。常见的误解是，齐纳二极管总是将受保护线路钳制在  $V_Z$  处。如果二极管是理想的齐纳二极管，则很可能是这样的情况，但是每个二极管在击穿区都存在非零动态阻抗  $Z_Z$ ，这会增加可以使用方程式 1 计算的调节电压电平。

$$\Delta V = \Delta I \times Z_Z \quad (1)$$

与  $V_Z$  一样，齐纳阻抗  $Z_Z$  在相同的齐纳电流下指定。齐纳阻抗表示  $V_Z$  的变化与击穿区域内  $I_Z$  的变化之比，如图 2-3 所示。低齐纳阻抗可实现更稳健的线路调节，因为这意味着线路电流发生更大变化，使得电压变化相对较小。这在使用齐纳二极管进行直流电压调节的情况下最为关键。

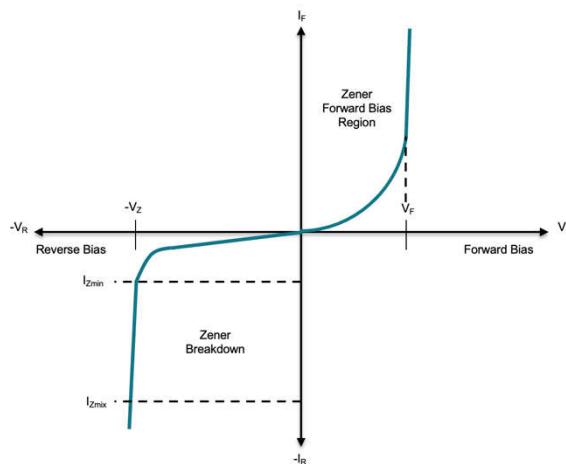


图 2-3. 齐纳 I-V 曲线

由于许多齐纳二极管用于电力线保护，因此指定漏电流（称为反向漏电流  $I_R$ ）至关重要。该漏电流在齐纳二极管关断的电压条件下（非导通状态）进行验证，称为反向电压或  $V_R$ 。此漏电流的范围为纳安至微安 A，具体取决于所选齐纳二极管的  $V_Z$ 。

另一个关键参数是温度系数  $S_Z$ 。它以 mV/度、mV/C 或 mV/K 为单位来指代。这是了解齐纳电压在指定工作温度范围内的稳定性的另一个参数。举例来说，在针对车内的宽温度范围（发动机缸体附近）或外部天气条件引入了电子元件的汽车应用中，如果齐纳二极管用于直流电压调节，则温度系数可能会起作用。

到目前为止，讨论的许多用例都涉及直流电压调节，在这些情况下，齐纳二极管看起来需要无限期导通。因此，了解二极管在调节时可以耗散的最大功率至关重要，这称为总功率耗散  $P_D$ 。这在很大程度上由齐纳管所在的封装控制，因此  $P_D$  会随着齐纳管从小型封装（如 DFN1006）扩展到更大的封装（如 SMA-F）而变化，如图 2-4 所示。



图 2-4. 小型 0402 封装与大型 SMA-F 封装的比较

最后要强调的规格是电容。在许多电源线应用中，齐纳二极管电容  $C_D$  并不重要，因此可以接受电容高达数百皮法的齐纳二极管。但是，由于齐纳管也可用于数据线保护，因此务必注意所选器件  $C_D$  及其与系统的总体电容预算和对信号完整性的影响之间的关系。

### 3 齐纳二极管制造工艺

现在我们已经详细介绍了齐纳二极管的工作原理，接下来我们将讨论实现这种独特操作的典型制造工艺。在本节中，我们将介绍 PN 二极管的典型制造步骤及其在正常运行和击穿条件下的工作情况。

#### 3.1 制造

##### 3.1.1 晶圆制造

通过将 p 型掺杂剂扩散到 n 型基板可以在晶圆中制造 PN 二极管，反之亦然。图 3-1 展示了从 n 型基板 (i) 开始的简单晶圆制造流程。接下来，可以沉积一个可选的 n 型层，以控制与基板 (ii) 不同的 n 层的电阻率。p 型层可通过掺杂剂直接扩散法或通过 (iii) 中所示的离子注入法制备而成。通常，光掩模用于通过光刻法有选择地定义 p 型区域。最后，金属触点沉积在 p 型和 n 型区域，以完成晶圆制造。将触点保持在晶圆的顶部和底部，如 (iv) 所示，可提供垂直 PN 二极管，而将晶圆顶部的 n 型层通过 n+ 区域接触可产生横向 PN 二极管。通常，分立式二极管产品中使用垂直二极管以提高成本和工作面积的利用率，而横向二极管适用于集成电路，以便于布线以及与 CMOS 或模拟集成设计互连。p 型和 n 型区域、掩模布局和器件几何形状的工艺参数经过精心设计，可达到稳定的击穿电压、更低的漏电流和更低的电容。

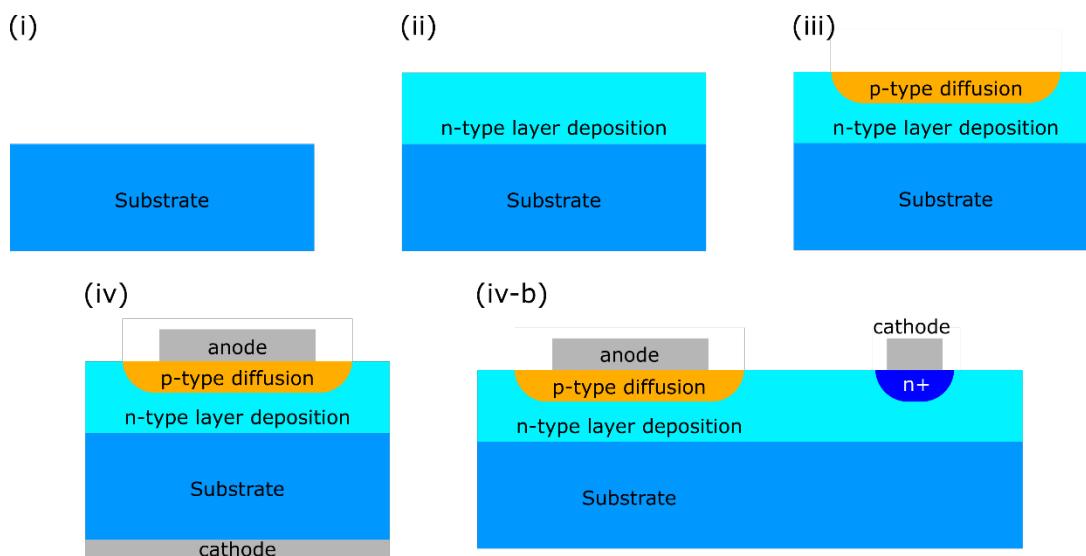


图 3-1. 简单 p-n 二极管制造流程

### 3.1.2 完整制造流程

图 3-2 中的流程图展示了端到端产品制造。晶圆制造之后，芯片在封装过程中会经历一系列步骤。芯片尺寸以及芯片贴装和封装模具的材料选择都会影响器件性能。之后，每个器件都经过 X 射线检查和功能电气测试，并经过屏蔽以符合数据表规格和 TI 质量标准。测试后，器件被包装在卷带中发货。在器件初始发布和后续更改期间，通常会进行一系列可靠性应力测试，以确保产品能够在整个预计寿命期间可靠运行。可靠性的性质和严重程度与产品类别和预期市场（例如汽车 0 级、商业或工业设备）有关。

德州仪器 (TI) 具有内部的端到端制造能力，包括晶圆制造、组装和封装、物理和电气筛选以及可靠性测试。以客户要求为核心推动力，TI 还为我们的产品提供地缘政治多源采购选择。此外，TI 努力地定期改善其制造运营，以提高性能并降低成本，从而为客户提供永久优势。

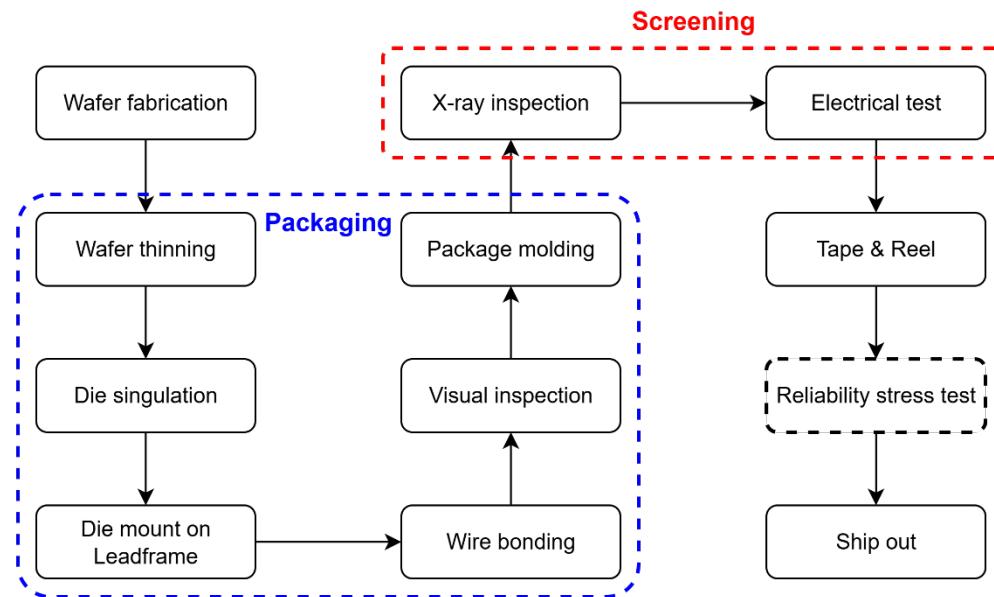


图 3-2. 从晶圆加工到向客户发送物料的完整制造流程

### 3.1.3 工艺控制和能力

大批量制造中的工艺控制是遵守高质量器件以及可靠地满足电气规格而不发生故障的关键方面。统计工艺控制 (SPC) 用于跟踪在线物理和电气参数的居中和分布，从而监控生产过程中由于任何错误或工具故障而导致的任何意外偏移。PN 二极管等简单器件可以进行 20 多项在线和终检测试，用于监测晶圆工艺控制并验证最终产品满足高质量标准。每个晶圆都通过了所有测试，然后才执行到后续的生产步骤。

同样，在组装和测试期间还采用了多个工艺控制和监测步骤来验证最终产品是否符合所有规格。在新产品鉴定过程中进行深入的工艺控制和能力分析，以验证每个物理和电气控制参数的 Cpk 或能力指数是否很高，从而验证生产中的产量 >99%。ti.com 上提供了客户可订购器件的详细质量报告。

## 4 为什么选择 TI 齐纳二极管？

虽然齐纳二极管的特性有限，但每种二极管都会对系统产生影响。您已经了解了所有这些参数，以下部分重点介绍了三个参数，阐述其重要意义，以此举例说明 TI 的齐纳二极管何以在 齐纳二极管市场中脱颖而出。

直流电压调节是齐纳二极管的一个非常典型的用例，如前所述，总功率耗散  $P_D$  会随着您从各种可用封装中的选择而变化。通过优化齐纳  $P_D$ ，可以让更高的齐纳电流通过二极管，同时仍精确调节受保护线路上的齐纳电压。有几个因素会影响二极管的最大功耗，例如焊盘布局的尺寸，焊盘可以作为齐纳二极管的散热器。然而，在二极管内部，正确设计的引线框至关重要，因为热性能的类似原因与  $P_D$  直接相关。除了设计之外，引线框的材料组成还有助于提高功率耗散性能。TI 采用流行的 SOT-23 封装的齐纳管对这两个变量进行了优化，使 BZX84Cx 系列齐纳管实现了业界卓越的功率耗散。如下面的表 4-1 所示，TI 的 SOT-23 齐纳二极管的功率级别在类似封装中跻身行业前列，并且还可实现较大封装（如 SOD123）中的  $P_D$  级别。请参阅[为何在大功率应用中使用 TI 齐纳二极管](#)，了解详情，以及如何在各种应用中改进客户系统。

表 4-1. 齐纳 PD 的竞争对手分析

	TI	竞品 A	竞品 B	竞品 C
$P_D$	430mW	300mW	250mW	370mW
封装	SOT-23	SOT-23	SOT-23	SOD123
主体面积	3.8mm <sup>2</sup>	3.8mm <sup>2</sup>	3.8mm <sup>2</sup>	4.8mm <sup>2</sup>

$V_Z$  的齐纳稳定性最终是齐纳二极管在所有应用和用例中最关键的性能指标。我们此前已在本应用手册中了解到， $V_Z$  在给定齐纳电流  $I_Z$  下定义，对于大多数通用齐纳二极管，实现稳定  $V_Z$  所需的电流处在毫安范围内。对于壁式供电的大多数终端设备，此电流大小很容易实现，但对于电池供电类电子设备， $I_Z$  最好在微安范围内。在这些低齐纳电流条件下，通用齐纳管可能会变得不稳定，并导致齐纳电压出现较高波动。用户在这些条件下观察到的现象称为“齐纳噪声”现象，即二极管进入和退出雪崩击穿，从而导致电压调节不稳定。图 4-1 展示了这种不稳定性的示例，其中竞争对手的齐纳二极管在该低电流负载条件下表现出高振铃。不过，TI 的齐纳二极管经过设计和制造，即使在  $I_Z$  电流低至 50 $\mu$ A 时也能尽可能地降低这种不稳定性，因此它们成为许多电池供电应用和一般电压调节的首选。[低噪声齐纳二极管](#)应用手册对此进行了更详细的说明。

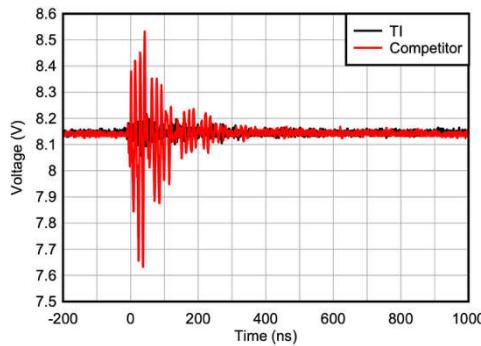


图 4-1. TI 的 BZX84C8V2 与竞争产品在 500 $\mu$ A  $I_Z$  下的比较

设计人员还需要注意的一个参数是反向漏电流  $I_R$ 。如本文前面所述，它定义了二极管的静态电流，较高的  $I_R$  会转化为不必要的功率损耗。在许多情况下，TI 齐纳二极管的  $I_R$  是竞争对手齐纳二极管的一半，因此对于给定的线路电压，与功率损耗的一半成正比。下面的表 2 显示了这种比较。在电池供电型应用中，最大限度地减少漏电对于延长电池寿命始终至关重要。此外，如果这些电池长时间存放在仓库中并处于高温状态，功率损耗会增加，选择 TI 的低漏电二极管将变得更加重要。

表 4-2. 齐纳  $I_R$  的竞争对手分析

参数	TI	竞品 A	竞品 B	竞品 C
$V_Z$	15V	15V	15V	15V
封装	SOT-23	SOT-23	SOT-23	SOT-23
$I_R$ 漏电流	30nA	50nA	50nA	100nA

## 5 选择正确的保护二极管

如前几节所述，二极管有多种类型，包括结型二极管、肖特基二极管、齐纳二极管等。在本应用手册中，本文档重点介绍了以下旨在防止过压和过流的保护二极管类别：齐纳二极管、静电放电 (ESD) 二极管和瞬态电压抑制 (TVS) 二极管，以及如何为应用正确选择正确的二极管。

### 5.1 齐纳二极管

齐纳二极管在正向偏置时与结二极管类似，但其独特设计可在反向电流导通的击穿区域中工作。在等于或大于齐纳电压值的电压下反向偏置时，只要不超过封装功耗额定值，齐纳二极管就可以持续保持其齐纳电压，而不会造成损坏。

### 5.2 ESD 二极管

ESD 是指当两个物体接触或靠近时，电从一个带电物体突然释放到另一个带电物体。ESD 二极管是静电抑制器二极管，旨在保护集成电路 (IC)。ESD 二极管用于保护以太网、USB 等各种数据接口，并且它们采用反向连接。在施加正向电压的正常运行情况下，它们处于非活动状态并传导零电流。当 ESD 二极管承受反向电压时，它会消耗一些极小的 (泄漏) 电流。发生 ESD 冲击时，电压超过其额定反向击穿电压，ESD 二极管会形成一条低阻抗路径，将电流传输至地面。ESD 二极管可限制峰值电压和电流，从而保护下游 IC。有关 ESD 事件的其他说明、系统设计注意事项和参数术语，请参阅 TI 的 [系统级 ESD 保护指南](#)。

通常，如果二极管包含对系统级 IEC61000-4-2 测试方法（例如，接触放电或空气间隙放电）的保护，则该二极管称为 ESD 类型。在接触放电方法中，测试模拟器电极与被测器件 (DUT) 保持接触。在空气间隙放电中，模拟器的带电电极接近 DUT，并向 DUT 发出火花以启动放电。有关 IEC 测试程序的更多信息，请参阅 [系统级 ESD 电路保护的设计注意事项](#)。

不要将这些与人体放电模型 (HBM)、充电设备模型 (CDM) 和机器模型 (MM) 等器件级测试方法混淆。器件级 HBM、CDM 和 MM 测试仅适合验证集成电路是否能够承受制造工艺，而 IEC 61000-4-2 规定的系统级测试旨在模拟现实世界中的终端用户 ESD 事件。

在高速数据传输应用中，ESD 二极管具有低电容，有助于保持信号完整性并更大限度地减少信号失真。目标 ESD 电容因接口类型（USB、以太网、CAN FD/XL 等）而异。如需更多信息，请参阅以下工程师对工程师 (e2e) 论坛帖子，以了解各种接口的建议最大电容：[\(2\) \[常见问题解答\] 我应该使用哪种 TI ESD/TVS 二极管来保护系统中的接口？- 接口论坛 - 接口 - TI E2E 支持论坛](#)

## 5.3 TVS 二极管

TVS 二极管是瞬态抑制器二极管，旨在保护集成电路免受电压尖峰影响。它们包括适用于电压钳位性能的规范。通常为 TVS 二极管提供系统级测试方法 IEC61000-4-5 雷击（浪涌）规范，浪涌事件通常由电力系统开关活动或雷击事件产生。

TVS 二极管还可能包括系统级测试方法 IEC61000-4-4 电气快速瞬变 (EFT) 或脉冲群。环境、周围电源线或数据电缆产生的 EFT 事件可能会通过电感耦合或电容耦合中断数据通信。由于 TVS 二极管通常是信号路径中遇到瞬态的第一个有源元件，因此许多半导体供应商使用标准测试来测试脉冲群抗扰度。

有些 TVS 二极管中还包括 IEC61643-321 浪涌测试。IEC61000-4-5 浪涌抗扰度测试使用上升时间为  $8 \mu\text{s}$ 、半长为  $20 \mu\text{s}$  的脉冲进行。相比之下，IEC61643-321 浪涌标准测试的是集成电路对上升时间为  $10 \mu\text{s}$ 、半长为  $1000 \mu\text{s}$  的更长脉冲的抗扰度。有关 IEC61000-4-x 测试的更多信息，请参阅[适用于 TI 保护器件的 IEC 61000-4-x 测试](#)。

TI ESD 和 TVS 二极管的设计可靠，用于可满足各种工业和汽车终端设备的静电放电和瞬态电压标准。应用中经常需要保护二极管来满足多种 ESD、脉冲群和浪涌规范要求。因此，许多 TI 保护二极管都按照多项 IEC61000-4-x 标准进行了测试。TI 品牌的“ESD”二极管还可能包含瞬态电压抑制保护，而 TI 品牌的“TVS”二极管也可能包含 ESD 保护。请参阅器件数据表以了解精确的电压和电流额定值。

## 6 典型应用

对于 CAN 总线和 USB 之类的众多接口，许多工业和汽车应用都需要保护二极管。它们可用于保护 MOSFET 和晶体管等其他有源元件，或以分立方式调节电压。在确定使用齐纳二极管、ESD 二极管还是 TVS 二极管来保护电路时，请考虑以下问题。接口的速度有多快以及需要多大的线路电容？电路是否需要过压保护以及需要多大的钳位电压电平？该二极管可能必须耗散多少功率？需要什么 IEC ESD 和浪涌电平？下面提供了齐纳、ESD 和 TVS 保护二极管的常见电路示例。

### 6.1 齐纳二极管

齐纳二极管应用有多种，包括稳压器（调压器）、交流电压信号削波、过压保护等。下面将介绍电压调节、MOSFET 栅极过压钳位和 CAN 总线过压保护。

#### 6.1.1 电压调节

在此例中，选择了通过 24V 输入源生成 15V 系统电源轨的首选齐纳二极管。图 6-1 显示了使用齐纳二极管进行电压调节的示例。以下计算概述了选择齐纳二极管 (D)、确定串联输入电阻 (R1) 的大小以及验证未超过齐纳二极管额定值的注意事项。该串联电阻用于限制流入器件的齐纳电流  $I_Z$ 。

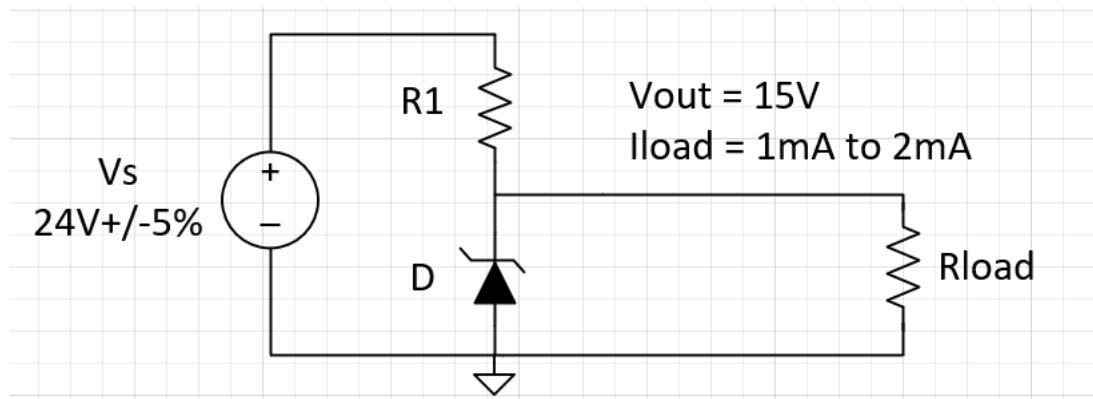


图 6-1. 电压调节齐纳应用示例

在此例中，所需的负载条件是  $15V$  电源轨，最小电流消耗和最大电流消耗分别为  $1mA$  和  $2mA$ 。该电路用于环境温度高达  $55^\circ\text{C}$  的环境中。考虑使用 TI  $15V$  齐纳二极管 BZX84WC15V，分析其对于该电路的适用性。BZX84WC15V 具有  $15V$  标称齐纳电压，容差为  $\pm 5\%$ ，最大功率耗散为  $360\text{mW}$ ，最大  $\text{IO}$  电容为  $80\text{pF}$ ，在 SC70-3 封装中的最大漏电流为  $0.03\mu\text{A}$ 。

如图 6-2 所示，该齐纳二极管的齐纳电压与齐纳电流间的关系曲线相对平坦。设计  $5\text{mA}$  的额定齐纳电流时，处于齐纳电流安全工作范围内。我们可以估算出  $5\text{mA}$  处的标称齐纳电压约为  $15V$ 。

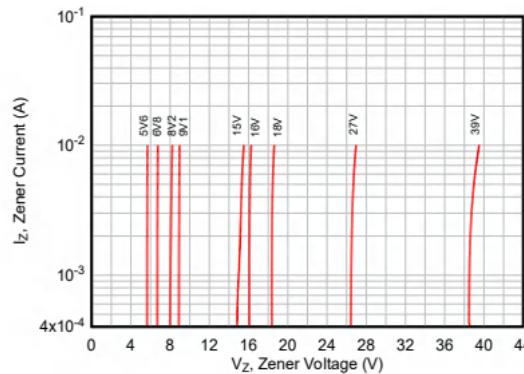


图 6-2.  $T_A = 25^\circ\text{C}$  时 BZX84WC15V 齐纳电流与齐纳电压间的关系

计算标称串联电阻器值  $R_1$ ：

$$R1 = \frac{(V_{in,max} - V_{Z,max}@25C)}{(I_{Z,typ} + I_{load,max})} = \frac{(22.8V - 15.75V)}{(5mA + 2mA)} \approx 1k\Omega \quad (2)$$

要计算齐纳二极管中耗散的最大功率，我们必须首先使用公式 3 计算电路中的最大预期齐纳电流  $I_{Z,max}$ 。

$$I_{Z,max} = \left( \frac{V_{in,max} - V_{Z,min}}{R1} \right) - I_{load,min} = \left( \frac{25.2V - 14.25V}{1k\Omega} \right) - 1mA \approx 10mA \quad (3)$$

最大齐纳电压也会随温度而变化。标称齐纳电压  $+/- 5\%$  的额定值仅适用于  $25^\circ\text{C}$  室温条件。对于 BZX84WC15V，器件的温度系数 ( $S_Z$ ) 为  $+13\text{mV/C}$ 。 $V_{Z,max}@25C$  为  $15.75V$ 。下面的公式 4 和 5 用于计算  $55^\circ\text{C}$  下的估计最大齐纳电压。

$$V_{Z,max}@T_A = V_{Z,max}@25C + (S_Z \times (T_A - 25C)) \quad (4)$$

$$V_{Z,max}@55C = 15.75V + (13mV/C \times (55C - 25C)) \approx 16.14V \quad (5)$$

齐纳二极管最大功率耗散  $P_{Z,max}@55C$  可以通过将  $V_{Z,max}@55C$  乘以  $I_{Z,max}$  计算得出，如下面的公式 6 所示。

$$P_{Z,max}@55C = V_{Z,max}@55C \times I_{Z,max} = 16.14V \times 10mA \approx 162mW \quad (6)$$

接下来，我们将使用图 6-3 检查电路中的最大齐纳功率耗散是否超过  $55^\circ\text{C}$  环境温度下的 BZX84WC15V 功率耗散额定值。在  $55^\circ\text{C}$  环境温度下，标称  $360\text{mW}$  SC70 封装功率耗散降额约  $75\%$ 。这相当于在  $55^\circ\text{C}$  环境下的额定功率为  $270\text{mW}$ ，足以超出我们的  $162\text{mW}$  要求。

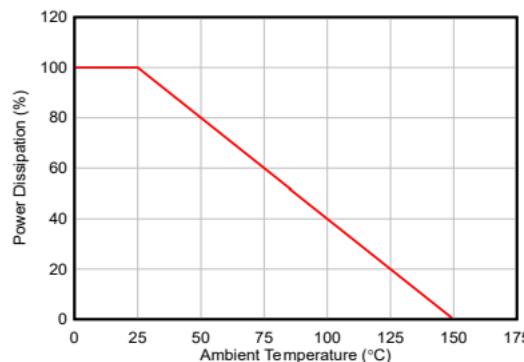


图 6-3. BZX84WC15V 功率耗散在不同温度下的降额

最终设计值如图 6-4 所示。在此应用中，可以使用 BZX84WC15V。

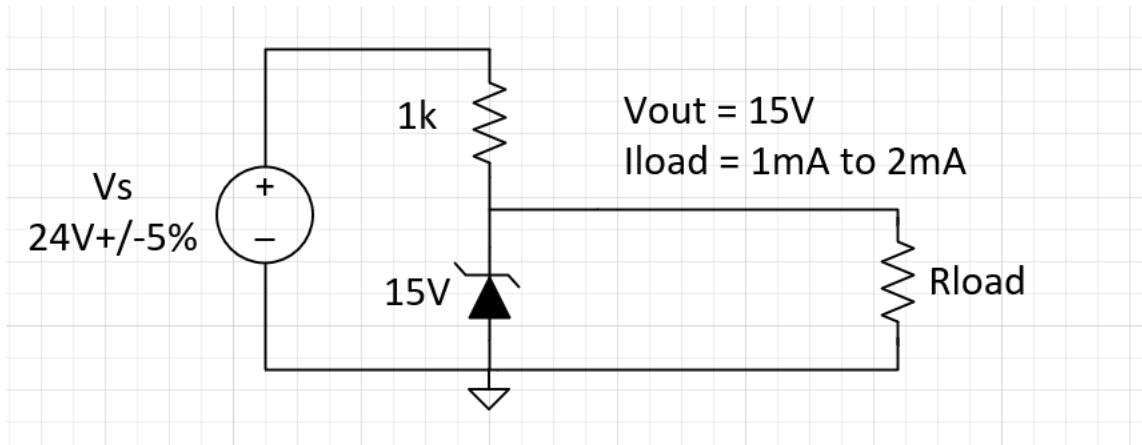


图 6-4. 电压调节电路设计值

### 6.1.2 MOSFET 棚极过压钳位

在本例中，我们选择齐纳二极管来防止超过增强模式 N 沟道 MOSFET 的栅源最大额定电压。在 1A 最大负载电流条件下，输入电压为 12V。所选的 MOSFET Q1 为 CSD16401Q5。MOSFET 数据表中指定了用于导通的 1.5V 典型阈值电压 ( $V_{gs,th}$ )。绝对最大额定栅源电压 ( $V_{gs}$ ) 指定为 16V，因此我们必须将栅极电压限制在 16V 以下。为了提供足够的设计裕度，选择了 8.2V 的标称齐纳电压。所选的 D1 齐纳二极管为 BZX84WC8V2，如图 6-5 所示。与上面的电压调节应用示例类似，应当计算最大功率耗散以确保不超过封装额定值。

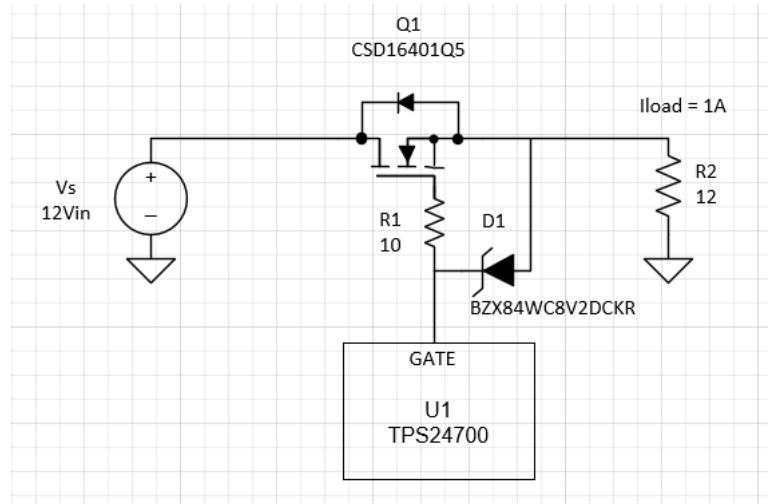


图 6-5. MOSFET 棚极过压钳位最终电路

### 6.1.3 CAN 总线过压保护

齐纳二极管还可用于保护数据线免受过压事件影响。控制器局域网 (CAN) 总线有两条数据线：CANH 和 CANL。在隐性状态下，两条线都偏置到约 2.5V。在显性状态下，CANH 将升高 1V 至大约 3.5V，而 CANL 将降低 1V 至大约 1.5V，因此在两条数据线之间会产生大约 2V 的差分信号。ISO 11898 标准规定 CAN 数据线的总线电压范围为 -2V 至 7V，但 CAN 收发器的额定共模电压通常要宽得多。例如，TI CAN 信号改善功能 (SIC) 收发器 TCAN1462-Q1 的最大数据速率额定值为 8Mbps，CANH 和 CANL 引脚的绝对最大电压额定值为 +/- 58V。在本例中，我们将寻找齐纳二极管来验证电压是否保持在 58V 以下。对于 CAN-SIC，建议的最大总线电容小于 6pF。所选的齐纳二极管为 MMBZ30VCL-Q1，其工作电压为 30V，最大击穿电压为 34.8V，接触 ESD 为 30kV，采用 SOT23 封装。MMBZ30VCL-Q1 的两个内部二极管都具有 4.5pF 的典型电容。采用双向配置连接时，每条线路的额定电容为  $4.5\text{pF} / 2 = 2.25\text{pF}$ 。图 6-6 显示了典型电路实现。

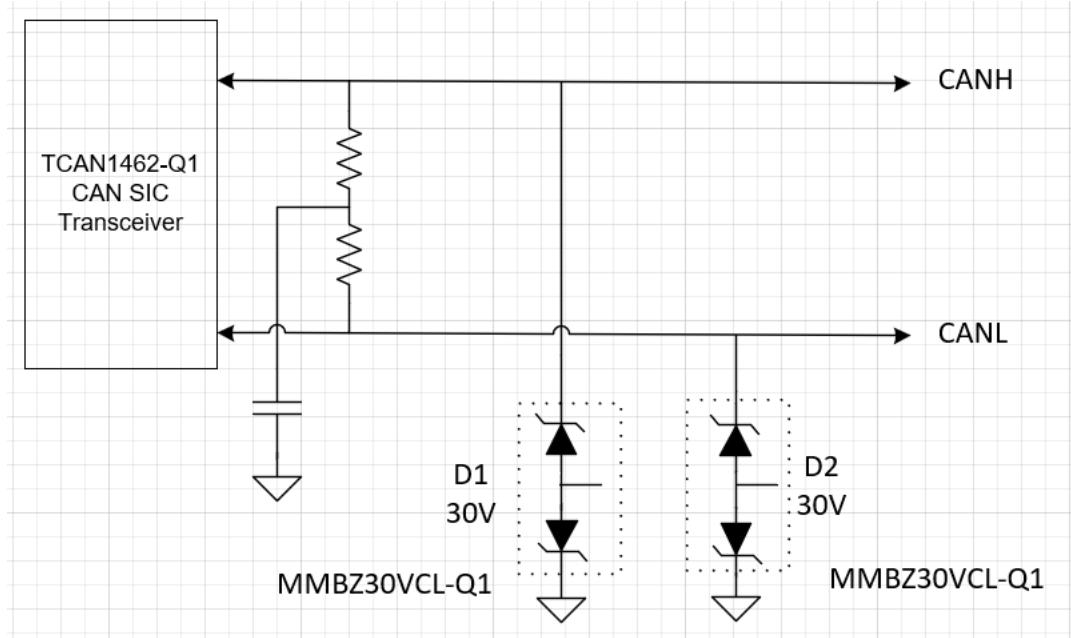


图 6-6. CAN SIC 典型应用电路

### 6.2 ESD 二极管

ESD 二极管通常用于需要低线路电容以避免损坏数据位的更快速的数据接口。例如，2000 年发布的 USB 高速 (USB 2.0) 规定最大速度为 480Mbps。数据线 (D+/D-) 为双向，当拉高时在大约 3.3V 的电压下运行，因此建议使用工作电压为 3.6V 的 ESD 二极管。为避免出现信号完整性问题，ESD 二极管线路电容应保持在最大 4pF 以下。ESD441 是一款单通道单向 ESD 二极管，其典型线路电容为 1pF。它具有 +/-30kV 空气间隙放电 ESD、+/-30kV 接触放电 ESD 和 6.2A 浪涌额定值。ESD441 非常适合 USB2.0 应用。图 6-7 显示了典型电路实现。

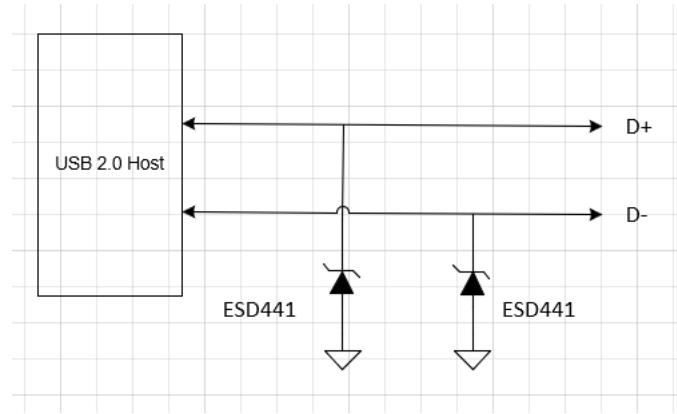


图 6-7. USB 2.0 典型应用电路

### 6.3 TVS 二极管

当需要两种过压钳位时，通常选择 TVS 二极管，并且必须保护系统免受较高功率浪涌事件的影响。因此，TVS 二极管的额定功率通常高于齐纳二极管或 ESD 二极管。最近，USB 电力输送 (USB PD) 标准将额定功率提高到 100W 以上。符合 USB PD 3.1 规范的 USB Type-C 连接器现在可以提供高达 240W (48V、5A) 的功率，此功率范围现在称为扩展功率范围 (EPR)。之前的 USB PD 规范限制为 20V 总线电压，而 USB PD 3.1 EPR 支持高达 48V 的电压电平。从额定电压和功率方面来说，这都需要使用额定值更高的 TVS 二极管。TVS5200 是一款单通道 TVS 二极管，采用小型 DFN 封装，具有 52V 工作电压、58.8V 钳位电压、20A 浪涌额定值以及 +/-15kV 空气间隙放电 ESD 额定值。TVS5200 是 USB PD 3.1 EPR 应用的首选方案。图 6-8 显示了典型电路实现。

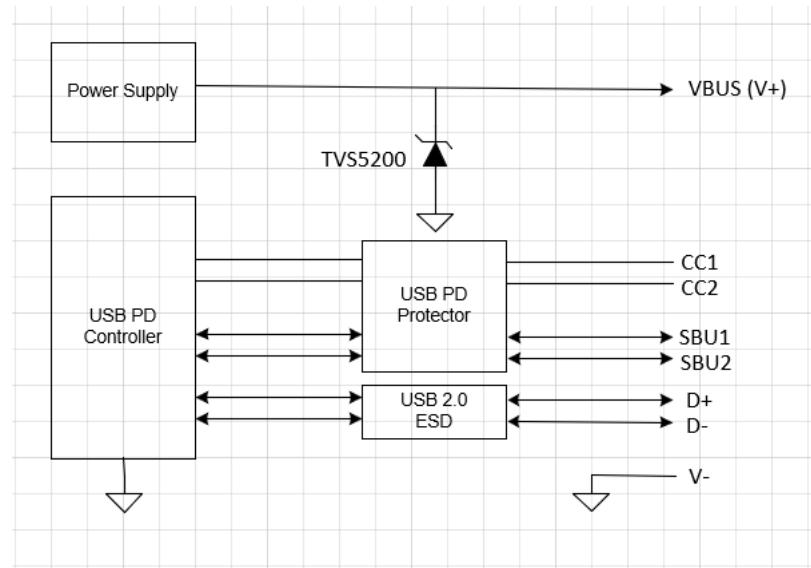


图 6-8. USB EPR 典型应用电路

## 7 总结

齐纳二极管是大多数系统保护方案的重要部分，正如本文档所探讨的，它相对于其他二极管类型的独特结构使其更适合在恒流条件下进行电压调节。齐纳二极管  $V_z$  在不同负载电流和温度等条件下的稳定性极其关键。实践证 TI 的齐纳二极管产品系列在这些规格中脱颖而出，因此对于电子行业所需的各种应用非常有价值。我们的齐纳管增加了品类齐全的 ESD 和 TVS 产品系列，为客户提供各种保护选项。如需探索这些设计，请访问 [TI.com](http://TI.com) 或咨询现场应用工程师。

## 8 参考资料

1. 德州仪器 (TI) , [BZX84Cx 采用 SOT-23 封装的齐纳稳压器二极管](#) 数据表。
2. 德州仪器 (TI) , [为何在大功率应用中使用 TI 齐纳二极管](#) 应用手册。
3. 德州仪器 (TI) , [低噪声齐纳二极管](#) 应用手册。
4. 德州仪器 (TI) , [系统级 ESD 保护指南](#) 应用手册。
5. 德州仪器 (TI) , [系统级 ESD 电路保护的设计注意事项](#) 模拟应用期刊。
6. 德州仪器 (TI) [我应该使用哪种 TI ESD/TVS 二极管来保护系统中的接口？常见问题解答](#)。
7. 德州仪器 (TI) , [适用于 TI 保护器件的 IEC 61000-4-X 测试](#) 应用手册。

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月