

## Application Brief

# TI 可编程逻辑器件 (TPLD) 中的半双工电源线通信



Ian Graham

### 电源线通信简介

电源线通信 (PLC) 是指通过电源线传输数据的一种做法。通过将电源线与信号线结合使用，可以减少所需的信号线总数。这为设计人员带来了多种优势。信号线的减少可减小总体设计尺寸，同时还有可能降低系统 BOM。它还可以实现与外部系统更简单的接口。

PLC 对于空间极其受限的设计（如可穿戴电子产品）特别具有吸引力。在这些系统中，PLC 可以在内部或外部线路上实现。在内部，PLC 可用于将数据从器件的一个区域传输到另一个区域，而无需添加额外的布线或导线。在外部，可以在充电线上实现 PLC，从而将充电触点简化为仅包含接地和 VCC 触点，同时仍允许与充电底座或控制器进行通信。这降低了充电线路、器件外部触点以及充电外设的复杂性，从而减少了磨损并降低了被入侵的可能性。

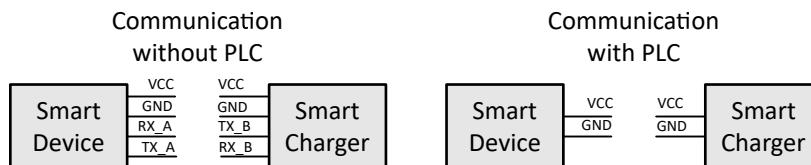


图 1. PLC 方框图

PLC 确实存在局限性：来自电源线的干扰可能导致信号衰减，且微控制器并非设计用于直接对接 PLC 系统信号或进行调制/解调。为了实现有效的 PLC，必须使用专用于 PLC 的 IC。

### 用于半双工 PLC 的 TPLD

TI 可编程逻辑器件 (TPLD) 系列中的所有 IC 均可针对有效的 PLC 进行编程，利用内部逻辑和时序元件来调制和解调 PLC 信号。这是半双工设计，意味着一次只有一侧可以发送数据。TPLD 不具备控制或解释所发送数据的功能，因此 PLC 线路上的任何通信协议都必须由 MCU 实现。本设计使用 UART 与 PLC 任一侧的 MCU 进行通信。

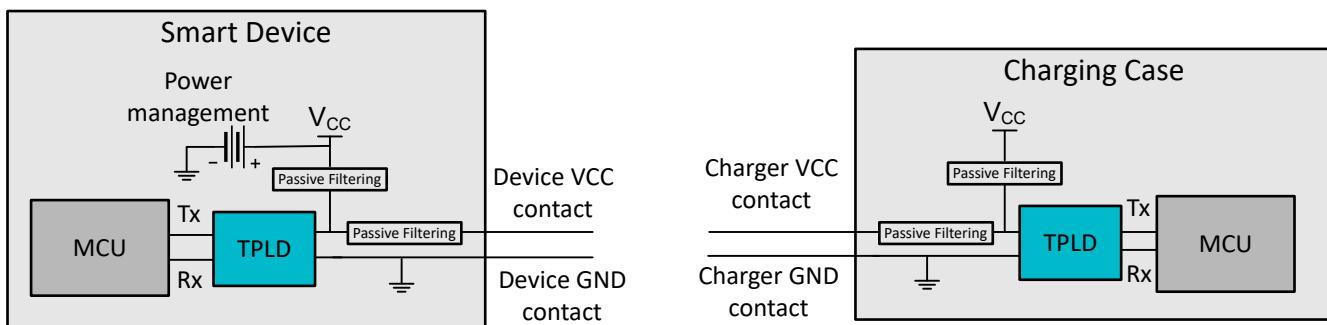


图 2. TPLD PLC 方框图

## TPLD PLC 内部图

在内部，TPLD 使用高频信号调制 UART 输入，并将结果发送至 PLC 输出。PLC 输入对来自 PLC 线路的高频信号进行解调，并将结果发送至 UART 输出。

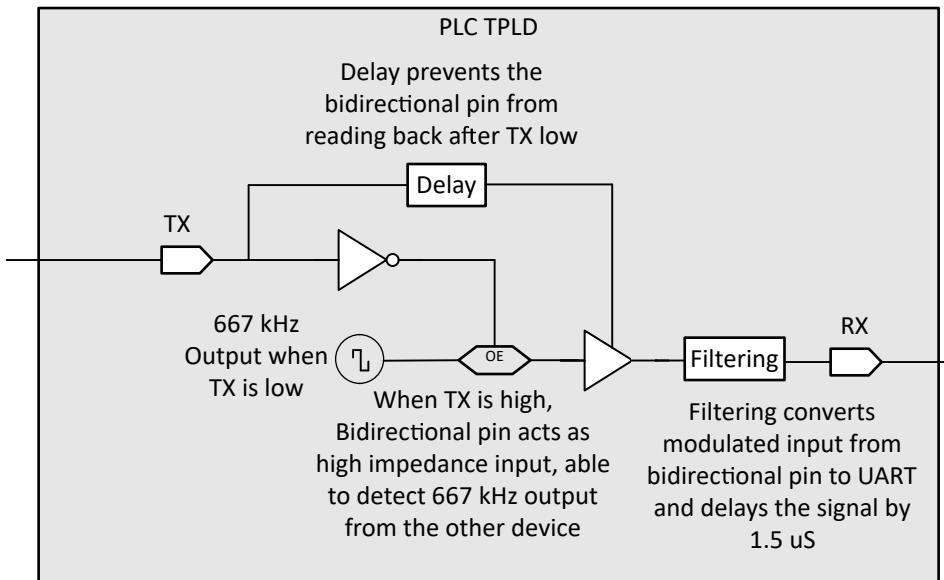


图 3. TPLD PLC 内部方框图

此方框图是使用下方所示的 TPLD 配置实现的。该电路图源自 TI 的 InterConnect Studio ( TPLD 的编程 GUI )。系统中的两个 TPLD 共享相同的配置。

DC Power line communication at 115200 BAUD

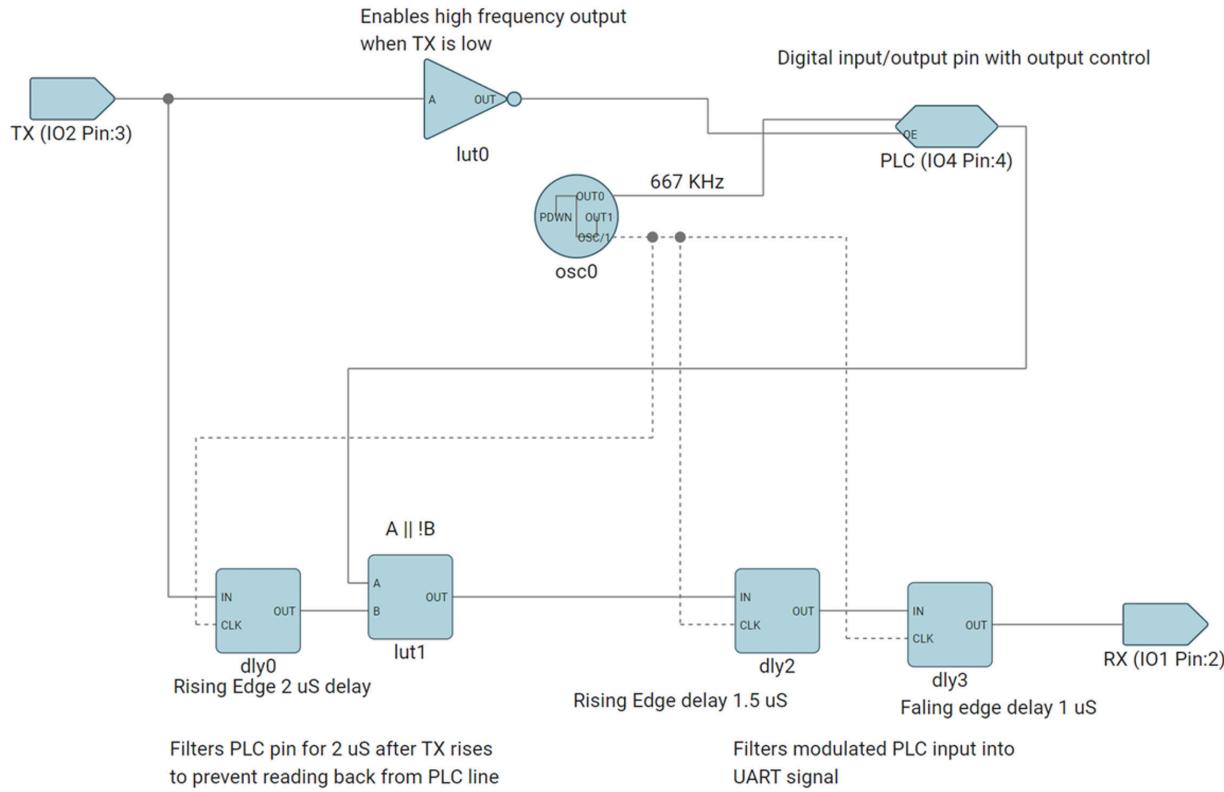


图 4. ICS 中的 PLC 设计

当 TX 引脚为低电平时，Lut0 模块将 PLC 使能为输出，从而使 PLC 引脚输出来自 Osc0 的高频信号。

Dly0 和 Lut1 块可防止 TPLD 读回其作为输出产生的脉冲反馈。Dly2 块充当滤波级，通过将任何输入的下降沿扩展为  $1.5 \mu\text{s}$  的负脉冲，将高频调制信号恢复为 UART 信号。Dly3 块延伸脉冲的正极侧，通过稍微延伸正边沿以恢复其原始长度。

### TPLD PLC 系统图

第一个 TPLD 的 PLC 输出通过电容器分流，在 PLC 线路上产生高频噪声，随后该噪声被分流至第二个 TPLD 的 PLC 输入线。由于第二个 TPLD 的 PLC 输入被偏置在  $2.5\text{V}$  直流电压（接近 TPLD 的开关阈值）。因此第二个 TPLD 能够检测到该高频噪声。电感器将通信线路与 VCC 电源轨隔离，从而防止噪声在 PLC 线路上被滤除，或干扰 VCC 电源轨上的其他元件。

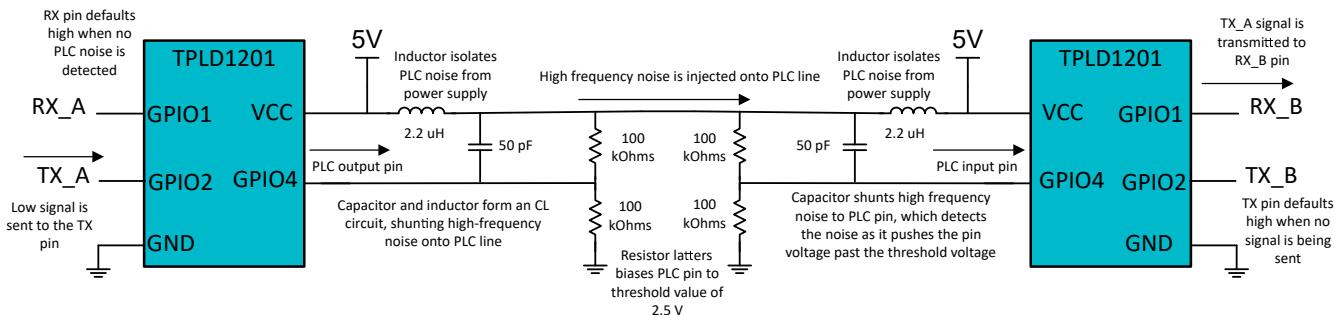


图 5. TPLD PLC 系统图

下方示波器截图显示了发送端 TPLD 的行为以及直流线路上的信号。直流线路偏置为 5V，而 TPLD 的 PLC 线路偏置为 2.5V。



图 6. PLC TX 侧示波器图片

下一张示波器截图展示了接收 TPLD 的行为。TPLD 将 PLC 输入信号转换为数字数据输入，随后 Dly2 模块通过将每个负脉冲延长 1.5  $\mu$ s，将其转换回 UART 流。Dly3 块会略微截断负脉冲，从而恢复原始数据流。

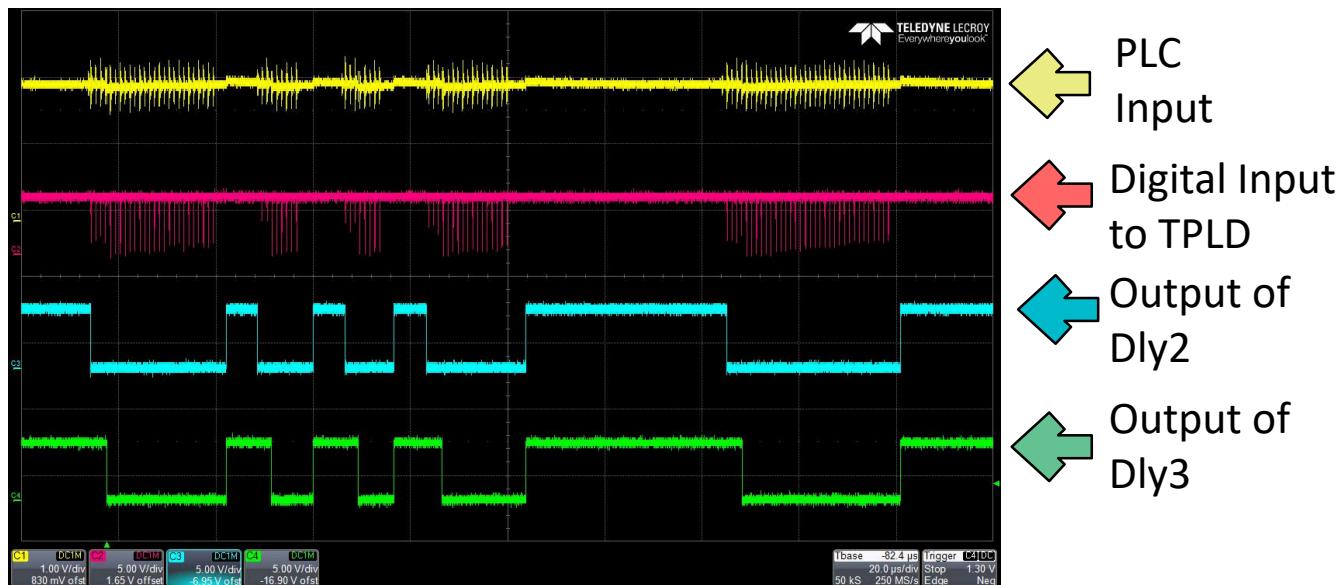


图 7. PLC RX 侧示波器图片

## 设计注意事项

选择电阻分压器对的阻值，以将 TPLD 上的 PLC 引脚偏置到 TPLD 的开关阈值。这通常是 TPLD VCC 的  $\frac{1}{2}$ 。这还可以防止引脚上的电压振荡使引脚电压驱动为负值。如有必要，TPLD 可以在与 PLC 线路不同的电压电平下运行。电容器将 TPLD 引脚与 PLC 电源轨隔离，因此只要 TPLD 在器件建议的工作电压范围内运行，且 PLC 引脚偏置在器件 VCC 的  $\frac{1}{2}$ ，PLC 即可正常工作。

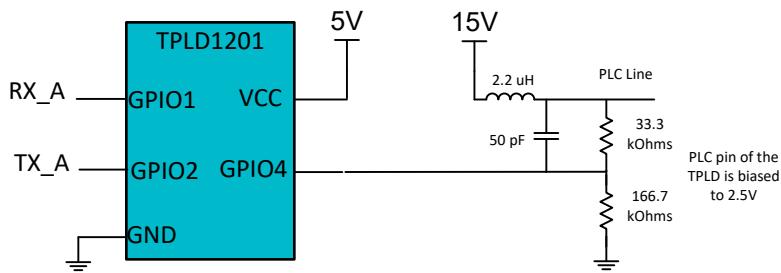


图 8. 具有 15V 电源轨的 PLC

选择电感器和电容器对是为了在 PLC 线路上产生特定频率的噪声，且该频率不会被电感器滤除。由于这是由整个系统决定的，确定 LC 组合产生噪声频率的最简单方法是对系统进行仿真，并对输出进行傅里叶变换。图 xxx 所示系统的预期噪声频率约为 21MHz，如下所示。对同一个系统执行波特分析表明，系统不会滤除 21MHz 的频率。因此，此 LC 组合适用于此设计。

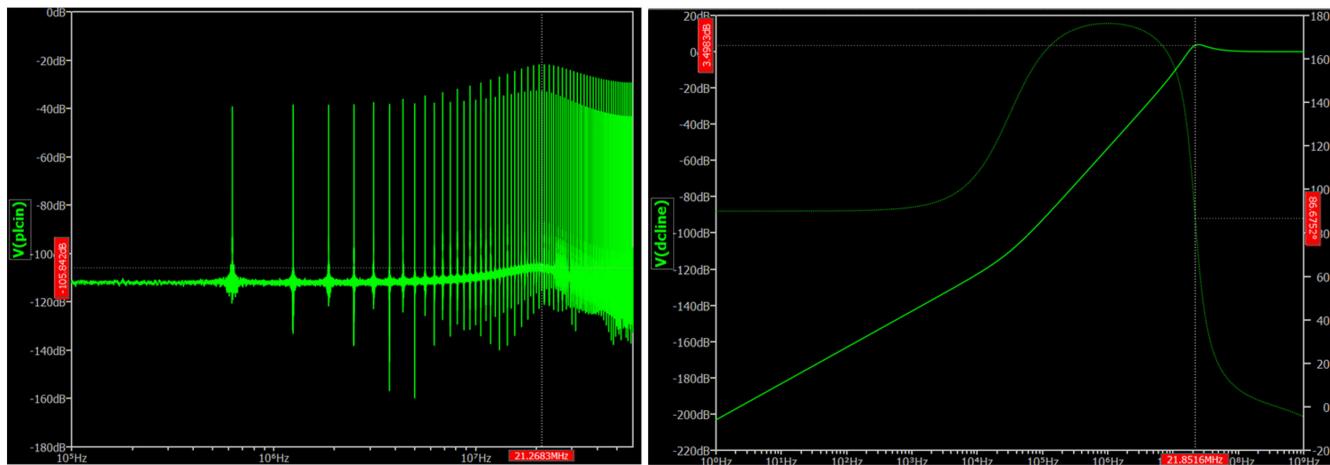


图 9. PLC FFT 和波特图

### 使用 TPLD 的 PLC 优势

TPLD1201 为 PLC 提供了一种低成本的小型设计，如下表所示。这大约是同类专用 PLC IC 成本的一半。

表 1. 解决方案尺寸和成本估算

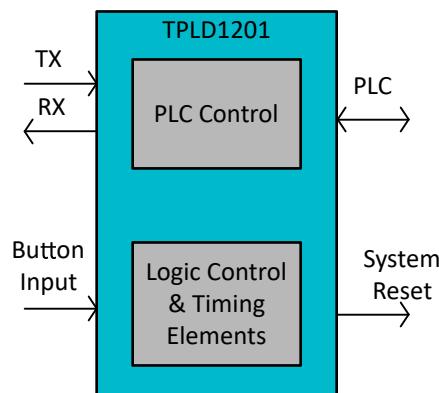
器件	每侧数量	成本 ( 美元 ) (1ku)	封装	面积 (mm <sup>2</sup> )
TPLD1201RWB	1	0.45	RWB	2.56
100nF 电容器 ( 旁路 )	1	0.02	402	0.5
2.2 μ H 电感器	1	0.11	806	3.2
50pF 电容器	1	0.0075	402	0.5
100k Ω 电阻器	2	0.0022	402	0.5
总成本 ( 美元 /1ku ) :		0.5919	总尺寸 :	7.76

用于 PLC 时，TPLD1201 具有多个未使用的引脚和逻辑块，可配置这些引脚和块以支持其他功能，例如按钮去抖、智能按钮控制或复位和时序逻辑。这样可以实现更高的器件集成度，从而进一步减小系统总 BOM 和设计尺寸。

**表 2. TPLD1201 中的其余块**

块	剩余数量
IO 引脚	5
计数器/延迟	1
查询表/触发器	4
查询表	3
边沿检测	1

进一步集成的可能示例如下所示。TPLD 中的时序和逻辑元件可用于根据用户控制的按钮输入，生成受控的定时复位脉冲。这种集成可以进一步节省空间和成本，并降低系统的复杂性。



**图 10. PLC 和系统并行复位**

TPLD 设计采用模块化方式，具备定制化空间，以更好地匹配系统要求。

有关 TPLD 的更多信息，请访问 [TPLD 产品页面](#)或在 [TI E2E™ 逻辑支持论坛](#)上向我们的工程师提问。编程 GUI InterConnect Studio 可在官网免费获取，用于开始构建、仿真和编程 TPLD 配置。

## 商标

所有商标均为其各自所有者的财产。

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月