

Design Guide: TIDA-010289

高功率放大器偏置控制器参考设计



说明

高功率放大器 (HPA) 通常需要来自射频前端发送器中的电源控制器的适当偏置, 以满足前端电源效率要求。此参考设计将 TI HPA 偏置控制器与 TI GaN 半桥功率级相结合, 演示了可变 GaN HPA 栅极偏置控制以及 GaN HPA 栅极或漏极脉冲。

资源

TIDA-010289	设计文件夹
LMG2100R026	产品文件夹
AFE20408	产品文件夹
TLV709A01	产品文件夹
TPS7A3001	产品文件夹
LP5907	产品文件夹

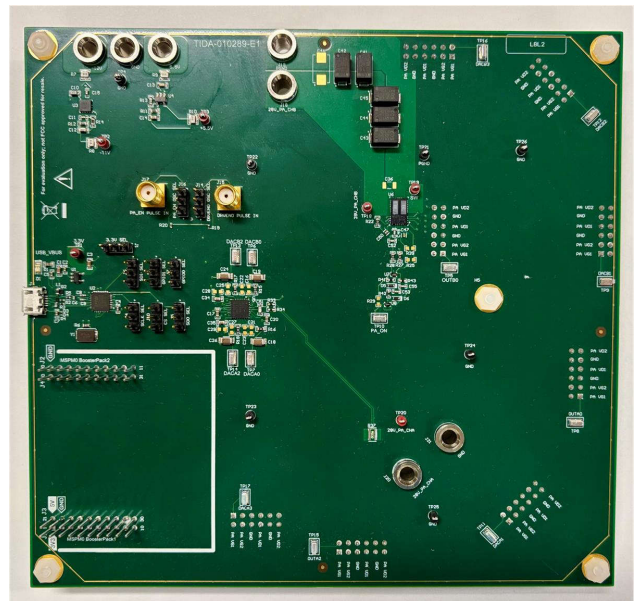
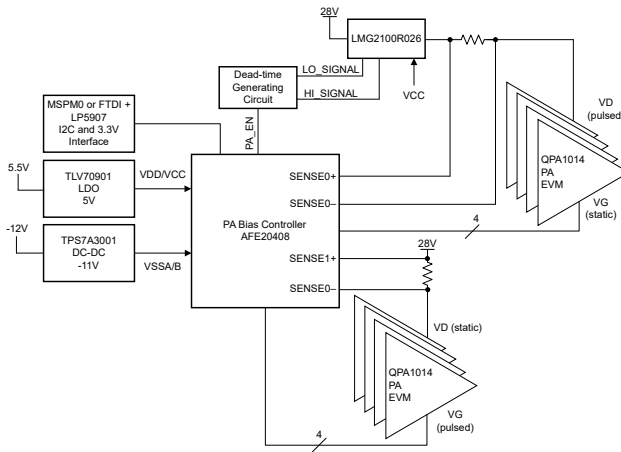


特性

- HPA 配置的脉冲漏极或栅极
 - 70ns 漏极上升时间和 88ns 栅极上升时间
- HPA 漏极上提供高达 28V 的电源
- 可选择性使用 SPI 或 I²C 接口连接 MSPM0 BoosterPack™ 插件模块
- 集成了电流和 HPA 漏极监控功能
- 通过电源时序特性为功率放大器 (PA) 提供适当的偏置

应用

- 雷达
- 电子战
- 导引头前端
- 软件定义无线电

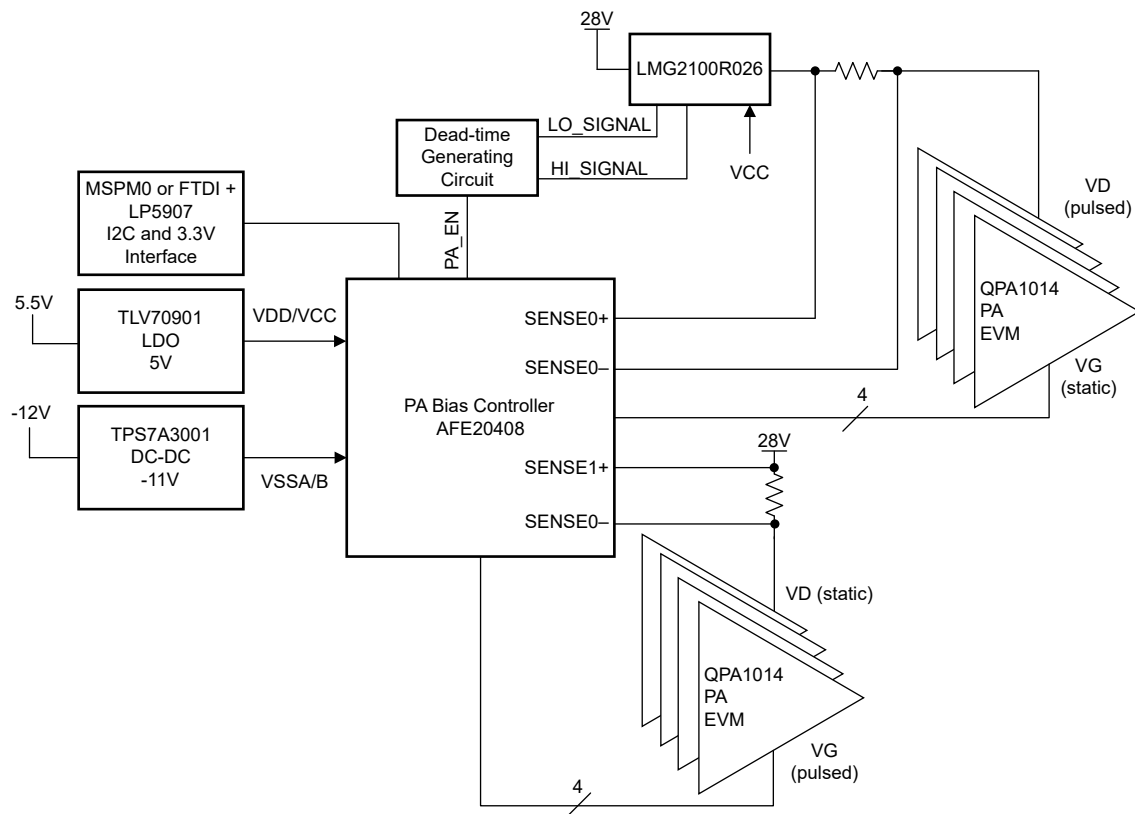


1 系统说明

雷达、电子战和导引头前端等国防应用利用高功率放大器传输射频信号，以足够的功率放大信号，从而克服经常有争议的射频环境中的通道损耗。尤其值得关注的是 GaN HPA，它与传统的横向扩散金属氧化物半导体 (LDMOS) HPA 相比，可提供更高的功率密度、给定功率水平下更好的线性度以及更高的效率。HPA 在线性和效率方面主导发送器前端的性能。HPA 在功耗方面的成本也较高。如果适当偏置和监控 HPA 偏置点，可提高效率并降低运营成本。漏极电流会根据温度、漏极电压和栅极电压等因素变化。漏极或栅极偏置电压需要随着 HPA 温度随工作时间的变化而变化，以尽可能提高输出效率。操作员监控 HPA 漏极电流和温度，以提高可靠性。这种监控可用于调整漏极或栅极电压电平。通过调整可补偿 HPA 漏极电流电平的变化。过去，PA 偏置电路采用分立式设计，其中一些 GaN 偏置模块仅需单个输出，尺寸可大于 125mm²。此参考设计的中心是德州仪器 (TI) 的 AFE20408 单芯片，可以监测和偏置多达八个 HPA，同时将偏置电路的尺寸减小 80%。AFE20408 提供可开启和关闭的独立栅极偏置设计。这可与半桥功率级配对使用，为多个 HPA 提供一个双芯片漏极脉冲调制和监控系统。

2 系统概述

2.1 方框图



2.2 设计注意事项

在 HPA 控制和监控系统中，修改栅极或漏极偏置点，以实现所需的 HPA 效率并保持一致的 HPA 漏极电流。在脉冲雷达等应用中，不仅修改 HPA 的栅极或漏极偏置点，而且栅极或漏极在夹断电压和偏置导通电压之间产生脉冲。此外，为了设置正确的偏置点，可以监测 HPA 的温度和漏极电流并将其反馈到控制器以确定正确的 HPA 偏置点，从而使 HPA 在运行时漏极电流保持恒定，继而保持 HPA 的高效运行并避免 HPA 损坏。设计人员在构建 HPA 偏置控制和监控系统时，需要评估关键设计因素。本节讨论的主要考虑因素包括：

- 有助于实现安全漏极脉冲调制的驱动器和压摆率控制
- 漏极脉冲调制时 FET 中的功率耗散
- HPA 漏极上的存储电容器组设计

2.2.1 半桥拓扑

HPA 漏极上的半桥功率级控制脉冲上升时间和下降时间、占空比以及脉冲宽度。HPA 漏极上的半桥功率级拓扑允许将脉冲上升和下降时间驱动至 28V 电源轨，或驱动至与是否驱动 FET 的高侧 FET 或低侧栅极相关的 0V 电源轨。上升和下降时间长度可分别由半桥高侧 GaN FET 源极引脚和 VCC 引脚上的电阻值来确定。通过增大电阻值，可以减少过冲和振铃，但代价是会降低压摆率速度。

半桥功率级驱动器的 PWM 输入决定了脉冲调制序列的脉冲宽度和占空比。在该参考设计中，来自 PA 偏置控制器的 PA_ON 信号通过死区时间生成电路，以提供具有死区时间带的互补 PWM 信号，从而防止两个 FET 同时被驱动为高电平，从而防止对半桥造成损坏。概括而言，死区时间生成电路由两条逆变器路径和一个 RC 电路组成，在半桥功率级驱动器的输入端产生具有死区时间带的互补 PWM 信号。增大每个逆变器路径上的电阻器会增大死区时间带，从而更大幅度地降低同时导通两个 FET 的风险。该参考设计能够将 MSPM0 BoosterPack 连接到电路板，并且可以将导线从 MSPM0 上的两个 PWM 引脚连接到半桥功率级驱动器的高输入和低输入端（请确保取消安装连接到半桥功率级高输入和低输入端的电阻器）。以这种方式使用 MSPM0 BoosterPack 可实现漏极脉冲控制，同时绕过死区时间生成电路。

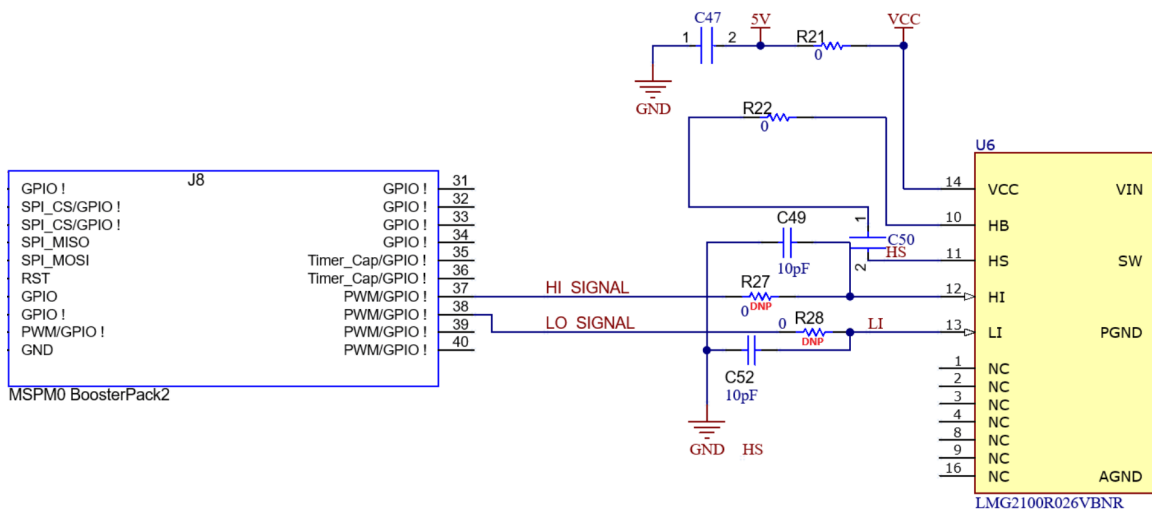


图 2-1. MSPM0 接线图

2.2.2 功率耗散设计注意事项

在实施硬开关半桥实现以生成漏极脉冲时，需要考虑 FET 上的功率耗散，以表明系统散热是可以容忍的。在计算通过半桥 FET 的功率损耗以及比较系统的不同半桥架构时，可以考虑以下公式和系统参数。

$$\text{Conduction loss formula: } I^2 \times R_{DS(on)} \times D \quad (1)$$

$$\text{Gate charge loss formula: } V_{IN} \times Q_{OSS} \times f_{SW} \quad (2)$$

$$\text{Output capacitance losses formula: } V_{IN}^2 \times C_{LOAD} \times f_{SW} \quad (3)$$

其中

- D 是占空比，以百分比表示
- f_{SW} 为开关频率
- C_{LOAD} 是负载电容
- I 是输出电流
- V_{IN} 是输入电压
- $R_{DS(on)}$ 和 Q_{OSS} 在半桥功率级或 MOSFET 数据表中进行了定义

上述损耗可以乘以结至板热阻（可在半桥功率级或 MOSFET 数据表的热性能信息中找到），从而计算最终用户电路板的温升。

2.2.3 HPA 漏极电容器组设计

设计人员必须选择一个电容器组，该电容器组能够在 HPA 应用的导通和关断开关操作期间处理快速压摆率负载。该设计需要根据预期最大电流、预期最大脉冲宽度和脉冲期间可接受的压降量来提供正确的电容值。还必须评估阻抗和等效串联电阻 (ESR)，确定在选择电容器时，开关频率不受设计带宽的限制。用于求解处理负载瞬态所需的电容量和最大阻抗的公式如下所示：

$$I = C (dV/dt) \quad (4)$$

$$Z_{TARGET} = \Delta V_{OUT} / I_{Step} \quad (5)$$

其中

- I 是允许的最大电流
- C 是总电容
- dV 是压降
- dt 是最大脉冲宽度
- Z_{TARGET} 是目标阻抗
- ΔV_{OUT} 是 V_{OUT} 上允许的瞬态 \pm 摆幅
- I_{Step} 是负载瞬态阶跃大小

对于此参考设计，允许的最大电流为 3.7A，由 HPA 数据表中漏极电流（欠驱动）的建议工作条件驱动。假设最大脉冲宽度为 100 μs ，28V HPA 漏极轨上的压降为 7.5%。这些条件下可产生驱动 HPA 漏极的半桥功率级器件输入端的电容。 ΔV 将电流和压降代入第二个公式（如 I_{Step} 和 ΔV_{OUT} ），以产生目标阻抗。根据目标阻抗和电容，可以利用电容器供应商提供的电容器选择工具来确定：选择哪些电容器能够满足所需带宽范围内的阻抗和 ESR。

2.2.4 栅极和漏极脉冲调制注意事项

AFE20408 具有多达八个输出，可用于设置八个 HPA 的栅极偏置，每个输出都可以在所需的偏置点和夹断电压之间产生脉冲。OUT 引脚可以具有较短上升和下降时间，具体时间由设置高压电平的 DAC 和相应 OUT 之间的电容差决定（例如，DACA0 对应 OUTA0，DACA2 对应 OUTA2，依此类推）。然而，DACA1、DACB1、DACA3 和 DACB3 引脚具有较长的上升时间，但由于这些输出上的较高阻抗开关而在脉冲调制时保持较短下降时间。为了快速将八个脉冲应用至 HPA，一个替代设计注意事项是对进入 HPA 漏极的半桥进行脉冲控制，然后使用 AFE20408 的八个输出端在整个系统运行期间逐渐偏置电压。

2.2.5 其他注意事项

该参考设计可在建议的 28V 工作漏极电压下与 Qorvo GaN HPA QPA1014 EVM 搭配使用，通过 J22 连接到 J29 接头。

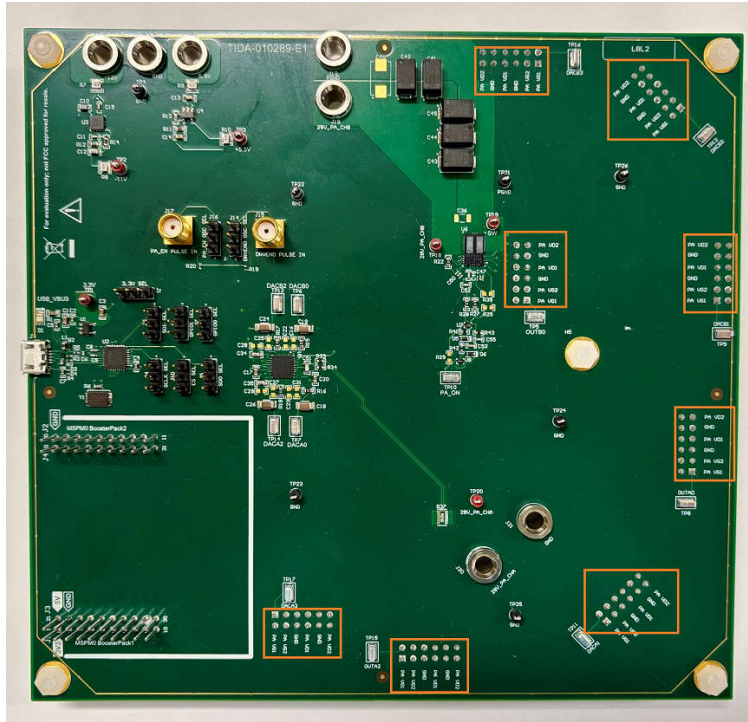


图 2-2. TIDA-010289 电路板：突出显示了 J22 至 J29

通常，GaN HPA 可能会超过该电压高达 50V 左右，并且指向 HPA EVM 的电源轨引脚映射因 EVM 而异。为了使此参考设计与其他 HPA 兼容，需要使用目标 EVM 评估 J22 到 J29 上的引脚映射，以便进行评估，检查是否存在差异并进行任何所需的调整。设计人员还需要使用带有适当功率降额的电容器替换电容器组。请参阅本设计指南的 [HPA 漏极电容器组设计](#) 部分，验证电容器组的电容、阻抗和 ESR 是否可支持更高的功率瞬态。所选的 LMG2100R026 是 93V 连续、100V 脉冲式 53A 半桥功率级，可提供漏极电压，即使在更高的功率级别下也可支持 GaN HPA。

QPA1014 EVM 栅极电压范围的上限为 0V。AFE20408 的栅极电压范围分别根据 VSS 和 VCC 引脚的要求来选择，以实现电压下限和电压上限。通过将 VCC 引脚连接到 10V 电源轨，可选择高达 10V 的更高电压限制，但这需要重新设计参考设计。

2.3 重点产品

2.3.1 AFE20408

AFE20408 PA 偏置控制器通过两个独立的 A 和 B 通道组使用八个输出引脚 (即所有四个 OUT 引脚、DACA1、DACB1、DACA3 和 DACB3 引脚) 驱动 HPA 接口的栅极电压。AFE20408 的输出电压可以切换到两个通道组中任何一个的 VCC 和 VSS 输入所设置的电压范围内的任何电压。八个输出可以通过 DRIVEN0 引脚或内部寄存器在 AFE20408 电压范围内的高电压和低电压之间发出脉冲。AFE20408 具有两对电流检测和电压检测引脚, 用于监测 HPA 的漏极电流和电压。

2.3.2 LMG2100R026

LMG2100R026 是一款半桥 GaN 功率级, 用于以脉冲打开和关闭 HPA 漏极电源。LMG2100R026 从电路板上的死区时间生成电路接收来自 PA_EN GPIO 信号的高电平信号和低电平信号, 以在 28V 至 0V 之间驱动 HPA。作为另一种选择, MSPM0 可安装到电路板上, 并使用两个具有可编程死区时间生成功能的互补 PWM 信号进行配置。LMG2100R026 还能够将 HPA 的漏极驱动至更高的电压 (例如 GaN HPA 中常见的 50V)。备选的 TI 半桥 GaN 功率级包括 LMG2100R044 和 LMG5200, 在决定开关 HPA 漏极时可以考虑这两个功率级。此外, 也可以考虑将外部 FET 与 TI 的半桥驱动器 LMG1210 和 LMG1205 配合使用, 如 [LMG1205 高频运行期间高级 GaN FET 驱动器的设计注意事项](#) 应用手册中所示。

3 硬件、软件、测试要求和测试结果

3.1 硬件要求

本参考设计的评估需要使用以下硬件：

- TIDA-010289 参考设计电路板
- 信号发生器，用于栅极脉冲调制 (可选)
- QPA1014 HPA 或等效 -10V 至 0V 栅极输入和 28V 漏极输入 HPA
- 电源 (12V 和 5.5V、10mA 和 28V、4.5A)
- USB A 转 USB micro-B 电缆
- MSPM0L1306 BoosterPack 或带 SPI 的等效器件 (可选)
- Tektronix 3 系列示波器或等效产品

3.2 软件要求

本参考设计的评估需要使用以下软件：

- [TIDA-010289_GUI_v1p0](#) (或更高版本)

3.3 测试设置

本节介绍如何设置和测试参考设计。图 3-1 展示了此参考设计的测试装置。

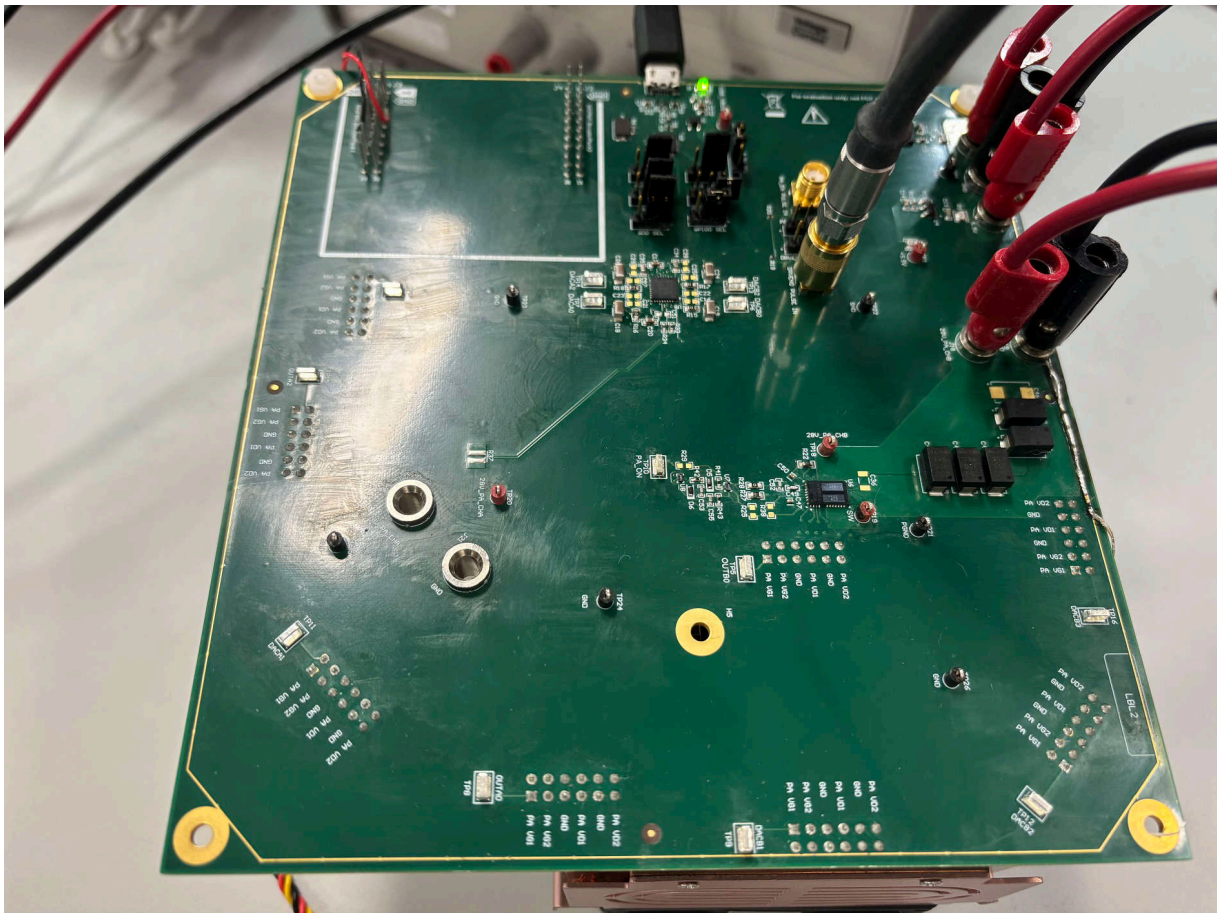


图 3-1. TIDA-010289 测试设置

3.3.1 初始硬件设置

- **电源输入** - 使用 J13 作为两者的接地基准，将 -12V 输入连接到 J11，将 +5.5V 输入连接到 J12。将电源的电流限制设置为 10mA。启用 -12V 和 5.5V 电源。
- **启用跳线** - 在以下六个接头的引脚 1 和 2 之间放置一个分流器：J1、J4、J5、J6、J7 和 J10。如果在参考设计中使用 MSPM0 Booster Pack 来驱动 3.3V、SPI 和 GPIO0 信号，则在 2 和 3 之间放置一个分流器，而不是上述接头。
- **插入 USB 电缆** - 将带有 USB micro-B 插头的电缆插入板载插座 (J3)，然后将电缆的另一端连接到计算机。

3.3.2 安装 HPA

要评估与 AFE20408 PA 偏置控制器配对的 LMG2100R026 漏极脉冲调制，请执行以下操作：

- 将 HPA EVM 插入以下任一接头之中：J23、J25、J27 或 J29。
- 将 28V 输入连接到 J18 和 J19 (GND)，并根据 HPA 漏极电流限值设置电流限值。
- 启用 28V 电源。

要在不使能漏极脉冲的情况下评估 AFE20408 PA 偏置控制器，请执行以下操作：

- 将 HPA EVM 插入以下任一接头之中：J22、J24、J26 和 J28。
- 将 28V 输入连接到 J20 和 J21 (GND)，并根据 HPA 漏极电流限值设置电流限值。
- 在相关的夹断栅极电压之前，请勿启用 28V 电源（请参阅 HPA 上偏置和下偏置部分）。

3.4 测试结果

本节中显示的测试结果使用以下的测试条件：

- HPA EVM 已插入 J29（除非另有说明）
- 28V HPA 漏极电压
- Qorvo QPA1014 HPA EVM 设置
 - 栅极电压源：J29 的 OUTB0
 - 漏极电压源：LMG2100R026 输出（即 PAVDD1）
 - 为避免栅极电压上升时间变长，从 QPA1014 EVM 中移除了 10 μ F 大容量电容器 (C1)（请参阅数据表的第 12 页）

3.4.1 针对 HPA 进行上偏置和下偏置

要对接头 J22 上的 QPA1014 HPA 进行偏置，请执行以下操作：

- 启动 TIDA-010289 GUI
- 转到 GUI 中的 *Manual Operation* 选项卡
- 将 DACA2 字段设置的值从 -10V 更改为 -6V
- 单击 GUI 中的 DRVEN0 Low 按钮，触发电压变化。现在，该按钮显示 DRVEN0 High。
- 可通过打开 28V 电源来手动施加 28V 电压。
- 将 DACB0 字段从 -6V 更改为大约 -2.7V，直到电流读取电源上的 450mA 或使用 SENSE0 字段进行测量。小心地缓慢上升，以免损坏 HPA。

要将 HPA 下偏置，请反向执行下偏置程序。通过分别修改 DACA3、DACA1 和 DACA0，可以对 J24、J26 和 J28 遵循相同的过程。

图 3-2 显示了手动通过电源设置漏极电压后，HPA 上偏置和下偏置过程的结果。

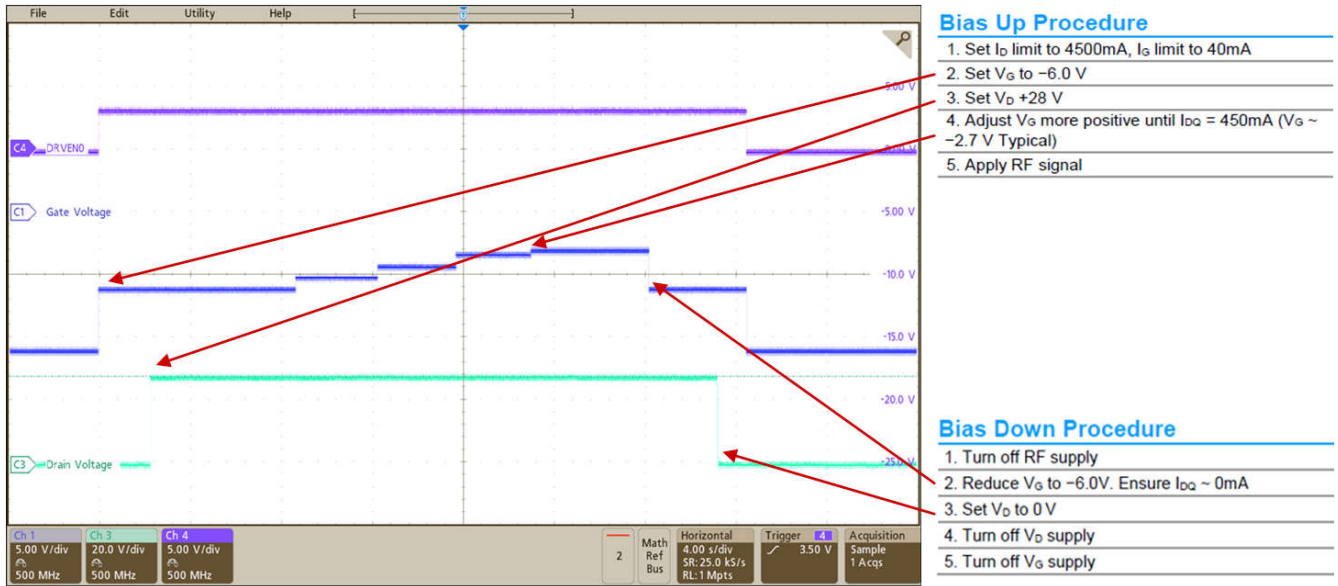


图 3-2. 针对 HPA 进行上偏置和下偏置

要使用接头 J29 执行偏置序列，请将 J4 - J6 和 J10 的位置 2 连接到 MSPM0 或 FT4232 SPI，而不是板载 FT4222 SPI，并执行以下操作：

- 启动 TIDA-010289 GUI
- 将 J11 上的电源电压设置为器件的夹断电压（例如，QPA1014 为 -6 V）
- 在 GUI 中，转到 *HPA Bias Operation* 选项卡
- 选择约为 -2.7 V 的结束电压
- 将 DRIVEN 长度字段（单位为 μ s）设置为 1200
- 单击 Start Sequence 按钮

通过分别修改 DACB2、DACB3 和 DACB1，可以对 J23、J25 和 J27 遵循相同的过程。

图 3-3 展示了采用 LMG2100R026 使用 1.2ms 的驱动脉冲对 HPA 进行上偏置和下偏置过程的结果。

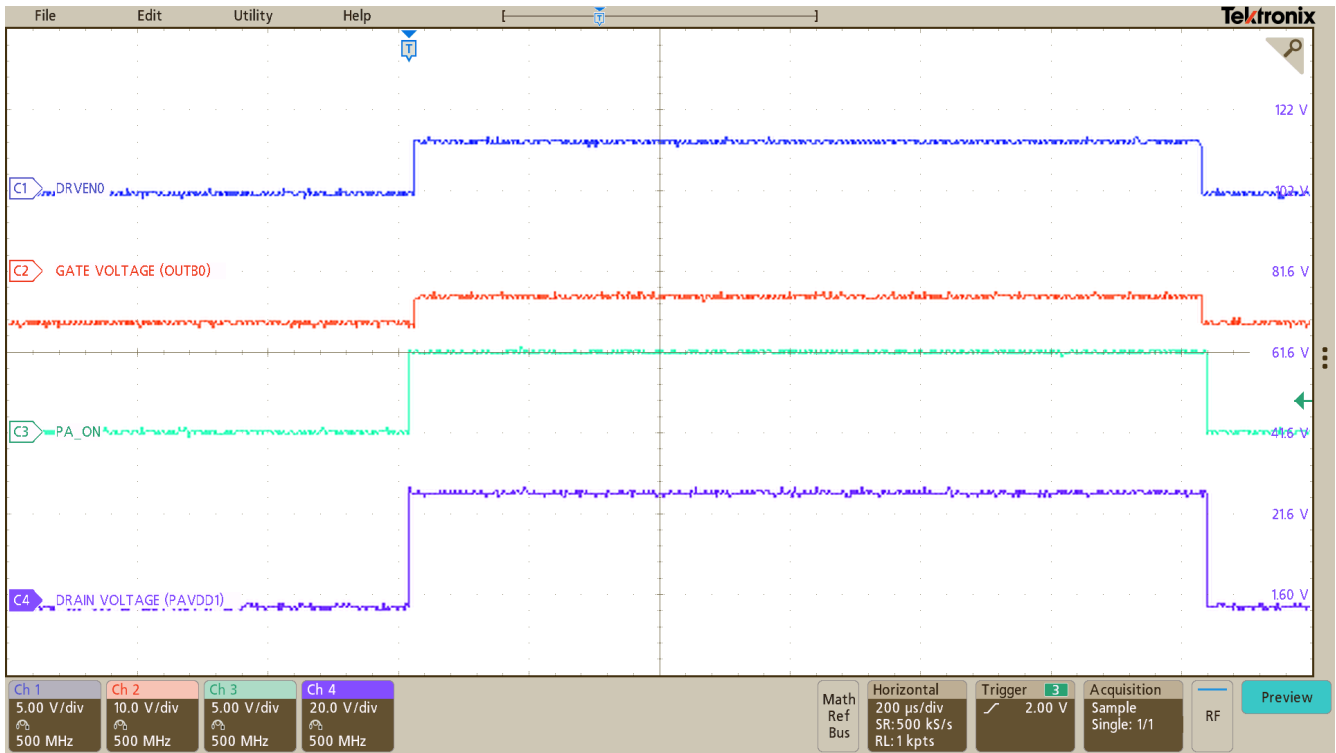


图 3-3. 上偏置和下偏置 HPA 序列

3.4.2 HPA 漏极调制

要执行 PA 漏极调制，请在 TIDA-010289 GUI 的毫秒开启和毫秒关闭字段中输入所需的值，然后单击左侧标记为 PAON 脉冲的按钮。图 3-4 至图 3-7 显示了用 LMG2100R026 对 HPA 进行脉冲调制的结果，该结果来自对 AFE20408 的 PA_ON 信号进行脉冲调制得到的 PWM 信号。上升时间约为 6ns，上升和稳定时间在约为 1.5V 的过冲下从基线到顶线不到 70ns。

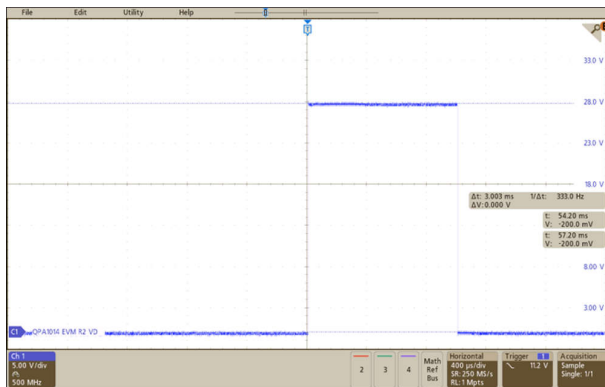


图 3-4. HPA 漏极调制 - 漏极脉冲

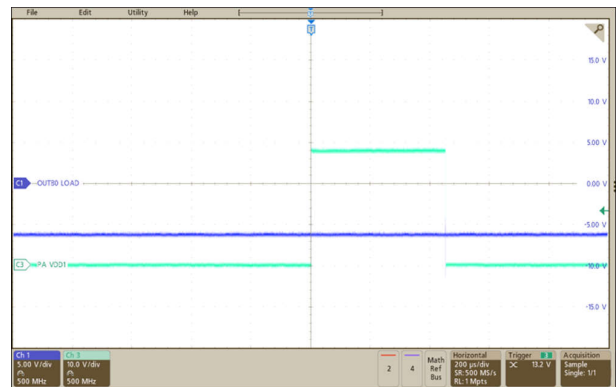


图 3-5. HPA 漏极调制 - 具有栅极偏置的漏极脉冲

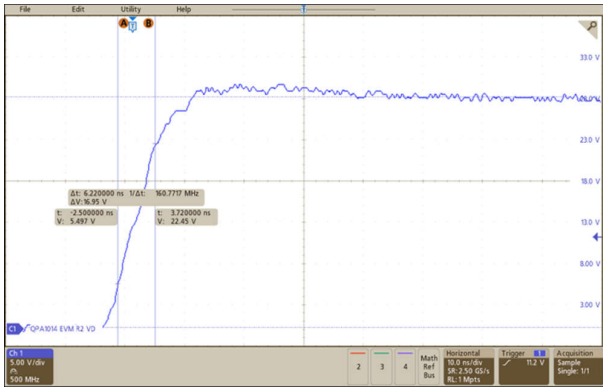


图 3-6. HPA 漏极调制 - 上升时间 (20% 至 80%)

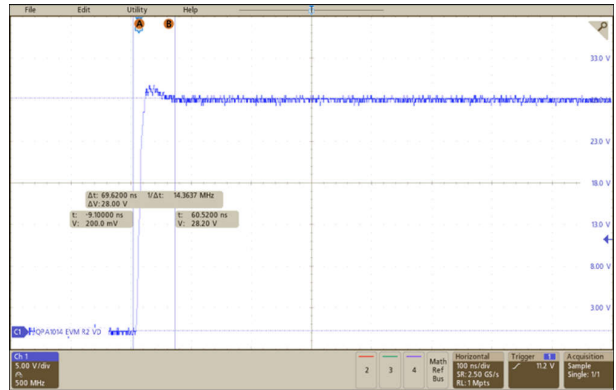


图 3-7. HPA 漏极调制 - 顶线到基线上升时间

3.4.3 HPA 栅极调制

要执行 HPA 栅极调制，将函数发生器连接到电路板上的 J15 SMA 母型连接器。在接头 J14 的引脚 2 至 3 上安装分流器。设置所需脉冲宽度和脉冲间隔。图 3-8 和 图 3-9 显示了以 100kHz 的频率、1 μs 的脉冲宽度和 10% 的占空比对 HPA 栅极进行脉冲调制的结果，以及以 300kHz 的频率、2 μs 的脉宽和 60% 的占空比对 HPA 栅极进行脉冲调制的结果。图 3-10 和 图 3-11 显示了栅极基线到顶线上升时间约为 88ns，以及 DRVEN0 至 HPA 栅极电压输入 94ns 的延迟时间。

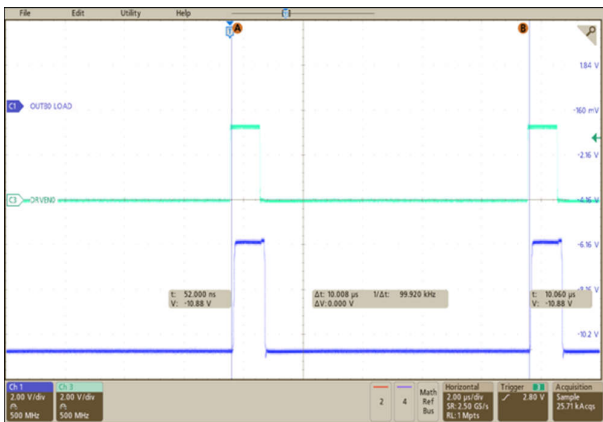


图 3-8. HPA 栅极调制 - 脉冲宽度：10% 占空比时 1 μs

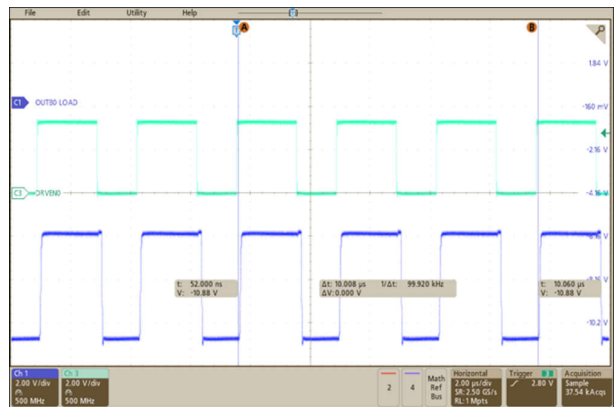


图 3-9. HPA 栅极调制 - 脉冲宽度：60% 占空比时 2 μs

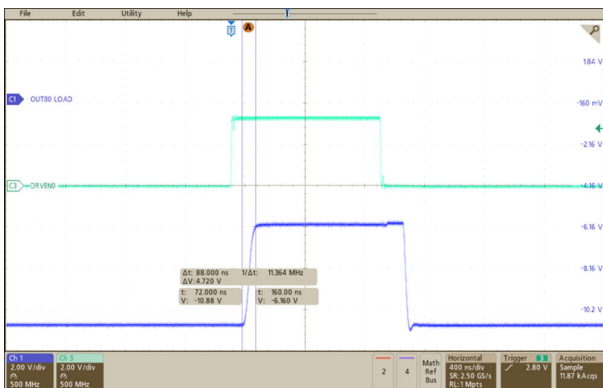


图 3-10. HPA 栅极调制 - 基线到顶线上升时间

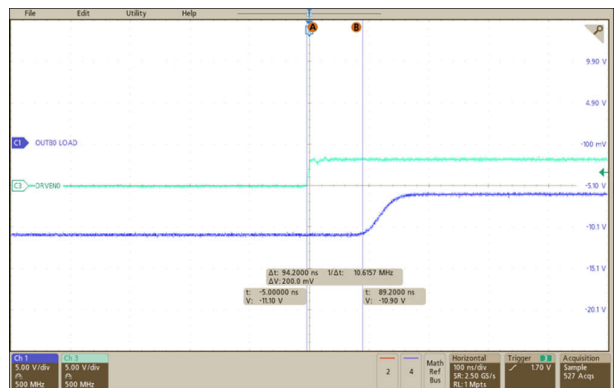


图 3-11. HPA 栅极调制 - DRVEN0 至 HPA 栅极电压延迟时间

4 设计和文档支持

4.1 设计文件

4.1.1 原理图

要下载原理图，请参阅 [TIDA-010289](#) 中的设计文件。

4.1.2 BOM

要下载物料清单 (BOM)，请参阅 [TIDA-010289](#) 中的设计文件。

4.2 工具与软件

软件

[软件](#) TIDA-010289 GUI

4.3 文档支持

1. 德州仪器 (TI), [LMG2100R026 100V、53A GaN 半桥功率级 数据表](#)
2. 德州仪器 (TI), [AFE20408 8 通道功率放大器监测器和控制器数据表](#)
3. 德州仪器 (TI), [TLV709 150mA、30V、3.2 \$\mu\$ A 静态电流、低压降线性稳压器数据表](#)
4. 德州仪器 (TI), [TPS7A30 -35V、-200mA、超低噪声、负线性稳压器数据表](#)
5. 德州仪器 (TI), [LP5907 250mA、低噪声、低 \$I_Q\$ LDO 数据表](#)

4.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

4.5 商标

TI E2E™ and BoosterPack™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月