



## 摘要

AM243x LaunchPad™ 开发套件是一款适用于德州仪器 (TI) Sitara™ AM243x 系列微控制器 (MCU) 的简单、低成本硬件评估模块 (EVM)。此 EVM 具有用于编程和调试的板载仿真功能以及用于简化用户界面的按钮和 LED，可让您在 AM243x MCU 上轻松开始开发。该 LaunchPad 还具有两个独立的 BoosterPack XL 扩展连接器、一个板载控制器局域网 (CAN) 收发器、两个 RJ45 以太网端口，以及一个板载 XDS110 调试探针。

## 内容

<b>1 前言：请先阅读</b> .....	3
1.1 如果您需要协助.....	3
1.2 重要使用说明.....	3
<b>2 套件概述</b> .....	5
2.1 套件内容.....	6
2.2 关键特性.....	6
2.3 元件标识.....	7
2.4 BoosterPack.....	8
2.5 合规性.....	8
2.6 安全性.....	8
<b>3 电路板设置</b> .....	9
3.1 电源要求.....	9
3.1.1 使用 USB Type-C 连接器的电源输入.....	10
3.1.2 电源状态 LED.....	12
3.1.3 电源树.....	14
3.1.4 电源序列.....	15
3.2 按钮.....	15
3.3 引导模式选择.....	16
<b>4 硬件说明</b> .....	17
4.1 功能方框图.....	17
4.2 BoosterPack 接头.....	18
4.2.1 BoosterPack 的 Pinmux.....	20
4.3 GPIO 映射.....	29
4.4 复位.....	30
4.5 时钟.....	31
4.6 存储器接口.....	32
4.6.1 QSPI 接口.....	32
4.6.2 电路板 ID EEPROM.....	33
4.7 以太网接口.....	34
4.7.1 以太网 PHY 配置.....	35
4.7.2 以太网 PHY - 电源、时钟、复位、中断.....	37
4.7.3 以太网 RJ45 连接器中的 LED 指示.....	37
4.8 USB 2.0 接口.....	38
4.9 I2C 接口.....	38
4.10 工业应用 LED.....	39
4.11 UART 接口.....	40
4.12 eQEP 接口.....	41
4.13 CAN 接口.....	43
4.14 FSI 接口.....	44

4.15 JTAG 仿真.....	46
4.16 测试自动化接口.....	47
4.17 SPI 接口.....	49
<b>5 参考文献.....</b>	<b>50</b>
5.1 参考文档.....	50
5.2 此设计中使用的其他 TI 组件.....	50
<b>A E3 设计变更.....</b>	<b>51</b>
<b>B 修订版 A 设计变更.....</b>	<b>53</b>
<b>修订历史记录.....</b>	<b>54</b>

## 插图清单

图 2-1. AM243x LaunchPad 电路板.....	5
图 2-2. 系统架构.....	6
图 2-3. AM243x LaunchPad 顶部元件标识.....	7
图 2-4. AM243x LaunchPad 底部元件标识.....	7
图 2-5. 安全字段参数.....	8
图 3-1. USB Type-C 电力输送分级.....	10
图 3-2. Type-C CC 配置.....	11
图 3-3. USB Type-C 电源输入.....	12
图 3-4. 电源状态 LED.....	13
图 3-5. AM243x LaunchPad 的电源树图.....	14
图 3-6. 电源序列.....	15
图 3-7. 引导模式 DIP 开关.....	16
图 4-1. AM243x LaunchPad 功能方框图.....	17
图 4-2. BoosterPack 接头引脚分配.....	18
图 4-3. 站点 #2 BoosterPack 接头.....	19
图 4-4. 80 引脚 BoosterPack 引脚分配.....	20
图 4-5. 复位架构.....	30
图 4-6. 时钟架构.....	31
图 4-7. QSPI 接口.....	32
图 4-8. 电路板 ID EEPROM.....	33
图 4-9. 以太网连接.....	34
图 4-10. CPSW 或 PRG RGMII1 以太网数据多路复用器.....	35
图 4-11. RGMII1 PHY 的以太网 PHY 配置.....	36
图 4-12. RGMII2 PHY 的以太网 PHY 配置.....	36
图 4-13. USB 2.0 接口.....	38
图 4-14. I2C 接口.....	38
图 4-15. 工业应用 LED.....	39
图 4-16. UART 接口.....	40
图 4-17. eQEP 接口.....	41
图 4-18. eQEP1 接头.....	41
图 4-19. eQEP2 接头.....	42
图 4-20. eQEP2 或 MCAN0 多路复用器选择电路.....	42
图 4-21. CAN 接口.....	43
图 4-22. MCAN 收发器和接头.....	43
图 4-23. FSI 接口.....	44
图 4-24. FSI 接头.....	45
图 4-25. FSI 或 BoosterPack 多路复用器选择电路.....	45
图 4-26. JTAG 接口.....	46
图 4-27. JTAG 的 micro-B USB 连接.....	46
图 4-28. 测试自动化接头.....	47
图 4-29. 从 SoC 到 BoosterPack 连接器的 SPI 连接.....	49

## 表格清单

表 3-1. USB Type C 电缆的拉电流能力和状态.....	12
表 3-2. 电源状态 LED.....	12
表 3-3. LaunchPad 按钮.....	15
表 3-4. 引导模式选择表.....	16

表 4-1. BoosterPack 站点 #2 的 BoosterPack 电源.....	19
表 4-2. 引脚多路复用图例.....	21
表 4-3. J1 连接器的引脚多路复用选项 - 位置 1.....	21
表 4-4. J2 连接器的引脚多路复用选项 - 位置 1.....	22
表 4-5. J3 连接器的引脚多路复用选项 - 位置 1.....	22
表 4-6. J4 连接器的引脚多路复用选项 - 位置 1.....	22
表 4-7. J1/J3 连接器在原理图中的网络名称和封装信号名称.....	23
表 4-8. J2/J4 连接器在原理图中的网络名称和封装信号名称.....	24
表 4-9. J5 连接器的引脚多路复用选项 - 位置 2.....	25
表 4-10. J6 连接器的引脚多路复用选项 - 位置 2.....	25
表 4-11. J7 连接器的引脚多路复用选项 - 位置 2.....	26
表 4-12. J8 连接器的引脚多路复用选项 - 位置 2.....	26
表 4-13. J5/J7 连接器在原理图中的网络名称和封装信号名称.....	27
表 4-14. J6/J8 连接器在原理图中的网络名称和封装信号名称.....	28
表 4-15. GPIO 映射表.....	29
表 4-16. 时钟频率表.....	31
表 4-17. 电路板 ID 存储器标头信息.....	33
表 4-18. 以太网 PHY 配置值.....	37
表 4-19. FSI 接头引脚说明.....	44
表 4-20. 测试自动化信号说明.....	47
表 4-21. 测试自动化接头引脚分配.....	48
表 A-1. E3 RJ45 连接器.....	51
表 A-2. E3 GPIO 映射.....	51
表 A-3. E3 以太网 PHY 信号映射.....	52
表 A-4. E3 LED ACT 信号电阻安装.....	52
表 B-1. SoC_I2C0 上拉电阻值.....	53
表 B-2. BoosterPack 开关布线.....	53

## 商标

LaunchPad™, Sitara™, and E2E™ are trademarks of Texas Instruments.  
所有商标均为其各自所有者的财产。

## 1 前言：请先阅读

### 1.1 如果您需要协助

如果您有任何反馈意见或问题，请访问 TI 产品信息中心 (PIC) 和 [TI E2E™ 论坛](#)，其中提供了 Sitara MCU 和 AM263x LaunchPad 开发套件支持。有关 PIC 的联系信息，请访问 [TI 网站](#)。有关其他器件特定信息，请访问参考文档。

### 1.2 重要使用说明

---

#### 备注

AM243x LaunchPad 需要一个 5V、3A 的电源才能正常工作。虽然附带了 USB Type-C 电缆，但套件中不包含 5V、3A 电源，必须另行订购。据了解，[Belkin USB-C 壁式充电器](#) 能够与该 LaunchPad 和随附的 Type-C 电缆搭配使用。更多有关电源要求的信息，请参阅节 3.1。如果电源输入有误，红色 LED (LD9) 将持续亮起。更多有关电源状态 LED 的信息，请参阅节 3.1.2。

---

#### 备注

通过 USB Type-C 连接为 LaunchPad 供电后，需要通过 micro-B USB 端口进行 JTAG 连接。如果在建立 5V、3A 连接之前先进行 micro-B USB 连接，则 JTAG 可能无法连接。更多有关 JTAG 仿真的信息，请参阅节 4.15。

---

---

### 备注

对于 AM243x LaunchPad 的 E1 和 E2 版本，某些输出信号无法传播到 BoosterPack 接头。作为 SoC 焊球 R21、T19、U18、U20、V20 输出信号的任何 Pinmux 配置都将由隔离缓冲器 U32 进行选通，因为缓冲器的 DIR 引脚为低电平（仅允许从 B 侧到 A 侧进行数据传输）。无法传播到 BoosterPack 接头的信号包括：UART2\_RTSn、EHRPWM2\_A、EHRPWM2\_B 以及所列引脚上的任何 GPIO 信号。

---

## 2 套件概述

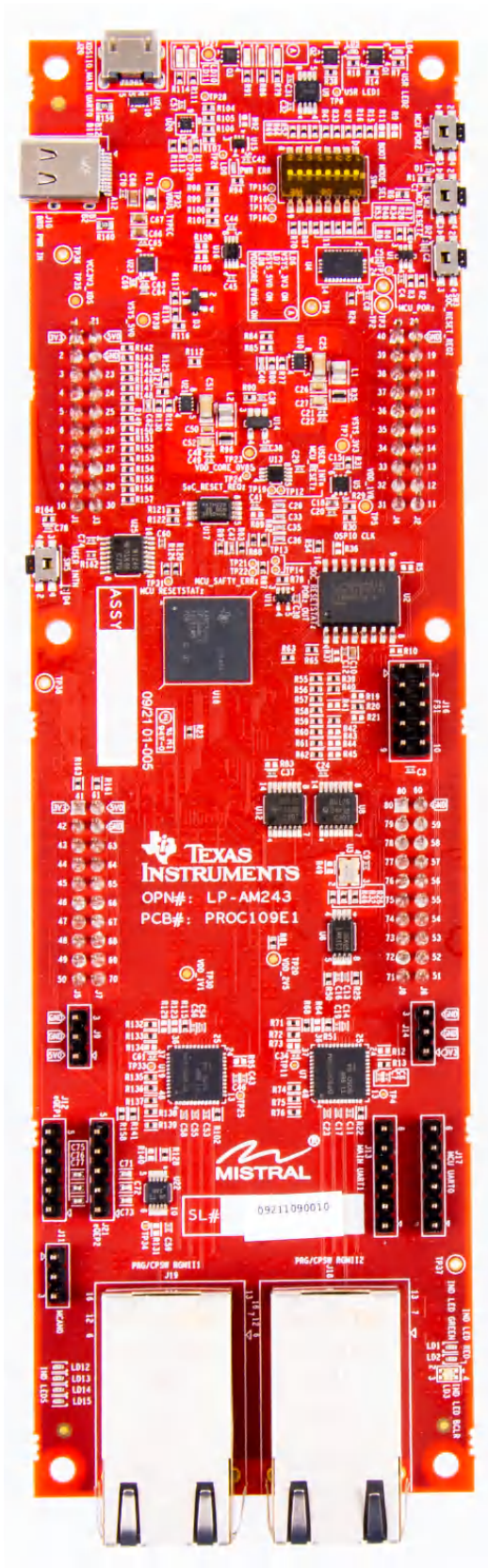


图 2-1. AM243x LaunchPad 电路板

图 2-2 展示了 AM243x LaunchPad 的总体顶层架构。

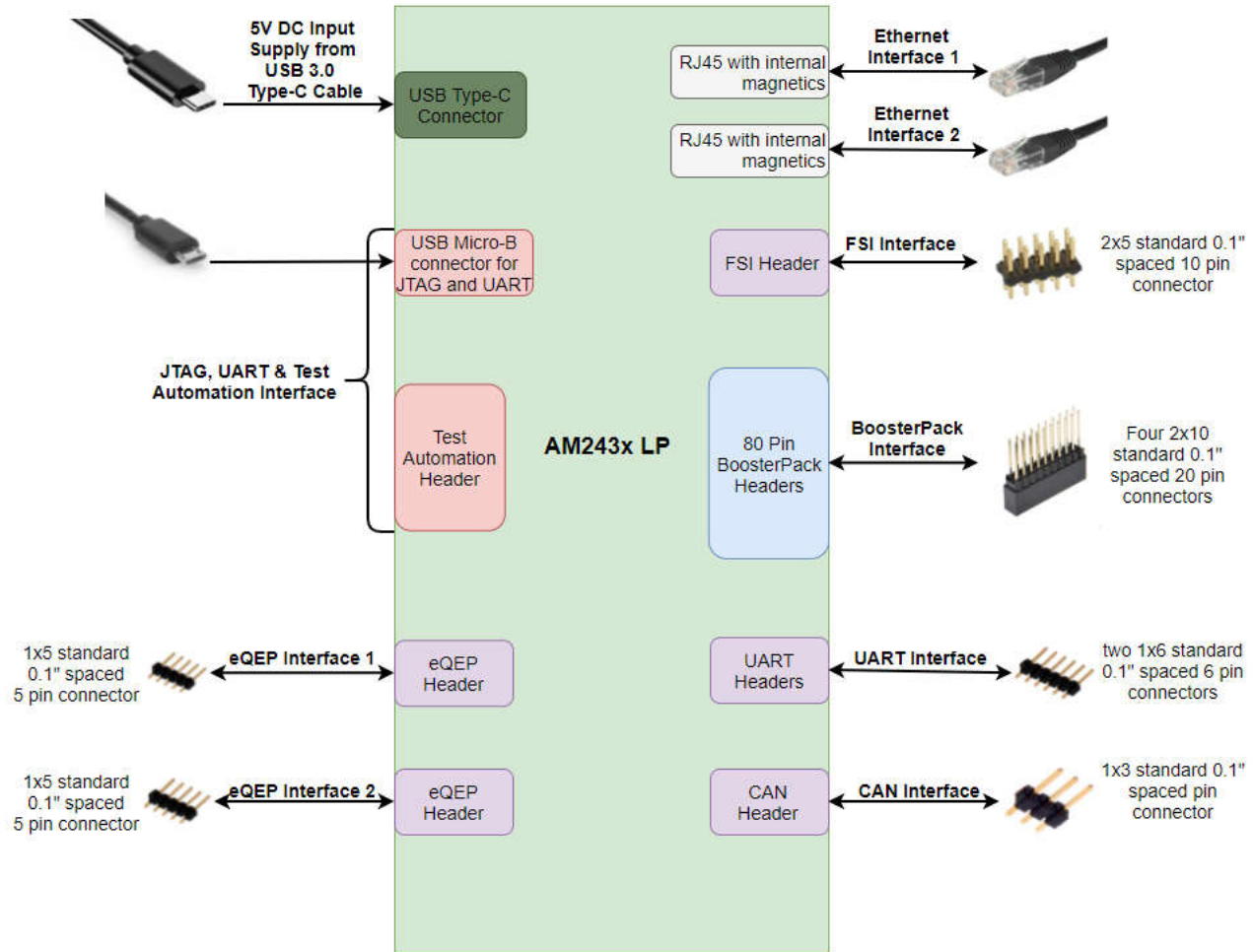


图 2-2. 系统架构

## 2.1 套件内容

Sitara AM243x 系列 LaunchPad 开发套件包含以下物品：

- AM243x Sitara 系列 LaunchPad 开发板
- USB Type-C 电缆

### 备注

IO 电缆的最大长度不应超过 3 米。

## 2.2 关键特性

AM243x LaunchPad 具有以下特性：

- AM2434 (ALX) MCU
- PCB 尺寸：7.7 英寸 (195.58mm) x 2.3 英寸 (58.42mm)
- 通过 5V、3A USB Type-C 输入供电
- 两个支持 1Gb 或 100Mb 速度的 RJ45 以太网端口
- 板载 XDS110 调试探针
- 四个按钮：
  - PORz 复位
  - MCU 热复位

- SoC 热复位
- 用户中断
- 以下用途的 LED 指示灯：
  - 电源状态
  - 用户测试
  - 以太网连接
  - 工业应用
- 与板载 CAN 收发器的 CAN 连接
- 两个基于增强型正交编码器脉冲 (QEP) 的独立编码器连接器
- 单独的 FSI 连接器
- 两个具有可堆叠接头的独立 BoosterPack XL (40 引脚) 标准连接器，用于更大限度地提高通过 BoosterPack 生态系统实现的扩展能力
- 测试自动化接头
- 板载存储器：
  - 512Mb QSPI 闪存
  - 1Mb I2C EEPROM

### 2.3 元件标识

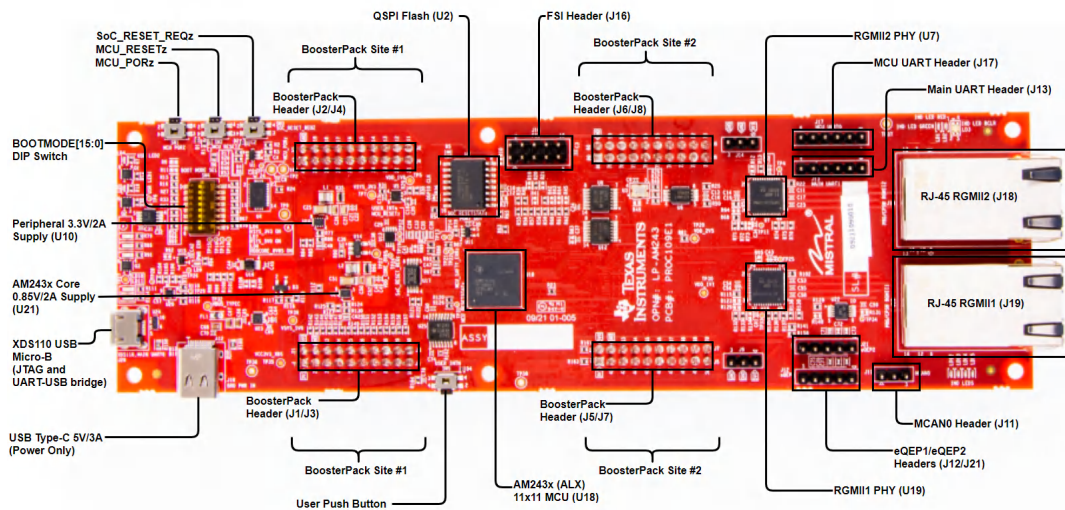


图 2-3. AM243x LaunchPad 顶部元件标识

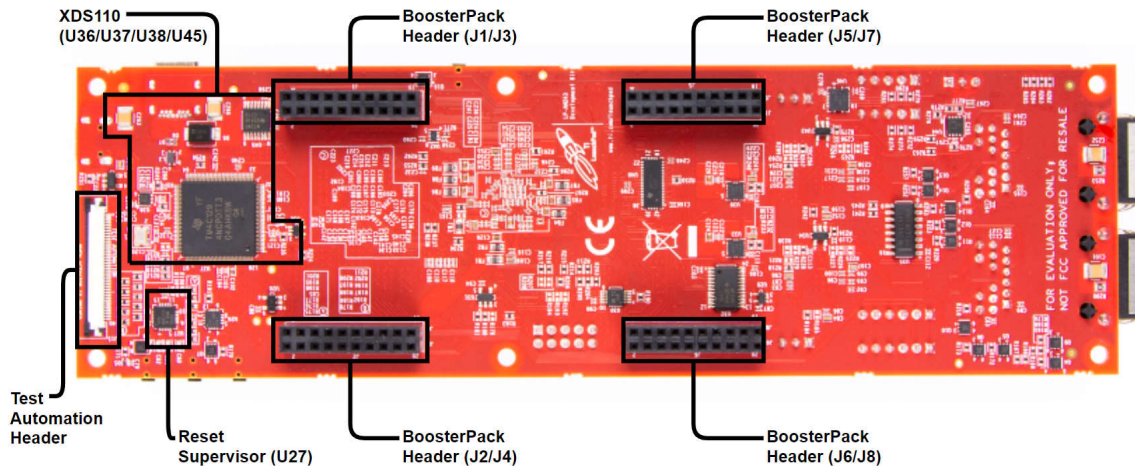


图 2-4. AM243x LaunchPad 底部元件标识

## 2.4 BoosterPack

AM243x LaunchPad 开发套件提供了一种使用 AM243x 系列微控制器开发应用的简单、低成本的方法。

BoosterPack 是可插拔附加板，符合德州仪器 (TI) 制定的引脚排列标准。TI 和第三方 BoosterPack 生态系统极大地扩展了外设和潜在应用，让您可轻松使用 AM243x LaunchPad 进行探索。

您还可以按照 TI 网站上的设计指南来构建自己的 BoosterPack。德州仪器 (TI) 甚至可以帮助您向社区的其他成员推广您的 BoosterPack。TI 提供了多种途径，让您可以向潜在客户推广您的解决方案。

## 2.5 合规性

选择的所有元件均符合 RoHS 和 REACH 标准。

安装在产品上的元件对静电放电 (ESD) 很敏感。建议在 ESD 受控环境中使用此产品。这可能包括温度和/或湿度受控环境，以限制 ESD 的积累。与产品连接时，还建议采用 ESD 保护措施，例如腕带和 ESD 垫。

该产品用于类似实验室条件下的基本电磁环境，应用标准符合 EN IEC 61326-1:2021。

## 2.6 安全性

AM243x LaunchPad 有两种类型的器件：非安全 (GP，即通用) 器件和安全器件 (HS-FS)。要确定器件是否安全，请参阅器件修订版本的字段参数：器件名称的“r”。如果器件修订版本为“B”或字母顺序靠后的字母，则该器件为安全器件。

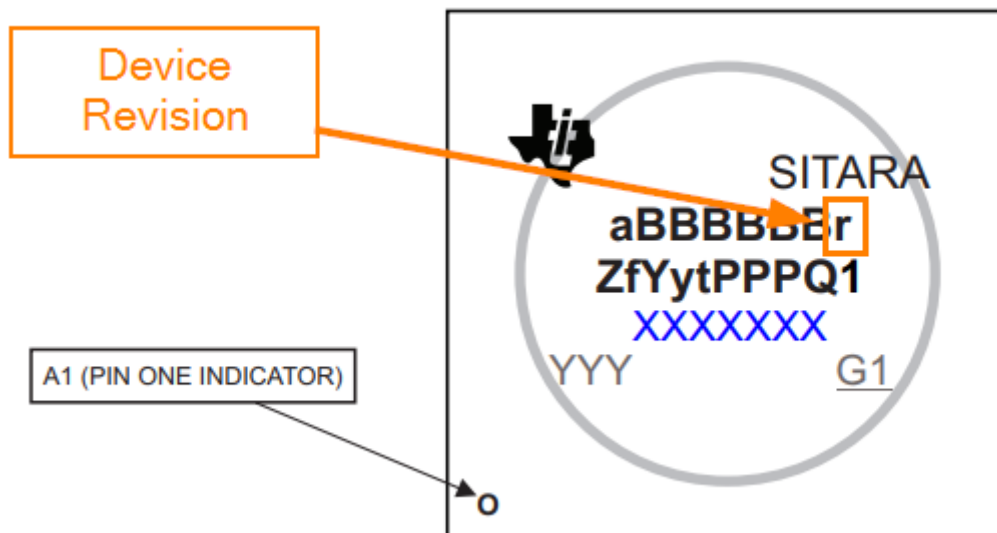


图 2-5. 安全字段参数

安全器件能够使用一次性编程将器件从高安全性现场安全 (HS-FS) 型转换为高安全性强制安全 (HS-SE) 型。

安全器件在离开 TI 工厂时处于 HS-FS 状态，在这种状态下，客户密钥未进行编程且具有以下属性：

- 不强制执行安全启动过程
- M3 JTAG 端口已关闭
- R5 JTAG 端口已打开
- 安全子系统防火墙已关闭
- SoC 防火墙已打开
- ROM 引导需要 TI 签名的二进制文件 (加密是可选的)
- TIFS-MCU 二进制文件由 TI 私钥签名

一次性可编程 (OTP) Keywriter 可将安全器件从 HS-FS 转换为 HS-SE。OTP Keywriter 会将客户密钥编程到器件电子保险丝中，以强制安全启动并建立信任根。安全启动需要使用客户密钥对映像进行加密 (可选) 和签名，这将由 SoC 进行验证。处于 HS-SE 状态的安全器件具有以下属性：



- M3、R5 JTAG 端口都已关闭
- 安全子系统和 SoC 防火墙均已关闭
- TIFS-MCU 和 SBL 需要使用有效的客户私钥进行签名

---

**备注**

有关将 HS-FS 器件与 Code Composer Studio 配合使用的其他信息，请参阅 AM243x MCU+ SDK 的 HS FS 迁移指南部分。要访问本指南，请转至 AM243x MCU+ SDK 的文件位置并打开 README\_FIRST\_AM243X.html。加载 html 页面后，导航至“迁移指南”，然后找到 HS FS 迁移指南。

---

## 3 电路板设置

### 3.1 电源要求

AM243x LaunchPad 采用 5V、3A USB Type-C 输入进行供电。以下各节介绍了为 AM243x LaunchPad 供电的配电网络拓扑，该拓扑支持组件和基准电压。

与 AM243x LaunchPad 兼容的电源解决方案：

- 使用 USB Type-C 输入时：
  - 具有 USB-C 插座的 5V、3A 电源适配器
  - 具有固定 USB-C 电缆的 5V、3A 电源适配器
  - 具有电力输送分类的 PC USB Type-C 端口
    - Thunderbolt
    - USB 标识后面的电池







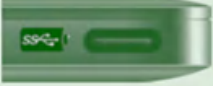

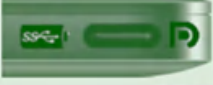


	USB 2.0 High Speeds 480 MBit/s	USB 3.0 (USB 3.1 Gen 1) Super Speed 5 GBit/s	USB 3.1 Gen 2 Super Speed Plus 10 GBit/s
Does NOT support Power Delivery			
			
Does support Power Delivery			
			
Thunderbolt			
Does support Power Delivery			

图 3-1. USB Type-C 电力输送分级

与 AM243x LaunchPad 不兼容的电源解决方案：

- 使用 USB Type-C 输入时：
  - 任何 USB 适配器电缆，例如：
    - Type-A 转 Type-C
    - micro-B 转 type-C
    - 直流桶形插孔转 Type-C
  - 具有 USB-C 固定电缆或插座的 5V、1.5A 电源适配器
  - PC USB Type-C 端口无法提供 3A 电流

### 3.1.1 使用 USB Type-C 连接器的电源输入

AM243x LaunchPad 采用 USB Type-C 连接进行供电。USB Type-C 电源应能提供 3A、5V 的输出，而且应能通过 CC1 和 CC2 信号广播拉电流能力。在 AM243x LP 上，USB Type-C 连接器上的 CC1 和 CC2 与端口控制器 IC (TUSB320LAIRWBR) 相连。此器件使用 CC 引脚来确定端口连接和分离状态、电缆方向、角色检测以及对 Type-C 电流模式的端口控制。CC 逻辑根据检测到的角色来确定 Type-C 电流模式为默认电流、中等电流还是高电流。

引脚 PORT 通过电阻下拉接地，可将其配置为 UFP (面向上游的端口) 模式。在 UFP 模式下，通过实施 VBUS 检测来确定是否连接成功。OUT1 和 OUT2 引脚连接到或非门。OUT1 和 OUT2 引脚上均为低电平有效时，会广播连接状态下的高电流 (3A)，使 VUSB\_5V0 电源开关提供 VSYS\_5V0 电源，从而为其他稳压器和 LDO 供电。

在 UFP 模式下，该端口控制器 IC 在两个 CC 引脚上始终存在下拉电阻器。该端口控制器 IC 还会监控 CC 引脚上与由所连 DFP 表明的 Type-C 模式电流相对应的电压电平。该端口控制器 IC 会去除 CC 引脚的抖动，并等待 VBUS 检测后成功连接。作为 UFP，该端口控制器器件通过 OUT1 和 OUT2 GPIO 检测并将 DFP 广播的电流电平通信到系统中。

AM243x LP 电源要求为 5V、3A，如果无法提供所需电源，则或非门的输出会变为低电平来禁用 VUSB\_5V0 电源开关。因此，如果不满足电源要求，除 VCC3V3\_TA 以外的所有电源都将保持关闭状态。只有电源能够提供 5V、3A，此电路板才能完全通电。

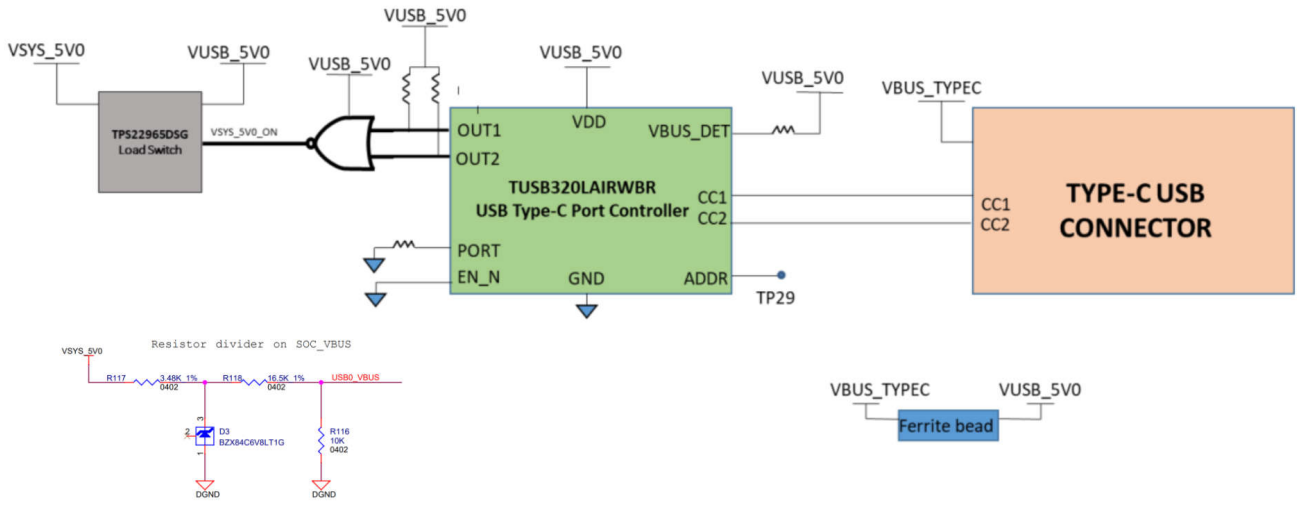


图 3-2. Type-C CC 配置

表 3-1. USB Type C 电缆的拉电流能力和状态

OUT1	OUT2	广播
高电平	高电平	未连接状态下的默认电流
高电平	低电平	连接状态下的默认电流
低电平	高电平	连接状态下的中等电流 (1.5A)
低电平	低电平	连接状态下的高电流 (3.0A)

AM243x LaunchPad 包含一个针对每个电源轨采用分立稳压器的电源解决方案。在电源的初始阶段，由 Type-C USB 连接器提供的 5V 电压用于生成 LaunchPad 所需的所有必要电压。

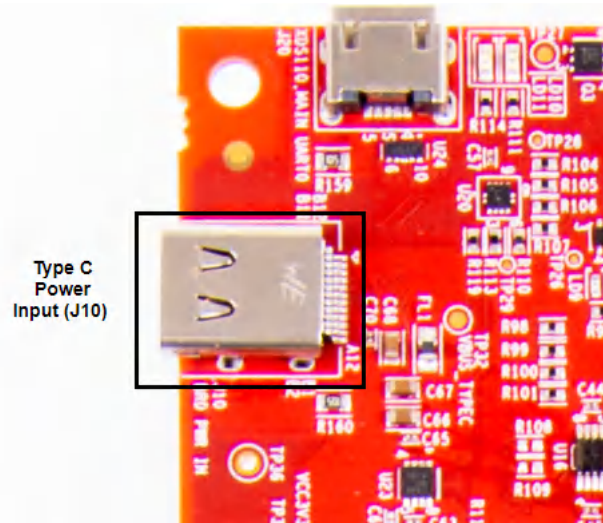


图 3-3. USB Type-C 电源输入

分立式直流/直流降压稳压器和 LDO 用于生成 AM243x 片上系统 (SoC) 及其他外设所需的电源。

两个直流/直流降压稳压器 (TPS62822) 用于从 5V 输入电源生成 3.3V 主电源和 VDD\_CORE\_0V85。

### 3.1.2 电源状态 LED

多个板载电源指示 LED 向用户指示主要电源的输出状态。LED 指示各个域的电源情况，如表 3-2 所示。

表 3-2. 电源状态 LED

名称	默认状态	操作	功能
LD9	关闭	VSYS_5V0_ERR	电压的电源错误指示 - VUSB_5V0
LD7	ON	VSYS_5V0	电源电压指示器 - VSYS_5V0
LD6	亮起	VSYS_3V3	电源电压指示器 - VSYS_3V3
LD8	打开	VDD_CORE_0V85	电源电压指示器 - VDD_CORE_0V85
LD11	熄灭	XDS110_PROG_STAZ1	配置 XDS 后 LED 会亮起
LD10	熄灭	XDS110_PROG_STAZ2	

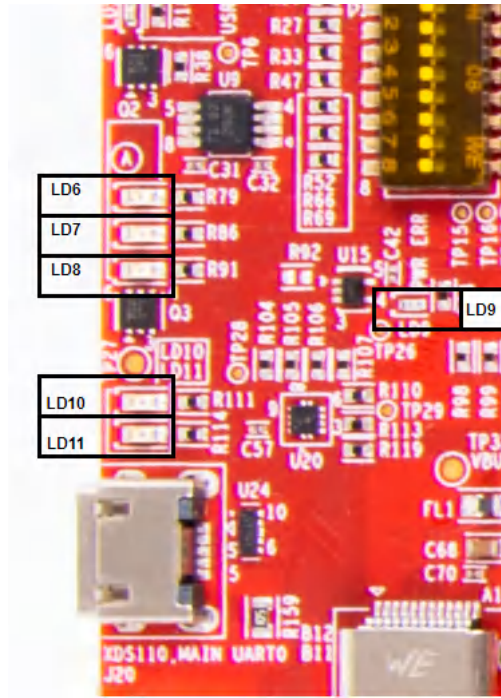


图 3-4. 电源状态 LED



### 3.1.4 电源序列

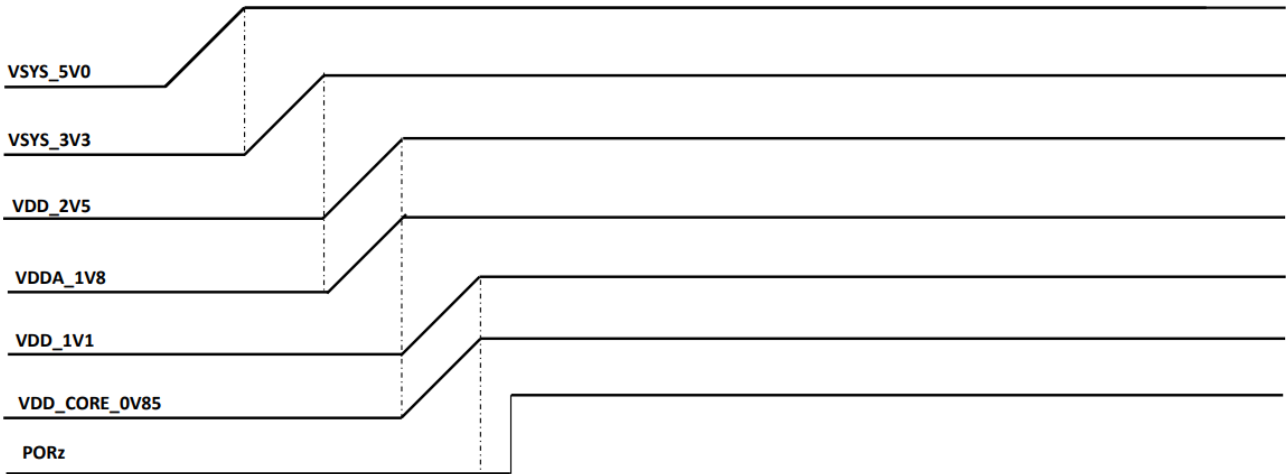


图 3-6. 电源序列

### 3.2 按钮

该 LaunchPad 支持多个用户按钮，用于向处理器提供复位输入和用户中断信号。

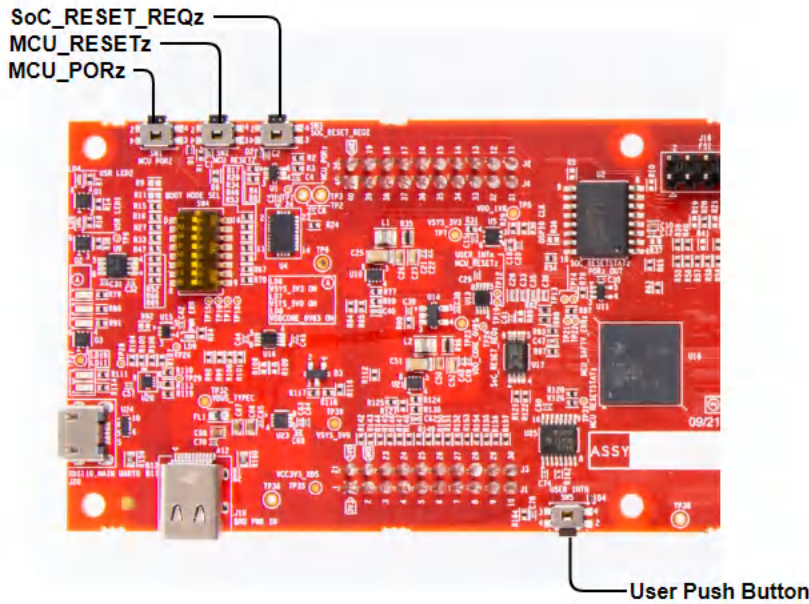


表 3-3 列出了位于 AM243x LaunchPad 电路板顶面的按钮。

表 3-3. LaunchPad 按钮

SL 编号	按钮	信号	功能
1	SW1	MCU_PORz	PORz 复位输入
2	SW2	MCU_RESETz	MCU 热复位输入
3	SW3	SoC_RESET_REQz	SoC 热复位输入
4	SW4	USER_INTn	用户中断输入

### 3.3 引导模式选择

AM243x 的 BOOTMODE[9:3] 由 DIP 开关 (SW4) 或测试自动化接头进行选择。剩余的 BOOTMODE[2:0] 和 BOOTMODE[12:10] 通过使用电阻进行选择。当切换 PORz 时，测试自动化接头使用 I2C IO 扩展缓冲器驱动引导模式。有关测试自动化接头的更多详细信息，请参阅节 4.16。支持的引导模式如下所示：

- QSPI
- MMC -  $\mu$  SDCard (非直接支持)
- 通用异步收发器 (UART)
- USB-DFU
- 无引导

表 3-4. 引导模式选择表

支持的引导模式	SW4.1	SW4.2	SW4.3	SW4.4	SW4.5	SW4.6	SW4.7
QSPI 闪存	0	1	0	0	0	1	0
MMC1/SD 卡	0	0	0	1	0	0	1
UART	1	1	1	0	0	0	0
USB-DFU	0	1	0	1	0	0	0
无引导	1	1	1	1	0	0	0

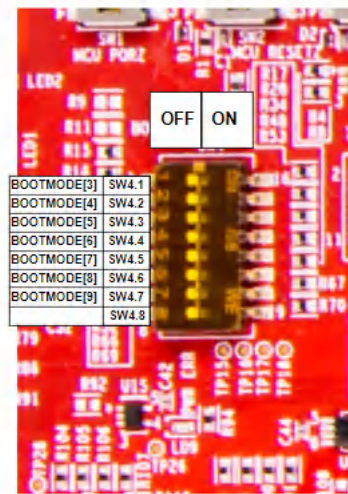


图 3-7. 引导模式 DIP 开关

#### 备注

DIP 开关的 SW4.8 保持未使用状态。



## 4 硬件说明

### 4.1 功能方框图

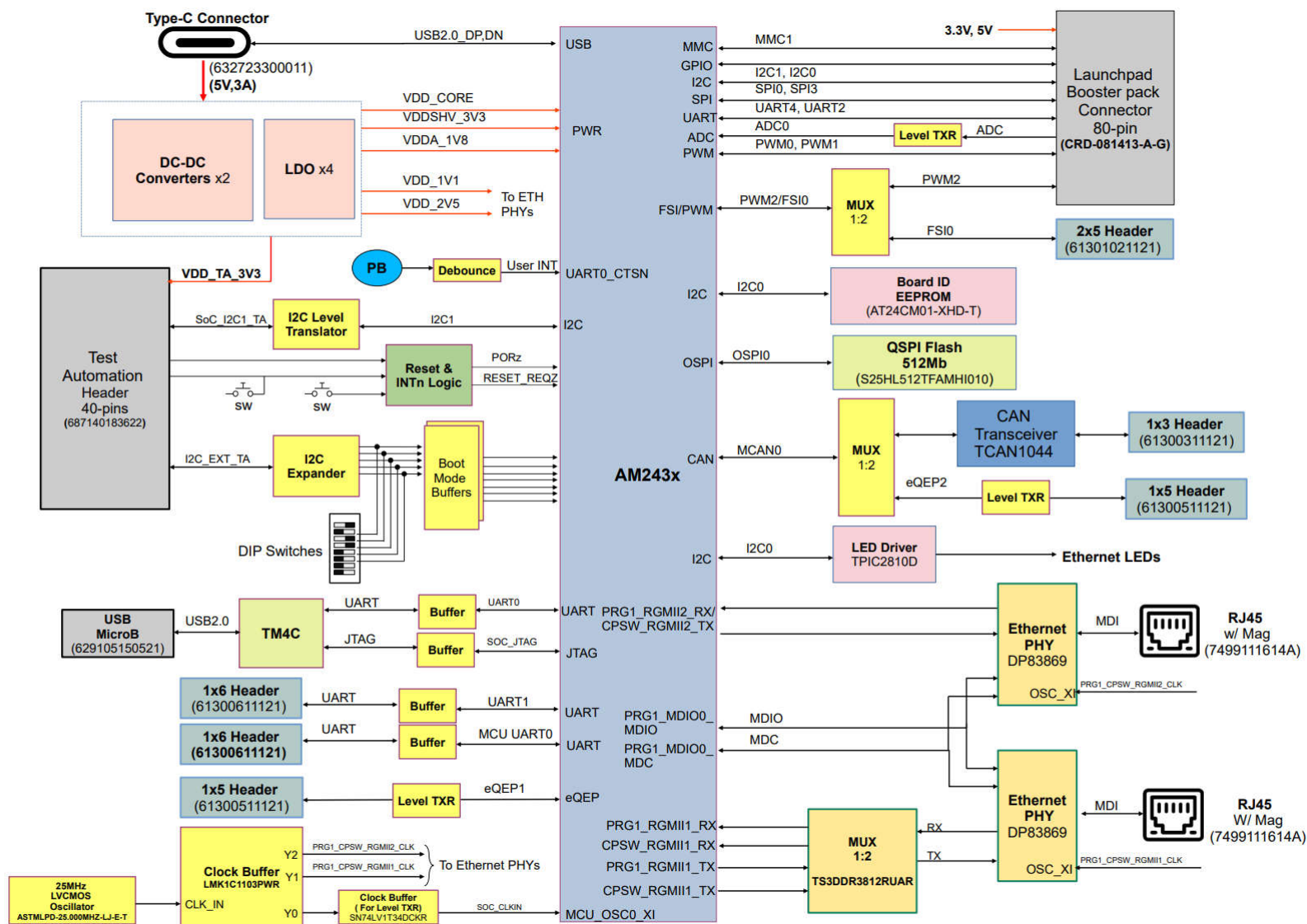


图 4-1. AM243x LaunchPad 功能方框图

## 4.2 BoosterPack 接头

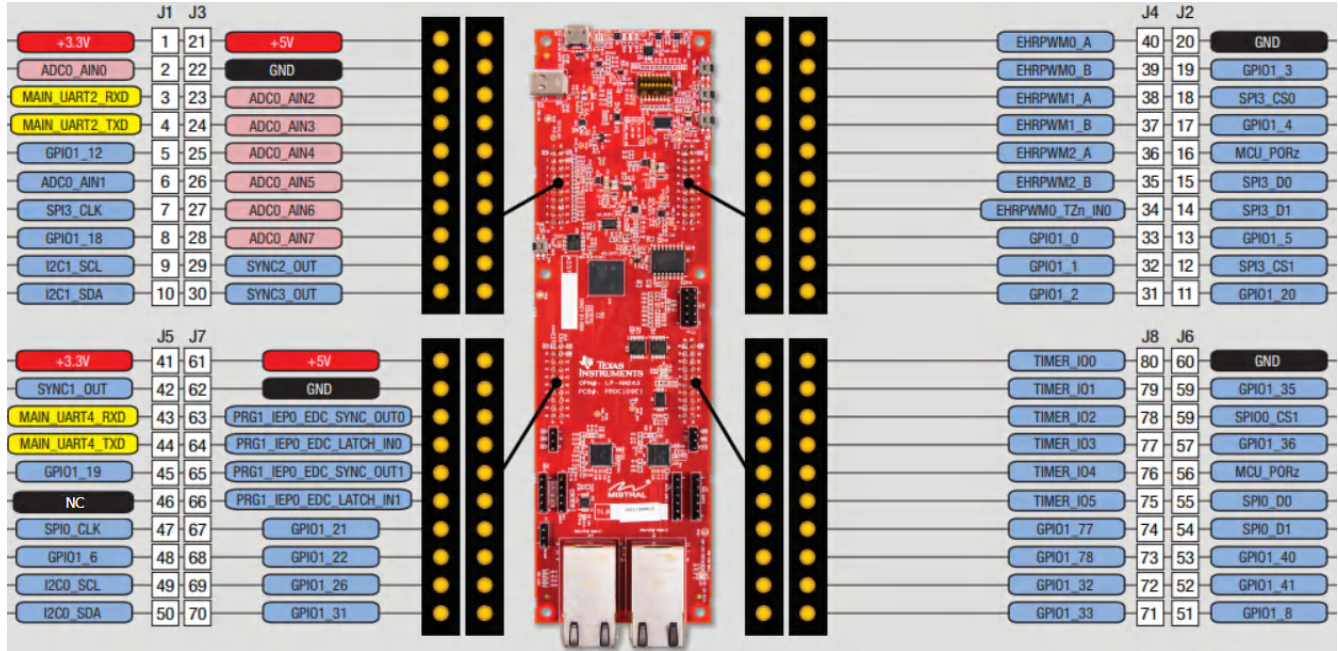


图 4-2. BoosterPack 接头引脚分配

AM243x LaunchPad 支持两个完全独立的 BoosterPack XL 连接器。BoosterPack 站点 #1 ( J1/J3、J2/J4 ) 位于 SoC 和引导模式 DIP 开关之间。BoosterPack 站点 #2 ( J5/J7、J6/J8 ) 位于 SoC 和 RJ45 连接器之间。图 4-2 中列出了 GPIO 引脚编号以及 BoosterPack 兼容特性。每个 GPIO 都通过 GPIO 多路复用器提供多项功能。从 SoC 连接到 BoosterPack 接头的信号包括：

- SPI0 和 SPI3
- UART0 和 UART2
- I2C0 和 I2C1
- MMC1
- ADC0
- EHRPWM0\_A/B 和 EHRPWM1\_A/B
- GPIO
- 5V 和 3.3V 电源

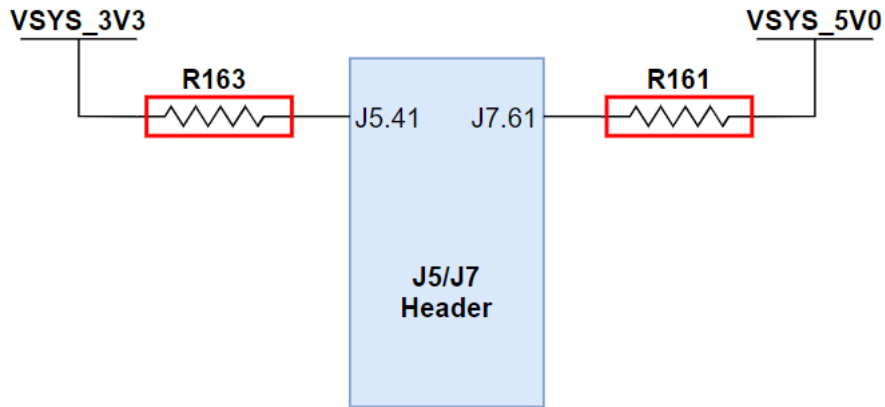
连接到站点 #1 的 BoosterPack 将由 AM243x 供电。连接到站点 #2 的 BoosterPack 可由 AM243x 供电，也可由 BoosterPack 本身供电，具体取决于是否安装了  $0\Omega$  电阻 ( R161、R163 )。默认情况下会如图 4-3 所示安装这些电阻，AM243x 将为 BoosterPack 提供 VSYS\_3V3 和 VSYS\_5V0 电源电压。如果未安装这些电阻，BoosterPack 将需要自行供电。

**备注**

不应尝试从 BoosterPack 向 LaunchPad 供电。

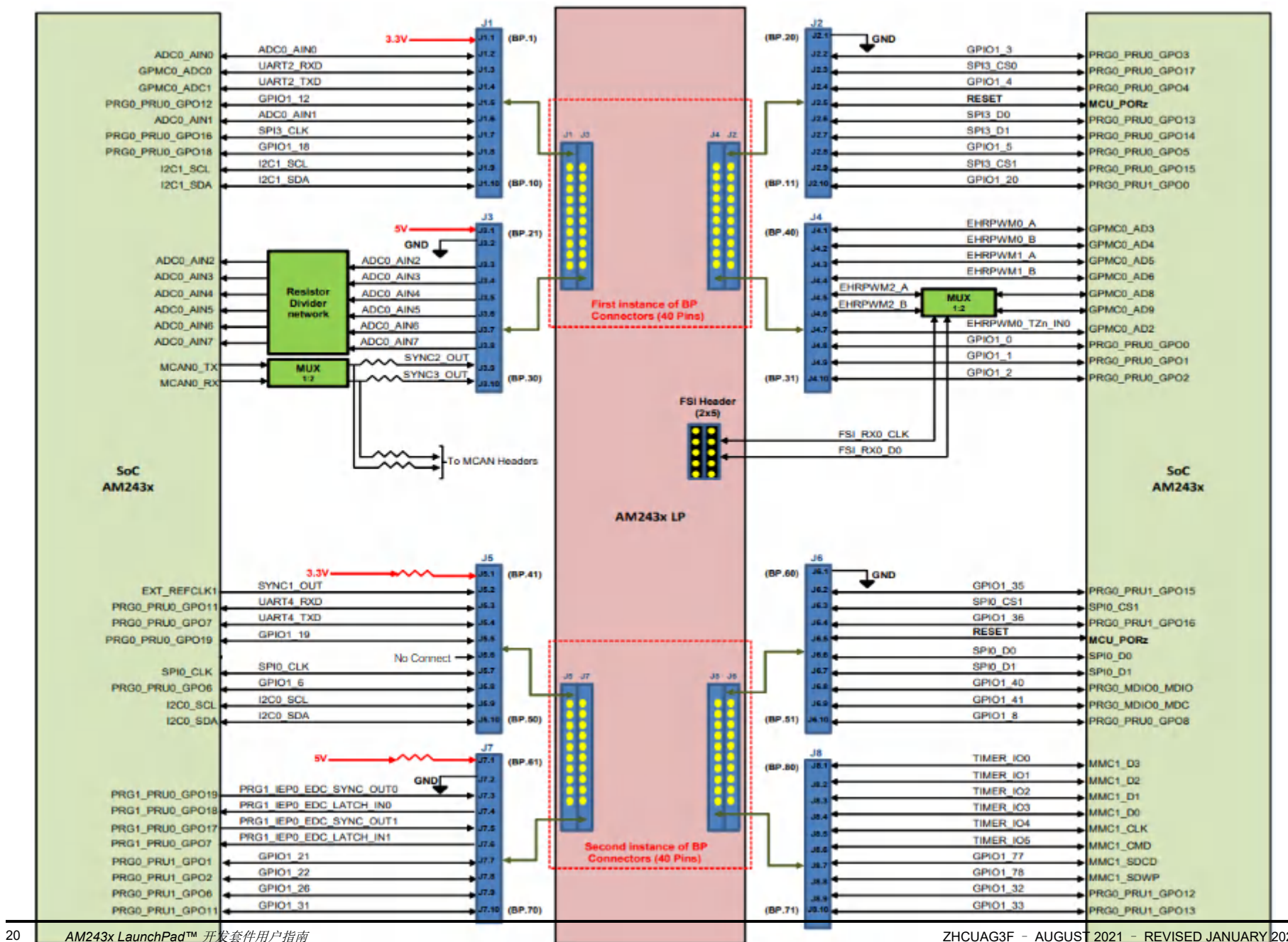
**表 4-1. BoosterPack 站点 #2 的 BoosterPack 电源**

功能	安装 R161 和 R163 (默认)	不安装 R161 和 R163
从 LaunchPad 为 BoosterPack 供电	✓	
从 BoosterPack 为 BoosterPack 供电		✓



**图 4-3. 站点 #2 BoosterPack 接头**

### 4.2.1 BoosterPack 的 Pinmux



下面列出了 BoosterPack 连接器引脚的各种引脚多路复用选项。引脚的默认模式如图 4-2 所示，并在下表中以**粗体**显示。

**备注**

LP-AM243 的修订版 A 包含第二 BoosterPack 信号布线，用于支持 Servo BoosterPack。有关信号布线更改的更多详细信息，请参阅表 B-2。下表中以橙色突出显示的 BoosterPack 引脚受模拟开关到 BoosterPack 引脚备选布线的影响。

**备注**

以下引脚多路复用表显示了 SW6 处于伺服 BP 信号位置时的备选信号布线（橙色 LED 指示灯将亮起）。粉色突出显示的信号是使用 Servo BoosterPack 支持双轴电机控制所需的信号。

**表 4-2. 引脚多路复用图例**

BP 接头的默认信号	伺服 BP 信号	用于备选信号选项的外部开关
------------	----------	---------------

**表 4-3. J1 连接器的引脚多路复用选项 - 位置 1**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J1.1	<b>3V3</b>										
J1.2	<b>ADC0_AIN0</b>							GPIO1_80			
J1.3	GPMC0_ADC0	FSI_RX2_CLK	<b>UART2_RXD</b>	EHRPWM0_SYNC1			TRC_CLK	GPIO0_15			
J1.4	GPMC0_AD1	FSI_RX2_D0	<b>UART2_TXD</b>	EHRPWM0_SYNC0			TRC_CTL	GPIO0_16		PRG0_PWM2_TZ_OUT	
J1.5	PRG0_PRU0_GPO12	PRG0_PRU0_GPI12	PRG0_RGMII1_TD1	PRG0_PWM0_A0				<b>GPIO1_12</b>		GPMC0_A14	
J1.6	<b>ADC0_AIN1</b>							GPIO1_81			
J1.7	PRG0_PRU0_GPO16	PRG0_PRU0_GPI16	PRG0_RGMII1_TXC	PRG0_PWM0_A2			<b>SPI3_CLK</b>	GPIO1_16		GPMC0_A4	
J1.8	PRG0_PRU0_GPO18	PRG0_PRU0_GPI18	PRG0_IEP0_EDC_LATCH_IN0	PRG0_PWM0_TZ_IN	CPTS0_HW1TSPUSH	CP_GEMAC_CPTS0_HW1TSPUSH	EHRPWM8_A	<b>GPIO1_18</b>	UART4_CTSn	GPMC0_A5	UART2_RXD
J1.9	<b>I2C1_SCL</b>	CPTS0_HW1TSPUSH	TIMER_IO0	SPI2_CS1				GPIO1_66			
J1.10	<b>I2C1_SDA</b>	CPTS0_HW2TSPUSH	TIMER_IO1	SPI2_CS2				GPIO1_67			

**表 4-4. J2 连接器的引脚多路复用选项 - 位置 1**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J2.20	<b>DGND</b>										
J2.19	PRG0_PRU0_GPO3	PRG0_PRU0_GPI3	PRG0_RGMII1_RD3	PRG0_PWM3_A2				<b>GPIO1_3</b>			UART3_CTSn
J2.18	PRG0_PRU0_GPO17	PRG0_PRU0_GPI17	PRG0_IEP0_EDC_SYNC_OUT1	PRG0_PWM0_B2	CPTS0_TS_SYNC	CP_GEMAC_CPTS0_TS_SYNC	<b>SPI3_CS0</b>	GPIO1_17	TIMER_IO11	GPMC0_A17	
J2.17	PRG0_PRU0_GPO4	PRG0_PRU0_GPI4	PRG0_RGMII1_RX_CTL	PRG0_PWM2_B0				<b>GPIO1_4</b>		GPMC0_A1	UART3_TXD
J2.16	<b>PORz</b>										
J2.15	PRG0_PRU0_GPO13	PRG0_PRU0_GPI13	PRG0_RGMII1_TD2	PRG0_PWM0_B0			<b>SPI3_D0</b>	GPIO1_13		GPMC0_A15	
	PRG0_PRU0_GPO18	<b>PRG0_PRU0_GPI18</b>	PRG0_IEP0_EDC_LATCH_IN0	PRG0_PWM0_TZ_IN	CPTS0_HW1TSPU_SH	CP_GEMAC_CPT_S0_HW1TSPUSH	EHRPWM8_A	GPIO1_18	UART4_CTSn	GPMC0_A5	UART2_RXD
J2.14	PRG0_PRU0_GPO14	PRG0_PRU0_GPI14	PRG0_RGMII1_TD3	PRG0_PWM0_A1			<b>SPI3_D1</b>	GPIO1_14		GPMC0_A3	
J2.13	PRG0_PRU0_GPO5	PRG0_PRU0_GPI5	PRG0_PWM3_B2					<b>GPIO1_5</b>			UART3_RTSn
J2.12	PRG0_PRU0_GPO15	PRG0_PRU0_GPI15	PRG0_RGMII1_TX_CTL	PRG0_PWM0_B1			<b>SPI3_CS1</b>	GPIO1_15			GPMC0_A16
	PRG0_PRU0_GPO11	<b>PRG0_PRU0_GPI11</b>	PRG0_RGMII1_TD0	PRG0_PWM3_TZ_OUT				GPIO1_11			UART4_RXD
J2.11	PRG0_PRU1_GPO0	PRG0_PRU1_GPI0	PRG0_RGMII2_RD0					<b>GPIO1_20</b>	EQEP0_A		UART5_CTSn

**表 4-5. J3 连接器的引脚多路复用选项 - 位置 1**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J3.21	<b>5V0</b>										
J3.22	<b>DGND</b>										
J3.23	<b>ADC0_AIN2</b>							GPIO1_82			
J3.24	<b>ADC0_AIN3</b>							GPIO1_83			
J3.25	<b>ADC0_AIN4</b>							GPIO1_84			
J3.26	<b>ADC0_AIN5</b>							GPIO1_85			
J3.27	<b>ADC0_AIN6</b>							GPIO1_86			
J3.28	<b>ADC0_AIN7</b>							GPIO1_87			
J3.29	<b>MCAN0_TX</b>	UART4_RXD	TIMER_IO2	SYNC2_OUT			SPI4_CS1	GPIO1_60	EQEP2_I	UART0_DTRn	
J3.30	<b>MCAN0_RX</b>	UART4_TXD	TIMER_IO3	SYNC3_OUT			SPI4_CS2	GPIO1_61	EQEP2_S	UART0_RIn	

**表 4-6. J4 连接器的引脚多路复用选项 - 位置 1**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J4.40	GPMC0_AD3	FSI_RX3_CLK	UART3_RXD	<b>EHRPWM0_A</b>			TRC_DATA1	GPIO0_18		PRG0_PWM2_A0	
J4.39	GPMC0_AD4	FSI_RX3_D0	UART3_TXD	<b>EHRPWM0_B</b>			TRC_DATA2	GPIO0_82		PRG0_PWM2_B0	
J4.38	GPMC0_AD5	FSI_RX3_D1	UART3_RTSn	<b>EHRPWM1_A</b>			TRC_DATA3	GPIO0_83		PRG0_PWM2_A1	
J4.37	GPMC0_AD6	FSI_RX4_D0	UART4_RXD	<b>EHRPWM1_B</b>			TRC_DATA4	GPIO0_21		PRG0_PWM2_B1	
J4.36	GPMC0_AD8	FSI_RX0_CLK	UART2_CTSn	<b>EHRPWM2_A</b>			TRC_DATA6	GPIO0_23		PRG0_PWM2_A2	
J4.35	GPMC0_AD9	FSI_RX0_D0	UART3_CTSn	<b>EHRPWM2_B</b>			TRC_DATA7	GPIO0_24		PRG0_PWM2_B2	
J4.34	GPMC0_AD2	FSI_RX2_D1	UART2_RTSn	<b>EHRPWM_TZn_IN0</b>			TRC_DATA0	GPIO0_17		PRG0_PWM2_TZ_IN	
J4.33	PRG0_PRU0_GPO0	PRG0_PRU0_GPI0	PRG0_RGMII1_RD0	PRG0_PWM3_A0				<b>GPIO1_0</b>			UART2_CTSn
J4.32	PRG0_PRU0_GPO1	PRG0_PRU0_GPI1	PRG0_RGMII1_RD1	PRG0_PWM3_B0				<b>GPIO1_1</b>			UART2_TXD
J4.31	PRG0_PRU0_GPO2	PRG0_PRU0_GPI2	PRG0_RGMII1_RD2	PRG0_PWM2_A0				<b>GPIO1_2</b>		GPMC0_A0	UART2_RTSn

表 4-7. J1/J3 连接器在原理图中的网络名称和封装信号名称

连接器引脚分配	ALX 焊球	在原理图中的网络名称	封装网络名称
J1.1	PWR	VSYS_3V3	
J1.2	H21	BP_ADC0_AIN0	ADC_AIN0
J1.3	R21	MAIN_UART2_RXD	GPMC0_AD0
J1.4	R20	MAIN_UART2_TXD	GPMC0_AD1
J1.5	K1	GPIO1_12	PRG0_PRU0_GPO12
J1.6	F19	BP_ADC0_AIN1	ADC0_AIN1
J1.7	N3	SPI3_CLK	PRG0_PRU0_GPO16
J1.8	K4	GPIO1_18	PRG0_PRU0_GPO18
J1.9	A17	SOC_I2C1_SCL	I2C1_SCL
J1.10	B18	SOC_I2C1_SDA	I2C1_SDA
J3.21	PWR	VSYS_5V0	
J3.22	GND	DGND	
J3.23	F21	BP_ADC0_AIN2	ADC0_AIN2
J3.24	F20	BP_ADC0_AIN3	ADC0_AIN3
J3.25	H20	BP_ADC0_AIN4	ADC0_AIN4
J3.26	E21	BP_ADC0_AIN5	ADC0_AIN5
J3.27	G20	BP_ADC0_AIN6	ADC0_AIN6
J3.28	E20	BP_ADC0_AIN7	ADC0_AIN7
J3.29	B13	SYNC2_OUT	MCAN0_TX
J3.30	A14	SYNC3_OUT	MCAN0_RX

**表 4-8. J2/J4 连接器在原理图中的网络名称和封装信号名称**

连接器引脚分配	ALX 焊球	在原理图中的网络名称	封装网络名称
J4.40	V21	EHRPWM0_A	GPMC0_AD3
J4.39	U21	EHRPWM0_B	GPMC0_AD4
J4.38	T20	EHRPWM1_A	GPMC0_AD5
J4.37	T18	EHRPWM1_B	GPMC0_AD6
J4.36	U18	EHRPWM2_A	GPMC0_AD8
J4.35	U20	EHRPWM2_B	GPMC0_AD9
J4.34	T19	EHRPWM0_TZN_IN0	GPMC0_AD2
J4.33	J3	GPIO1_0	PRG0_PRU0_GPO0
J4.32	J4	GPIO1_1	PRG0_PRU0_GPO1
J4.31	G1	GPIO1_2	PRG0_PRU0_GPO2
J2.20	GND	DGND	
J2.19	H1	GPIO1_3	PRG0_PRU0_GPO3
J2.18	E1	SPI3_CS0	PRG0_PRU0_GPO17
J2.17	K2	GPIO1_4	PRG0_PRU0_GPO4
J2.16	C20	BP_CONN_1_PORZ	
J2.15	N1	SPI3_D0	PRG0_PRU0_GPO13
J2.14	N2	SPI3_D1	PRG0_PRU0_GPO14
J2.13	F2	GPIO1_5	PRG0_PRU0_GPO5
J2.12	N4	SPI3_CS1	PRG0_PRU0_GPO15
J2.11	L5	GPIO1_20	PRG0_PRU1_GPO0



**表 4-9. J5 连接器的引脚多路复用选项 - 位置 2**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J5.41	3V3										
J5.42	EXT_REFCLK1	SYNC1_OUT	SPI2_CS3			CLKOUT0		GPIO1_69			
J5.43	PRG0_PRU0_GPO11	PRG0_PRU0_GPI11	PRG0_RGMII1_TD0	PRG0_PWM3_TZ_OUT				GPIO1_11			UART4_RXD
	EXT_REFCLK1	SYNC1_OUT	SPI2_CS3			CLKOUT0		GPIO1_69			
J5.44	PRG0_PRU0_GPO7	PRG0_PRU0_GPI7	PRG0_IEP0_EDC_LATCH_IN1	PRG0_PWM3_B1	CPTS0_HW2TSPUSH	CP_GEMAC_CPTS0_HW2TSPUSH	TIMER_IO6	GPIO1_7			UART4_TXD
J5.45	PRG0_PRU0_GPO19	PRG0_PRU0_GPI19	PRG0_IEP0_EDC_SYNC_OUT0	PRG0_PWM0_TZ_OUT	CPTS0_TS_COMP	CP_GEMAC_CPTS0_TS_COMP	EHRPWM8_B	GPIO1_19	UART4_RTSn	GPMC0_A6	UART3_RXD
J5.46	NC										
J5.47	SPI0_CLK							GPIO1_44			
J5.48	PRG0_PRU0_GPO6	PRG0_PRU0_GPI6	PRG0_RGMII1_RXC	PRG0_PWM3_A1				GPIO1_6			UART4_CTSn
J5.49	I2C0_SCL				UART6_CTSn			GPIO1_64			
J5.50	I2C0_SDA				UART6_RTSn			GPIO1_65			

**表 4-10. J6 连接器的引脚多路复用选项 - 位置 2**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J6.60	GND										
J6.59	PRG0_PRU1_GPO15	PRG0_PRU1_GPI15	PRG0_RGMII2_TX_CTL	PRG0_PWM1_B1				GPIO1_35		GPMC0_A10	PRG0_ECAP0_IN_APWM_OUT
J6.58	SPI0_CS1	CPTS0_TS_COMP	I2C2_SCL	TIMER_IO10	PRG0_IEP0_ED_IO_OUTVALID	UART6_RXD	ADC_EXT_TRIGGER0	GPIO1_43			
J6.57	PRG0_PRU1_GPO16	PRG0_PRU1_GPI16	PRG0_RGMII2_TXC	PRG0_PWM1_A2				GPIO1_36		GPMC0_A11	PRG0_ECAP0_SYNC_OUT
	PRG0_PRU1_GPO8	PRG0_PRU1_GPI8		PRG0_PWM2_TZ_OUT				GPIO1_28	EQEP2_S		UART4_RTSn
J6.56	BP_CONN_2_PORZ										
J6.55	SPI0_D0							GPIO1_45			
J6.54	SPI0_D1							GPIO1_46			
J6.53	PRG0_MDIO0_MDIO							GPIO1_40		GPMC0_A12	
J6.52	PRG0_MDIO0_MDC							GPIO1_41		GPMC0_A13	
J6.51	PRG0_PRU0_GPO8	PRG0_PRU0_GPI8	PRG0_PWM2_A1					GPIO1_8		GPMC0_A2	UART4_RTSn

**表 4-11. J7 连接器的引脚多路复用选项 - 位置 2**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J7.61	5V0										
J7.62	GND										
J7.63	PRG1_PRU0_GPO19	PRG1_PRU0_GPI19	PRG1_IEP0_EDC_SYNC_OUT0	PRG1_PWM0_TZ_OUT	CPTS0_TS_COMP		TIMER_IO9	GPIO0_64	GPMC0_A2		
J7.64	PRG1_PRU0_GPO18	PRG1_PRU0_GPI18	PRG1_IEP0_EDC_LATCH_IN0	PRG1_PWM0_TZ_IN	CPTS0_HW1TSPUSH		TIMER_IO8	GPIO0_63	GPMC0_A1		
J7.65	PRG1_PRU0_GPO17	PRG1_PRU0_GPI17	PRG1_IEP0_EDC_SYNC_OUT1	PRG1_PWM0_B2	CPTS0_TS_SYNC		TIMER_IO7	GPIO0_62	GPMC0_A0		
J7.66	PRG1_PRU0_GPO7	PRG1_PRU0_GPI7	PRG1_IEP0_EDC_LATCH_IN1	PRG1_PWM3_B1	CPTS0_HW2TSPUSH	CLKOUT0	TIMER_IO10	GPIO0_52	GPMC0_AD23		
J7.67	PRG0_PRU1_GPO1	PRG0_PRU1_GPI1	PRG0_RGMII2_RD1					GPIO1_21	EQEP0_B		UART5_TXD
J7.68	PRG0_PRU1_GPO2	PRG0_PRU1_GPI2	PRG0_RGMII2_RD2	PRG0_PWM2_A2				GPIO1_22	EQEP0_S		UART5_RTsn
J7.69	PRG0_PRU1_GPO6	PRG0_PRU1_GPI6	PRG0_RGMII2_RXC					GPIO1_26	EQEP2_A	GPMC0_A19	UART4_CTSn
J7.70	PRG0_PRU1_GPO11	PRG0_PRU1_GPI11	PRG0_RGMII2_TD0					GPIO1_31	EQEP2_I		UART4_RXD

**表 4-12. J8 连接器的引脚多路复用选项 - 位置 2**

引出线	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	模式 8	模式 9	模式 10
J8.80	MMC1_DAT3	CP_GEMAC_CPTS0_TS_COMP	TIMER_IO0	UART2_RXD				GPIO1_71			
	GPMC0_AD14	FSI_TX0_D0	UART6_RXD	EHRPWM3_B			TRC_DATA12	GPIO0_29		PRG0_PWM3_B0	
J8.79	MMC1_DAT2	CP_GEMAC_CPTS0_TS_SYNC	TIMER_IO1	UART2_TXD				GPIO1_72			
	GPMC0_BE1n	FSI_TX0_CLK		EHRPWM5_A			TRC_DATA19	GPIO0_36		PRG0_PWM3_A2	
J8.78	MMC1_DAT1	CP_GEMAC_CPTS0_HW1TSPUSH	TIMER_IO2	UART3_RXD				GPIO1_73			
	GPMC0_AD10	FSI_RX0_D1	UART4_CTSn	EHRPWM_TZn_IN2	EHRPWM8_B		TRC_DATA8	GPIO0_25		PRG1_PWM2_B2	
J8.77	MMC1_DAT0	CP_GEMAC_CPTS0_HW2TSPUSH	TIMER_IO3	UART3_TXD				GPIO1_74			
	GPMC0_AD7	FSI_RX4_D1	UART4_TXD	EHRPWM_TZn_IN1	EHRPWM8_A		TRC_DATA5	GPIO0_22		PRG1_PWM2_A2	
J8.76	MMC1_CLK	UART2_CTSn	TIMER_IO4	UART4_RXD				GPIO1_75			
	PRG0_PRU1_GPO19	PRG0_PRU1_GPI19	PRG0_IEP1_EDC_SYNC_OUT0	PRG0_PWM1_TZ_OUT	MDIO0_MDC	RMII1_CRSDV	EHRPWM7_B	GPIO1_39	PRG0_ECAP0_IN_APWM_OUT		
J8.75	MMC1_CMD	UART2_RTsn	TIMER_IO5	UART4_TXD				GPIO1_76			
	PRG0_PRU1_GPO18	PRG0_PRU1_GPI18	PRG0_IEP1_EDC_LATCH_IN0	PRG0_PWM1_TZ_IN	MDIO0_MDIO	RMII1_TX_EN	EHRPWM7_A	GPIO1_38	PRG0_ECAP0_SYNC_IN		
J8.74	MMC1_SDCD	UART3_CTSn	TIMER_IO6	UART5_RXD				GPIO1_77			
J8.73	MMC1_SDWP	UART3_RTsn	TIMER_IO7	UART5_TXD				GPIO1_78			
J8.72	PRG0_PRU1_GPO12	PRG0_PRU1_GPI12	PRG0_RGMII2_TD1	PRG0_PWM1_A0				GPIO1_32	EQEP2_B	GPMC0_A7	UART4_TXD
J8.71	PRG0_PRU1_GPO13	PRG0_PRU1_GPI13	PRG0_RGMII2_TD2	PRG0_PWM1_B0				GPIO1_33	EQEP0_I	GPMC0_A8	UART5_RXD

表 4-13. J5/J7 连接器在原理图中的网络名称和封装信号名称

连接器引脚分配	ALX 焊球	在原理图中的网络名称	封装信号名称
J5.41	PWR	BP_3V3	
J5.42	A18	SYNC1_OUT	EXT_REFCLK1
J5.43	L1	MAIN_UART4_RXD	PRG0_PRU0_GPO11
J5.44	E2	MAIN_UART4_TXD	PRG0_PRU0_GPO7
J5.45	G2	GPIO1_19	PRG0_PRU0_GPO19
J5.46		NC	NC
J5.47	B8	SPI0_CLK	SPI0_CLK
J5.48	H2	GPIO1_6	PRG0_PRU0_GPO6
J5.49	B16	SOC_I2C0_SCL_BP	I2C0_SCL
J5.50	B15	SOC_I2C0_SDA_BP	I2C0_SDA
J7.61	PWR	B5_5V0	
J7.62	GND	DGND	
J7.63	U3	PRG1_IEP0_EDC_SYNC_OUT0	PRG1_PRU0_GPO19
J7.64	Y4	PRG1_IEP0_EDC_LATCH_IN0	PRG1_PRU0_GPO18
J7.65	T2	PRG1_IEP0_EDC_SYNC_OUT1	PRG1_PRU0_GPO17
J7.66	V13	PRG1_IEP0_EDC_LATCH_IN1	PRG1_PRU0_GPO7
J7.67	J2	GPIO1_21	PRG0_PRU1_GPO1
J7.68	M2	GPIO1_22	PRG0_PRU1_GPO2
J7.69	F5	GPIO1_26	PRG0_PRU1_GPO6
J7.70	P1	GPIO1_31	PRG0_PRU1_GPO11

**表 4-14. J6/J8 连接器在原理图中的网络名称和封装信号名称**

连接器引脚分配	ALX 焊球	在原理图中的网络名称	封装信号名称
J6.60	GND	DGND	
J6.59	M4	GPIO1_35	PRG0_PRU1_GPO15
J6.58	B7	SPI0_CS1	SPI0_CS1
J6.57	T3	GPIO1_36	PRG0_PRU1_GPO16
J6.56	C20	BP_CONN_2_PORZ	
J6.55	A8	SPI0_D0	SPI0_D0
J6.54	C9	SPI0_D1	SPI0_D1
J6.53	E4	GPIO1_40	PRG0_MDIO0_MDIO
J6.52	D2	GPIO1_41	PRG0_MDIO0_MDC
J6.51	H5	GPIO1_8	PRG0_PRU0_GPO8
J8.71	T4	GPIO1_33	PRG0_PRU1_GPO13
J8.72	P2	GPIO1_32	PRG0_PRU1_GPO12
J8.73	C16	GPIO1_78	MMC1_SDWP
J8.74	B17	GPIO1_77	MMC1_SDCD
J8.75	J21	TIMER_IO5	MMC1_CMD
J8.76	J20	TIMER_IO4	MMC1_CLK
J8.77	J18	TIMER_IO3	MMC1_DAT0
J8.78	J19	TIMER_IO2	MMC1_DAT1
J8.79	K20	TIMER_IO1	MMC1_DAT2
J8.80	K18	TIMER_IO0	MMC1_DAT3

### 4.3 GPIO 映射

表 4-15 描述了 SoC 与 LaunchPad 外设的详细 GPIO 映射。

表 4-15. GPIO 映射表

网络名称	封装信号名称	GPIO 编号	输入或输出	默认	状态	功能
TEST_LED1_GREEN	GPMC0_AD7	GPIO0_22	输出	PD	高电平有效	点亮绿色测试 LED
TEST_LED2_RED	UART0_RTSN	GPIO1_55	输出	PD	高电平有效	点亮红色测试 LED
TEST_LED3_RED	PRG1_PRU1_GPO18	GPIO1_39	输出	PD	高电平有效	将双色 LED 变为红色
TEST_LED4_GREEN	PRG1_PRU1_GPO19	GPIO1_38	输出	PD	高电平有效	将双色 LED 变为绿色
USER_LED1	GPMC0_AD11	GPIO0_26	输出	PD	高电平有效	点亮绿色用户 LED1
USER_LED2	GPMC0_AD12	GPIO0_27	输出	PD	高电平有效	点亮绿色用户 LED2
USER_INTn	UART_CTSN	GPIO1_54	输入	PU	低电平有效	来自按钮开关的用户中断输入
OSPI0_RESET_N	OSPI0_CSN1	GPIO0_12	输出	PU	低电平有效	复位 OSPI0 接口上的 QSPI 闪存
MCAN/eQEP_MUX_SEL	PRG0_PRU1_GPO8	GPIO1_28	输出	PD	不适用	选择 MCAN0_RX 引脚的功能为 MCAN0_RX 或 eQEP_I
FSI/BP_MUX_SEL	GPMC0_AD13	GPIO0_28	输出	PD	不适用	选择 GPMC0_AD8 和 GPMC0_AD9 引脚的功能作为 FSI_RX 或 PWM
MCAN0_STB	PRG0_PRU1_GPO5	GPIO1_25	输出	PU	低电平有效	使 CAN 收发器脱离待机状态
PRG_CPSW_RGMII1_MUX_SEL	PRG1_PRU1_GPO5	GPIO0_70	输出	PD	不适用	选择 PRG 和 CPSW 之间的 RGMII1 路径
GPIO_RGMII1_PHY_RSTn	PRG1_PRU1_GPO8	GPIO0_73	输出	PU	低电平有效	复位 RGMII1 以太网 PHY
GPIO_RGMII2_PHY_RSTn	PRG1_PRU1_GPO18	GPIO0_20	输出	PU	低电平有效	复位 RGMII2 以太网 PHY
PRG1_CPSW_RGMII_INTn	PRG1_PRU1_GP19	GPIO0_84	输入	PU	低电平有效	来自 RGMII1 和 RGMII2 以太网 PHY 的中断信号
GPIO0_50	PRG1_PRU0_GPO5	GPIO0_50	IO	不适用	不适用	连接到 BoosterPack 接头的 GPIO
VPP_1V8_REG_EN	PRG1_PRU0_GPO8	GPIO0_53	输出	PD	高电平有效	启用 VPP 稳压器以进行电子保险丝编程

## 4.4 复位

图 4-5 展示了 AM243x LaunchPad 的复位架构。

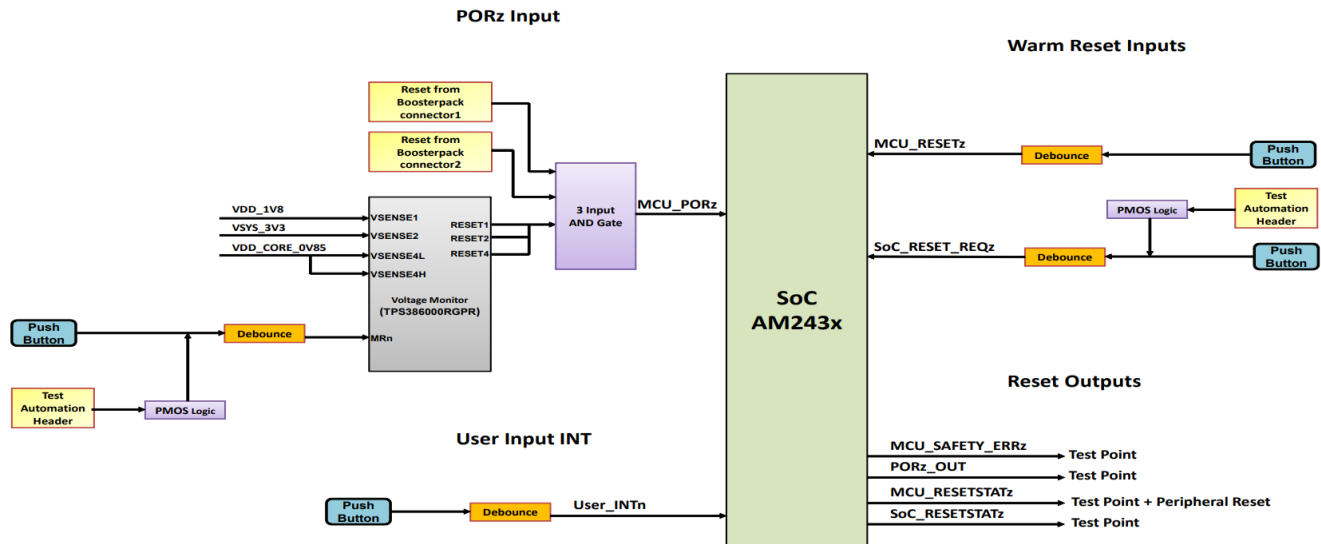


图 4-5. 复位架构

SoC 具有以下复位：

- MCU\_PORz 是 MCU 域和 MAIN 域的加电/冷复位输入
- PORz\_OUT 是 MAIN 域和 MCU 域的上电复位状态输出
- MCU\_RESETz 是 MCU 域的热复位输入
- MCU\_RESETSTATz 是 MCU 域的热复位状态输出
- RESET\_REQz 是 MAIN 域的热复位输入
- RESETSTATz 是 MAIN 域的热复位状态输出

可使用三个按钮开关对 MCU\_PORz、MCU\_RESETz 和 RESET\_REQz 进行复位，如节 3.2 所示。

MCU\_PORz 信号由内核电压和外设电压的电压监控器 IC (TPS38600RGPR) 的输出提供；该电压监控器的启用由测试自动化接头的 PORz 信号或按钮开关 (SW1) 进行控制。

MCU 域热复位 (MCU\_RESETz) 由按钮开关 (SW2) 提供。

主域热复位 (SoC\_RESET\_REQz) 由测试自动化接头的热复位信号或由按钮开关 (SW3) 提供。

上电复位时，连接到 MCU 域的所有外设均由 MCU\_RESETSTATz 进行复位。

一个用户输入中断连接到 SoC 的 GPIO 之一。

## 4.5 时钟

SoC 和两个以太网 PHY 的所有参考时钟都是由单个三路输出时钟缓冲器 (LMK1C1103PWR) 生成的，源自单个 25MHz LVCMOS 振荡器。单输出时钟缓冲器 (SN74LV1T34DCKR) 用于将 3.3V 电平转换为 1.8V。SoC 的 OBSCLK0 输出通过安装 R240 和 R185 并同时隔离 R244 和 R13 来为 RGMII2 以太网 PHY 提供可选时钟。

XDS110 所需的参考时钟由一个 16MHz 晶振在本地生成。

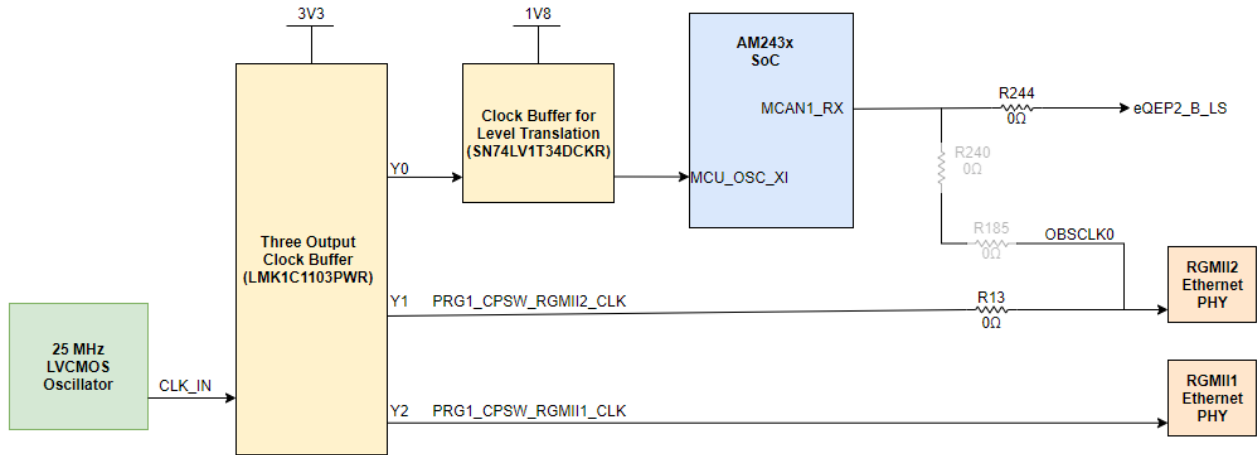


图 4-6. 时钟架构

表 4-16. 时钟频率表

SI 编号	信号名称	参考文献	预期频率
1	SOC_CLKIN	U11.4	25.000 MHz
2	SOC_CLKIN_BUFF	R46	25.000 MHz
3	PRG1_CPSW_RGMII1_CLK	R25	25.000 MHz
4	PRG1_CPSW_RGMII2_CLK	R50	25.000 MHz
5	OSC0	Y1.3	16.000 MHz

### 备注

只有在将电缆插入 micro-B USB 端口并为 micro-B USB 连接器供电后才会激活 16MHz 时钟。

## 4.6 存储器接口

### 4.6.1 QSPI 接口

AM243x LaunchPad 电路板有一个 512Mbit QSPI 存储器器件 ( Cypress 的 S25HL512TFAMHI010 )。该器件连接到 AM243x SoC 的 OSPI0 接口。此 QSPI 接口支持高达 166MHz 的存储器速度。OSPI0\_LBCLKO 和 OSPI0\_DQS 之间提供外部环回。

**复位：** 闪存的复位连接到一个电路；该电路对 MCU\_RESETSTATz 和 SoC 的 GPIO 执行“与”运算。

**电源：** QSPI 闪存由 3.3V IO 电源供电。闪存存储器的 VCC 和 VCCQ 引脚由 3.3V 电源供电。SoC 的 OSPI0 接口由 VDDSHV\_3V3 电源供电。

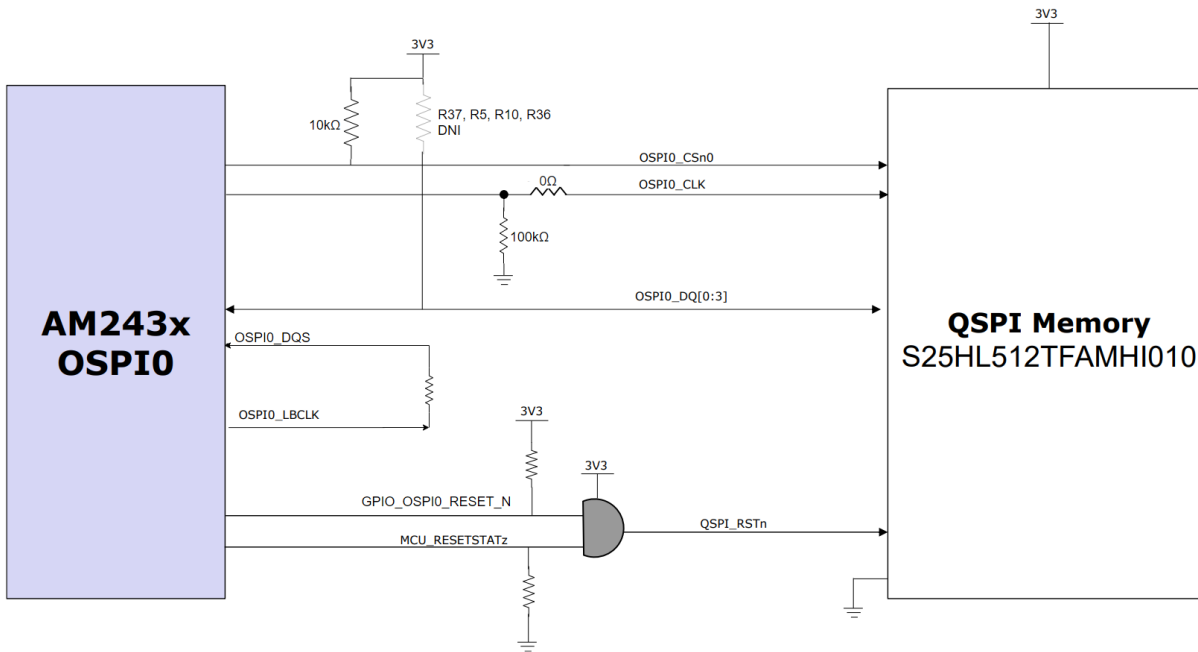


图 4-7. QSPI 接口



#### 4.6.2 电路板 ID EEPROM

AM243x LaunchPad 具有一个用于存储电路板 ID 信息的 1Mbit I2C EEPROM。电路板 ID 存储器配置为将地址引脚 (A0、A1) 接地以响应 I2C 地址 0x50，并编入了标头说明。该 EEPROM (来自 Microchip 的 AT24CM01-XHD-T) 连接到 SoC 的 I2C0 端口。如果 WP 引脚直接连接到 VCC，则将禁止执行对受保护存储器的所有写入操作。安装电阻显示在图 4-8 中的红色框内。为了正常运行，可隔离红色框中所示的电阻 (R89) 使 WP 引脚保持悬空。

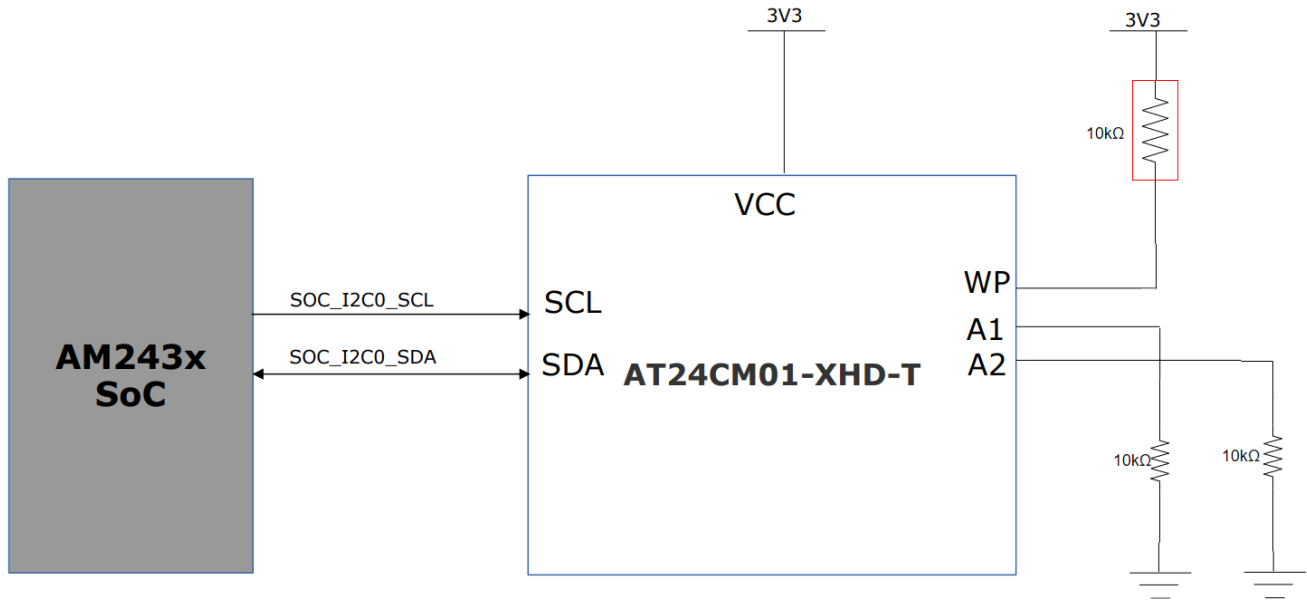


图 4-8. 电路板 ID EEPROM

表 4-17. 电路板 ID 存储器标头信息

标头	字段名称	字节数	偏移量	字段值	字段类型	说明
EE3355AA	MAGIC	4	0000	0xEE3355AA	十六进制	幻数
	TYPE	1	0004	0x01	十六进制	定长可变位置电路板 ID 标头
		2	0005	F7	十六进制	此字段之后的有效载荷字节的大小，包括 end_list 字节
BRD_INFO	TYPE	1	0007	0x10	十六进制	电路板信息标头标识符
	Length	2	0008	2E	十六进制	到下一个标头的偏移量
	Board_Name	16	000A	AM243-LPEVM	CHAR	
	Design_Rev	2	001A	E2	CHAR	
	PROC_Nbr	4	001C	109	CHAR	来自中央 EVM 的 PROC 号
	Variant	2	0020	01	CHAR	
	PCB_Rev	2	0022	E2	CHAR	
	SCHBOM_Rev	2	0024	00	CHAR	用于原理图修订版本扩展 - A、B、C 等。原理图/BoM 修订版本将是 Design_Rev+SCHBOM_Rev
	SWR_Rev	2	0026	01	CHAR	1 表示第一个软件版本
	VendorID	2	0028	01	CHAR	1 表示 Mistral
	Build_Week	2	002A	20	CHAR	由 Mistral 填充
	Build_Year	2	002C	21	CHAR	2021 年
	BoardID	6	002E	0	CHAR	旧版应用的器件型号。不用于最新电路板。将被标记为 0
	Serial_Nbr	4	0034	xxxx	CHAR	由 Mistral 填充

表 4-17. 电路板 ID 存储器标头信息 (续)

标头	字段名称	字节数	偏移量	字段值	字段类型	说明
MAC_ADDR	TYPE	1	0038	0x13	十六进制	MAC 地址标头标识符
	长度	2	0039	0xC2	十六进制	有效载荷大小
	MAC control	2	003B	0x10	十六进制	MAC 标头控制字
	MAC_adrs	192	003D	xxxx	十六进制	将具有三个有效的 MAC 地址
END_LIST	TYPE	1	00FD	0xFE	十六进制	结尾标记

## 4.7 以太网接口

### 备注

TRM 中提供的 PRU 内部引脚多路复用映射是 PRU 原始硬件定义的一部分。但是，由于 IP 和相关固件配置提供的灵活性，这未必是硬性要求。AM65x 的第一个 PRU 实施方案在初始 SoC 集成期间交换了 MII TX 引脚，并在后续 PRU 修订版中保留了该约定，以实现固件重用。要使用 SDK 固件，请使用 SYSCONFIG 生成的 PRU 引脚映射。

该 LaunchPad 支持两个以太网 PHY，这些 PHY 端接至具有集成磁性元件的 RJ45 连接器以用于外部通信。

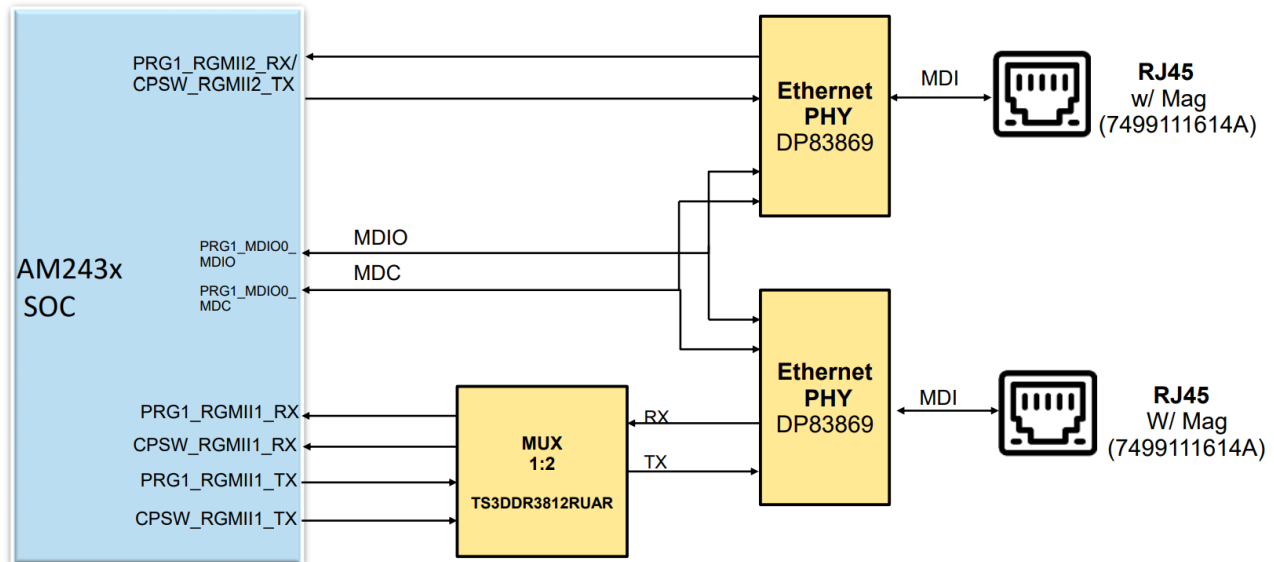


图 4-9. 以太网连接

48 引脚 PHY (DP83869) 配置为可以广播千兆位操作，且其内部延迟设置为与 AM243x SoC 的内部延迟相适应。

第一个 PHY 连接到 SoC 的 PRG1/CPSW RGMII2 端口，这些端口在 SoC 中进行内部多路复用；此外，该 PHY 的 MDI 接口端接至具有集成磁性元件的 RJ45 连接器。

第二个 PHY 连接到 SoC 的 PRG1/CPSW RGMII1 端口，这些端口通过外部板载多路复用器进行多路复用，该多路复用器的选择线路由 SoC 的 GPIO (PRG\_CPSW\_RGMII1\_MUX\_SEL) 进行控制；此外该 PHY 的 MDI 接口也端接至具有集成磁性元件的 RJ45 连接器。采用 1:2 多路复用器 (TS3DDR3812RUAR) 在 PRG1 和 CPSW RGMII1 端口之间进行选择。

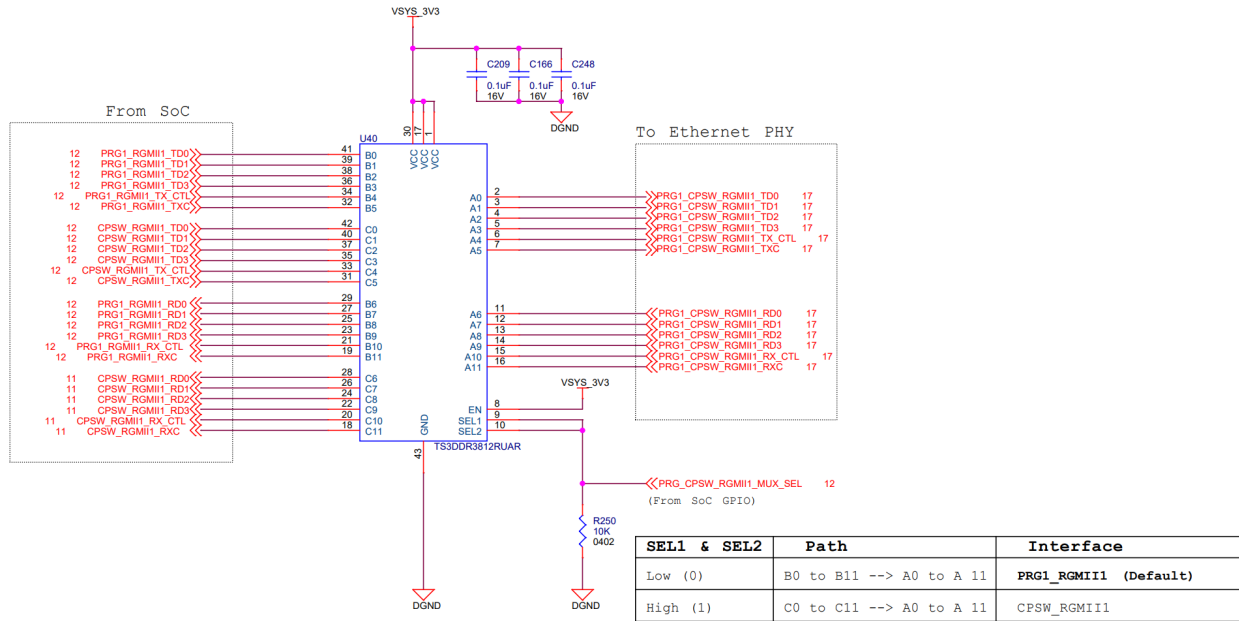


图 4-10. CPSW 或 PRG RGMII1 以太网数据多路复用器

针对这两个 PHY，为了在 PRG 和 CPSW 工作模式之间进行选择，必须从每个控制器中选择 MDIO 和 MDC 信号（这些信号在 SoC 内部进行多路复用）。

电路板上使用两个具有集成磁性元件和状态 LED 的 RJ45 连接器（Wurth 的 7499111614A）来实现以太网 10Mb/100Mb/1Gb 连接。

#### 4.7.1 以太网 PHY 配置

DP83869 使用很多多功能引脚作为配置 (strap) 选项，以便将器件置于特定的运行模式。上电或硬复位时会对这些引脚的值进行采样。在软件复位期间，内部将根据上电或硬复位时采样的值重新加载配置 (strap) 选项。RX\_D0 和 RX\_D1 引脚为 4 级配置 (strap) 引脚，所有其他配置 (strap) 引脚均为两级。

该以太网 PHY 包含一个内部下拉电阻。选择外部拉电阻的值，以便为 AM243x 的引脚提供尽可能接近接地或 3.3V 的电压。

使用配置 (strap) 电阻为 RGMII1 PHY 和 RGMII2 PHY 提供地址配置，分别将地址设置为 00011 (03h) 和 0111 (0Fh)。所有配置引脚均提供了上拉和下拉占用空间。

两个 PHY 模式都选择为 RGMII 转铜缆模式，且广播的自动协商速度分别为 1000 Base-T、100 Base-Tx 和 10 Base-Te。

图 4-11 和图 4-12 显示了这两个以太网 PHY 的配置 (strap)。

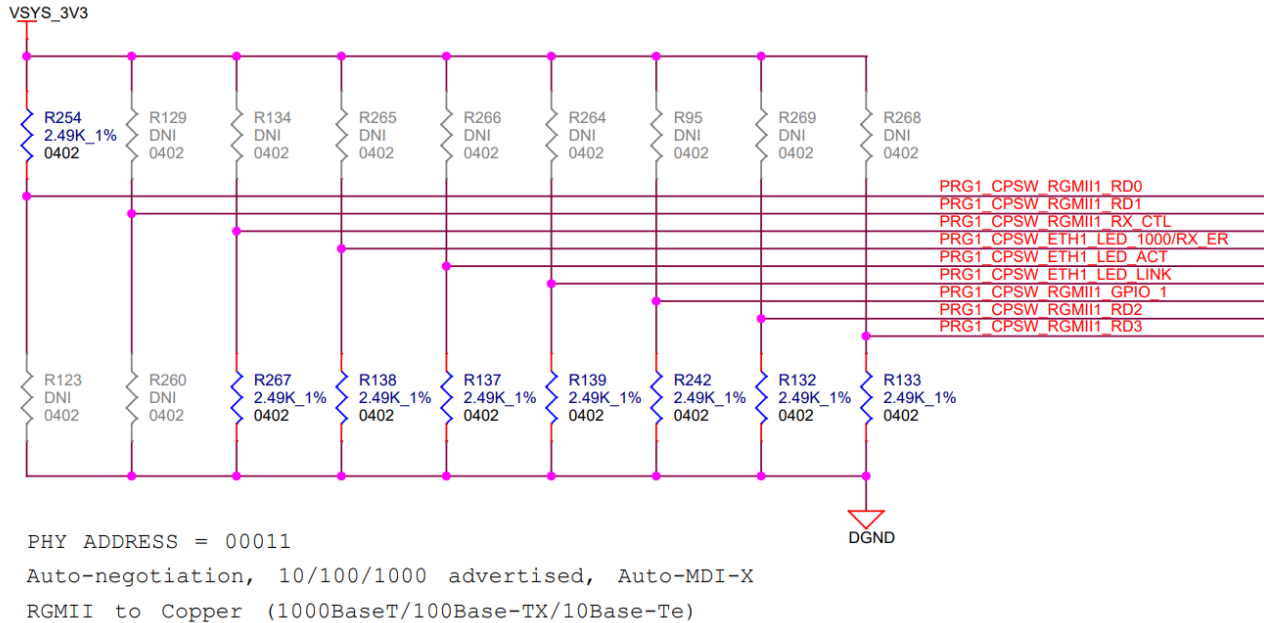


图 4-11. RGMII1 PHY 的以太网 PHY 配置

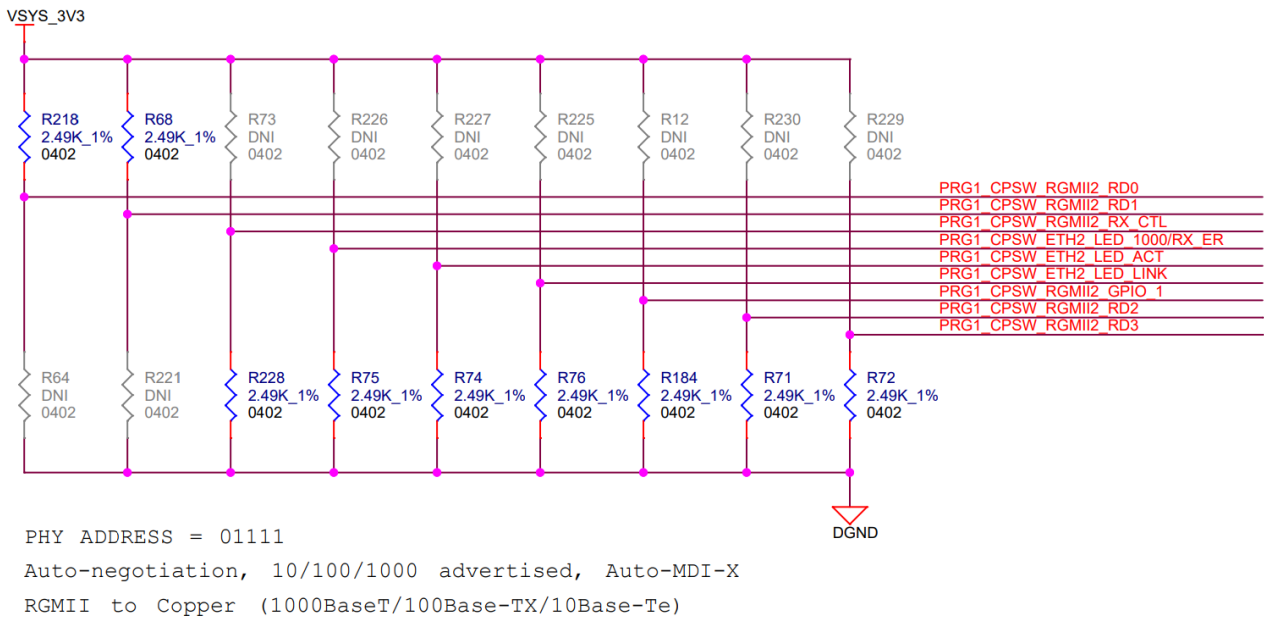


图 4-12. RGMII2 PHY 的以太网 PHY 配置

表 4-18 显示了这两个以太网 PHY 的配置 (strap) 说明。

表 4-18. 以太网 PHY 配置值

配置设置	引脚名称	配置功能	RGMII1 配置 (Strap) 功能值	RGMII2 配置 (Strap) 功能值	说明
PHY 地址	RX_D1	PHY_AD3	1	1	ICSSG1 PHY 地址 00011
		PHY_AD2	1	1	
	RX_D0	PHY_AD1	0	1	ICSSG2PHY 地址 : 01111
		PHY_AD0	0	0	
运行模式	RX_CNTL	镜像启用	0	0	启用/禁用镜像
	LED_2	ANEGSEL_1	0	0	自动协商, 广播 10/100/1000, Auto-MDI-X
	LED_1	ANEGSEL_0	0	0	
	LED_0	ANEG_DIS	0	0	
	JTAG_TDO/GPIO_1	OPMODE_0	0	0	RGMII 转铜缆 ( 1000 Base-T、100 Base-Tx、 10 Base-Te )
	RX_D2	OPMODE_1	0	0	
	RX_D3	OPMODE_2	0	0	

#### 4.7.2 以太网 PHY - 电源、时钟、复位、中断

**电源：**由于来自 SoC PRG1 和 CPSW 域的 RGMII 信号处于 3.3V I/O 电平，因此千兆位以太网 PHY 器件 (DP83869) 由 3.3V 的 I/O 电压以及 2.5V 和 1.1V 的模拟电源供电。

**时钟：**两个以太网 PHY 的 25MHz 时钟均来自时钟缓冲器的输出。或者，RGMII2 PHY 可来自 SoC 的 OBSCLK0 输出，如[时钟架构](#)所示。

**复位：**PHY 的复位信号由 PORz\_OUT 和 SoC GPIO 之间的“与”运算结果驱动。

**中断：**两个以太网 PHY 的中断被短接并连接到 AM243x SoC 的单个 GPIO。

#### 4.7.3 以太网 RJ45 连接器中的 LED 指示

PRG1/CPSW RGMII1 端口的 RJ45 连接器 (J19) LED 指示：

- LED0 连接到 RJ45 LED (黄色) 以指示链路已建立。
- LED1 连接到 RJ45 LED (橙色) 以指示 1000MHz 链路或接收错误。
- LED2 连接到 RJ45 LED (绿色) 以指示发送/接收活动。

PRG1/CPSW RGMII2 端口的 RJ45 连接器 (J18) LED 指示：

- LED0 连接到 RJ45 LED (黄色) 以指示链路已建立。
- LED1 连接到 RJ45 LED (橙色) 以指示 1000MHz 链路或接收错误。
- LED2 连接到 RJ45 LED (绿色) 以指示发送/接收活动。

## 4.8 USB 2.0 接口

该 LaunchPad 通过 USB Type-C 连接器 (J10) 提供 USB 2.0 接口。USB DP 和 DM 信号通过 ESD 保护二极管连接 SoC 的 USB0 端口。DP 和 DM 信号短接至连接器侧 DP 和 DM 的 A 和 B 选项以支持电缆中的翻转操作。

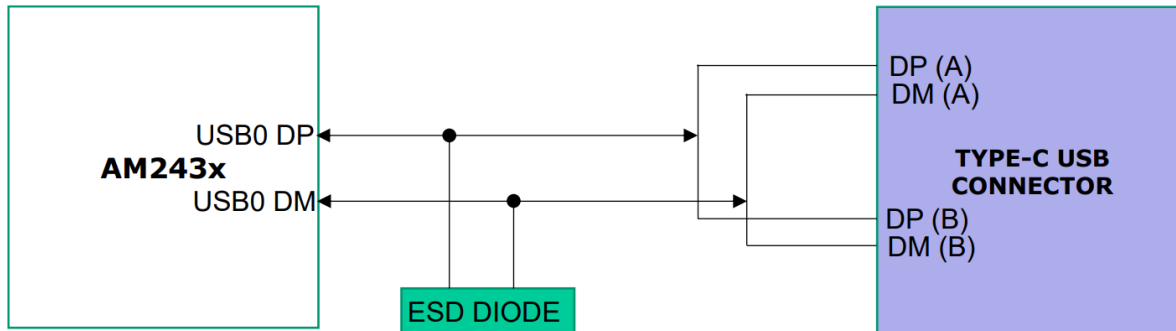


图 4-13. USB 2.0 接口

## 4.9 I2C 接口

AM243x SoC 支持使用两个 I2C 接口将 BoosterPack 接头、测试自动化接头、用于以太网 LED 的 LED 驱动器以及电路板 ID EEPROM 连接到 LaunchPad。

- **SoC\_I2C0 接口**：SoC\_I2C0 连接到以下各项：
  - 软件使用 I2C0 接口通过电路板 ID 存储器器件 ( AT24CM01-XHD-T，配置为对地址 0x50 做出响应 ) 识别 LaunchPad。
  - LaunchPad 上的 I2C0 还用于控制 8 位 LED 驱动器 ( TPIC2810，配置为对地址 0x60 做出响应 )，从而控制工业 LED。
  - I2C0 还连接到 BoosterPack ( J5.9、J5.10 ) 扩展连接器。
- **SoC\_I2C1 接口**：SoC\_I2C1 连接到以下各项：
  - 测试自动化接头 ( Wurth 的 687140183622 )
  - I2C1 还连接到 BoosterPack ( J1.9、J1.10 ) 扩展连接器

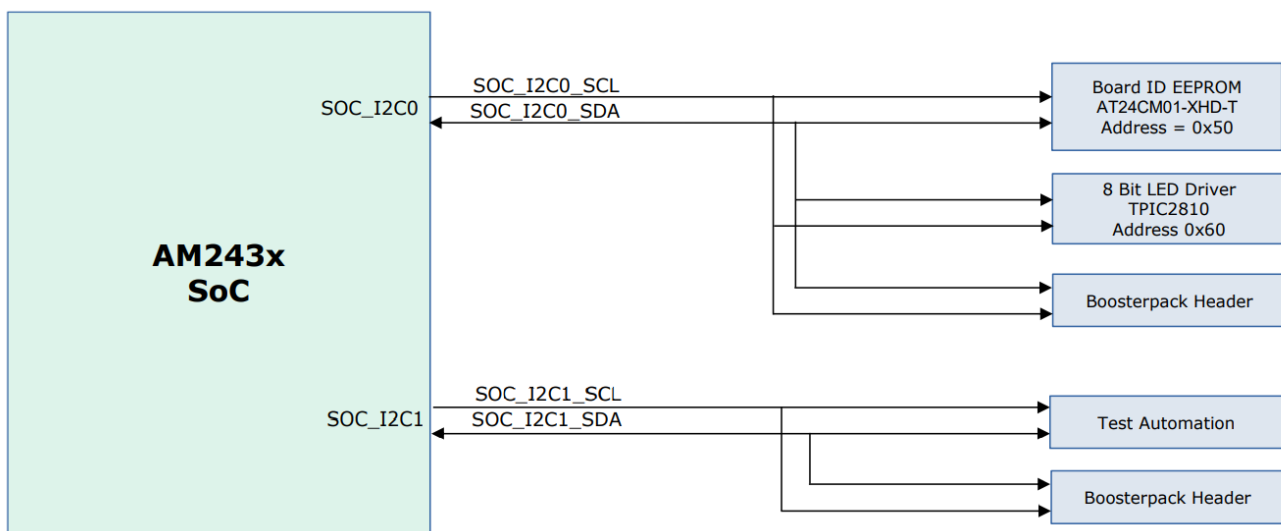


图 4-14. I2C 接口

## 4.10 工业应用 LED

工业应用 LED 由五个绿色 LED、一个红色 LED 和两个双色 LED 组成。

- 四个绿色 LED 连接到地址 0x60 处的基于 I2C 的 LED 驱动器 ( TPIC2810D , 由 SoC 的 SoC\_I2C0 端口进行控制 )。这些 LED 将根据工业应用进行切换。
- 另一个绿色 LED 以及红色和两个双色 LED 连接到 SoC GPIO , 以便可以根据应用进行切换。

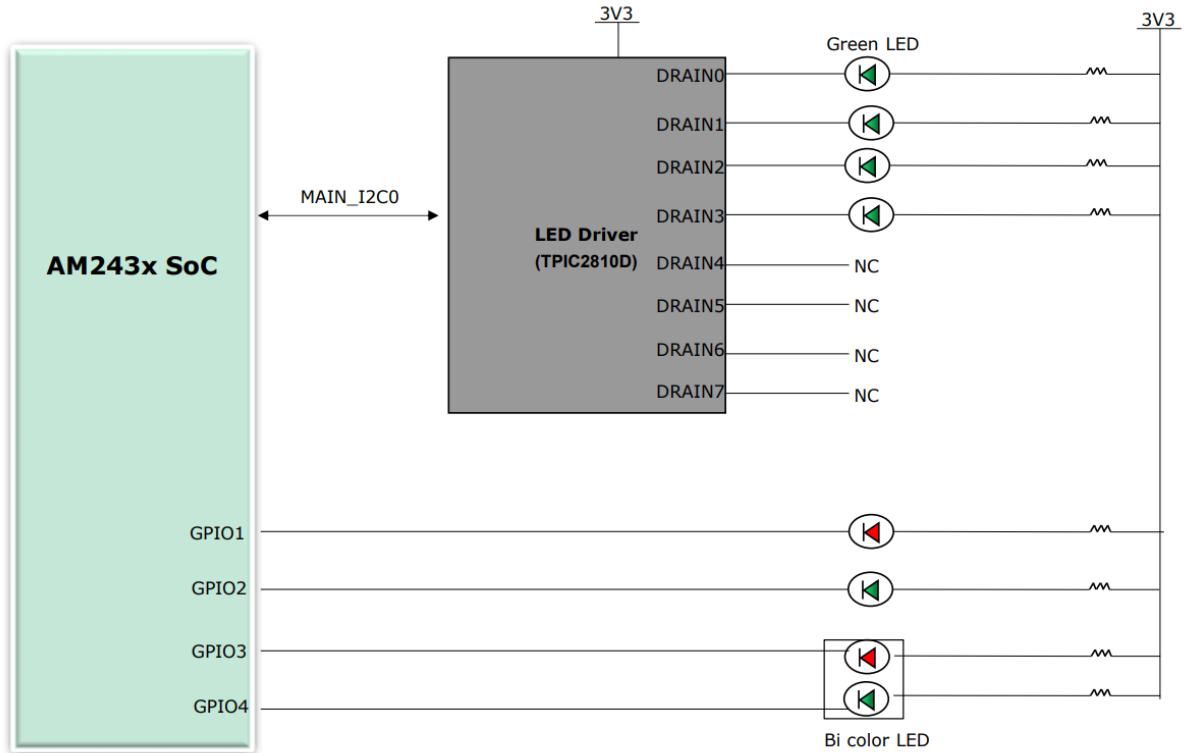


图 4-15. 工业应用 LED

## 4.11 UART 接口

该 LaunchPad 包含五个 UART 接口，其中四个接口来自 SoC 的主域，另一个接口来自 MCU 域。

- SoC 主域的两个 UART 端口 ( Main\_UART2 和 Main\_UART4 ) 端接至 BoosterPack 扩展连接器。
- 两个 UART 端口 ( 一个来自 MCU 域 (MCU\_UART0)，另一个来自 SoC 的主域 (MAIN\_UART1) ) 端接至两个板载 1x6 接头。缓冲器 (SN74CB3Q3125PWR) 用于在连接器和 SoC 之间进行隔离。
- SoC 主域的一个 UART 端口 (MAIN\_UART0) 连接到 SoC 与板载仿真器 XDS110 (TM4C1294NCPDTT3R) 之间隔离的缓冲器 (SN74AVC4T245PW)。

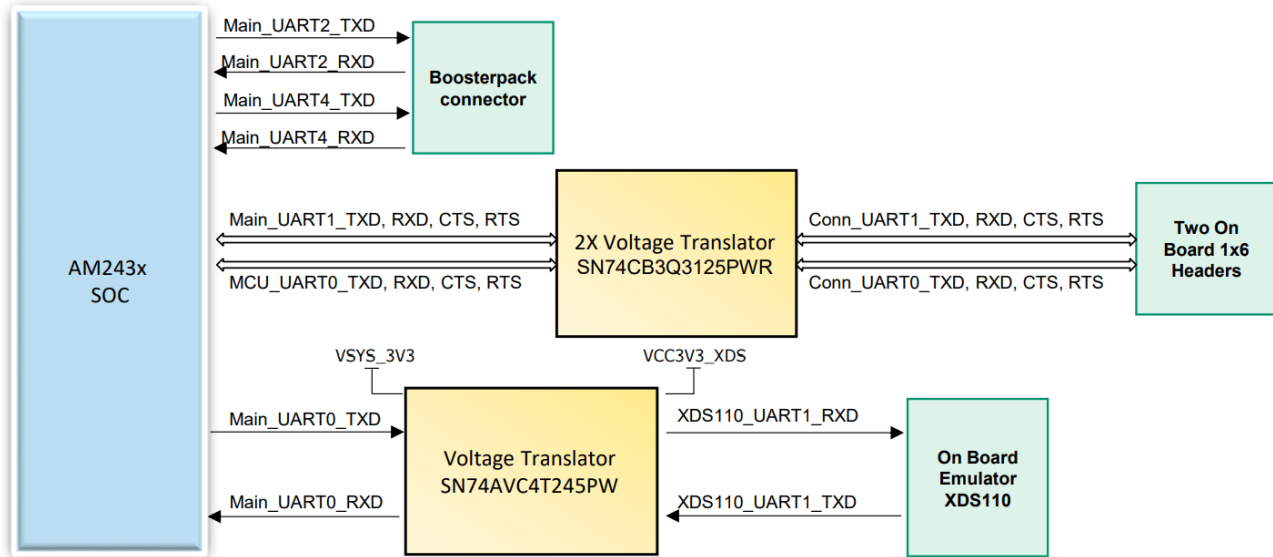


图 4-16. UART 接口



## 4.12 eQEP 接口

AM243x LaunchPad 支持两个 eQEP 接口。AM243x SoC 的 eQEP1 和 eQEP2 连接到 eQEP 接头。eQEP1 和 eQEP2 这两个接头都需要电压转换电路 (TXB0106RGYR) 以将 IO 从 3.3V 电平转换为 5V。

- eQEP1\_A、eQEP1\_B 和 eQEP1\_I 在电压转换后直接连接到 eQEP 接头 (J12)。
- eQEP2\_A、eQEP2\_B 在电压转换后直接连接到 eQEP 接头 (J21)。eQEP2\_I 需要一个外部 1:2 多路复用器 (TMUX154EDGSR)，因为 eQEP2\_I 和 MCAN0\_TX 来自同一个引脚 (B13)。使用 SoC GPIO 进行多路复用器通道选择。

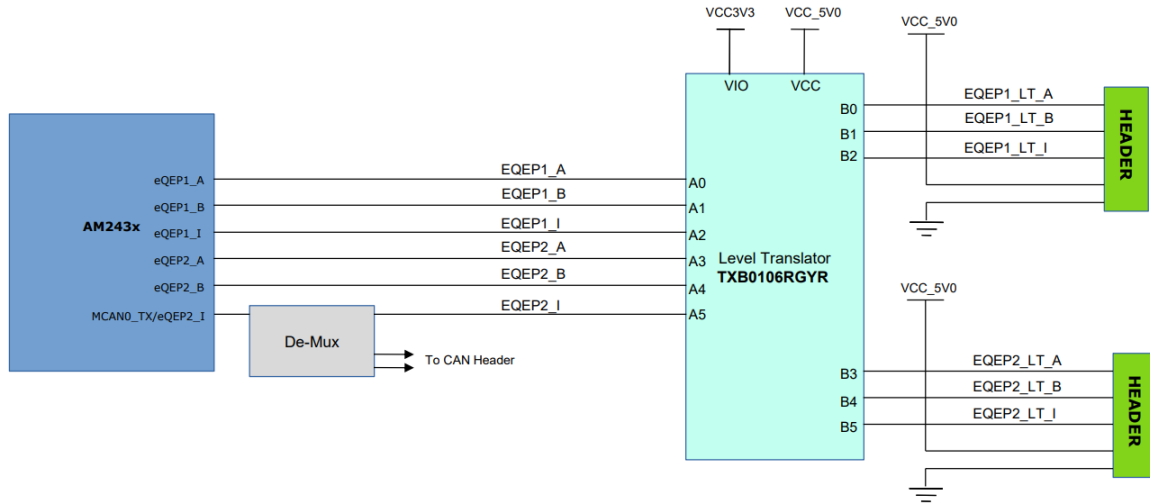


图 4-17. eQEP 接口

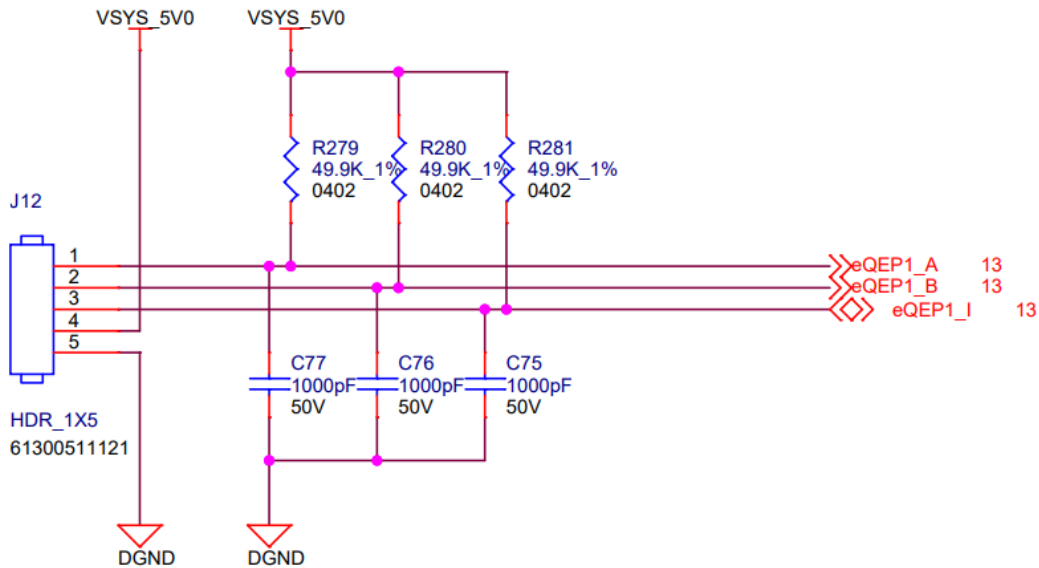


图 4-18. eQEP1 接头

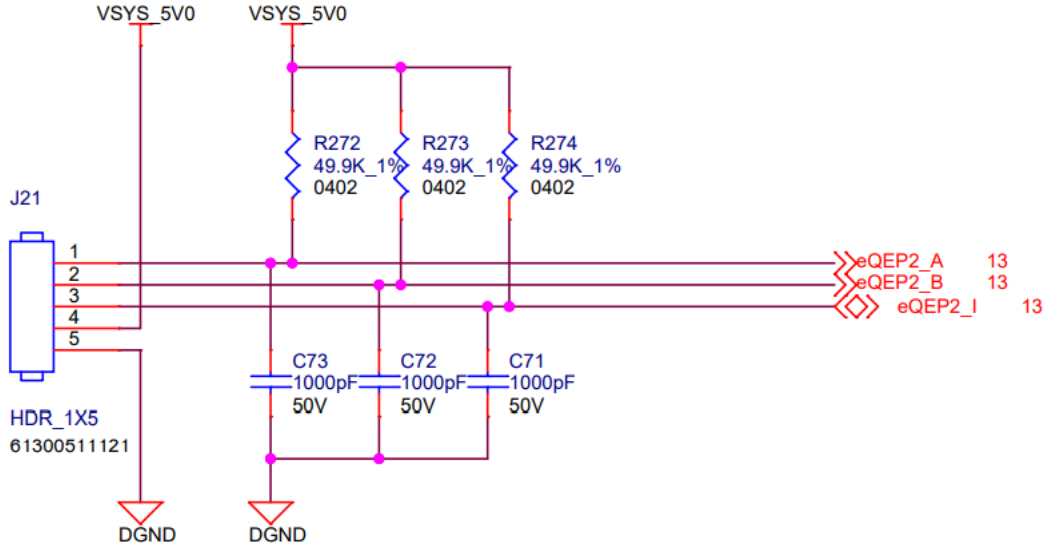


图 4-19. eQEP2 接头

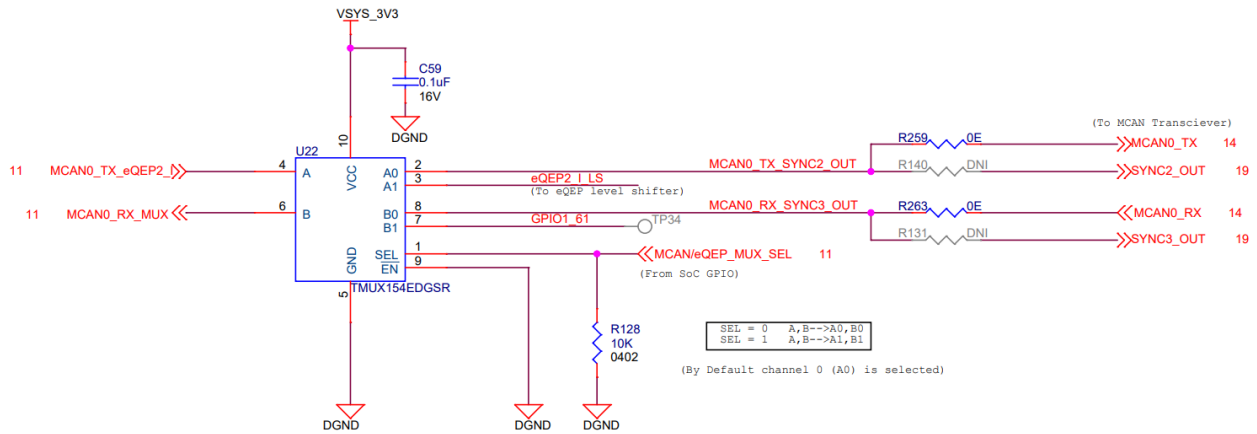


图 4-20. eQEP2 或 MCAN0 多路复用器选择电路

### 4.13 CAN 接口

AM243x LaunchPad 支持一个 CAN 接口。MCAN0 信号在内部与 eQEP 信号进行多路复用。这些信号连接到板载多路信号分离器，该多路信号分离器的选择线路由 SoC 的 GPIO 进行控制，可将信号路由到 MCAN 收发器或 eQEP 接头。图 4-21 显示了使用 CAN 接口 IC (TCAN1044VDRBRQ1) 实现 CAN 接口的情况。CAN 接口 IC 的 TXD 和 RXD 引脚分别连接到 AM243x 的 MCAN0\_RX 和 MCAN0\_TX 引脚。STB 引脚可由 AM243x 直接驱动以启用待机模式。当不由 AM243x 直接驱动时，10kΩ 下拉电阻将 CAN 接口 IC 置于正常工作模式。CAN 收发器的高电平和低电平信号输出连接到 3 引脚的接头 (J11)。

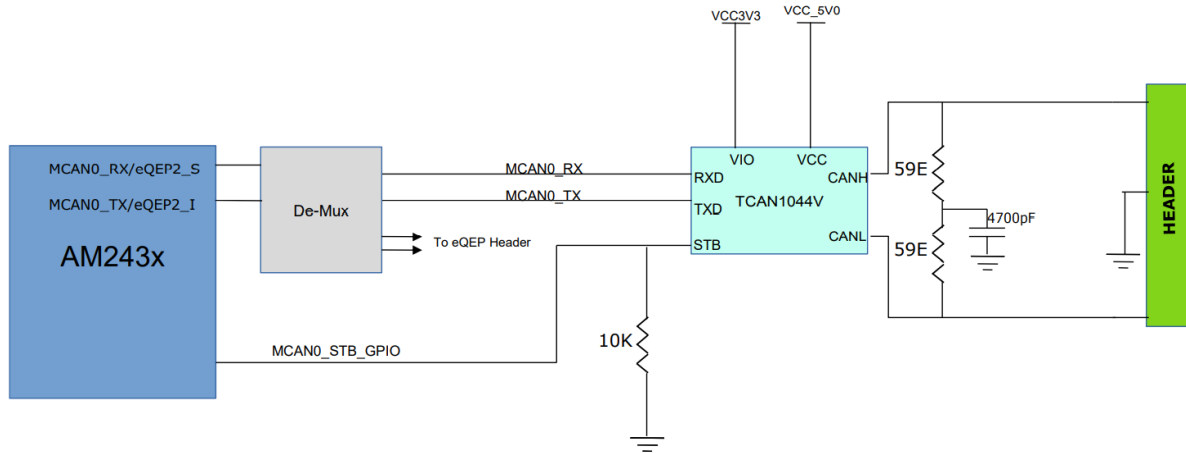


图 4-21. CAN 接口

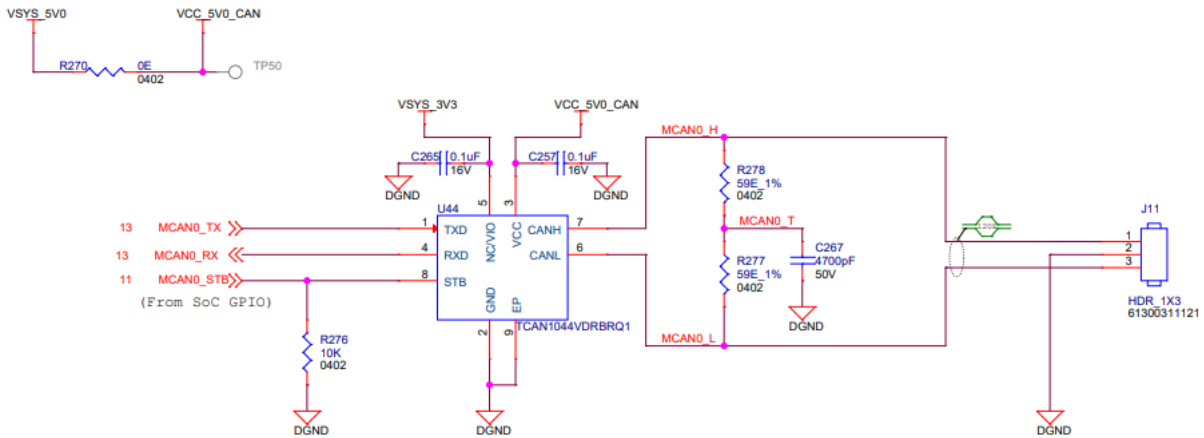


图 4-22. MCAN 收发器和接头

#### 4.14 FSI 接口

该 LaunchPad 支持 SoC 上的一个端接至 2x5 接头 (J16) 的 FSI 接口。这个 2x5 接头具有 3.3V 电源。一个 1:2 有源多路复用器 IC (TMUX154EDGSR) 用于连接 FSI 接头和 BoosterPack 接头之间的信号，因为 FSI 和 EHRPWM 信号在 SoC 内部进行多路复用。

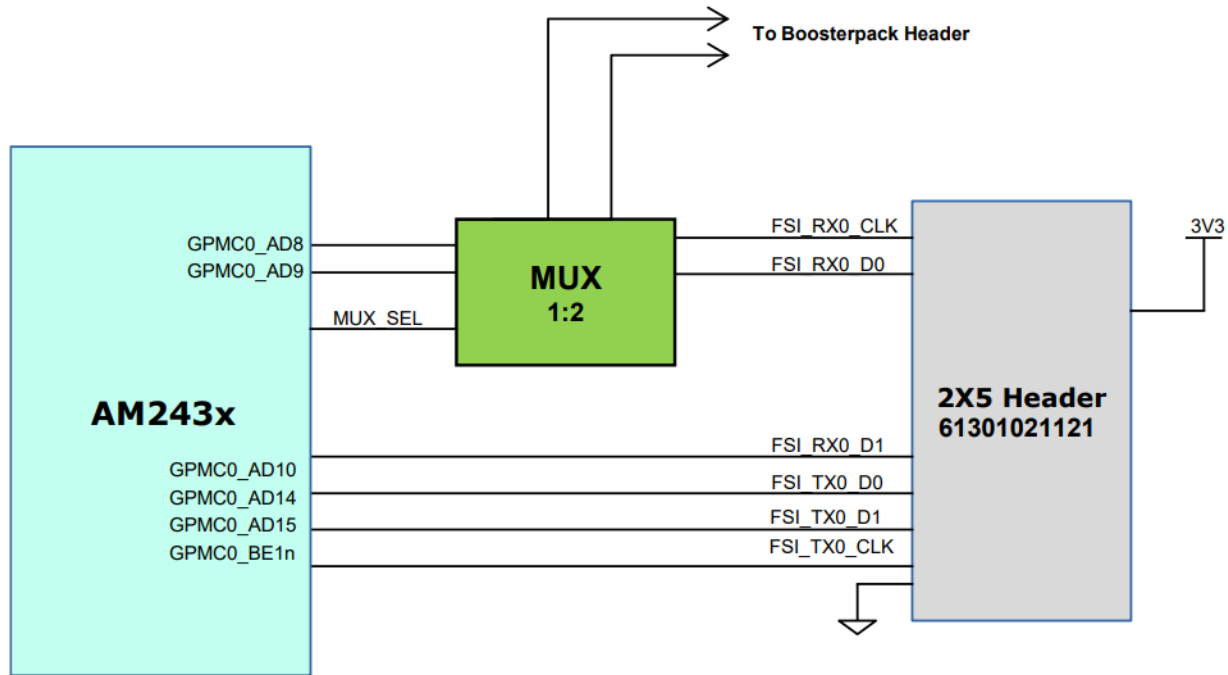


图 4-23. FSI 接口

表 4-19. FSI 接头引脚说明

引脚编号	信号
J16.1	FSI_RX0_CLK
J16.2	FSI_TX0_CLK
J16.3	GND
J16.4	GND
J16.5	FSI_RX0_D0
J16.6	FSI_TX0_D0
J16.7	FSI_RX0_D1
J16.8	FSI_TX0_D1
J16.9	无连接
J16.10	VSYS_3V3

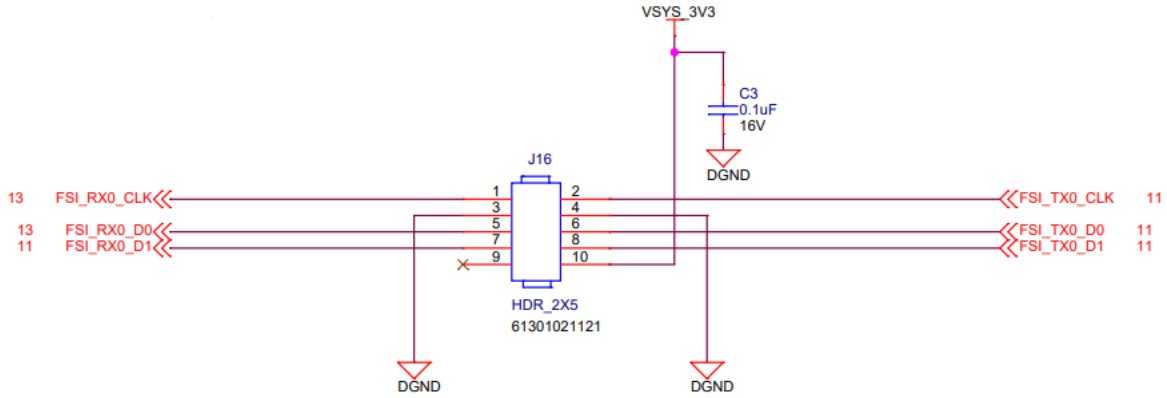


图 4-24. FSI 接头

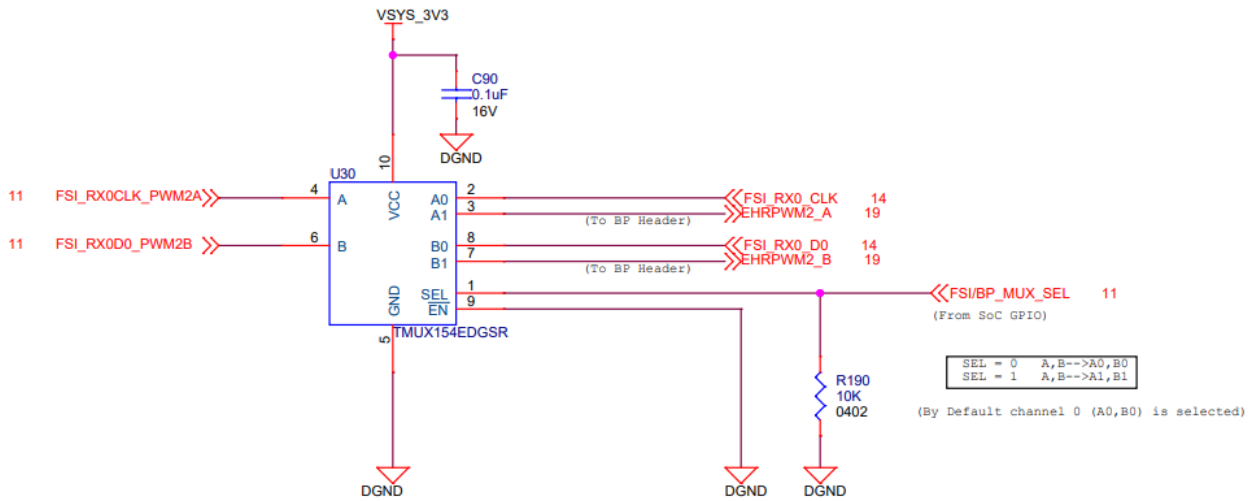


图 4-25. FSI 或 BoosterPack 多路复用器选择电路

## 4.15 JTAG 仿真

为了使 JTAG 正常运行，应按以下顺序操作：

1. 将 Type-C USB 连接器连接到 5V、3A 电源为电路板供电。
2. 为电路板供电（热插拔）后立即将用于 JTAG 仿真的 micro-B USB 电缆连接到 J20。

AM243x LaunchPad 包含 XDS110 仿真所需的电路。XDS110 类板载仿真用于支持软件版本测试。仿真器的连接使用 USB 2.0 micro-B 连接 (J20)，并且该电路用作供电 USB 外设。来自连接器的 VBUS 电源用于为仿真电路供电，这样即使在断开 LaunchPad 电源时，与仿真器的连接也不会断开。使用电压转换缓冲器将 XDS110 电路与 LaunchPad 的其余部分相隔离。

为 USB 信号提供 ESD 保护二极管 (TPD4E02B04DQAR)，以便将 ESD 电流脉冲引向 VCC 或 GND。ESD 保护二极管可针对 ANSI/ESDA/JEDEC JS-001 中规定的高达  $\pm 2.5\text{kV}$  人体放电模型 (HBM) 的 ESD 脉冲提供保护，并提供 IEC 61000-4-2 中规定的  $\pm 12\text{kV}$  接触放电和  $\pm 15\text{kV}$  气隙放电。

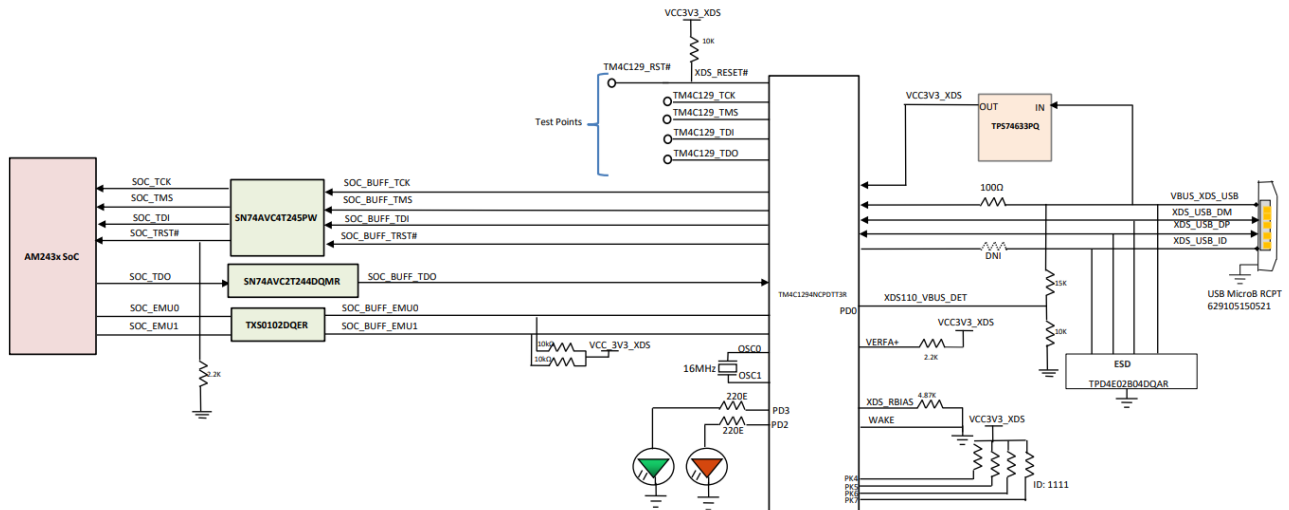


图 4-26. JTAG 接口

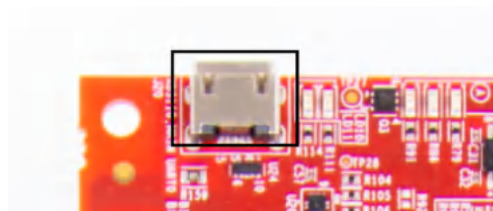


图 4-27. JTAG 的 micro-B USB 连接

## 4.16 测试自动化接口

该 LaunchPad 支持 40 引脚测试自动化接头 (Wurth 的 687140183622)，允许外部控制器控制一些基本操作，例如断电、上电复位 (POR)、热复位、引导模式控制和其他功能。

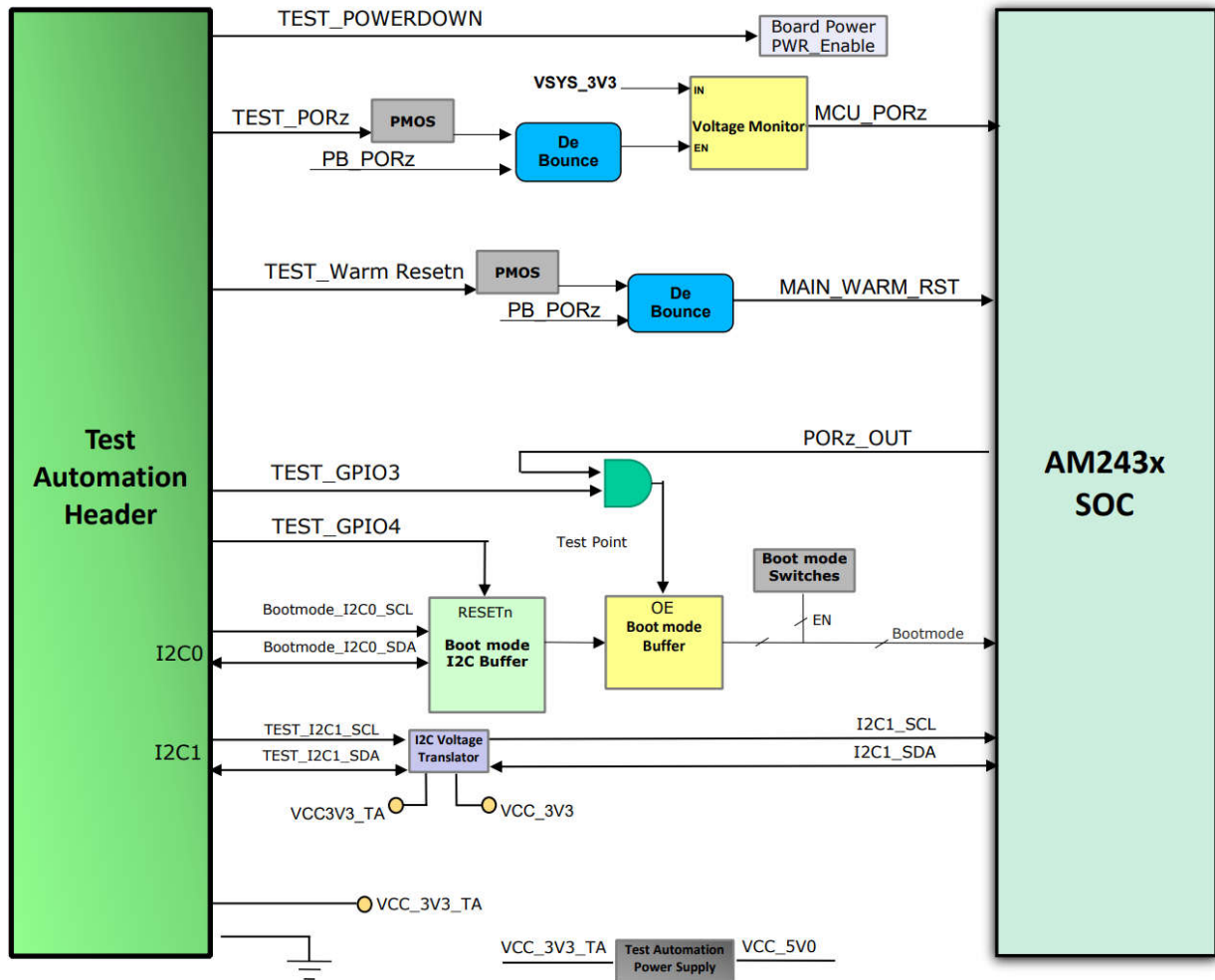


图 4-28. 测试自动化接头

表 4-20. 测试自动化信号说明

信号	信号类型	功能
POWER_DOWN	GPIO	指示 LaunchPad 将所有电路断电
PORZn	GPIO	创建一个传入 AM243x 的 PORz
WARM_RESETn	GPIO	创建一个传入 AM243x 的 RESETz
GPIO3	GPIO	禁用引导模式缓冲器
GPIO4	GPIO	复位引导模式 IO 扩展器
Bootmode_I2C	I2C	与引导模式 I2C 缓冲器进行通信
I2C1	I2C	用于内部测试

测试自动化电路具有电压转换电路，使控制器与 AM243x 使用的 IO 电压相隔离。AM243x 的引导模式可由 DIP 开关进行控制，或通过 I2C IO 扩展器由测试自动化接头控制。

引导模式缓冲器 (SN74AVC8T245RHL) 用于隔离通过 DIP 开关或 I2C IO 扩展器进行的引导模式控制。测试自动化电路由常开电源供电，而该电源由专用稳压器 (TPS7A0533PDBVT) 生成。

测试自动化接头支持两个 I2C 接口。Bootmode\_I2C 连接到引导模式缓冲器以控制 AM243x 的引导模式，而另一个 I2C 接口连接到 AM243x 的 I2C1 端口。

**表 4-21. 测试自动化接头引脚分配**

引脚编号	IO 方向	信号	说明
1	Power	VCC3V3_TA	测试自动化接头的电源
2	Power	VCC3V3_TA	
3	Power	VCC3V3_TA	
4	不适用	保留	
5	N/A	保留	
6	不适用	保留	
7	接地	DGND	
8	不适用	保留	
9	不适用	保留	
10	不适用	保留	
11	不适用	保留	
12	不适用	保留	
13	不适用	保留	
14	不适用	保留	
15	不适用	保留	
16	接地	DGND	
17	不适用	保留	
18	不适用	保留	
19	不适用	保留	
20	不适用	保留	
21	不适用	保留	
22	不适用	保留	
23	不适用	保留	
24	不适用	保留	
25	接地	DGND	
26	输出	TEST_POWERDOWN	用于为电路板断电
27	输出	TEST_PORZn	用于复位 SoC PORz
28	输出	TEST_WARMRESETn	用于复位 SoC 热复位
29	不适用	保留	
30	输出	TA_SOC_INTn	SoC 中断
31	双向	TEST_GPIO2	
32	输出	TEST_GPIO3	用于禁用 BOOTMODE 缓冲器
33	输出	TEST_GPIO4	用于复位引导模式 IO 扩展器
34	接地	DGND	
35	不适用	保留	
36	双向	SOC_I2C1_TA_SCL	SoC I2C 的时钟信号
37	双向	BOOTMODE_I2C_SCL	引导模式下 I2C IO 扩展器的时钟信号
38	双向	SOC_I2C1_TA_SDA	SoC I2C 的数据信号
39	双向	BOOTMODE_I2C_SDA	引导模式下 I2C IO 扩展器的数据信号
40	接地	DGND	
41	接地	DGND	



表 4-21. 测试自动化接头引脚分配 (续)

引脚编号	IO 方向	信号	说明
42	接地	DGND	

**备注**

所有被指定为“保留”的引脚都应该保持未连接/悬空状态。

### 4.17 SPI 接口

该 LaunchPad 支持两个端接至 BoosterPack 接头连接器的 SPI 接口 ( SPI0 和 SPI3 )。SoC 和 BoosterPack 连接器之间的 SPI 连接如图 4-29 所示。

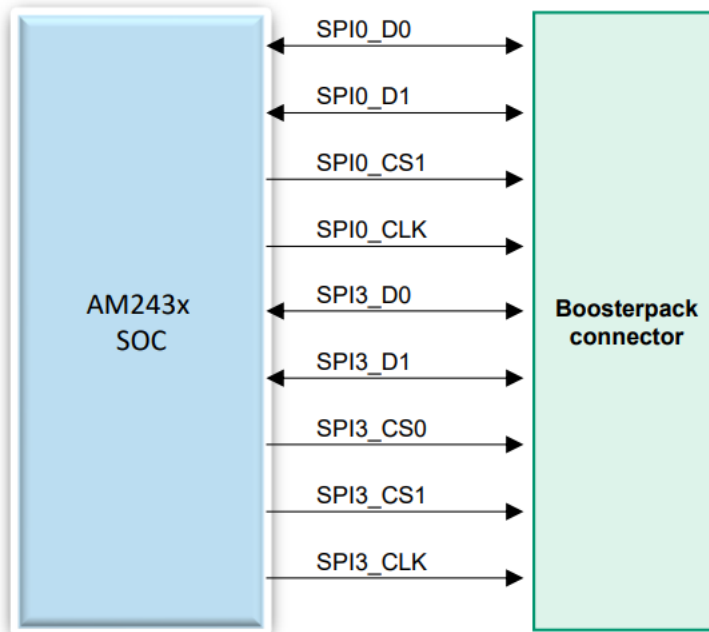


图 4-29. 从 SoC 到 BoosterPack 连接器的 SPI 连接

## 5 参考文献

### 5.1 参考文档

除了本文档外，还可以从 [www.ti.com](http://www.ti.com) 下载以下参考资料。

- [AM2434 Sitara™ 微控制器](#)
- [AM243x Sitara™ 微控制器数据表](#)
- [AM243x Sitara™ 微控制器技术参考手册](#)
- [AM243x Sitara™ 微控制器器件勘误表](#)
- [AM243x Sitara™ LaunchPad™ MCU 引脚分配图](#)
- [AM243x Sitara™ LaunchPad™ 开箱即用体验](#)
- [德州仪器 \(TI\) Code Composer Studio](#)
- [德州仪器 \(TI\) LaunchPad 开发环境](#)

### 5.2 此设计中使用的其他 TI 组件

此 LaunchPad 使用各种其他 TI 组件来实现各种功能。下面显示了这些组件的汇总清单及其 TI 产品页面链接。

- [TXB0106RGYR 6 位双向电压电平转换器](#)
- [TMUX154E 2 通道 2:1 开关](#)
- [TPD4E02B04DQAR USB 3.0 ESD 保护二极管](#)
- [XDS110 JTAG 调试探针](#)
- [TUSB320LAI USB Type-C 配置通道端口控制器](#)
- [LMK1C1103PWR 3 通道输出 LVCMOS 1.8V 缓冲器](#)
- [TS3DDR3812RUAR 适用于 DDR3 应用的 12 通道开关](#)
- [TCAN1044-Q1 汽车高速 CAN 收发器](#)
- [TPIC2810D 具有 I2C 接口的 8 位 LED 驱动器](#)
- [DP83869HM 千兆位以太网 PHY 收发器](#)

## A E3 设计变更

AM243x LaunchPad 针对 E3 版本的电路板有多处设计变更。表 A-1 中列出了这些变更。

### 1. 已更换 RJ45 连接器组件

表 A-1. E3 RJ45 连接器

AM243x LP E2	AM243x LP E3
Würth Electronics 提供的 74991116144A	来自 Link-PP 的 LPJG16314A4NL，具有通用中心抽头

### 2. 电子保险丝 (eFUSE) 编程电压 LDO 由接头而不是由 GPIO 驱动

- AM243x Launchpad 的 E2 版本使用 GPIO0\_53 来启用 VPP 稳压器以进行电子保险丝编程。在 E3 版本中，使能线路连接到一个双引脚接头的引脚 2 (J22.2)。在这两个引脚之间连接跳线会启用 LDO。
- 在 E3 版本中添加了一个电阻，用于将 VPP 使能接头的引脚 1 (J22.1) 上拉至 VSYS\_3V3。

### 3. GPIO 映射变更

- E3 版本对 GPIO 映射进行了各种更改。表 A-2 对这些更改进行了说明。

表 A-2. E3 GPIO 映射

封装信号名称	GPIO 编号	E2 网络名称	E3 网络名称	说明
GPMC_AD13	GPIO0_28	FSI/BP_MUX_SEL	GPIO_RGMII1_PHY_RSTn	复位 RGMII1 以太网 PHY
GPMC_AD12	GPIO0_27	USER_LED2	PRG_CPSW_RGMII1_MUX_SEL	选择 PRG 和 CPSW 之间的 RGMII1 路径
GPMC0_AD11	GPIO0_26	USER_LED1	FSI/BP_MUX_SEL	选择 GPMC0_AD8 和 GPMC0_AD9 引脚的功能作为 FSI_RX 或 PWM
PRG1_PRU1_GPO5	GPIO0_70	PRG_CPSW_RGMII1_MUX_SEL	PRG1_CPSW_ETH2_LED_1000/RX_ER	向 SoC 指示以太网 PHY2 RX ER
PRG1_PRU1_GPO8	GPIO0_73	GPIO_RGMII1_PHY_RSTn	PRG1_CPSW_ETH2_LED_LINK	向 SoC 指示以太网 PHY2 RX 链路
PRG1_PRU0_GPO5	GPIO0_50	GPIO0_50	PRG1_CPSW_ETH1_LED_1000/RX_ER	向 SoC 指示以太网 PHY1 RX ER
PRG1_PRU0_GPO8	GPIO0_53	VPP_1V8_REG_EN	PRG1_CPSW_ETH1_LED_LINK	向 SoC 指示以太网 PHY1 RX 链路
PRG1_PRU0_GPO9	GPIO0_54	CPSW_RGMII1_TX_CTL	PRG1_CPSW_ETH1_LED_ACT	向 SoC 指示以太网 PHY1 MII COL
PRG1_PRU1_GPO9	GPIO0_74	CPSW_RGMII1_TD1	PRG1_CPSW_ETH2_LED_ACT	向 SoC 指示以太网 PHY2 MII COL

#### 备注

此表中不存在的信号的 GPIO 映射与 LaunchPad 的 E2 和 E3 版本中的映射相同

### 4. 引导模式隔离缓冲器元件变更

- 由于 DIR 引脚接地，因此 AM243x LaunchPad 的 E2 版本仅支持连接到引导模式隔离缓冲器 (U32) 的焊球的输入信号。在 E3 中，引导模式隔离缓冲器已从 SN74AVC8T245PWR 更改为 TXB0106PWR。由于 E3 隔离缓冲器是双向的，因此输入和输出信号均受支持。
- TXB0106PWR OE 使能引脚在 OE 为低电平时将所有输出置于高阻抗状态。E3 版本中移除了逆变器栅极，因为 OE 引脚可直接连接到 PORz。
- 连接到缓冲器的 BOOTMODE0/2/10 信号对应的上拉或下拉电阻已从 10k $\Omega$  更新为 49.9k $\Omega$ 。

## 5. 以太网 PHY 连接

a. 在 E2 版本中，以下以太网 PHY 信号未连接到 AM243x GPIO：

- PRG1\_CPSW\_ETH1\_LED\_LINK
- PRG1\_CPSW\_ETH2\_LED\_LINK
- PRG1\_CPSW\_ETH1\_LED\_1000/RX\_ER
- PRG1\_CPSW\_ETH2\_LED\_1000/RX\_ER
- PRG1\_CPSW\_ETH1\_LED\_ACT
- PRG1\_CPSW\_ETH2\_LED\_ACT

b. 每个未连接的信号都通过表 A-3 中所述的映射关系路由到 SoC GPIO 信号。

**表 A-3. E3 以太网 PHY 信号映射**

封装信号名称	GPIO 编号	E3 网络名称	说明
PRG1_PRU1_GPO5	GPIO0_70	PRG1_CPSW_ETH2_LED_1000/RX_ER	向 SoC 指示以太网 PHY2 RX ER
PRG1_PRU1_GPO8	GPIO0_73	PRG1_CPSW_ETH2_LED_LINK	向 SoC 指示以太网 PHY2 RX 链路
PRG1_PRU0_GPO5	GPIO0_50	PRG1_CPSW_ETH1_LED_1000/RX_ER	向 SoC 指示以太网 PHY1 RX ER
PRG1_PRU0_GPO8	GPIO0_53	PRG1_CPSW_ETH1_LED_LINK	向 SoC 指示以太网 PHY1 RX 链路
PRG1_PRU0_GPO9	GPIO0_54	PRG1_CPSW_ETH1_LED_ACT	向 SoC 指示以太网 PHY1 MII COL
PRG1_PRU1_GPO9	GPIO0_74	PRG1_CPSW_ETH2_LED_ACT	向 SoC 指示以太网 PHY2 MII COL

c. ETH<n>\_LED\_ACT 信号按表 A-4 中所述的逻辑通过电阻多路复用器进行连接。

**表 A-4. E3 LED ACT 信号电阻安装**

接口	安装	DNI
CPSW_RGMII1_TX_CTL 和 CPWS_RGMII1_TD1 (默认)	R595、R597	R594、R596
PRG1_CPSW_ETH1_LED_ACT 和 PRG1_CPSW_ETH2_LED_ACT	R594、R596	R595、R597

## B 修订版 A 设计变更

AM243x LaunchPad 针对修订版 A 的电路板有多处设计变更。下面列出了这些变更。

### 1. SoC\_I2C0 信号上拉电阻值变化

表 B-1. SoC\_I2C0 上拉电阻值

LP 版本	AM243x LP E3	AM243x LP A
R237、R238	4.7k $\Omega$	2.2k $\Omega$

### 2. 添加了第二 BoosterPack 信号布线以提供 Servo BoosterPack 支持

- a. 添加了三个 2:1(SPDT) 四通道模拟开关，用于将信号布线切换到 Launchpad 的 Boostpack 接头。这些开关将确定 BoosterPack 信号布线是默认布线还是 Servo BoosterPack 配套布线。

表 B-2. BoosterPack 开关布线

BP 接头	布线	ALX 编号	信号
J2.15	默认	N1	SPI3_D0
	伺服 Bp	K4	PRG0_PRU0_GPI18
J2.12	默认	N4	SPI3_CS1
	伺服 Bp	L1	PRG0_PRU0_GPI11
J5.43	默认	L1	MAIN_UART4_RXD
	伺服 Bp	A18	GPIO1_69
J8.80	默认	K18	TIMER_IO0
	伺服 Bp	Y18	EPWM3_B
J8.79	默认	K20	TIMER_IO1
	伺服 Bp	P21	EPWM5_A
J8.78	默认	J19	TIMER_IO2
	伺服 BP	V20	EPWM8_B
J8.77	默认	J18	TIMER_IO3
	伺服 Bp	U19	EPWM8_A
J8.76	默认	J20	TIMER_IO4
	伺服 BP	F3	EPWM7_B
J8.75	默认	J21	TIMER_IO5
	伺服 BP	D1	EPWM7_A
J6.57	默认	T3	GPIO1_36
	伺服 BP	F4	PRG0_PRU1_GPO8

- b. 添加了一个单极单投开关 (SW6)，用于控制所有三个模拟开关的选择线路。

- 当开关断开时，BoosterPack 会像之前的修订版一样发出信号。
- 当开关闭合时，BoosterPack 信号布线处于“伺服 BoosterPack”模式，并且橙色 LED (LD17) 将亮起。

## 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision E (May 2023) to Revision F (January 2024)</b>	<b>Page</b>
• 更新了整个文档中的表格、图和交叉参考的编号格式。 .....	3
• 更新了 <a href="#">节 4.2</a> 。 .....	18
• 更新了 <a href="#">节 4.2.1</a> 。 .....	20
• 添加了 <a href="#">附录 B</a> ：更新了“ALX 编号”值.....	53

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司