

Eric Feng

摘要

在开关电源的设计中，EMI 通常是一个重要的设计指标，不仅关乎系统可靠性，标准认证，同时影响性能、成本和客户体验。本应用手册主要以 TI [TPS563252](#) 以及 [TPSM863252](#) 为例，通过理论分析了影响 Buck Converter 和 Module EMI 表现的因素，并通过实际测试进行验证。

1 EMI 的噪声来源

电磁干扰 (EMI) 的噪声来源与频率密切相关，不同频段的干扰机制和主要来源差异较大。根据国际标准 (如 CISPR、FCC)，通常以 30MHz 为界。

1.1 低频段 (<30MHz) EMI 噪声来源

低频段 (<30MHz) 的 EMI 噪声主要以传导干扰为主。此频段的噪声主要通过电源线、信号线等导体传播，典型来源包括：

1. 开关电源 (SMPS) 噪声 (几十 kHz ~ 10MHz)。噪声来源主要包括：开关管 (MOSFET/IGBT) 的快速导通/关断 (di/dt, dv/dt)；整流二极管的反向恢复电流；变压器/电感的寄生电容和漏感。噪声的典型表现为基频 (开关频率，如 100kHz) 及其谐波，共模 (CM) 和差模 (DM) 噪声。
2. 电机与变频器噪声 (几 kHz ~ 几 MHz)。噪声来源主要包括：电刷火花 (直流电机)；PWM 驱动的变频器 (IGBT 开关噪声)；电机绕组的寄生电容耦合。
3. 数字电路的时钟谐波 (几 MHz ~ 30MHz)。噪声来源主要包括：微处理器、FPGA 的时钟信号 (如 16MHz 晶振的谐波)；高速数据线 (USB、LVDS) 的边沿辐射。
4. 工频谐波 (50/60Hz 及其倍频) 噪声来源主要包括：非线性负载 (如整流电路) 导致电网电流畸变；变压器磁芯饱和。

1.2 高频段 (>30MHz) EMI 噪声来源

高频段 (>30MHz) EMI 噪声主要以辐射干扰为主。此频段的噪声主要通过空间电磁场辐射，典型来源包括：

1. 高速数字电路的辐射 (30MHz ~ 几 GHz)。噪声来源主要包括：高频时钟信号 (如 CPU 时钟、DDR 内存总线)；高速串行接口 (PCIe、HDMI、USB 3.0) 的差分对辐射；PCB 布局不良 (如长走线、阻抗不匹配导致的振铃)。
2. 开关电源的高频噪声 (30MHz ~ 300MHz)。噪声来源主要包括：开关管的快速切换 (ns 级上升时间) 产生的高次谐波；变压器/电感的寄生谐振 (如 1-100MHz 的振铃)。
3. 无线通信设备的杂散辐射 (300MHz ~ 6GHz)。噪声来源主要包括：WiFi、蓝牙、5G 模块的本振泄漏；天线耦合的谐波或互调失真。
4. 静电放电 (ESD) 与瞬态脉冲 (可达 GHz 级) 噪声来源主要包括：人体或设备接触时的静电放电；继电器/开关的触点火花。

2 Buck 电路中影响 EMI 的因素分析

2.1 Buck 电路中的 EMI 噪声分析

如前所述，EMI 噪声主要包括传导发射 (Conductive Emission, CE) 噪声和辐射 (Radiative Emission, RE) 发射噪声。传导发射噪声主要包括共模 (Common Mode, CM) 噪声和差模 (Differential Mode, DM) 噪声。[图 1](#) 为同步 Buck 电路中共模噪声电流与差模噪声电流的示意图。

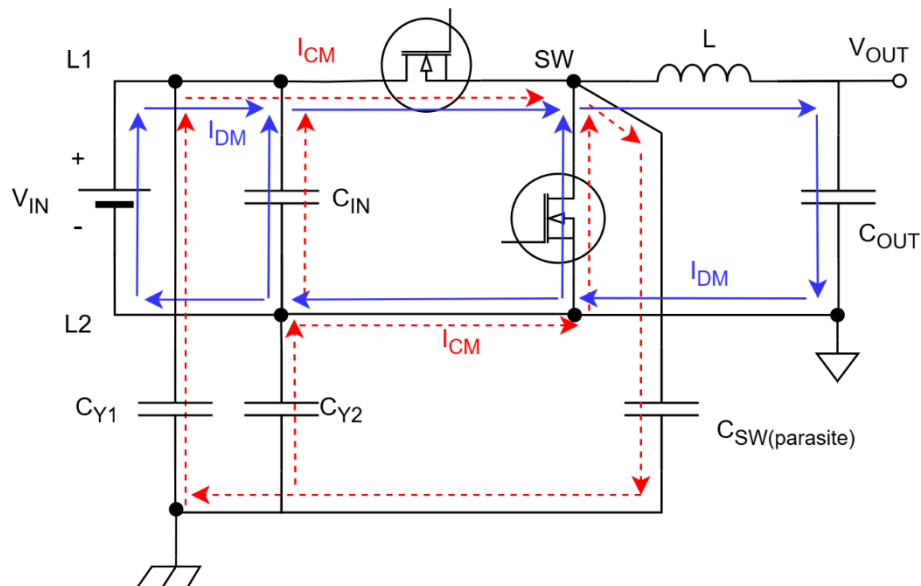


图 1. 同步 Buck 电路中共模噪声电流与差模噪声电流示意图

差模噪声电流由转换器的固有开关动作产生，差模传导发射为电流驱动型，与 di/dt ，磁场和低阻抗有关，差模噪声的回路区域一般较小。共模噪声电流会流入接地 GND 并通过 L1 和 L2 电源线返回，共模传导发射为电压驱动型，与高电源转换率 dv/dt ，电场和高阻抗相关。

在非隔离 DCDC 的转换器中，由于 SW 节点处的 dv/dt 较高，产生了共模噪声，从而产生位移电流。当共模噪声的传导回路较大时，会增加辐射发射的噪声，从而影响开关电源的 EMI。此外，当差模噪声的传导回路较大时，由于较大的电流回路与较高的 di/dt ，同样会增加辐射发射的噪声，最终影响开关电源的 EMI 表现。

根据上述理论，在 Buck 开关电源设计时需要注意关键功率回路以及高频换向节点的设计，Buck 电路中影响 EMI 的关键回路与节点如图 2 所示。

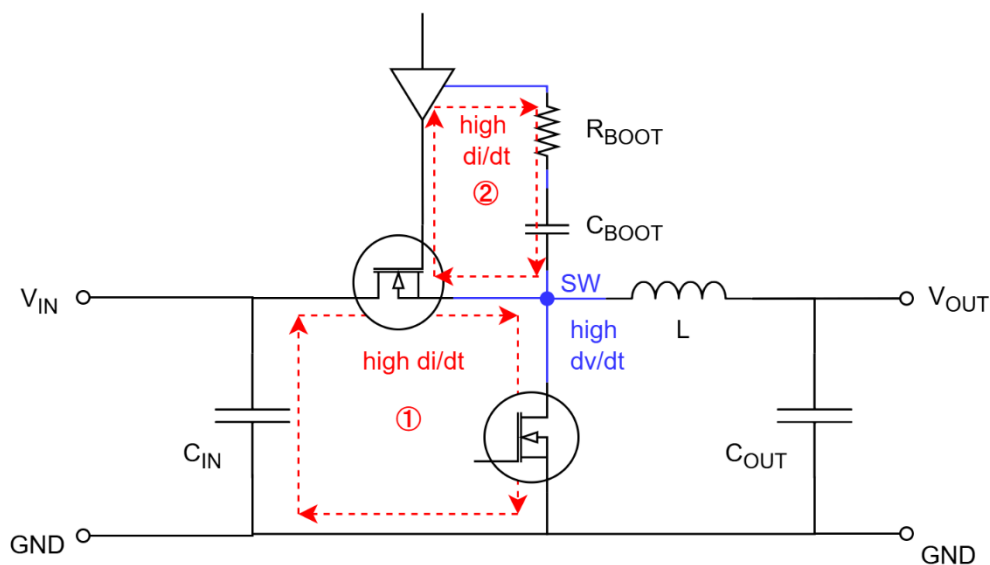


图 2. Buck 电路中影响 EMI 的关键回路与节点

由于电路存在寄生效应，开关换向节点 SW 可能会出现振铃的现象。振铃中的高频成分会近场耦合至电源线、周边元器件甚至其他芯片，影响系统的整体表现。对于 Buck 开关电源电路中高电流变化率 di/dt 的关键回路，需要注意降低电源的回路面积，从而降低寄生电感，降低振铃的幅值，改善 EMI 的影响。对于 Buck 开关电源电路中

高电压变化率 dv/dt 的高频换向节点，需要注意布局布线时尽量采用较宽的电气线或覆铜进行连接，尽量避免寄生电感引入的振铃问题。

2.2 Buck 电路中改善 EMI 的方法

在 BUCK 电路中，由于开关管 (MOSFET) 的高速切换 (高 di/dt 和 dv/dt)，会产生显著的 传导 EMI ($<30\text{MHz}$) 和 辐射 EMI ($>30\text{MHz}$)。为了优化 EMI 性能，可以从电路设计、PCB 布局、滤波和屏蔽等方面入手。

电路设计方面可以选择优化开关特性，从而降低噪声源强度，具体方法为降低开关边沿速率，可以通过增大自举电阻 (R_{bst}) 以减缓 MOSFET 开关速度 (降低 dv/dt)，从而降低高频噪声 ($>30\text{MHz}$)，但可能增加开关损耗 (需折衷考虑)。此外可以选择优化开关频率具体方法为：选择非整数倍频 (如 1.2MHz 而非 1MHz)，避免与敏感频段重叠。也可以采用频率抖动 (Spread Spectrum) 技术，分散噪声能量。这些方法可降低峰值 EMI，但可能影响环路稳定性 (需测试验证)。

优化 PCB 布局可以减少高频环路辐射，具体方法为最小化高频电流环路面积，对于上一节提到的关键环路，将输入电容 (C_{in}) 尽量靠近 MOSFET (减小高频电流路径)，同时可以使用低 ESL (等效串联电感) 电容 (如 MLCC)。采用多层板可以提供低阻抗地平面，减小关键环路。此外，可以通过优化地平面设计改善 EMI，具体方法为：单点接地 (避免地弹噪声)；避免地平面分割，防止高频噪声耦合；MOSFET 源极直接连接到地平面 (减少寄生电感)。同时，可以通过优化电感与走线改善 EMI 效果。电感靠近 MOSFET 和续流二极管 (减小辐射环路)；避免长走线，特别是高 di/dt 路径 (如 SW 节点)；使用铜箔屏蔽 SW 节点 (减少高频辐射)。

增加 EMI 滤波器可以有效抑制传导 EMI。输入滤波方面，可以使用 π 型滤波 (LC + 共模扼流圈) 从而抑制差模 (DM) 和共模 (CM) 噪声。X 电容 (差模滤波) + Y 电容 (共模滤波) 组合使用。增加输入铁氧体磁珠 抑制高频噪声。输出滤波方面，可以通过增加输出电容 (低 ESR/ESL) 减少纹波和噪声，也可以串联小电感或磁珠抑制高频噪声。共模噪声抑制方面可以添加共模扼流圈 (CMC) 抑制共模电流；可以通过使用 Y 电容连接输入/输出至机壳地 (提供共模噪声回流路径)。

屏蔽接地的放大主要用于减少辐射噪声，可以使用屏蔽电感 (如一体成型电感) 减少磁场辐射。局部屏蔽方面，可以在 SW 节点、电感等高频区域加铜箔或金属屏蔽罩或者使用导电泡棉或导电胶带封闭缝隙。此外，优化机壳接地，确保机壳良好接地可以提供较好的低阻抗路径；避免浮地设计，可以有效防止共模噪声耦合。

3 Buck Converter 电路中影响 EMI 的因素分析

本节以 [TPS563252EVM](#) 为例，分析 Buck Converter 电路中影响 EMI 的因素，并分析其为了降低 EMI 在布局布线中做出了那些考虑。[图 3](#) 为 TPS563252EVM 的布局布线图。

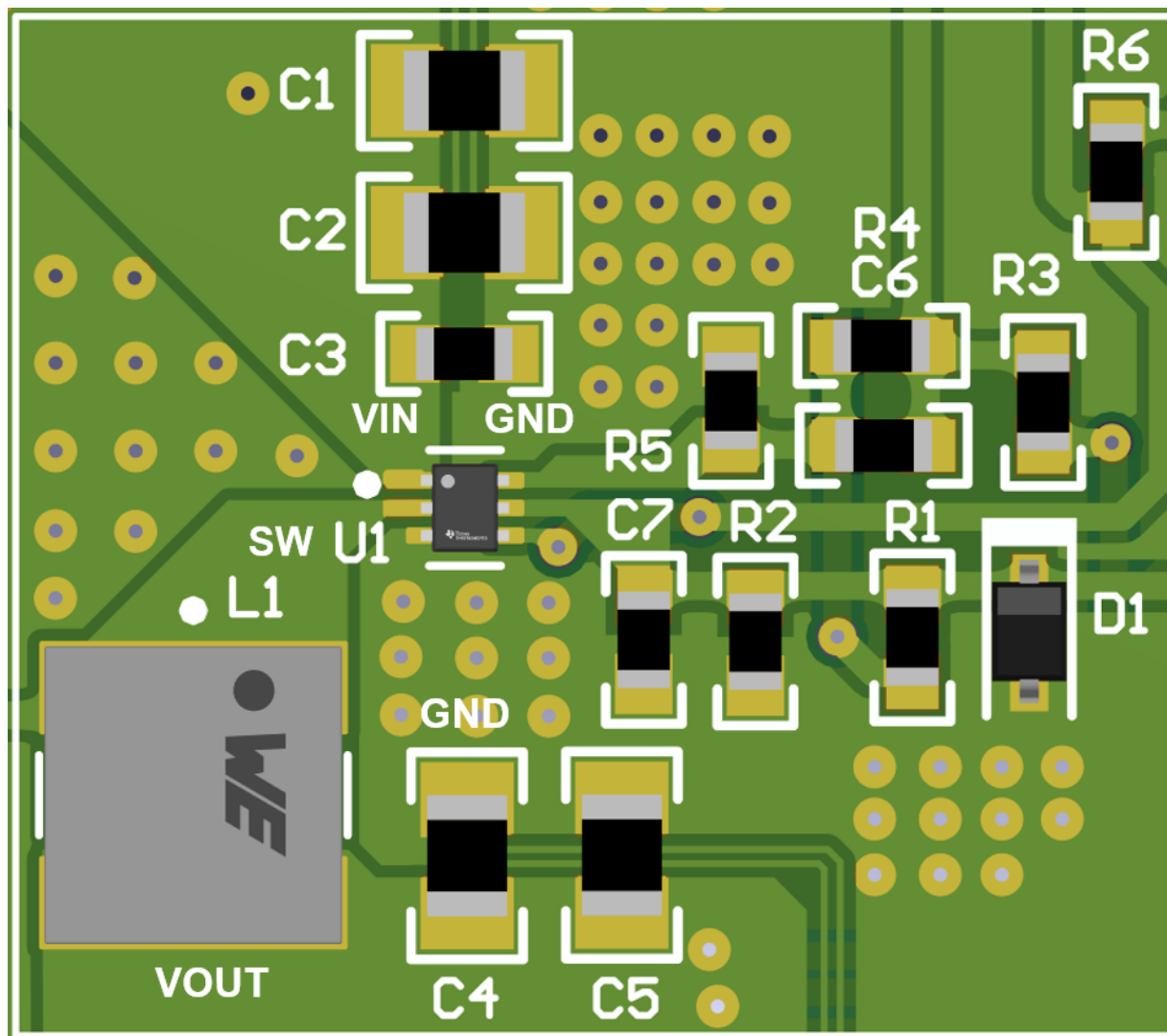


图 3. TPS563252EVM layout

TPS563252 芯片为内部自举的结构，因此无需外部配置自举电容和自举电阻，较好地改善了图 2 中关键功率回路②引入的寄生效应。

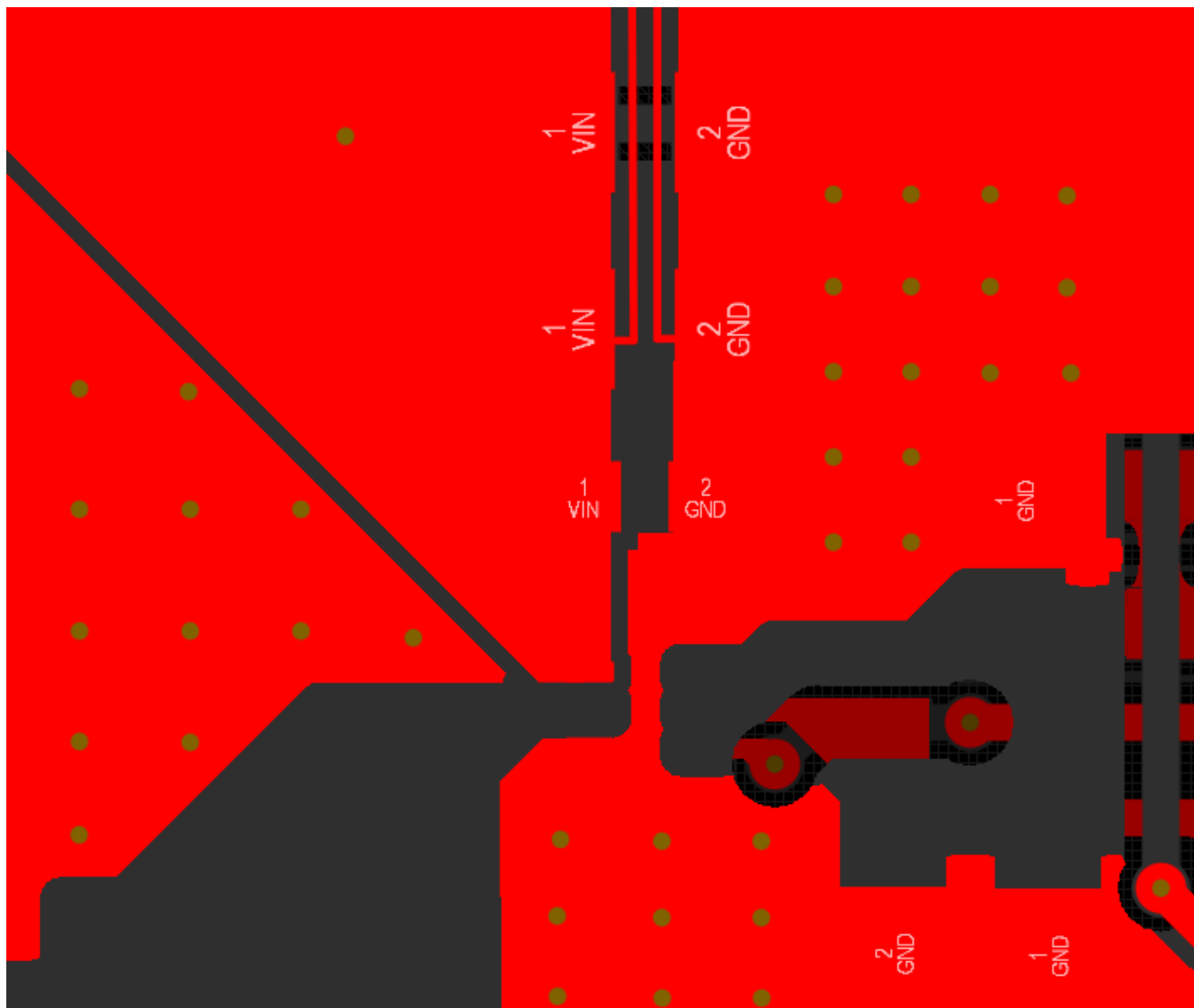


图 4. 图 4 TPS563252EVM 对于关键功率回路①的优化

对于关键功率回路①即输入功率回路，如图 4 所示，评估板在设计时考虑了使用覆铜连接 Buck 芯片与输入电容，尽可能地减小寄生电感。同时评估板将输入电容尽可能地接近芯片放置，以减小电流回路面积。此外，输入电容中较小容值的电容需要距离芯片输入引脚 Vin 更近放置，因为较小的容值在高频状态下具备更低的回路阻抗，距离芯片放置越近，可以更有效地减小电流回路面积，从而降低高频电流噪声的干扰。以上举措减小了电流回路面积，降低了回路的寄生电感，有效改善了振铃问题，同时回路面积的缩小也有助于降低辐射发射 EMI，改善系统表现。

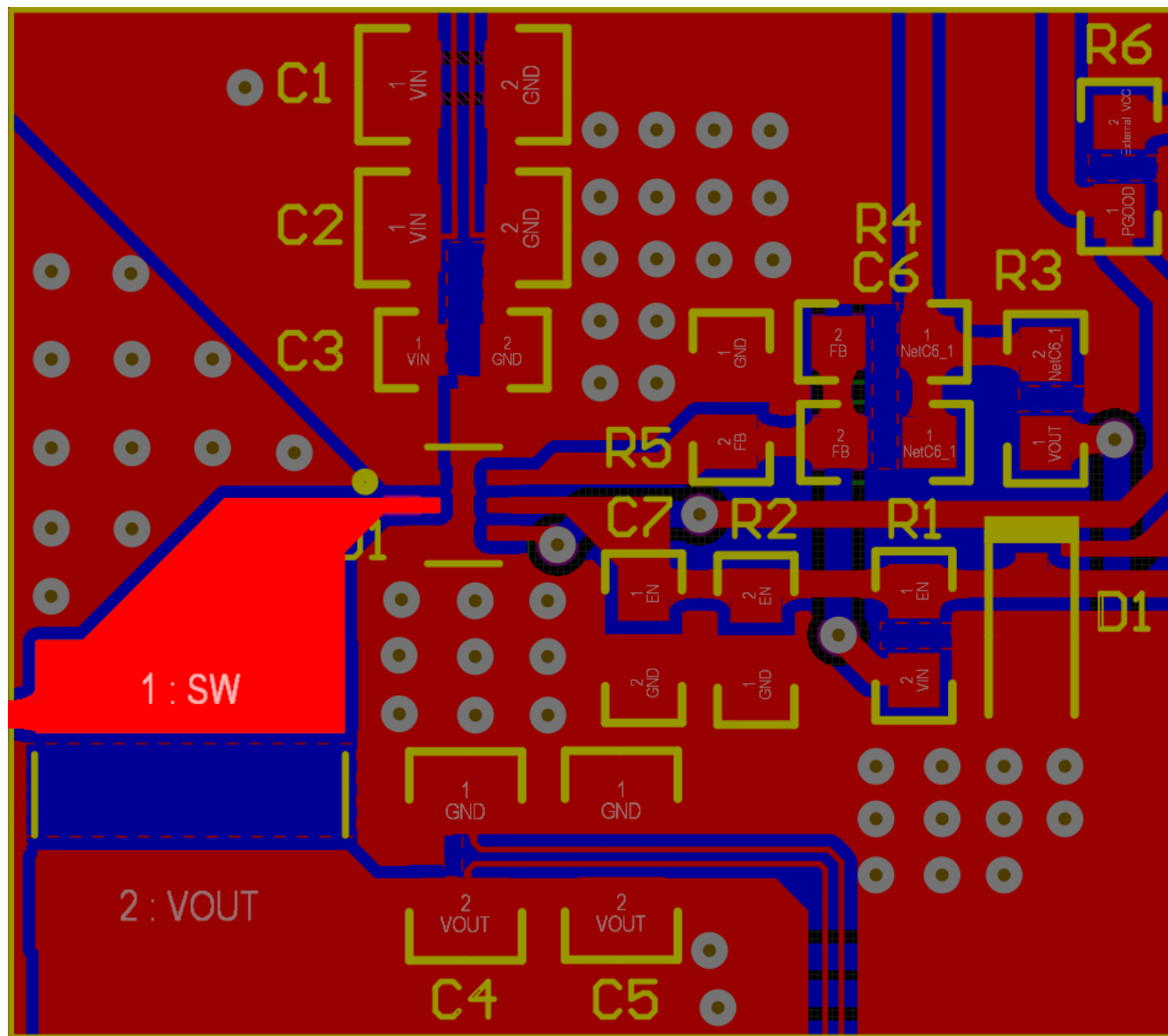


图 5. 图 5 TPS563252EVM 对于高频换向节点的优化

如图 5 所示，对于高频换向节点 SW，评估板采用了覆铜方式连接芯片与输出电感，有效降低了寄生电感，改善了振铃效应。因此，当 SW 引脚距离输出电感足够近时，即芯片包含输出电感，为 Buck Module 的形式，其 EMI 会有更好的表现。

4 Buck Module 电路中影响 EMI 的因素分析

本节以 [TPSM863252EVM](#) 为例，分析 Buck Module 电路中影响 EMI 的因素，并分析其为了降低 EMI 在布局布线中做出了那些考虑。[图 6](#) 为 TPSM863252EVM 的布局布线图。

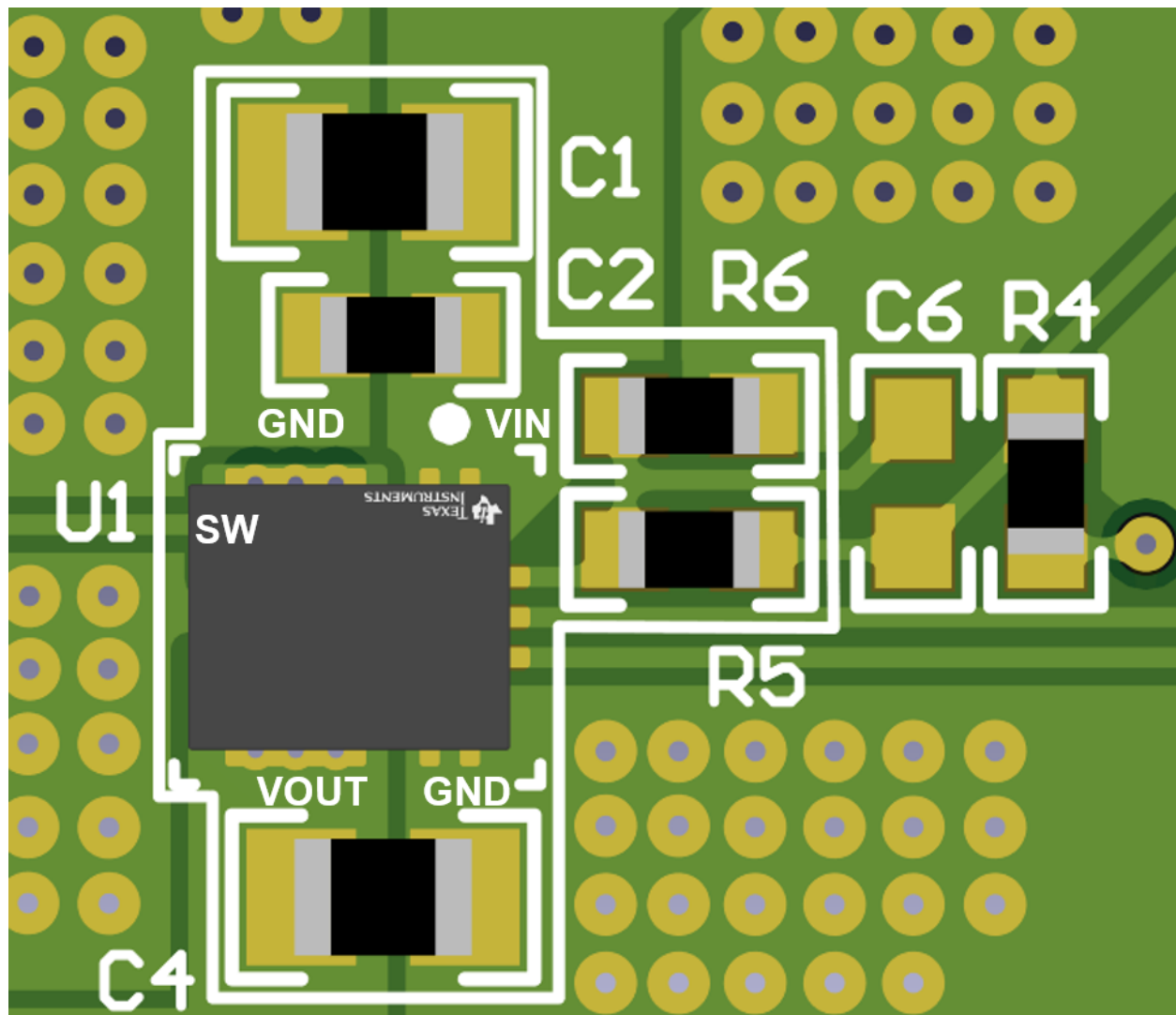


图 6. TPSM863252EVM layout

TPSM863252 芯片同样为内部自举的结构，改善了功率回路②即 Buck 电路中驱动回路的寄生影响，降低了驱动回路这部分对于系统的 EMI 噪声干扰。

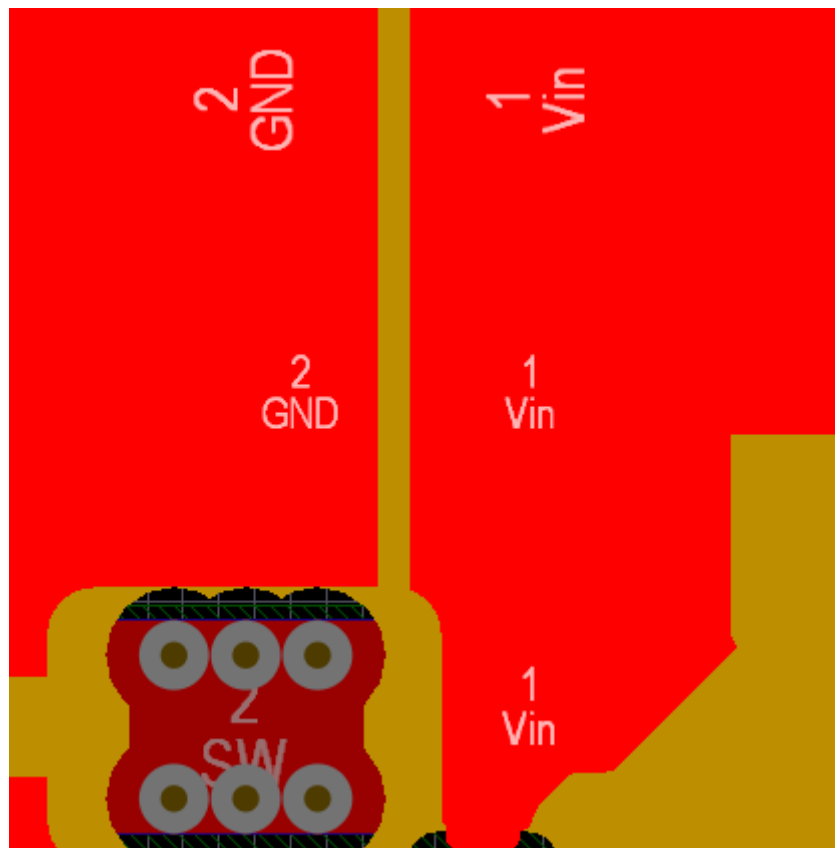


图 7. TPSM863252EVM 对于关键回路①的优化

如图 7 所示，对于关键功率回路①，评估板在设计时考虑了使用覆铜连接 Buck 芯片与输入电容，尽可能地减小寄生电感。同时评估板将输入电容尽可能地接近芯片放置，以减小电流回路面积。同样，较小容值的电容距离芯片更近放置，有效减小了电流回路面积，降低了回路的寄生电感，改善了振铃问题，同时也有助于降低辐射发射 EMI，改善系统表现。

值得强调的是，对于高频换向节点 SW，由于 TPSM863252 为 Buck Module 的形式，SW 节点与输出电感在芯片内部连接，有效降低了寄生电感，其 EMI 理论上会有更好的表现。

5 实验结果

为保证 Converter 和 Module 的测试条件尽量一致，将 TPS563252EVM (Converter)上的 0.82uH 电感更换为和 TPSM863252 (Module)芯片内部相同的 1uH 电感。首先是对于两个评估板 SW 节点波形的测量，如图 8 和 图 9 所示。

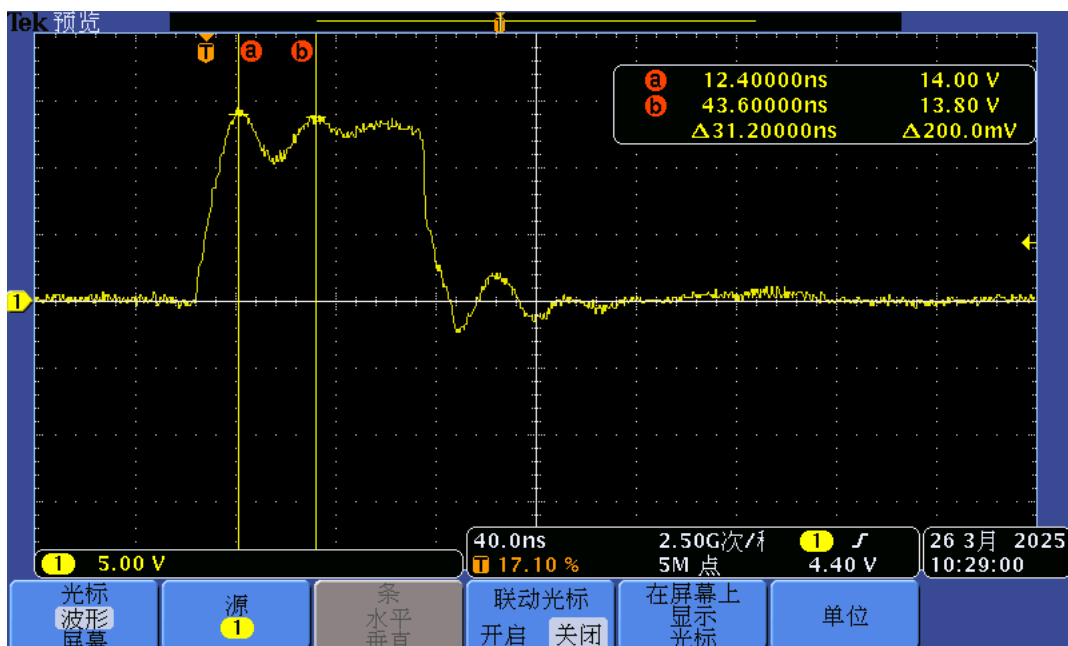


图 8. Converter 在 3A 输出状态下的 SW 节点波形

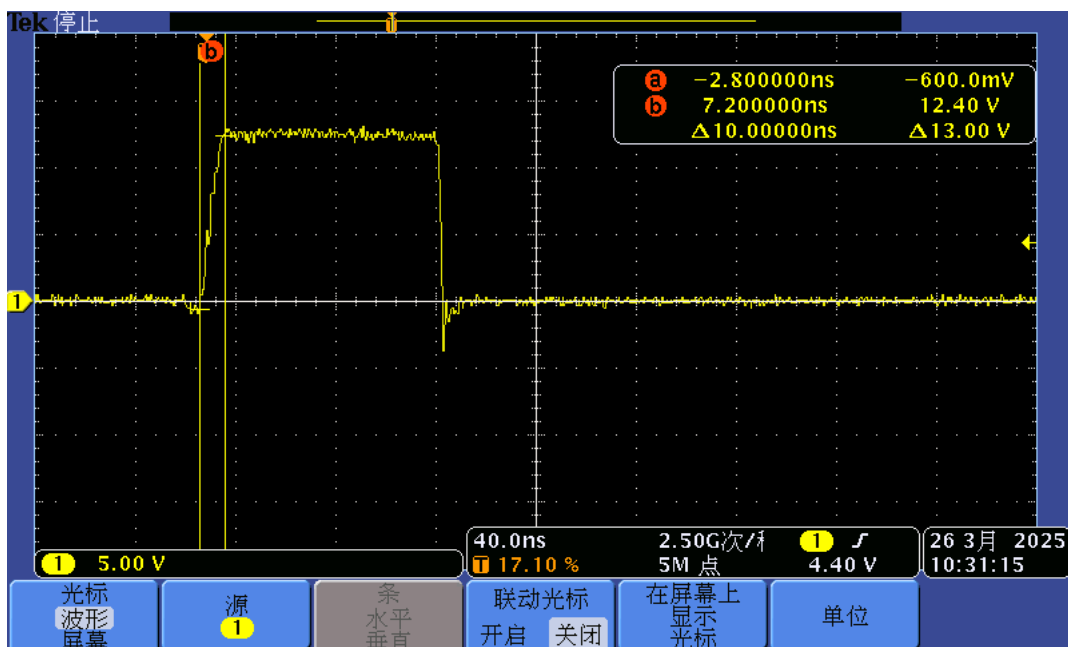


图 9. Module 在 3A 输出状态下的 SW 节点波形

通过 SW 节点的波形可以发现，由于 Buck Converter 的 SW 需要与外部电感连接，其 PCB 上的布局布线会引入寄生电感，导致出现振铃问题，从而影响 EMI 表现。Buck Module 由于内置电感，SW 节点与输出电感在芯片内部连接，有效降低了寄生电感，便没有出现振铃问题。接下来是对两个评估板 EMI 实验。表 1 为 EMI 实验测试条件。

表 1. EMI 测试条件

IC	Vin	Vout	Iout	Switching Frequency
TPS563252	12V	1.05V	3A (1uH inductor)	1.2MHz
TPSM863252	12V	1.05V	3A	1.2MHz

本次 EMI 测试采用 CISPER-32 标准，使用对数周期天线接收辐射发射，分别在 0° ， 90° ， 180° ， 270° 四个角度，5m，10m，20m，40m 四种天线高度收集开关电源电路产生的辐射发射 EMI，最终以多次实验的最大值作为参考。辐射发射实验测试环境如图 10 所示。



图 10. 辐射发射实验测试环境

最终得到的 EMI 测试结果如图 11，图 12 所示。

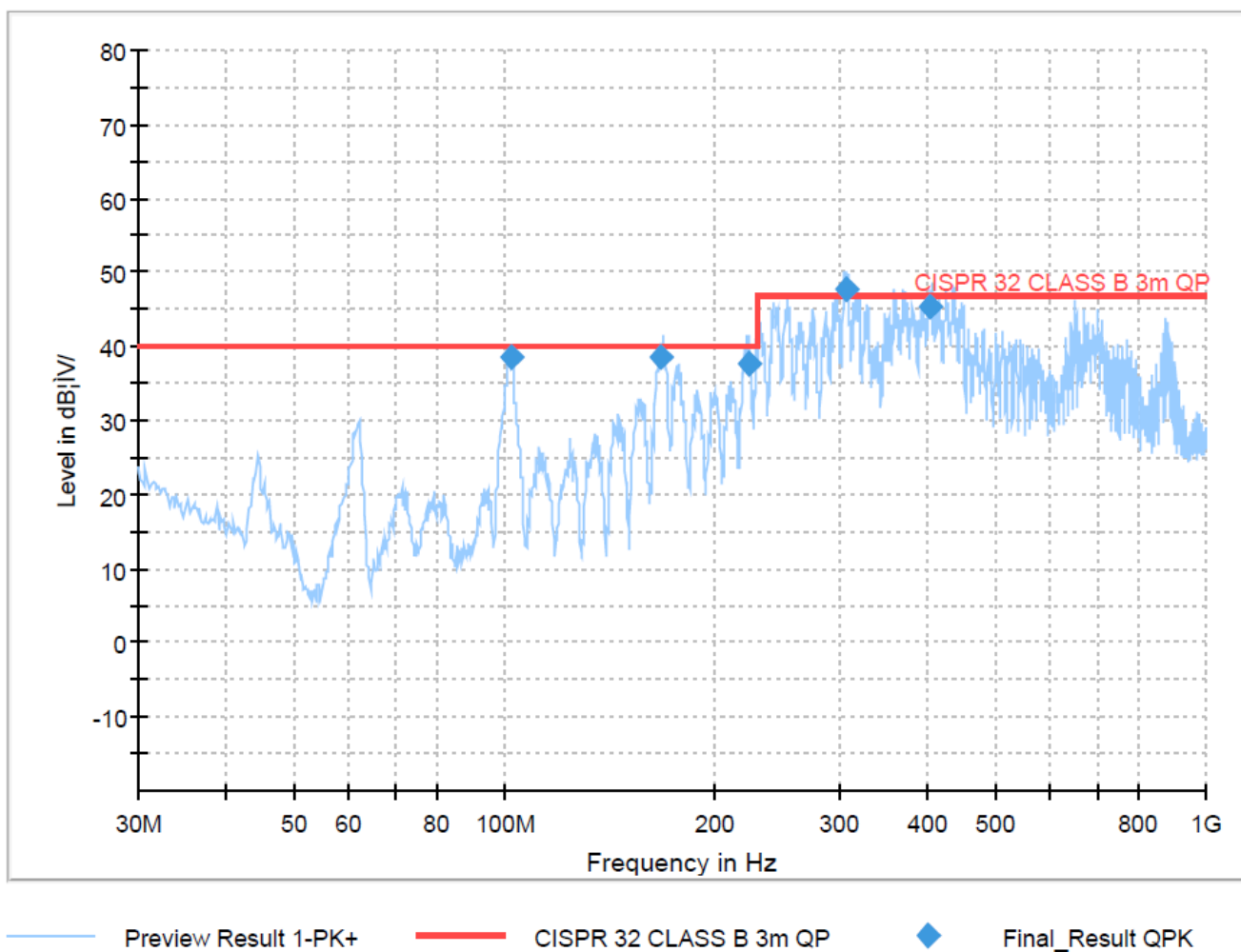


图 11. Converter 的辐射发射 EMI 测试结果

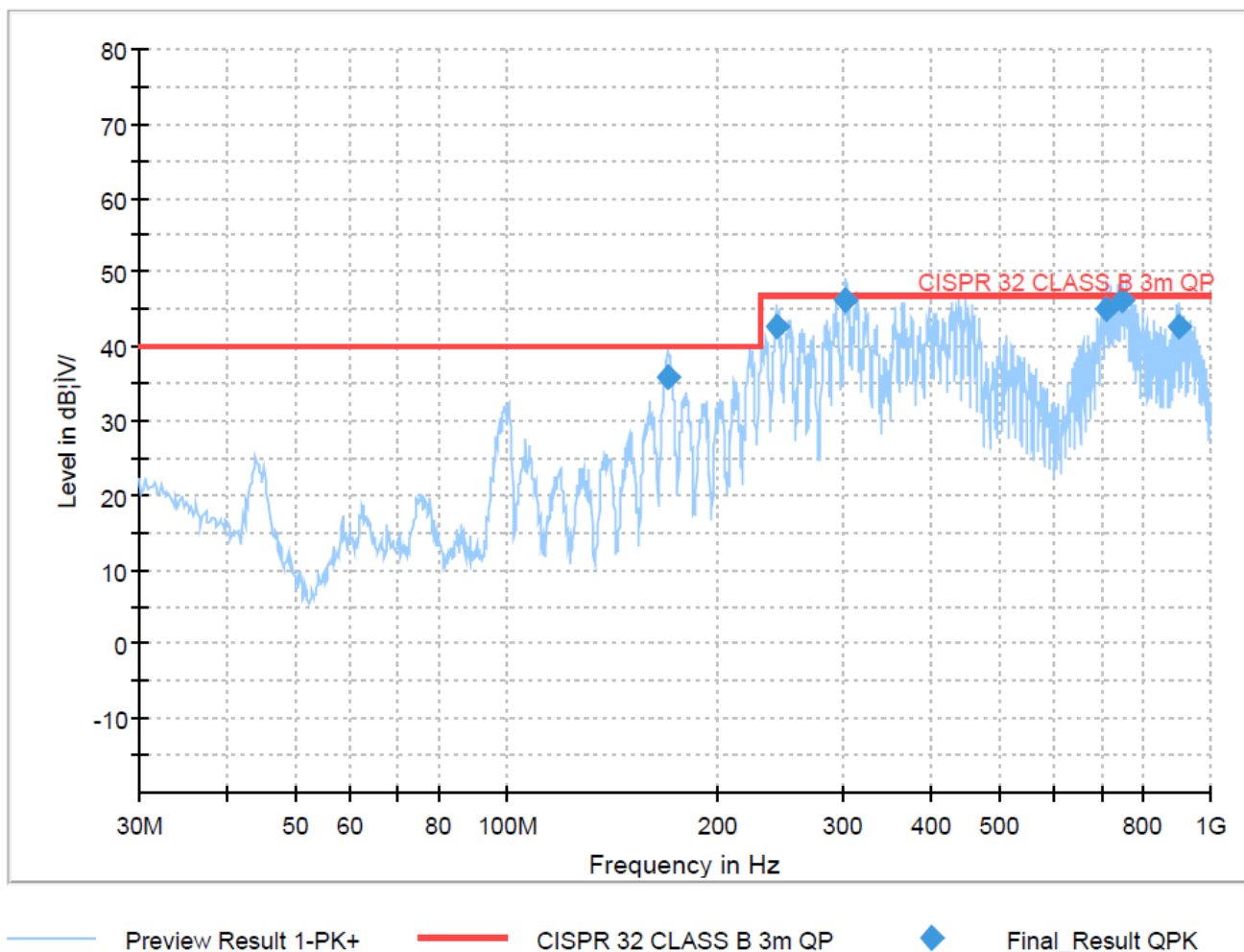


图 12. Module 的辐射发射 EMI 测试结果

通过测试结果可以发现，由于 Module 内部包含电感，振铃问题得到了有效地改善，振铃（33MHz 左右）对应的多次谐波（66MHz, 99MHz）及其附近旁瓣频率产生的 EMI 也得到了有效的抑制，分别下降了 10dB 左右。由于 Buck Module 相比 Buck Converter 拥有集成电感，其关键路径的寄生电感更小，更好地抑制了振铃问题，因此使用 Buck Module 可以获得更好的 EMI 表现。

6 总结

影响 Buck Converter 和 Module 的因素主要包括关键功率回路的面积大小、高频换向节点的寄生效应等，当设计条件接近时，Buck Module 往往因为集成电感而具有更小的寄生效应，从而具有更好的 EMI 表现。当 EMI 为系统的主要关注点时，推荐使用 TI 的 [Power Module](#) 产品以获得更好的 EMI 表现。

7 参考资料

- 德州仪器 (TI), [TPS563252 产品官网](#)
- 德州仪器 (TI), [TPSM863252 产品官网](#)
- 德州仪器 (TI), [Power Module 产品官网](#)
- 德州仪器 (TI), [EMI 工程师指南](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月