TCA39306 双向 I²C 总线和 SMBus 电压电平转换器

1 特性

- 适用于混合模式 I²C 应用中 SDA 和 SCL 线路的 2 位双向转换器
- 标准模式、快速模式和快速模式增强版 I²C 与 SMBus 兼容
- 与 I³C 兼容（支持 12.5MHz）
- 可实现以下电压之间的电压电平转换
  - 0.9V V_{REF1} 和 1.8V、2.5V、3.3V 或 5V V_{REF2}
  - 1.2V V_{REF1} 和 1.8V、2.5V、3.3V 或 5V V_{REF2}
  - 1.8V V_{REF1} 和 2.5V、3.3V 或 5V V_{REF2}
  - 2.5V V_{REF1} 和 3.3V 或 5V V_{REF2}
  - 3.3V V_{REF1} 和 5V V_{REF2}
- 在无方向引脚的情况下提供双向电压转换
- 输入和输出端口之间的低导通电阻提供更少的信号失真
- 漏极开路 I²C I/O 端口（SCL1、SDA1、SCL2 和 SDA2）
- 5V 耐压 I²C 和 I/O 端口可支持混合模式信号操作
- 针对 EN 为低电平的高阻抗 SCL1、SDA1、SCL2 和 SDA2 引脚
- 无闭锁操作可在 EN 为低电平时实现隔离
- 采用直通引脚排列以简化印刷电路板布线
- ESD 保护性能超过 JESD 22 规范要求
  - 2000V 人体模型 (A114-A)
  - 1000V 充电器件模型 (C101)

2 应用

- I²C、SMBus、PMBus、MDIO、UART、低速 SDIO、GPIO 和其他双信号接口
- 服务器
- 路由器（电信交换设备）
- 个人计算机
- 工业自动化

3 说明

TCA39306 是一款采用使能 (EN) 输入的双路双向电压电平转换器，与 I²C、SMBus 和 I³C 兼容，可在 0.9V 至 3.3V V_{REF1} 和 1.8V 至 5.5V V_{REF2} 的范围内工作。

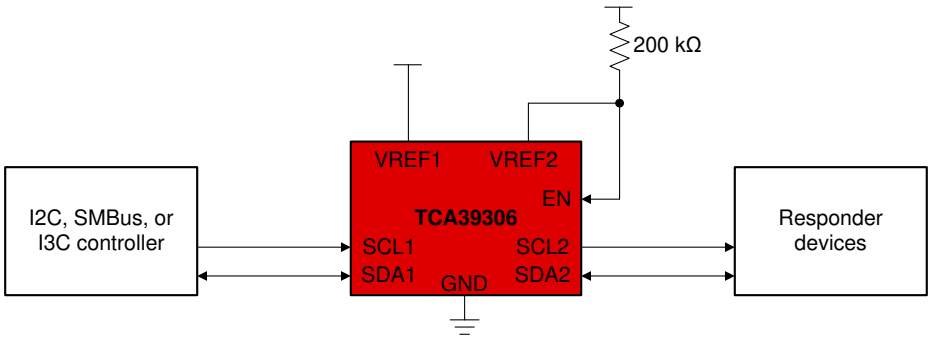
该器件可以在 0.85V 到 5V 之间实现双向电压转换而无须使用方向引脚。此开关具有低导通状态电阻 (R_{ON})，可以在最短传播延迟情况下建立连接。当 EN 为高电平时，转换器开关打开，并且 SCL1 和 SDA1 I/O 被分别连接至 SCL2 和 SDA2 I/O，从而实现端口间的双向数据流。当 EN 为低电平时，转换器开关关闭，在端口之间存在一个高阻态。

除了电压转换，TCA39306 还可用于将更高速度的总线与更低速度的总线隔离，方法是在快速模式通信过程中控制 EN 引脚以断开较慢总线的连接。

封装信息

器件型号	封装(1)	封装尺寸（标称值）
TCA39306	VSSOP (8)	2.30mm x 2.00mm
	SOT-23 (8)	2.90mm x 1.60mm
	X2SON (8)	1.35mm x 0.80mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版应用示意图

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 2
5 引脚配置和功能 3
6 规格 4
6.1 绝对最大额定值 4
6.2 ESD 等级 4
6.3 建议运行条件 4
6.4 热性能信息 5
6.5 电气特性 5
6.6 开关特性 6
6.7 典型特性 8
7 参数测量信息 9
8 详细说明 11
8.1 概述 11
8.2 功能方框图 16
8.3 特性说明 16
8.4 器件功能模式 16
9 应用和实施 17
9.1 应用信息 17
9.2 典型应用 17
9.3 系统示例：I3C 使用注意事项 20
9.4 电源相关建议 22
9.5 布局 22
10 器件和文档支持 23
10.1 接收文档更新通知 23
10.2 支持资源 23
10.3 商标 23
10.4 静电放电警告 23
10.5 术语表 23
11 机械、封装和可订购信息 23

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (August 2021) to Revision B (March 2023)	Page
• 删除了*封装信息*表中的 SOT-23 的“产品预发布”说明	1
• 在*热性能信息*表中添加了 DDF (SOT-23) 封装	5

Changes from Revision * (June 2021) to Revision A (August 2021)	Page
• 将文件从*预告信息*更改为*量产数据*	1

Copyright © 2023 Texas Instruments Incorporated

5 引脚配置和功能

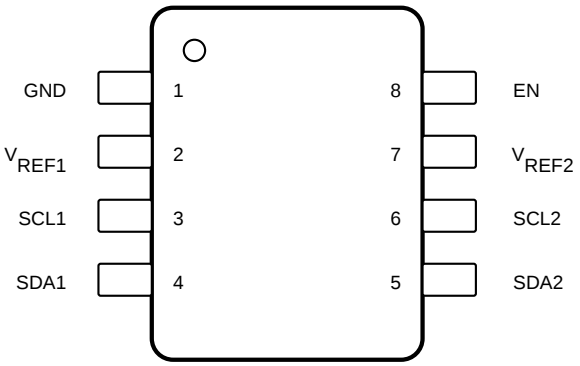


图 5-1. DDF 封装，8 引脚 SOT，顶视图

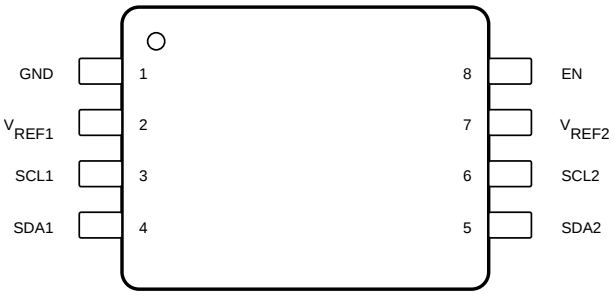


图 5-2. DCU 封装，8 引脚 VSSOP，顶视图

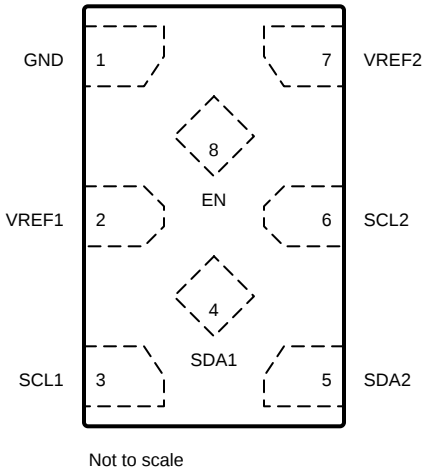


图 5-3. DTM 封装，8 引脚 X2SON，顶视图

表 5-1. 引脚功能

引脚			I/O	说明
名称	编号			
	DCU、DDF	DTM		
英文	8	8	I	开关使能输入
GND	1	1	—	接地，0V
SCL1	3	3	I/O	串行时钟，低压侧
SCL2	6	6	I/O	串行时钟，高压侧
SDA1	4	4	I/O	串行数据，低压侧
SDA2	5	5	I/O	串行数据，高压侧
V_{REF1}	2	2	I	SCL1 和 SDA1 的低压侧基准电源电压
V_{REF2}	7	7	I	SCL2 和 SDA2 的高压侧基准电源电压

Copyright © 2023 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
V_{REF1}	直流基准电压范围	-0.5	7	V
V_{REF2}	直流基准偏置电压范围	-0.5	7	V
V_I	输入电压范围 (2)	-0.5	7	V
$V_{I/O}$	输入/输出电压范围 (2)	-0.5	7	V
	连续通道电流		128	mA
I_{IK}	输入钳位电流 (V_I < 0)		-50	mA
$T_{J(Max)}$	结温		150	°C
T_{stg}	存储温度	– 65	150	°C

(1) *超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件、但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。*
(2) 如果遵守输入和输出电流额定值，则可能会超过输入和输出负电压额定值。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型（HBM），符合 ANSI/ESDA/JEDEC JS-001(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	最大值	单位
$V_{I/O}$	输入/输出电压	SCL1、SDA1、SCL2、SDA2	0	5.5	V
V_{REF1} (1)	基准电压		0	5.5	V
V_{REF2} (1)	基准电压		0	5.5	V
EN 开关(2)	开关模式使能电压（开关模式使能电压）		1.5	5.5	V
EN	使能输入电压		0	5.5	V
I_{PASS}	导通开关电流			64	mA
T_A	环境温度		-40	125	°C

(1) 为了支持转换，V_{REF1} 支持 0.85V 至 VREF2 - 0.6V 的电压范围。V_{REF2} 必须介于 VREF1 + 0.6V 至 5.5V 之间。有关更多信息，请参阅典型应用。
(2) 为了支持开关，无需连接 V_{REF1} 和 V_{REF2}。当要启用开关模式时，EN 引脚应使用不小于 1.5V 的电压。此引脚上的使能电压应等于 1.5V 或 I/O 电源电压，以较高者为准。

Copyright © 2023 Texas Instruments Incorporated

6.4 热性能信息

热指标(1)		TCA39306			单位
		DCU	DDF	DTM	
		8 引脚	8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	275.5	273.0	289.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	127.1	180.7	185.5	°C/W
$R_{\theta JB}$	结至电路板热阻	186.9	188.4	193.8	°C/W
Ψ_{JT}	结至顶部特征参数	65.7	47.8	27.4	°C/W
Ψ_{JB}	结至电路板特征参数	185.9	187.8	193.2	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用报告。

6.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数			测试条件			最小值	典型值(1)	最大值	单位
V_{IK}	输入钳位电压		I_I = -18mA	EN = 0V		-1.2		0	V
I_{IH}	输入漏电流		V_I = 5V，V_O = 0V	EN = 0V				5	μA
V_T	阈值电压		I_O = 500μA	V_I = 0.1V，V_O = 0V，查找 V_{EN}，其中 IO = 500μA			0.7	1.0	V
$C_{I(EN)}$	输入电容		V_I = 3V 或 0V				11		pF
$C_{IO(off)}$	关断电容	SCLn、SDAn	V_O = 3V 或 0V	EN = 0V			4	6	pF
$C_{IO(on)}$	导通电容	SCLn、SDAn	V_O = 3V 或 0V	EN = 3 V			10.5	12.5	pF
R_{ON} (2)	导通状态电阻	SCLn、SDAn（-40 至 125C）	V_I = 0V(3)	I_O = 64 mA	EN = 4.5 V		3.5	5.5	Ω
			V_I = 0V(3)	I_O = 64 mA	EN = 3 V		4.7	7	Ω
			V_I = 0V(3)	I_O = 64 mA	EN = 2.3 V		6.3	9.5	Ω
			V_I = 0V(3)	I_O = 15 mA	EN = 1.5 V		25.5	32	Ω
			V_I = 2.4V(4)	I_O = 15 mA	EN = 4.5 V	1	6	15	Ω
			V_I = 2.4V(4)	I_O = 15 mA	EN = 3 V	20	50	75	Ω
			V_I = 1.7V(4)	I_O = 15 mA	EN = 2.3 V	20	55	75	Ω

Copyright © 2023 Texas Instruments Incorporated

6.5 电气特性 (continued)

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数			测试条件			最小值	典型值(1)	最大值	单位
R_{ON}	导通状态电阻	SCLn、SDAn	V_I = 0V，VCC2 = 5V(5)	I_O = 64 mA	VCC1 = 1V		5	25	Ω
					VCC1 = 1.8V		4	10	
					VCC1 = 2.5V		3	8	
					VCC1 = 3.3V		3	7	
				I_O = 32 mA	VCC1 = 1V		5	10	Ω
					VCC1 = 1.8V		4	9	
					VCC1 = 2.5V		3	8	
					VCC1 = 3.3V		3	7	
			V_I = 1.8V，VCC2 = 5V(5)	I_O = 15 mA	VCC1 = 3.3V		4	13	Ω
			V_I = 1V，VCC2 = 3.3V(5)	I_O = 10 mA	VCC1 = 1.8V		7	24	Ω
			V_I = 0V，VCC2 = 3.3V(5)	I_O = 10 mA	VCC1 = 1V		5	18	Ω
			V_I = 0V，VCC2 = 1.8V(5)	I_O = 10 mA	VCC1 = 1V		6	19	Ω

(1) 所有典型值均在 T_A=25°C 下测得。
(2) 在流过开关的指示电流下，通过 SCL1 和 SCL2 或 SDA1 和 SDA2 端子之间的电压降来测量。最小导通状态电阻由两个端子的最低电压决定。
(3) 仅在拉电流配置中测量。参阅图 7-1
(4) 仅在灌电流配置中测量。参阅图 7-1
(5) 仅在连接了拉电流配置的应用中测量。参阅图 7-2

6.6 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
T_{PLH}	低电平到高电平传播延迟(1)	V_{CC1} = 0.85V，V_{CC2} = 1.98V，R_{L_Input} = 1.35kΩ	C_L = 15pF			13	ns
			C_L = 50pF			32	
		V_{CC1} = 0.85V，V_{CC2} = 3.6V，R_{L_Input} = 1.35kΩ	C_L = 15pF			15	ns
			C_L = 50pF			45	
		V_{CC1} = 0.85V，V_{CC2} = 5.5V，R_{L_Input} = 1.35kΩ	C_L = 15pF			20	ns
			C_L = 50pF			46	
		V_{CC1} = 1.65V，V_{CC2} = 3.6V，R_{L_Input} = 1.35kΩ	C_L = 15pF			8	ns
			C_L = 50pF			20	
		V_{CC1} = 1.65V，V_{CC2} = 5.5V，R_{L_Input} = 1.35kΩ	C_L = 15pF			15	ns
			C_L = 50pF			35	
		V_{CC1} = 3V，V_{CC2} = 5.5V，R_{L_Input} = 1.35kΩ	C_L = 15pF			2	ns
			C_L = 50pF			5	

Copyright © 2023 Texas Instruments Incorporated

6.6 开关特性 (continued)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
T_{PHL}	高电平到低电平传播延迟(1)	V_{CC1} = 0.85V，V_{CC2} = 1.98V，R_{L_Input} = 1.35kΩ	C_L = 15pF			3	ns
			C_L = 50pF			4	
		V_{CC1} = 0.85V，V_{CC2} = 3.6V，R_{L_Input} = 1.35kΩ	C_L = 15pF			3	ns
			C_L = 50pF			5	
		V_{CC1} = 0.85V，V_{CC2} = 5.5V，R_{L_Input} = 1.35kΩ	C_L = 15pF			3	ns
			C_L = 50pF			5	
		V_{CC1} = 1.65V，V_{CC2} = 3.6V，R_{L_Input} = 1.35kΩ	C_L = 15pF			2	ns
			C_L = 50pF			3	
		V_{CC1} = 1.65V，V_{CC2} = 5.5V，R_{L_Input} = 1.35kΩ	C_L = 15pF			3	ns
			C_L = 50pF			3	
		V_{CC1} = 3V，V_{CC2} = 5.5V，R_{L_Input} = 1.35kΩ	C_L = 15pF			1.5	ns
			C_L = 50pF			2	

(1) 使用应用传播延迟设置进行测量。参阅图 7-3

6.7 典型特性

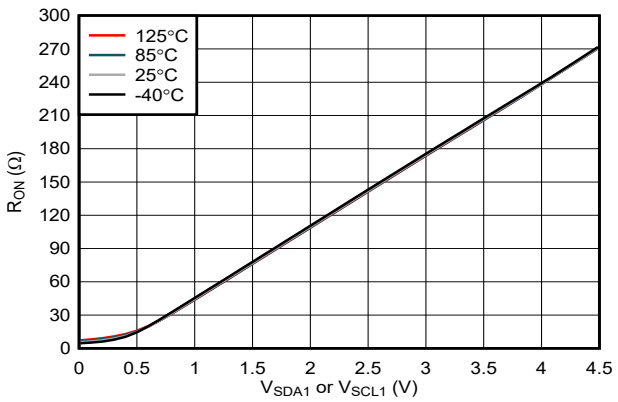


图 6-1. 导通电阻 (R_{ON}) 与输入电压间的关系（V_{SDA1} 或 V_{SCL1}）

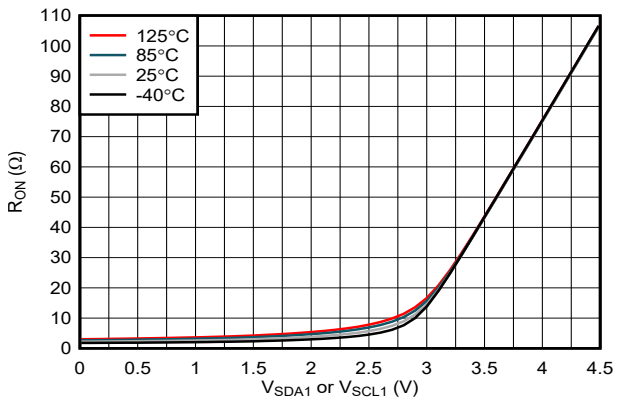


图 6-2. 导通电阻 (R_{ON}) 与输入电压间的关系（V_{SDA1} 或 V_{SCL1}）

Copyright © 2023 Texas Instruments Incorporated

7 参数测量信息

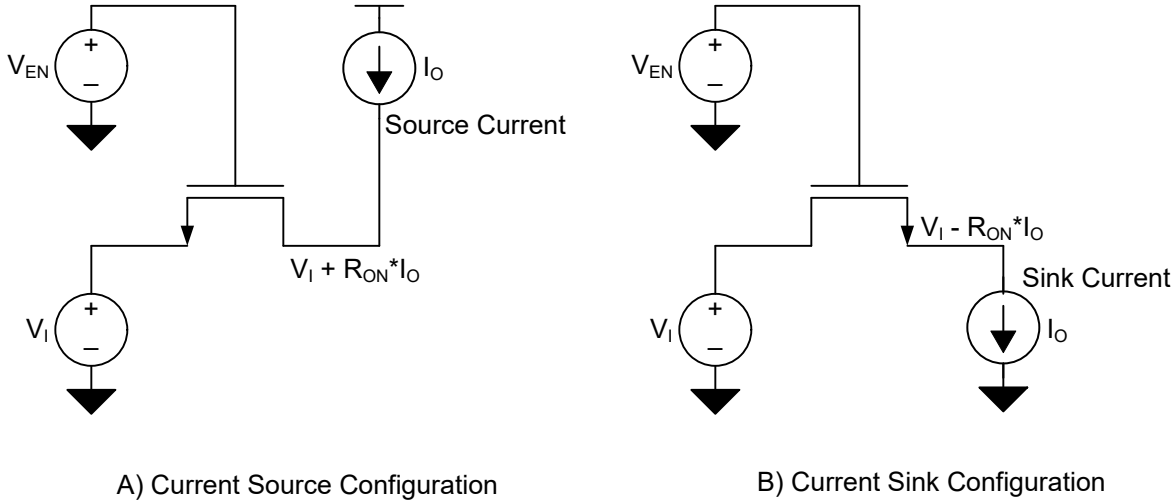


图 7-1. 用于直接 R_{ON} 测量的拉电流和灌电流配置

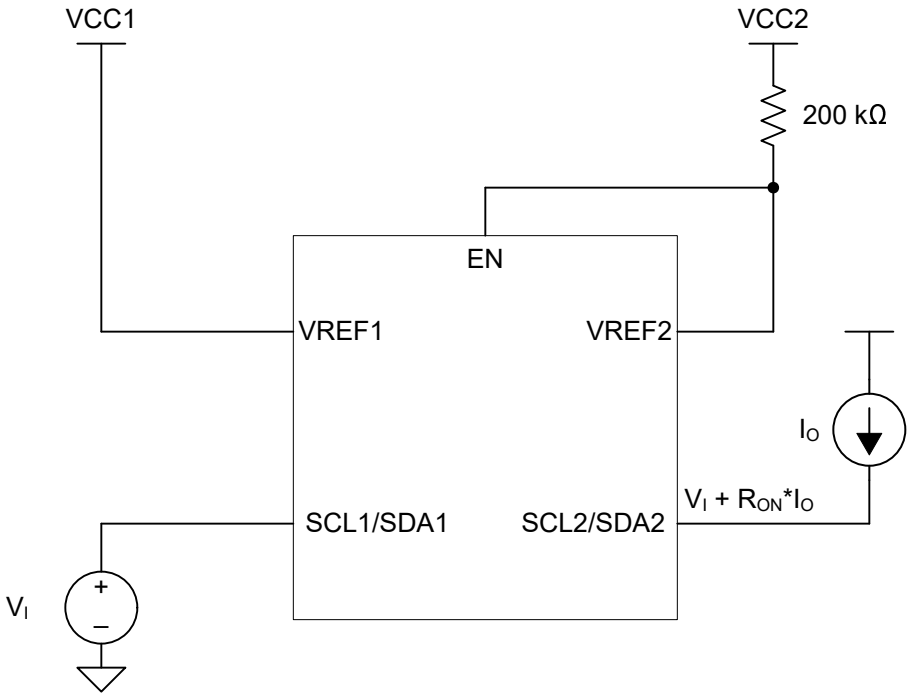


图 7-2. 用于 R_{ON} 延迟的应用设置

Copyright © 2023 Texas Instruments Incorporated

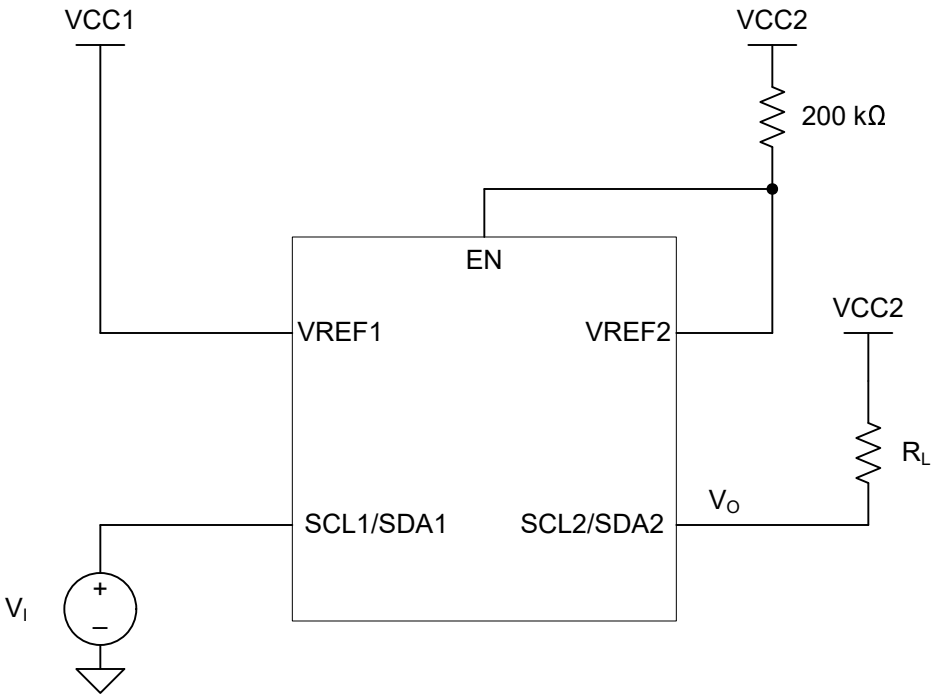
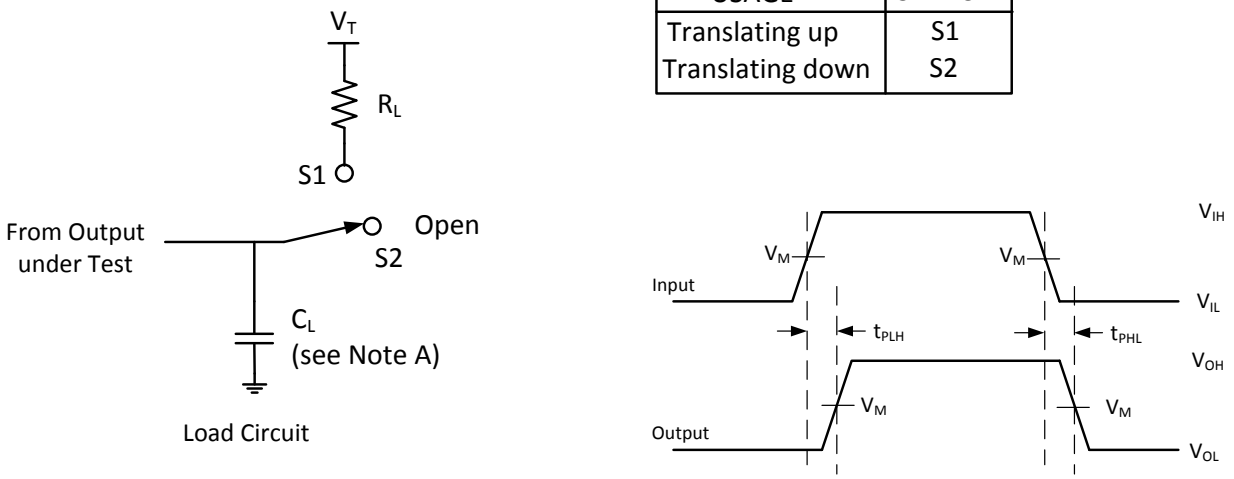


图 7-3. 用于传播延迟的应用设置

USAGE	SWITCH
Translating up	S1
Translating down	S2



NOTES: A. C_L includes probe and jig capacitance
B. All input pulses are supplied by generators having the following characteristics: PRR ≤ 10 MHz, Z_O = 50 Ω , t_r ≤ 2 ns, t_f ≤ 2 ns.
C. The outputs are measured one at a time, with one transition per measurement.

图 7-4. 输出负载电路

Copyright © 2023 Texas Instruments Incorporated

8 详细说明

8.1 概述

TCA39306 是一款采用使能 (EN) 输入的双路双向电压电平转换器，与 I^2C、SMBus 和 I^3C 兼容，可在 0.9V 至 3.3V V_{REF1} 和 1.8V 至 5.5V V_{REF2} 的范围内工作。

该器件可以在 0.85V 到 5V 之间实现双向电压转换而无须使用方向引脚。此开关具有低导通状态电阻 (R_{ON})，可以在最短传播延迟情况下建立连接。当 EN 为高电平时，转换器开关打开，并且 SCL1 和 SDA1 I/O 被分别连接至 SCL2 和 SDA2 I/O，从而实现端口间的双向数据流。当 EN 为低电平时，转换器开关关闭，在端口之间存在一个高阻态。

除了电压转换，TCA39306 还可用于将更高速度的总线与更低速度的总线隔离，方法是在快速模式通信过程中控制 EN 引脚以断开较慢总线的连接。

在 I^2C 应用中，标准和快速模式的总线电容限值为 400pF，快速模式 + 的总线电容限值为 550pF，这限制了器件数量和总线长度。在近似计算系统总负载时，必须考虑器件两侧的容性负载，规定两侧的总和低于 400/550pF。

器件的 SDA 和 SCL 通道具有相同的电气特性，而且各输出间的电压偏差或传播延迟偏差非常小。这优于分立式晶体管电压转换解决方案，因为该开关采用对称构造。

8.1.1 阈值电压的定义

本文档引用了一个表示为 V_{th} 的阈值电压，在讨论 V_{REF1} 和 V_{REF2} 之间的 NFET 时，该阈值电压在本文档中多次出现。在室温下，V_{th} 的值约为 0.6V。

8.1.2 正确的器件设置

在图 8-1 所示的正常设置中，使能引脚和 V_{REF2} 短接在一起并连接至一个 200kΩ 的电阻器，然后建立一个等于 V_{REF1} 加上 FET 阈值电压的基准电压。此基准电压有助于更有效地将低电平从一侧传递到另一侧，同时仍然分离两侧不同的上拉电压。

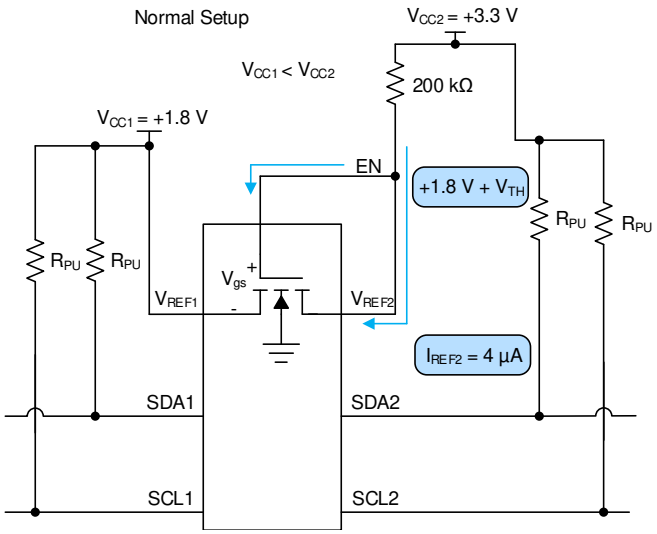


图 8-1. 正常设置

请注意确保 V_{REF2} 在它和 V_{CC2} 之间连接了一个外部电阻器。如果 V_{REF2} 在没有电阻器的情况下直接连接到 V_{CC2} 电源轨，那么从 V_{CC2} 到 V_{CC1} 没有外部电阻来限制电流，如图 8-2 所示。这实际上看起来像是供电流通过的低阻抗路径，如果流经导通 FET 的电流大于绝对最大额定值中指定的绝对最大连续通道电流，则可能会断开导通 FET。V_{CC1} 和 V_{CC2} 之间的电压差越高，连续通道电流越大。

Copyright © 2023 Texas Instruments Incorporated

图 8-2 显示了不适当的设置。如果 V_{CC2} 大于 V_{CC1} 但小于 V_{th}，则 V_{CC1} 和 V_{CC2} 之间的阻抗较高，导致漏源电流较低，所以不会对器件造成损坏。当 V_{CC2} 变为比 V_{CC1} 大 V_{th} 时，就会出现问题。在此事件期间，NFET 导通并开始传导电流。此电流取决于栅源电压和漏源电压。

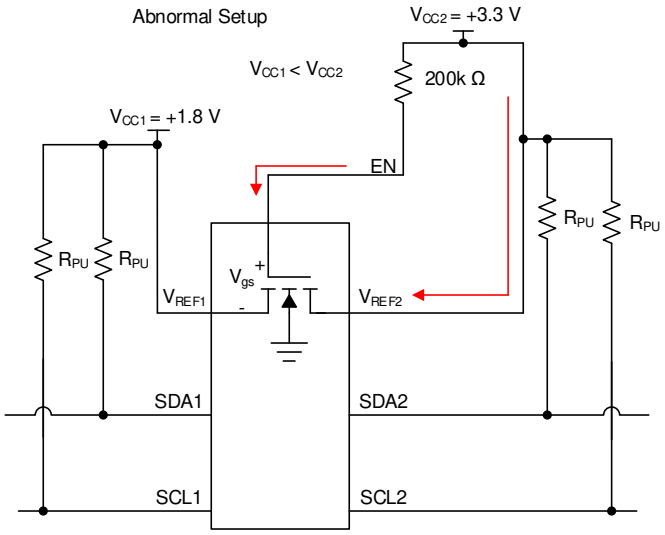


图 8-2. 异常设置

8.1.3 使用 EN 引脚断开响应者与主总线的连接

无论是隔离 I3C 和 I2C 器件还是不同的速度组，TCA39306 都可以用作开关来断开器件一侧与主总线的连接。这在很多情况下都是有利的。这种情况的一个例子是，I2C 总线上有仅支持快速模式 (400kHz) 的器件，而总线上的其他器件支持快速模式 + (1MHz)。图 8-3 中显示了这种情况的一个示例。

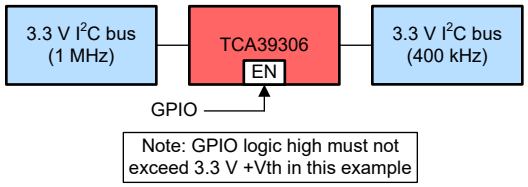


图 8-3. 有多个支持频率的 I2C 总线示例

在这种情况下，如果控制器位于 1MHz 侧，则在启用 TCA39306 时不应尝试以 1MHz 的频率进行通信。需要禁用该器件，从而避免在以 400kHz 或更慢频率下正常运行的器件中使状态机出现瞬发性波动。禁用器件时，控制器可以与 1MHz 器件通信，而不会干扰 400kHz 总线。启用器件时，在 400kHz 频率下可在器件两侧接受通信。

8.1.4 通过 TCA39306 支持远程板插入到背板

TCA39306 使能功能具有优势的另一种情况是，可以使用 I²C 总线将具有 I2C 线路的远程板连接到主板（背板）（如图 8-4 所示）。如果未正确将远程板连接到背板，则连接可能会在传输过程中导致数据损坏，或者插入可能会在 SCL 线路上产生意外脉冲。这可能会导致 I²C 器件状态机出现瞬发性波动，导致 I²C 总线卡滞。

Copyright © 2023 Texas Instruments Incorporated

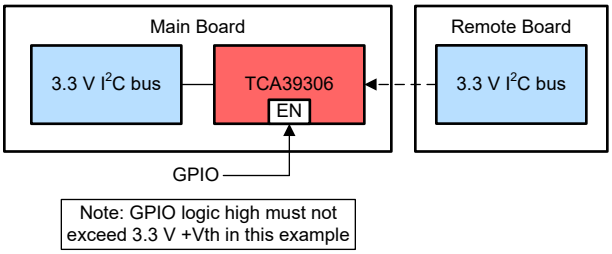


图 8-4. 将远程板连接到主板（背板）的示例

TCA39306 可用于支持此应用，因为在进行连接时它可以被禁用。然后，一旦远程板通电并且两侧的总线都空闲，则可以启用该器件。

8.1.5 开关配置

TCA39306 能够在其 V_{REF1} 电压等于 V_{REF2} 时使用。这基本上会将该器件从转换器变为开关器件，在某些情况下，这会很有用。图 8-5 中显示了开关配置，图 8-6 中显示了转换模式。

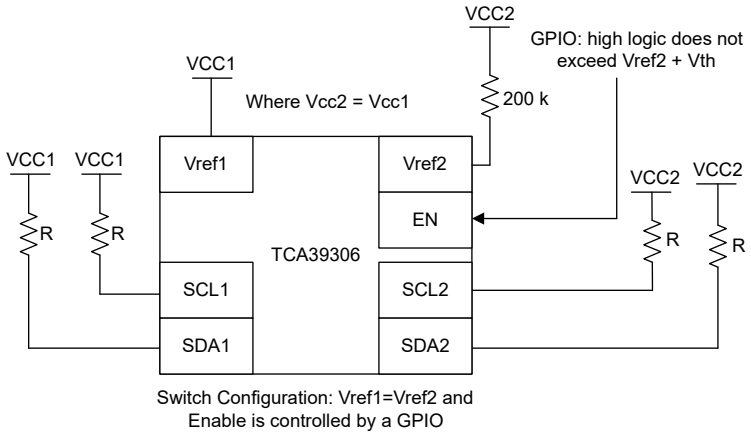


图 8-5. 开关配置

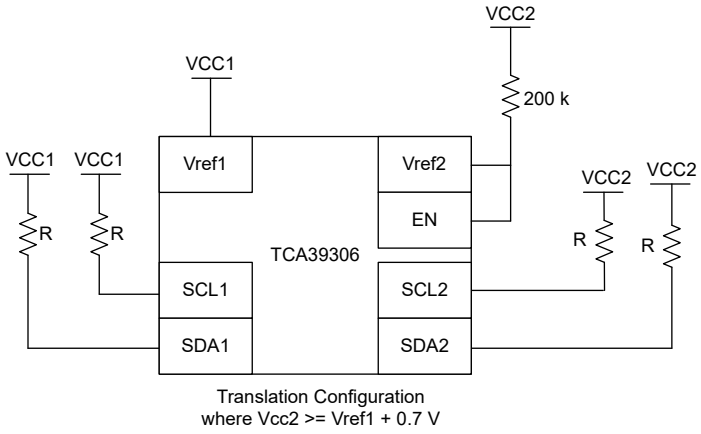


图 8-6. 转换配置

当 TCA39306 处于开关配置时 (V_{REF1} = V_{REF2})，与转换器配置相比，其传播延迟不同。看一下传播延迟，如果总线两侧的上拉电阻和电容相等，则在开关模式下，器件在从 1 侧至 2 侧和从 2 侧至 1 侧具有相同的传播延迟。当 V_{CC1}/V_{CC2} 变大时，传播延迟会变小。例如，在开关配置中，1.8V 时的传播延迟长于 5V 时的传播延迟。当器件处于转换模式时，1 侧将低电平传播到 2 侧的速度快于 2 侧将低电平传播到 1 侧的速度。这个时间差变得越大，V_{CC2} 和 V_{CC1} 之间的差值就越大。

Copyright © 2023 Texas Instruments Incorporated

8.1.6 控制器位于器件的 1 侧或 2 侧

I2C 和 SMBus 是双向协议，这意味着总线上的器件可以发送和接收数据。TCA39306 设计为允许信号从任一侧发送，从而使控制器能够放置在器件的任一侧。图 8-7 显示了控制器位于 2 侧，与本数据表第 1 页上的图相反。

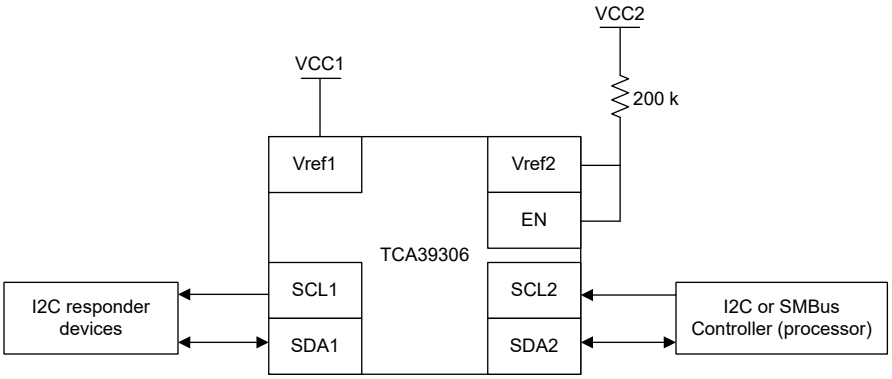


图 8-7. 控制器位于 2 侧

8.1.7 LDO 和 TCA39306 问题

V_{REF1} 引脚可由低压降稳压器 (LDO) 供电，但在某些情况下，LDO 可能会因为从 V_{REF2} 到 V_{REF1} 的偏置电流而失去稳压能力。如果 LDO 无法灌入偏置电流，则电流没有其他接地路径，而是为 V_{REF1} 节点上的电容（外部和寄生）充电。这会导致 V_{REF1} 节点上的电压增加。如果没有建立其他电流流动路径（例如通过 V_{REF1} 节点上的其他器件对体二极管或钳位二极管进行反向偏置），则当导通 FET 的 V_{gs} 等于 V_{th} 时，V_{REF1} 电压最终稳定。这意味着 V_{REF1} 节点电压为 V_{CC2} - V_{th}。请注意，从 LDO 运行的任何次级侧或初级侧现在都可以达到 V_{CC2} - V_{th} 电压，如果这些次级侧或初级侧的额定值不足以处理增加的电压，则可能会损坏这些次级侧或初级侧。

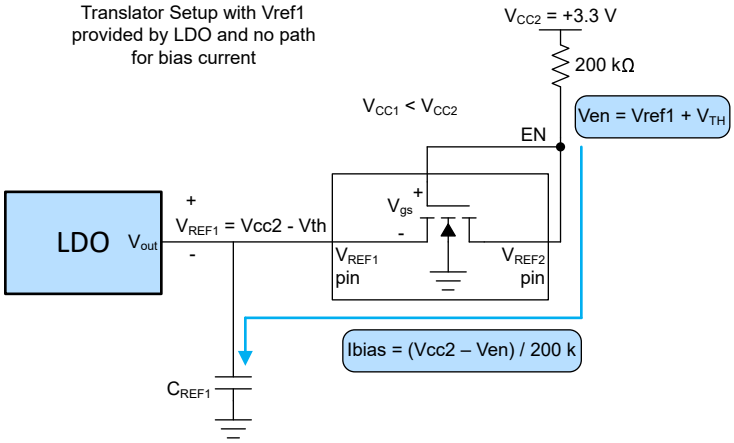


图 8-8. 使用 LDO 时无漏电流路径的示例

为了确保 LDO 不会因 TCA39306 的偏置电流而失去稳压功能，可以在 V_{REF1} 至接地之间放置一个弱下拉电阻器，以便为偏置电流提供行进路径。建议的下拉电阻器的计算公式为：方程式 4，其中 0.75 给出了大约 25% 的误差余量，以防在运行期间偏置电流增大。

Copyright © 2023 Texas Instruments Incorporated

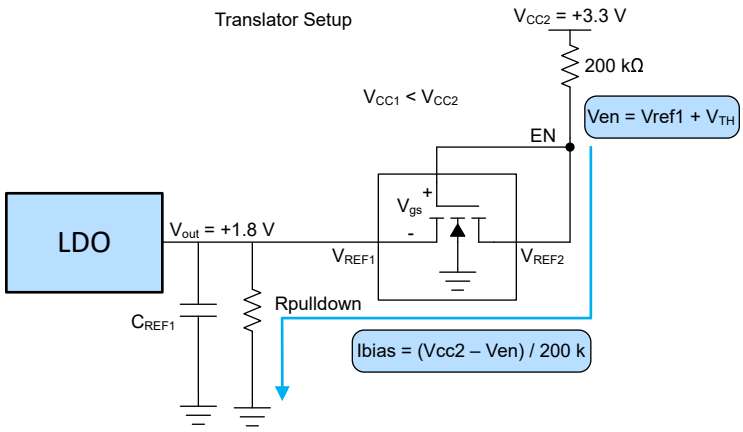


图 8-9. 使用 LDO 时的漏电流路径示例

$$V_{en} = V_{REF1} + V_{th} \quad (1)$$

其中

- V_{th} 约为 0.6V

$$I_{bias} = (V_{CC2} - V_{en})/200k \quad (2)$$

$$R_{pulldown} = V_{OUT}/I_{bias} \quad (3)$$

$$\text{建议的 } R_{pulldown} = R_{pulldown} \times 0.75 \quad (4)$$

8.1.8 V_{REF2} 上的限流电阻

该电阻器用于限制 V_{REF2} 和 V_{REF1} 之间的电流（表示为 R_{CC}），并有助于在使能引脚上建立基准电压。200k 电阻器可更改为较低的值；但是，偏置电流会随着电阻器的降低而成比例增加。

$$I_{bias} = (V_{CC2} - V_{en})/R_{CC} : V_{en} = V_{REF1} + V_{th} \quad (5)$$

其中

- V_{th} 约为 0.6V

请记住，R_{CC} 的大小不应该低至使 I_{CC} 超过*绝对最大额定值* 中指定的绝对最大连续通道电流，如方程式 6 中所述。

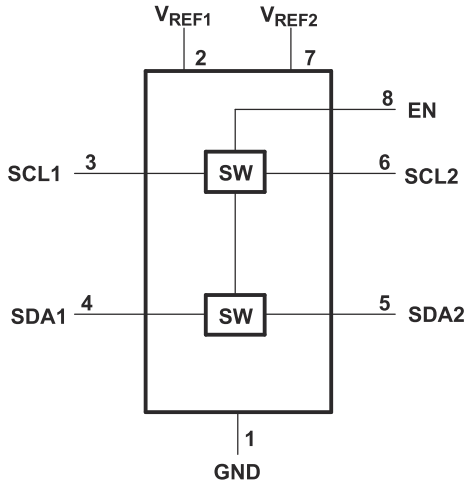
$$R_{CC}\text{（最小值）} \geq (V_{CC2} - V_{en})/0.128 : V_{en} = V_{REF1} + V_{th} \quad (6)$$

其中

- V_{th} 约为 0.6V

Copyright © 2023 Texas Instruments Incorporated

8.2 功能方框图



8.3 特性说明

8.3.1 使能 (EN) 引脚

该器件是一款双极、单掷开关，其中晶体管的栅极由 EN 引脚上的电压控制。在图 9-1 中，当对 V_{REF2} 施加电源时，始终启用器件。在图 9-2 中，当处理器发出的控制信号处于逻辑高电平状态时，启用器件。

8.3.2 电压转换

该器件的主要功能是将以 V_{REF1} 为基准的 I^2C 总线的电压转换为以 V_{DPU} 为基准的 I^2C 总线的电压，V_{REF2} 通过一个 200kΩ 的上拉电阻器连接到该总线。只需将 SCL1 和 SDA1 的上拉电阻器连接到 V_{REF1} 并将 SCL2 和 SDA2 的上拉电阻器连接到 V_{DPU}，即可在标准开漏 I^2C 总线上进行转换。有关确定上拉电阻大小的信息，请参阅*确定上拉电阻的大小* 部分。

8.4 器件功能模式

输入 EN(1)	转换器功能
H	逻辑低电平从一侧传播到另一侧，逻辑高电平被阻断（独立上拉电阻器被动地将线路驱动为高电平）
L	断开

(1) 如果 EN 比 SCL1 或 SCL2 高 0.6V 及以上，SCL 开关会导通。SDA 也是如此。

Copyright © 2023 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

9.1.1 通用 I²C 应用

与标准 I²C 系统一样，需要使用上拉电阻器在转换总线上提供逻辑高电平。这些上拉电阻的阻值取决于系统，但中继器的每一侧都必须有一个上拉电阻器。此器件专为与标准模式和快速模式 I²C 器件（而不单是 SMBus 器件）一同工作而设计。在可以接受标准模式器件和多个控制器的通用型 I²C 系统中，标准模式 I²C 器件的额定值仅为 3mA。在某些条件下，可以采用高结束电流。当 SDA1 或 SDA2 端口为低电平时，钳位处于导通状态，并且 SDA1 和 SDA2 端口之间存在低电阻连接。假定当 SDA2 端口为高电平时，SDA2 端口上的电压较高，那么 SDA1 端口上的电压限制为 V_{REF1} 所设定的电压。当 SDA1 端口为高电平时，SDA2 端口上拉至上拉电阻器拉至漏极的上拉电源电压 (V_{DPU})。利用此功能，可在无需方向控制的情况下实现用户选择的较高和较低电压间的无缝转换。SCL1-SCL2 通道的工作方式也与 SDA1-SDA2 通道相同。

9.2 典型应用

图 9-1 和图 9-2 显示了在典型应用中如何连接这些上拉电阻器，以及连接 EN 引脚的两个选项。

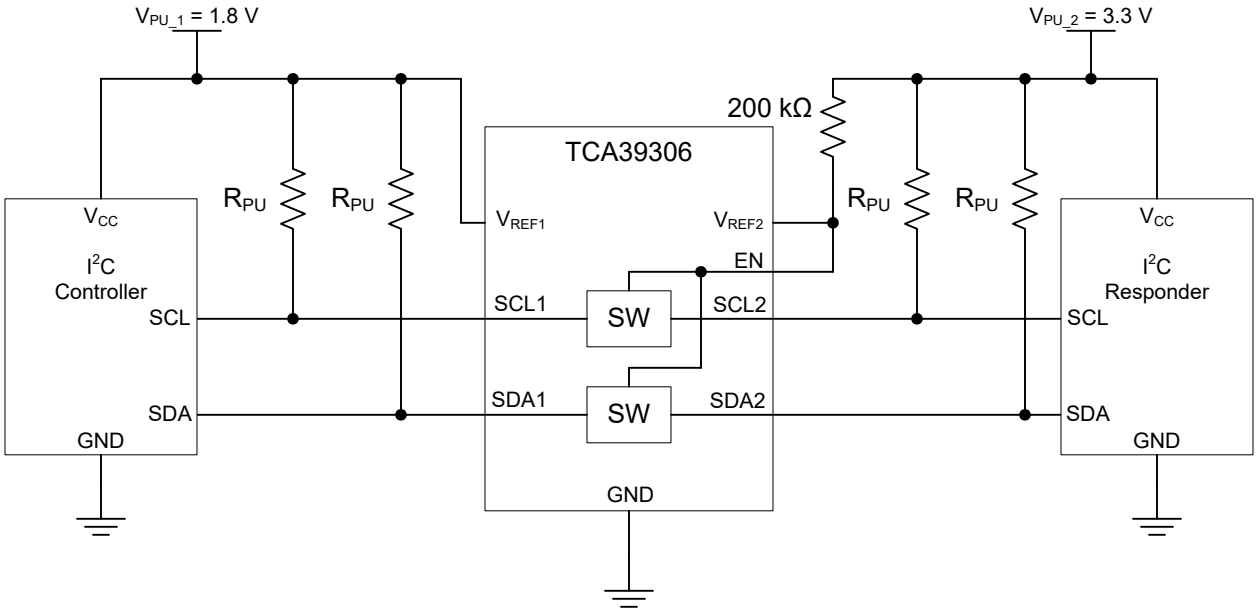


图 9-1. 典型应用电路（开关始终启用）

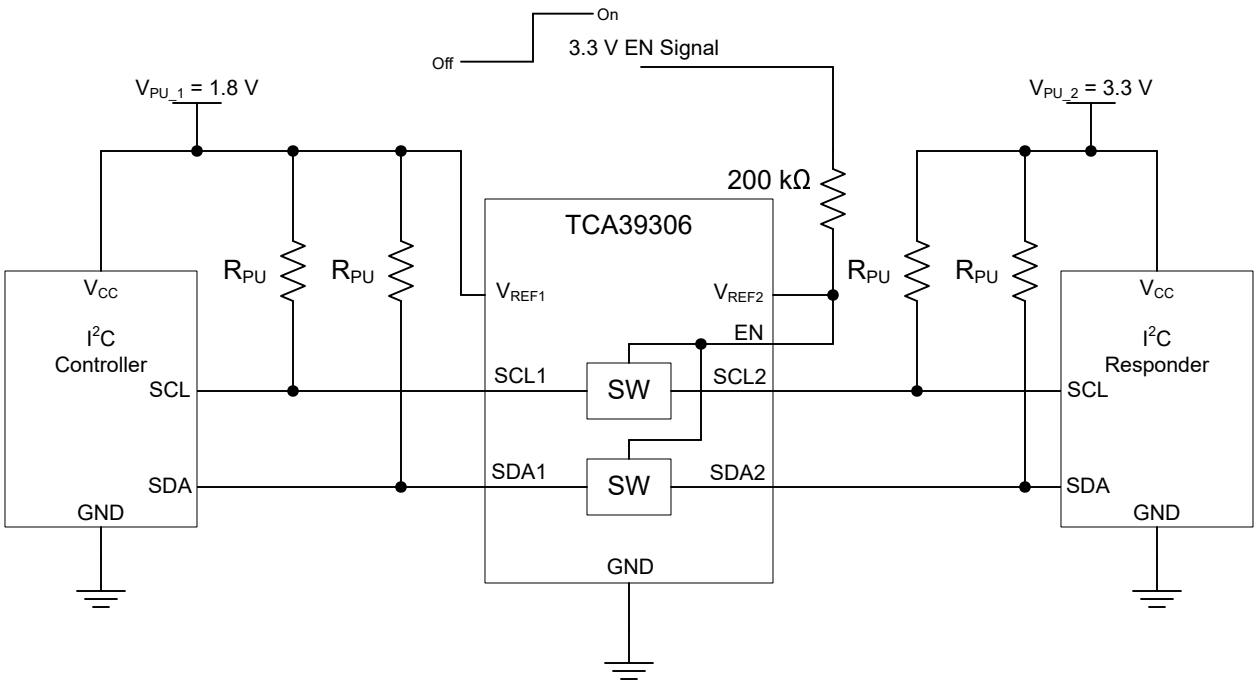


图 9-2. 典型应用电路（开关使能控制）

9.2.1 设计要求

		最小值	典型值 (1)	最大值	单位
V_{REF2}	基准电压	V_{REF1} + 0.6	2.1	5	V
EN	使能输入电压	V_{REF1} + 0.6	2.1	5	V
V_{REF1}	基准电压	0.9	1.5	4.4	V
I_{PASS}	导通开关电流		6		mA
I_{REF}	参考晶体管电流		5		μA

(1) 所有典型值均在 T_A=25°C 下测得。

9.2.2 详细设计过程

9.2.2.1 双向电压转换

对于双向钳位配置（较高电压至较低电压或较低电压至较高电压），EN 输入必须连接到 V_{REF2}，且两个引脚均通过上拉电阻器（通常为 200kΩ）拉至高侧 V_{DPU}。这使得 V_{REF2} 能够调节 EN 输入。建议将一个 100pF 滤波电容器连接到 V_{REF2}。I^2C 总线控制器输出可以是推挽式或开漏式（可能需要上拉电阻器），I^2C 总线器件输出可以是开漏式（需要上拉电阻器将 SCL2 和 SDA2 输出拉至 V_{DPU}）。但是，如果任一输出为推挽式，则数据必须是单向的，或者输出必须具有三态能力并由某种方向控制机制进行控制，以防止在任一方向上出现高电平到低电平争用。如果两个输出均为开漏式，则无需方向控制。

9.2.2.2 确定上拉电阻的大小

要估算上拉电阻器可使用的值范围，请参阅应用手册 SLVA689。 图 9-3 和图 9-4 分别显示了 I^2C 标准模式 (100kHz) 和快速模式 (400kHz) 运行规范所允许的最大和最小上拉电阻。

Copyright © 2023 Texas Instruments Incorporated

9.2.2.3 带宽

器件的最大频率取决于应用。在给定正确条件下，器件可在大于 100MHz 的频率下运行。最大频率取决于应用的负载。

然而，这是一种模拟测量类型。对于数字应用，信号不应降级至数字信号的五次谐波。频率带宽应至少是最大数字时钟速率的五倍。信号的这个分量对于确定数字信号的整体形状非常重要。对于器件，可实现 >100MHz 的数字时钟频率。

该器件不提供任何驱动能力，例如 TCA9517 或其他缓冲转换器。因此，频率更高的应用需要从主机侧获得更高的驱动强度。如果器件由标准 CMOS 推挽输出驱动器驱动，则主机侧 (3.3V) 无需上拉电阻器。理想情况下，最好尽可能缩短灌电流侧 (1.8V) 的器件布线长度，以便更大限度地减少信号衰减。

然后，您可以使用一个简单的公式来计算最大*实际* 频率分量或*拐点* 频率 (f_{knee})。所有快速边缘都有频率分量的无限频谱。但是，快速边缘的频谱中存在转折 (或*拐点*) ，其中高于 f_{knee} 的频率分量在确定信号形状时无关紧要。

要计算 f_{knee}，请执行以下操作：

$$f_{knee} = 0.5 / RT\ (10\% - 90\%) \quad (7)$$

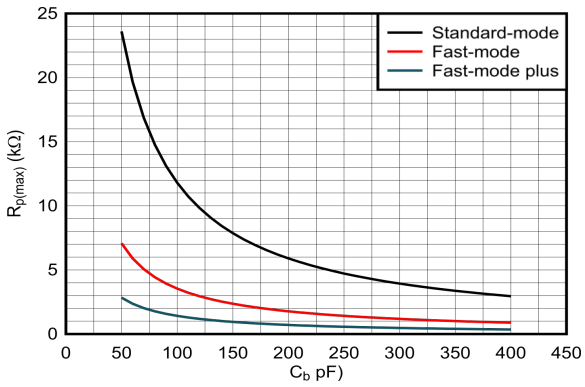
$$f_{knee} = 0.4 / RT\ (20\% - 80\%) \quad (8)$$

对于上升时间特性基于 10% 至 90% 阈值的信号，f_{knee} 等于 0.5 除以信号的上升时间。对于上升时间特性基于 20% 至 80% 阈值的信号，这在许多电流器件规格中很常见，f_{knee} 等于 0.4 除以信号的上升时间。

有助于更大限度提高器件性能的一些指导原则：

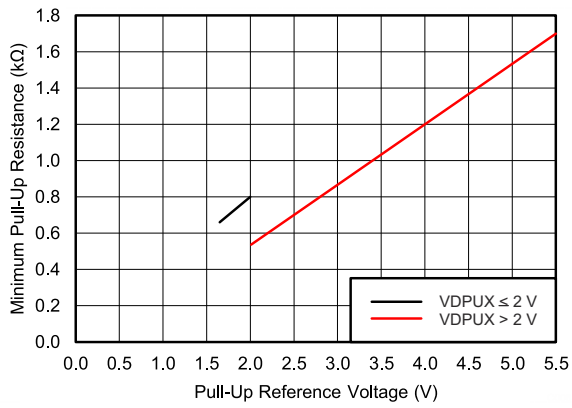
- 通过将器件放置在靠近处理器的 I^2C 输出的位置，尽可能缩短布线长度。
- 布线长度应小于飞行时间的一半，以便减少开关区域中的振铃和线路反射或非单调性行为。
- 为减少过冲，可在 1.8V 侧添加一个上拉电阻器；请注意，预计下降时间会变慢。

9.2.3 应用曲线



标准模式	快速模式	快速模式 +
(f_{SCL} = 100kHz，t_r = 1 μs)	(f_{SCL} = 400kHz，t_r = 300ns)	(f_{SCL} = 1000kHz，t_r = 120ns)

图 9-3. 最大上拉电阻 ($R_{p(max)}$) 与总线电容 (C_b) 间的关系



V_{OL} = 0.2 x V_{DPUX}，当 V_{DPUX} ≤ 2V 时，I_{OL} = 2mA
V_{OL} = 0.4V，当 V_{DPUX} > 2V 时，I_{OL} = 3mA

图 9-4. 最小上拉电阻 ($R_{p(min)}$) 与上拉基准电压 (V_{DPUX}) 间的关系

9.3 系统示例：I3C 使用注意事项

TCA39306 具有的带宽可支持 I3C 所需的高速，但需要考虑一些特别因素。由于 I3C 同时使用推挽和开漏，因此可能无法通过基于 FET 的转换器支持所有 I3C 应用。

9.3.1 I3C 总线开关

总线开关是指启用或禁用总线路径，但不转换总线电压。I3C 不需要外部上拉电阻器，因为控制器会启用或禁用 SDA 线上的上拉电阻器。这给基于 FET 的转换器（例如 TCA39306）带来了独特的挑战，因为它们依赖上拉电阻器将开关的输出侧拉至电源。对于开关用例，没有转换，但使能电压必须足够高，以便开关在总线的整个电压范围（0V 至总线电压）内保持导通。

R_{ON} 必须足够低，以实现整个推挽电压范围。EN 电压必须至少比所需的最大导通电压高 $1V_t$ (~0.6V)。算起来就是 $V_{EN} \geq V_{BUS}$ + 0.6V。因为开关使能电压是直接控制的，因此不需要 V_{REF1} 和 V_{REF2} 引脚，并且可以短接至接地以改善功耗。

可以使用等于 V_{BUS} 的电压来控制 EN 引脚，但下游端的外部上拉电阻器是确保总线完全拉至 V_{BUS} 的一项要求。

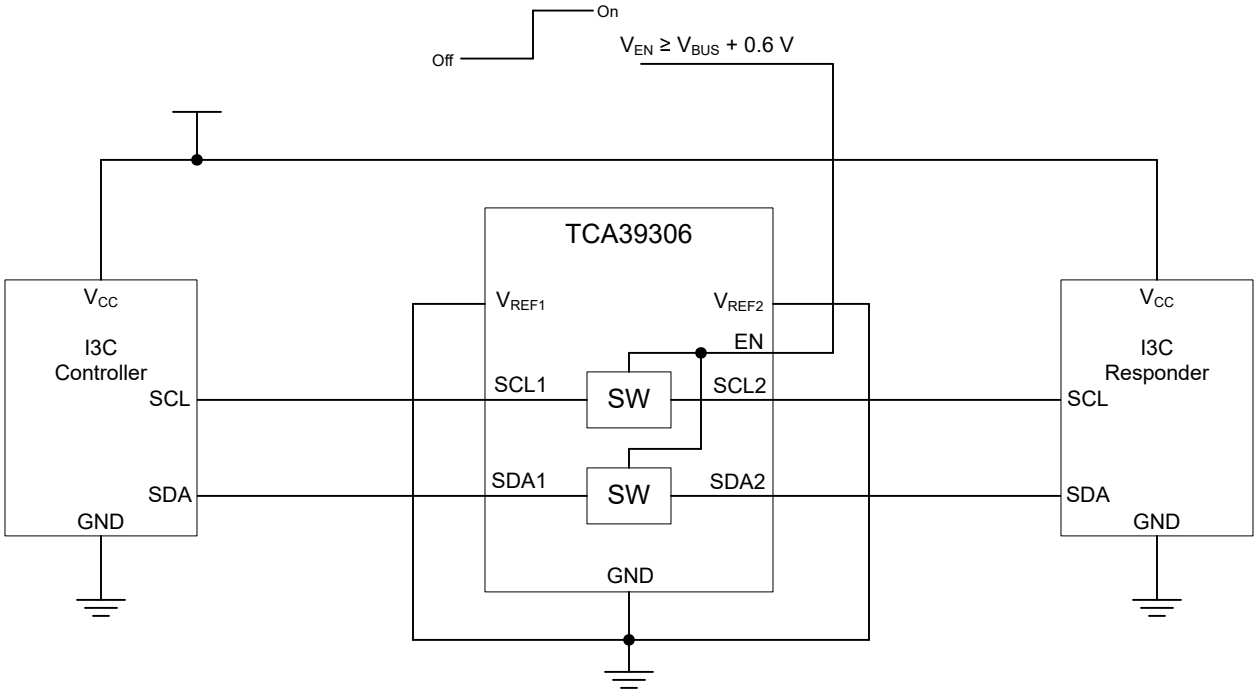


图 9-5. I3C 总线开关应用（无上拉电阻器）

Copyright © 2023 Texas Instruments Incorporated

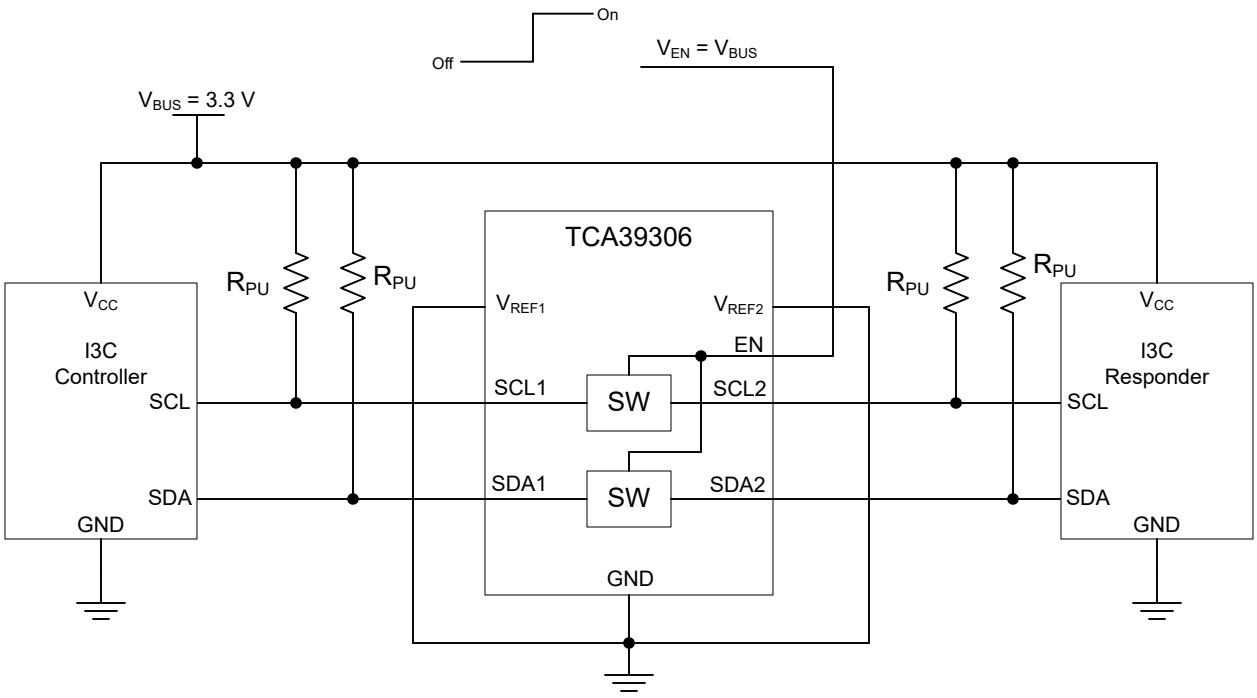


图 9-6. I3C 总线开关应用（有上拉电阻器）

9.3.2 I3C 总线电压转换

总线电压转换是指总线电压向上或向下转换。这给基于 FET 的转换器（例如 TCA39306）带来了独特的 I3C 挑战，因为它们依靠上拉电阻将低压侧的电压向上转换。所选的上拉电阻必须足以满足时序要求（基于总线电容和转换电压），但也不能违反 I3C 器件的 V_{IL} 要求。

两侧都需要上拉电阻器。其原因是在正常转换设置下，当任一端的总线电压下降到大约 V_{PU_1} 时，开关为“打开”。这意味着需要使用上拉电阻器将高压侧的总线电压从 V_{PU_1} 拉至 V_{PU_2}。当高压侧的器件控制总线时，开关将在达到 V_{PU_1} 时关闭。低压侧的上拉电阻器用于释放可能通过开关“泄漏”的任何额外电流。

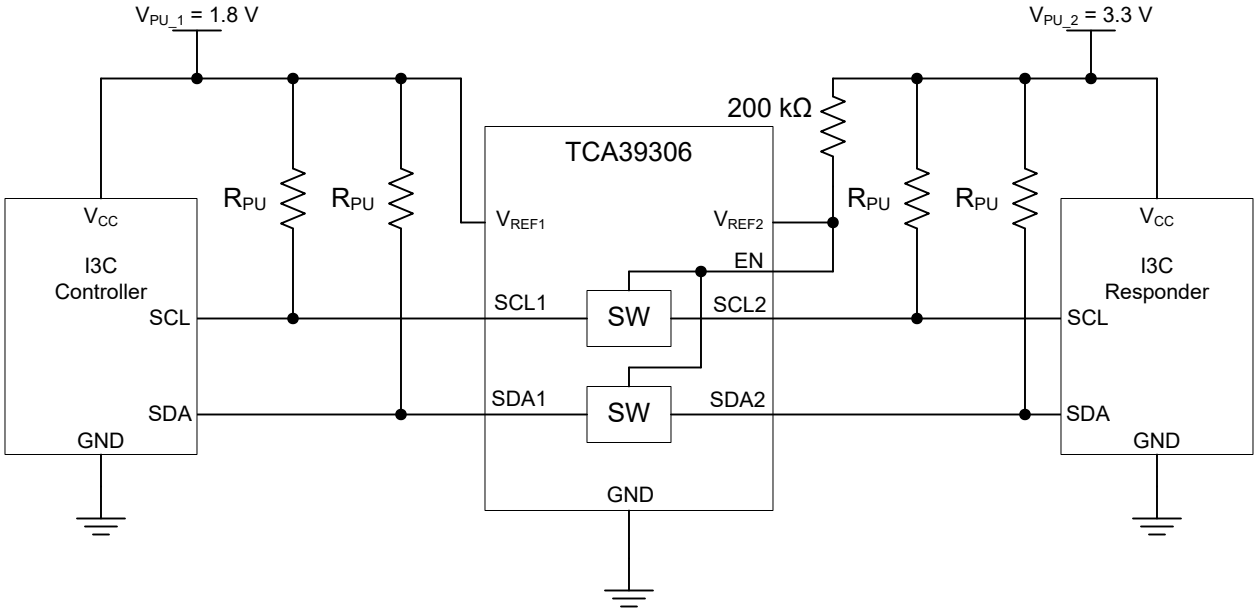


图 9-7. I3C 总线转换

9.4 电源相关建议

为了对器件供电，V_{REF1} 引脚可直接连接至电源。V_{REF2} 引脚必须通过一个 200kΩ 电阻器连接至 V_{DPU} 电源。如果在 V_{REF2} 和 V_{DPU} 之间没有一个高阻抗电阻器，则会导致过多的电流消耗和不可靠的器件运行。值得注意的是，为了支持电压转换，该器件必须将 EN 和 VREF2 引脚短接，然后通过高阻抗电阻上拉至 V_{DPU}。

9.5 布局

9.5.1 布局指南

对于器件的印刷电路板 (PCB) 布局，应遵循常见的 PCB 布局实践，但与高速数据传输相关的其他问题（例如匹配阻抗和差分对）不会影响 I^2C 信号速度。

在所有 PCB 布局中，最佳实践是避免信号布线呈直角，在离开集成电路 (IC) 附近时让信号布线呈扇形彼此散开，并使用较粗的布线来承载通常会经过电源和接地布线的更大电流。100pF 滤波电容应尽可能靠近 V_{REF2} 放置。也可以使用更大的去耦电容器，但两个电容器和 200kΩ 电阻器的更长时间常数会导致 TCA39306 器件的导通和关断时间更长。图 9-8 中显示了这些最佳实践。

对于图 9-8 中提供的布局示例，可以将顶层用于信号布线，将底层用作电源 (V_{CC}) 和接地 (GND) 的分割平面，从而打造只有两层的 PCB。然而，对于具有更高密度信号布线的电路板，最好使用四层电路板。在四层 PCB 上，通常在顶层和底层上进行信号布线，将一个内部层专门用作接地平面，并将另一个内部层专门用作电源平面。在使用平面或分离平面供电和接地的电路板布局布线中，过孔直接放置在表面贴装元件焊盘旁边，该焊盘必须连接到 V_{CC} 或 GND，而过孔以电气方式连接到电路板的内层或另一侧。当信号布线必须路由到电路板的另一侧时，也使用过孔，但图 9-8 中未演示此技术。

9.5.2 布局示例

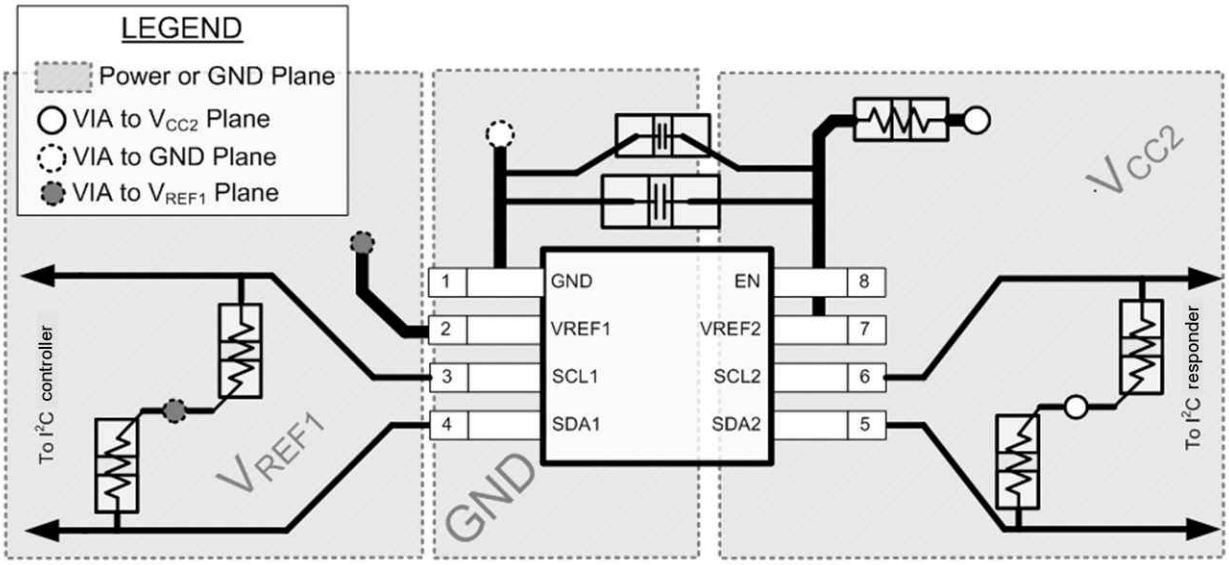


图 9-8. 布局示例

Copyright © 2023 Texas Instruments Incorporated

10 器件和文档支持

10.1 接收文档更新通知

若要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。单击右上角的*提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是适用于指定器件的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查看左侧的导航面板。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TCA39306DCUR	ACTIVE	VSSOP	DCU	8	3000	RoHS & Green	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(2GPT, 2GVI)	Samples
TCA39306DDFR	ACTIVE	SOT-23-THIN	DDF	8	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	2M9H	Samples
TCA39306DTMR	ACTIVE	X2SON	DTM	8	5000	RoHS & Green	NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	1IH	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TCA39306 :

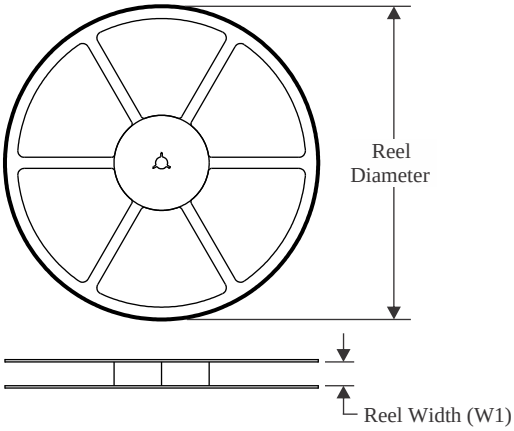
- Automotive : TCA39306-Q1

NOTE: Qualified Version Definitions:

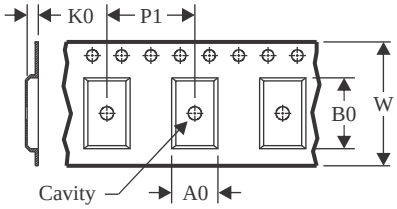
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

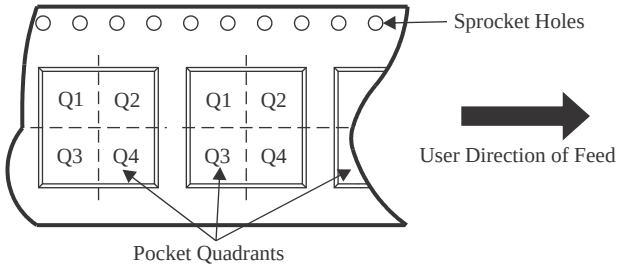


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

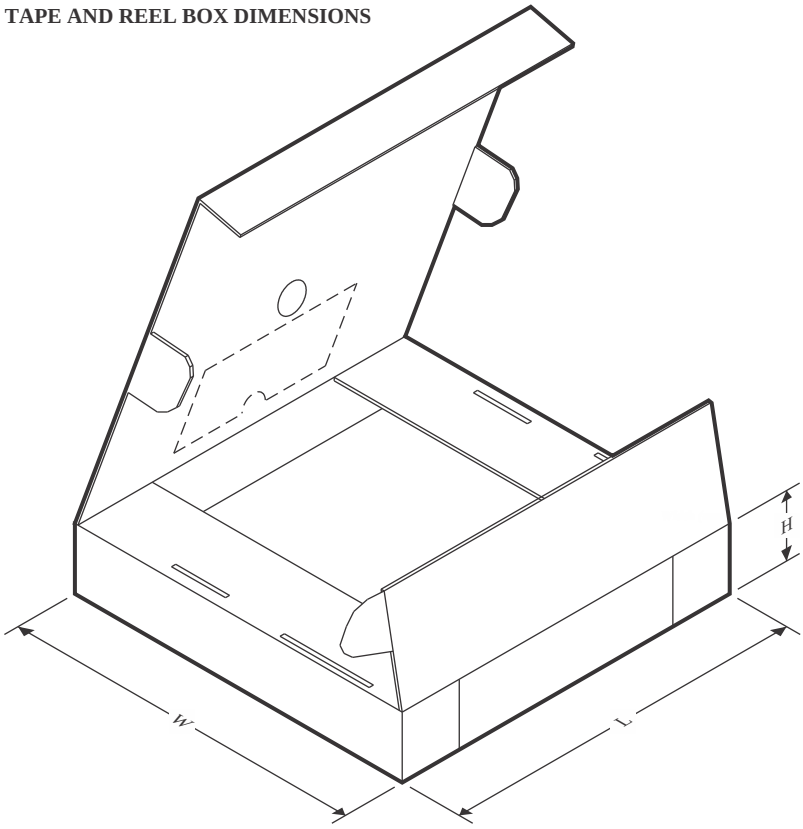
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

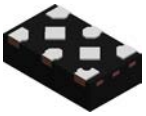
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCA39306DCUR	VSSOP	DCU	8	3000	178.0	9.0	2.25	3.35	1.05	4.0	8.0	Q3
TCA39306DDFR	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.1	1.25	4.0	8.0	Q3
TCA39306DTMR	X2SON	DTM	8	5000	178.0	8.4	0.93	1.49	0.43	2.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCA39306DCUR	VSSOP	DCU	8	3000	180.0	180.0	18.0
TCA39306DDFR	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
TCA39306DTMR	X2SON	DTM	8	5000	205.0	200.0	33.0

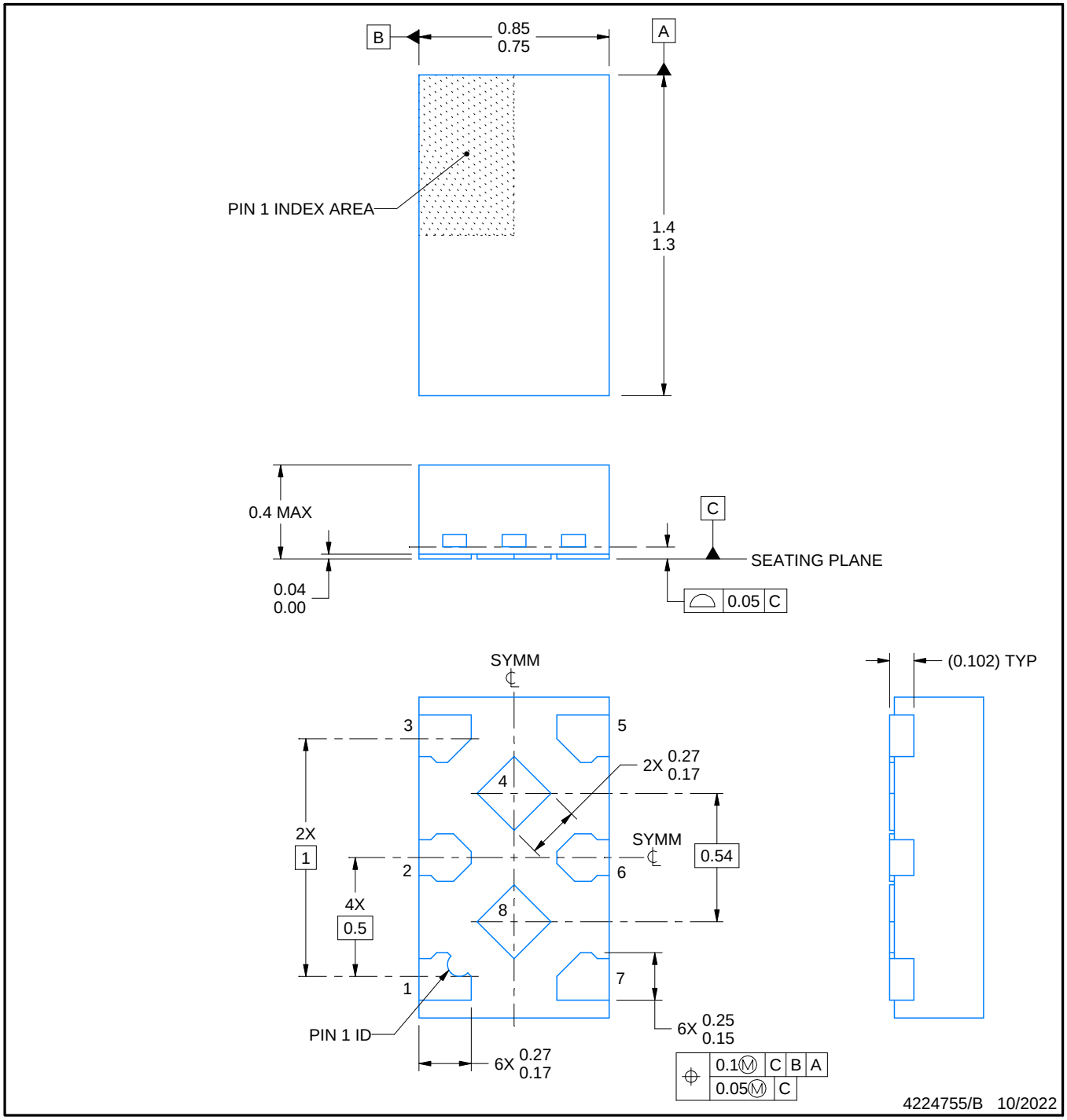


PACKAGE OUTLINE

DTM0008A

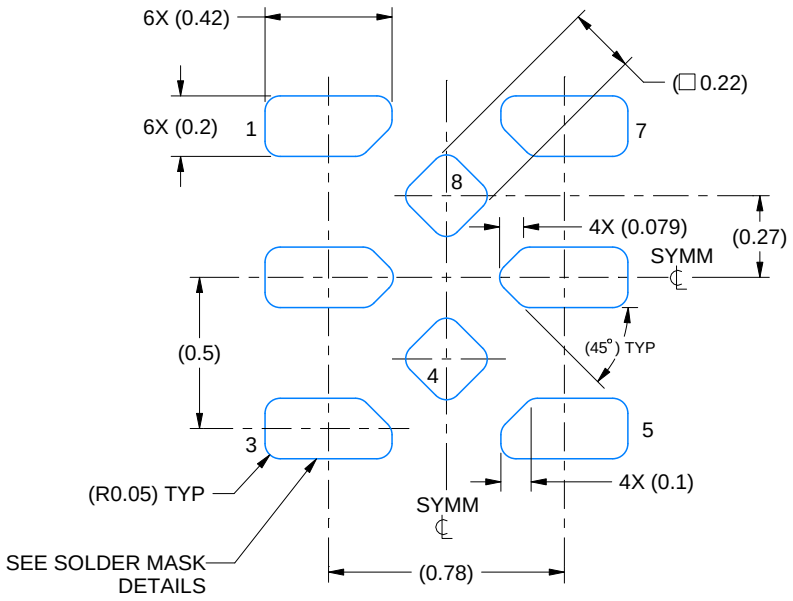
X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad(s) must be soldered to the printed circuit board for thermal and mechanical performance.



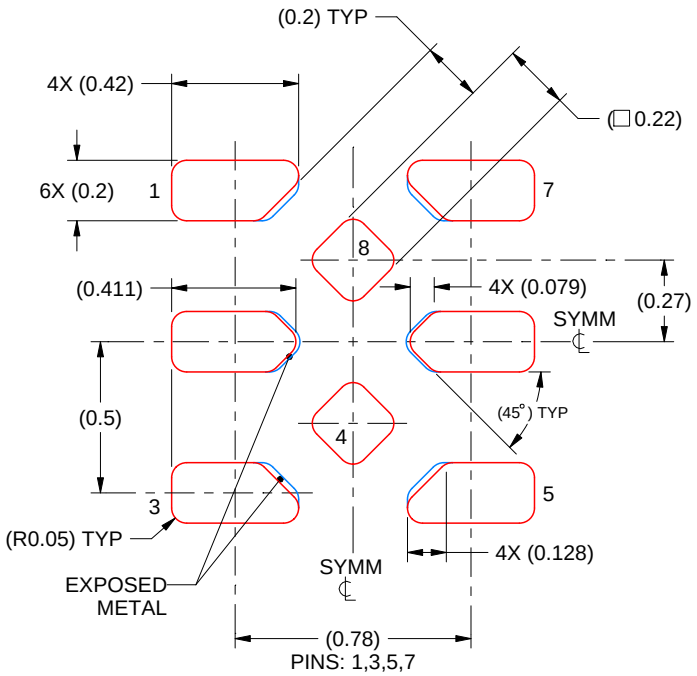
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:40X

SOLDER MASK DETAILS

4224755/B 10/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE

BASED ON 0.075 mm THICK STENCIL

SCALE: 40X

4224755/B 10/2022

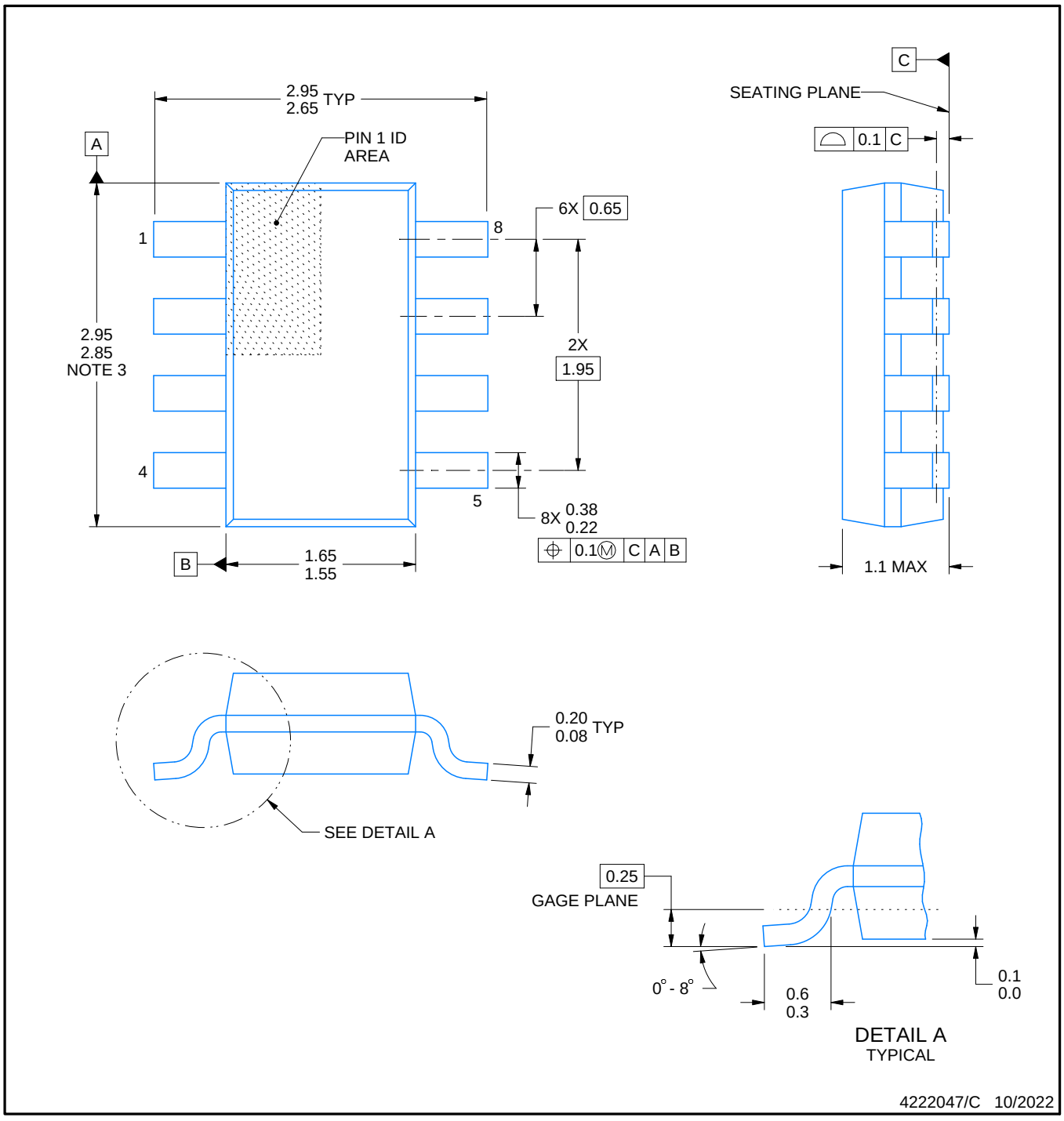
5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

DDF0008A

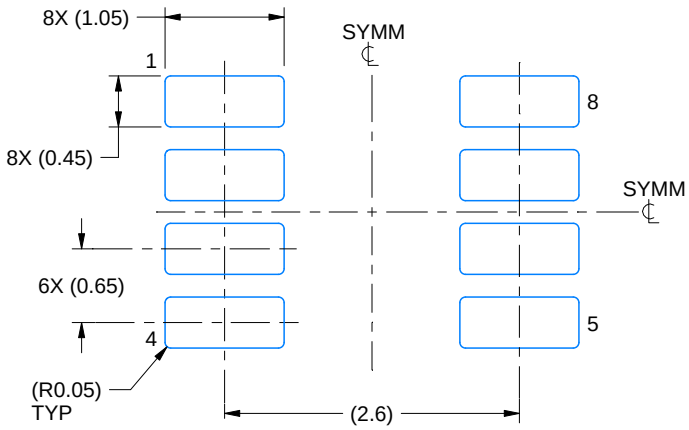
SOT-23 - 1.1 mm max height

PLASTIC SMALL OUTLINE

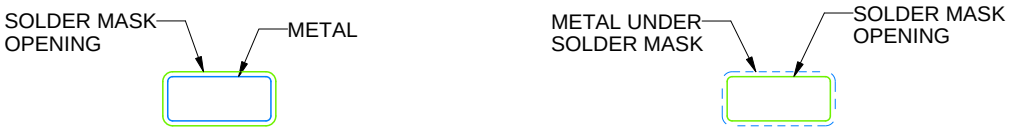


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
SCALE:15X



NON SOLDER MASK
DEFINED

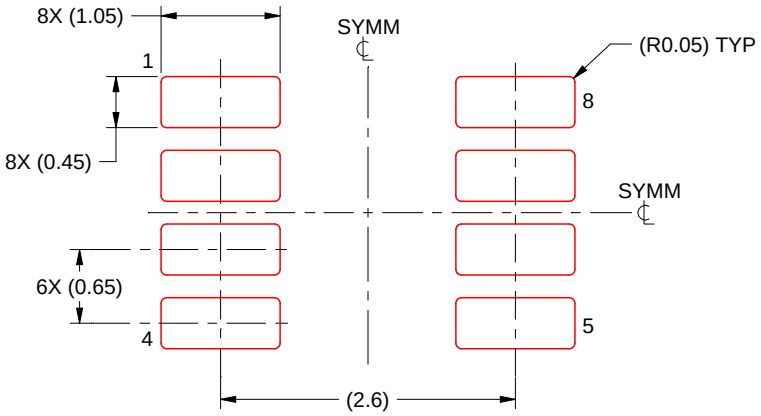
SOLDER MASK
DEFINED

SOLDER MASK DETAILS

4222047/C 10/2022

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/C 10/2022

NOTES: (continued)

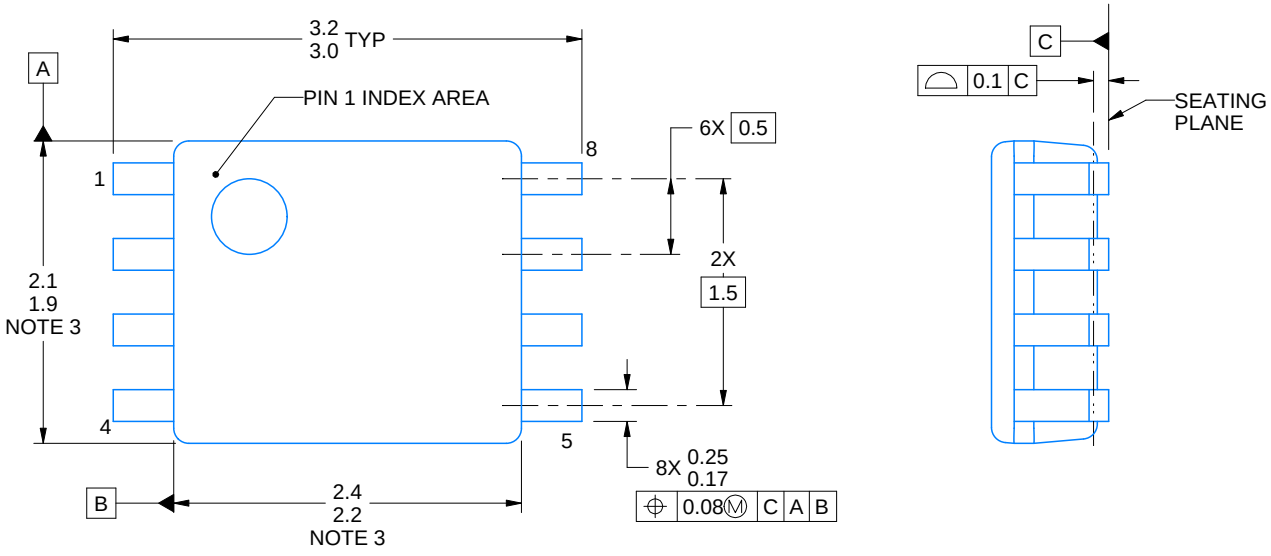
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

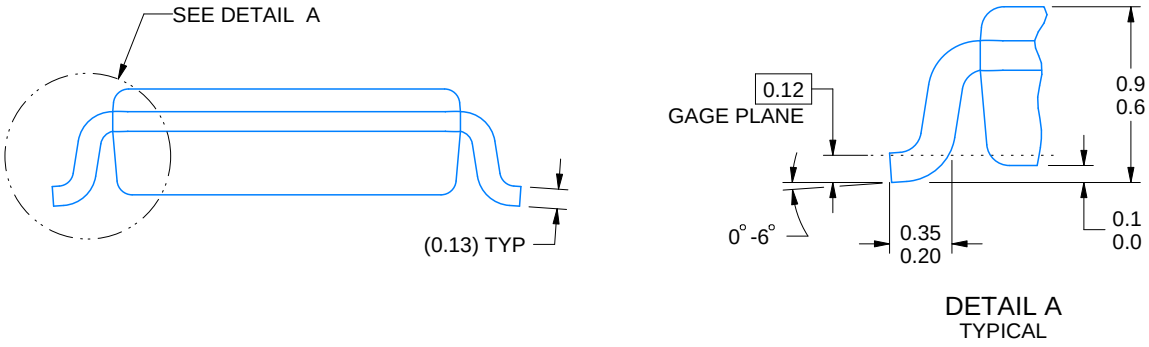
DCU0008A

PACKAGE OUTLINE

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE

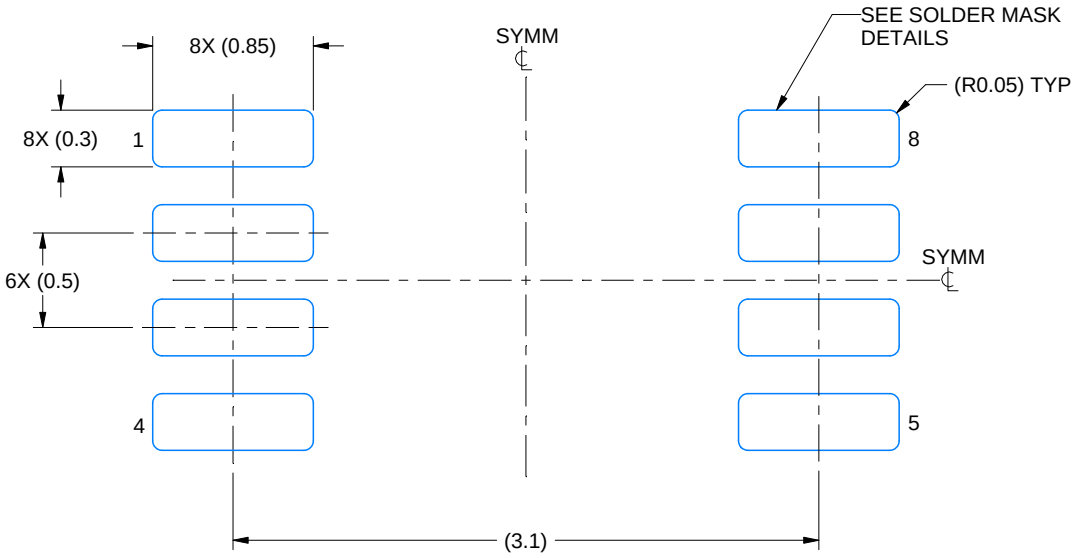




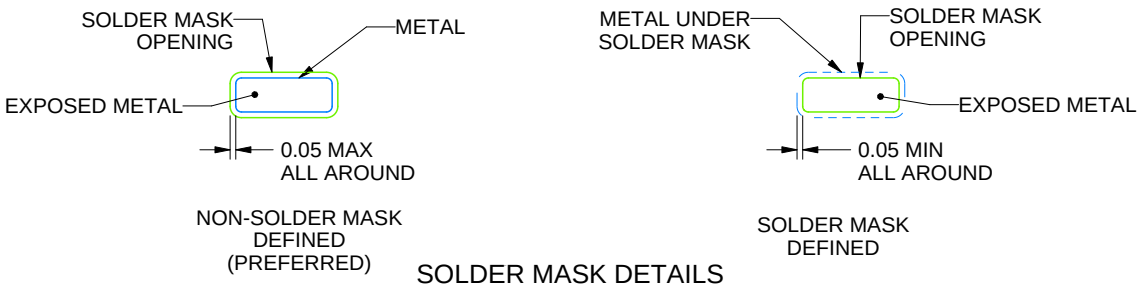
4225266/A 09/2014

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-187 variation CA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 25X



SOLDER MASK DETAILS

4225266/A 09/2014

NOTES: (continued)

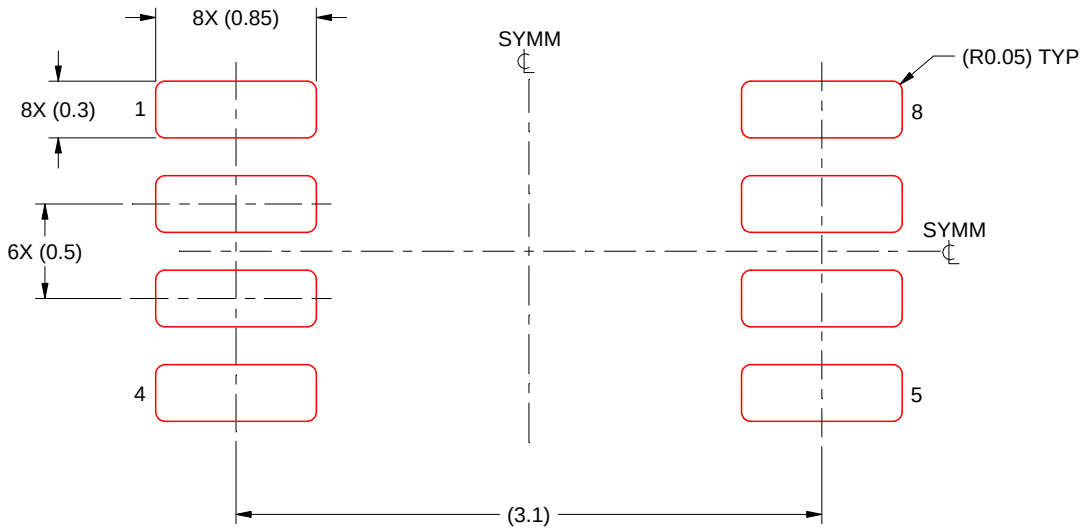
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCU0008A

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X

4225266/A 09/2014

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司