

Charlie Xiao

FAE China DCP

摘要

TI Class D 音频功放 IC 因其高性能，高效率，高保真而在消费电子以及汽车领域中有着广泛的应用。其中 TAS58xx 系列等明星产品广泛用于 TV, Speaker, Soundbar, Party Box 等领域。TAS58xx 系列是 TI 在消费电子领域推出的先进的闭环架构 class-D。相比于开环 Class-D，闭环 Class-D 架构通过校正功率级，滤波器级以及非线性开关引入的误差，能够显著降低失真。闭环 class-D 的 THD+N 远低于开环 class-D。正确设计并应用 TI 的闭环 TAS58xx，能够获得高保真的音频系统。Class-D 功放中失真引入的环节有很多。比较常见的是 Power Stage 环节的非线性，以及数字信号处理过程中的失真。本文简要探讨常见失真的基本原理，以及在设计音频功放系统时可能引发失真的因素及其解决方法。

内容

1 Class-D 能够输出的最大不削顶电压.....	2
2 模拟端引入的失真.....	3
2.1 PVDD 过低产生削顶失真.....	3
2.2 PVDD 供电不足导致失真.....	3
2.3 Class-H 升压不足导致失真.....	3
2.4 Cycle-By-Cycle current limiting 产生削顶失真.....	5
3 信号在 DSP 数字域的失真.....	7
3.1 数字溢出导致失真.....	7
3.2 Clipper 模块削顶导致失真.....	9
3.3 Sample rate 设置错误导致 Clipping/distortion.....	9
4 小结.....	11
5 参考文献.....	11

插图清单

图 1-1. Class D 等效电路.....	2
图 2-1. 失真电压示意图.....	3
图 2-2. a) Class-H 失真波形.....	4
图 2-3. b) Class-H 不失真波形.....	4
图 2-4. PPC3 中 Class-H 流程图.....	5
图 2-5. CBC 电流设置寄存器.....	5
图 2-6. a) Enable CBC 限流的电流波形.....	6
图 2-7. b) Disable CBC 限流的电流波形.....	6
图 3-1. TAS58xx 的 DSP 数据格式.....	7
图 3-2. a) input=-9dB 的失真波形.....	8
图 3-3. b) input=-10dB 的不失真波形.....	8
图 3-4. Clipper 模块 in PPC3.....	9
图 3-5. Sample rate 设置寄存器.....	9
图 3-6. a) LRCLK=48kHz 不失真.....	10
图 3-7. b) LRCLK=44.1kHz 失真.....	10

1 Class-D 能够输出的最大不削顶电压

为避免信号经过 Class-D 放大后出现失真，首先要知道 Class-D 能够输出的最大电压。TAS58xx 采用 BD/1SPW/Hybrid mode 调制，在全桥电路产生高频的 PWM 波，经过后级磁珠或 LC 滤波后得到放大的高保真模拟音频信号。理论上，当输入信号越大，后级 Power Stage 的 PWM 占空比越大，输出的电压就越大；当调制的 PWM 到达 100% 占空比的时候，后级喇叭能够获得最大不失真电压。例如，PVDD=12V，后级能够得到的最大不削顶的正弦波电压峰值就是±12V。但在实际电路中，MOSFET 以及电感存在内阻，因此，喇叭实际能够达到的最大电压会略小于 PVDD。

Class-D 电路简化如下 图 1-1，考虑 MOSFET 以及电感内阻的分压作用，负载实际能够得到的最大电压为：

$$V_{load} = PVDD \times R_{load} / (R_{load} + 2 \times (Z_{DC} + R_{DS(on)})) \quad (1)$$

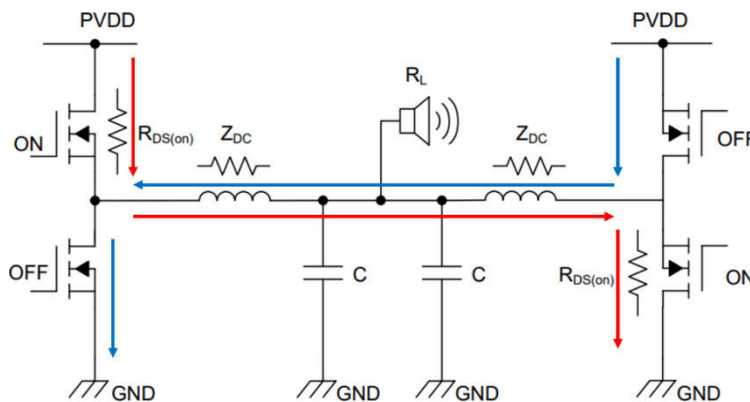


图 1-1. Class D 等效电路

2 模拟端引入的失真

2.1 PVDD 过低产生削顶失真

要维持 PVDD 比音频信号幅值大才能获得高保真的音频信号，如下 图 2-1 红色曲线所示；蓝色曲线是在特定 PVDD 下能够输出的最大不失真电压。若继续加大增益，使得期望输出的正弦波电压幅值大于 PVDD 时，就会出现削顶失真，如 图 2-1 绿色曲线所示。

在 TAS58xx 系列的默认配置下，0dB 的输入信号对应 29.5V 的输出电压，即 TAS58xx 的默认 gain 约为 26.4dBV。不同的增益配置下，对应的最大输出电压以及所需要最小 PVDD 如下，以 $R_{load}=4\ \Omega$ ， $ESL=2.3m\ \Omega$ ， $R_{ds(on)}=120m\ \Omega$ 为例。

Volume	Analog gain	MAXIMUM Vout (PEAK)	Min PVDD requirement
0 dB	0 dB	29.5 V	31.3V
0 dB	-6 dB	14.75V	15.65V
-6 dB	-6 dB	7.38V	7.83V

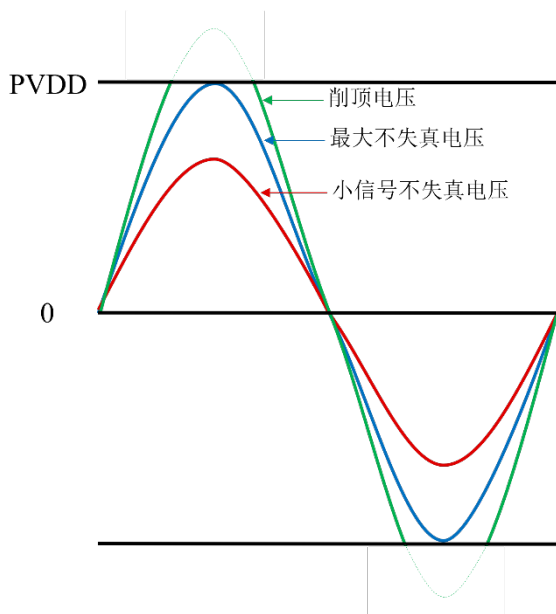


图 2-1. 失真电压示意图

2.2 PVDD 供电不足导致失真

直接由 PVDD 供电不足导致削顶失真的常见原因如下。因此在设计 PVDD 时，应留出充分的余量。

- Soundbar 系统中，AC/DC 电源板通常存在误差。存在 5%或者 10%的供电误差，则有可能导致 PVDD 供电不足，实际的 PVDD 电压小于预设值，从而出现削顶。
- 设计预留的余量不足，没有充分考虑到 MOSFET 导通电阻以及电感存在的内阻 ESL 的分压影响。
- PVDD 端并联的电容不够，导致在播放大动态音频（如鼓声）时，PVDD 跌落或纹波过大，纹波低谷的 PVDD 电压不够。

2.3 Class-H 升压不足导致失真

在 Speaker 和 Party Box 系统中，音频功放的主功率供电 PVDD 由锂电池经 BOOST 升压后提供。音频信号通常具有较大范围的动态变化，不合适的 Class-H 设计会导致 PVDD 来不及升压，当信号输出时，PVDD 还没有完成升压达到预定值，造成了失真。

如下 图 2-2 与 图 2-3 所示。由于 PVDD 端会并联大电容，根据 $U=Q/C=I \cdot T/C$ ，PVDD 的抬升需要很大的电荷，因此 Boost/Buck-Boost 的动态响应至关重要。

另一种情况是，使用 Class-H 功能的同时在 Crossbar 里面加了一个正增益。Class-H 的工作原理是在数字域感知信号的大小，从而控制外部 DCDC 生成一个使得信号不失真的 PVDD 电压。该 PVDD 电压会略比输出信号要大。但 Class-H 感知的是 Crossbar 前的信号，如下图 2-4，因此在 Crossbar 中加大数字信号的大小，会使得实际输出的电压信号大于 Class-H “看到”的信号的大小，Class-H 控制的 PVDD 就不能满足要求。在实际应用中，很多地方可以加大增益，但应谨慎设置 Crossbar gain。

Class-H 升压对比图

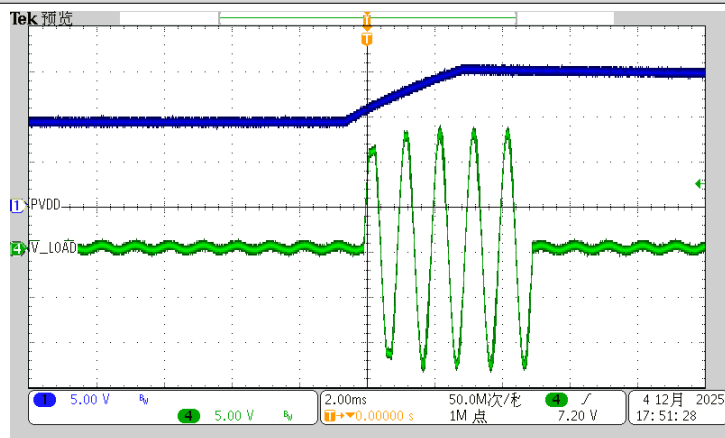


图 2-2. a) Class-H 失真波形

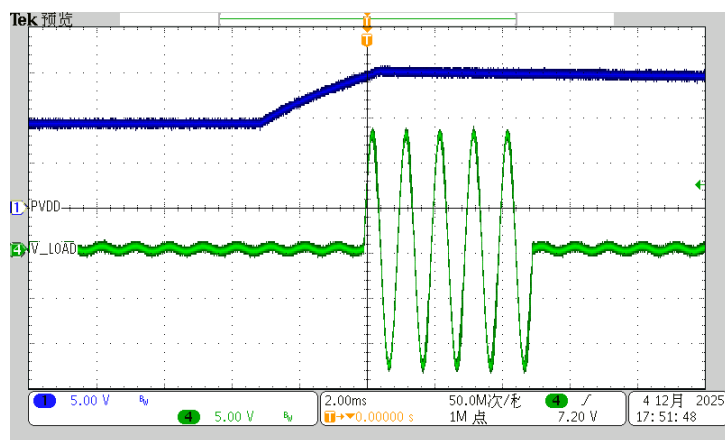


图 2-3. b) Class-H 不失真波形



图 2-4. PPC3 中 Class-H 流程图

2.4 Cycle-By-Cycle current limiting 产生削顶失真

部分 TAS58xx 功放，例如 TAS5827，包含两重过流保护，一是 Cycle-By-Cycle current limiting protection，二是 OCP shutdown.

6.5.1.47 CBC_CONTROL Register (Offset = 77h) [Reset = 00h]

CBC_CONTROL is shown in Figure 6-64 and described in Table 6-54.

Return to the Summary Table.

CBC control

Figure 6-64. CBC_CONTROL Register

7	6	5	4	3	2	1	0
RESERVED			CBCLEVEL_SEL		CBC_EN	CBCWARN_EN	CBCFAULT_EN
R/W-0h			R/W-0h		R/W-0h	R/W-0h	R/W-0h

Table 6-54. CBC_CONTROL Register Field Descriptions

Bit	Field	Type	Reset	Description
7-5	RESERVED	R/W	0h	
4-3	CBCLEVEL_SEL	R/W	0h	These bits set Cycle-By-Cycle current limiting level, which is a percentage of the Over-Current Threshold: 2b'00: 80% 2b'10: 60% 2b'01: 40% 2b'11: reserved
2	CBC_EN	R/W	0h	0: Disable CBC function 1: Enable CBC function
1	CBCWARN_EN	R/W	0h	0: Disable CBC warning 1: Enable CBC warning
0	CBCFAULT_EN	R/W	0h	0: Disable CBC fault 1: Enable CBC fault

图 2-5. CBC 电流设置寄存器

CBC current limiting protection 的目的是遇到大音频信号时，为了保住大功率输出但又不触发过流关断，从而限制电感电流为固定值。以 TAS5827 为例，CBC_CONTROL 寄存器 0x77 能够开启 CBC Overcurrent Limit 功能，并且设置限流值为过流保护阈值 OCETHRES 的 80%，60%，40%。

Overcurrent Limit 的效果类似 Voltage-Clipping，具体表现为电流削顶，限制播放的最大电流。电流削顶会导致电压削顶，从而导致输出的电压信号削顶失真。下图分别为 enable/disable CBC 的波形对比。

Enable/Disable CBC 电流波形对比

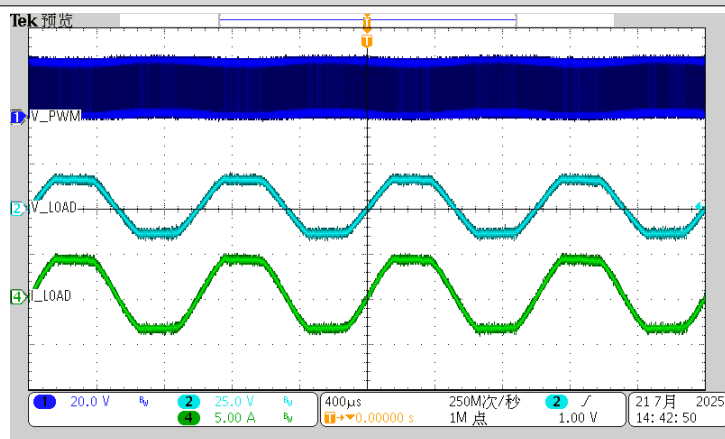


图 2-6. a) Enable CBC 限流的电流波形

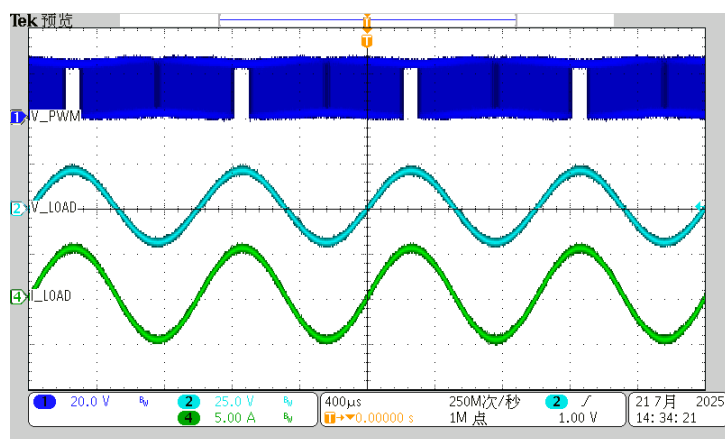


图 2-7. b) Disable CBC 限流的电流波形

3 信号在 DSP 数字域的失真

3.1 数字溢出导致失真

TAS58xx 是集成 DSP 的高性能数字输入音频功放，用户可以在 DSP 里面完成调音，限幅等功能。

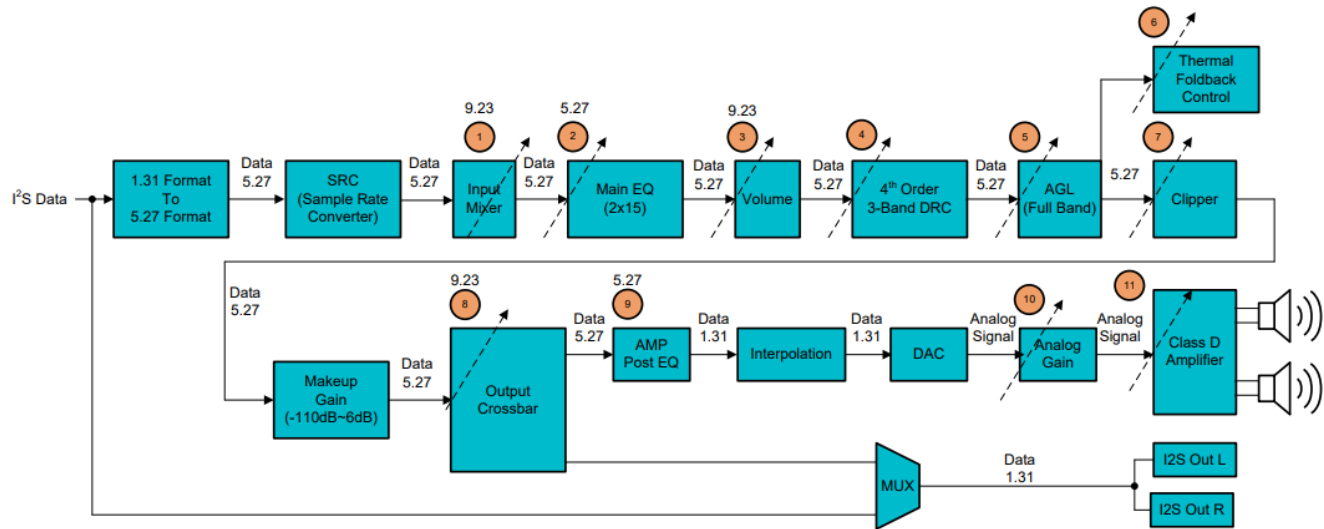


图 3-1. TAS58xx 的 DSP 数据格式

上图为 TAS58xx 系列的流程图，包含 SRC, DRC, EQ, AGL 等模块，不同的模块具有不同的 DSP Headroom, 不同的 DSP Headroom 对应不同的保留空间，不同的保留空间对应不同的数字信号的大小。以 9.23 format 为例，9.23 指的是在 32 位的定点数中，包含 1 个符号位，9 个整数位，23 个小数位。9.23 format 对应的最大的 gain 为 $20 \times \log M (2^{(9-1)}) = 48 \text{ dB}$ 。同理，5.27 format 对应的是 24dB, 1.31 对应的是 0dB。

上 图 3-1 包含每个功能模块本身的最大增益调节能力，以及输入该功能模块的信号的大小限制。以 Volume 和 DRC 为例，在 Volume 中能够加的最大增益是 48dB, 但进入 DRC 的数据信号最大不能超过 24dB. 假设 Input mixer 和 EQ 的增益为默认值 0dB, 来自 AP 的输入信号为最大 0dB, 即使 Volume 能够提供 48dB 的增益，但为了使得进入 DRC 的信号不超过 24dB, Volume 的增益设置最大不应该超过 24dB. 否则，进入 DRC 的信号将会超过 24dB, 会导致数字溢出，从 DRC 出来的信号的高位数字会被舍弃，造成正弦波信号的削顶失真。

实测例子：在 PPC3 默认配置下，将功放的 Volume gain 设置为 10dB. Analog gain 设置为-10dB. 分别用 AP 提供-9dB, -10dB 的 IIS 输入信号，SDOUT 的输出波形如下。SDOUT 是直接由功放 DSP 输出的信号。AP 输入-9dB 的信号，在 Volume 中加上 10dB, 则进入 Interpolation 的信号为+1dB, 造成数字溢出，即进入 DAC 的信号已经失真。AP 输入-10dB 的信号，则刚好不会失真。

数字溢出在 AP 中的波形对比

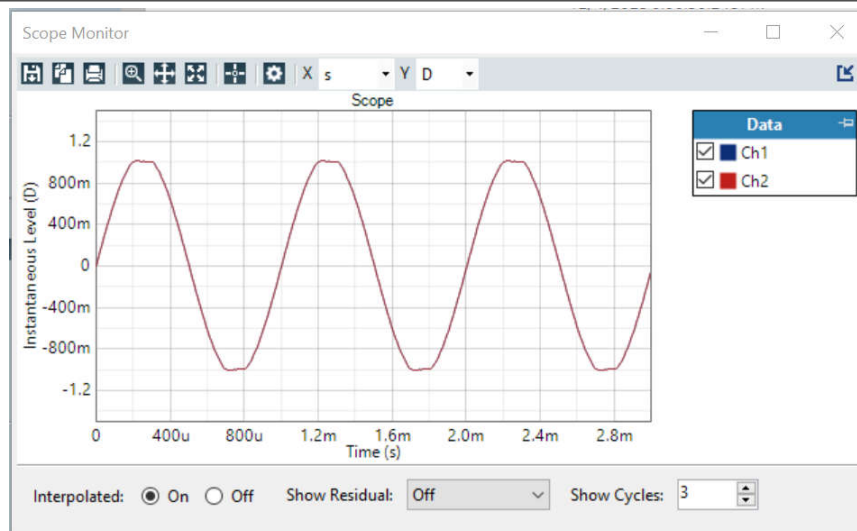


图 3-2. a) input=-9dB 的失真波形

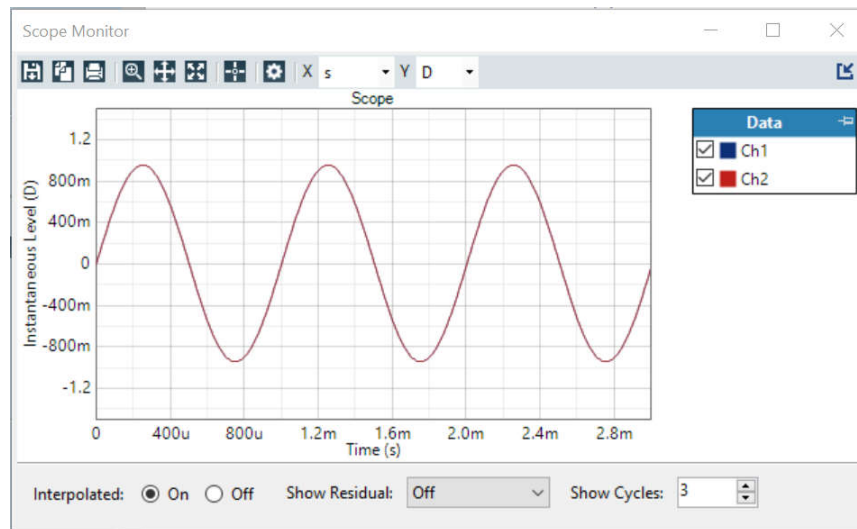


图 3-3. b) input=-10dB 的不失真波形

3.2 Clipper 模块削顶导致失真

PPC3 Clipper 调试界面如上 图 3-4 所示。不同于 DRC/AGL，Clipper 没有 attack time 和 release time，也不会自动调整增益去压低信号的幅值，而是在数字域里中直接将超出设定阈值的信号部分直接削顶。

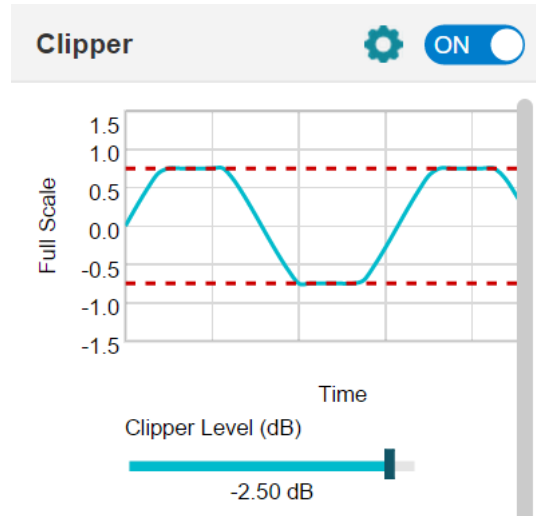


图 3-4. Clipper 模块 in PPC3

3.3 Sample rate 设置错误导致 Clipping/distortion

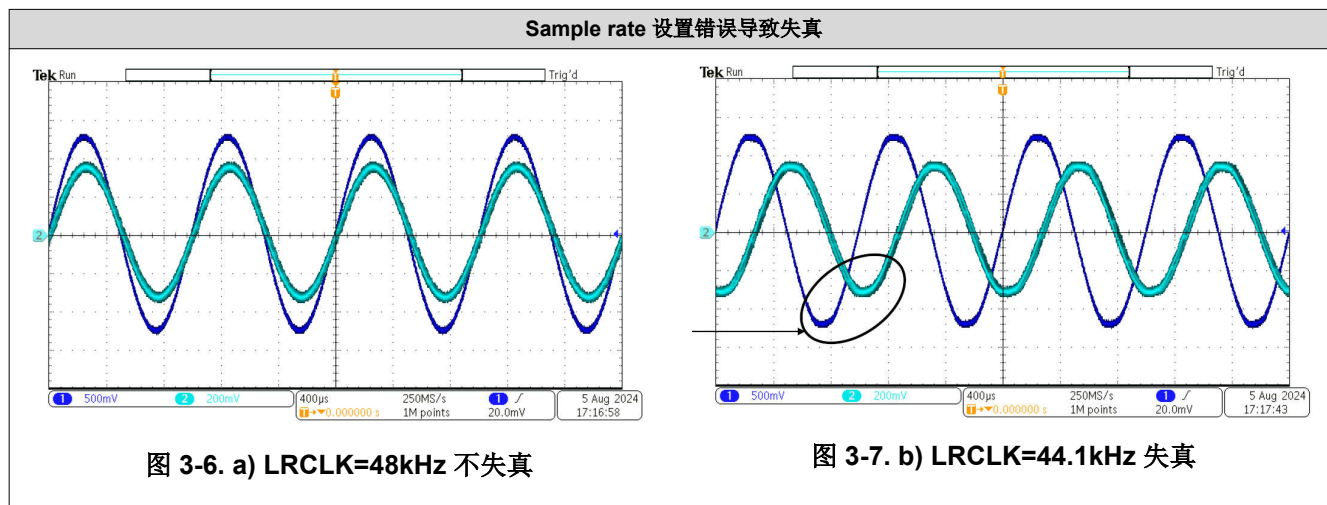
TAS5828M 的 0x28 寄存器对采样率的设置给出要求。当实际 LRCLK 为 44.1kHz/88.2kHz/176.4kHz 时，需要手动将这一个寄存器的值设为对应的档位。如果没有正确设置，功放在将 44.1kHz 的输入信号转换成供 DSP 处理的 48kHz 数据流时，可能会导致高位数字出错，造成在数字域导致信号出现削顶，限制最大输出电压，如下 图 3-5 所示。当 LRCLK 不再是 44.1kHz/88.2kHz/176.4kHz，则需要将 0x28 寄存器改到 Auto detection，否则会发生 CLK Error。

3	FSMODE	R/W	0	FS Speed Mode These bits select the FS operation mode, which must be set according to the current audio sampling rate. Need set the bit manually if the input FS is 44.1kHz/88.2kHz/176.4kHz. 4 'b0000 Auto detection 4 'b0100 Reserved 4 'b0110 32KHz 4 'b1000 44.1KHz 4 'b1001 48KHz 4 'b1010 88.2KHz 4 'b1011 96KHz 4 'b1100 176.4KHz 4 'b1101 192KHz Others Reserved
2-0	RESERVED	R/W	000	This bit is reserved

图 3-5. Sample rate 设置寄存器

- 以 TAS5828M 为例，Setup
 - TAS5828M EVM
 - PVDD=24V
 - Input: I2S, 1kHz, -3dBFS (~81Wrms)
 - Mono 1.0 PBTL Base/Pro (1.0 48k) process flow, setting 0x28=0x00
 - AP used to generate audio and analyze output
 - Datamonitor on AP sent to oscilloscope to capture wave shape
 - Plot voltage levels are scaled
 - The dark blue is the differential output. Light blue is SDOUT.

- 解决方案: Register 0x28 = 0x08
 - Device still wants to sample at 48kHz.
 - At high amplitudes results in early clipping in the digital core of the device.
 - Setting register 0x28 to 0x08 tells device to read 44.1kHz only.
 - Set register after loading process flow.



4 小结

高保真在音频产品中非常关键，输出信号出现失真将直接影响用户的听感。不失真是设计音频系统的重要目标。通过提供足够的 PVDD，使得信号在 **Power Stage** 中不发生削顶，以及正确配置确保信号在 **DSP** 中不发生失真，最终在喇叭端获得高保真的放大信号，最终使得终端用户获得极致的听觉盛宴。

5 参考文献

1. Texas Instruments, [General Tuning Guide for TAS58xx Family](#) application report.
2. Texas Instruments, [TAS5828M 50W Stereo, Digital Input, High Efficiency Closed-Loop Class-D Amplifier with Hybrid-Pro Algorithm](#) datasheet.
3. Texas Instruments, [PurePath™- Console 3 \(PPC3\) Overview](#) Video library.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月