

摘要

SN74ACT244 是一款 8 通道三态缓冲器/驱动器，凭借宽电压 (4.5V-5.5V)、高速传输 (传播延迟 5-10ns)、 $\pm 24\text{mA}$ 强驱动能力及 -45°C 至 125°C 工业级温宽等特性，成为变频器常见配套物料。其在变频器中的应用聚焦三大核心场景：一是作为 MCU/FPGA 与功率器件驱动电路的信号缓冲器，增强控制信号驱动能力，避免长距离传输中的信号衰减与失真；二是实现 TTL 与 CMOS 电平转换，解决逆变器中不同电压域设备的接口兼容性问题，保障控制指令可靠传输；该芯片体积小 (多种封装可选，最小 VQFN 封装仅 11.25mm^2)，可简化变频器 PCB 设计，降低电路复杂度与成本。

本文主要研究 SN74ACT244 在变频器中驱动继电器的场景，掉电过程中继电器重启的分析思路，以及在实际应用中的两种解决办法。

内容

1 应用场景简介.....	2
2 掉电异常现象实测与原因分析.....	3
3 外围电路修改方法与实验.....	7
4 小结.....	11
5 参考文献.....	11

插图清单

图 1-1. 变频器 SN74ACT244 继电器驱动典型框图.....	2
图 2-1. SN74ACT244 异常继电器驱动波形.....	3
图 2-2. SN74ACT244 正常继电器驱动波形.....	4
图 2-3. 变频器继电器驱动典型框图.....	5
图 2-4. 正常与异常掉电逻辑对比.....	6
图 2-5. SN74ACT244 规格书.....	6
图 3-1. 去掉 220uV E-cap 掉电波形.....	7
图 3-2. 增加 22uF 1206 电容掉电波形.....	8
图 3-3. 增加 220uF E-cap 掉电波形.....	9
图 3-4. TLV76133DCYR 掉电波形.....	10

1 应用场景简介

在变频器应用中，继电器的典型应用有 3 种，均围绕安全启动、故障防护、模式切换三大核心需求展开应用。

1. 预充与软启动：电机驱动逆变器上电时，继电器配合限流电阻先为直流母线电容缓慢充电，避免电容瞬间短路产生的巨大浪涌电流冲击 IGBT 和电源，待电容电压稳定后，继电器闭合短接电容，让驱动电路进入正常工作状态。
2. 主回路通断控制：作为电机驱动主回路的"总开关"，系统启动时接通直流母线逆变器功率单元；电机停止或者待机时断开主回路，实现功率单元与高压电源的物理隔离，降低静态功耗并提升电路安全性。
3. 故障紧急切断：当驱动系统检测到过流、过压、电机堵转、IGBT 过温等致命故障时，继电器会立即断开主回路或切断驱动信号通路，快速隔离故障源，防止故障扩大损坏电机、逆变器功率模块等核心部件。

在实际应用场景中，继电器的供电电压通常远大于 MCU 控制信号的电压，且变压器的地与 MCU 的控制地不共地，所以常用光耦实现功能绝缘。又因为 MCU 通常在控制板，光耦、继电器通常在功率板且距离较远，驱动信号容易受干扰，因此如 图 1-1，采用 SN74ACT244 将 P55 的 3.3V 输出信号 buffer 到 5V，增强驱动能力的同时提高了驱动电平，提高抗干扰能力。这就是变频器中 SN74ACT244 与继电器在本文中的典型应用。

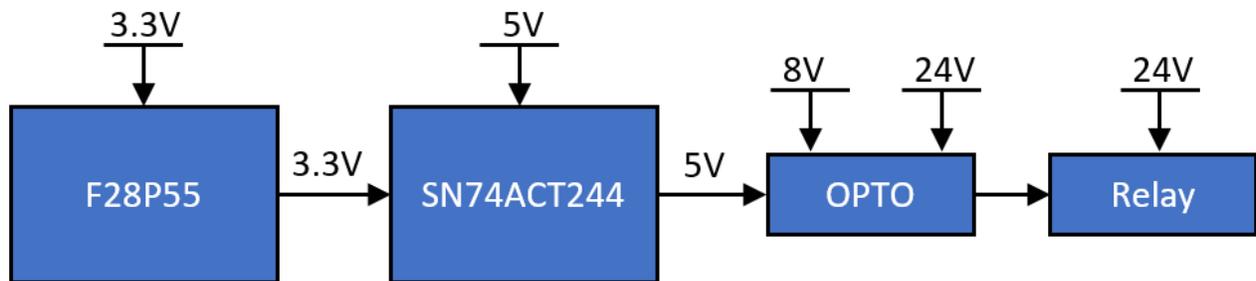


图 1-1. 变频器 SN74ACT244 继电器驱动典型框图

2 掉电异常现象实测与原因分析

在生产排产过程中，变频器需要进行上电再掉电的出厂测试，掉电时工人会听到部分变频器会发出继电器吸合关断的声音，这是不应该发生的。通过声音定位继电器后，在掉电过程中，抓取了异常继电器的驱动波形如图 2-1，同时抓取了没有异响继电器的驱动波形如图 2-2。

通过对比图 2-1 与图 2-2 可以看出，正常 SN74ACT244 掉电时，输入 3.3V 与 5V 电平均会平缓到 0V；但是在异常继电器掉电时，当 INPUT 掉到 0.4V 左右，会使 SN74ACT244 输出 100ms 的 0V 低电平。

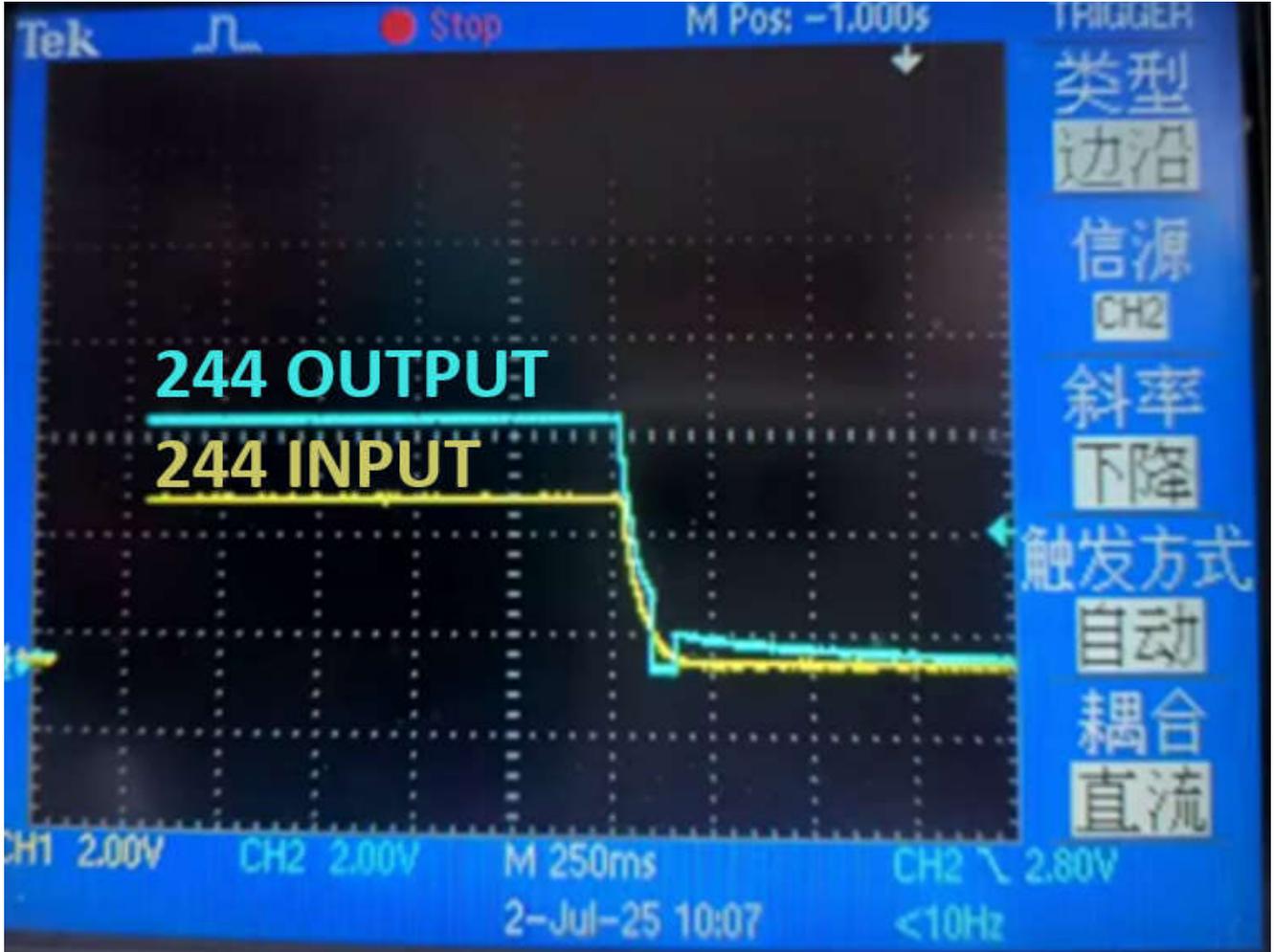


图 2-1. SN74ACT244 异常继电器驱动波形

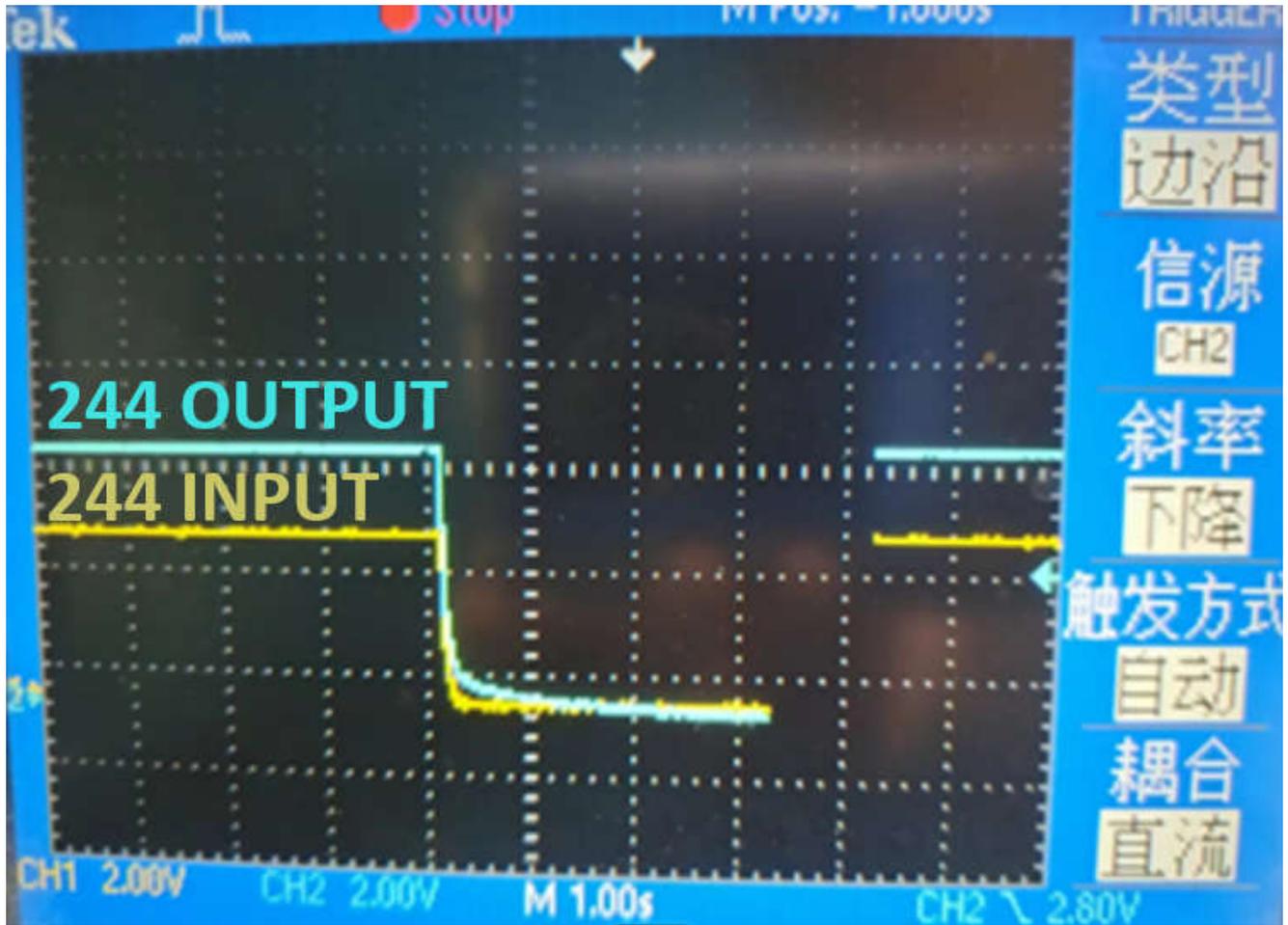


图 2-2. SN74ACT244 正常继电器驱动波形

结合 图 2-3 电源框图与 图 2-1 异常掉电波形来看，异常掉电时 SN74ACT244 输出的 100ms 低电平会使光耦输出动作电平，让后级继电器动作，这是客户应用中不能接受的，会使终端客户怀疑变频器使用的可靠性。

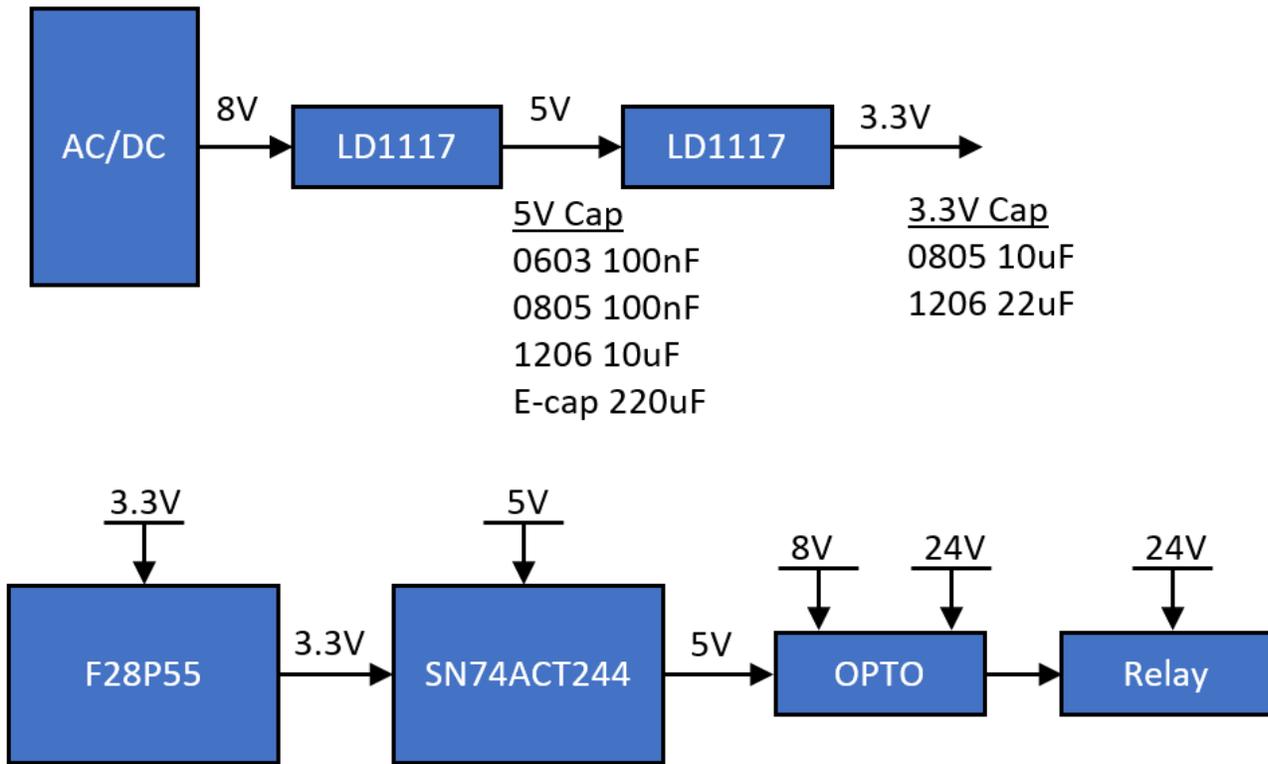


图 2-3. 变频器继电器驱动典型框图

根据规格书中 V_{IL} 以及 V_{IH} 的描述以及参考值如 图 2-5 [1] 所示，当 V_I 小于 0.8V 时，芯片输出低电平；当 V_I 大于 2V 时，芯片输出高电平。并没有明确 V_{IL} 在不同供电电压下的典型值，结合这个 case 来看：

- 正常的芯片，当供电电压从 5V 跌落到 2V 左右时，芯片 V_{IL} 如 图 2-4 正常掉电逻辑所示， V_{IL} 低于 INPUT 电压，不会触发 OUTPUT 的低电平输出。
- 异常的芯片，当供电电压从 5V 跌落到 2V 左右时，芯片 V_{IL} 如 图 2-4 异常掉电逻辑所示， V_{IL} 高于 INPUT 电压，当 INPUT 跌落到 V_{IL} 时，就会触发下图的 OUTPUT 低电平输出，导致继电器异常动作。

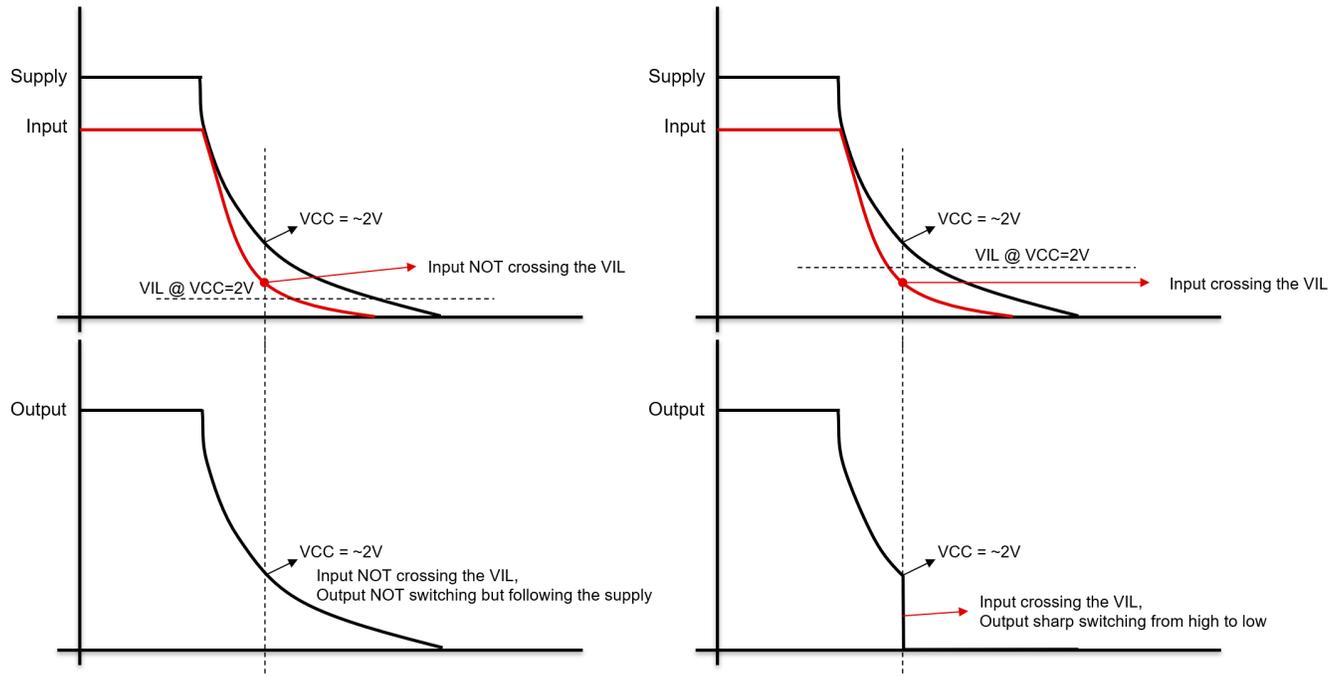


图 2-4. 正常与异常掉电逻辑对比

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

		MIN	MAX	UNIT
V_{CC}	Supply voltage	4.5	5.5	V
V_{IH}	High-level input voltage	2		V
V_{IL}	Low-level input voltage		0.8	V

图 2-5. SN74ACT244 规格书

与产品线确认后，由于芯片工厂以及工艺的升级，会导致 V_{IL} 不同的情况，但是都会满足规格书提到的 $V_{ILmax}=0.8V$ 的参数，因此为了避免这个问题，我们只能从外围电路上想办法，让 INPUT 电压在掉电的任意时刻均大于 V_{IL} 。

3 外围电路修改方法与实验

如上文分析，为了保证 INPUT 电压在掉电时大于 V_{IL} ，同时 V_{IL} 又会随着 V_{CC} 降低而降低的，我们需要让 INPUT 的 3.3V 电压掉电尽量慢， V_{CC} 的 5V 电压掉电尽量快。最简单的方法就是通过增加 3.3V 负载电容，减小 5V 负载电容来实现，如 图 2-3 所示，5V 电容为 $220\mu\text{F}+10\mu\text{F}+0.1\mu\text{F}+0.1\mu\text{F}$ ，3.3V 电容为 $10\mu\text{F}+22\mu\text{F}$ ，最终方法 1 实测步骤以及波形如下：

方法一：通过增减电容调整掉电速度

1. 去掉 5V 上的 220uV E-cap

5V 掉电速度更快，SN74ACT244 OUTPUT 低电平时间从 100ms 缩短到了 40ms，有效果但是仍然输出低电平，会导致继电器异常动作。

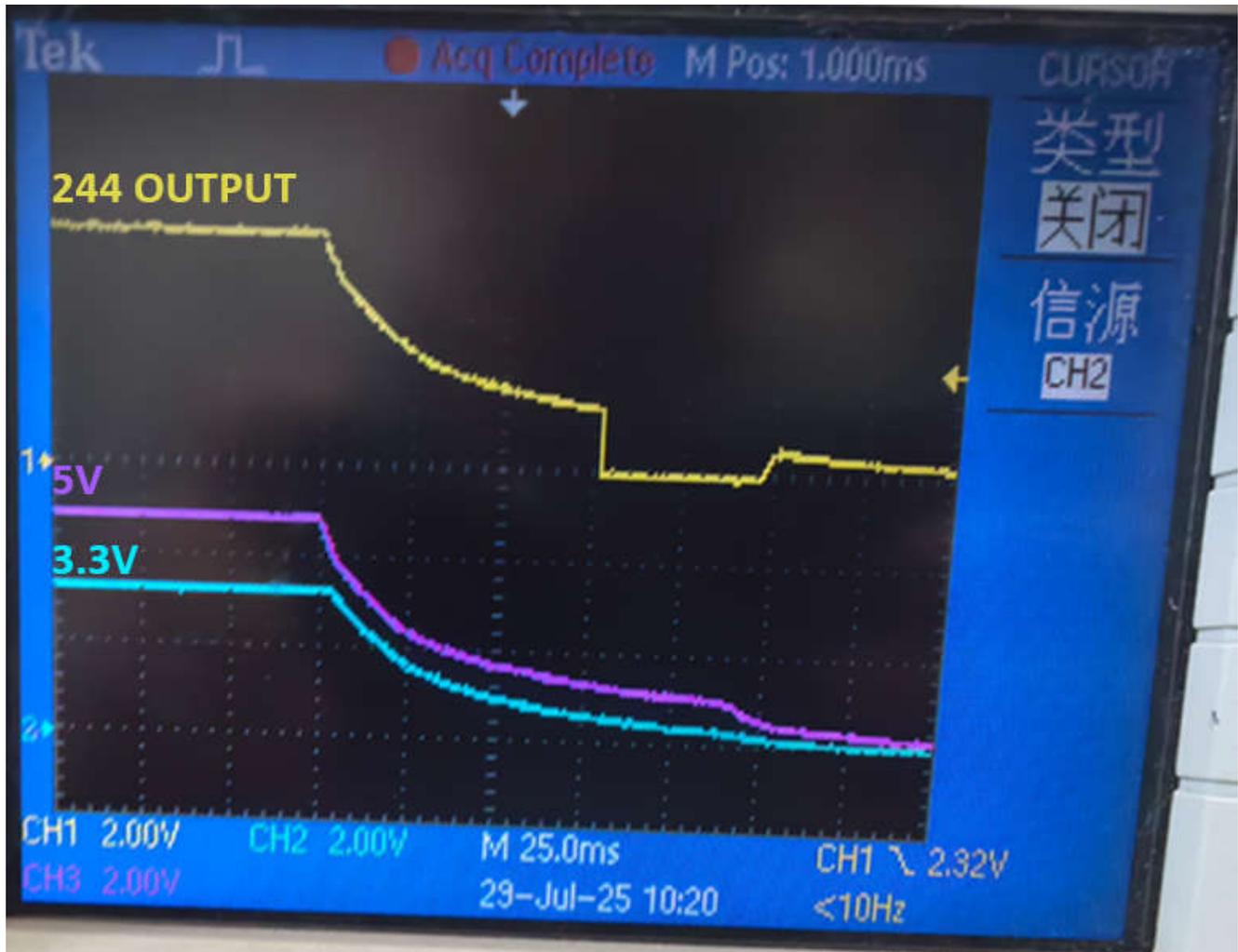


图 3-1. 去掉 220uV E-cap 掉电波形

2. 增加 3.3V 上的 10uF 到 22uF

在不修改 PCB 的前提下，受限于 1206 电容的容量，3.3V 电容最多只能将 $10\mu\text{F}$ 增加到 $22\mu\text{F}$ ，SN74ACT244 OUTPUT 低电平时间从 40ms 进一步缩短到了 25ms，同样有效果但不能解决问题。

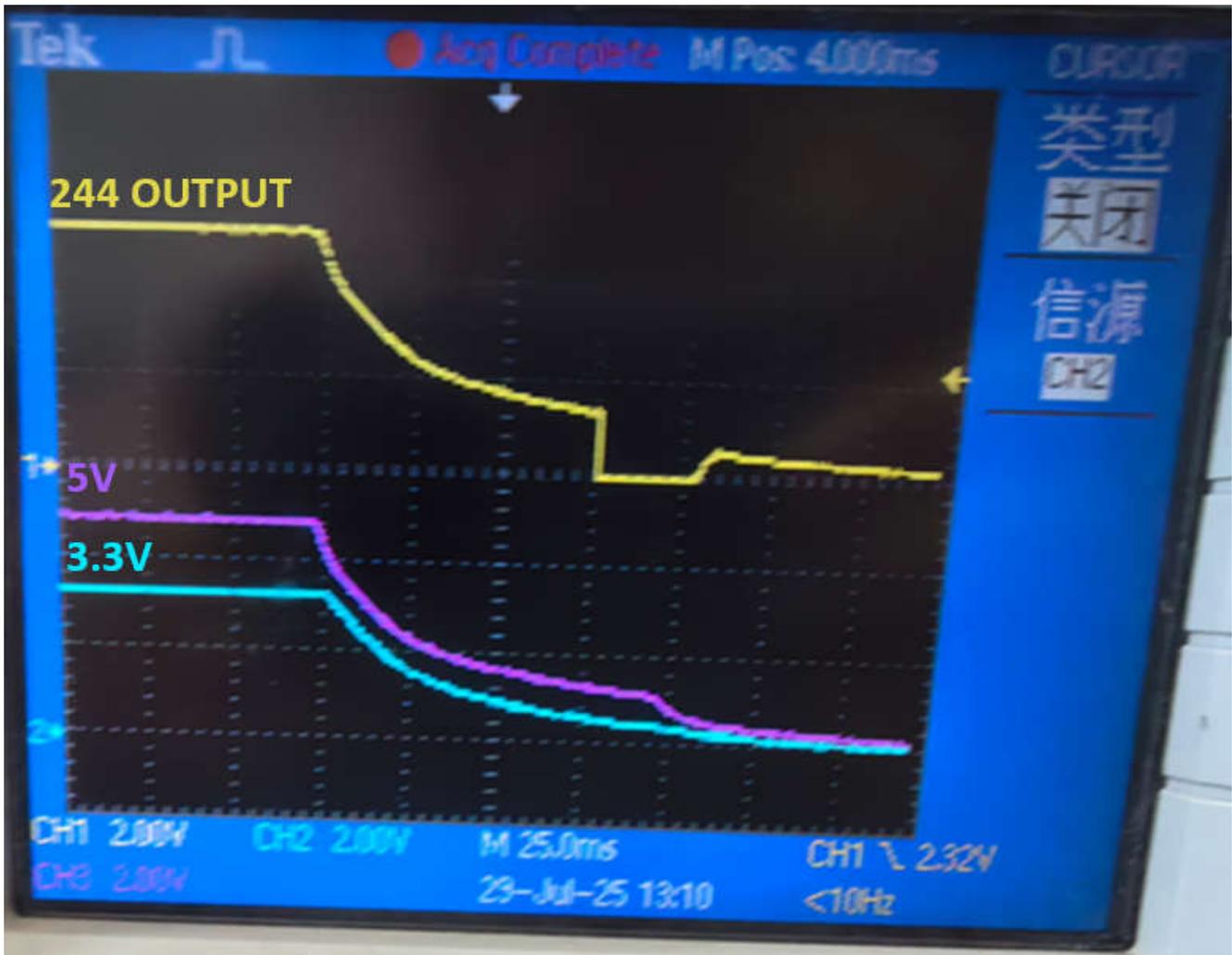


图 3-2. 增加 22uF 1206 电容掉电波形

3. 在 3.3V 上增加 220uF E-cap

为了验证提出前文的分析以及所提方法的合理性，我们将 220uF E-cap 飞线焊接在了 3.3V，可以解决这个问题，但是受限于 PCB 的预留位置，在这个 case 中这种方法不适用。

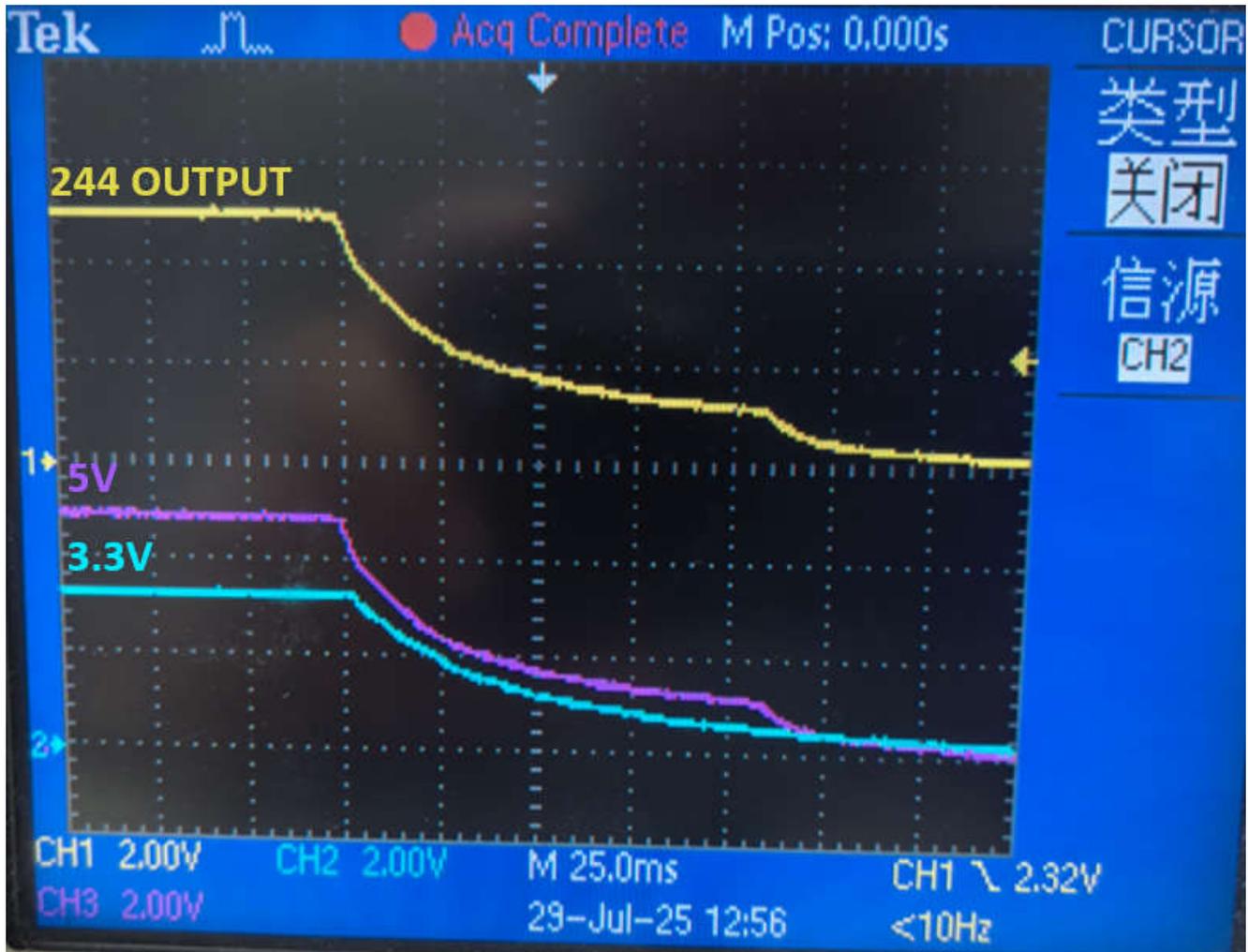


图 3-3. 增加 220uF E-cap 掉电波形

目前来看，已经把 5V 电容减小到 LDO 能正常工作的最小值，也把 3.3V 电容增加到了 1206 封装下的最大值，因此在这个 case 中，受限于 PCB 大小以及预留电容封装，无法通过增减电容修改掉点时间来解决问题。因此我们提出了方法二，在不修改 PCB 的前提下，发现升级 P2P LDO 的一个关键参数同样可以解决这个问题。

方法二：通过采用更小 V_{DO} 的 LDO 让 3.3V 掉电更慢

从异常波形图 3-1，图 3-2 来看，如果能够缩小掉电时 5V 与 3.3V 电压波形之间的距离，也变相减缓了 3.3V 掉电的速度，也能够同样实现掉电过程中 INPUT 始终大于 V_{IL} 的目的。通过对比发现，客户当前在用的 LD1117 V_{DO} 为 1.1V [2]，而 TI 最新一代 3.3V/1A/P2P SOT223 TLV76133DCYR 的 V_{DO} 为 0.9V [3]。

实测波形如图 3-4 所示，更换了更小 V_{DO} 的 LDO TLV76133DCYR 以后，当 5V 掉到接近 3.3V，由于负载较小， V_{DO} 远小于 0.9V，5V 与 3.3V 几乎同时开始掉电，电压差距较小，也变相减缓了 3.3V 相对于 5V 的掉电速度，最终也可以解决异常输出的问题。

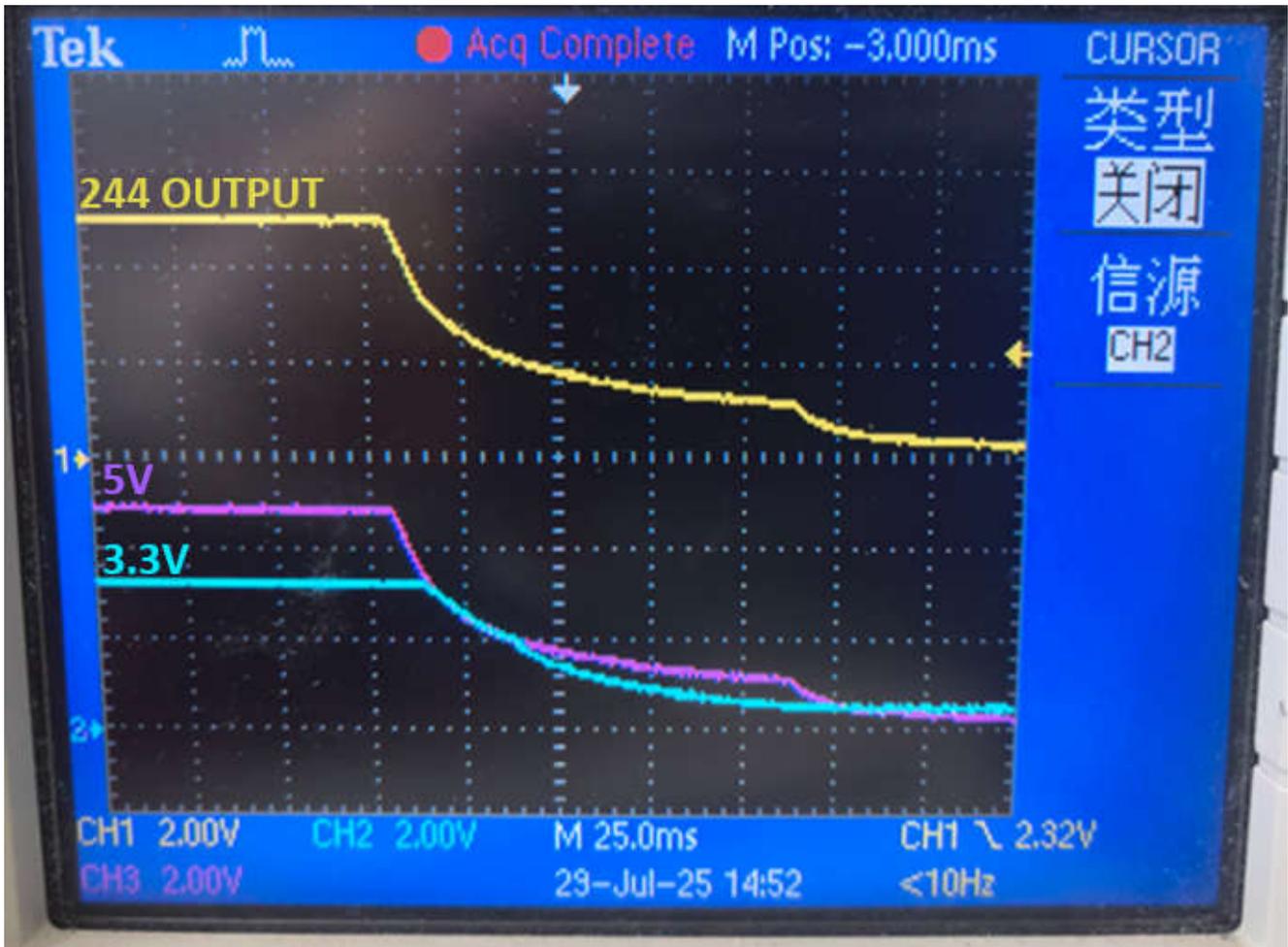


图 3-4. TLV76133DCYR 掉电波形

4 小结

本文介绍了在变频器中继电器的使用场景以及常用于驱动继电器的 **SN74ACT244**，详细阐述了变频器电源架构以及 **SN74ACT244** 光耦驱动继电器框图，分析了客户实际遇到的继电器重启问题，并提出了两种可行的方法来解决这个问题，包括增减电容调整电源掉电速度方法，以及在 PCB 更改受限的前提下，通过减小 LDO 的 V_{DO} 变相减缓掉电速度的解决方法，最终通过实测验证了所提的两种方法，实验波形与理论分析一直，为后续设计者提供了 debug 思路。

5 参考文献

1. SN74ACT244 Datasheet. [SNx4ACT244 Octal Buffers and Drivers With 3-State Outputs datasheet \(Rev. G\)](#)
2. LD1117 Datasheet. [LD1117.fm](#)
3. TLV761 Datasheet. [TLV761 18V, 1A, Fixed-Output Linear Voltage Regulator datasheet \(Rev. D\)](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月