

Application Note

差分及单端信号的端接指南



Jennifer Bernal

Clocks and Timing Solutions

摘要

输出信号必须进行端接以生成具有特定电压摆幅及直流偏置的切换电压信号。正确端接后，传输线路（布线）阻抗会保持不变。必须进行阻抗匹配，以防止输出端出现反射、过冲、下冲和振铃。在 PCB 布局设计中必须注意，因为布线宽度、布线间隙和堆叠都影响布线阻抗。本应用手册介绍了端接差分和单端信号所需的通用指南及步骤。本应用手册不介绍布局技术。

内容

1 简介.....	3
2 通用端接指南.....	4
2.1 确定驱动程序和接收器要求.....	4
2.2 确定耦合类型.....	5
3 差分.....	7
3.1 设置共模电压 (Thevenin 端接)	7
3.2 LVPECL.....	8
3.3 LVDS.....	12
3.4 HSDS.....	15
3.5 HCSL.....	16
3.6 LP-HCSL.....	19
4 单端.....	21
4.1 LVC MOS.....	21
4.2 差分 P 或 N.....	22
5 总结.....	25
6 参考资料.....	25

插图清单

图 2-1. 驱动器侧的直流耦合端接示例.....	5
图 2-2. 接收器侧的直流耦合端接示例.....	5
图 2-3. 使用三个步骤的交流耦合端接示例.....	6
图 3-1. 交流耦合输出的 Thevenin 端接.....	7
图 3-2. 端接不良的 HyperLynx LVPECL 仿真.....	8
图 3-3. 具有更好的端接的 HyperLynx LVPECL 仿真.....	9
图 3-4. 传统 LVPECL 端接.....	9
图 3-5. 使用传统端接将 LVPECL 直流耦合至 LVPECL.....	10
图 3-6. 使用 Thevenin 端接将 LVPECL 直流耦合至 LVPECL.....	10
图 3-7. 使用 Thevenin 端接将 LVPECL 交流耦合至 LVPECL.....	10
图 3-8. 使用 Thevenin 端接将交流耦合 AC-LVPECL 连接到 LVPECL.....	11
图 3-9. 传统 LVDS 端接.....	12
图 3-10. LVDS 直流耦合至 LVDS.....	12
图 3-11. LVDS 交流耦合至 LVPECL.....	13
图 3-12. LVDS 交流耦合至 HCSL.....	13
图 3-13. LVDS 交流耦合至 LP-HCSL.....	13
图 3-14. 使用内部偏置将 LVDS 交流耦合至 LVDS.....	14
图 3-15. 使用内部偏置及端接将 LVDS 交流耦合至 LVDS.....	14
图 3-16. LVDS 交流耦合至 LMK1Dxxxx.....	14
图 3-17. LVDS 交流耦合至 CDCLVPxxxx.....	15

商标

图 3-18. AC-LVDS 交流耦合至 LVDS.....	15
图 3-19. 将 HSDS 直流耦合至通用接收器.....	15
图 3-20. 交流耦合 HSDS 至具有内部偏置的通用接收器 (差分端接)	16
图 3-21. 交流耦合 HSDS 至具有内部偏置的通用接收器 (单端端接)	16
图 3-22. HCSL 直流耦合至 HCSL.....	17
图 3-23. HCSL 直流耦合至 LP-HCSL.....	17
图 3-24. HCSL 交流耦合至 LVPECL.....	17
图 3-25. 使用外部端接及内部偏置将 HCSL 交流耦合至 LVDS.....	18
图 3-26. 使用外部端接和偏置将 HCSL 交流耦合至 LVDS.....	18
图 3-27. 使用内部端接及偏置将 HCSL 交流耦合至 LVDS.....	18
图 3-28. LP-HCSL 直流耦合至 LP-HCSL.....	19
图 3-29. LP-HCSL 直流耦合至 HCSL.....	19
图 3-30. LP-HCSL 交流耦合至 LP-HCSL.....	20
图 4-1. LVCMOS 直流耦合至 LVCMOS.....	21
图 4-2. CMOS 交流耦合至 CMOS.....	21
图 4-3. 使用 Thevenin 端接将 LVPECL 直流耦合至两个单端接收器.....	22
图 4-4. 使用 Thevenin 端接将 LVPECL 直流耦合至一个单端接收器.....	22
图 4-5. LVDS 直流耦合至一个单端接收器.....	23
图 4-6. HCSL 直流耦合至两个单端接收器.....	23
图 4-7. HCSL 直流耦合至一个单端接收器.....	23
图 4-8. LP-HCSL 直流耦合至两个单端接收器.....	24
图 4-9. LP-HCSL 直流耦合至一个单端接收器.....	24

商标

所有商标均为其各自所有者的财产。

1 简介

表 1-1 列出了文档中所用的每个缩写和/或关键术语的定义。

表 1-1. 应用手册中使用的术语

TERM	定义
LVPECL	低电压正发射极耦合逻辑
LVDS	低电压差分信号
HCSL	高速电流转向逻辑
LP-HCSL	低功耗高速电流转向逻辑
LVC MOS	低压互补金属氧化物半导体
P 和 N	互补的差分信号对。P 是同相信号，N 是反相信号。
单端	一个输入或者输出信号（例如 LVC MOS）
差分	一对“P”和“N”输入或输出信号（例如 LVPECL）
PCB	印刷电路板
Z _o	传输线路阻抗、特性阻抗、PCB 布线阻抗 ⁽¹⁾
VCM	共模电压，其中 $VCM = (P + N)/2$ ，即 P 和 N 信号的平均值
VIH	高输入电压电平
VIL	低输入电压电平
VOH	高输出电压电平
VOL	低输出电压电平
VID	单端输入电压摆幅电平（振幅），其中 $VID = VIH - VIL$
VOD	单端输出电压摆幅电平（振幅），其中 $VOD = VOH - VOL$
V _{PP}	差分峰值电压，其中 $V_{PP} = 2 \times VID$ 或 $2 \times VOD$
VDD 或 V _{CC}	电源电压
IBIS	输入/输出缓冲器信息规范

(1) 本应用手册在示例中，单端布线使用 50Ω 的阻抗值，差分布线使用 100Ω 的阻抗值。

2 通用端接指南

正确端接信号的步骤可分为三个顺序部分：

1. 确定驱动程序和接收器要求
2. 确定端接类型
3. 查看差分或单端信号的建议端接

2.1 确定驱动程序和接收器要求

第一步是收集表 2-1 中列出的时钟驱动器和接收器的详细信息。每种信号类型都有电压摆幅、共模电压（对于差分）及布线阻抗要求。每种信号类型可能因为产品系列和供应商而异。因此，在开始设计之前，请先阅读每个时钟驱动器和接收器数据表的电气特性表。

表 2-1. 单端和差分信号的端接要求

参数	了解的目的	示例 ⁽¹⁾
信号类型	了解要用于驱动器和接收器的端接	<ul style="list-style-type: none"> • LVPECL • LVDS • HCSL • LVCMOS
电压摆幅	满足接收器要求	<ul style="list-style-type: none"> • VID • VOD • V_{PP}
共模电压 (仅限差分信号)	满足接收器要求 ⁽²⁾	<ul style="list-style-type: none"> • VCM • V_{ICM} (输入 VCM) • V_{OCM} (输出 VCM)
阻抗	保持信号完整性并更大限度地减少反射、过冲、下冲和振铃	<ul style="list-style-type: none"> • $Z_O = 50\Omega$, 单端 • $Z_O = 100\Omega$, 差分

(1) 行业中用于定义及引用参数的常见示例。

(2) 为了确保接收器正常工作，必须向接收器发送偏置到指定直流偏置电平（共模电压）的信号。一些接收器具有自偏置输入功能，可实现自动偏置。请参阅器件数据表以确认要求。

2.2 确定耦合类型

确定信号要求后，下一步是确定耦合类型。请参阅[直流耦合](#)和[交流耦合](#)部分，以确定要使用的耦合类型。

2.2.1 直流耦合信号

在以下情况下，输出通常进行直流耦合：

- 接收器数据表指定直流耦合输入信号。
- 驱动器的共模电压和电压摆幅与接收器输入规格匹配。
 - 无需交流耦合电容器。
- 输出为低频，例如 1PPS。
 - 如果低频信号通过交流耦合电容器传输，则可能会发生信号失真和/或衰减。衰减的信号可能违反接收器的输入规格。
- 输出在脉冲发生器（单稳态）模式下运行 SYSREF。
 - 当脉冲信号通过交流耦合电容器传输时，可能会发生信号失真和/或衰减。衰减的信号可能违反接收器的输入规格。
- 快速上升时间非常重要。
 - 当交流耦合电容器在信号路径中进行自举时，上升时间会缩短。

直流耦合输出可在驱动器或接收器侧端接。高速差分信号（如 LVDS）具有负载端接，这意味着端接通常在接收器附近。但是，只要信号的阻抗与传输线路阻抗匹配，端接放置通常就无关紧要。

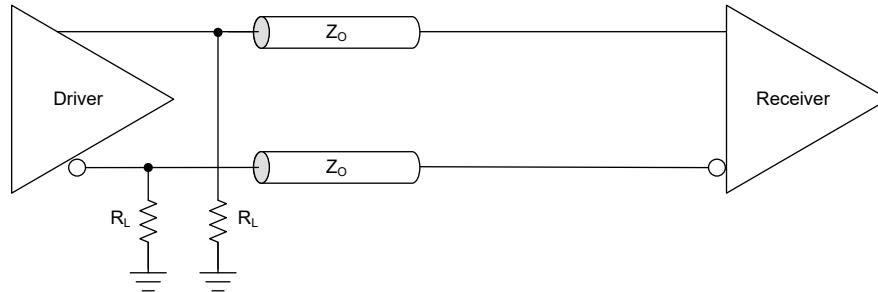


图 2-1. 驱动器侧的直流耦合端接示例

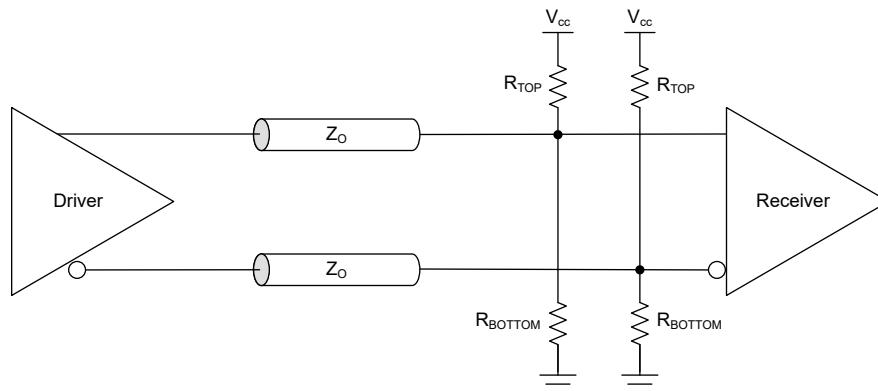


图 2-2. 接收器侧的直流耦合端接示例

2.2.2 交流耦合信号

在以下情况下，输出通常进行交流耦合：

- 接收器数据表指定交流耦合输入信号。
 - 在这种情况下，接收器具有一个必须使用的内部直流偏置网络。与输入信号串联的外部交流耦合电容器将直流偏置“清除”或与驱动器分离，以避免与接收器的内部偏置发生冲突。
- 驱动器的共模电压与接收器输入规格不匹配。
 - 必须使用交流耦合电容器来重新配置直流偏置。使用外部或者内部偏置网络。

交流耦合输出可能需要在驱动器和接收器侧端接，具体取决于信号类型。端接结构分为三个步骤，如图 2-3 中所示和所述。

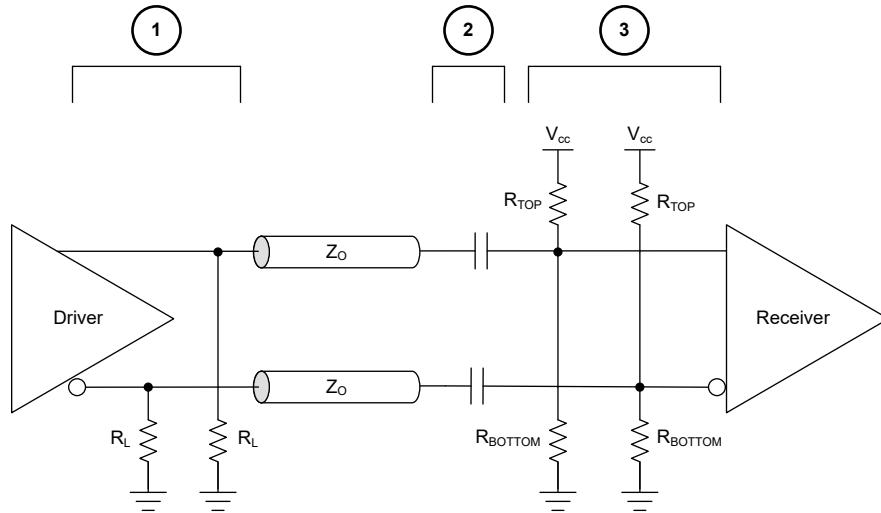


图 2-3. 使用三个步骤的交流耦合端接示例

1. 如果驱动器需要直流返回路径接地，则在驱动器侧端接。如果接收器在内部端接和偏置，则此步骤是可选的。
2. 在驱动器端接之后和接收器端接之前添加交流耦合电容器（通常为 $0.1\mu F$ ），用于将直流偏置从一个电平转移（或“清除”）到另一个电平。交流耦合电容器隔离信号中的直流失调电压，仅允许交流信号通过。
3. 在接收器侧端接，以根据接收器规格重新配置共模电压。如果接收器在内部端接和偏置，则此步骤是可选的。

3 差分

差分信号由两根导线上的互补切换电压对组成。如果驱动器共模电压与接收器规格不匹配，请参见[设置共模电压 \(Thevenin 端接\)](#)。有关端接差分信号的指导，请参阅以下部分。

3.1 设置共模电压 (Thevenin 端接)

当驱动器 VCM 与接收器 VCM 不匹配时，需要进行转换，并且必须重新配置 VCM 以满足接收器规格。使用 Thevenin 端接来调整差分输出的共模电压。

Thevenin 等效电路由电阻器网络组成，如图 3-1 所示。如果使用[方程式 1](#) 和[方程式 2](#) 配置两个电阻器，则会发生阻抗匹配。Thevenin 频率的信号不易受到信号衰减的影响，因为电路可以提供额外的电流并降低驱动器负载。不过，因此 Thevenin 端接会增加功耗。对于功耗敏感型设计，请改用 Y 偏置端接。

$$Z_0 = \frac{R_{TOP} \times R_{BOTTOM}}{R_{TOP} + R_{BOTTOM}} \approx 50\Omega \quad (1)$$

$$V_{TERM} = V_{CC} \times \frac{R_{BOTTOM}}{R_{TOP} + R_{BOTTOM}} \quad (2)$$

其中，

- Z_0 是特征阻抗（例如 50Ω 单端）。
- R_{TOP} 是上拉至电源的电阻。
- R_{BOTTOM} 是下拉至接地的电阻器。
- V_{TERM} 为端接电压（通常为共模电压）。
- V_{CC} 是电源电压（例如 $3.3V$ ）。

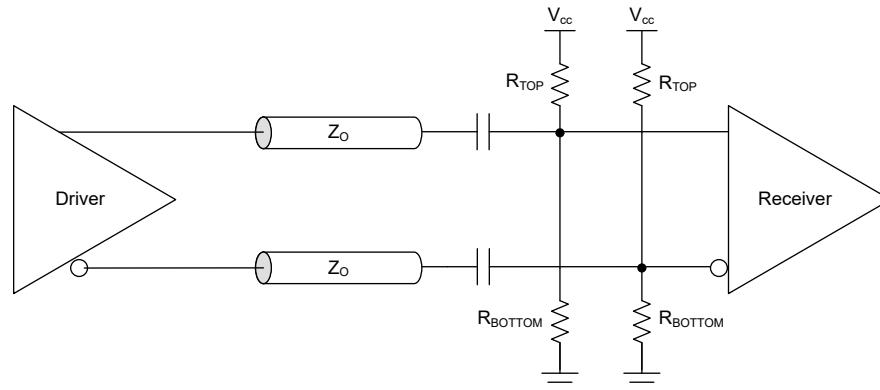


图 3-1. 交流耦合输出的 Thevenin 端接

3.2 LVPECL

3.2.1 直流耦合 LVPECL

对于直流耦合的 LVPECL 信号，需要适当的输出端接以满足三项要求：提供直流返回路径、保持阻抗匹配以及保持共模电压。

通用准则：

直流返回路径

如 [SLLA120 应用手册 第 3.1.1 节 LVPECL 输出级](#) 中所述，LVPECL 输出基于开路发射器。需要一个接地电流返回路径（例如下拉电阻器）来完成来自输出级的电路，并在输出端获得信号。

共模电压

传统的 LVPECL 输出级的 VCM 为表 3-1 中所列的 $V_{CC} - 1.3V$ 。

表 3-1. 传统 LVPECL 的输出 VCM

V_{CC} [V]	输出 VCM [V]
3.3	2
2.5	1.2\

端接电阻器（等于布线阻抗）上拉至 $V_{CC} - 2V$ ，产生约 15mA 的 LVPECL 输出电流。使端接电压小于 LVPECL 输出驱动器的 VCM，以便使输出驱动器级保持正常运行。有关 LVPECL 输入和输出级设计的更多详细信息，请参见 [SLLA120 应用手册](#)。

阻抗匹配

传输线路阻抗受电阻器网络的影响。如果不注意匹配阻抗且仅提供直流路径，则输出可能会出现明显的过冲、下冲和/或反射。使用 IBIS 模型通过 HyperLynx 等软件来仿真信号完整性。下图显示了 LVPECL 驱动器及 LVPECL 接收器之间的 IBIS 仿真。

图 3-3 在输出驱动器进行更好端接时提供振荡器仿真结果。提供了直流返回路径，并且阻抗相匹配。

图 3-2 提供了输出驱动器端接不良时的示波器仿真结果。提供了直流返回路径，但阻抗不匹配。

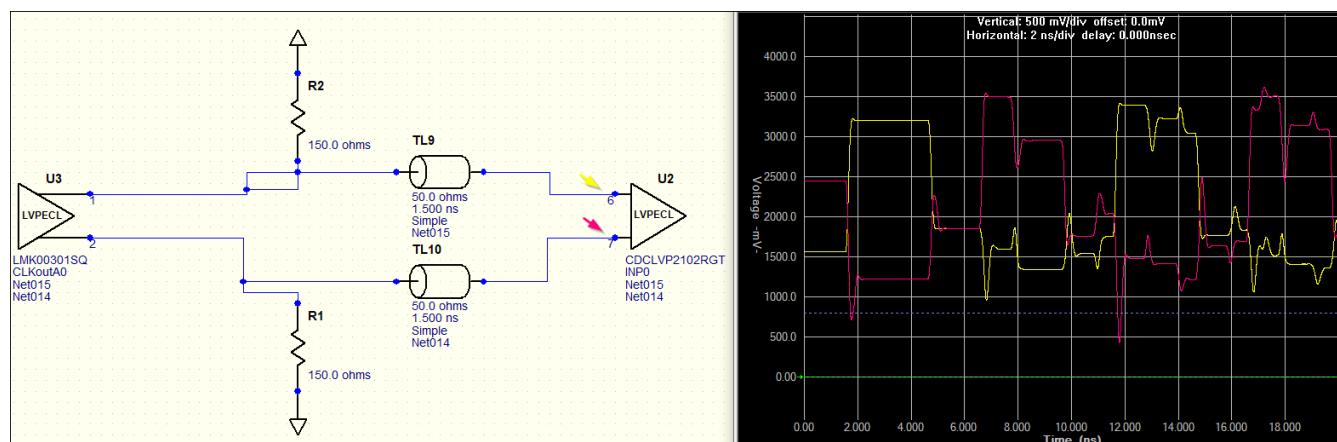


图 3-2. 端接不良的 HyperLynx LVPECL 仿真

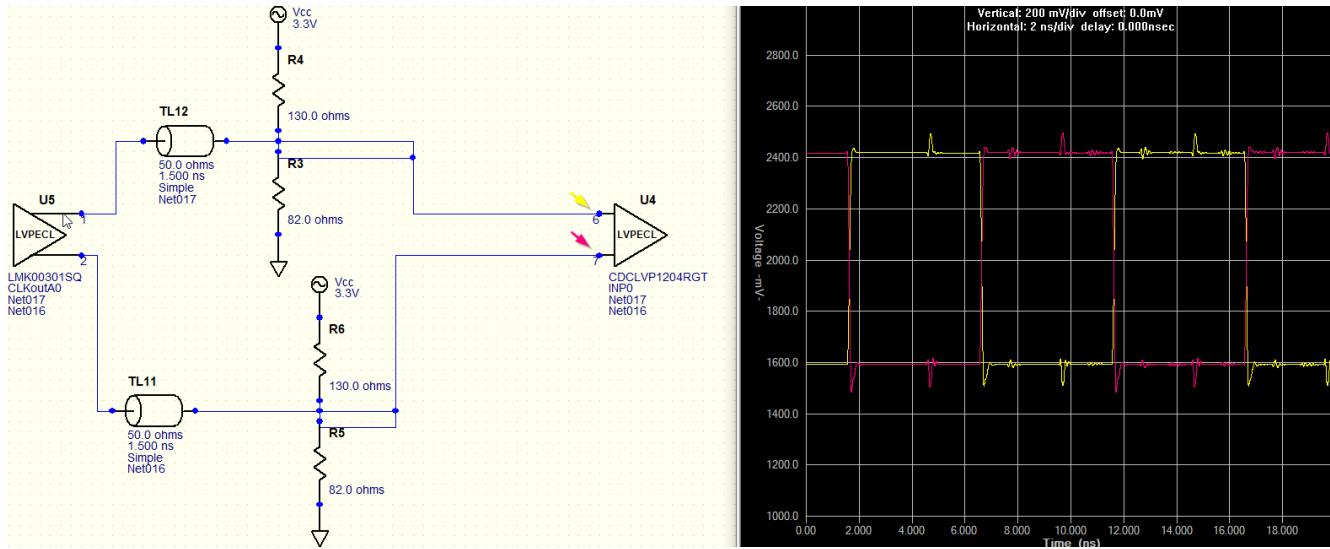


图 3-3. 具有更好的端接的 HyperLynx LVPECL 仿真

使用传统端接将 LVPECL 直流耦合至 LVPECL

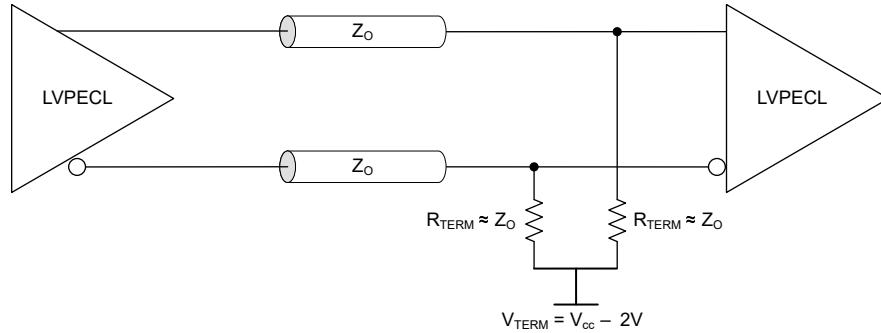


图 3-4. 传统 LVPECL 端接

使用 Thevenin 端接将 LVPECL 直流耦合至 LVPECL

当 $V_{CC} - 2V$ 的外部电源电压不常见时，请改用 Thevenin 端接。使用其他电阻网络方法，如 π (PI) 和 Y 偏置，在没有电源电压连接的情况下终止。

示例端接

将电阻器网络配置为具有 $V_{CC} - 2V$ 的偏置电压（以允许裕度），并提供 50Ω 阻抗匹配。

$$Z_0 = \frac{R_{TOP} \times R_{BOTTOM}}{R_{TOP} + R_{BOTTOM}} = \frac{130\Omega \times 82\Omega}{130\Omega + 82\Omega} \approx 50\Omega \quad (3)$$

如果 $R_{TOP} = 130\Omega$ 且 $R_{BOTTOM} = 82\Omega$ ，那么：

$$V_{TERM} = V_{CC} \times \frac{R_{BOTTOM}}{R_{TOP} + R_{BOTTOM}} = \frac{3.3V \times 82\Omega}{130\Omega + 82\Omega} \approx 1.3V \quad (4)$$

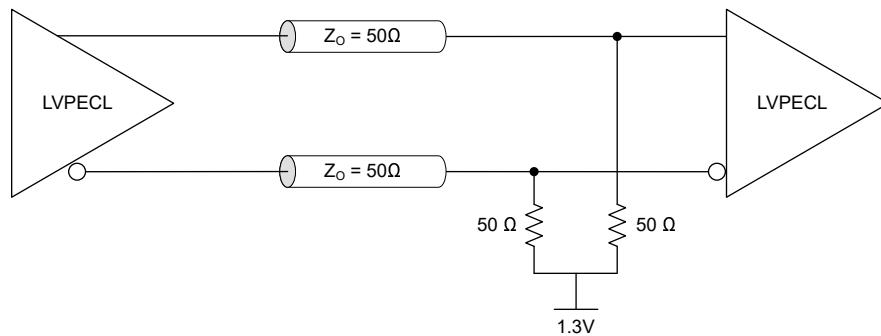


图 3-5. 使用传统端接将 LVPECL 直流耦合至 LVPECL

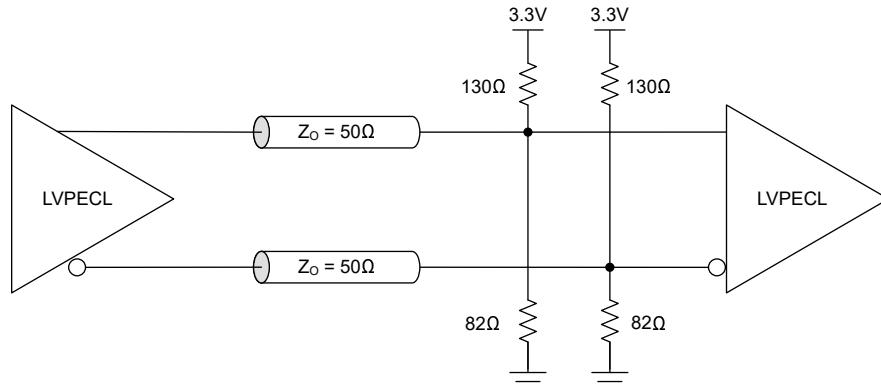


图 3-6. 使用 Thevenin 端接将 LVPECL 直流耦合至 LVPECL

3.2.2 交流耦合 LVPECL

当与非 LVPECL 接收器连接和/或重新配置 VCM 时，将交流耦合电容器应用于 LVPECL 输出。

示例端接

对于传统的 LVPECL 驱动器，需要直流返回路径。将发射极电阻器（140 至 220Ω，通常为 150Ω）置于驱动器侧接地端以保持电流路径。然后，添加交流耦合电容器以将直流偏置与驱动器分离。使用 [Thevenin 端接](#) 来提供小于 $V_{CC} - 1.3V$ 的新偏置电压。偏置电压从 LVPECL 输入级激活发射极跟随器对的栅极。请参见第 3.1.2 节使用 LVPECL 驱动器的器件的输入级中的 [LVPECL、VML、CML 和 LVDS 电平](#) 之间的连接。

LVPECL 交流耦合至 LVPECL

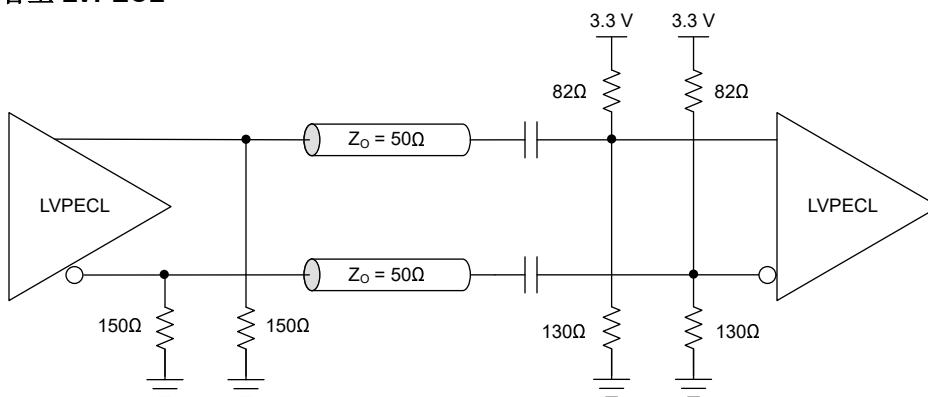


图 3-7. 使用 Thevenin 端接将 LVPECL 交流耦合至 LVPECL

AC-LVPECL 交流耦合至 LVPECL

对于 AC-LVPECL 型输出（如 [LMK05318B](#) 中所示），无需在交流耦合电容器之前端接，因为驱动器在内部偏置并端接。电容器可以放置在接收器或驱动器侧。除非输出 VCM 符合接收器规格，否则请勿对信号进行直流耦合。

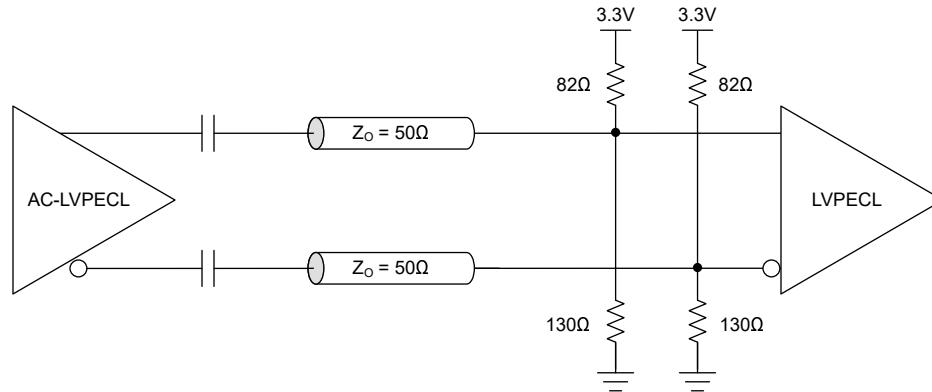


图 3-8. 使用 Thevenin 端接将交流耦合 AC-LVPECL 连接到 LVPECL

3.3 LVDS

3.3.1 直流耦合 LVDS

传统 LVDS 使用电流模式驱动器来提供 3.5mA 的电流，并在差分端接上产生切换电压。接收器看到的信号具有 350mV 电压摆幅 (VOD) 及 1.2V 共模 (VCM)。

通用准则

- 在输出 P 和 N 信号之间使用差分电阻器（通常为 100Ω ）端接 LVDS 驱动器。
- 将接收器侧的差分电阻器尽量靠近输入引脚放置。

示例端接

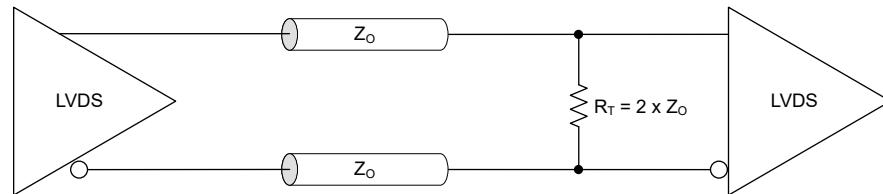


图 3-9. 传统 LVDS 端接

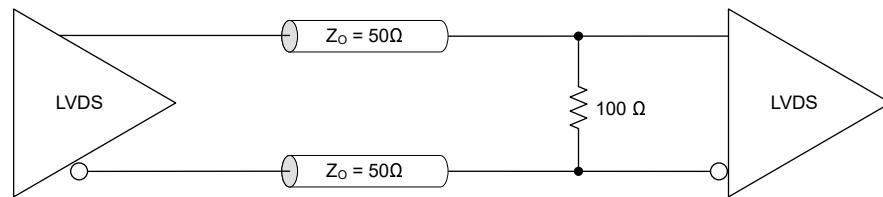


图 3-10. LVDS 直流耦合至 LVDS

3.3.2 交流耦合 LVDS

当与非 LVDS 接收器连接以及重新配置 VCM 时，将交流耦合电容器应用于 LVDS 输出。提供 LVDS 驱动器所需的必要差分端接。后续几节对示例端接进行了说明。

LVDS 交流耦合至 LVPECL

对于 LVDS 至 LVPECL 转换，在交流耦合电容器之后端接，以将其共模电压设置为 $V_{CC} - 1.3V$ 。此类电阻网络提供 LVDS 驱动器所需要的 100Ω 差分端接。

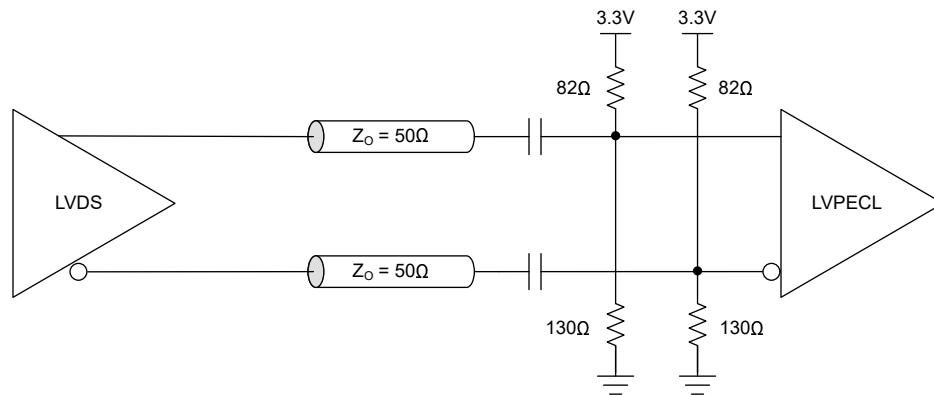


图 3-11. LVDS 交流耦合至 LVPECL

LVDS 交流耦合至 HCSL

对于 LVDS 至 HCSL 转换，请在电容器之后使用电阻器网络来将共模电压设置为 $350mV$ 。接收器侧的端接必须提供 LVDS 驱动器所需的 100Ω 差分端接。

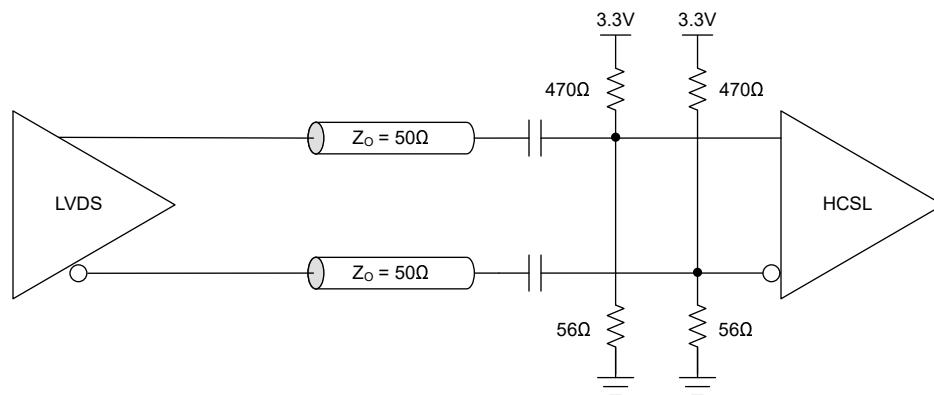


图 3-12. LVDS 交流耦合至 HCSL

LVDS 交流耦合至 LP-HCSL

对于 LVDS 至 LP-HCSL 转换，请在交流耦合电容器之前端接 LVDS 驱动器，并将交流耦合输出直接路由至 LP-HCSL 接收器。

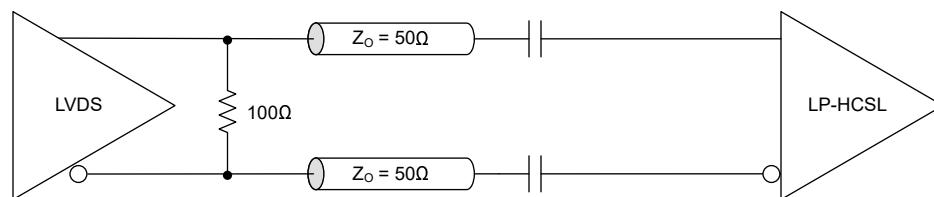


图 3-13. LVDS 交流耦合至 LP-HCSL

使用内部偏置将 LVDS 交流耦合至 LVDS

对于使用内部偏置的 LVDS 到驱动器的连接，请在交流耦合电容器之前端接 LVDS 驱动器。遵循此端接方案的一些时钟接收器是 [LMK0482x](#) 和 [LMK04832](#)，它们是具有内部偏置且需要采用此方法的接收器。

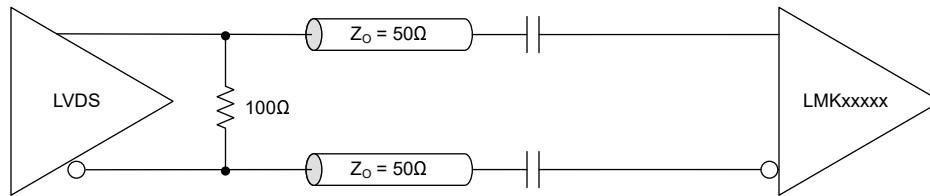


图 3-14. 使用内部偏置将 LVDS 交流耦合至 LVDS

使用内部偏置及端接将 LVDS 交流耦合至 LVDS

对于使用内部端接和偏置的 LVDS 到驱动器的连接，只需要交流耦合电容器。遵循此端接方案的一些时钟接收器是 [LMK05318B](#)、[LMK5B](#) 系列（如 [LMK5B33216](#)）和 [LMKCA](#) 系列（如 [LMK5C33216A](#)）。请注意，输入缓冲寄存器必须配置为内部 100Ω 差分端接。

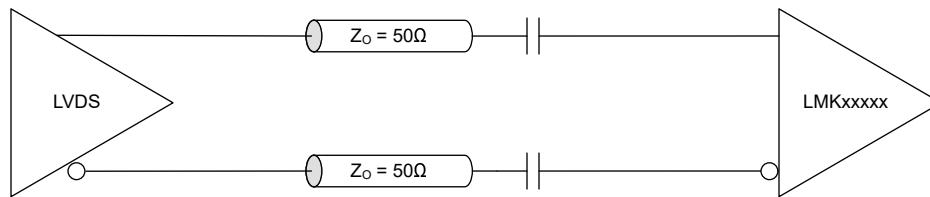


图 3-15. 使用内部偏置及端接将 LVDS 交流耦合至 LVDS

使用偏置引脚将 LVDS 交流耦合至接收器

对于具有偏置引脚（例如 V_{AC_REF} 引脚）的接收器，请遵循数据表中的建议端接。根据接收器的不同，可能需要一个 $0.1\mu F$ 的接地电容器。遵循此端接方案的一些时钟接收器是 [LMK1Dxxxx](#) 系列（如 [LMK1D1208](#)）和 [CDCLVPxxxx](#) 系列（如 [CDCLVP1208](#)）。请注意，[LMK1Dxxxx](#) 系列还支持带外部 100Ω 差分端接的直流耦合输入，但 V_{AC_REF} 引脚必须保持悬空。

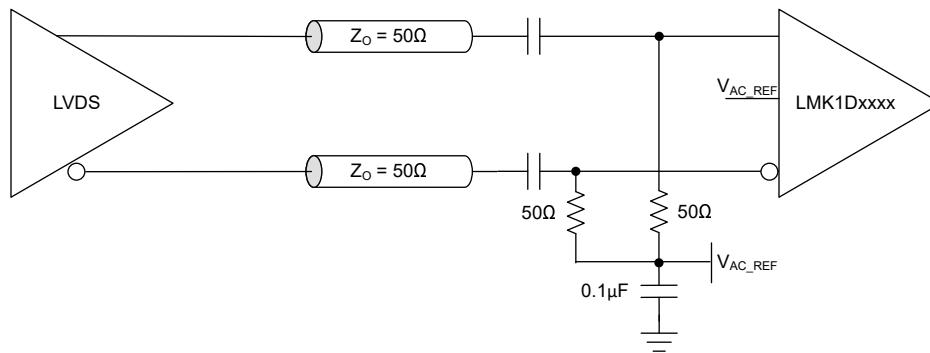


图 3-16. LVDS 交流耦合至 LMK1Dxxxx

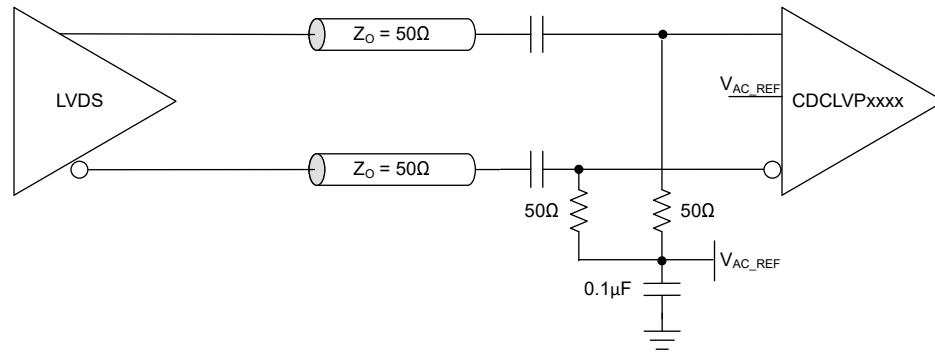


图 3-17. LVDS 交流耦合至 CDCLVPxxxx

AC-LVDS 交流耦合至 LVDS

对于 AC-LVDS 型输出（如 LMK05318B 中所示），无需在交流耦合电容器之前端接，因为驱动器在内部偏置并端接。电容器可以放置在接收器或驱动器侧。除非输出 VCM 符合接收器规格，否则请勿对信号进行直流耦合。

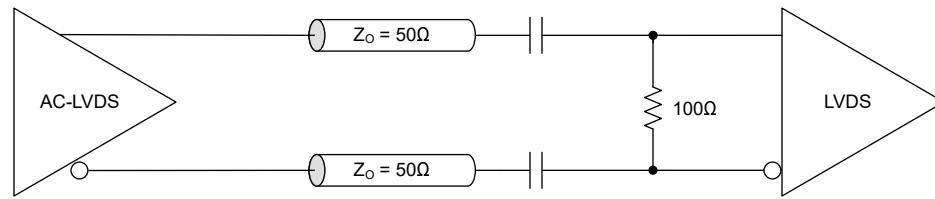


图 3-18. AC-LVDS 交流耦合至 LVDS

3.4 HSDS

3.4.1 直流耦合 HSDS

HSDS 与 LVDS 类似，只是 HSDS 信号具有较大的电压摆幅。对于某些驱动器，无需端接即可获得适当的输出时钟，但信号完整性可以在没有正确端接的情况下失真。遵循此端接方案的一些时钟接收器是 LMK5B 系列（如 LMK5B33216）和 LMKCA 系列（如 LMK5C33216A）。LMK5B 及 LMK5CA 系列具有可通过寄存器配置的 VOD 及 VCM 设置。

通用准则

- 在输出 P 和 N 信号之间使用差分电阻器（通常为 100Ω ）端接 HSDS 驱动器。
- 将接收器侧的差分电阻器尽量靠近输入引脚放置。

示例端接

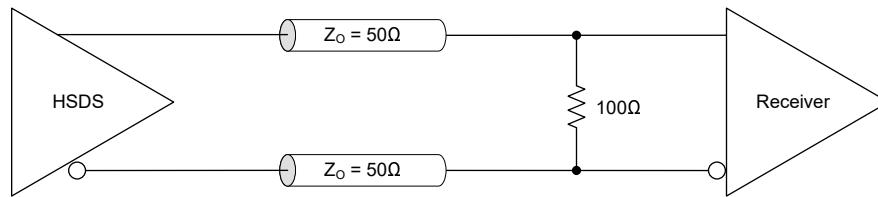


图 3-19. 将 HSDS 直流耦合至通用接收器

3.4.2 交流耦合 HSDS

当与非 HSDS 接收器连接和/或重新配置 VCM 时，将交流耦合电容器应用于 HSDS 输出。如果驱动器支持可调电压摆幅，可配置寄存器设置以满足接收器规范。

示例端接

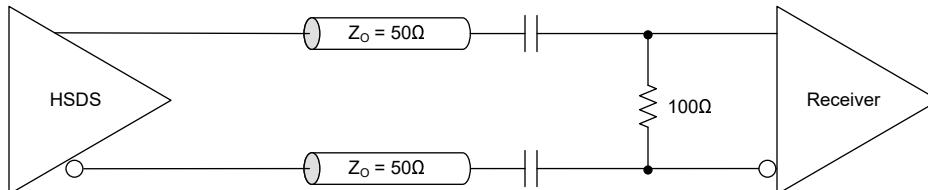


图 3-20. 交流耦合 HSDS 至具有内部偏置的通用接收器 (差分端接)

交流耦合 HSDS 至具有内部偏置的通用接收器 (单端端接)

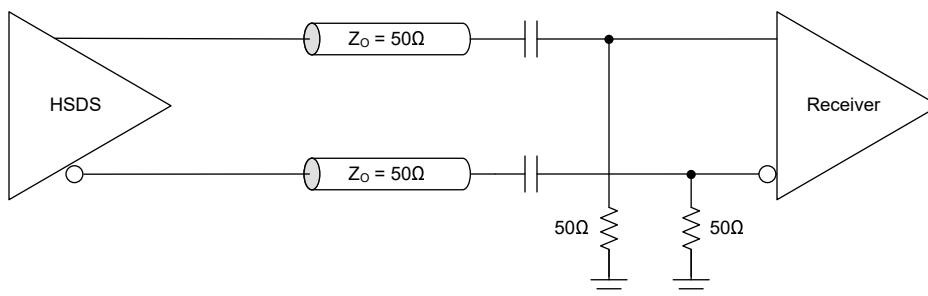


图 3-21. 交流耦合 HSDS 至具有内部偏置的通用接收器 (单端端接)

3.5 HCSL

3.5.1 直流耦合 HCSL

通用准则

传统 HCSL 使用电流模式驱动器从开路发射极输出提供 15mA。HCSL 输出必须驱动到阻性负载中，以提供直流返回路径并生成开关信号。在每个 P 和 N 桥臂上放置一个接地的 50Ω 电阻器可将输出摆幅设置为 750mV，共模电压设置为 350mV。

- 在每个 P 和 N 输出端均使用一个接地 50Ω 电阻器来端接 HCSL 驱动器。
 - 串联电阻 (R_S) 可放置在靠近输出引脚的位置，以校正过冲并降低输出压摆率。 R_S 的值由传输线路阻抗及驱动器的内部输出阻抗决定。满足保持阻抗匹配输出的公式：
 - $Z_O = R_O + R_S$
 - 当 R_O 未知时，在初始设计中设置 $R_S = 0\Omega$ 。在测试 PCB 的信号完整性后，可以调整 R_S 以实现阻抗匹配。
- 下面列出了常用的 R_S 值：

表 3-2. HCSL 的典型串联端接

Z_O (单端) [Ω]	Z_O (差分) [Ω]	R_O [Ω]	R_S [Ω]
50	100	17	33
42.5	85	15.5	27

示例端接

HCSL 直流耦合至 HCSL

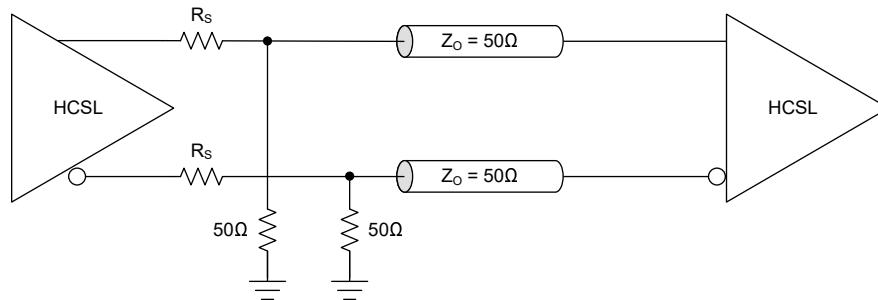


图 3-22. HCSL 直流耦合至 HCSL

与 LP-HCSL 接收器连接时，请遵循与直流耦合 HCSL 接收器相同的指南。

HCSL 直流耦合至 LP-HCSL

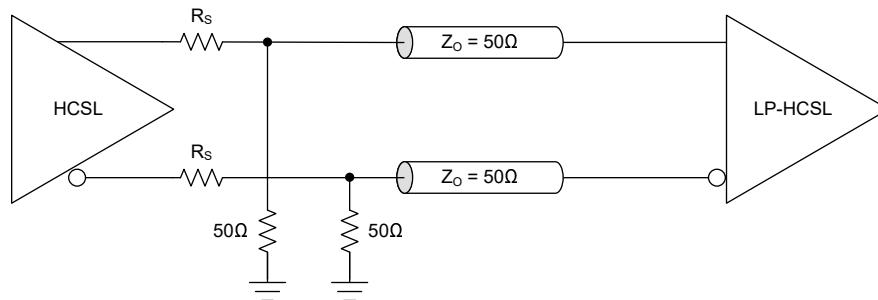


图 3-23. HCSL 直流耦合至 LP-HCSL

3.5.2 交流耦合 HCSL

当与非 HCSL 接收器连接或重新配置 VCM 时，将交流耦合电容器应用于 HCSL 输出。

外部端接

HCSL 交流耦合至 LVPECL

对于 HCSL 至 LVPECL 转换，在交流耦合电容器之前将电阻器接地，为 HCSL 驱动器提供直流返回路径。在电容器之后使用一个电阻器网络，将 LVPECL 接收器的共模电压设置为 $V_{CC} - 1.3V$ 。

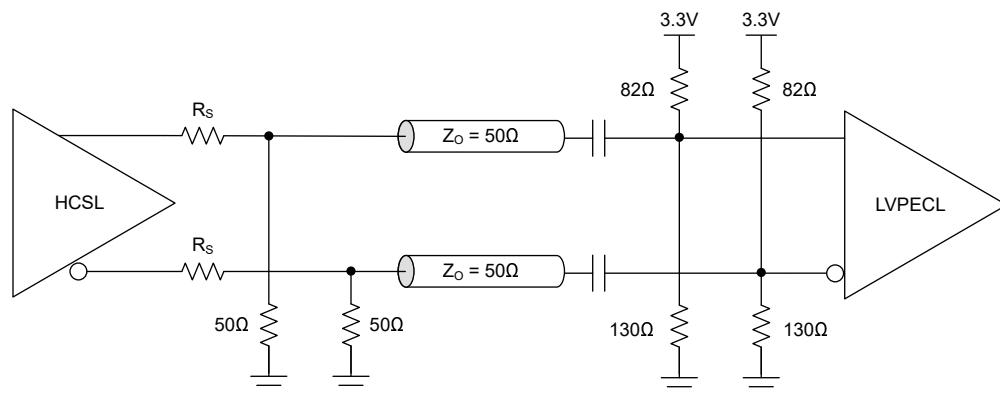


图 3-24. HCSL 交流耦合至 LVPECL

使用外部端接及内部偏置将 HCSL 交流耦合至 LVDS

要使用接受 HCSL 输出 VCM 和/或具有内部偏置的 LVDS 接收器进行转换，请使用接地电阻端接 HCSL 驱动器，并使用差分电阻器端接 LVDS 接收器。

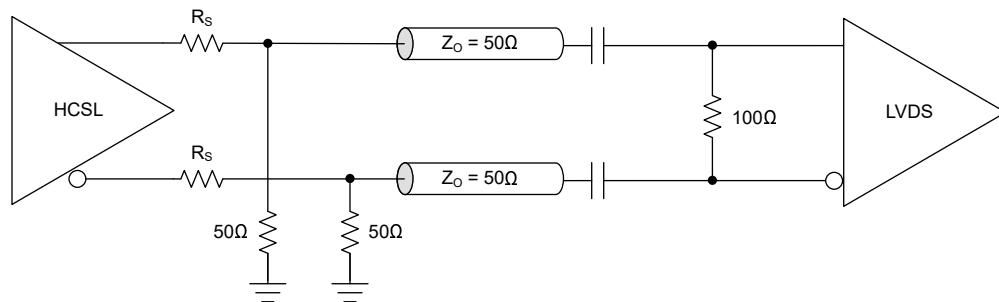


图 3-25. 使用外部端接及内部偏置将 HCSL 交流耦合至 LVDS

使用外部端接及偏置将 HCSL 交流耦合至 LVDS

要使用未在内部偏置的 LVDS 接收器进行转换，请通过电阻器接地端接 HCSL 驱动器，并使用电阻器网络将共模电压重新配置为 1.2V。

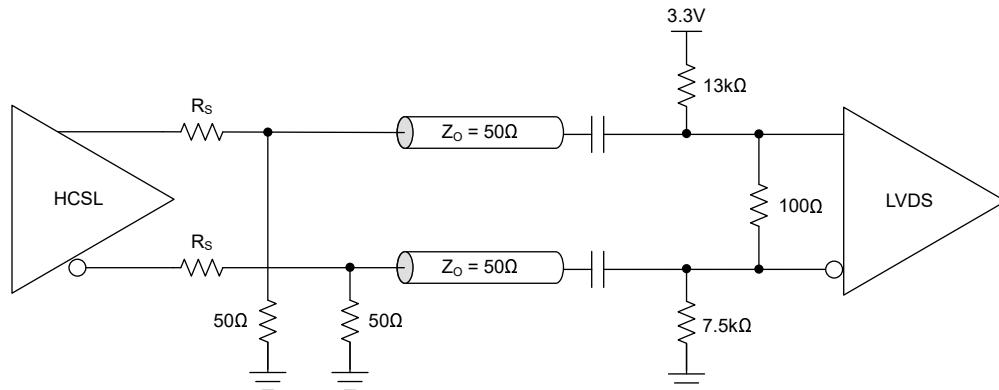


图 3-26. 使用外部端接和偏置将 HCSL 交流耦合至 LVDS

使用内部端接及偏置将 HCSL 交流耦合至 LVDS

为了使用偏置和端接的 LVDS 接收器进行转换，仅使用接地电阻端接 HCSL 驱动器。

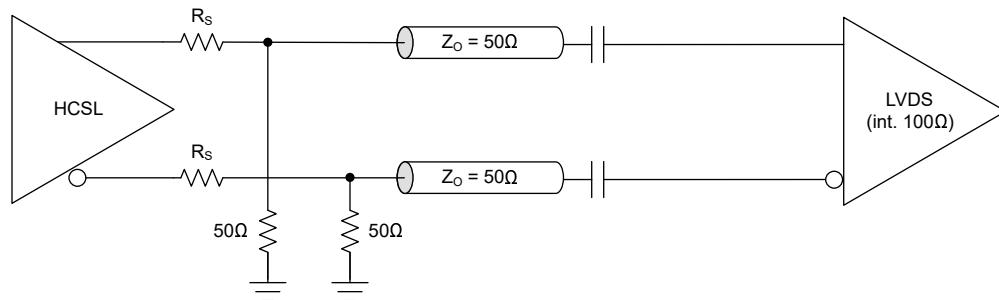


图 3-27. 使用内部端接及偏置将 HCSL 交流耦合至 LVDS

3.6 LP-HCSL

3.6.1 直流耦合 LP-HCSL

LP-HCSL 具有相同的摆幅 (750mV) 及共模 (350mV) 规格，与 HCSL 类似。LP-HCSL 通过所使用的驱动器架构而与 HCSL 有所不同。LP-HCSL 使用推挽电压驱动器而非电流模式。因此，LP-HCSL 信号不需要外部端接，并且输出必须驱动至电容负载。LP-HCSL 信号还使用具有低功耗 (约 4mA) 的较新技术。

通用准则：

- 串联电阻 (R_S) 可放置在靠近输出引脚的位置，以校正过冲并降低输出压摆率。 R_S 的值由传输线路阻抗及驱动器的内部输出阻抗决定。满足保持阻抗匹配输出的公式：

$$Z_O = R_O + R_S$$
 - 当 R_O 未知时，在初始设计中设置 $R_S = 0\Omega$ 。在测试 PCB 的信号完整性后，可以调整 R_S 以实现阻抗匹配。
- 下面列出了常用的 R_S 值：

表 3-3. LP-HCSL 的典型串联端接

Z_O (单端) [Ω]	Z_O (差分) [Ω]	R_O [Ω]	R_S [Ω]
50	100	17	33
42.5	85	15.5	27

端接示例：

• LP-HCSL 直流耦合至 LP-HCSL

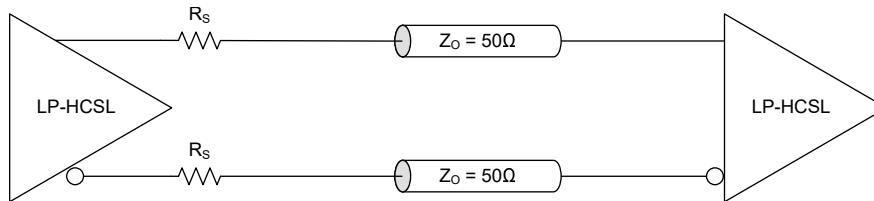


图 3-28. LP-HCSL 直流耦合至 LP-HCSL

• LP-HCSL 直流耦合至 HCSL

在连接直流耦合 LP-HCSL 至 LP-HCSL 接收器时，请遵循相同的指南。

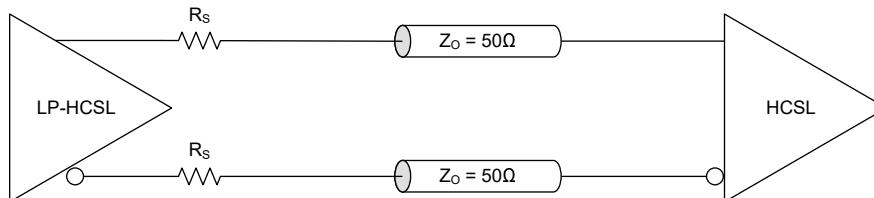


图 3-29. LP-HCSL 直流耦合至 HCSL

3.6.2 交流耦合 LP-HCSL

在与非 LP-HCSL 接收器连接和/或重新配置 VCM 时，向 LP-HCSL 输出端施加交流耦合电容器。

交流耦合 HCSL 中的示例可用于交流耦合 LP-HCSL 端接，但在交流耦合电容器之前省略 50Ω 电阻器接地，因为 LP-HCSL 不需要这些电阻器。

端接示例：

- **LP-HCSL 交流耦合至 LP-HCSL**

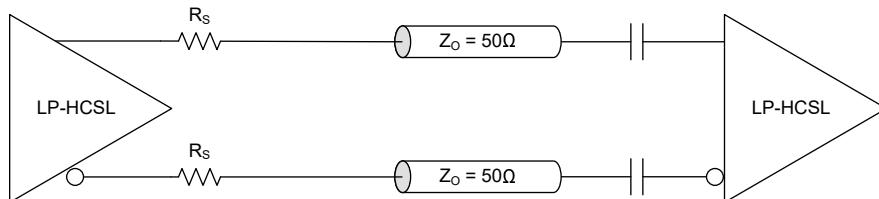


图 3-30. LP-HCSL 交流耦合至 LP-HCSL

4 单端

单端信号由一根导线上的切换电压(用作信号)及另一根导线上的切换电压(用作基准(接地)电压)组成。请参阅以下部分,获得有关端接单端绞线的指导。

4.1 LVCMOS

4.1.1 直流耦合 LVCMOS (串联端接)

LVCMOS 驱动器通常采用源端接并在内部偏置为 V_{OH} (或 $V_{OH}/2$)的中间电平,其中 V_{OH} 往往接近 V_{DD} 而 V_{OL} 则接近 $0V$ 。

通用准则

- 避免在 CMOS 输出端放置接地电阻,以防止高电流消耗。如果使用下拉电阻来减小电压摆幅,请确认不会超出输出驱动器的电流限值。查看驱动程序数据表。
- 如果输出阻抗(R_O)与所需传输线路阻抗(Z_O)不匹配、可以放置一个串联电阻器(R_S)。
- 将 R_S 尽可能靠近输出引脚放置,以便匹配阻抗、校正过冲并降低输出压摆率。满足保持阻抗匹配输出的公式:
 - $Z_O = R_O + R_S$
- 当 R_O 未知时,在初始设计中设置 $R_S = 0\Omega$ 。在测试 PCB 的信号完整性后,可以调整 R_S 以实现阻抗匹配。

端接示例:

LVCMOS 直流耦合至 LVCMOS

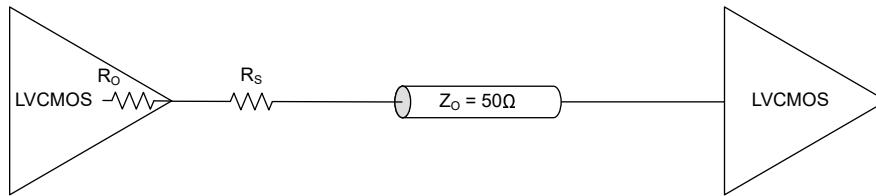


图 4-1. LVCMOS 直流耦合至 LVCMOS

4.1.2 交流耦合 LVCMOS (串联端接)

当源端接时,LVCMOS 驱动器输出可以直接交流耦合。根据需要配置 R_S 。

端接示例:

LVCMOS 交流耦合至 LVCMOS

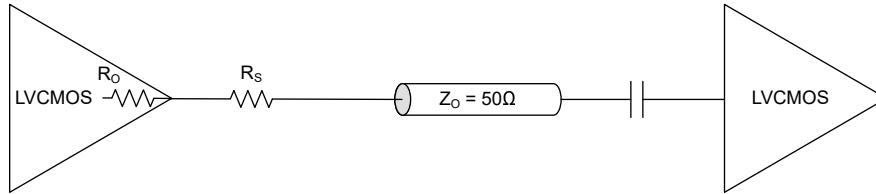


图 4-2. CMOS 交流耦合至 CMOS

4.2 差分 P 或 N

差分信号 (P 或 N) 的一侧可用于单端接收器。但是，差分信号必须正确端接并满足接收器 VIH 和 VIL 规格。

4.2.1 直流耦合差分 P 或者 N

通用准则

- 按照差分部分中的说明端接差分驱动器。
- 如果需要，为差分驱动器提供直流返回路径。
- 确认单端输出电压摆幅 (VOD) 满足单端接收器要求。
- 使用 IBIS 模型仿真差分和单端接收器之间的信号完整性及转换。

使用 Thevenin 端接将 LVPECL 直流耦合至两个单端接收器

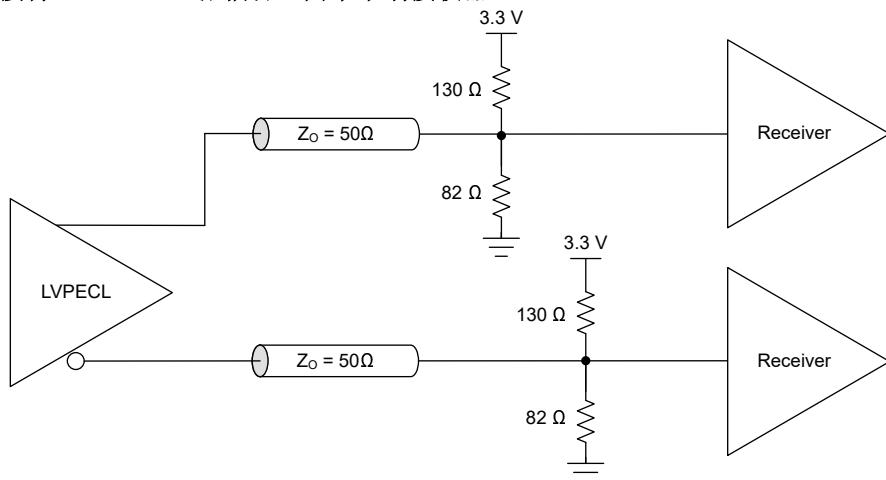


图 4-3. 使用 Thevenin 端接将 LVPECL 直流耦合至两个单端接收器

使用 Thevenin 端接将 LVPECL 直流耦合至一个单端接收器

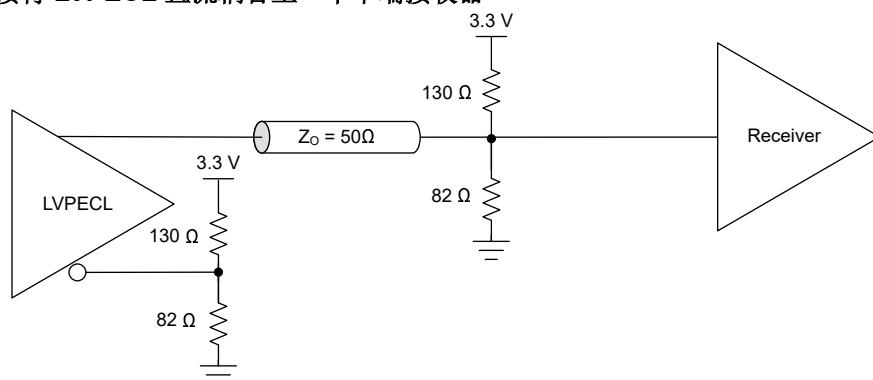


图 4-4. 使用 Thevenin 端接将 LVPECL 直流耦合至一个单端接收器

LVDS 直流耦合至一个单端接收器

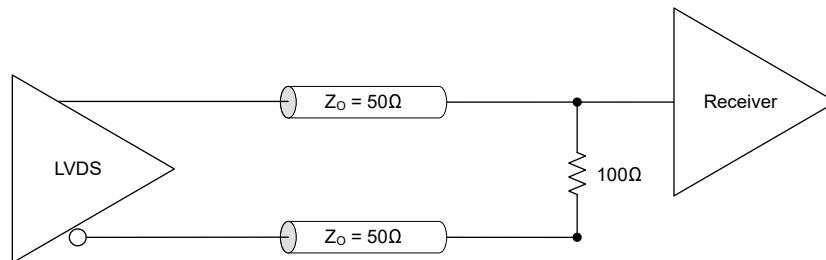


图 4-5. LVDS 直流耦合至一个单端接收器

HCSL 直流耦合至两个单端接收器

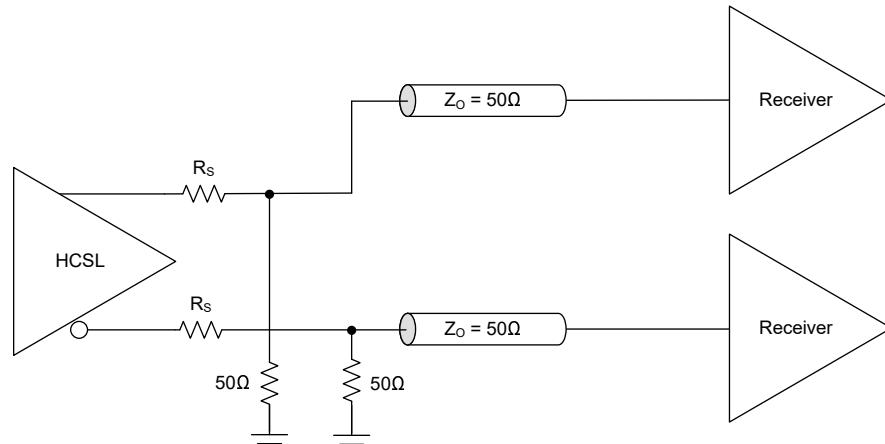


图 4-6. HCSL 直流耦合至两个单端接收器

HCSL 直流耦合至一个单端接收器

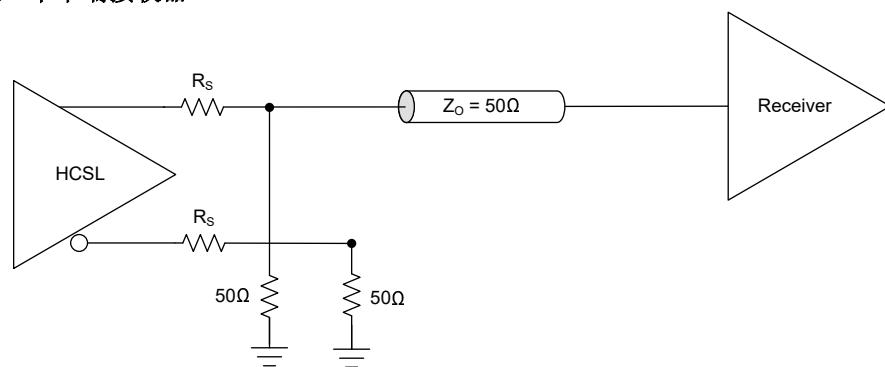


图 4-7. HCSL 直流耦合至一个单端接收器

LP-HCSL 直流耦合至两个单端接收器

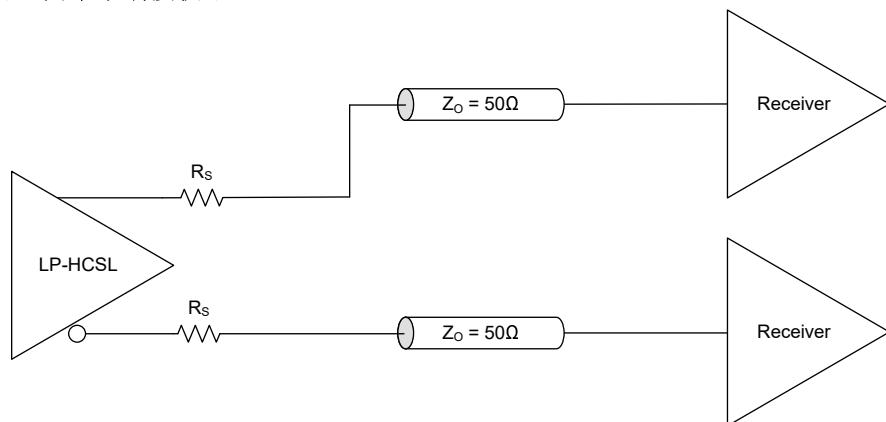


图 4-8. LP-HCSL 直流耦合至两个单端接收器

LP-HCSL 直流耦合至一个单端接收器

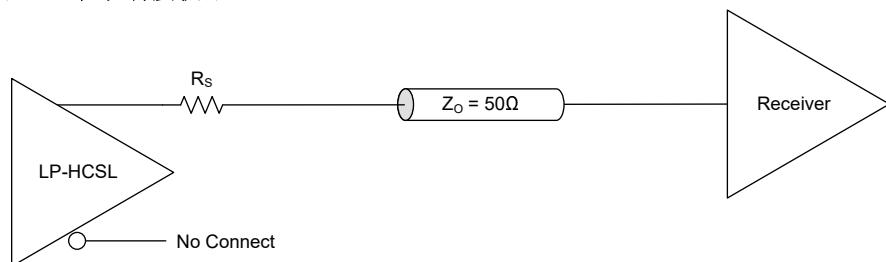


图 4-9. LP-HCSL 直流耦合至一个单端接收器

5 总结

通过参考[通用端接指南](#)中列出的步骤，可以简化端接。遵循驱动器和接收器规格并保持阻抗匹配的信号，以实现适当的信号完整性。使用具有交流耦合输出的 Thevenin 等效端接在两种信号类型之间进行转换并重新配置共模电压。在设计信号路径时，请考虑将[差分](#)和[单端](#)中的图作为示例。

6 参考资料

- 德州仪器 (TI) , [LVPECL、VML、CML 和 LVDS 电平之间的接合](#) 应用手册。
- 德州仪器 (TI) , [LMK04828](#) 产品页面。
- 德州仪器 (TI) , [LMK04832](#) 产品页面。
- 德州仪器 (TI) , [LMK05318B](#) 产品页面。
- 德州仪器 (TI) , [LMK5B33216](#) 产品页面。
- 德州仪器 (TI) , [LMK5C33216A](#) 产品页面。
- 德州仪器 (TI) , [LMK1D1208](#) 产品页面。
- 德州仪器 (TI) , [CDCLVP1208](#) 产品页面。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月