

Application Note

低阻值电流感应电阻器的并联布局最佳实践



Mallika Senthil, Javier Contreras

摘要

精确的电流测量是电机控制、电控制源和能量监测系统的基本要求。在电流互感器 (CT) 等传统检测技术中，电流分流器提供了一种最可靠且经济高效的直接测量方法。

通常使用数 $\mu\Omega$ 至 $m\Omega$ 量级的电流分流电阻器进行电流检测。然而，当使用数 $\mu\Omega$ 级低阻值进行电压测量时，更容易受到 PCB 走线电阻、电阻温度系数 (TCR) 以及焊料电阻的影响。当电流感应电阻器采用并联配置时，这种影响会变得更加显著。本应用说明将讨论并联分流器的最佳布局实践及设计注意事项。

内容

1 简介	2
2 模拟与布局最佳实践	4
3 结果	7
4 总结	8
5 辅助	8
6 参考资料	10

商标

所有商标均为其各自所有者的财产。

1 简介

将分流电阻器并联是一种常见的设计策略，尤其适用于大电流应用。它可以将电流分配到多个电阻器上，从而允许承受更大的功率并改善热损耗。此外，这种设计还能采用尺寸更小、成本更低且更易获取的分流电阻。

并联分流结构还能降低等效电阻，从而减小分流器两端的压降，这既能降低功耗 ($P = I^2R$) 又可提升系统效率。此外，为高电流设计的单个分流电阻器可能具有更大的物理尺寸，因此会产生更高的寄生电感。采用多个并联的小型电阻器有助于降低分流结构的整体电感。这一特性在快速开关电路中尤为重要，例如电机驱动或电源电路，因为电感可能引起电压尖峰和测量误差。

另一方面，并联分流设计可能导致电流分配不均，因为很难确保电流在并联电阻器之间均匀分配。制造公差引起的电阻变化以及 PCB 走线电阻器的差异，会导致电流分布不均。这可能导致某个电阻器承载超过设计的电流而过热，从而改变其阻值并进一步加剧电流不均衡。图 1-1 详细列出了在使用 $\mu\Omega$ 级分流电阻时，可能变得显著的各类电阻来源。

除分流电阻器本身，辅助电阻（如分流器与电阻器焊盘间的焊料、分流电阻与走线之间的焊料以及分流器周围的铜箔）也会影响有效电阻值，其阻值分别约为 $10-100\mu\Omega$ 、 $1-10\mu\Omega$ 和 $500\mu\Omega/\text{平方}$ ，如图 1-1 中所示。

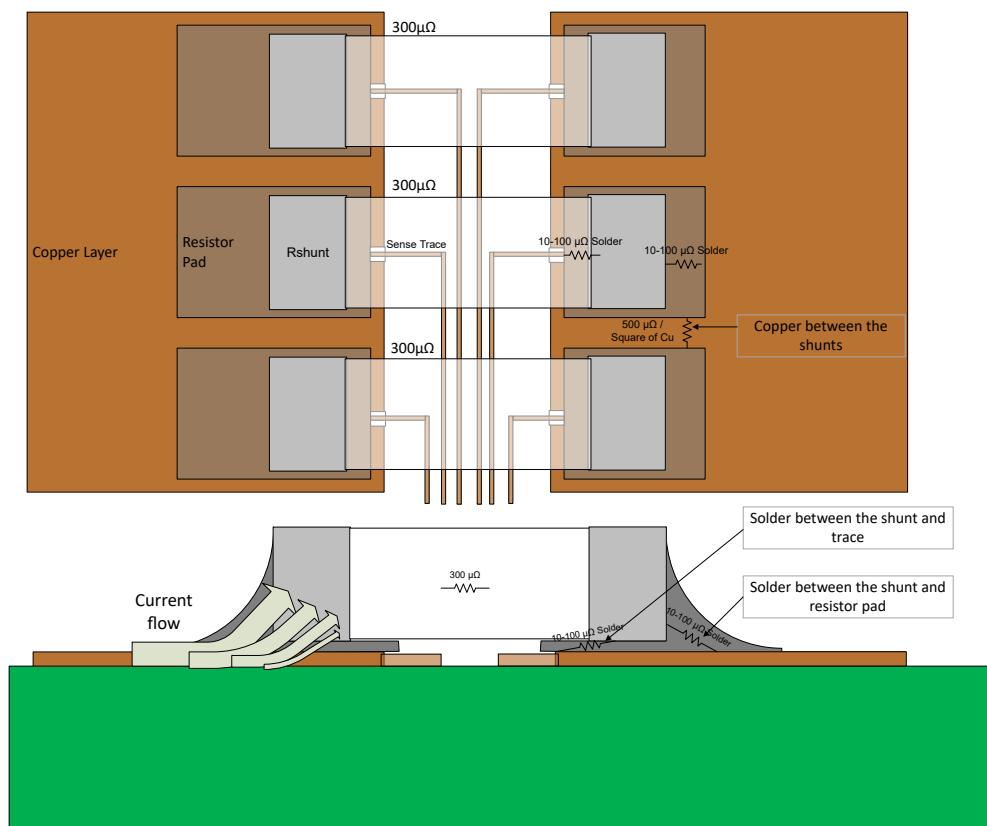


图 1-1. 并联分流布局中的电阻来源

精确的并联分流设计需要非常极其严谨且对称的 PCB 布局。布局必须确保补偿铜箔电阻、焊料电阻与走线电阻的影响，从而使分流电阻器成为总分流压降的主导因素。为缓解电流分配不均问题，连接各电阻器的走线应在长度和宽度上尽可能保持的一致性。此外，布局必须确保电流优先流经分流器通道，而非检测走线路径。

尽可能降低走线电阻影响的一种方法是采用开尔文连接。然而，当涉及多个并联分流器时，必须确保从中心对称点测量电压，或让所有分流器具备独立的开尔文连接，否则测量精度会受到影响。

本文研究不同并联电阻器布局对基于分流电阻的电流检测中总分流压降的影响效果。本分析由 TINA-TI 模拟与 PCB 实测数据提供支持。本文提供了在使用 INA190 (TI 超精密电流传感放大器，最大输入偏置电流 3nA) 时的布局设计建议。这一重点有助于确保各分流器间的电流均衡分配。在考虑器件额外输入偏置电流的情况下，该布局可推广应用于产品组合中的其他器件。

2 模拟与布局最佳实践

为说明布局对分流器总压降的影响，我们进行了三项 TINA-TI 模拟，分别对应不同的设计方法。以下部分详细说明了走线几何形状和分流器布局对整体有效分流电压的影响。

整个设计中使用了三个分流电阻器值： $270\mu\Omega$ 、 $300\mu\Omega$ 和 $330\mu\Omega$ 。这些数值的 10% 变化模拟了实际应用中可能遇到的最坏情况下的电阻公差与阻值偏差。之所以选用 $\mu\Omega$ 级电阻器，是为了放大辅助电阻的影响，因为此类电阻的阻抗与分流器本身相当。

以下是 TINA-TI 模拟（图 2-1）所使用的元件与配置的详细列表：

- 三种方案中均有 20A 电流流经分流器
- R_{solder_SR} 与 R_{solder_ST} 分别表示分流器与电阻器焊盘之间、以及分流器与走线之间的焊料电阻
- R_{cu} 与 R_{trace} 是模拟因铜箔层产生的分流器间电阻的模拟电阻值
- 输出电压上方的电流源 (Ib) 表示 INA190 的输入偏置电流 (3nA)
- $R_{cu(TL)}$ 、 $R_{cu(TR)}$ 、 $R_{cu(BL)}$ 、 $R_{cu(BR)}$ 表示与表面贴装叉式连接器相关的电阻值
- 采用压控电压源来模拟 INA190 的理想增益级，其增益设定为 200V/V

走线电阻值 (10mΩ、20mΩ、30mΩ) 是基于 Saturn PCB 设计工具套件的走线电阻率计算得出的长度相关近似值。铜箔电阻的计算基于这一概念：1 oz 铜的方块电阻约为 $500\mu\Omega/\text{平方}$ 。分流器 图 5-4 两侧各有两个叉式连接器用于向电路供电，因此共可形成五种连接路径，例如右上至右下 (TR-BR)、右上至左下 (TR-BL)、左上至右下 (TL-BR)、左上至左下 (TL-BL) 以及左右上同时连接到左右下 (TR,TL 至 BR,BL)。

在复杂的电阻器网络（图 5-5）中，电流流经的总电阻高度依赖于其所选取的具体路径。表 2-1 列出了布局 2 和布局 3 的模拟结果，其中包含不同电流路径组合。

表 2-1. 电流路径组合

电流路径	布局 2 Vout (mV)	布局 3 Vout (mV)
TL-BR	346.1	399.04
TR-BR	350.03	406.63
TL-BL	342.17	395.2
TR-BL	346.1	399.04
均双向 (TRTL) - 均双向 (BRBL)	346.09	399.02

根据 表 2-1 推导可得，电流流动的最佳组合是 TL-BR、TR-BL 或均双向。补充材料中的图 5-5 展示了仿真电阻器网络在 PCB 布局中的设计方法。

所有三种布局均采用既定的开尔文检测原理，尤其在低阻值分流电阻器应用中，对精度尤为关键。此外，当 $270\mu\Omega$ 、 $300\mu\Omega$ 和 $330\mu\Omega$ 的分流电阻并联时，等效电阻为 99.3311 ($\text{Reflective} = 1/(1/270\mu\Omega) + (1/300\mu\Omega) + (1/330\mu\Omega)$)，因此预期 V_{out} 为 397.32mV ($99.3311\mu\Omega \times 20\text{A} \times 200\text{V/V}$)。以下三种布局方案旨在使输出值尽可能接近理论预期值。

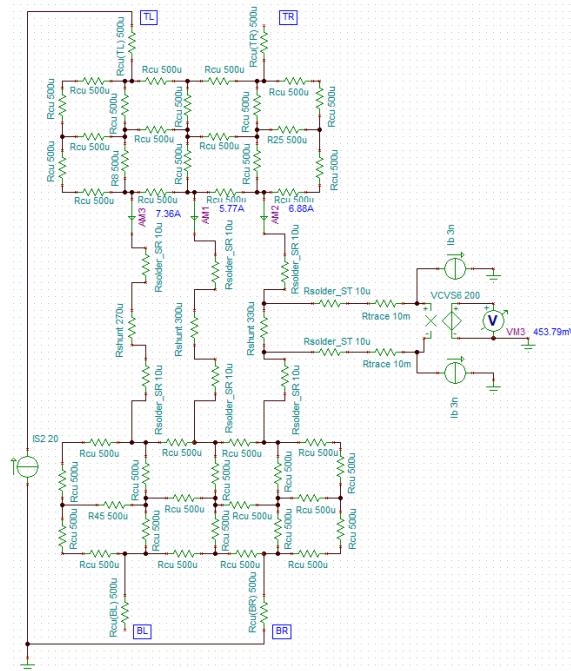


图 2-1. 布局 1：从最靠近器件的分流器进行开尔文检测

在图 2-1 中，检测走线被设计为连接至最靠近器件的分流器。由于检测走线是从大电流路径的远端接入分流电阻器，这会使焊点压降和走线压降被计入有效分流压降。

这是不良布局的典型案例，因其刻意在差分测量路径中引入最大程度的外部寄生电阻，导致输出电压偏移达到最大值 (56.47mV)，即实测输出电压与预期输出电压之间的最大差值。

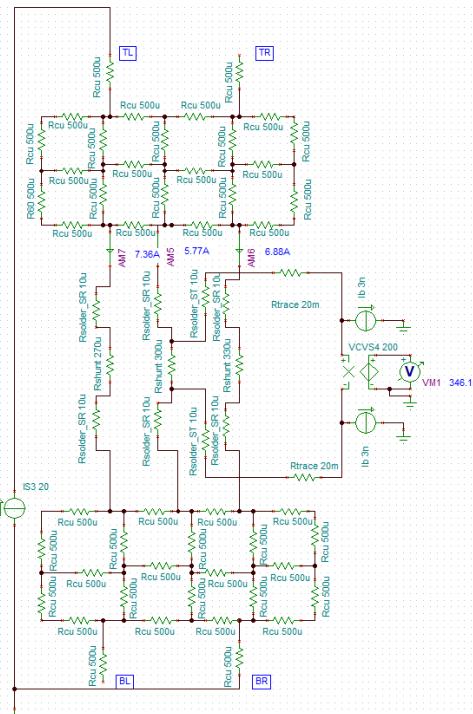


图 2-2. 布局 2：通过中间分流器进行开尔文检测

布局 2 的开尔文检测连接点配置在中间分流器上。由于存在阻值低于中间分流器的并联路径，流经中间分流器的电流相对较小 (5.77A)。此外，由于铜箔层提供了多条电流替代路径，而非流经分流器，因此 PCB 铜箔层上的压降将明显大于分流器两端的压降。

因此，从中间分流器进行开尔文检测会导致 51.22mV 的输出电压偏移。

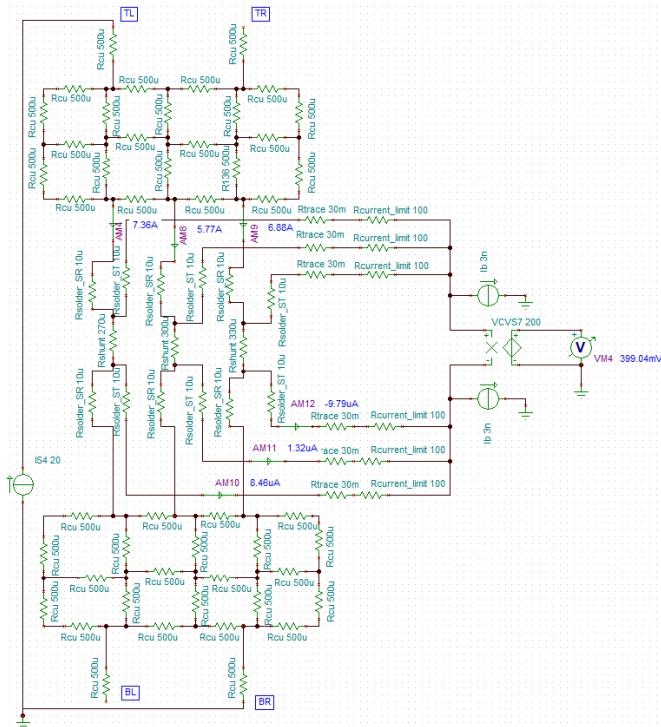


图 2-3. 布局 3：对每个分流器进行开尔文检测（最优布局方案）

布局 3 被视为最佳布局实践，因为每个分流电阻器都具备开尔文连接。独立的开尔文检测线路能有效减小走线寄生电阻和焊点电阻对总有效分流电压的影响。该设计还考虑了三个分流器的压降，因此无论电流如何在电阻器间分配，都能获得精确的输出电压。

此外，当使用多个开尔文连接时，走线可能意外形成低阻抗回路，为杂散电流提供通路。因此，为缓解此问题并保持测量精度，需要在开尔文线路中串联限流电阻器，其阻值应比分流电阻至少大 100 倍。若未配置这些电阻，数百毫安电流将在开尔文检测走线中形成环流，并产生有害热量。若需要更强的环流抑制，可按布局图示使用阻值更大的限流电阻器。这些电阻器还可以使各分流器的电压平均化，从而提高测量精度。需注意，电流限制电阻器可能在输入偏置电流较大的器件中引入误差。

综上所述，这是最佳布局实践，因为在 VM4 测得的有效分流压降最接近计算值 **397.32mV**。

3 结果

为测试 PCB 布局，首先将待测器件 (DUT) 连接至直流电源 (Xantrex XHR 7.5-80)、电子负载 (Kikusui PLZ1205W) 及精密电阻器，其连接方式如下图 3-1 所示。基准测试中使用的分流器均为 $300\mu\Omega$ ，因此计算得到 $R_{\text{effective}}$ 为 $100\mu\Omega$ 。采用 TL-BR 型叉形接头组合来为 DUT 通电流。

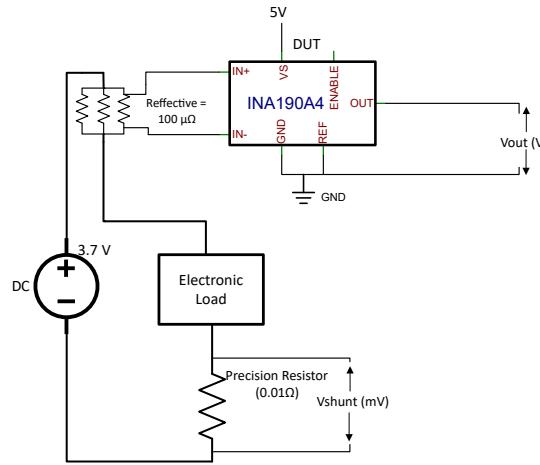


图 3-1. 基准测试设置原理图

基准测试中使用的 0.01Ω 精密电阻器用于精确测定电路中的负载电流。此处使用 Keysight 3458A 数字万用表测量精密电阻器两端的压降 (V_{shunt})，再将该值除以电阻值 (0.01Ω)，即可计算出负载电流 (实际 I_{load})。另接一台 Keysight 3458A 万用表至 DUT 的 OUT 引脚与接地端之间，用于测量 V_{out} 。

测试结果列于 表 3-1 中，负载电流误差百分比绘制于 图 3-2 中。

$$\text{Error \%} = ((| \text{Expected } V_{\text{out}} - \text{Measured } V_{\text{out}} |) / \text{Expected } V_{\text{out}}) \times 100$$

表 3-1. 基准测试结果

I _{load} (A)	布局 1			布局 2			布局 3			预期
	DUT V _{out} (V)	V _{shunt} (mV)	实际 I _{load} (A)	DUT V _{out} (V)	V _{shunt} (mV)	实际 I _{load} (A)	DUT V _{out} (V)	V _{shunt} (mV)	实际 I _{load} (A)	
5	0.1042879	50.03929	5.003929	0.089697	50.02368	5.003966	0.1013517	50.03966	5.002368	0.100
10	0.2095919	100.0095	10.00095	0.180312	100.0349	10.004928	0.2036846	100.04928	10.00349	0.200
15	0.3148474	150.0678	15.00678	0.27096	150.0546	15.0068	0.3061003	150.068	15.00546	0.300
20	0.4200059	200.0935	20.00935	0.361594	200.0807	20.00913	0.4085625	200.0913	20.00807	0.400

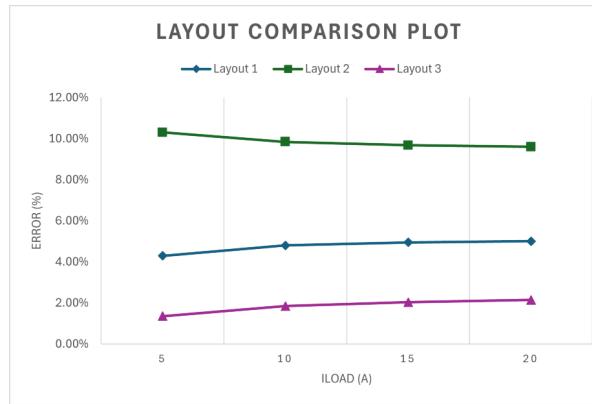


图 3-2. 布局比较图

4 总结

本文讨论了低阻值分流器面临的挑战及其对 PCB 走线、焊料电阻和铜箔层电阻等寄生效应的高度敏感性。为缓解这些问题，本文还通过 TINA-TI 模拟和实测数据分析了三种 PCB 布局的性能变化，结果显示出相似的趋势。布局 1 在模拟中具有最大的输出电压偏移，但布局 2 的实测输出偏移更大。这可能是由于焊料电阻较小以及分流电阻存在偏差所致。布局 1 和布局 2 的实测 V_{out} 与模拟结果高度吻合。最终，布局 3 被证明最稳健且最有效，因为在模拟和实测中其 V_{out} 偏移最小。

5 辅助

补充图

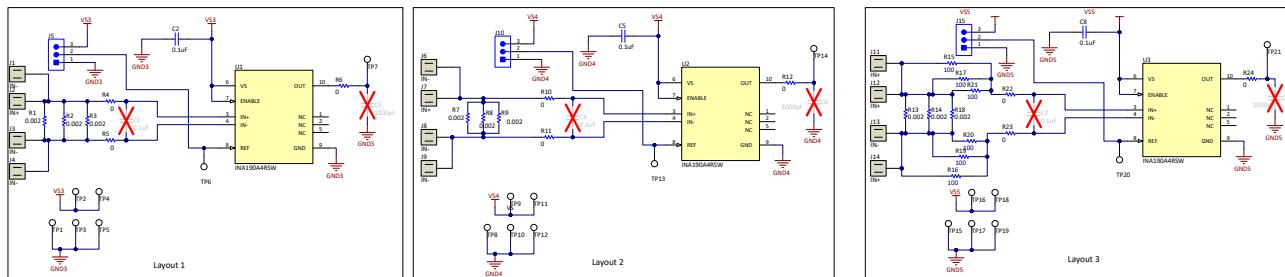


图 5-1. 基于 INA190 的并联分流器原理图

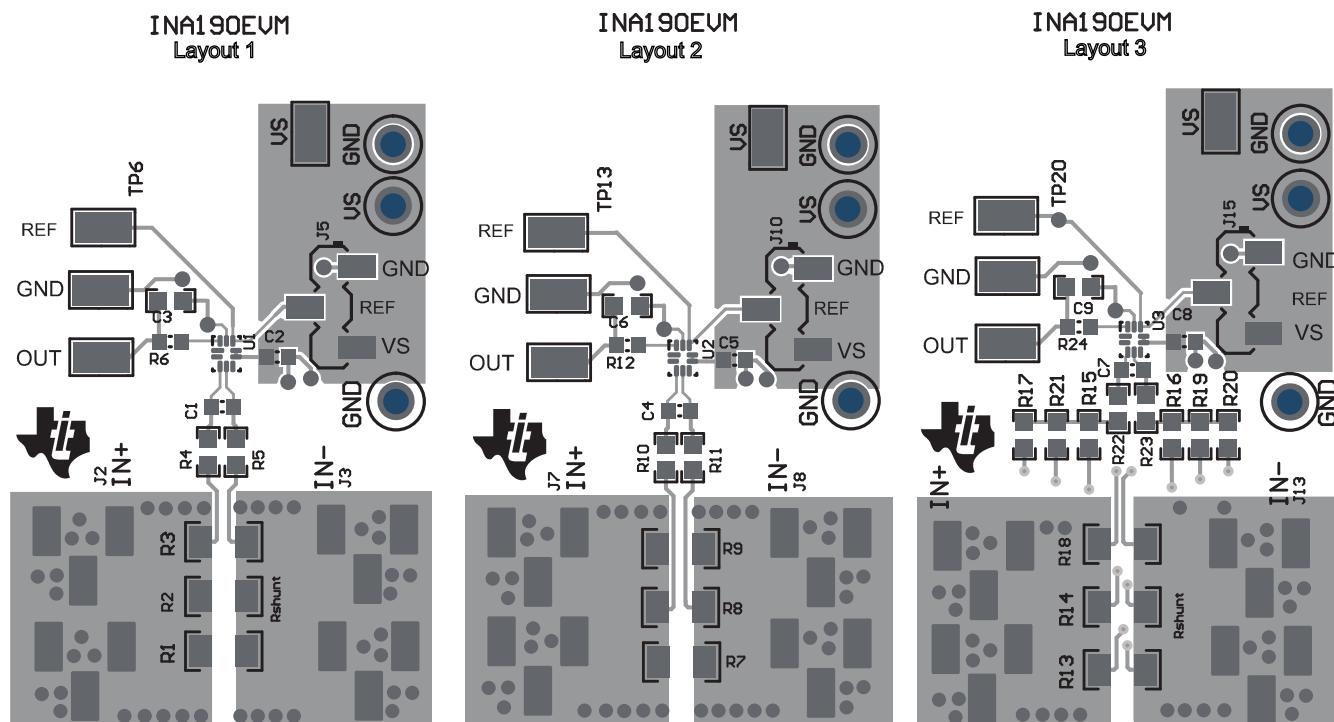


图 5-2. 顶部 PCB 布局

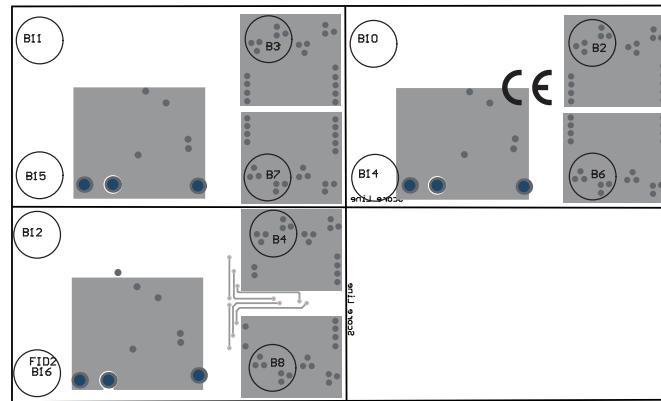


图 5-3. 底部 PCB 布局

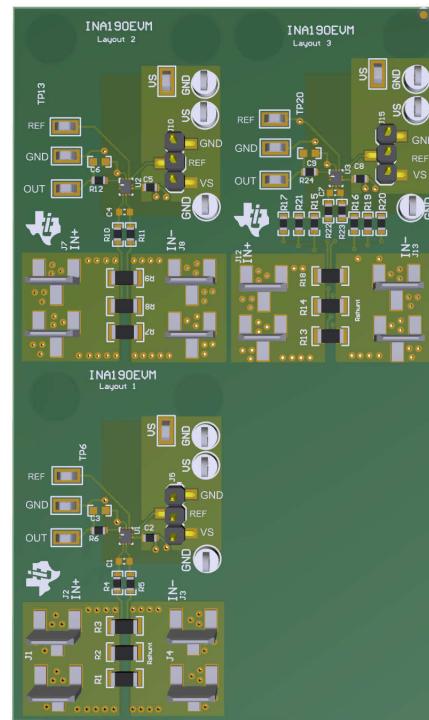


图 5-4. PCB 布局的 3D 视图

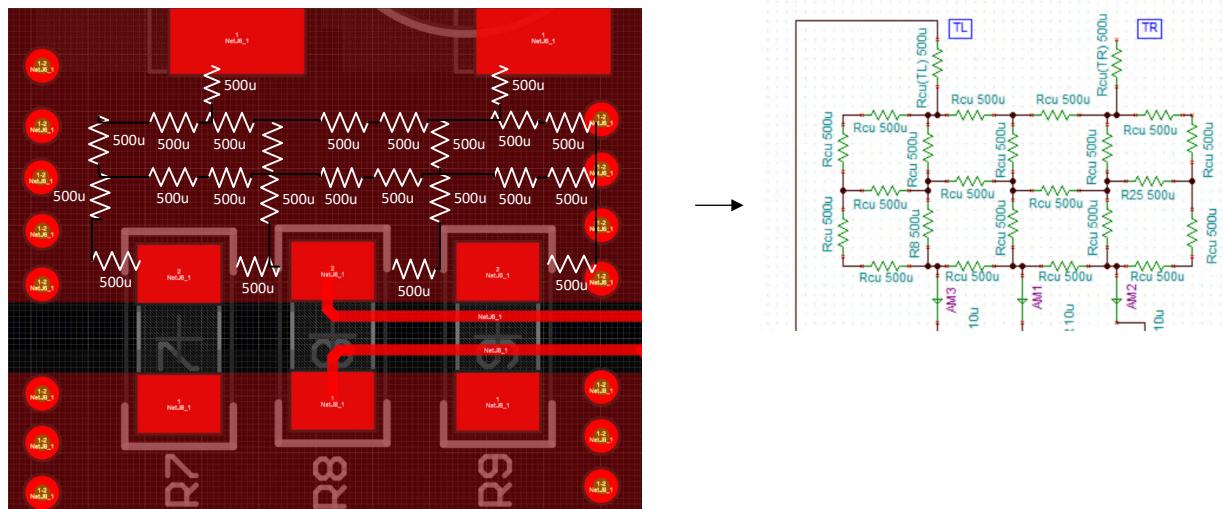


图 5-5. 电阻网络配置

6 参考资料

- 德州仪器 (TI) 与 DesignSoft , TINA-TI 模拟仿真软件 (版本 X.9.3.200.277 SF-TI) 。
- Voltera 团队。 (2018 年 10 月 31 日) 。电阻、电阻率与方块电阻 <https://www.voltera.io/blog/resistivity-and-sheet-resistance>
- Gou, X.、Tang, Z.、Gao, Y.、Chen, K. 和 Wang, H. (2023 年) 。多电阻器并联的电流检测拓扑及其保护电路。应用科学 , 13(14) , 8382。 <https://doi.org/10.3390/app13148382>
- KOA Speer Electronics , 电流检测电阻器的并联放置 (TN003-v0100)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#))、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025 , 德州仪器 (TI) 公司

最后更新日期 : 2025 年 10 月