

Application Note

信号发生器 - 使用 TAx5x1x/TAx5x1x-Q1 的配置和应用



Lakshmi Narasimhan Badrinarayanan, Abin Dany Mathew, Diekoloreoluwa Ogundana

摘要

TAx5x1x/TAx5x1x-Q1 系列立体声编解码器和 DAC 支持一系列应用，如插孔检测、欠压限制器、语音活动检测和音调生成。本应用手册介绍了其中一个功能，即音调发生器。本文档描述了该功能的工作原理，并通过示例指导最终用户配置可用于该功能的不同设置。本应用手册适用于以下器件：

- TAC5212、TAC5211
- TAC5211、TAC5111
- TAD5212、TAD5112
- TAC5112-Q1
- TAD5212-Q1、TAD5112-Q1
- TAC5412-Q1、TAC5312-Q1
- TAC5311-Q1、TAC5301-Q1

内容

1 简介.....	2
2 信号发生器 1 (SG1) - “蜂鸣”发生器.....	3
2.1 信号发生器 1 振幅和输出通道.....	3
2.2 信号发生器 1 频率.....	4
2.3 蜂鸣发生器示例 - 使用 TAC5212EVM-K 和 I ² C 配置	5
3 信号发生器 2 (SG2) - “线性调频脉冲”发生器	7
3.1 信号发生器 2 振幅和输出通道.....	7
3.2 信号发生器 2 的起始和停止频率.....	7
3.3 ADSR 包络参数.....	8
3.4 信号发生器 2 的输出模式.....	11
4 总结.....	19
5 参考资料.....	20
6 修订历史记录.....	21

商标

所有商标均为其各自所有者的财产。

1 简介

许多终端设备会利用单频正弦音来产生提示音，例如在发生特定事件时发出“警报”蜂鸣声（如启动提示音）。类似的应用还会使用其频率在信号持续时间内变化的“线性调频脉冲”信号。在超声波活动检测 (UAD) 应用中，会用到超出可听范围的超声波线性调频脉冲。TAX5x1x/TAX5x1x-Q1 系列立体声编解码器和 DAC 内置了信号链，可生成持续的单频或线性调频脉冲信号，这些信号的振幅、频率等特性均可在器件中配置。

摘要中列出的 TAX5x1x/TAX5x1x-Q1 器件回放路径上的每个通道，都遵循图 1-1 中所述的信号链。其中一个处理模块是侧链混频器，如图 1-2 所示（有关混频器路径的更多详细信息，请参阅 TAC5x1x 和 TAC5x1x-Q1 数字通道混频器 - 配置和应用应用手册）。这使得来自 DIN 引脚上 ASI 输入的信号能够与以下信号混合：

1. 来自 ADC 至 DAC 环回混频器的数据。
2. 两个内置信号发生器：信号发生器 1 (SG1) 和信号发生器 2 (SG2)。

SG1 是“蜂鸣发生器”，提供固定频率的正弦信号；SG2 是“线性调频脉冲发生器”，提供随时间扫频的正弦信号。这些信号发生器的输出随后被转换为模拟信号，并发送到 OUTxP/M 引脚，输出至外部系统。

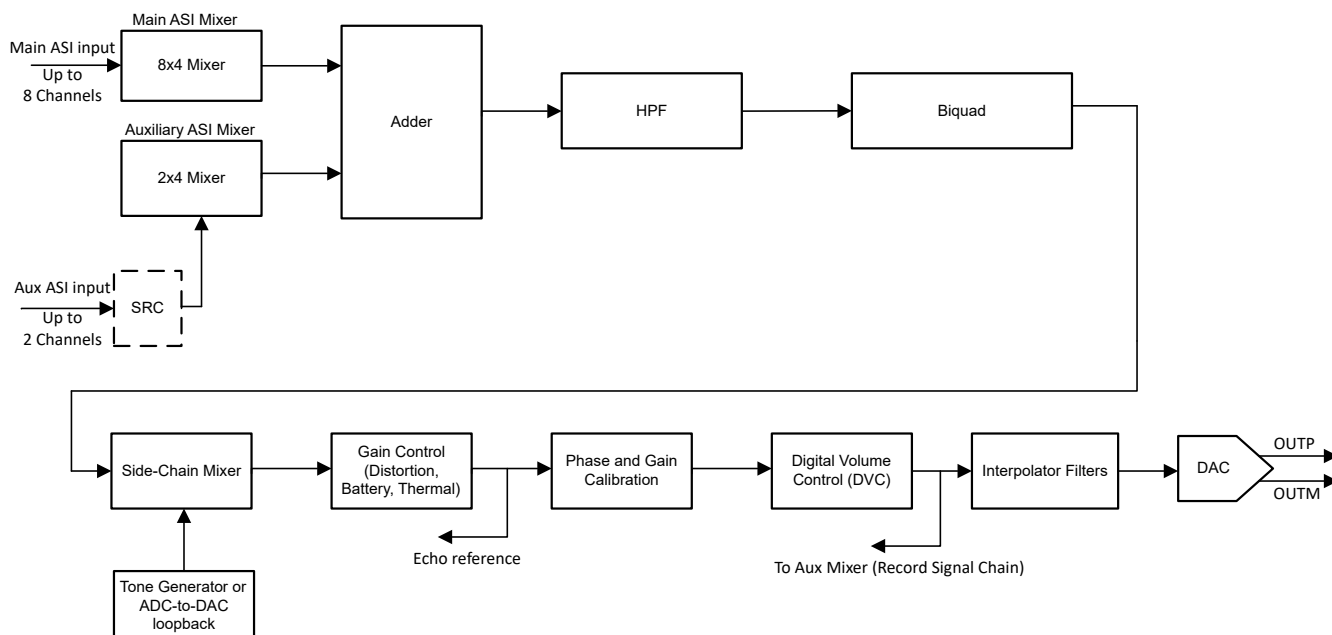


图 1-1. 回放路径的信号链

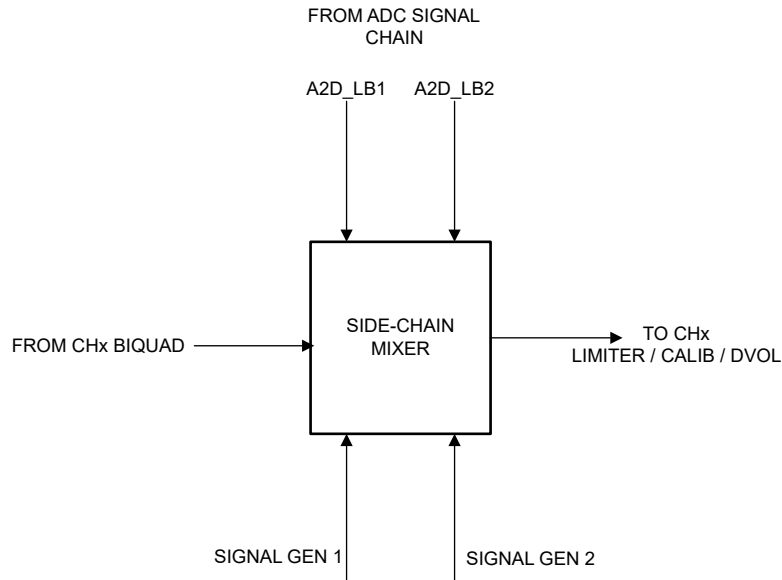


图 1-2. 侧链混频器

表 1-1 展示了用于使能所需信号发生器以及侧链混频器的寄存器字段。

表 1-1. 使能信号发生器路径的寄存器设置

页	寄存器位	位字段名称	值
0x1	R45[3]	DAC_SIGNAL_GENERATOR_1_ENABLE	0 - 禁用信号发生器 1 (蜂鸣发生器) 1 - 启用信号发生器 1 (蜂鸣发生器)
0x1	R45[2]	DAC_SIGNAL_GENERATOR_2_ENABLE	0 - 禁用信号发生器 1 (线性调频脉冲发生器) 1 - 启用信号发生器 1 (线性调频脉冲发生器)
0x1	R44[6]	EN_SIDE_CHAIN_MIXER	0 - 禁用侧链混频器 1 - 启用侧链混频器

2 信号发生器 1 (SG1) - “蜂鸣”发生器

信号发生器 1 (SG1) 是“蜂鸣”发生器，可提供单一频率的连续正弦信号，并具有可编程的输出电平（最高至 2Vrms 差分满量程电平）。本节介绍如何配置 SG1 的关键可编程参数：

1. 振幅，如 [信号发生器 1 振幅和输出通道](#) 中所述。
2. 频率，如 [信号发生器 1 频率](#) 中所述。

蜂鸣发生器示例 - 使用 TAC5212EVM-K 和 I²C 配置 提供了在 PurePath™ Console 3 中使用 I²C 写入的示例配置。

SG1 可用于生成短持续时间的蜂鸣信号脉冲。对于较长的持续时间，输出信号的振幅会以约 0.3dB/hr 的速度变化。如果终端应用需要长时间（数小时或数天）的持续音调，建议使用信号发生器 2 (SG2)。 [信号发生器 2 的起始和停止频率](#) 介绍了如何配置 SG2 以产生持续蜂鸣信号。

2.1 信号发生器 1 振幅和输出通道

SG1 通过内部侧链混频器路由到 DAC 输出（请参阅 [TAC5x1x](#) 和 [TAC5x1x-Q1 数字通道混频器 - 配置和应用应用手册](#)）。该侧链混频器的系数（[表 2-1](#)）用于配置信号的输出振幅。这些系数编程为 16 位数字，系数采用 2.14 Q 格式，如 [图 2-1](#) 所示，取值范围 -2 (0x8000) 到 1.99994 (0x7FFF)。

1. 将该数字乘以 2¹⁴。
2. 将结果四舍五入到最近的整数。如果该数字为负数，则取其二进制补码。
 - a. 如果所需值为 1.0，则寄存器值需为 0x4000。
 - b. 类似地，如果所需值为 -1，则寄存器值需为 0xC000（二进制补码）。

- c. 如果所需值为 1.235，则寄存器值需为 0x4F0A。
d. 如果所需值需要为 -1.275，则寄存器值需为 0xAE66 (二进制补码)。

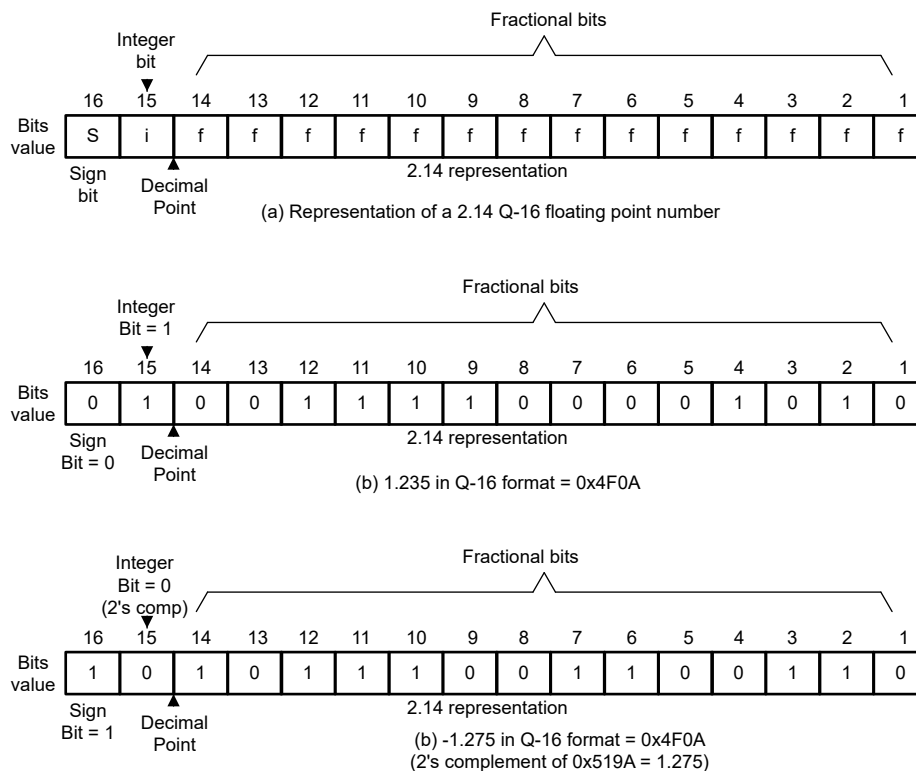


图 2-1. Q-16 格式的浮点数

侧链混频器的输出根据输出配置而路由到不同的 DAC 通道 (差分/单端)。表 2-1 也对此进行了介绍。

表 2-1. SG1 振幅和输出通道的可编程寄存器映射

页	寄存器	说明	模拟输出
0x11	0x68	侧链 DAC 混频器, 信号发生器 CH1 至 RDAC 系数字节[15:8]	差分/单声道单端: OUT2P (OUT2M) 信号振幅
0x11	0x69	侧链 DAC 混频器, 信号发生器 CH1 至 RDAC 系数字节[7:0]	立体声单端: OUT1M 信号振幅
0x11	0x6A	侧链 DAC 混频器, 信号发生器 CH1 至 LDAC 系数字节[15:8]	差分/单声道单端: OUT1P (OUT1M) 信号振幅
0x11	0x6B	侧链 DAC 混频器, 信号发生器 CH1 至 LDAC 系数字节[7:0]	立体声单端: OUT1P 信号振幅
0x11	0x6C	侧链 DAC 混频器, 信号发生器 CH1 至 RDAC2 系数字节[15:8]	差分/单声道单端: 至 ADC 环回混频器 立体声单端: OUT2M 信号振幅
0x11	0x6D	侧链 DAC 混频器, 信号发生器 CH1 至 RDAC2 系数字节[7:0]	
0x11	0x6E	侧链 DAC 混频器, 信号发生器 CH1 至 LDAC2 系数字节[15:8]	差分/单声道单端: 至 ADC 环回混频器 立体声单端: OUT2P 信号振幅
0x11	0x6F	侧链 DAC 混频器, 信号发生器 CH1 至 LDAC2 系数字节[7:0]	

2.2 信号发生器 1 频率

SG1 生成的“蜂鸣”信号根据以下公式编程到一系列寄存器中：

$$x = \sin\left(2\pi\left(\frac{f_{sig}}{f_s}\right)\right) \quad (1)$$

$$y = \cos\left(2\pi\left(\frac{f_{sig}}{f_s}\right)\right) \quad (2)$$

其中， f_{sig} 是所需信号的频率， f_s 是工作采样率。

f_{sig} 的最大值为 $f_s/2$ 。

x 和 y 的取值范围为 -1.0 到 1.0。要将其编程到器件中：

1. 将系数乘以 2^{63} (= X 或 Y)。
2. 将 X 或 Y 四舍五入到最接近的整数。
3. 将该数字转换为 64 位有符号整数：
 - a. 如果该数字为正数，则按原样编程该数字，MSB 位 = 0。
 - b. 如果该数字为负数，则对该负数的二进制补码进行编程。此时，MSB 位 = 1。
4. 64 位被拆分为两个 32 位字，并按如下方式编程到 表 2-2 中的相应位置。
 - a. MSB 32 位按原样编程。
 - b. LSB 32 位右移 1 位并进行编程。
5. 例如，要配置 1kHz 的蜂鸣频率和 48kHz 的采样率：
 - a. 用于寄存器配置的 X 值为 0x10B5150F1C1C2300。
 - b. 用于寄存器配置的 Y 值为 0x7EE7AA4BBC5E1C00。

表 2-2. 用于配置蜂鸣频率的寄存器

页	寄存器地址	寄存器说明	值
0x12	0x20	可编程 DAC BEEP GEN cos(x) 系数字节[31:24]	{0, X[31:25]}
0x12	0x21	可编程 DAC BEEP GEN cos(x) 系数字节[23:16]	X[24:17]
0x12	0x22	可编程 DAC BEEP GEN cos(x) 系数字节[15:8]	X[16:9]
0x12	0x23	可编程 DAC BEEP GEN cos(x) 系数字节[7:0]	X[8:1]
0x12	0x24	可编程 DAC BEEP GEN cos(x) 系数字节[63:56]	X[63:56]
0x12	0x25	可编程 DAC BEEP GEN cos(x) 系数字节[55:48]	X[55:48]
0x12	0x26	可编程 DAC BEEP GEN cos(x) 系数字节[47:40]	X[47:40]
0x12	0x27	可编程 DAC BEEP GEN cos(x) 系数字节[39:32]	X[39:32]
0x12	0x28	可编程 DAC BEEP GEN sin(x) 系数字节[31:24]	{0, Y[31:25]}
0x12	0x29	可编程 DAC BEEP GEN sin(x) 系数字节[23:16]	Y[24:17]
0x12	0x2A	可编程 DAC BEEP GEN sin(x) 系数字节[15:8]	Y[16:9]
0x12	0x2B	可编程 DAC BEEP GEN sin(x) 系数字节[7:0]	Y[8:1]
0x12	0x2C	可编程 DAC BEEP GEN sin(x) 系数字节[63:56]	Y[63:56]
0x12	0x2D	可编程 DAC BEEP GEN sin(x) 系数字节[55:48]	Y[55:48]
0x12	0x2E	可编程 DAC BEEP GEN sin(x) 系数字节[47:40]	Y[47:40]
0x12	0x2F	可编程 DAC BEEP GEN sin(x) 系数字节[39:32]	Y[39:32]

2.3 蜂鸣发生器示例 - 使用 TAC5212EVM-K 和 I²C 配置

下面的代码示例演示了如何使用 SG1 产生 880Hz 正弦信号。捕获到的信号如 图 2-2 所示。

```
w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 01
w a0 00 00 #Page 0
```

```

w a0 02 09 #Exit sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*Vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*Vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled
w a0 29 01 #RX CH2 to DAC CH2 disabled

w a0 00 01 #Page 1
w a0 2d 08 #Enable the beep (SG1)
w a0 2c 40 #Enable side-chain mixer

#Tone generator
#SG1 = 880Hz sine tone
w a0 00 12 #Page 18
w a0 24 7f 26 d6 ba #cos(x)[63:32]
w a0 20 43 91 78 00 #cos(x)[31:0]
w a0 2c 0e b6 42 b2 #sin(x)[63:32]
w a0 28 79 a5 3e 40 #sin(x)[31:0]

w a0 00 11 #Page 17
#DAC output OUT1 = 0.5*SG1
#DAC output OUT2 = -0.8*SG1
w a0 68 cc cd 20 00 #Side-Chain Mixer for SG1

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

```

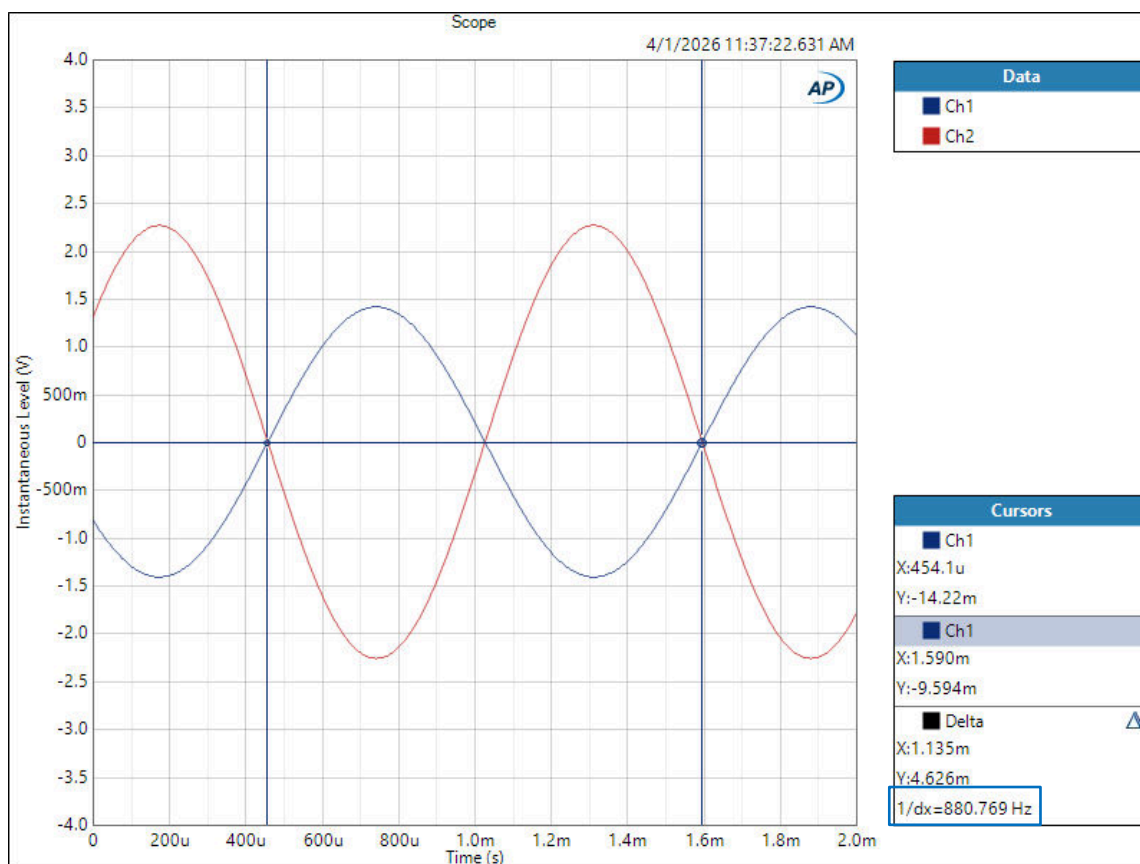


图 2-2. 蜂鸣发生器示例输出

3 信号发生器 2 (SG2) - “线性调频脉冲” 发生器

信号发生器 2 (SG2) 是“线性调频脉冲”发生器，提供随时间扫频的正弦输出。本节介绍如何配置 SG2 的关键可编程参数：

1. 振幅，如 [信号发生器 2 振幅和输出通道](#) 中所述。
2. 扫频，在 [信号发生器 2 的起始和停止频率](#) 中所述。
3. ADSR 参数，如 [ADSR 包络参数](#) 中所述。
4. 输出模式，如 [信号发生器 2 的输出模式](#) 中所述。本节提供了每种输出模式的示例代码。

3.1 信号发生器 2 振幅和输出通道

与 SG1 一样，来自 SG2 的信号也会通过侧链混频器发送到 DAC 信号链。相应的系数编程到 [表 3-1](#) 中列出的寄存器中。这些寄存器值的计算方法与 SG1 的相同，如 [信号发生器 1 \(SG1\) - “蜂鸣” 发生器](#) 所述。

表 3-1. SG2 振幅和输出通道的可编程寄存器映射

页	寄存器	说明	注释
0x11	0x70	SC DAC 混频器，信号发生器 CH2 至 RDAC 系数字节[15:8]	差分/单声道单端：OUT2P (OUT2M) 信号振幅
0x11	0x71	SC DAC 混频器，信号发生器 CH2 至 RDAC 系数字节[7:0]	立体声单端：OUT1M 信号振幅
0x11	0x72	SC DAC 混频器，信号发生器 CH2 至 LDAC 系数字节[15:8]	差分/单声道单端：OUT1P (OUT1M) 信号振幅
0x11	0x73	SC DAC 混频器，信号发生器 CH2 至 LDAC 系数字节[7:0]	立体声单端：OUT1P 信号振幅
0x11	0x74	SC DAC 混频器，信号发生器 CH2 至 RDAC2 系数字节[15:8]	差分/单声道单端：至 ADC 环回混频器 立体声单端：OUT2M 信号振幅
0x11	0x75	SC DAC 混频器，信号发生器 CH2 至 RDAC2 系数字节[7:0]	
0x11	0x76	SC DAC 混频器，信号发生器 CH2 至 LDAC2 系数字节[15:8]	差分/单声道单端：至 ADC 环回混频器 立体声单端：OUT2P 信号振幅
0x11	0x77	SC DAC 混频器，信号发生器 CH2 至 LDAC2 系数字节[7:0]	

3.2 信号发生器 2 的起始和停止频率

由于 SG2 生成的是线性调频脉冲信号，用户需要为每个采样点配置起始频率 f_{start} 和频率增量 Δf 。最终输出信号的频率从 f_{start} 扫频至 $(f_{start} + N_{chirp} \Delta f)$ ，其中 N_{chirp} 是单个线性调频脉冲中的采样点数。

线性调频脉冲信号保持在 f_{start} ，直到信号斜升并稳定到延音电平。然后，信号频率以每个采样点 Δf 的速率变化。当信号斜降时，它会保持上次更新的频率。

这两个频率通过系数 x 和 y 进行编程，如下述公式所述：

$$\begin{aligned} x &= 2\pi \frac{f_{start}}{f_s} \\ y &= 2\pi \frac{\Delta f}{f_s} \end{aligned} \quad (3)$$

其中 f_s 是采样率。

线性调频脉冲频率范围为 0 到 $f_s/2$ 。因此，在编程线性调频脉冲参数时，必须牢记以下公式：

$$N_{chirp} = t_{chirp} * f_s \quad (4)$$

其中 t_{chirp} (chirp duration) = (Sustain Time - Decay Time - Attack Time)

因此， $f_{start} + (N_{chirp} * \Delta f) \leq \frac{f_s}{2}$ 。

“延音时间”是脉冲持续时间，如 [延音/重启计时器](#) 中所述。

不建议让任何时刻的信号频率超过 $f_s/2$ ，因为这会导致混叠。当采样率高于 48kHz 时，SG2 发生器可用作超声波活动发生器 (UAG)，产生超出 20Hz-20kHz 可听范围的线性调频脉冲。

要生成持续的单音信号，用户可将 SG2 配置为手动工作模式 (请参阅 [节 3.4.1](#))。 f_{start} 可编程为所需的频率， Δf 编程为 0Hz。

然后，将 x 和 y 值按如下方式写入 [表 3-2](#) 中所述的寄存器：

1. 将每个值乘以 2^{28} (= X 或 Y)。
2. 将 X 或 Y 四舍五入到最接近的整数值。
3. 将其转换为 32 位十六进制，并编程到寄存器中。

表 3-2. SG2 频率参数

页	寄存器	信号发生器起始频率/ Δ 频率	值
0x17	0x7C	起始频率 = 16kHz (0x2182A470)	X[31:24]
0x17	0x7D		X[23:16]
0x17	0x7E		X[15:8]
0x17	0x7F		X[7:0]
0x18	0x08	Δ 频率 = 0Hz (0x00000000)	Y[31:24]
0x18	0x09		Y[23:16]
0x18	0x0A		Y[15:8]
0x18	0x0B		Y[7:0]

3.3 ADSR 包络参数

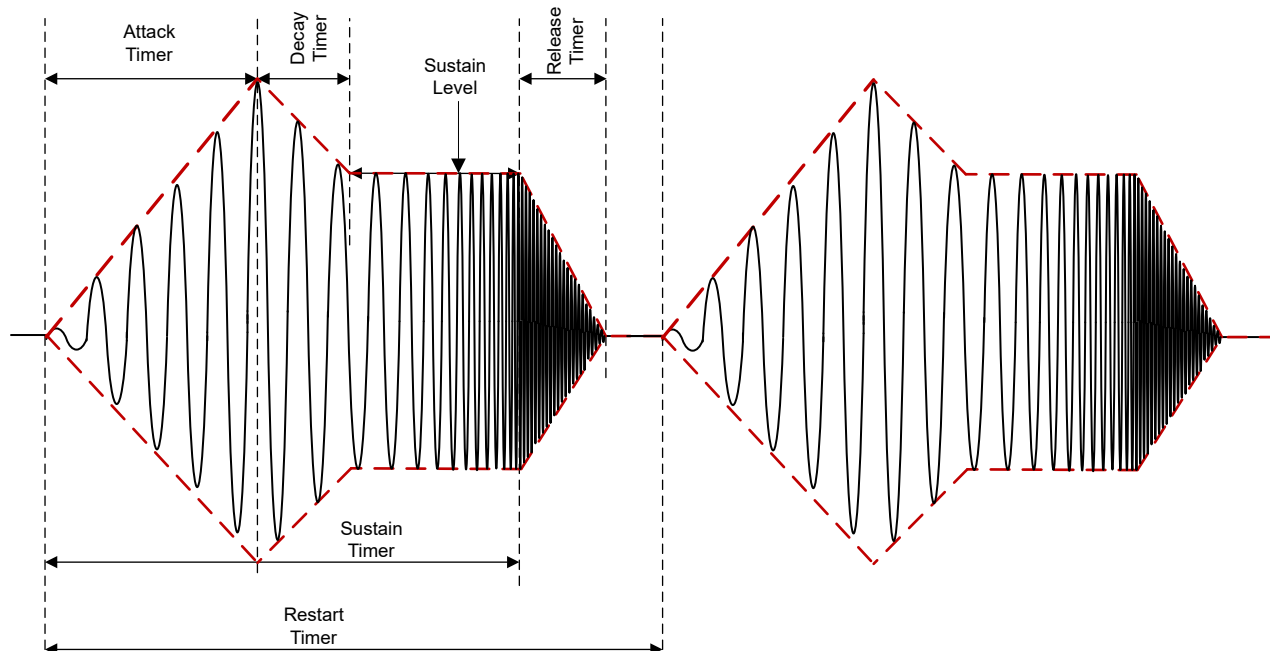


图 3-1. 遵循 ADSR 包络的线性调频脉冲信号

图 3-1 展示了一个线性调频脉冲信号示例，该信号以较低的频率开始，频率随时间推移而增加，最终停止，然后该模式再次重复。如图所示，线性调频脉冲不仅是频率不断变化的均匀正弦音，还遵循一种信号包络，该包络由 4 个计时器 (ADSR) 进行表征：起音 (Attack)、衰减 (Decay)、延音/重启 (Sustain/Restart) 和释音 (Release)。

3.3.1 起音/衰减计时器

起音和衰减计时器定义了线性调频脉冲信号的斜升曲线，直至其达到稳态“延音电平”（请参阅 [延音电平](#)）。

起音计时器由以下公式定义：

$$t_{\text{attack}} \left(\text{in ms} \right) = 1000 * \frac{1}{x} * \frac{1}{f_s \left(\text{in Hz} \right)} \quad (5)$$

对于计时器值 t_{attack} ，用户可以据此计算出“起音斜率” x ，它是一个小于 1 的正浮点数。

$$x = 1000 * \frac{1}{t_{\text{attack}} \left(\text{in ms} \right)} * \frac{1}{f_s \left(\text{in Hz} \right)} \quad (6)$$

要将 x 编程到 [表 3-3](#) 中列出的寄存器中：

1. 将 x 乘以 2^{30} ($= X$)。
2. 将 X 四舍五入到最接近的整数值。

类似地，衰减计时器由以下公式定义：

$$t_{\text{decay}} \left(\text{in ms} \right) = 1000 * \frac{2 * (1 - \text{SustainLevel})}{(-y)} * \frac{1}{f_s \left(\text{in Hz} \right)} \quad (7)$$

由于是斜降而非斜升，因此衰减斜率 x 为负浮点数。

要将 y 编程到 [表 3-3](#) 中列出的寄存器中：

1. 将 y 乘以 2^{30} ($= Y$)。
2. 将 Y 四舍五入到最接近的整数值。
3. 由于 Y 是负数，因此取其二进制补码值来编程寄存器。
4. 如果线性调频脉冲波形不需要衰减曲线，可将该寄存器编程为 0x00000000。
5. 如果衰减计时器设置为 0x00000000，则无论寄存器值如何，延音电平均为 1。

表 3-3. 起音/衰减计时器

页	寄存器	48kHz 采样率下的默认起音/衰减时间	值
0x1C	0x58	起音时间 = 5ms (0x0044523F)	X[31:24]
0x1C	0x59		X[23:16]
0x1C	0x5A		X[15:8]
0x1C	0x5B		X[7:0]
0x1C	0x60	衰减时间 = 0ms (0x00000000)	Y[31:24]
0x1C	0x61		Y[23:16]
0x1C	0x62		Y[15:8]
0x1C	0x63		Y[7:0]

3.3.2 释音计时器

释音计时器定义线性调频脉冲信号从延音电平开始下降的斜坡曲线。它由以下公式定义。

$$t_{\text{release}} \left(\text{in ms} \right) = 1000 * \frac{\text{SustainLevel}}{(-z)} * \frac{1}{f_s \left(\text{in Hz} \right)} \quad (8)$$

由于是斜降而非斜升，因此释音斜率“ x ”为负浮点数。

要将 z 编程到 表 3-4 中列出的寄存器中：

1. 将 z 乘以 2^{30} ($= Z$)。
2. 将 Z 四舍五入到最接近的整数值。
3. 将 Z 转换为二进制补码。

表 3-4. 释音计时器

页	寄存器	48kHz 采样率下的默认释音时间	值
0x1C	0x5C	释放时间 = 5ms (0xFFBBADC1)	Z[31:24]
0x1C	0x5D		Z[23:16]
0x1C	0x5E		Z[15:8]
0x1C	0x5F		Z[7:0]

3.3.3 加电延迟计时器

加电延迟计时器是指：从通过置位 DAC_PDz 位 (B0_P0_R120[6]) 给回放路径加电开始，到第一个线性调频脉冲周期开始的用户可延迟时间。例如，500ms 的加电延迟意味着第一个线性调频脉冲周期在回放路径加电后 500ms 开始。**可编程的最小加电延迟为 127ms。**

加电延迟遵循以下公式：

$$a_{pwrap} = t_{pwrap} - 0.007 \quad (9)$$

其中 a_{pwrap} 和 t_{pwrap} 均以秒为单位。

要将加电延迟编程到 表 3-5 中列出的寄存器中：

1. 将计算出的 a_{pwrap} 值 (以秒为单位) 乘以采样率 (以 Hz 为单位) ($= A_{PWRUP}$)。
2. 将 A_{PWRUP} 四舍五入到最接近的整数。

表 3-5. 加电延迟计时器

页	寄存器	48kHz 采样率下的默认加电延迟时间	值
0x17	0x74	加电延迟 = 207ms (0x00002580)	A _{PWRUP} [31:24]
0x17	0x75		A _{PWRUP} [23:16]
0x17	0x76		A _{PWRUP} [15:8]
0x17	0x77		A _{PWRUP} [7:0]

3.3.4 延音/重启计时器

延音计时器是单个线性调频脉冲的长度。重启计时器是两个后续脉冲之间的时间间隔。这两个时间对线性调频脉冲信号的影响如 图 3-1 所示。

延音计时器值必须小于或等于重启计时器值。

要将这两个计时器编程到 表 3-6 中所述的寄存器中：

1. 将时间值 (以秒为单位) 乘以采样率 (以 Hz 为单位) ($= T_{SUSTAIN}$ 或 $T_{RESTART}$)。
2. 将 $T_{SUSTAIN}$ 或 $T_{RESTART}$ 四舍五入到最接近的整数。

表 3-6. 延音/重启计时器

页	寄存器	48kHz 采样率下的默认起音/衰减时间	值
0x1C	0x54	延音时间 = 20ms (0x000003C0)	T _{SUSTAIN} [31:24]
0x1C	0x55		T _{SUSTAIN} [23:16]
0x1C	0x56		T _{SUSTAIN} [15:8]
0x1C	0x57		T _{SUSTAIN} [7:0]
0x1C	0x50	重启时间 = 200ms (0x00002580)	T _{RESTART} [31:24]
0x1C	0x51		T _{RESTART} [15:8]
0x1C	0x52		T _{RESTART} [15:8]
0x1C	0x53		T _{RESTART} [7:0]

3.3.5 延音电平

延音电平是指衰减时间后的稳态信号电平。信号保持在该电平，直到释音计时器启动。

延音电平 **k** 的值可在 0 到 1 之间变化。要将其编程到 表 3-7 中所述的寄存器中：

1. 将 **k** 乘以 2^{30} ($= K$)。
2. 将 **K** 四舍五入到最接近的整数值。

表 3-7. 延音电平

页	寄存器	默认延音电平	值
0x1C	0x64	延音电平 = 1 [0 dB] (0x40000000)	K[31:24]
0x1C	0x65		K[23:16]
0x1C	0x66		K[15:8]
0x1C	0x67		K[7:0]

3.4 信号发生器 2 的输出模式

根据配置 **ADSR** 包络时所需的输出，**SG2** 可配置为以下工作模式：

1. 手动模式，如 [手动模式](#) 中所述。
2. 连续脉冲模式，如 [连续脉冲模式](#) 中所述。
3. 单稳态模式，如 [单稳态模式](#) 中所述。

3.4.1 手动模式

在手动模式下，只要用户使能 **ADSR** 音符位，器件就会生成一个脉冲。因此，遵循的典型顺序为：

1. 在配置开始时将 **ADSR** 音符设为 0x00000000 以启动确认。
2. **DAC** 加电后，将 **ADSR** 音符设为 0x00000001 以产生一个线性调频脉冲。
3. 信号持续运行，直到 **ADSR** 音符再次设为 0x00000000。

由于脉冲开始/停止是手动的，因此延音/重启计时器和加电延迟计时器配置在手动模式下不适用。这些寄存器需要设置为 0xFFFFFFFF。

如果信号一直运行到频率超过 $f_s/2$ ，则会出现如 [信号发生器 2 的起始和停止频率](#) 中所述的混叠。

3.4.1.1 使用 TAC5212EVM-K 的手动模式 I²C 配置示例

下面的代码用于手动开始和停止生成线性调频脉冲输出。当 AD_{SR} 音符设为 0x00000001 时，线性调频脉冲信号按起音和衰减计时器斜升，并持续到 AD_{SR} 音符设为 0x00000000。此时，信号按释音计时器斜降。图 3-2 显示了信号的“起音”曲线，图 3-3 显示了信号的“释音”曲线。

```

w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 10
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*Vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*Vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled
w a0 29 00 #RX CH1 to DAC CH1 disabled

w a0 00 01 #Page 1
w a0 2d 04 #Enable the chirp (SG2)
w a0 2c 40 #Enable side-chain mixer

w a0 00 17 #Page 23
w a0 7c 01 26 e4 0d #Chirp start frequency of 550 Hz

w a0 00 18 #Page 24
w a0 08 00 00 45 86 #Chirp delta frequency of 0.507 Hz

w a0 00 1c #Page 28
w a0 40 00 00 00 00 #ADSR_Note
w a0 50 ff ff ff ff #Restart Timer = NA
w a0 54 ff ff ff ff #Sustain Timer = NA
w a0 58 00 01 08 cb #Attack Timer = 330ms
w a0 5c ff ff 8b 7e #Release Timer = 750ms (w.r.t 0dB sustain level)
w a0 64 40 00 00 00 #Sustain Level = 1 (0dB)

w a0 00 17
w a0 74 ff ff ff ff #Powerup Delay = NA

w a0 00 11 #Page 17
w a0 70 40 00 40 00 #Side-Chain Mixer Gain for SG2 = 1

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

b # Breakpoint (Writing 0x00000001 into ADSR_Note will start the chirp)
w a0 00 1c #Page 28
w a0 40 00 00 00 01
w a0 00 00

b # Breakpoint (Writing 0x00000000 into ADSR_Note will stop the chirp)
w a0 00 1c #Page 28
w a0 40 00 00 00 00
w a0 00 00

```

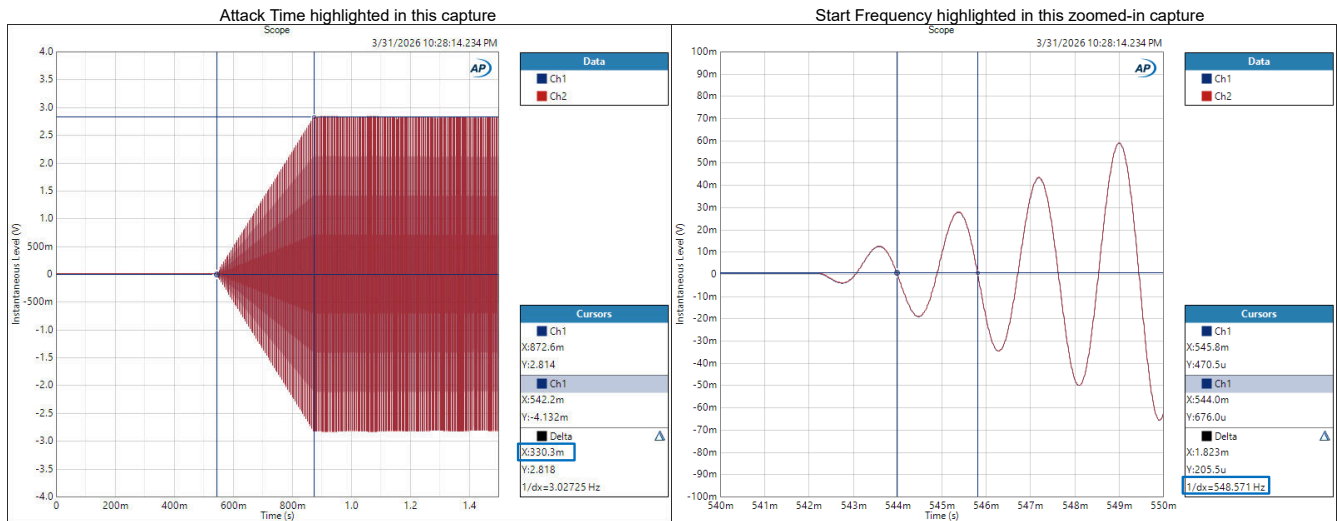


图 3-2. 手动线性调频脉冲开始

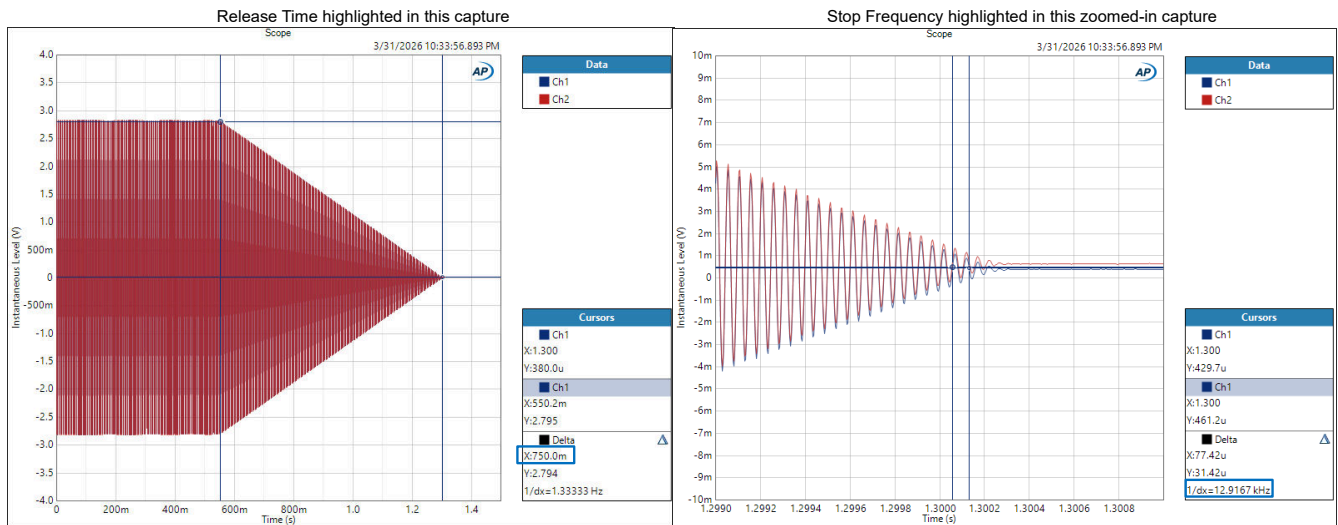


图 3-3. 手动线性调频脉冲停止

3.4.2 连续脉冲模式

在连续脉冲模式下，器件以固定间隔产生一系列重复的线性调频脉冲。因此，延音计时器和重启计时器配置适用于连续脉冲模式。

在编程频率时，应考虑 [信号发生器 2 的起始和停止频率](#) 中的公式，其中 t_{chirp} = (延音计时器)，以避免混叠。

虽然无需在配置结束时将 ADSR 音符设置为 0x00000001 来使能线性调频脉冲，但在配置期间需要将其设置为 0xFFFFFFFF 来启动 ADSR 配置模式。

3.4.2.1 使用 TAC5212EVM-K 的连续脉冲模式 I²C 配置示例

下面的代码用于生成连续的周期性线性调频脉冲流。ADSR 音符在配置中一次性设为 0xFFFFFFFF，并保持此值以连续生成线性调频脉冲。

在本例中：

1. $t_{\text{attack}} = 200\text{ms}$ ， $t_{\text{decay}} = 100\text{ms}$ 且 $t_{\text{release}} = 200\text{ms}$ 。
2. $t_{\text{sustain}} = 1\text{sec} = 1,000\text{ms}$ 。
3. $f_{\text{start}} = 100\text{Hz}$ ， $\Delta f = 0.295\text{Hz}$ ， $f_s = 48\text{kHz}$ 。

4. 因此, 根据 信号发生器 2 的起始和停止频率 中的公式, 停止频率 $f_{\text{stop}} = 100 + (0.295 * 48000 * (1000 - 200 - 100)) \approx 10\text{kHz}$ 。
5. $t_{\text{restart}} = 2\text{sec} = 2,000\text{ms}$ 。

图 3-2 展示了起音、衰减和释音计时器测量值, 而 图 3-3 展示了延音和重启计时器测量值。图 3-6 显示, 在达到衰减计时器之前信号频率不会改变。图 3-7 显示, 信号在整个释音阶段都保持在 f_{stop} 。

```

w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 10
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled

w a0 00 01 #Page 1
w a0 2d 04 #Enable the chirp (SG2)
w a0 2c 40 #Enable side-chain mixer

w a0 00 17 #Page 23
w a0 7c 00 35 9d d4 #Chirp start frequency of 100 Hz

w a0 00 18 #Page 24
w a0 08 00 00 28 71 #Chirp delta frequency of 0.295 Hz

w a0 00 1c #Page 28
w a0 40 ff ff ff ff #ADSR_Note
w a0 50 00 01 77 00 #Restart Timer = 2sec
w a0 54 00 00 bb 80 #Sustain Timer = 1sec
w a0 58 00 01 b4 e8 #Attack Timer = 200ms
w a0 5c ff ff 25 07 #Release Timer = 200ms (w.r.t -6dB sustain level)
w a0 60 ff fe 4c 21 #Decay Timer = 100 ms
w a0 64 20 13 73 9e #Sustain Level = 0.501 (~-6dB)

w a0 00 11 #Page 17
w a0 70 40 00 40 00 #Side-Chain Mixer Gain for SG2 = 1

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

```

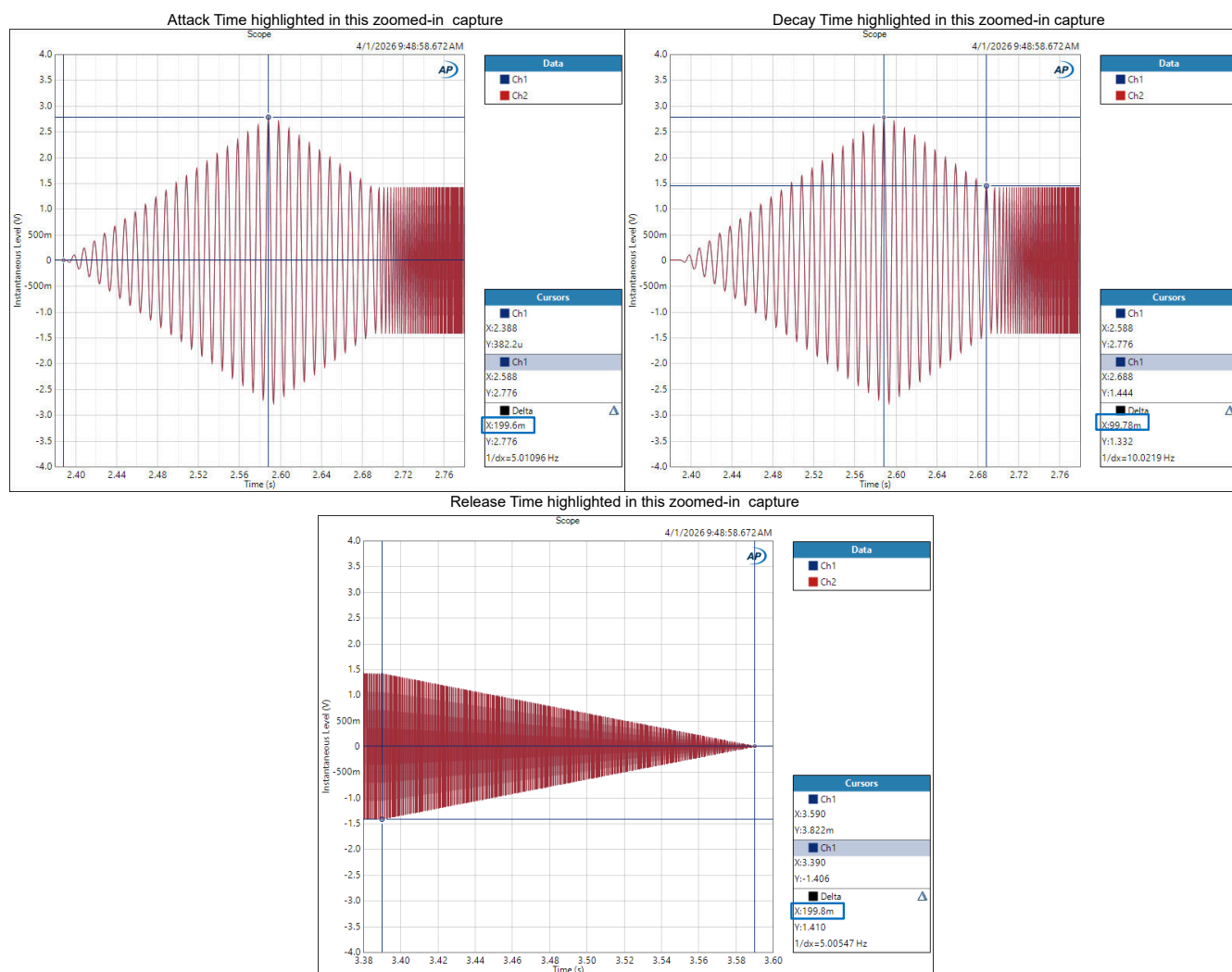


图 3-4. 起音、衰减和释音时间

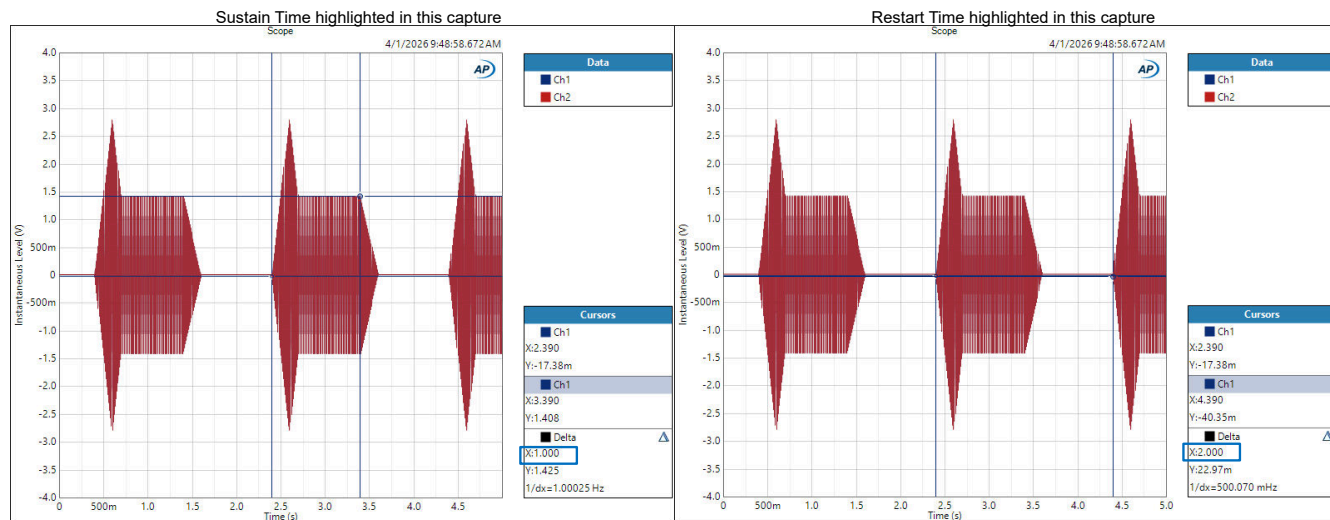


图 3-5. 延音和重启时间

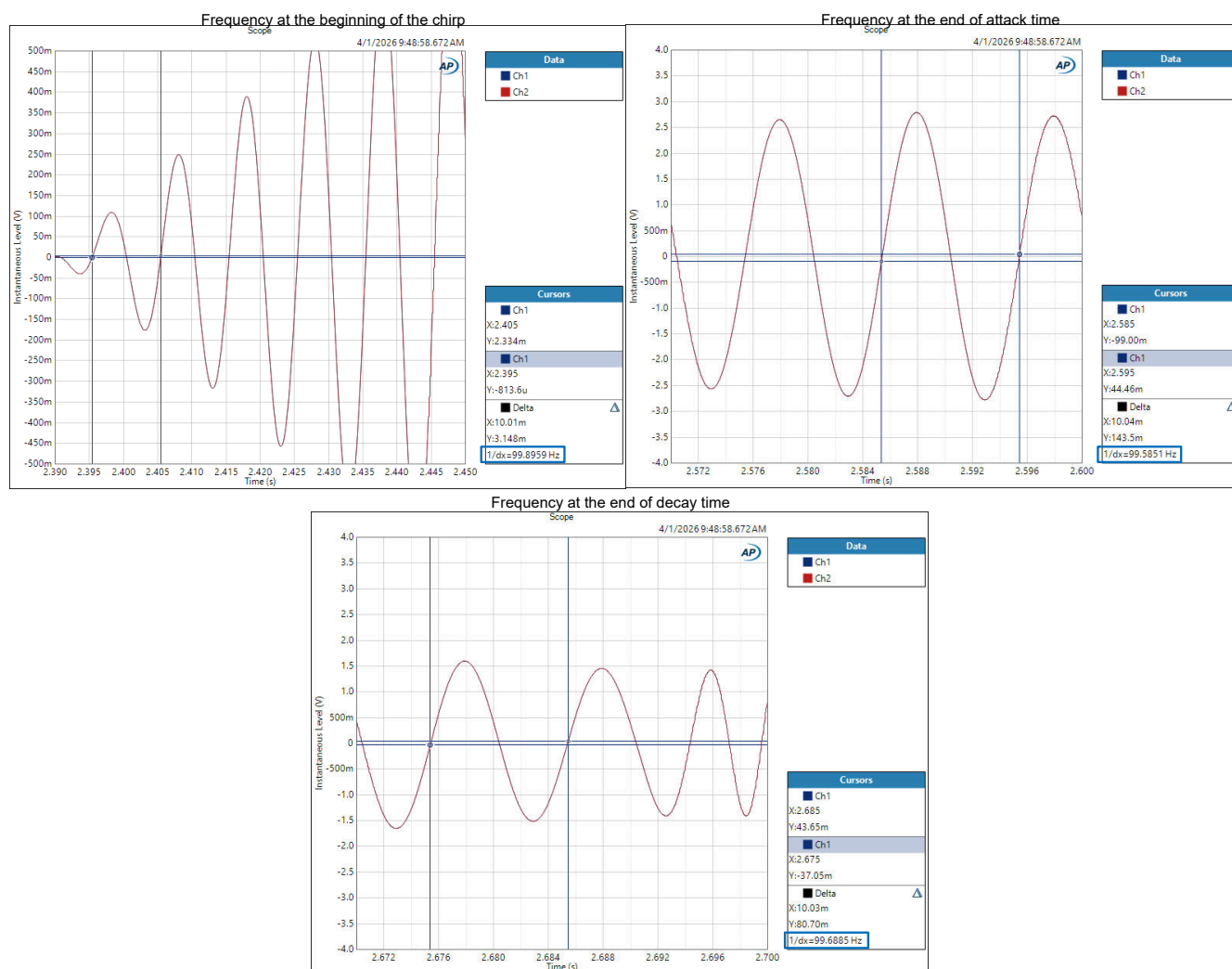


图 3-6. 线性调频脉冲开始频率

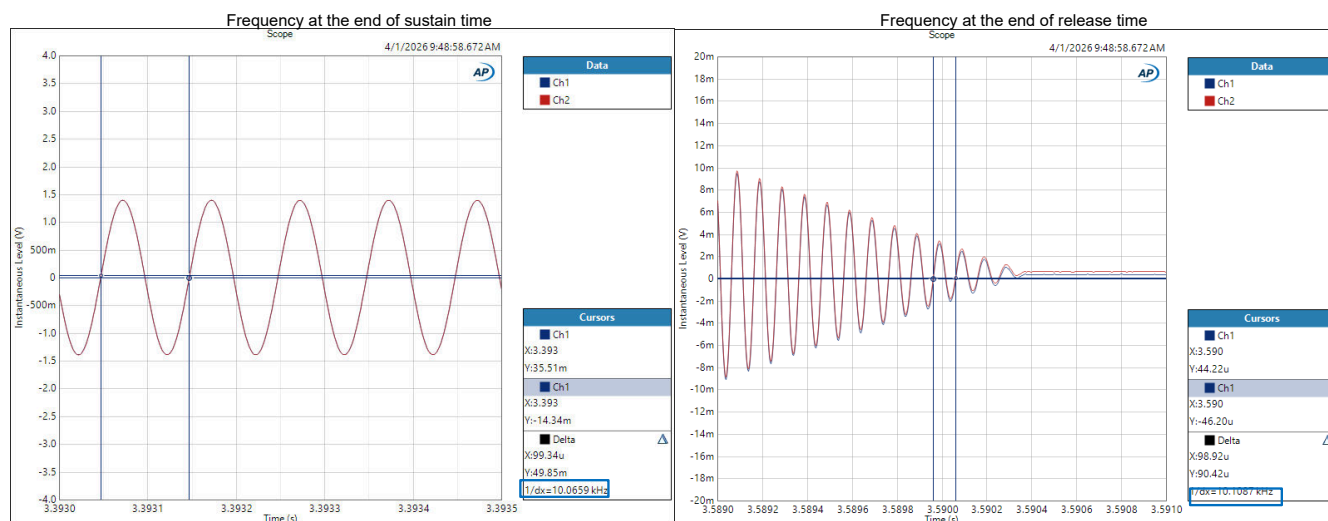


图 3-7. 线性调频脉冲停止频率

3.4.3 单稳态模式

在 ADSR 音符排序方面，单稳态模式与手动模式类似。唯一的区别是，线性调频脉冲的持续时间 t_{chirp} 通过设置延音计时器寄存器来配置。

要在单稳态模式下工作，在配置 ADSR 参数之前，需要将 ADSR 音符寄存器设置为 0xFFFFFFFF。器件加电后，向 ADSR 寄存器写入 0x00000001 即可开始单个线性调频信号脉冲。

在单稳态模式下，重启计时器和加电延迟计时器不适用，因此需要将这些寄存器编程为 0xFFFFFFFF。

3.4.3.1 使用 TAC5212EVM-K 的单稳态模式 I²C 配置示例

下面的代码用于启动单个线性调频脉冲周期。在编程参数之前，ADSR 音符设为 0xFFFFFFFF，并且器件加电后每次将其设为 0x00000001 时，就会触发一个线性调频脉冲周期。图 3-8 展示了单稳态线性调频脉冲周期的曲线。

```
w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 10
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled
w a0 29 00 #RX CH1 to DAC CH1 disabled

w a0 00 01 #Page 1
w a0 2d 04 #Enable the chirp (SG2)
w a0 2c 40 #Enable side-chain mixer

w a0 00 17 #Page 23
w a0 7c 00 35 9d d4 #Chirp start frequency of 100 Hz

w a0 00 18
w a0 08 00 00 1c 4f #Chirp delta frequency of 0.206 Hz

w a0 00 1c #Page 28
w a0 40 ff ff ff ff #ADSR_Note
w a0 50 ff ff ff ff #Restart Timer = NA
w a0 54 00 00 96 00 #Sustain Timer = 800msec
w a0 58 00 03 69 d0 #Attack Timer = 100ms
w a0 5c ff fe 4b 18 #Release Timer = 150ms (w.r.t -2.5dB sustain level)
w a0 60 ff ff c9 62 #Decay Timer = 400 ms
w a0 64 2f ff ae 6b #Sustain Level = 0.75 (~-2.5dB)

w a0 00 17 #Page 23
w a0 74 ff ff ff ff #Powerup Delay = NA

w a0 00 11 Page 17
w a0 70 40 00 40 00 #Side-Chain Mixer Gain for SG2 = 1

w a0 00 00 # goto page 0
w a0 76 0c # enable 2 DAC channels
w a0 78 40 # enable DAC

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

b # Breakpoint (Writing 0x00000001 into ADSR_Note will trigger a single chirp pulse)
#(Writing 0x00000001 again will trigger a second pulse)
w a0 00 1c #Page 28
w a0 40 00 00 00 01
w a0 00 00
```

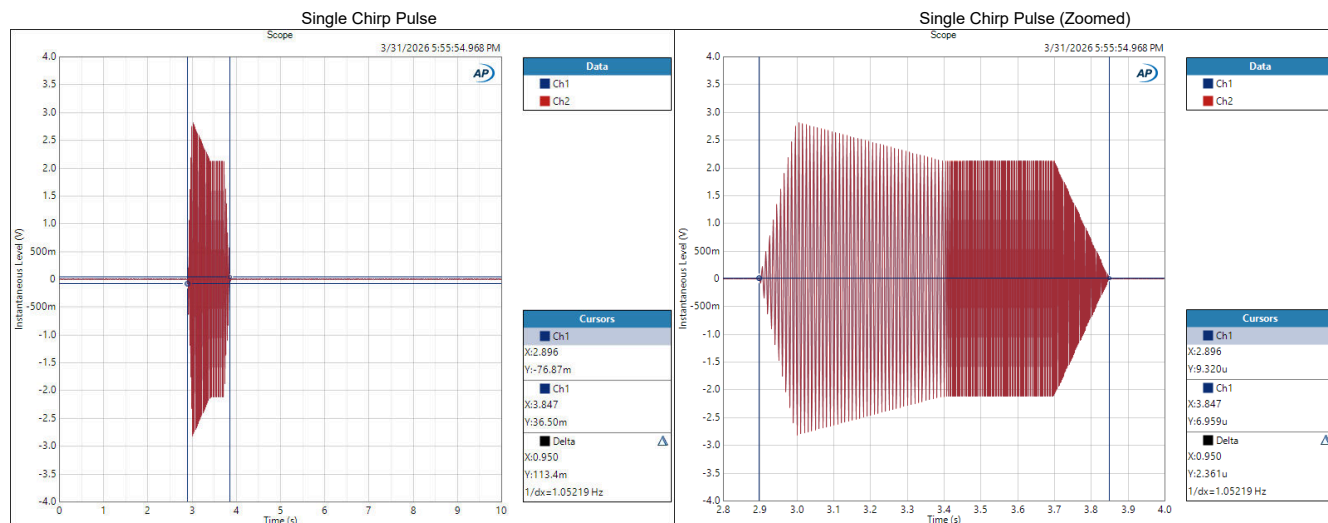


图 3-8. 单个线性调频脉冲

4 总结

本应用手册介绍了 TAx5x1x/TAx5x1x-Q1 系列音频器件上内置的信号发生器，并提供了配置它们的指南。SG1 发生器可用于使用单次“蜂鸣”指示系统事件的应用。类似地，SG2 发生器在更高采样率下可产生超出可听范围的线性调频脉冲，因此可用于涉及超声波生成和检测的应用。

5 参考资料

- [TAC5212 具有 119dB 动态范围 ADC 和 120dB 动态范围 DAC 的高性能立体声音频编解码器](#)
- [TAC5x1x 和 TAC5x1x-Q1 数字通道混频器 - 配置和应用](#)

6 修订历史记录

Changes from Revision * (October 2024) to Revision A (May 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月