

Application Brief

交流系列逻辑缓冲器的散热注意事项



Brandt Burgdorf and Emrys Maier

引言

交流逻辑系列产品提供一些在当今市场上速度超快、驱动强度超高的单端逻辑缓冲器。随着高速和重负载的出现，温度会大幅升高。在本文档中，我们通过一些示例展示了如何利用提供的热指标来确定应用特定的限制。

有许多不同的电子产品具有中高速数字信号驱动要求的特定用例。脉宽调制 (PWM) 常用于电机转速控制、功率调节、LED 控制和音频放大。通过使数字信号在高电平状态 (ON) 和低电平状态 (OFF) 之间交替，可产生 PWM 信号；通过改变脉冲宽度 (高电平状态信号的持续时间)、增加或减少占空比以及提高或降低频率，可改变 PWM 信号。数字缓冲器可用于重新驱动 PWM 信号，以适应各种频率和占空比的各种应用。



图 1. 机架式服务器

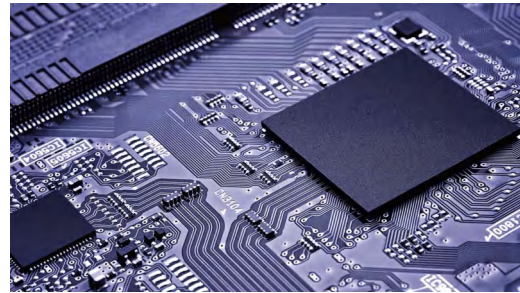


图 2. 印刷电路板布线

机架式服务器通常具有控制阻抗的布线，这需要强大的驱动器。交流逻辑系列支持直接驱动 $50\ \Omega$ 布线，并支持相对较高的速度和重负载。一般而言，12cm 以下的布线会增加电容而不会影响传输线路，而 12cm 以上的布线则需要控制阻抗和正确端接以减轻对传输线路的影响。要将 SN74AC244 等交流驱动器用于此类应用，必须选择与传输线路阻抗匹配的源端接。有关详细信息，请参阅[逻辑产品的设计注意事项](#)。

低压继电器在测试和测量以及其他工业应用中很常见。交流逻辑系列的高驱动强度和集成输出钳位二极管允许直接驱动低压继电器。这些继电器通常用于控制电流较高的负载，如伺服电机、音频放大器和温度传感器。低压继电器可通过 5V 和最高 30mA 的电流驱动。微控制器、FPGA 和 CPU 很少具有直接驱动这些设备所需的驱动强度水平。SN74AC244 能够以每通道 24mA 的电流驱动全部八个通道，这使得 SN74AC244 成为此应用的理想选择，并支持在系统中使用上述继电器。

功率计算

温度升高是由半导体器件的功耗引起的。为了准确计算 CMOS 逻辑门的功耗，我们必须定义几个术语和公式。

$$P_{TOTAL} = P_T + P_{LC} + P_S + P_{LRN} + P_{LRP} \quad (1)$$

在方程 1 中，有总功率 (P_{TOTAL})、静态功率 (P_S)、瞬态功率 (P_T)、容性负载功率 (P_{LC})、负电阻负载功率 (P_{LRN}) 和正电阻负载功率 (P_{LRP})。负载功率值 (P_{LC} 、 P_{LRN} 和 P_{LRP}) 具体指 CMOS 逻辑器件驱动这些负载所消耗的功率。功耗公式分量 P_S 、 P_{LRN} 和 P_{LRP} 可视为恒定功耗，不因工作频率而变化，而 P_T 和 P_{LC} 分量均与频率有关。

$$P_T = V_{CC}^2 C_{pd} f_i N_{SW} \quad (2)$$

在方程 2 中，有暂态功耗 (P_T)、功率耗散电容 (C_{pd})、电源电压 (V_{CC})、输入频率 (f_i)、通道切换次数 (N_{SW})。此公式假设所有通道都以相同的频率切换，并具有相同的功率耗散电容值。

$$P_{LC} = V_{CC}^2 C_L f_o N_{SW} \quad (3)$$

在方程 3 中，有容性负载功率耗散 (P_{LC})、电源电压 (V_{CC})、容性负载 (C_L)、输出频率 (f_o) 和通道切换次数 (N_{SW})。

$$P_S = V_{CC} I_{CC} \quad (4)$$

在方程 4 中，有静态功耗 (P_S)、电源电压 (V_{CC}) 和静态电源电流 (I_{CC})。

$$P_{LRN} = D_o (V_{CC} - V_{OH}) \left(\frac{V_{OH}}{R_{PD}} \right) \quad (5)$$

在方程 5 中，有负电阻负载功率耗散 (P_{LRN})、输出占空比 (D_o)、电源电压 (V_{CC})、输出高电平状态电压 (V_{OH}) 和输出下拉电阻 (R_{PD})。

$$P_{LRP} = (1 - D_o) (V_{OL}) \left(\frac{V_{CC} - V_{OL}}{R_{LP}} \right) \quad (6)$$

在方程 6 中，有正电阻负载功率耗散 (P_{LRP})、输出占空比 (D_o)、电源电压 (V_{CC})、输出高电平状态电压 (V_{OH}) 和输出上拉电阻 (R_{PU})。

在对 CMOS 逻辑门进行热计算时，通常可以忽略电阻和静态功耗值，因为这些值通常不会对总功耗产生很大的影响。为了完整起见，本文档中包含了这些计算，但在下面的示例中，您可以了解到为何这些值对于热耗散计算通常是不必要的。

以下各节提供了 SN74AC244 器件在常见应用中计算得出和经试验台验证的热性能。

应用 1：计算

SN74AC244 提供八个独立的缓冲器。在此应用中，我们将全部八个输入连接到单个 10MHz、50% 占空比时钟源，并使用每个输出驱动独立负载。使用共享时钟输入分成多路输出称为时钟扇出应用。

输出负载相当于大约 10 个 CMOS 器件输入，每个通道的总容性负载 (C_L) 为 56pF，每个通道的总电阻负载为 500k Ω (R_{LP} 和 R_{LN})。 C_L 是测试时本地可用的接近 50pF 的值。 R_{LP} 和 R_{LN} 值是根据电源电压 5V 和假设每个输入的最大输入漏电流为 1 μ A 计算得出的。当有 10 个并联输入时，在 5V 下最大为 10 μ A，相当于 500k Ω 。

首先，我们计算静态功耗值。在将值代入到给定的公式中之前，我们需要确定此负载条件下的 V_{OH} 和 V_{OL} 值。数据表提供了最坏情况下 4.5V 电源 V_{OH} 在 50 μ A 负载下为 $V_{CC} - 0.1V$ ， V_{OL} 在相同负载下为 0.1V。我们的负载是原来的十分之一，因此电压也是原来的十分之一，结果为 $V_{CC} - V_{OH} = 0.01V$ ， $V_{OL} = 0.01V$ 。

$$P_{S(max)} = V_{CC}I_{CC(max)} = 5 \cdot 40\mu A = 800\mu A \quad (7)$$

$$P_{LRN} = D_o(V_{CC} - V_{OH})\left(\frac{V_{OH}}{R_{PD}}\right) = 0.5(0.01)\left(\frac{4.99}{500k\Omega}\right) = 49.9nW \quad (8)$$

$$P_{LRP} = (1 - D_o)(V_{OL})\left(\frac{V_{CC} - V_{OL}}{R_{LP}}\right) = (1 - 0.5)(0.01)\left(\frac{5 - 0.01}{500k\Omega}\right) = 49.9nW \quad (9)$$

在本应用中，所有静态源的总功耗小于 1mW。四舍五入为 1mW，并选择功耗最高的封装 PW (TSSOP)，我们可以根据此功耗 (1mW) 和数据表中给出的 $R_{\theta JA}$ 126.2 $^{\circ}C/W$ 计算出温升。由 1mW 的功耗和相关的热阻值得出的温升小于 0.13 $^{\circ}C$ ，换句话说，可以忽略不计。需要明确的是，由于这些功耗值的影响很小，上述计算对于正常应用而言并非必要，但为了完整性起见，并说明在 CMOS 逻辑器件的大多数应用中可以忽略静态功耗的原因，此处包括了这些计算。

接下来看看动态功率耗散，它的功耗更大。 C_{pd} 值取自数据表，为 45pF。

$$P_T = V_{CC}^2 C_{pd} f_i N_{SW} = 5^2 \cdot 45p \cdot 10M \cdot 8 = 90mW \quad (10)$$

$$P_{LC} = V_{CC}^2 C_{Lfo} N_{SW} = 5^2 \cdot 56p \cdot 10M \cdot 8 = 112mW \quad (11)$$

这两个值相加得到 202mW，这是相当大的功耗。根据这些数字得出，器件采用 PW 封装时的温升约为 25.5 $^{\circ}C$ (0.202W \times 126.2 $^{\circ}C/W$ = 25.49 $^{\circ}C$)。

$$T_{J(min)} = T_{A(min)} + P_{TOTAL}R_{\theta JA} = -40 + 25.5 = -14.5^{\circ}C \quad (12)$$

$$T_{J(max)} = T_{A(max)} + P_{TOTAL}R_{\theta JA} = 125 + 25.5 = 150.5^{\circ}C \quad (13)$$

假设结温最高为 150 $^{\circ}C$ ，器件的环境工作温度最高为 125 $^{\circ}C$ ，则 SN74AC244 几乎可以在整个环境工作温度范围内以这种功率级别运行。在高端，器件限制为 124.5 $^{\circ}C$ ，以避免超过最高结温 150 $^{\circ}C$ 。

针对 DGS 封装 ($R_{\theta JA} = 123.5^{\circ}C/W$) 重复上述计算，得到温度升高 24.9 $^{\circ}C$ ，导致 $T_{J(max)}$ 为 149.9 $^{\circ}C$ 。温度升高表明 DGS 封装的热性能略有改善，并且此应用能够在整个温度范围内使用该器件。

应用 1：基准测试

在我们的实验中，我们只能测量器件的外壳温度，因此必须根据实验数据计算结温。用于本实验的 PCB 来自 14-24-LOGIC-EVM。这些电路板未根据应用报告 *半导体和 IC 封装热指标* 针对热导率进行优化，但确实代表了典型的双层电路板设计。

根据应用报告 *半导体和 IC 封装热指标*，“ $R_{\theta JA}$ 不但是封装的变量函数，而且是许多其他系统级特性（例如已安装该器件的印刷电路板 (PCB) 的设计和布局）的变量函数。实际上，测试板是一个焊接在器件引线上的散热器。更改测试板的设计或配置也会改变散热器的效率，并因此改变测得的 $R_{\theta JA}$ 。”

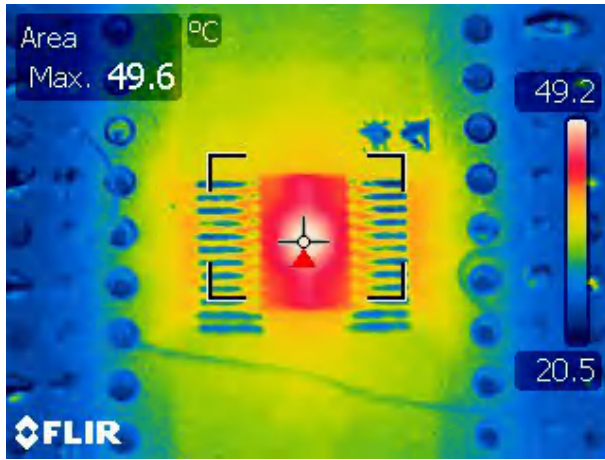


图 3. PW 封装在 10MHz、5V 电源、8 个通道切换 (每个通道 56pF 负载) 下运行的热感图像

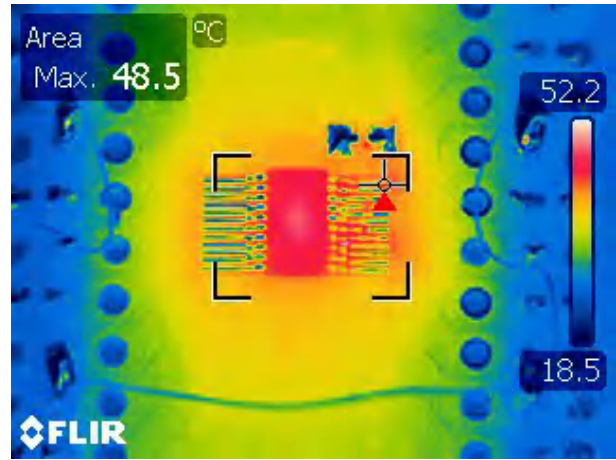


图 4. DGS 封装在 10MHz、5V 电源、8 个通道切换 (每个通道 56pF 负载) 下运行的热感图像

$$T_J = T_C + \psi_{JT} P_{TOTAL} \quad (14)$$

工作结温可以使用方程式 14 通过测得的外壳温度计算得出。每个封装的温度均在先前计算的条件下测量 ($T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5\text{V}$ 、 $f_{in} = 10\text{MHz}$ 、 $C_L = 56\text{pF}$ 、 $R_P = R_L = 500\text{k}\Omega$)，值在表 1 中提供。每种情况下计算得出的总功耗为 202mW。

表 1. 采用 PW 和 DGS 封装的 SN74AC244 的实验数据

	测量的外壳温度 ($^\circ\text{C}$)	Ψ_{JT} ($^\circ\text{C}/\text{W}$)	计算得出的结温	计算得出的温升	数据表指定的 $R_{\theta JA}$	计算得出的应用特定 $R_{\theta JA}$
PW	49.6	22.3	53.8	28.8	126.2	151.8
DGS	48.5	7.8	50.0	25	123.5	131.5

数据表提供的 $R_{\theta JA}$ 与根据本实验计算出的 PW 封装的应用特定 $R_{\theta JA}$ 之间存在很大差异。数据表计算的热阻值与实验得出的热阻值之差在应用报告 [半导体和 IC 封装热指标](#) 中进行了详细说明，不过我们可以在此简要重申，PCB 设计对器件的热性能有很大影响，并且此 PCB 并未针对热性能进行优化。

本实验的核心结论是，DGS 封装可显著节省空间，同时还可提高导热性。此外，根据数据表热规格计算出的 25.5°C 温升接近实验得出的 28.8°C 和 25°C 值，这证实了计算值是构建电路板之前估算热性能的有效方法，即使对于非理想的 PCB 设计也是如此。

应用 2：计算

在此应用中，我们再次使用 SN74AC244 并使用与 [应用 1：计算](#) 中所述的相同条件。与 [应用 1](#) 的区别在于封装和 PCB。在此应用中，我们使用 RKS (WQFN) 封装，并根据数据表中的建议，测试一块散热焊盘悬空的 PCB 和另一块散热焊盘连接到接地平面的 PCB。

有关详细信息，请参阅 [应用 1：计算](#)，因为该应用的负载和功率耗散计算是相同的。

此应用之前计算的功耗为 202mW。在 RKS 封装中 ($R_{\theta JA} = 67.7^{\circ}\text{C/W}$)，SN74AC244 预期温升约为 13.7°C ($0.202\text{W} \times 67.7^{\circ}\text{C/W} = 13.67^{\circ}\text{C}$)，因此在 $T_A = 25^{\circ}\text{C}$ 时结温为 38.7°C 。

$$T_{J(\min)} = T_{A(\min)} + P_{TOTAL}R_{\theta JA} = -40 + 13.7 = -26.3^{\circ}\text{C} \quad (15)$$

$$T_{J(\max)} = T_{A(\max)} + P_{TOTAL}R_{\theta JA} = 125 + 13.7 = 138.7^{\circ}\text{C} \quad (16)$$

假设结温最高为 150°C ，器件的最高环境工作温度为 125°C ，根据计算得出的温升，SN74AC244 能够在整个环境工作温度范围内以该功率级别持续运行。

应用 2：基准测试

在我们的实验中，我们只能测量器件的外壳温度，因此必须根据实验数据计算结温。本实验使用的一块 PCB 来自 [14-24-LOGIC-EVM](#)，而另一块是经过修改的版本，其中含有将散热垫连接到地的通孔，同时保持所有其他电路板功能、层叠和几何形状。这些电路板未根据应用报告 [半导体和 IC 封装热指标](#) 针对热导率进行优化，但确实代表了典型的双层电路板设计。

根据应用报告 [半导体和 IC 封装热指标](#)，“ $R_{\theta JA}$ 不但是封装的变量函数，而且是许多其他系统级特性（例如已安装该器件的印刷电路板 (PCB) 的设计和布局）的变量函数。实际上，测试板是一个焊接在器件引线上的散热器。更改测试板的设计或配置也会改变散热器的效率，并因此改变测得的 $R_{\theta JA}$ 。”

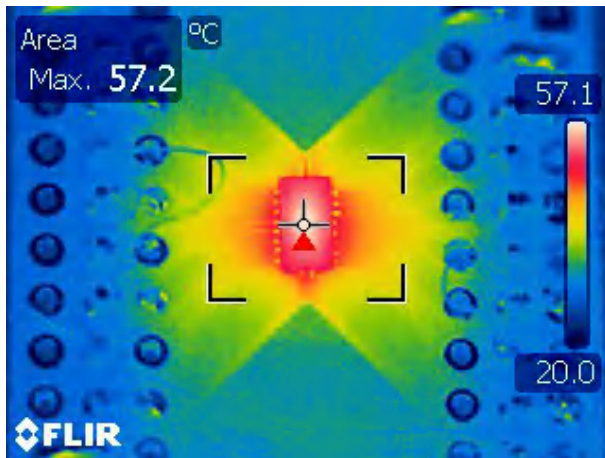


图 5. RKS 封装在 10MHz、5V 电源、8 个通道切换（每个通道 56pF 负载，散热焊盘连接悬空）下运行的热感图像

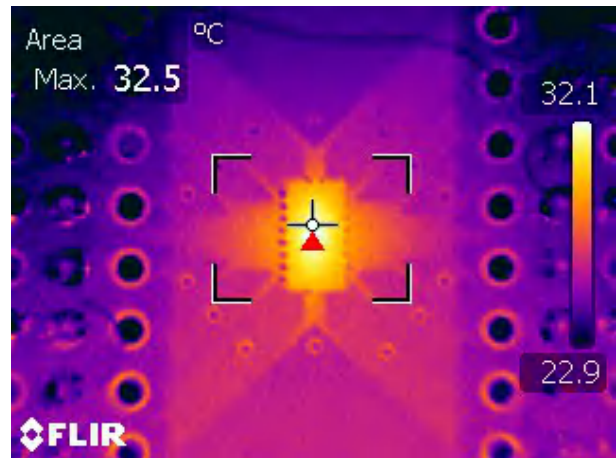


图 6. RKS 封装在 10MHz、5V 电源、8 个通道（每个通道 56pF 负载，散热焊盘连接到接地平面）下运行的热感图像

工作结温可以使用 [方程式 14](#) 通过测得的外壳温度计算得出。每个封装的温度均在先前计算的条件下测量 ($T_A = 25^{\circ}\text{C}$ 、 $V_{CC} = 5\text{V}$ 、 $f_{in} = 10\text{MHz}$ 、 $C_L = 56\text{pF}$ 、 $R_P = R_L = 500\text{k}\Omega$)，值在 [表 1](#) 中提供。每种情况下计算得出的总功耗为 202mW。

表 2. 采用 RKS 封装的 SN74AC244 的实验数据

	测量的外壳温度 ($^{\circ}\text{C}$)	Ψ_{JT} ($^{\circ}\text{C/W}$)	计算得出的结温 ($^{\circ}\text{C}$)	计算得出的 ⁽¹⁾ 温升 ($^{\circ}\text{C}$)	数据表指定的 $R_{\theta JA}$ ($^{\circ}\text{C/W}$)	计算得出的 ⁽²⁾ 应用特定 $R_{\theta JA}$ ($^{\circ}\text{C/W}$)
带悬空散热焊盘的 RKS	57.2	10.3	59.3	34.3	67.7	169.7

表 2. 采用 RKS 封装的 SN74AC244 的实验数据 (续)

带接地散热焊盘的 RKS	32.5	10.3	34.6	9.6	67.7	47.4
-----------------	------	------	------	-----	------	------

- (1) 相对于环境温度的温升, $T_A = 25^\circ\text{C}$
 (2) $R_{\theta JA}$ 的计算公式为 $R_{\theta JA} = (T_J - T_A)/P_{TOTAL}$

如前一应用中所述, PCB 设计对器件的热性能具有巨大影响。所提供的数据表明, 通过按照数据表建议将导热焊盘连接到底层接地平面, RKS 封装的热性能得到显著改善。凭借良好的散热设计, RKS 封装具有出色的散热特性, 并且比其他封装选项更节省空间。

商标

所有商标均为其各自所有者的财产。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司