

Technical White Paper

适用于 STAR-Tiger SpaceFibre 路由交换机的航空级电源



Steve Parkes, PhD
(CTO, STAR-Dundee)

Written in collaboration with Javier Valle, PhD
(Space Power Products, Texas Instruments)

摘要

现代航空级现场可编程门阵列 (FPGA) 实现了全新的系统架构并提高了数据吞吐量。FPGA 的这些进步需要相关技术能够支持高数据速率的数据处理应用。SpaceFibre 是一种专为航空飞行应用而设计的高性能、高可用性数据链路和网络技术，此类应用使用该技术将数据从仪器传输到航空飞行机载处理和存储元件，以及将数据发送到地面的下行链路发送器。STAR-Tiger 是一款 10 端口 SpaceFibre 路由交换机，具有 STAR-Dundee 开发的 100Gbit/s 分割带宽。本文详细讨论了 STAR-Tiger SpaceFibre 路由交换机的电源设计。

内容

1 SpaceFibre 和 STAR-Tiger.....	2
2 STAR-Tiger 电源设计.....	4
2.1 电源输入.....	5
2.2 KU060 电源轨.....	6
2.3 电源序列.....	7
2.4 故障保护.....	7
3 结语.....	8
4 致谢.....	8

插图清单

图 1-1. STAR-Tiger SpaceFibre 路由交换机.....	2
图 1-2. STAR-Tiger 路由交换板布置.....	3
图 1-3. STAR-Tiger 电源板.....	3
图 1-4. STAR-Tiger FPGA.....	3
图 1-5. 外壳中的 STAR-Tiger 配置板.....	3
图 2-1. STAR-Tiger 电源方框图.....	4
图 2-2. STAR-Tiger 电源板.....	5

表格清单

表 2-1. SpaceFibre 路由交换机中的 KU060 电源轨.....	6
--	---

商标

Xilinx® is a registered trademark of Xilinx Incorporated.

所有商标均为其各自所有者的财产。

1 SpaceFibre 和 STAR-Tiger

SpaceFibre 是用于航天器机载数据处理应用的最新一代 **SpaceWire** 网络技术。**SpaceFibre** 通过电气或光纤电缆运行，以非常高的数据速率工作，并提供内置的服务质量 (QoS) 以及故障检测、隔离和恢复 (FDIR) 功能。

SpaceFibre 提供了高性能、高可靠性和高可用性，使其成为许多要求苛刻的网络应用（包括航天器有效载荷数据处理）的理想选择。**SpaceFibre** 网络由链路、端点和路由交换机组成。链路将端点和路由交换机连接在一起，形成 **SpaceFibre** 网络。

图 1-1 展示了 **STAR-Tiger SpaceFibre** 路由交换机，该交换机用于在仪器、批量存储器、数据压缩器、数据处理器和下行链路变送器之间以高数据速率传输数据。该交换机还用于提供控制计算机使用的控制网络，以管理网络和连接到网络的设备。**STAR-Tiger** 路由交换机是使用 **STAR-Dundee SpaceFibre IP** 实现的高性能 **SpaceFibre** 路由交换机。



图 1-1. STAR-Tiger SpaceFibre 路由交换机

如图 1-2 所示，**STAR-Tiger** 包含三个电路板：

1. 电源板（底部），具有标称和冗余电源输入选项并将五个主电源轨提供给 FPGA。其他电源轨由另外两个电路板上的稳压器提供。使用德州仪器 (TI) 航空级电源元件。
2. 包含 Xilinx® KU060 FPGA 的 FPGA 板（中间）。该 PCB 封装适用于商用器件、工业器件或抗辐射器件。我们使用了工业级 FPGA。FPGA 周围有六个承载 **SpaceFibre** 电信号的 Elara 连接器。每个连接器提供四个 **SpaceFibre** 通道。两个连接器各承载一个四通道端口，另外四个连接器各承载两个双通道端口。
3. 配置和清理板（顶部），用于配置和监测 KU060 FPGA。可从 EEPROM 或通过 **SpaceWire** 接口进行配置。EEPROM 可以通过 **SpaceWire** 进行编程。

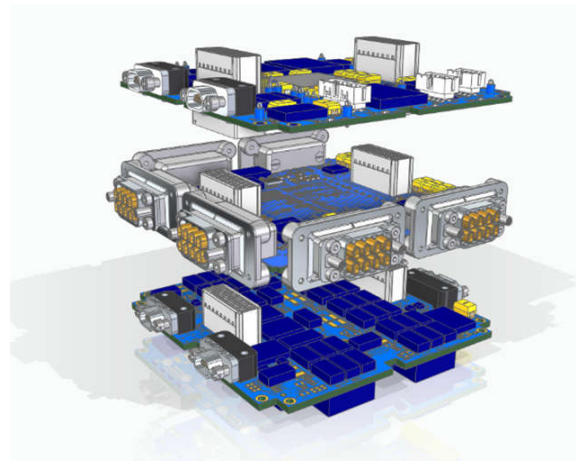


图 1-2. STAR-Tiger 路由交换板布置

图 1-3 至图 1-5 以与 STAR-Tiger 外壳的不同集成阶段展示了这三个电路板。

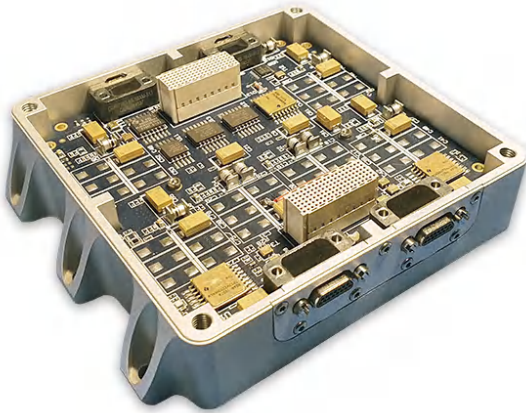


图 1-3. STAR-Tiger 电源板

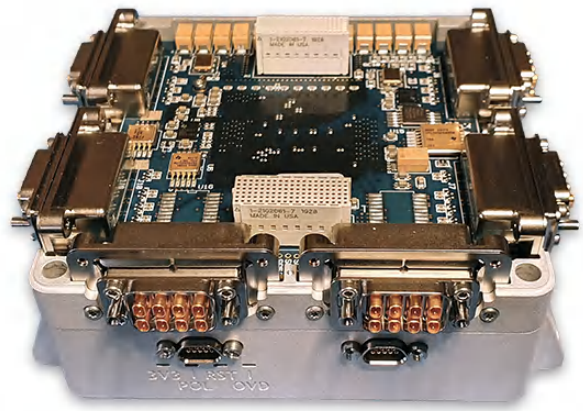


图 1-4. STAR-Tiger FPGA

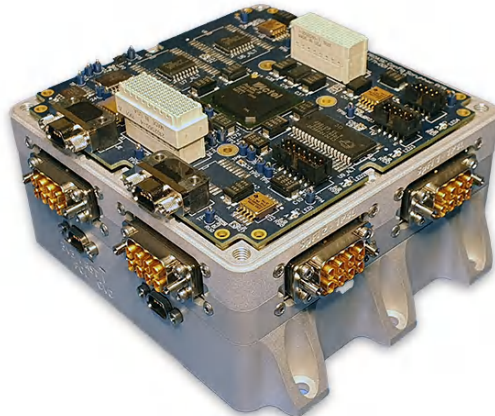


图 1-5. 外壳中的 STAR-Tiger 配置板

STAR-Tiger SpaceFibre 路由交换机构成了将仪器、数据处理和下行链路遥测元件连接在一起的 SpaceFibre 网络的核心。STAR-Tiger 在四通道端口和双通道端口上的数据速率分别高达 19Gbps 和 9.6Gbps，聚合吞吐量（两个方向上的所有端口）约为 200Gbps。SpaceFibre 路由交换机是一种航空飞行技术就绪度 (TRL) 5-6 级设计。

2 STAR-Tiger 电源设计

STAR-TIGER 交换机中的电源板为用于实现路由交换机的 Xilinx KU060 FPGA 提供主电源轨。图 2-1 中显示了 STAR-Tiger 电源设计，图 2-2 中显示了电路板的照片。STAR-Tiger 电源板使用德州仪器 (TI) 的以下航空级电源器件：TPS7H2201-SP、TPS50601A-SP、TPS7H4001-SP、TPS7H1101A-SP 和 TPS7A4501-SP。所有这些器件均为 V 级器件，耐受高达 100krad(Si) 的电离辐射总剂量 (TID)，LET = 75MeV-cm²/mg。

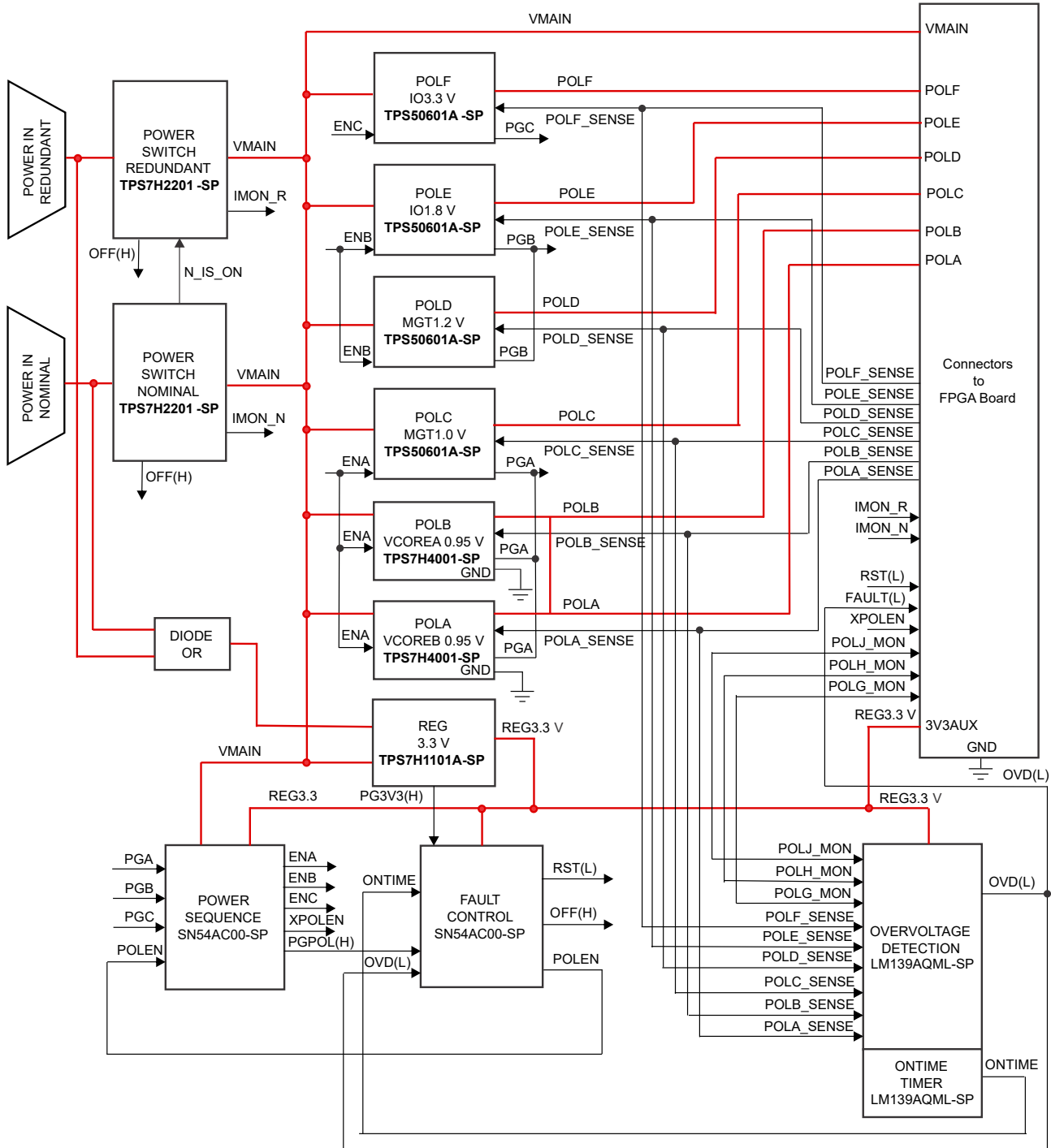


图 2-1. STAR-Tiger 电源方框图

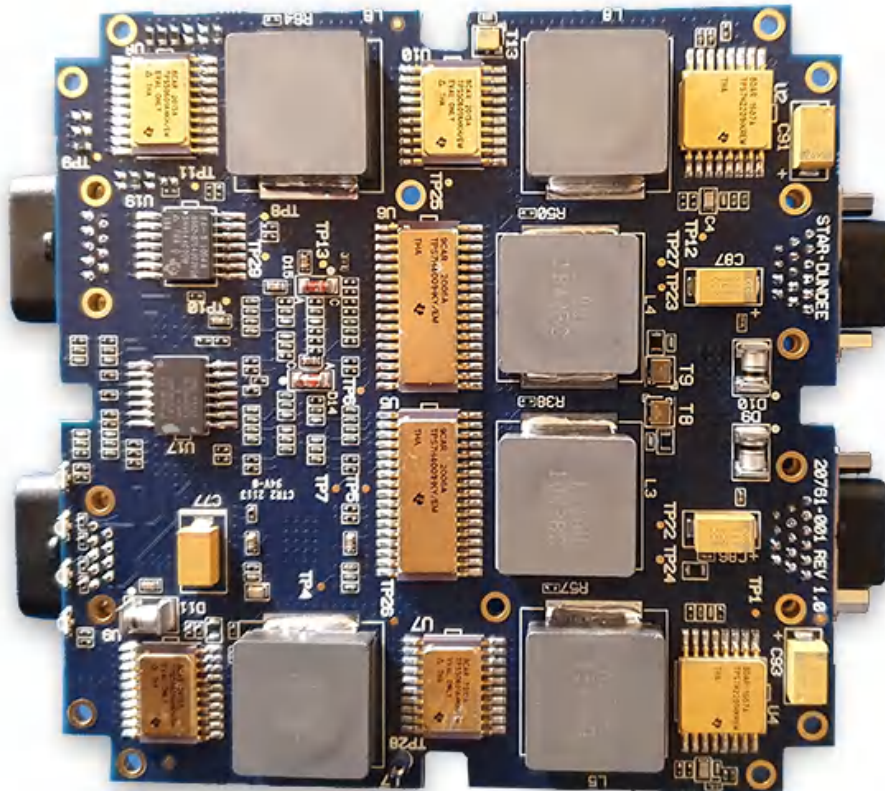


图 2-2. STAR-Tiger 电源板

2.1 电源输入

电源板有两个电源输入：PWR-N 和 PWR-R（分别为标称电源和冗余电源）。电源输入标称电压为 $5V \pm 5\%$ ，最高 12A。每个电源输入均连接至 TPS7H2201-SP 器件，该器件是一个电源开关，用于将电源从标称或冗余电源输入切换到一系列负载点 (POL) 转换器。电源开关由使用 OFF(H) 信号的故障检测电路控制，该信号在置为有效时会关闭电源开关。在正常运行期间，只提供一个电源开关。

为标称电源输入施加电源时，标称电源开关打开，冗余电源开关关闭。仅为冗余电源输入施加电源时，标称电源开关关闭，冗余电源开关打开。为标称和冗余电源输入施加电源时，标称电源开关打开，冗余电源开关关闭，因此仅从标称电源输入取电。

电源开关可保护 SpaceFibre 路由开关免受反极性和高达 7V 的过压影响。开关 5V 电源轨可为多个 POL 直流/直流转换器和一个线性稳压器提供主电源电压 (Vmain)。这些器件均可在高达 7V 的输入电压下工作。电源开关提供过压保护，能够在输入电压超过最大电源输入电压时关闭 Vmain 电源。

电源开关具有过流和过热保护功能以及电流检测输出。过流限制设置为最大 17.6A，其中考虑正常最大电流、上电期间的浪涌电流以及过流限制设置的 20% 容差。当过流情况出现大约 1ms 时，电源将关闭。有两个电流检测输出 IMON，每个电源开关器件上都有一个。

2.2 KU060 电源轨

来自电源开关的 Vmain 用于驱动 POL 转换器，该转换器将 POLA、POLB、POLC、POLD、POLE 和 POLF 输出电压提供给 KU060。对于 Xilinx KU060 FPGA，它们对应于 VCOREA0.95V、VCOREB0.95V、MGT1.0V、MGT1.2V、IO1.8V 和 IO3.3V 电源轨。两个 TPS7H4001-SP 稳压器提供内核电压轨电源 (POLA、POLB)，四个 TPS50601A-SP 稳压器用于 POLC、POLD、POLE 和 POLF。每个 POL 转换器的输出都会传递到电源板上的连接器，用于为 FPGA 和其他板供电。对于 STAR-Tiger 中使用的 Xilinx KU060 FPGA，VCOREA0.95V 和 VCOREB0.95V 连接在一起。

还为另一个连接器上的每个 POL 转换器提供了电压检测信号。每个检测信号都靠近 FPGA 板上的负载连接，并检测负载处的电压，以便每个 POL 都可将电压调整到所需的电平。

每个 POL 转换器都有一个输出欠压和过压检测电路，此电路会检查输出电压是否处于标称值的 94 - 106% (典型值)、97 - 103% (最坏情况) 范围内。如果此电压超出标称值的 91 - 109% (典型值)、90 - 110% (最坏情况)，该器件的电源正常 (PG) 引脚会取消置为有效，将相应的 PGx 信号拉低，该信号会通过 POL 转换器链传播，从而导致 PGPOLx(H) 取消置为有效。使用单独的过压检测电路来提高过压阈值的精度。

每个 POL 转换器都由 EN 输入启用，并通过将开漏电源正常信号置为有效来指示输出何时达到或接近所需的输出电压。POL 转换器分为三组：

- POLA、POLB 和 POLC (分别为 KU060 VCOREA0.95V、VCOREB0.95V 和 MGT1.0V)
- POLD 和 POLE (分别为 KU060 MGT1.2V 和 IO1.8V)
- POLF (KU060 IO3.3V)

组中的 POL 由相同的使能信号启用，仅当组中的所有 POL 均已达到接近其标称输出电压时，才会生成 PG。具体分组如下：

- A 组由 ENA 启用，生成 PGA：POLA、POLB 和 POLC
- B 组由 ENB 启用，生成 PGB：POLD、POLE
- C 组由 ENC 启用，生成 PGC：POLF

表 2-1 显示了 SpaceFibre 开关中使用的 KU060 电源轨、最大电流能力、动态负载以及设计这些电源轨时所对应的电压瞬变汇总。

表 2-1. SpaceFibre 路由交换机中的 KU060 电源轨

直流/直流转换器	KU060 轨	输出电压 (V)	电流能力 (A)	最大动态负载 (A)	最大动态负载下的电压瞬变 (mV)
TPS7H4001-SP (POLA、POLB)	VCCINT VCCINTIO VCCBRAM	0.950	36	8	±27
TPS50601A-SP (POLC)	VMGTAVCC	1.000	6	2	±10
TPS50601A-SP (POLD)	VMGTAVTT VMGTAVTTRCAL	1.200	6	2	±10
TPS50601A-SP (POLE)	VCCAUX VCCAUXIO SYSMON1.8V VCCO1.8V	1.800	6	2	±12
TPS50601A-SP (POLF)	VCCO3.3V	3.218	6	4	±23

POLF 配置为 3.218V (而不是 3.3V)，以便在 KU060 的最大工作电压和绝对最大额定电压之间留出足够的裕度。最大工作电压包括所有条件下的稳压和过压检测要求。

2.3 电源序列

电源时序电路用于确定为每个组供电的顺序。对于 KU060 FPGA，遵循以下顺序：

- A 组、POLA、POLB 和 POLC (V_{CORE0.95V} 和 MGT1.0V)，当 V_{main} > a 阈值电压时启用
- B 组、POLD 和 POLE (MGT1.2V 和 IO1.8V)，在 PGA 被置为有效 (即 POLA、POLB 和 POLC 均已达到接近其标称电压) 时启用
- C 组、POLF (IO3.3V)，在 PGB 被置为有效 (即 POLD 和 POLE 均已达到接近其标称电压) 时启用
- 当 PGC 被置为有效时，电源时序电路会将 PGPOLx(H) 信号置为有效，即当所有 POL 转换器均已达到接近其标称电压并保持该电压时，PGPOLx(H) 信号置为有效。

2.4 故障保护

为了确保在其中一个 POL 转换器发生故障时关闭所有 POL 转换器，EN 链上的上游转换器由故障控制电路禁用。

Xilinx KU060 FPGA 在电源轨上具有严格的容差，并且具有接近工作电压的过压限制。这意味着无法使用来自 POL 转换器的电源正常信号进行过压检测。使用了单独的过压检测电路。它包括一个电压基准 (LM4050QML-SP) 和一组比较器 (LM139AQL-SP)，每个 POL 转换器一个，将检测到的电压与最大允许值进行比较。如果检测到过压，过压检测电路会将 OVD(L) 信号置为有效。此外，电源板上还有三个额外的过压检测电路，可用于监控 STAR-Tiger 单元中其他电路板上的电压，并在发生潜在破坏性故障时关闭该单元。其他电路板上的额外 POL 转换器由这些电路板上的过压电路进行监控。如果检测到过压，则将 FAULTx(L) 信号置为有效，用于驱动电源板上的 OVD(L) 信号，从而禁用电源。

在 STAR-Tiger 单元中，为其他电路板上的外部 POL 转换器提供了额外的 POL 使能信号 XPOLEN。当 XPOLEN 被置为有效时，外部 POL 转换器被启用。

故障控制电路包含一个复位计时器 ONTIME (LM139AQL-SP) 和一些逻辑门 (SN54AC00-SP)，它们由 3.3V 稳压器 TPS7H1101A-SP (由 V_{main} 供电) 供电。当输入电源开关打开时，计时器由稳压器供电，并且输出在上电超时时间内保持有效。该上电超时设置为比 POL 转换器全部上电以及将 PGC 置为有效的最大预期时间更长。在这个初始加电间隔期间，不会检测到任何故障。上电超时也用于提供系统复位信号。可以检测到以下故障：

- POL 转换器在预期的时间段内未达到其电源正常状态。在上电超时计时器到期之前未置为有效 PGPOLx(H) 可以检测到这种情况。其他电路板上的 POL 转换器是线性稳压器，不具有电源正常输出。
- 一个或多个 POL 转换器发生过压、欠压或过热。POL 转换器检测到这种故障条件时，会将电源正常信号取消置为有效，该信号沿 POL 电源正常和电源使能链传播，导致 PGPOLx(H) 取消置为有效。当 PGPOLx(H) 在上电计时器过期后的任何时间取消置为有效时，会检测到故障。
- 过压检测电路检测到其中一个检测电压已超过设定的阈值，有损坏 FPGA 的危险。当在任何检测到的电压上检测到这种情况时，OVD(L) 信号置为有效。
- FPGA 板上还有两个线性稳压器。POLH 是一款 TPS7H1101A-SP LDO 稳压器，提供 1.2V VMGTAVTTRCAL，POLJ 是一款 TPS7A4501-SP 线性稳压器，为 FPGA 板上的 SpaceWire 收发器提供 3.3V 电压。POLH 和 POLJ 也由电源板上的过压检测电路进行监控。
- POLH 和 POLJ 由电源板上的过压检测器通过信号 POLH_MON 和 POLJ_MON 进行监控。POLG_MON 用于监控 FPGA 板上的 MGTVCCAUX 电源轨。
- 在配置和清理电路板上还有三个 TPS7A4501-SP 线性稳压器，它们由本地过压比较器进行监控。当检测到过压故障时，FAULTx(L) 信号变为低电平。FPGA 和其他电路板上的 FAULTx(L) 连接到 PSU 板上的 OVD(L)，因此当 FAULTx(L) 变为低电平时，电源开关将关闭，POL 转换器将被禁用。
- FPGA 或 FPGA 板的过热由 TMP461-SP 温度传感器检测。此传感器位于 FPGA 板上，可监测本地 (板) 或远程 (FPGA) 温度，并在发生过热情况时将 FAULTx(L) 输出置为有效。

发生故障时，故障控制电路会禁用 POL 转换器并将 OFF(H) 信号置为有效，从而关闭两个电源开关。故障控制电路和比较器由 3.3V 稳压器 (REG_3V3) 供电，该稳压器直接由 5V 标称输入或冗余输入供电。由于负载较低，因此使用二极管 ORing 将这两个电源组合在一起以提供 REG_3V3 电源。由于故障控制电路未被电源开关关闭，因此一旦发生故障，电源开关将保持禁用状态。要从这种故障情况中恢复，请将标称和冗余 5V 输入断电，然后再次打开其中一个。

REG_3V3 电源还为其他电路板提供 3V3AUX 电源，用于为这些电路板上的过压检测电路供电。

3 结语

现代 FPGA 对卫星中高数据速率数据处理应用的支持需求显著增加。使用 STAR-Dundee 提供的 SpaceFibre 网络协议实现的 STAR-Tiger 路由交换机成功演示了支持这些高需求的数据传输。本文详细讨论了这款 SpaceFibre 路由交换机的航空级电源设计。电源设计包括冗余电源输入、时序控制和故障保护，可在卫星应用中提供稳健可靠的系统级设计。

4 致谢

STAR-Tiger SpaceFibre 路由交换机是欧盟 Hi-SIDE 项目有效载荷数据处理网络的主要元件。Hi-SIDE 项目根据第 776151 号赠款协议获得了欧盟 Horizon 2020 研究和创新计划的资助。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司