



摘要

OA TC1 要求对 100Base-T1 PHY 进行不同的测试。本文档介绍了将 DP83TC811R/S 置于所需测试模式下进行这些不同测试的步骤。

DP83TC811 的 TC1 测试期间使用的软件和硬件配置可在本文档中找到。此配置已经在不同的 OA 合规性测试中进行了 IEEE 一致性测试、EMI/EMC 测试和互操作性测试，并应被视为最低要求。我们有可能根据客户的系统用例进一步改进，增加额外的硬件和软件配置。

内容

1 引言.....	2
2 硬件配置.....	3
2.1 原理图.....	3
3 软件配置.....	5
4 测试 PMA.....	9
4.1 PMA 测试步骤.....	9
5 测试 IOP：链路建立和链路断开.....	10
5.1 IOP 测试步骤.....	10
6 测试 SQI.....	11
6.1 SQI 测试步骤.....	11
6.2 链路质量的 SQI 映射.....	11
7 测试 TDR.....	12
7.1 TDR 测试步骤.....	12
8 测试 EMC/EMI.....	13
9 修订历史记录.....	13

插图清单

图 2-1. 电源网络.....	3
图 2-2. MDI 和晶体原理图.....	4

表格清单

表 2-1. 电源参数、元件和值.....	3
表 2-2. 晶体和 MDI 参数、元件和值.....	4
表 3-1. 主模式配置.....	5
表 3-2. 从模式配置.....	7
表 4-1. PMA 测试模式编程.....	9
表 6-1. 从 8 位到 3 位的 SQI 映射.....	11
表 7-1. TDR 运行步骤.....	12

商标

所有商标均为其各自所有者的财产。

1 引言

DP83TC811 已根据以下 OPEN Alliance (OA) 规范进行了评估：

- OPEN Alliance 100BASE-T1 收发器 EMC 测试规范 - 版本 1.0，作者：FTZ Zwickau e.V.
- OPEN Alliance 100BASE-T1 互操作性操作套件 1.0 版，作者：C&S Group、GmbH
- OPEN Alliance 100BASE-T1 物理编码子层 (1.0 版)、PHY 控制 (1.0 版) 和物理介质连接 (1.2 版) 测试规范，作者：新罕布什尔大学 (UNH) 互操作性实验室。

此应用手册提供了用于上述所有测试唯一硬件与软件配置的详细信息。

本文档还提供了这些测试所需的详细步骤，以协助客户实施相应的 ECU 级别测试。

2 硬件配置

2.1 原理图

原理图和 MDI 的正确元件、参考时钟和功耗网络对于 100Base-T1 PHY 的性能都非常重要。本节记录了 OA TC1 测试期间使用的建议原理图和元件值。

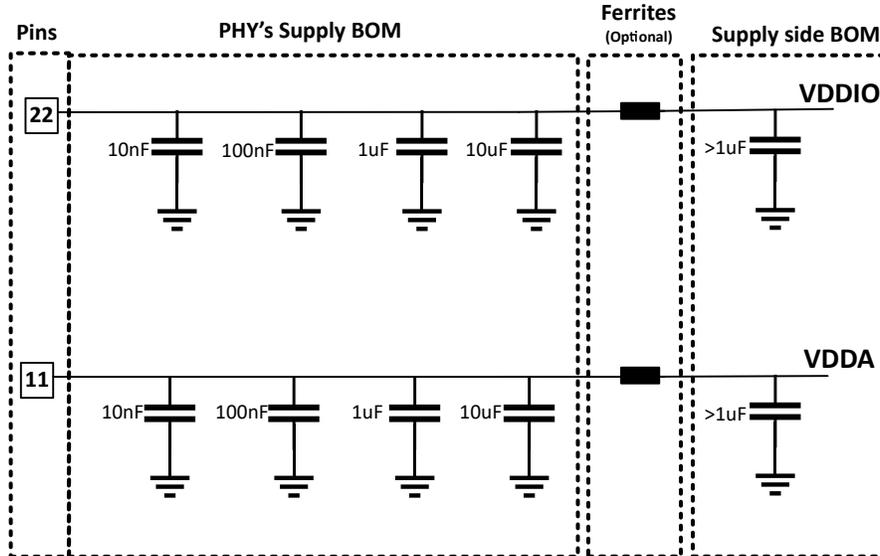


图 2-1. 电源网络

表 2-1. 电源参数、元件和值

参数/元件	容值
V _{DDIO}	1.8V、2.5V 或 3.3V
去耦电容器 V _{DDIO}	10nF、100nF、1uF、10uF
(可选) 铁氧体磁珠 V _{DDIO}	100MHz 下为 1kΩ (BLM18AG102SH)
V _{DDA}	3.3V
去耦电容器 V _{DDA}	10nF、100nF、1uF、10uF
(可选) 铁氧体磁珠 V _{DDA}	100MHz 下为 1kΩ (BLM18AG102SH)

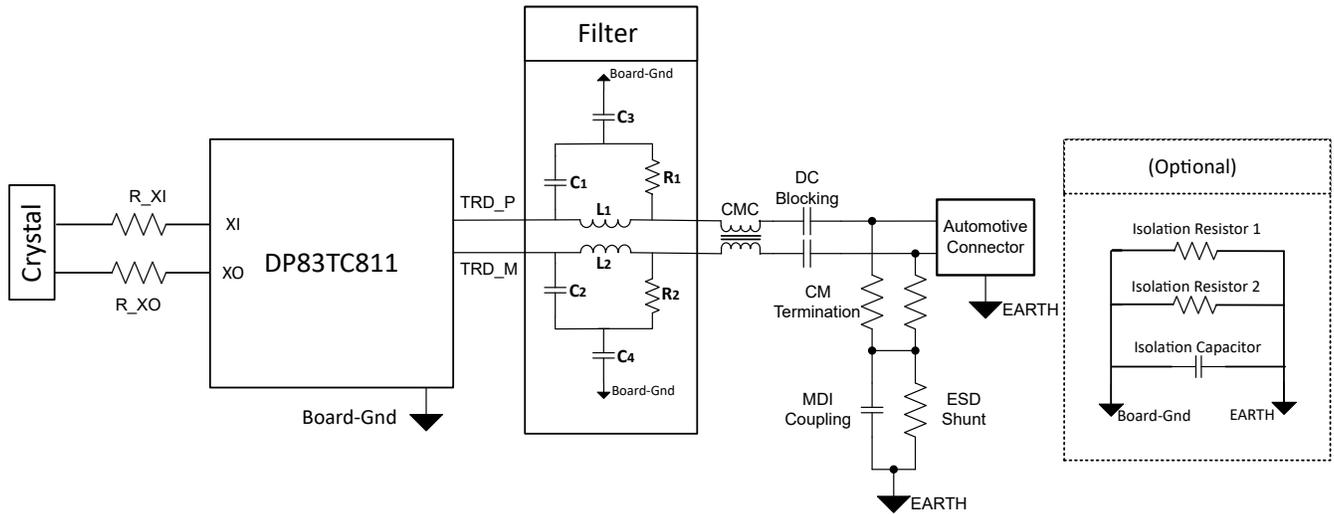


图 2-2. MDI 和晶体原理图

表 2-2. 晶体和 MDI 参数、元件和值

参数/元件	容值
滤波器 - R_1 、 R_2 (1% 精度)	22 Ω
滤波器 - C_1 、 C_2 (2% 精度)	22pF
滤波器 - C_3 、 C_4 (2% 精度)	47pF
滤波器 - L_1 、 L_2 (2% 精度)	120nH
直流阻断电容器 (1% 精度, 100V)	0.1 μ F
共模扼流圈	TDK : ACT1210L-201
	TDK : ACT45L-201
	Murata (村田) : DLW32MH201XK2
	Murata (村田) : DLW43MH201XK2L
	Pulse : AE2002
共模端接电阻器 (1% 精度, 0.75W, 尺寸 : 2010)	1k Ω
MDI 耦合电容器	4.7nF
ESD 分流器 (5% 精度, 0.125W, 尺寸 : 0805)	100k Ω
隔离电阻器 1 (0.25W, 尺寸 : 1206)	0 Ω
隔离电阻器 2 (0.25W, 尺寸 : 1206)	0 Ω
隔离电容	未组装
晶体	
R_{XI}	100 Ω
R_{XO}	200 Ω 可以看到, 添加串联电阻器可使晶体振荡器更不易受到电路板寄生效应和噪声的影响, 帮助实现快速启动。 TI 建议使用值为 200ohms 的电阻器。因为此电阻器控制晶体功率, 因此在选择其值时应当咨询晶体供应商。

3 软件配置

本节包含不同 OA 合规测试机构在测试期间使用的 DP83TC811 寄存器设置。大多数这些寄存器的设置是为了在 OA 和 EMC/EMI 测试期间优化性能。建议将这些寄存器的设置作为所有 DP83TC811 应用的初始化的一部分来实现。DP83TC811 提供的其他应用特定功能可以通过硬件或软件配置进行调整。

表 3-1. 主模式配置

MMD	寄存器	已优化	说明
0x1F	0x0475	0x0008	为了在配置完成前不让 PHY 建立链路
0x1F	0x0485	0x11FF	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0462	0x0600	禁用电路板上未使用的 LED_1
0x1F	0x010F	0x0100	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0410	0x6000	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0479	0x0442	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0466	0x8000	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0107	0x2605	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0106	0xB8BB	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0116	0x03CA	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0114	0xC00A	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x010B	0x0700	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0132	0x01EE	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04DE	0x03F0	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x003E	0x000D	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0111	0x6009	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0129	0x009F	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04D5	0xFEA4	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04D6	0x0EA4	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0120	0x0067	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0125	0x7A56	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0461	0x0408	使用电路板布线调优 IO 阻抗
0x1F	0x0400	0x1300	MDI 终端优化
0x1F	0x0403	0x0030	MDI 传输优化
0x1F	0x0404	0x0008	MDI 传输优化
0x1F	0x048A	0x0D02	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x048B	0x350F	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x048C	0x0033	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x048D	0x010D	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0121	0x1500	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0122	0x1000	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04D4	0x7522	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0130	0xC720	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0126	0x0515	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0119	0x00A4	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0109	0x095D	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x010E	0x3219	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x010C	0x1996	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x001F	0x4000	软复位

表 3-1. 主模式配置 (continued)

MMD	寄存器	已优化	说明
0x1F	0x0475	0x0000	让 PHY 建立链路

表 3-2. 从模式配置

MMD	寄存器	已优化	说明
0x1F	0x0475	0x0008	为了在配置完成前不让 PHY 建立链路
0x1F	0x0485	0x11FF	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0462	0x0600	禁用电路板上未使用的 LED_1
0x1F	0x010F	0x0100	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0410	0x6000	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0479	0x0442	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0466	0x8000	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0107	0x2605	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0106	0xB8BB	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0116	0x03CA	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0114	0xC00A	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x010B	0x0700	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0132	0x01EE	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04DE	0x03F0	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x003E	0x000D	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0111	0x6009	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0129	0x009F	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04D5	0xFE44	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04D6	0x0EA4	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0120	0x0067	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0125	0x7A56	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0461	0x0408	使用电路板布线调优 IO 阻抗
0x1F	0x0400	0x1300	MDI 终端优化
0x1F	0x0403	0x0030	MDI 传输优化
0x1F	0x0404	0x0008	MDI 传输优化
0x1F	0x048A	0x0D02	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x048B	0x350F	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x048C	0x0033	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x048D	0x010D	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0121	0x1500	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0122	0x1450	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x04D4	0x7322	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0130	0xC780	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0126	0x0495	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0115	0x8AC8	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0109	0x095D	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x010E	0xFAFB	OA、EMI 测试期间的 DSP 裕度设置 如果需要进一步减少建立链路时间，可将值更改为 x7DFB
0x1F	0x010C	0x19FA	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x0101	0x2082	OA、EMI 测试期间的 DSP 裕度设置
0x1F	0x001F	0x4000	软复位
0x1F	0x0475	0x0000	让 PHY 建立链路

备注

上述寄存器的写入顺序十分重要。对于主配置和从配置，所以 DSP 设置都在写入寄存器 0x0475 之间。这是为了确保在写入完整配置前建立链路序列不会启动。

4 测试 PMA

OA TC1 为 100Base-T1 PHY 的前端指定了不同的电气测试。标准文档中指定了不同的测试模式。在每种测试模式下，PHY 应该在 MDI 线路上生成图案，或在引脚上显露内部时钟信号，以测量不同的电气参数。

DP83TC811 支持所有这些测试模式。本节提供了进入每种测试模式所需配置的信息。

UNH (OA 合规测试机构) 出具的详细 PMA 测试报告包含 OA/IEEE 合规结果，可通过申请获取。

4.1 PMA 测试步骤

备注

- 在对任何测试模式进行编程之前，都应按前面几节所述的内容为 DP83TC811 加载相应的初始化寄存器配置 (主或从)。
- SLAVE 发送抖动要求在 DUT 和链路伙伴间建立链路，因此在运行测试之前寄存器 [0x0001] 应当读作 0x0065。

表 4-1. PMA 测试模式编程

测试模式	待测试参数	MMD	寄存器	值
测试模式 1	发送压降	0x01	0x0904	0x2001
测试模式 2	MASTER 发送抖动	0x01	0x0904	0x4001
测试模式 4	发送失真	0x01	0x0904	0x8001
		0x1F	0x0462	0x0011
测试模式 5	发送 PSD	0x01	0x0904	0xA001
-	SLAVE 发送抖动	0x1F	0x0462	0x0011

发送失真和 SLAVE 发送抖动测试需要使用 TX_TCLK (66.66MHz)。该时钟使用写入 reg<0x0462> = 0x0011 编程为在 LED_0 时发送。

5 测试 IOP : 链路建立和链路断开

OA TC1 指定不同的 PHY 级别测试来测试链路建立时间、链路断开时间和链路稳定性。已在 OA TC8 中强调了类似 ECU 电平测试。本节重点介绍用于这些 PHY 级别的 IOP 测试的测试顺序，可以对 ECU 级别测试使用相同的测试顺序。

TC1 互操作性测试由 OA 合规测试机构 C&S 执行。为测试 DP83TC811 的互操作性，C&S 使用 DP83TC811 及其他 100Base-T1 认证的 PHY 作为其链路伙伴来测试这些参数中的每个函数。这些参数中的每一个都在不同的温度和电缆长度条件下经历了大量的迭代测试。

C&S 出具的详细 IOP 测试报告包含 OA 合规结果，可通过申请获取。

5.1 IOP 测试步骤

测量起点：

对于测量通电后或硬件重置后链路建立时间的 IOP 测试，重点是要在初始化配置加载回 DP83TC811 后开始链路建立时间测量。因为配置由控制器加载到 PHY 中，我们建议控制器在写入最后一个配置寄存器后给出一个指示（一个软件位或一个 IO 状态）。此指示符走高是测量链路建立时间的起点。

要依据的状态：

链接状态由寄存器 0x0133 位 14 指示：1 = 链路建立；0 = 链路断开。应当据此来指示这些测试期间的链路建立或链路断开事件。

备注

如果系统希望在通电后没有自动建立链路（只有在写入初始化脚本后才会建立链路），应当对引脚 LED_1 使用配置 (strap) 来启用 DP83TC811 的托管模式。

6 测试 SQI

SQI 可指示铜质电缆的信号质量。

OA TC-1 表明 SQI 值会随着噪声水平的增加而单向下降。

C&S 出具的详细 SQI 测试报告包含 OA 合规结果，可通过申请获取。

6.1 SQI 测试步骤

当 DP83TC811 处于激活状态，信号质量指标器可以基于器件产生的 SNR 读数来确定链路的质量。信号质量指标可通过 SQI 寄存器 0x0198 (信号质量指标寄存器) 的 bits[7:0] 访问。SQI 由 DP83TC811 持续监控，从而获得实时的链路信号质量状态。

6.2 链路质量的 SQI 映射

下表将寄存器 0x198[7:0] (SQI 8 位) 的读数值与 OA 指定的 3 位 SQI 值以及链接质量进行了映射。

表 6-1. 从 8 位到 3 位的 SQI 映射

SQI 8 位	SQI 3 位	链路质量
$SQI < 0x28$	0	*无链路
$0x28 \leq SQI < 0x31$	1	差
$0x31 \leq SQI < 0x3B$	2	
$0x3B \leq SQI < 0x44$	3	
$0x44 \leq SQI < 0x4B$	4	
$0x4B \leq SQI < 0x58$	5	正常
$0x58 \leq SQI < 0x64$	6	非常好
$0x64 \leq SQI$	7	

7 测试 TDR

本节介绍了测试电缆开路/短路故障的步骤。

C&S 出具的详细 TDR 测试报告包括 OA 合规结果，可通过申请获取。

备注

在 C&S 测试中进行的 OA TC1 测试用于开路和短路电缆故障测试用例。另外，当没有链路时，通常会运行 TDR 来查找根本原因。下节介绍的测试步骤比合规性测试多了一个步骤：在可能的情况下强制链路断开（需要时使用）。

7.1 TDR 测试步骤

表 7-1. TDR 运行步骤

序列	说明	寄存器读取/写入
第 1 步：对于 DP83TC811 为主	通过写入寄存器强制断开链路，并使链路伙伴静默。在寄存器写入后等待大约 1s。 在有效的开路和短路电缆故障的情况下，TDR 仍然可以正常工作，无需步骤 1。 电缆状态良好时，如果绕过此步骤，TDR 寄存器 0x001E 可能显示 <i>Fail</i> 。	写入寄存器 [0x0475] = 0x0008
第 1 步：如果 DP83TC811 为从	应当让链路伙伴静默 在有效的开路和短路电缆故障的情况下，TDR 仍然可以正常工作，无需步骤 1。 电缆状态良好时，如果绕过此步骤，TDR 寄存器 0x001E 可能显示 <i>Fail</i> 。	如果 DP83TC811 是链路伙伴，则 • 写入寄存器 [0x0475] = 0x0008 否则， • 与 PHY 供应商确认如何让链路伙伴静默
步骤 2	开始 TDR	0x001E[15] = 1
步骤 3	等待 100ms (应当足以供 TDR 收敛以获得最大的电缆长度)	
步骤 4	检查 TDR 是否已成功完成	读取 0x001E[1:0] = [TDR done : TDR fail]。 • 值应当为 [1,0]。只有读取到正确值时，故障类型/位置才有效。 • [1,0] 以外的值表示线路上有一些噪声/信号导致 TDR 失败。
步骤 5	读取故障类型和位置。	读取寄存器 0x016B 了解故障状态和故障类型。 • 0x016B[9] = 0 指示未检测到故障。 • 如果检测到有效故障，则寄存器 0x016B[9:8] = 'b11(short) 或 'b10(open) • 在这种情况下，故障位置读作 1.5 * decimal(0x016B[7:0])

8 测试 EMC/EMI

OA TC1 指定了传导 EMC/EMI 测试。对于 DP83TC811，这些测试在 OA 合规测试机构 FTZ 中执行；MDI 发射、各供电引脚发射、对射频信号的抗扰能力等测试都是测试套件的一部分。电路板由 FTZ 根据 OA 规格设计。

文档中重点介绍的硬件和软件配置用于上述传导 EMC/EMI 测试。如果应用需要对 TC1 规格进行进一步的提高，则可以使用配置。

FTZ 出具的详细测试报告包含步骤及 OA 合规结果，可通过申请获取。

除 OA EMC/EMI 测试外，还针对 OEM 特定的 EMC 标准对 DP83TC811 进行了测试。有关这些测试的详细报告也可通过申请获取。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注意事项
May 2022	*	初始发行版

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司