Application Note

最大化具有理想二极管模式的 GaN 的性能

Yichi Zhang, Fei Yang

摘要

氮化镓 (GaN) 高电子迁移率晶体管 (HEMT) 由于其较低的栅极电荷和较小的输出电容使开关速度更快和损耗更低，因此比传统的 Si MOSFET 具有显著的优势。此外， GaN 中没有体二极管允许零反向恢复，从而使其可用于高频电源转换器。然而，与 Si MOSFET 的体二极管相比，GaN 的反向导通电压较高，从而会因为第三象限续流电流而导致死区时间损耗略高。为了降低第三象限死区时间损耗，TI 的新一代 GaN 器件实现了理想二极管模式功能。理想二极管模式可实现自适应死区时间，并自动实现快速同步 FET 操作，无需外部电路或控制。本应用手册将详细介绍理想二极管模式的特征及其优点以及实验结果。

内容

1 引言 2
1.1 GaN 应用背景 2
1.2 死区时间损耗 2
1.3 GaN 中的第三象限操作 4
2 TI GaN 中的理想二极管模式 (IDM) 6
2.1 理想二极管模式的功能和操作 6
2.2 IDM GaN、SiC 和离散 GaN 之间的比较 7
2.3 TI GaN 理想二极管模式测试结果 9
3 结论 10
4 参考文献 11

插图清单

图 1-1. 降压转换器中高侧关断后死区时间内的电感器电流路径 2
图 1-2. 降压转换器中低侧 MOSFET 导通后的电感器电流路径 3
图 1-3. 降压转换器中低侧关断后死区时间内的电感器电流路径 3
图 1-4. 降压转换器中高侧 MOSFET 导通后的电感器电流路径 3
图 1-5. GaN FET 的横向结构的横截面 4
图 1-6. 在正向和反向导通中打开通道的条件 4
图 1-7. GaN 在第一象限和第三象限的简化行为 5
图 2-1. 升压转换器电路图 6
图 2-2. 图 11.理想二极管模式特征的操作步骤 7
图 2-3. 死区时间设置为 100ns 时的死区时间损耗和频率之间的关系 8
图 2-4. 开关频率为 200kHz 时的死区时间损耗和死区时间设置之间的关系 8
图 2-5. 没有理想二极管模式的 GaN 显示死区时间设置为 200ns 时的 180ns 死区时间 9
图 2-6. 具有理想二极管模式的 TI GaN 显示死区时间设置为 200ns 时的 38ns 死区时间 9

商标

所有商标均为其各自所有者的财产。

Copyright © 2021 Texas Instruments Incorporated

1 引言

1.1 GaN 应用背景

GaN 是一种实现高效率、高功率密度电源转换器设计的技术。由于横向 GaN 器件的材料性能非常优越，此类器件的结电容比纵向 Si 功率 MOSFET 要低得多，因此使得 GaN 适用于高频操作。同时，利用压电特征，在氮化铝镓 (AlGaN) 和 GaN 异质结构界面之间形成了具有高电子迁移率的二维电子气 (2DEG) 层。因此，实现了低导通电阻。此外，与具有 p-n 结体二极管的 Si MOSFET 不同，横向 GaN 器件中不存在体二极管，因此没有与 GaN 器件关联的反向恢复损耗。结合所有的材料特征和结构优势，GaN 器件表现出更好的品质因数（即更低的比导通电阻），并已应用于各种硬开关和软开关转换器。例如，GaN 器件的硬开关损耗很小，在交流/直流级中启用了连续导通模式 (CCM) 图腾柱功率因数校正 (PFC)，从而实现了高功率密度，请参阅 TIDM-1007。此外，由于其低关断损耗，GaN 器件适用于直流/直流级中的 LLC 和相移全桥 (PSFB) 转换器等高频软开关拓扑，请参阅 TIDA-010062 和 PMP20637。

尽管如此，传统 GaN 器件的反向导通电压仍然很高，并且会在死区时间内会导致过度的反向导通损耗。为了进一步提高系统的效率，本应用手册在 TI 的新一代 GaN 器件中引入了理想二极管模式，以减少 GaN 器件中的死区时间损耗。

1.2 死区时间损耗

软开关和硬开关拓扑将具有不同的死区时间机制，并将以 Si MOSFET 为例分别对它们进行分析。对于硬开关拓扑，以降压转换器为例。在每个开关周期中有两个死区时间实例。图 1-1 展示了第一个死区时间实例，其中两个 FET 都关断；随之导通下 FET（如图 1-2 所示）。在图 1-1 中，当两个 FET 都关断时，电感器电流将流过 Si MOSFET 的体二极管，并且由于二极管导通而将产生功率损耗。需要注意的一点是，电感器电流需要花一段时间才能将下 FET 输出的电容放电以使体二极管导通，此时需要从死区时间中减去 t_f。此外，t_f 的值将取决于负载电流 I_L .由第一个死区时间引起的下 FET 中的损耗可按方程式 1 估算：

$$P_{dt1,Si} = V_{sd} \cdot I_L \cdot (t_{d1} - t_f) \cdot f_{sw} \quad (1)$$

- V_{sd} 是体二极管正向压降
- I_L 是死区时间内的电感器电流
- t_f 是上 FET V_{ds} 的上升时间
- t_{d1} 是第一个死区时间
- f_{sw} 是开关频率

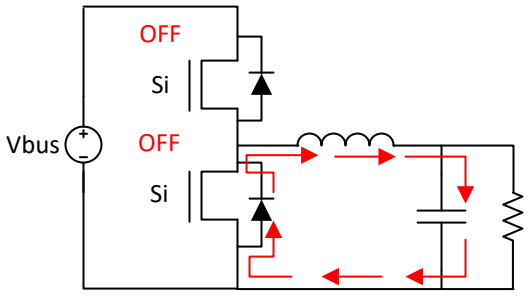

图 1-1. 降压转换器中高侧关断后死区时间内的电感器电流路径

English Document: SNOA932
Copyright © 2021 Texas Instruments Incorporated

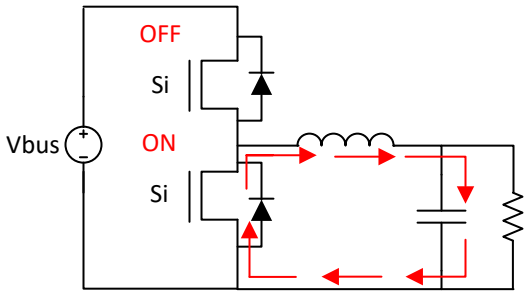

图 1-2. 降压转换器中低侧 MOSFET 导通后的电感器电流路径

如图 1-3 所示的第二个死区时间紧跟在上 FET 导通之后（如图 1-4 所示）。第二个死区时间在下开关关断时立即开始，并在上开关导通时结束。该期间的死区时间损耗可通过方程式 2 估算：

$$P_{dt2,Si} = V_{sd} \bullet I_L \bullet t_{d2} \bullet f_{sw} \quad (2)$$

其中

- t_{d2} 是第二个死区时间

对于其他示例（例如在轻负载条件下运行的 LLC 转换器或同步降压转换器，其电流在开关周期结束时反向），该术语不再适用，因为在这些情况下不存在反向电流导通。

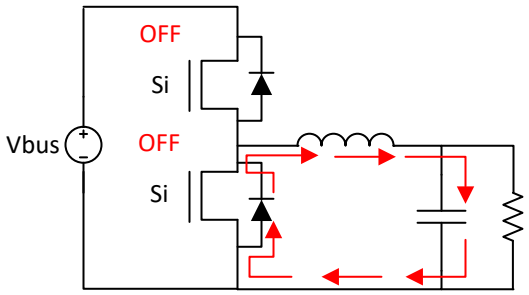

图 1-3. 降压转换器中低侧关断后死区时间内的电感器电流路径

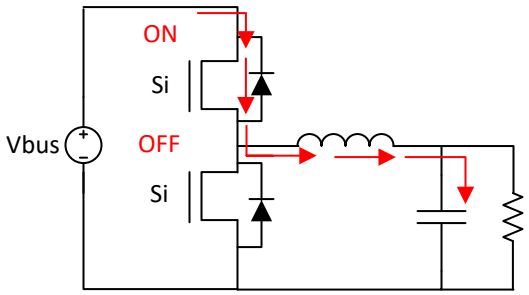

图 1-4. 降压转换器中高侧 MOSFET 导通后的电感器电流路径

Copyright © 2021 Texas Instruments Incorporated

对于 Si MOSFET，两个死区时间损耗之和是降压转换器中死区时间引起的总损耗，可以根据 (3)估算其值。然而，在大多数情况下，二极管反向恢复损耗将是 Si MOSFET 的主要损耗。请注意，反向恢复损耗的分析不是本应用手册的一部分，这些损耗未显示在方程式 3 中。

$$P_{dt,Si,buck}=V_{sd} \cdot I_L \cdot (t_{d1} - t_f) \cdot f_{sw} + V_{sd} \cdot I_L \cdot t_{d2} \cdot f_{sw} \quad (3)$$

1.3 GaN 中的第三象限操作

从上面的讨论可以看出，死区时间损耗与器件的反向导通电压有关。对于 Si MOSFET，此电压由其体二极管的特性决定。对于 GaN HEMT，反向导通电压取决于第三象限特性。图 1-5 示出了横向 GaN 结构：源极和漏极连接到导通的二维电子气 (2DEG) 通道，栅极电压控制通道的导电率，请参阅 SNOAA36。

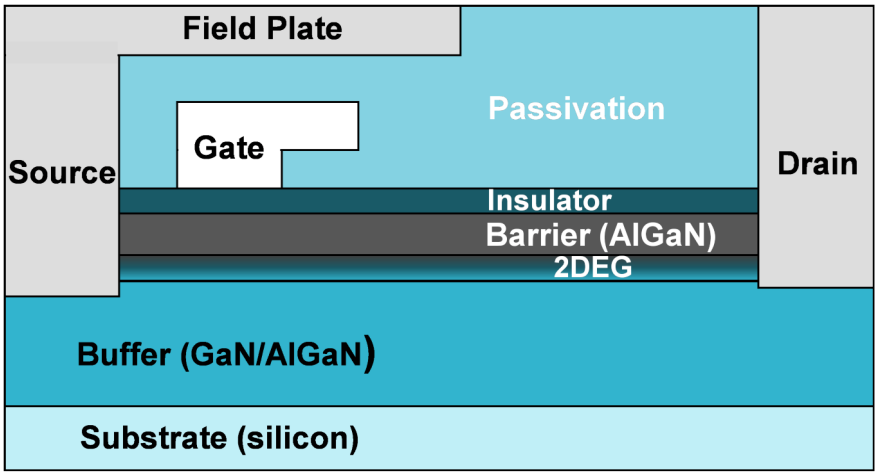

图 1-5. GaN FET 的横向结构的横截面

在第三象限导通中，漏极电势低于栅极。如图 1-6 所示，当栅漏电压大于阈值电压时，通道区域开启，从而允许反向导通。

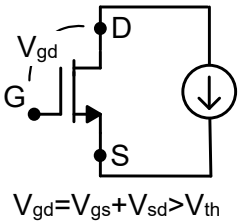

图 1-6. 在正向和反向导通中打开通道的条件

与二极管一样，反向电压 V_{sd} 是自偏置的，使得 V_{gd} 可以达到 V_{th}，并且 GaN HEMT 中的通道是自换向的，以导通反向电流。在第三象限操作下，反向导通电压 V_{sd} 由偏置电压 $V_{th} - V_{gs}$ 和电阻部分组成，如方程式 4 中所示。第三象限 R_{on_Rverse} 中的等效导通电阻是结温的函数。

$$V_{sd} = (V_{th} - V_{gs}) + I_L \cdot R_{on_Reverse} \quad (4)$$

根据方程式 4，推导出 GaN HEMT 的第三象限特性并绘制于图 1-7 中。与 Si MOSFET 的体二极管相比，GaN HEMT 具有更高的 V_{sd} 压降，因为当栅极关断时，$V_{th} - V_{gs}$ 通常高于 0.7V。例如，商用 650V 增强模式 GaN 器件的典型阈值电压为 1.7V，高于硅体二极管的固有压降。对于一些高功率应用，通常采用负关断状态栅极电压来减轻串扰的影响。因此，在负栅极偏置为 -3V 的情况下，反向电压降从 4.7V 开始，并随着负载电流增加而进一步增大。类似地，在耗尽模式 GaN 器件中，观察到高反向导通电压。根据关断状态下施加的栅源电压，反向压降在 5-7V 范围内。可以看出，如果死区时间较长，高反向导通电压可能会导致过多的死区时间损耗，并会给系统效率和器件的热限制带来问题。

English Document: SNOA932
Copyright © 2021 Texas Instruments Incorporated

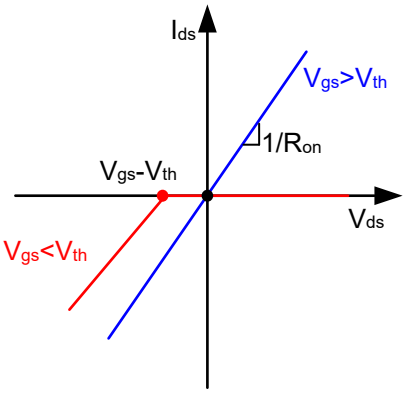

图 1-7. GaN 在第一象限和第三象限的简化行为

Copyright © 2021 Texas Instruments Incorporated

2 TI GaN 中的理想二极管模式 (IDM)

2.1 理想二极管模式的功能和操作

如前所述，当栅极关断且产生较高的反向压降，GaN 将在第三象限导通电流。如果死区时间延长，第三象限的导通功耗将很高，导致效率和热性能下降。一种缩短死区时间的常用方法是自适应死区时间控制。如 [5] 所述，所需的最小死区时间各不相同，可以根据不同操作条件下的器件特征选择最佳死区时间。然而，这种方法要求对器件进行大量地测试，并且无法轻松地处理零件的变化。另一方面，借助于不同的电路实现 [6、7、8 和 9]，提出了自适应死区时间方案，这有助于提高系统效率。然而，[6 和 7] 中的实现要求使用快速比较器来检测开关节点电压以及延迟生成电路。此外，它需要一个调谐过程来发现随负载变化的最佳死区时间，并且在调谐过程中可能会发生击穿，这会对器件可靠性带来问题。对于 [8 和 9] 中基于计数器的方法，需要一个迭代过程来找到死区时间，而执行迭代过程需要时间，这就会导致延迟时间很长。虽然上述方法存在击穿和延迟时间长等缺点，但理想二极管模式是 TI GaN 的内置特征，可以在不需要外部电路的情况下优化死区时间，提高整体系统性能。

当检测到负漏源电压时，理想二极管模式允许 GaN FET 在经过非常短的延迟 t_{3rd_Det} 后由内置栅极驱动器自动导通。当栅极导通时，器件不再关断，压降将取决于导通状态电阻，这会大大减少死区时间内的损耗量。需要注意的是，TI GaN 器件需要在每个开关周期中进行切换，以使器件逐个周期地进入理想二极管模式。

图 2-1 和图 2-2 示出了理想二极管模式的工作示例，并以升压转换器为例。图 2-1 显示了电路图，图 2-2 显示了 PWM 输入信号、实际栅极信号以及开关节点波形的时序图。首先，当低侧器件关断时，电感器电流开始对 T1 和 T2 之间之开关节点电容进行充电。当开关节点略高于输出电压时，高侧开关在 T2 时刻按指示进入第三象限操作，这将引起第三象限压降。接接着，内部电路将检测负源漏电压，经过很短的检测时间 t_{3rd_Det} ，尽管 IN 信号低，但高侧 GaN 开关仍将自动导通，如 T3 所示。一旦 GaN 器件导通，TI GaN 将不再展现出大的第三象限压降。相应地，在 T3 和 T4 之间，Vsd 压降将是 R_{dson} 和电感器电流的乘积。T4 显示当开关处于理想二极管模式的情况下收到高侧 IN 信号时，FET 将保持导通。下一个事件是，当高侧 IN 信号变低时，FET 将将关闭每个 IN 引脚信号，如 T5 所示。在 IN 信号启动关断事件且 GaN 器件关断后，将在 TI GaN 器件数据表中规定的消隐时间 t_{3rd_Blank} 期间阻止重新触发 IDM 模式。

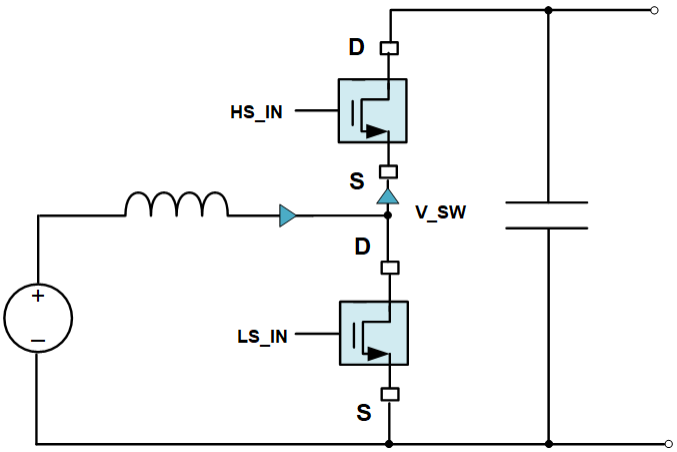

图 2-1. 升压转换器电路图

English Document: SNOA932
Copyright © 2021 Texas Instruments Incorporated

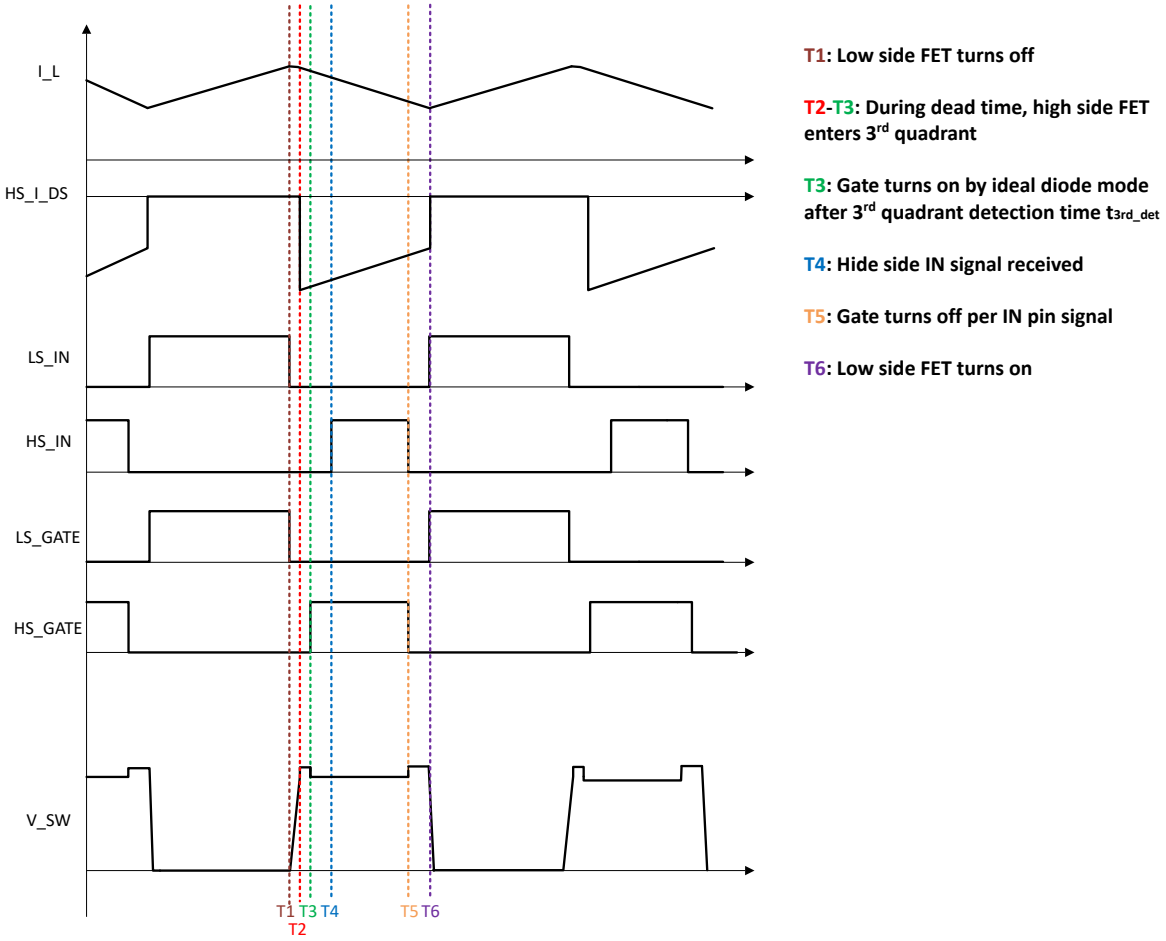

图 2-2. 图 11.理想二极管模式特征的操作步骤

用于硬开关应用的理想二极管模式 GaN 的死区时间损耗可如方程式 5 所示进行估算：

$$P_{dt,IDM,boost} = V_{sd} \cdot I_L \cdot t_{3rd_Det} \cdot f_{sw} + R_{dson} \cdot I^2{}_L \cdot (t_{d1}\text{-}t_f\text{-}t_{3rd_Det}) \cdot f_{sw} + V_{sd} \cdot I_L \cdot t_{d2} \cdot f_{sw} \quad (5)$$

在方程式 5 中的 in 是一个非常小的值，将远小于反向导通电压。因此，与没有理想二极管模式特征的 GaN FET 相比，死区时间损耗可以大大降低。

2.2 IDM GaN、SiC 和离散 GaN 之间的比较

图 2-3 比较了 10A 电流下具有理想二极管模式的 TI GaN、650V SiC MOSFET、离散 e 模式 GaN FET 以及不具有理想二极管模式特征的离散 d 模式 GaN FET。此处的死区时间是指有源开关断开后且在同步开关导通前的死区时间。由于同步开关断开后的死区时间与负载无关且应最小，因此此处的死区时间损耗仅考虑公式 (1) 中所述的损耗。死区时间固定为 100ns，开关频率为 100kHz 至 500kHz。随着开关频率的上升，理想二极管模式的优势变得更加明显。图 2-4 比较了上述三个器件在 200kHz 固定开关频率下的性能，具有理想二极管模式的 TI GaN 的死区时间功率损耗随着死区时间的增加而保持得非常平稳，这是因为理想二极管模式的压降远低于非理想二极管模式的压降。

Copyright © 2021 Texas Instruments Incorporated

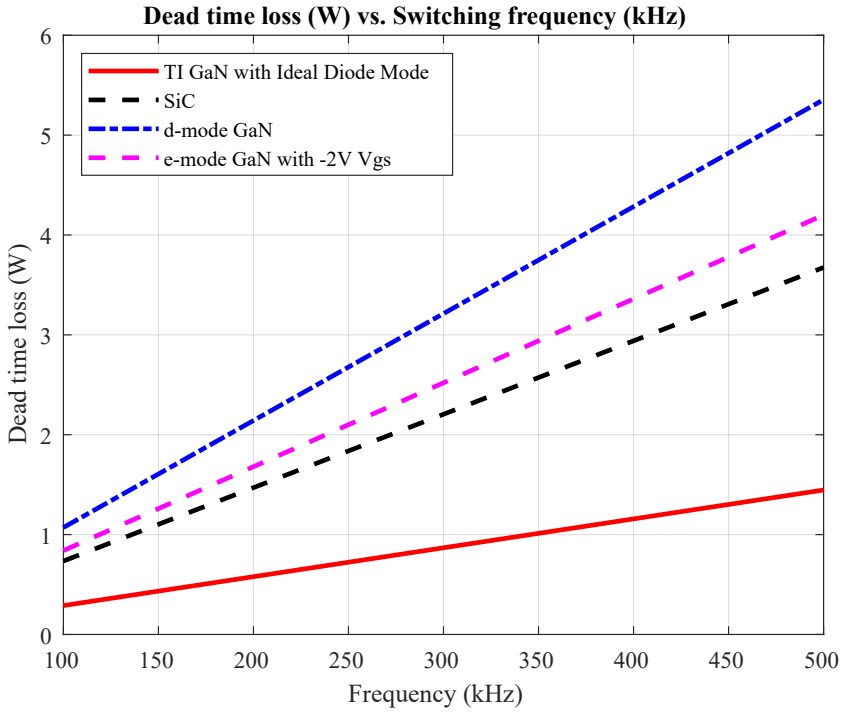

图 2-3. 死区时间设置为 100ns 时的死区时间损耗和频率之间的关系

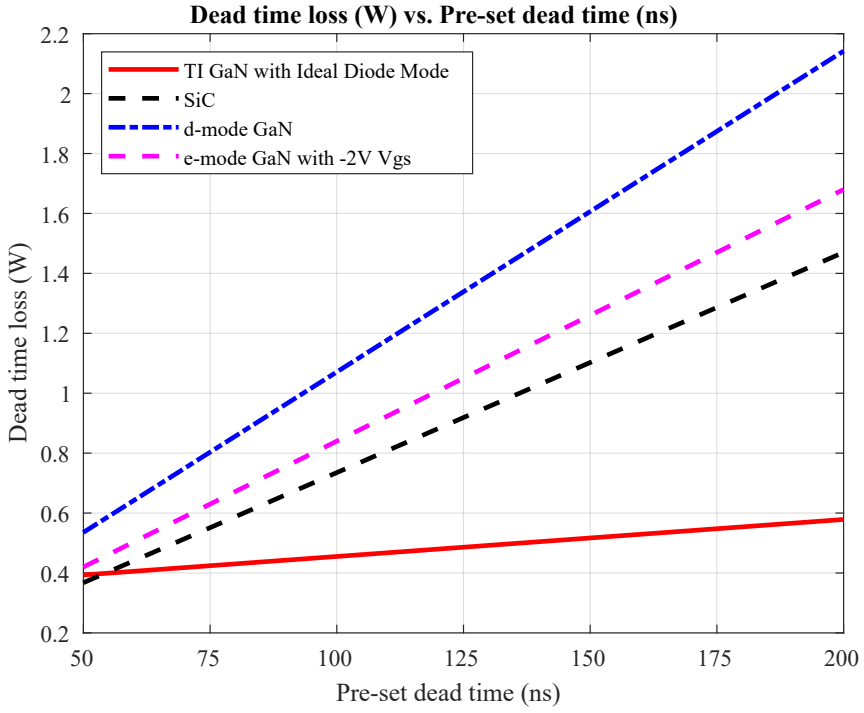

图 2-4. 开关频率为 200kHz 时的死区时间损耗和死区时间设置之间的关系

English Document: SNOA932
Copyright © 2021 Texas Instruments Incorporated

2.3 TI GaN 理想二极管模式测试结果

通过实验验证了理想二极管模式在死区时间降低损耗的有效性。首先，给出了没有理想二极管模式的实验波形。两个 LMG3422R030 器件配置在半桥结构中，并在降压转换器设置中使用 LMG3422EVM-043 EVM 卡进行测试。死区时间配置为 200ns，总线电压为 40V，输出电流为 4A。如图 2-5 所示，死区时间设置为 200ns 时，器件保持为第三象限导通的持续时间超过 180ns，并且由于反向导通损耗高，产生了过多的死区时间损耗。随着负载电流进一步增加，该损耗将更高。

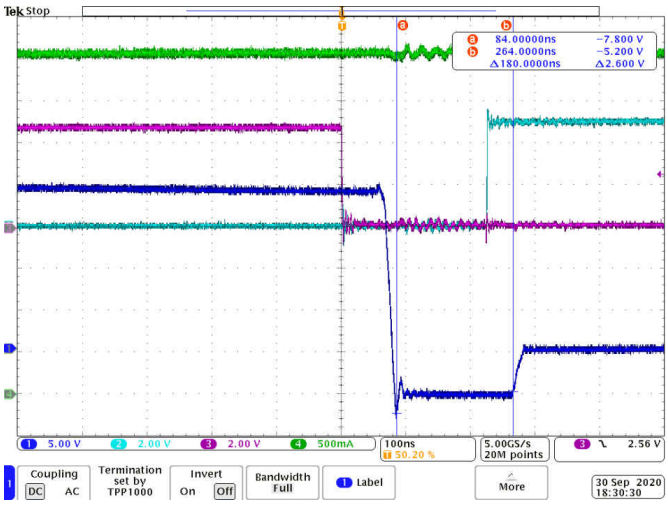

图 2-5. 没有理想二极管模式的 GaN 显示死区时间设置为 200ns 时的 180ns 死区时间

相比之下，理想二极管模式特征是在 LMG3425EVM-043 EVM 卡上进行评估的，该卡在半桥配置中配置了两个 具有理想二极管模式特征的 LMG3425R030 器件。如图 2-6 所示，在相同的降压转换器设置和死区时间设置 (200ns) 下，第三象限导通周期减少到 38ns，即使 PWM 输入信号仍然较低，GaN 也会通过理想二极管模式特征自动开启。可以看出，借助 TI-GaN 的理想二极管模式特征，可以显著地降低反向导通损耗。

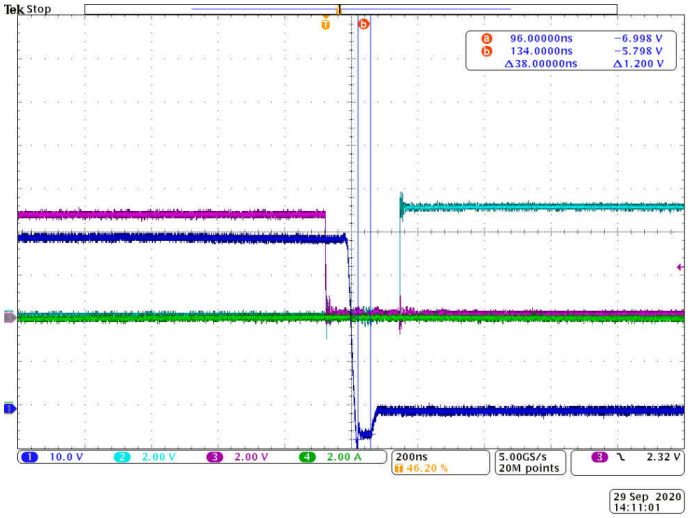

图 2-6. 具有理想二极管模式的 TI GaN 显示死区时间设置为 200ns 时的 38ns 死区时间

Copyright © 2021 Texas Instruments Incorporated

3 结论

GaN HEMT 与 Si 相比，栅极电荷更少、输出电容更小且反向恢复损耗为零，因此具有内在优势。为了进一步提高效率，GaN 需要优化死区时间以降低第三象限导通损耗。与传统的自适应死区时间方法相比，具有理想二极管模式的 TI GaN 需要零外部电路和控制来最小化死区时间。本文向设计人员提供了 TI GaN 理想二极管模式的背景和概述以及损耗估计和实验结果，有助于更好地了解其特征和优势。

English Document: SNOA932
Copyright © 2021 Texas Instruments Incorporated

4 参考文献

1. TIDM-1007
2. TIDA-010062
3. PMP20637
4. SNOAA36
5. P. Williford *et al*., "Optimal Dead-time Setting and Loss Analysis for GaN-based Voltage Source Converter," *2018 IEEE Energy Conversion Congress and Exposition (ECCE)*, Portland, OR, 2018, pp. 898-905.
6. Z. Zhang, H. Lu, D. J. Costinett, F. Wang, L. M. Tolbert and B. J. Blalock, "Model-Based Dead Time Optimization for Voltage-Source Converters Utilizing Silicon Carbide Semiconductors," in *IEEE Transactions on Power Electronics*, vol. 32, no. 11, pp. 8833-8844, Nov. 2017.
7. Mi Zhou, Qiongwei Low and L. Siek, "A high efficiency synchronous buck converter with adaptive dead-time control," *2016 International Symposium on Integrated Circuits (ISIC)*, Singapore, 2016, pp. 1-4.
8. W. Yan, C. Pi, W. Li and R. Liu, "Dynamic dead-time controller for synchronous buck DC-DC converters," in *Electronics Letters*, vol. 46, no. 2, pp. 164-165, 21 January 2010.
9. S. Zhen, B. Zhang, P. Luo, K. Yang, X. Zhu and J. Li, "A high efficiency synchronous buck converter with adaptive dead time control for dynamic voltage scaling applications," *2011 IEEE/IFIP 19th International Conference on VLSI and System-on-Chip*, Hong Kong, 2011, pp. 43-48.

Copyright © 2021 Texas Instruments Incorporated

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2022，德州仪器 (TI) 公司