



摘要

信号开关器件广泛用于需要总线隔离、多路复用、多路信号分离和电压转换的应用。和其他逻辑和线性替代产品相比，信号开关速度最快，功耗最低。和旧款开关系列相比，德州仪器 (TI) 信号开关系列导通状态电阻低、功耗可忽略并且可提供更好的下冲保护。这些性能使 CBT-C、CB3Q 和 CB3T 器件非常适合当今需要开关的高速应用。本应用报告讨论的是 TI 全新开关的一些关键特征、特性和应用。

请参阅《[选择合适的德州仪器 \(TI\) 信号开关](#)》应用手册，了解全新 TMUX 信号开关和多路复用器的详细信息。

内容

1 引言.....	4
2 半导体开关.....	4
2.1 NMOS 开关.....	4
2.2 PMOS 开关.....	4
3 信号开关基本结构.....	5
3.1 NMOS 串联开关.....	5
3.2 NMOS/PMOS 并联开关.....	5
3.3 带有电荷泵的 NMOS 串联开关.....	6
4 数字开关应用中的关键问题.....	8
4.1 电源和控制电压要求.....	8
4.2 轨至轨运行.....	8
4.3 下冲.....	9
4.4 r_{on}	11
4.5 $C_{io(off)}$	11
4.6 $C_{io(on)}$	11
4.7 C_i (控制输入电容).....	11
4.8 泄漏电流.....	11
4.9 启用和禁用延迟和传播延迟.....	11
4.10 部分断电.....	11
4.11 电压转换.....	12
5 信号开关系列.....	13
5.1 CBT-C 系列.....	13
5.2 CBTLV 系列.....	17
5.3 CB3Q 系列.....	19
5.4 CB3T 系列.....	27
6 应用.....	31
6.1 多路复用 USB 外围设备.....	31
6.2 多路复用以太网.....	31
6.3 笔记本电脑扩展坞.....	32
7 结论.....	33
8 参考文献.....	33
9 修订历史记录.....	33
A 测试测量电路.....	34
A.1 r_{on} 测量设置.....	34
A.2 V_O 和 V_I 特性的测量设置.....	34
A.3 电压-时间波形测量 (开关开启).....	35
A.4 电压-时间波形测量 (开关关断).....	35
A.5 输出偏斜测量.....	36

A.6 下冲测量的仿真设置.....	36
A.7 用于衰减测量的实验室设置.....	37
A.8 用于关断隔离测量的实验室设置.....	37
A.9 用于串扰测量的实验室设置.....	38

插图清单

图 2-1. NMOS.....	4
图 2-2. PMOS.....	4
图 3-1. NMOS 串联开关.....	5
图 3-2. NMOS 串联开关的 r_{on} 和 V_I 特性曲线 ($V_{CC} = 5V$, $I_O = -15mA$).....	5
图 3-3. NMOS/PMOS 并联开关的基本结构.....	6
图 3-4. 典型 NMOS/PMOS 并联开关的 r_{on} 和 V_I 特性 ($V_{CC} = 5V$).....	6
图 3-5. 带有电荷泵的 NMOS 串联开关的基本结构.....	6
图 3-6. 带有电荷泵的 NMOS 串联开关中的 r_{on} 和 V_I ($V_{CC} = 3.6V$).....	7
图 4-1. 控制信号电平 (V_{IH} , V_{IL}) 和电源电压.....	8
图 4-2. 通过数字开关的信号电平.....	9
图 4-3. 禁用时 NMOS 串联开关器件中的下冲现象.....	10
图 4-4. 使用 NMOS 串联开关的电压转换.....	12
图 5-1. 使能输入 (OE) 电压为高电平时 CBT-C 中的下冲保护机制.....	14
图 5-2. $V_{CC} = 5V$ 时的 V_O 和 V_I	15
图 5-3. 在 $V_{CC} = 5V$ ($I_O = -15mA$) 下的 r_{on} 和 V_I	15
图 5-4. 开关关断时 CBT16211C 中的下冲 (V_{CC} 为 $5V$).....	16
图 5-5. 使用 CBT-C 器件的总线隔离示例.....	17
图 5-6. CBTLV 器件的简化原理图.....	18
图 5-7. V_O 与 V_I 间的关系, $V_{CC} = 2.5V$ (SN74CBTLV3125).....	18
图 5-8. r_{on} 与 V_I 间的关系, $V_{CC} = 2.5V$ (SN74CBTLV3125).....	19
图 5-9. CB3Q 器件的简化原理图.....	19
图 5-10. CB3Q3306A 在 $V_{CC} = 3.6V$ 、 $TZ = 85^\circ C$ 时的 V_O 和 V_I	20
图 5-11. CB3Q3306A 在 $V_{CC} = 2.3V$ 、 $TA = 85^\circ C$ 时的 V_O 和 V_I	20
图 5-12. CB3Q3306A 在 $V_{CC} = 3.6V$ ($I_O = -15mA$) 时的 r_{on} 和 V_I	20
图 5-13. CB3Q3306A 在 $V_{CC} = 2.3V$ ($I_O = -15mA$) 时的 r_{on} 和 V_I	21
图 5-14. CB3Q3306A 在 $420MHz$ 时的输入和输出电压波形 ($V_{CC} = 3.3V$).....	21
图 5-15. $-40^\circ C$ 时的输出偏斜 ($V_{CC} = 3.3V$).....	22
图 5-16. $-100^\circ C$ 时的输出偏斜 ($V_{CC} = 3.3V$).....	22
图 5-17. $3pF$ ($V_{CC} = 3.3V$) 下 CB3Q3306A 的衰减和关断隔离.....	23
图 5-18. $50pF$ ($V_{CC} = 3.3V$) 下 CB3Q3306A 的衰减和关断隔离.....	24
图 5-19. CB3Q3306A 在 $3pF$ 负载下的串扰 ($V_{CC} = 3.3V$).....	25
图 5-20. USB 应用中的多路复用.....	26
图 5-21. USB 应用中的 CB3Q3257.....	27
图 5-22. CBT3306 简化结构.....	27
图 5-23. CB3T3306 在 $I_O = -1\mu A$ ($V_{CC} = 2.3V$) 时的 V_O 和 V_I	28
图 5-24. CB3T3306 在 $I_O = -1\mu A$ ($V_{CC} = 3.0V$) 时的 V_O 和 V_I	28
图 5-25. CB3T3306 在 $V_{CC} = 2.3V$ 时的 r_{on} 和 V_I	29
图 5-26. CB3T3306 在 $V_{CC} = 3.6V$ 时的 r_{on} 和 V_I	29
图 5-27. 频率为 $200MHz$ 时的输入和输出电压波形 ($V_{CC} = 3.3V$).....	29
图 5-28. 使用 CB3T3306 的数据和时钟信号数据传输.....	30
图 6-1. 总线开关功能.....	31
图 6-2. 多路复用 USB 外围设备.....	31
图 6-3. 多路复用以太网.....	32
图 6-4. 笔记本电脑扩展坞.....	32
图 A-1. r_{on} 测量设置.....	34
图 A-2. V_O 和 V_I 测量设置.....	34
图 A-3. 电压-时间波形测量 (开关开启).....	35
图 A-4. 电压-时间波形测量 (开关关断).....	35
图 A-5. 输出偏斜测量设置.....	36
图 A-6. 下冲测量的 SPICE 仿真设置.....	36
图 A-7. 衰减测量设置.....	37
图 A-8. 关断隔离测量设置.....	37

图 A-9. 相邻通道串扰测量.....38

商标

所有商标均为其各自所有者的财产。

1 引言

通断开关是电路中最常见的控制元件之一。经过多年的演变，从早期实验的手动断路器发展到现如今的多开关集成电路。在每个应用中，开关的功能都保持不变：隔离或连接电路的两个部分。因此，理想开关应在导通时电阻为零（短路），关断时电阻为无穷大（开路）。但是，在实际应用中，总线开关在闭合时电阻应尽可能低，以实现总线连接；在关断时电阻应尽可能高，以实现总线隔离。

2 半导体开关

绝缘栅场效应晶体管 (IGFET) 开关是一种广泛使用的电子开关，金属氧化物半导体场效应晶体管 (MOSFET) 是 IGFET 的一种类型。虽然术语 MOSFET 更常用，但现在大多数电子开关不使用金属氧化物作为栅极，而是使用更先进的工艺制作栅极。TI 使用先进的多晶硅栅极增强型晶体管技术来制造半导体开关，从而能够更好地控制性能特性。本应用报告使用 MOSFET 及其相关术语，因为它们在半导体的文献中更为常见。当将足够的偏置电压施加到 MOSFET 栅极时，源极和漏极之间会形成一条低电阻路径；当去除偏置电压时，该路径的电阻变得非常大。MOSFET 可分为两种类型：n 通道 MOSFET (NMOS) 和 p 通道 MOSFET (PMOS)。

2.1 NMOS 开关

NMOS 的符号如图 2-1 所示。NMOS 的源极和漏极是可互换的。电压最低的端子被认为是源极。漏极和源极之间的电阻取决于栅极和源极之间的电压差 (V_{GS})。当对于源极有足够的电压施加到栅极时，开关导通，并且施加到漏极的电压信号通过该开关且不会失真。NMOS 开始导通时的栅源电压称为阈值电压 (V_T)。如果栅源电压明显低于 NMOS 的阈值电压 (V_T)，则通道电阻会迅速增加。

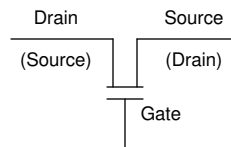


图 2-1. NMOS

2.2 PMOS 开关

PMOS 类似于 NMOS (请参阅图 2-2)。然而，为了保持低源漏电阻，源栅电压 (V_{SG}) 的差值应大于阈值电压。在 PMOS 中，电压最低的端子被认为是漏极。

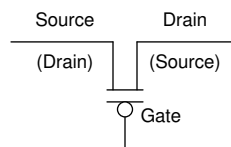


图 2-2. PMOS

3 信号开关基本结构

采用 MOSFET 结构的信号开关是最简单的形式，其栅极由 CMOS 反相器驱动。三种最常见的结构包括：

- NMOS 串联开关
- NMOS/PMOS 并联开关
- 带有电荷泵的 NMOS 串联开关

3.1 NMOS 串联开关

最基本的信号开关结构是一个 NMOS 传输晶体管，其栅极由 CMOS 反相器驱动。简化的结构如图 3-1 所示。

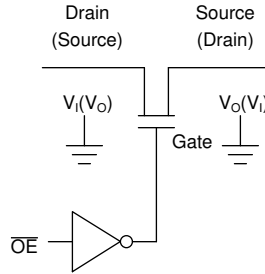


图 3-1. NMOS 串联开关

当输出使能 (OE) 信号较低时，栅极电压较高或等于 V_{CC} 。如果漏极电压 (V_I) 比 V_{CC} 小 n 通道晶体管的阈值电压，导通状态电阻 (r_{on}) 较低且源极电压等于 V_I ($V_O = V_I$)。如果 V_I 接近 V_{CC} ， r_{on} 迅速增加，源极电压不随漏极电压增加，输出电压保持在 $V_{CC} - V_T$ 。NMOS 串联开关的限制之一是它只能通过低于 V_{CC} 并高达阈值电压的信号。图 3-2 所示为典型 NMOS 串联开关的 r_{on} 和 V_I 特性曲线的一般形状。

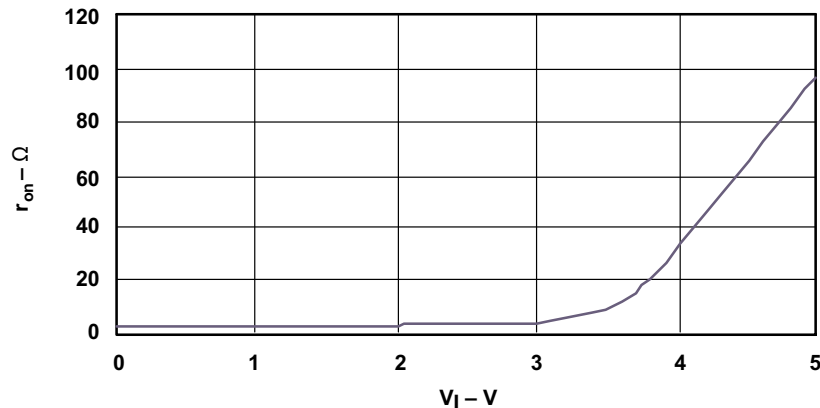


图 3-2. NMOS 串联开关的 r_{on} 和 V_I 特性曲线 ($V_{CC} = 5V$, $I_O = -15mA$)

3.2 NMOS/PMOS 并联开关

NMOS/PMOS 并联开关由一个 n 通道传输晶体管和一个 p 通道传输晶体管并联组成。图 3-3 示出了 NMOS/PMOS 并联开关的基本结构。在 n 通道 MOSFET 中，当漏极电压低于 $V_G - V_T$ 时，源漏电阻较低，其中 V_G 为栅极电压。在 p 通道 MOSFET 中，当源极电压高于 $V_T + V_G$ 时，源漏电阻较低。通过 n 通道和 p 通道传输晶体管的并联组合，可在 $0V$ 至 V_G 的整个输入电压范围内降低源漏电阻或通道电阻。当 OE 较低时，NMOS/PMOS 并联开关中的 V_G 为 V_{CC} ， $0V$ 至 V_{CC} 范围内的信号可通过此开关。图 3-4 示出了典型 NMOS/PMOS 并联开关的 r_{on} 和 V_I 特性曲线的一般形状，以及 NMOS 和 PMOS 特性。 r_{on} 和 V_I 曲线的形状因 NMOS 和 PMOS 的结构而异。NMOS/PMOS 并联开关的缺点是输入和输出电容会因组合晶体管额外的源极和漏极面积而增加。

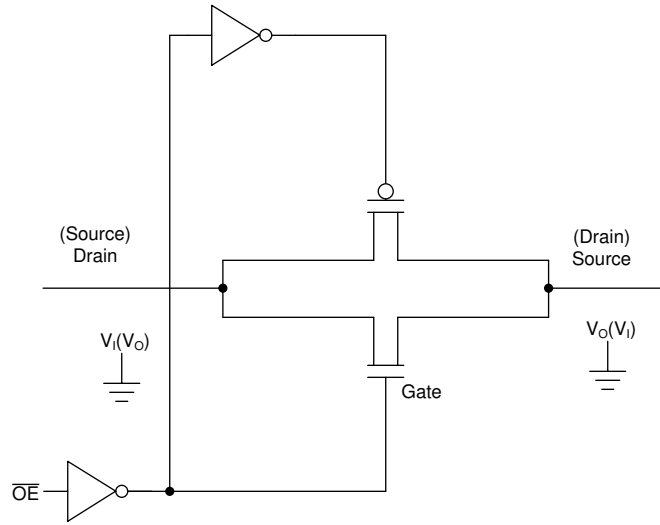


图 3-3. NMOS/PMOS 并联开关的基本结构

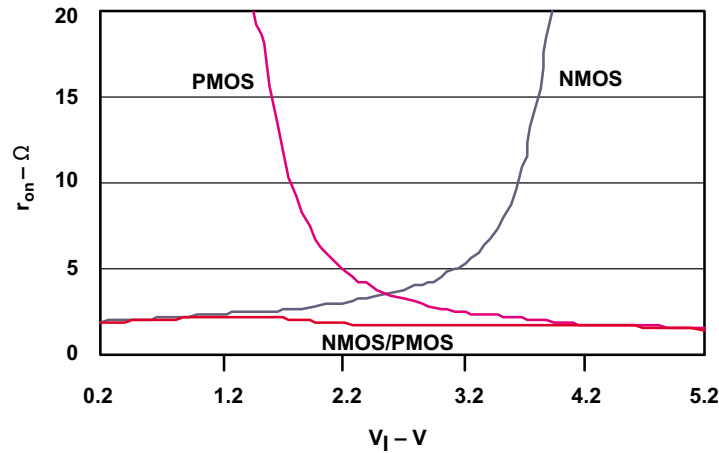


图 3-4. 典型 NMOS/PMOS 并联开关的 r_{on} 和 V_I 特性 ($V_{CC} = 5V$)

3.3 带有电荷泵的 NMOS 串联开关

尽管 NMOS/PMOS 并联开关中的源漏电阻低于 NMOS 串联开关中的源漏电阻，但 PMOS 增加了电容，这对于某些应用来说是不可取的。为了解决这个问题，可采用另一种开关结构，即在 NMOS 串联开关中加入了电荷泵电路。电荷泵电路在 NMOS 的栅极产生的电压比 V_{CC} 高 2V 到 3V。因此，当输入达到 V_{CC} 电平时，在 0V 至 V_{CC} 输入电压范围内，开关仍处于闭合状态，输出电压等于输入电压。在 NMOS 串联开关中实现电荷泵电路的缺点是，电荷泵电路会产生额外功耗。图 3-5 所示为带有电荷泵的 NMOS 串联开关的简单原理图，图 3-6 所示为 r_{on} 和 V_I 特性。

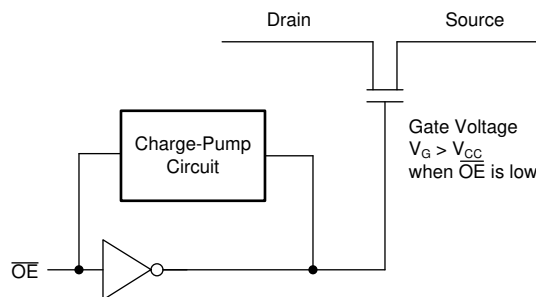


图 3-5. 带有电荷泵的 NMOS 串联开关的基本结构

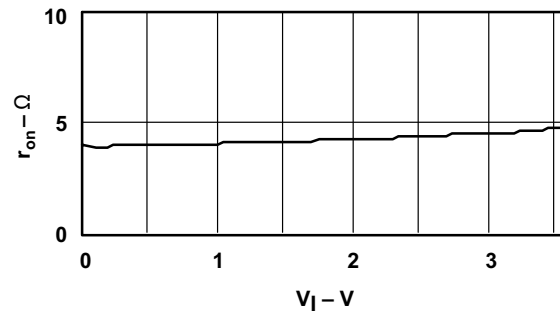


图 3-6. 带有电荷泵的 NMOS 串联开关中的 r_{on} 和 V_I ($V_{CC} = 3.6V$)

4 数字开关应用中的关键问题

4.1 电源和控制电压要求

选择开关时必须首先考虑的因素之一是电源轨电压和通过开关的信号允许输入范围。如图 4-1 所示，CBT/CBT-C 系列器件支持 5V 电源轨，而 CB3T、CBTLV 和 CB3Q 系列支持 2.5V 和 3.3V 电源轨。深蓝色区域表示能够通过开关的信号电压范围。在某些情况下，这些范围与电源电压（CBT/CBT-C 和 CBTLV）相匹配，而其他开关系列可能会传递超出电源轨的信号（CB3T 和 CB3Q）。系统要求可能决定哪些器件可用于特定应用。例如，实现 5V 电源轨和 5V 信号的设计可能最好由 CBT/CBT-C 系列中的器件提供，而使用 3.3V 电源轨和 4V 信号的设计最好由 CB3T 或 CB3Q 系列中的器件提供。

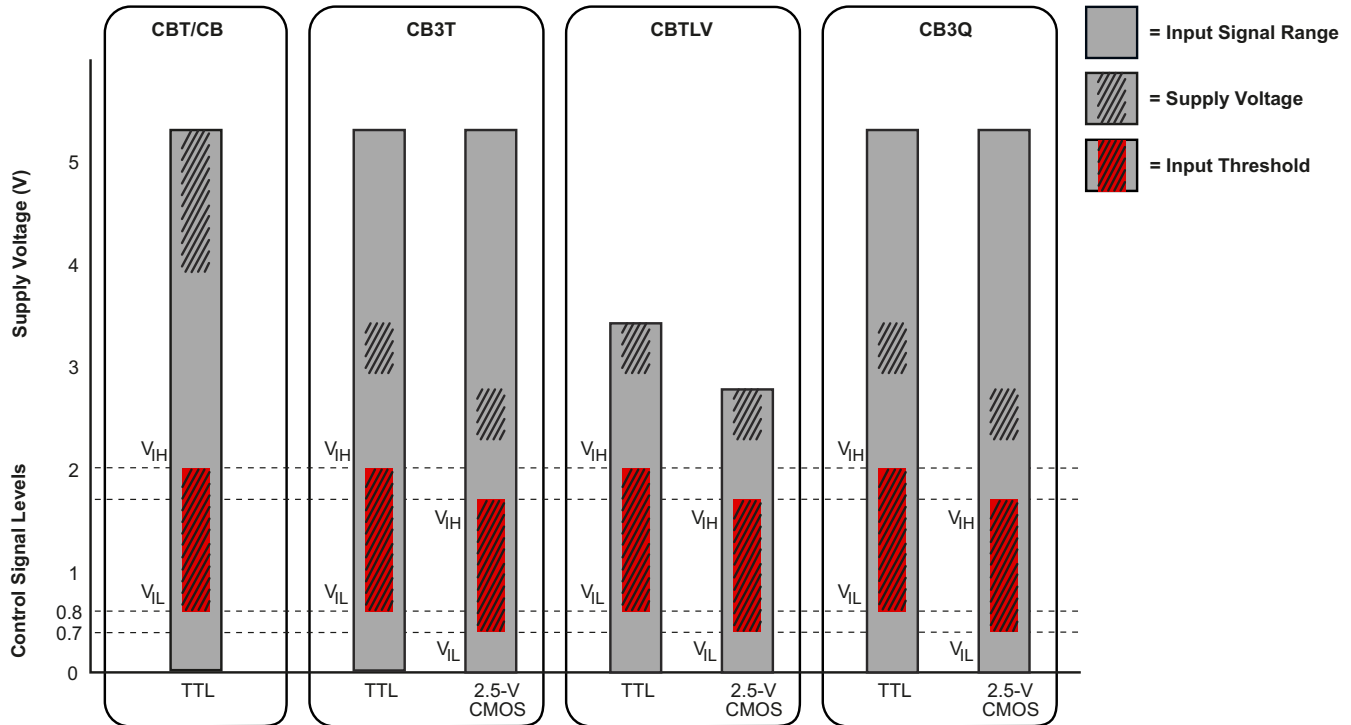


图 4-1. 控制信号电平 (V_{IH} , V_{IL}) 和电源电压

这些器件的输入阈值允许用户实现 3.3V 逻辑或 5V 逻辑，而不管设计中使用的电源电压或信号电压如何。图 4-1 中的红色条显示了不同数字开关系列的逻辑电平电压阈值。

4.2 轨至轨运行

轨至轨运行描述了信号开关在最大正电源轨和最大负电源轨之间传递信号的行为。当信号落在电压轨处或电压轨之间时，具有轨至轨运行的开关在传递信号时几乎没有压降。图 4-2 示出了在不同信号和轨电平下工作的不同开关的行为。

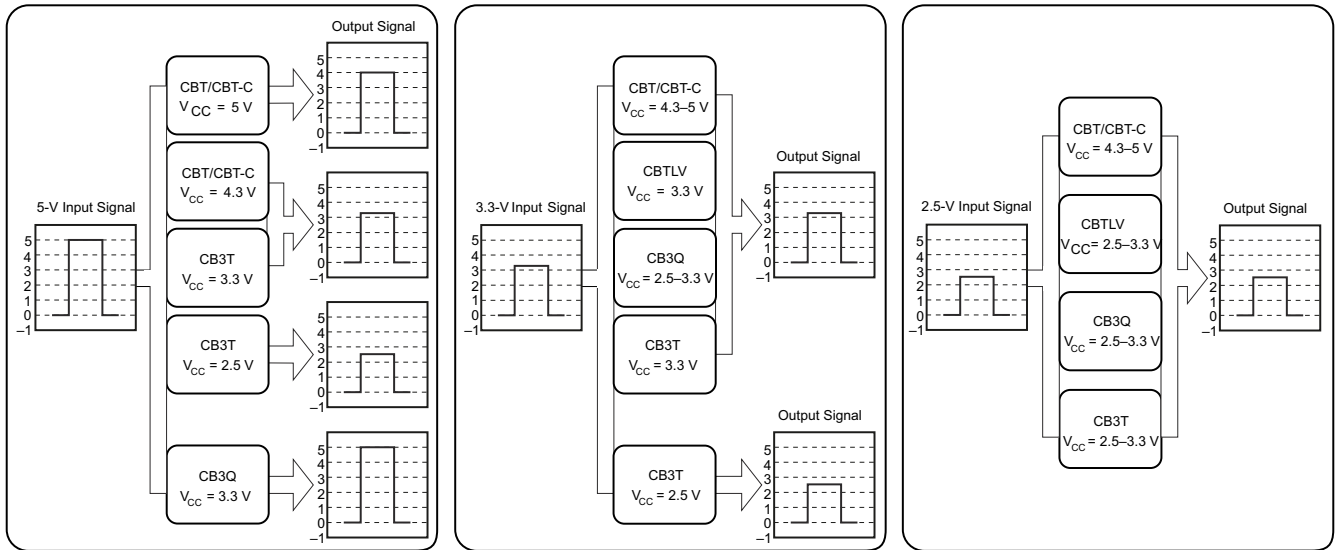


图 4-2. 通过数字开关的信号电平

通信器件之间的数字信号通常必须满足最低电压电平才能表示为高信号。在确定设计的功效时，应考虑信号路径上的所有器件，包括数字开关。应考虑降低来自非轨至轨开关的高电平电压，并且设计应确保获得适当的信号电平。使用轨至轨开关可以最大程度地减少或消除这种现象带来的风险。某些开关（如 CB3T 和 CB3Q 系列）允许 I/O 电压超出电源，使设计人员有更多的机会有效实施和设计。

4.3 下冲

下冲是高速应用中的一种典型现象，其中阻抗不匹配会导致系统出现过度振铃，这会给通过关断来隔离不同总线的总线开关带来严重问题。在此状态下，n 通道传输晶体管的栅极电压处于地电势，但任一 I/O 端口上的负电压幅值大于 NMOS V_T 将导致开关导通并且不再隔离总线。所以，如果信号开关设计中不包含下冲保护电路，那么幅值大且持续时间长的下冲会导致数据损坏。图 4-3 中的原理图展示了下冲现象。对于 0V 至 V_{CC} 范围内的正常输入电压，开关处于高阻抗状态，输出总线与输入总线隔离。隔离总线上发生的下冲会引发故障，如图 4-3 所示。

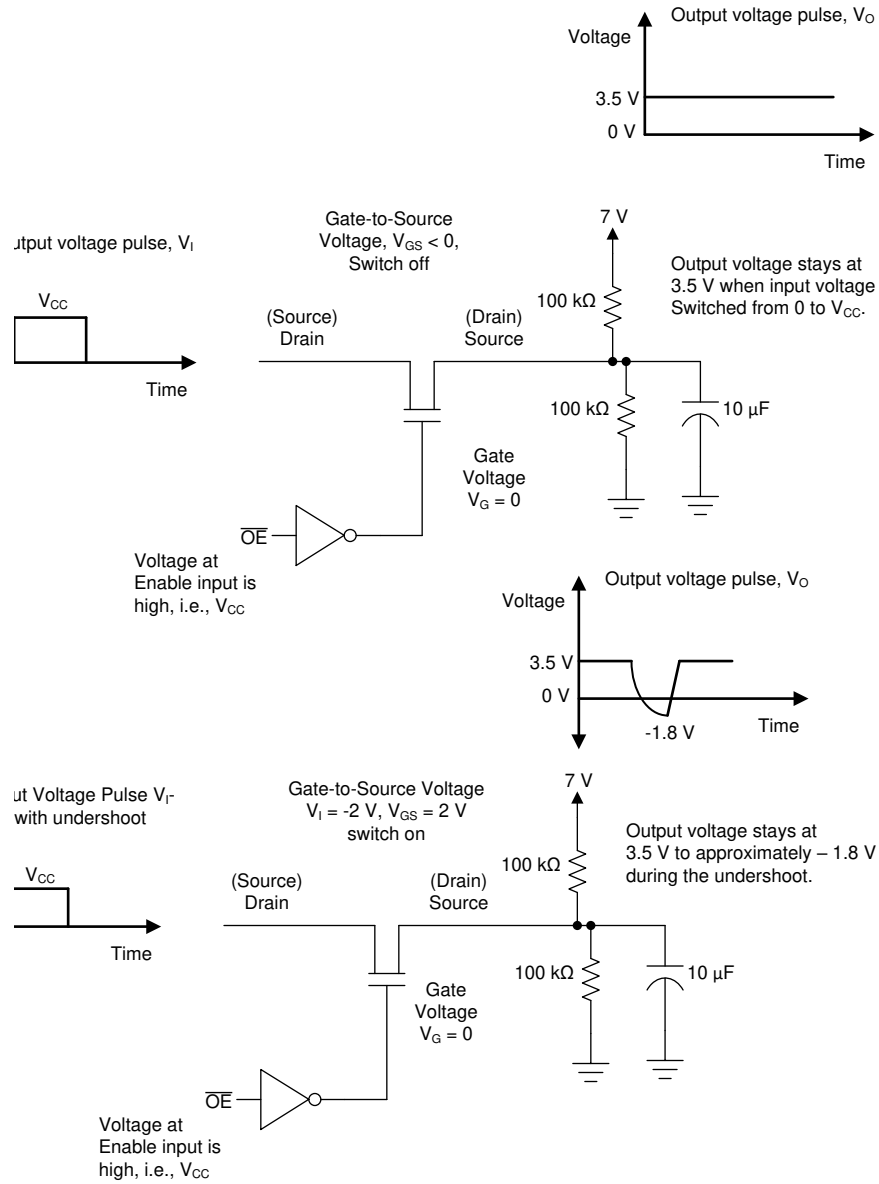


图 4-3. 禁用时 NMOS 串联开关器件中的下冲现象

有两种解决方案可防止 NMOS 在下冲期间（即使在禁用时）闭合：

- 抓取或钳制输入下冲能量。在这种方法中，钳位电路接地或连接到 V_{CC} 。该钳位电路可防止 NMOS 在发生下冲事件时闭合。
 - 肖特基钳位。采用这种方法时，肖特基二极管从开关的 I/O 端口接地。当 I/O 端口的电压低于接地电压时，二极管正向偏置并钳制源极或漏极电压，使输入和输出保持隔离。这种类型器件的一个例子是 TI 提供的 CBTS 总线开关。
 - 有源钳位至 V_{CC} 。采用这种方法时，有源钳位电路连接到 V_{CC} ，通过将输入电压拉至 V_{CC} 来抵消下冲电压。这种类型器件的一个例子是 TI 提供的 CBTK 总线开关。
- 强制使用 NMOS 的栅极电压跟踪负输入电压，TI 全新的 CBT-C 系列就是使用这种方法来防止下冲。本应用报告稍后将介绍这种保护方法。

4.4 r_{on}

r_{on} 为开关闭合时的电阻。 r_{on} 应尽可能低以减少信号损失和传播延迟。开关的传播延迟取决于由开关 r_{on} 和负载电容组成的 RC 时间常量。对于传输线环境中的应用， r_{on} 应小于或等于线路阻抗，从而最大限度地减少不必要的信号反射。对于开关连接到阻性负载的数字应用，开关电阻和负载电阻形成分压器。所以，在这种情况下， r_{on} 应尽可能低，从而保持下游器件的输入逻辑为高电平有效（例如， V_{IH} ）。 r_{on} 不仅要很小，而且要在整个输入电压范围内保持平缓，从而保持从输入到输出的线性信号变化。信号失真取决于 r_{on} 和 V_I 曲线的平缓度，即等于 $20\log\Delta r_{on}/RL$ ，其中 RL 为负载电阻。因此，为了在信号幅值变化时保持最小信号失真， r_{on} 应在整个输入信号范围内保持平缓。在 NMOS 串联开关中，需要专用栅极升压电路使 r_{on} 在 V_{CC} 范围内保持平缓。在 NMOS/PMOS 并联开关中， r_{on} 相当恒定，并且在 $0V$ 至 V_{CC} 输入电压范围内可能有多个峰值。 r_{on} 与 V_I 的曲线形状取决于 NMOS 和 PMOS 的阈值电压（请参阅图 3-4）。

4.5 $C_{io(off)}$

直通开关的 $C_{io(off)}$ 是一个通道的关断电容，可从开关的输入或输出端进行测量。对于多路复用器或总线交换开关， $C_{io(off)}$ 可能包括多个通道的关断电容。 $C_{io(off)}$ 应尽可能小，从而减小总线的容性负载。降低 C_{io} 需要传输晶体管具有更小的漏极、源极面积，否则会增加导通状态电阻。因此，需要在 $C_{io(off)}$ 和 r_{on} 之间进行权衡。

4.6 $C_{io(on)}$

这指的是从开关的输入端或输出端测得的导通状态电容。通常 $C_{io(on)}$ 是 $C_{io(off)}$ 的两倍多，因为前者包括开关输入端和输出端的电容，以及通道电容。和 $C_{io(off)}$ 一样， $C_{io(on)}$ 应尽可能小，从而减少总线的容性负载。降低 $C_{io(on)}$ 需要传输晶体管具有更小的漏极、源极面积，否则会增加导通状态电阻。因此，和 $C_{io(off)}$ 一样，在 $C_{io(on)}$ 和 r_{on} 之间需进行权衡。

4.7 C_i (控制输入电容)

切换控制输入时，较大的控制输入电容会向传输晶体管的栅极注入更多电荷，这将导致串扰并降低开关的性能。

4.8 泄漏电流

高阻抗状态下的泄漏电流应非常小。高位的泄漏电流可能会给隔离的总线带来负载并破坏数据。

4.9 启用和禁用延迟和传播延迟

启用和禁用延迟 (t_{en} 和 t_{dis}) 用于衡量开关打开和关闭的速度。对于高速运行，这些延迟不仅应该尽可能小，而且启用和禁用延迟的差异也应该尽可能小，以减少关断开关和闭合开关之间的电流。这在多路复用和多路分解操作中很重要，如果差异很大，会导致总线争用。对于先断后合功能，禁用时间应小于启用时间；对于先合后断功能，启用时间应小于禁用时间。

除了时序预算极为关键的应用外，数字开关引入的传播延迟 (t_{pd}) 对于所有应用来说几乎可以忽略不计。当数字开关关闭时，通过导通晶体管的延迟很小。通常，数字信号的有效传播延迟随输出电容的变化而变化，并且在不同的应用中变化很大。德州仪器 (TI) 将此值指定为典型 r_{ON} 乘以负载电容的数学计算结果。

4.10 部分断电

当今的高速应用要求器件可在仍连接到实时总线的同时断电。这就要求开关在断电时处于高阻抗状态。加入了特殊的 I_{off} 电路，确保开关在断电时处于高阻抗状态。 I_{off} 电路可防止器件断电之时电流回流对器件造成损坏。

4.11 电压转换

在混合电压环境中进行电压转换是一种十分受欢迎的总线开关应用。一个简单的 NMOS 可将信号从 0V 传递到 $V_{CC} - V_T$ ，其中 V_T 是 NMOS 的阈值电压。此特性可用于向下转换。图 4-4 示出了使用 NMOS 串联开关、二极管和电阻器将 5V 转换为 3.3V 的示例。

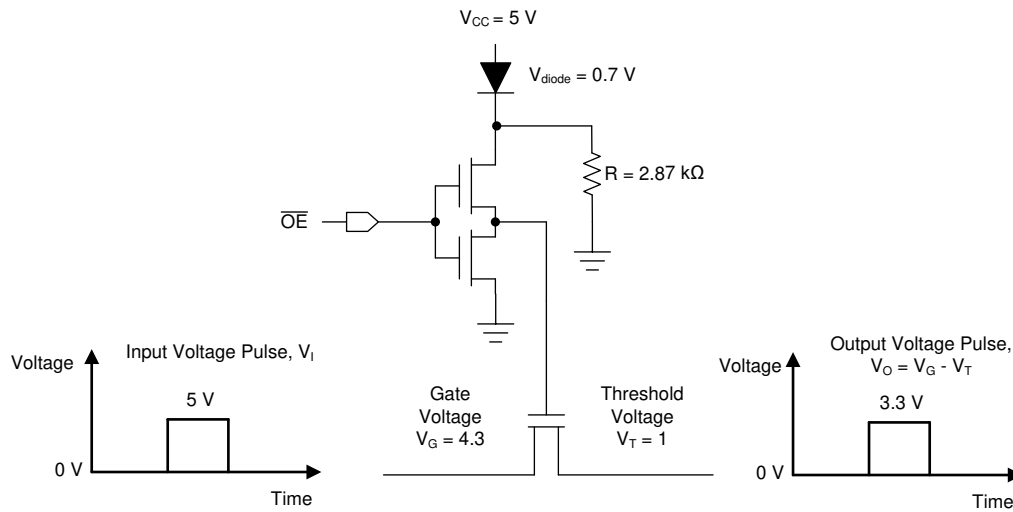


图 4-4. 使用 NMOS 串联开关的电压转换

对于电压转换应用，开关需要在很宽的频率范围内高效转换，还需要使用此开关保持适当的信号电平。例如，从 5V TTL 转换为 3.3V LV_TTL 信号时，开关需要保持 3.3V LV_TTL 信号所需的 V_{OH} (输出高电压) 和 V_{OL} (输出低电压)。一个重要的考虑因素是总线开关只能用于向下转换，例如从高电平到低电平。若要从低电平转换到高电平，还需要额外的元件 (例如，上拉电阻器)。

5 信号开关系列

TI 提供各种信号开关，适用于多种不同类型的应用。以下章节探讨了部分信号开关系列：

- CBT-C：采用 -2V 下冲保护机制的 5V NMOS 开关
- CBTLV：具有并联 NMOS 和 PMOS 晶体管的低压开关
- CB3Q：带有电荷泵电路、可实现平缓的低 r_{on} 的 NMOS 开关
- CB3T：电平转换 NMOS 总线开关

5.1 CBT-C 系列

CBT-C (交叉开关技术 - 钳位) 系列中的开关为 NMOS 串联开关。该系列的工作电压 V_{CC} 为 5V，可实现各种标准 (例如 LVCMOS、LVTTTL 等) 的切换。该系列还具有集成在总线开关中的下冲保护电路。下冲保护电路防止 n 沟道传输晶体管在开关关闭时导通。当发生下冲时，该电路感测输入端的负电压并将 n 通道传输晶体管的栅极偏置到该负电压。栅极和源极电压现在处于相同电势 ($< 0V$)，因此开关保持关闭。关闭开关一侧的下冲保护机制可防止开关另一侧高达 -2V 的下冲。此系列的静态功耗可以忽略不计。动态功耗取决于器件使能输入的频率。在使能输入端进行高低电平转换会导致内部 CMOS 反相器进行低电平转换；所以，控制输入信号频率越高，动态功耗越高。图 5-1 示出了 CBT-C 中的下冲保护机制。

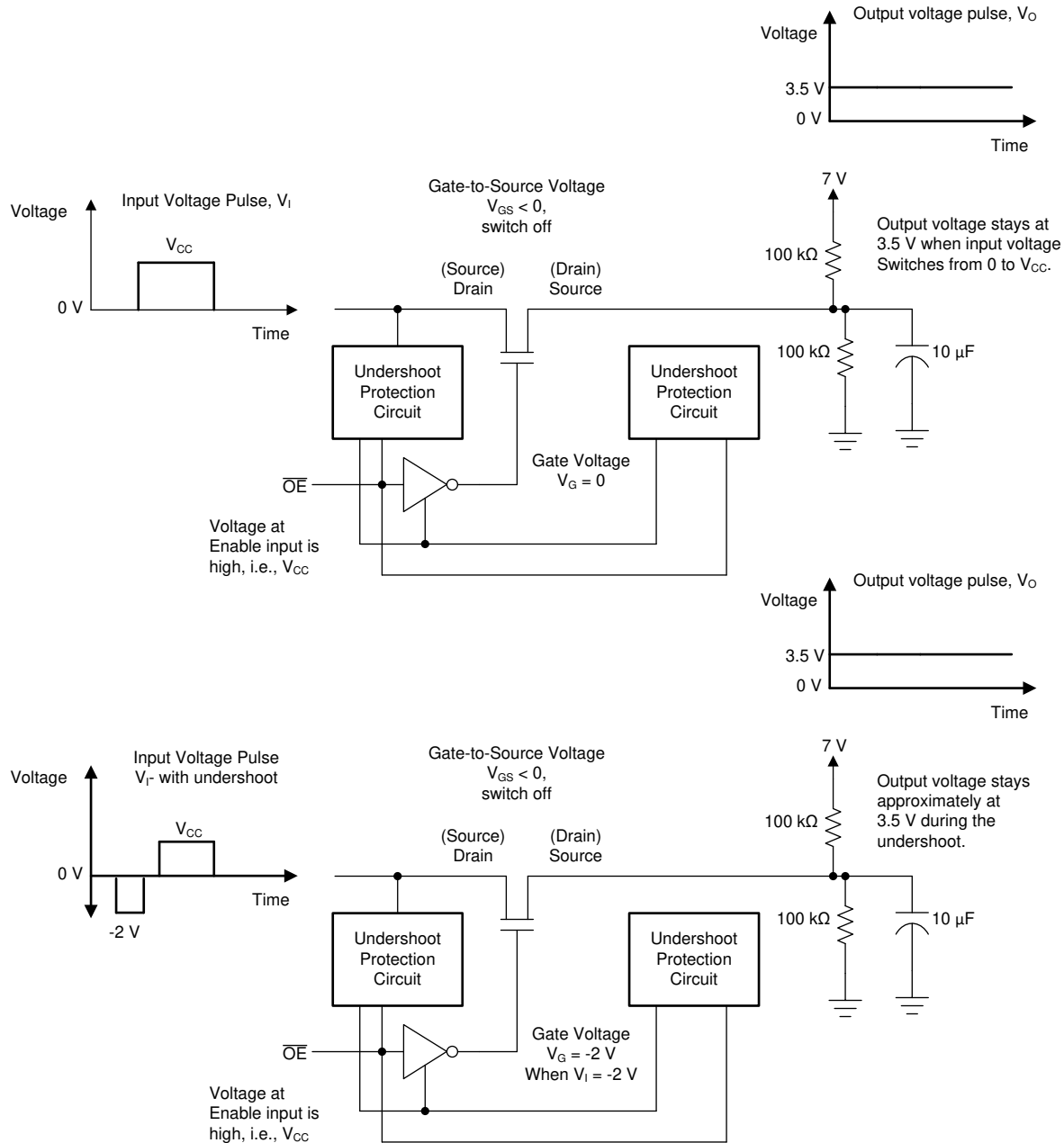


图 5-1. 使能输入 (OE) 电压为高电平时 CBT-C 中的下冲保护机制

5.1.1 CBT-C 系列特性

以下段落探讨了 CBT16211C 的一些关键性能特征。附录 A 给出了测量设置。

5.1.1.1 V_O 和 V_I

图 5-2 所示为 CBT16211C 在对地输出负载为 $3k\Omega$ 时的输出电压和输入电压特性。输出跟随输入直至达到约 3.5V，并在开关开始关断时保持平缓。输出电压还取决于输出电流。如果输出电流增加，在较低的输入电压下，输出电压将变得平缓。

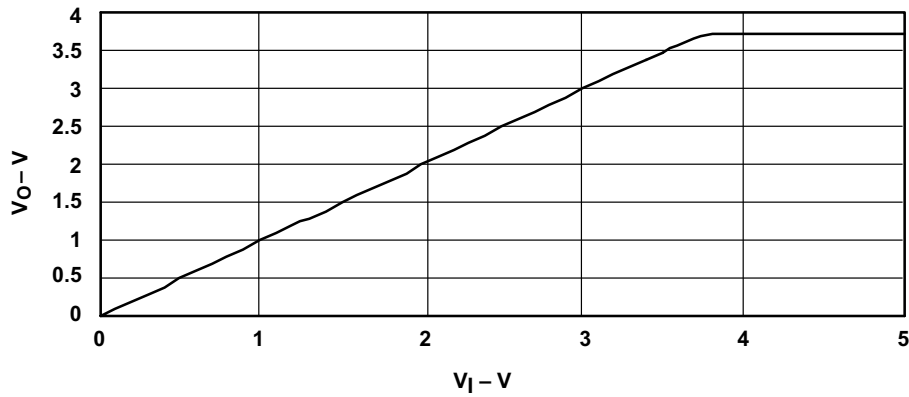


图 5-2. $V_{CC} = 5V$ 时的 V_O 和 V_I

5.1.1.2 r_{on} 和 V_I

图 5-3 所示为在不同输入电压下的导通状态开关电阻 (r_{on})。输出电流为 $-15mA$ 。输入电压低于 $3.5V$ 时导通状态电阻较低，高于 $3.5V$ 时则会迅速增加。 r_{on} 取决于输出电流，当输出电流增加时，其在较低的输入电压下会迅速增加。

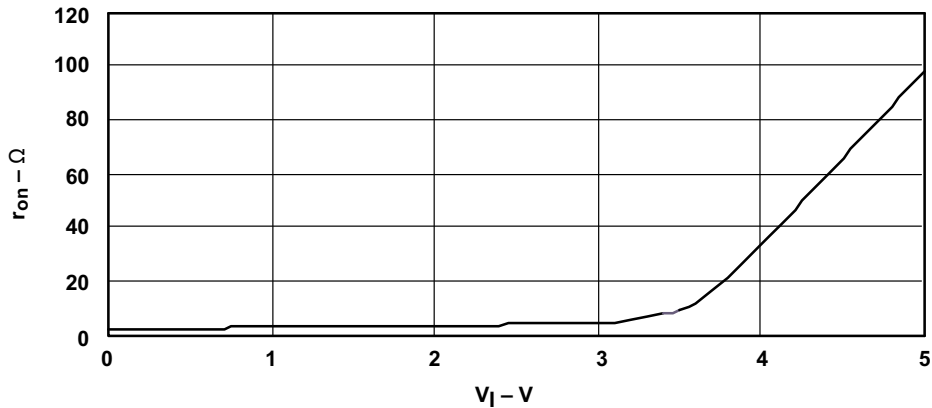


图 5-3. 在 $V_{CC} = 5V$ ($I_O = -15mA$) 下的 r_{on} 和 V_I

5.1.1.3 下冲保护

图 5-4 所示为开关禁用时 CBT16211C 的下冲保护性能。输出引脚通过一个 $100k\Omega$ 电阻器和一个 $10pF$ 电容器接地，并通过一个 $100k\Omega$ 上拉电阻器连接到 $10V$ 电压。测试负载类似于高阻抗应用负载。输入电压下冲引起的输出电压变化非常小。

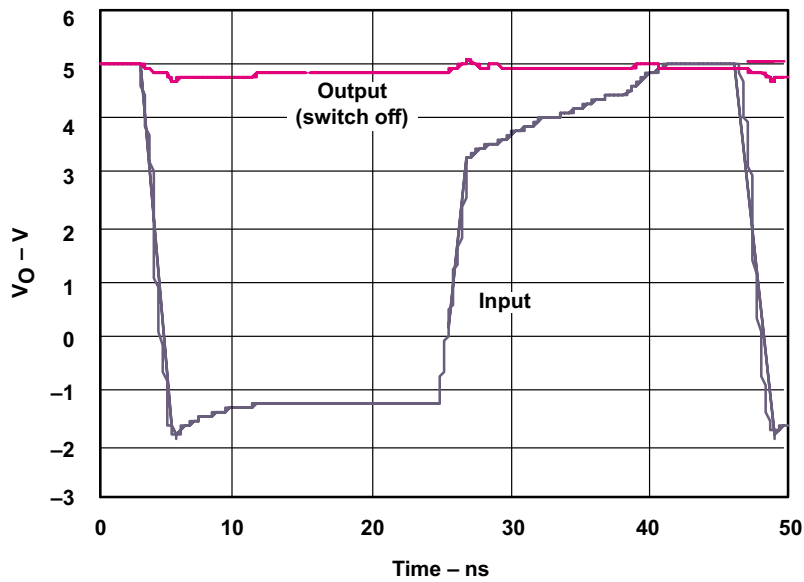


图 5-4. 开关关断时 CBT16211C 中的下冲 (V_{CC} 为 5V)

5.1.2 CBT-C 系列应用

5.1.2.1 总线隔离

CBT-C 器件可用于热插拔应用的 5V PCI 总线隔离 (请参阅 图 5-5)。PCI 是一个无端接口；所以，可能会发生下冲。CBT-C 在发生下冲事件时提供良好的隔离。

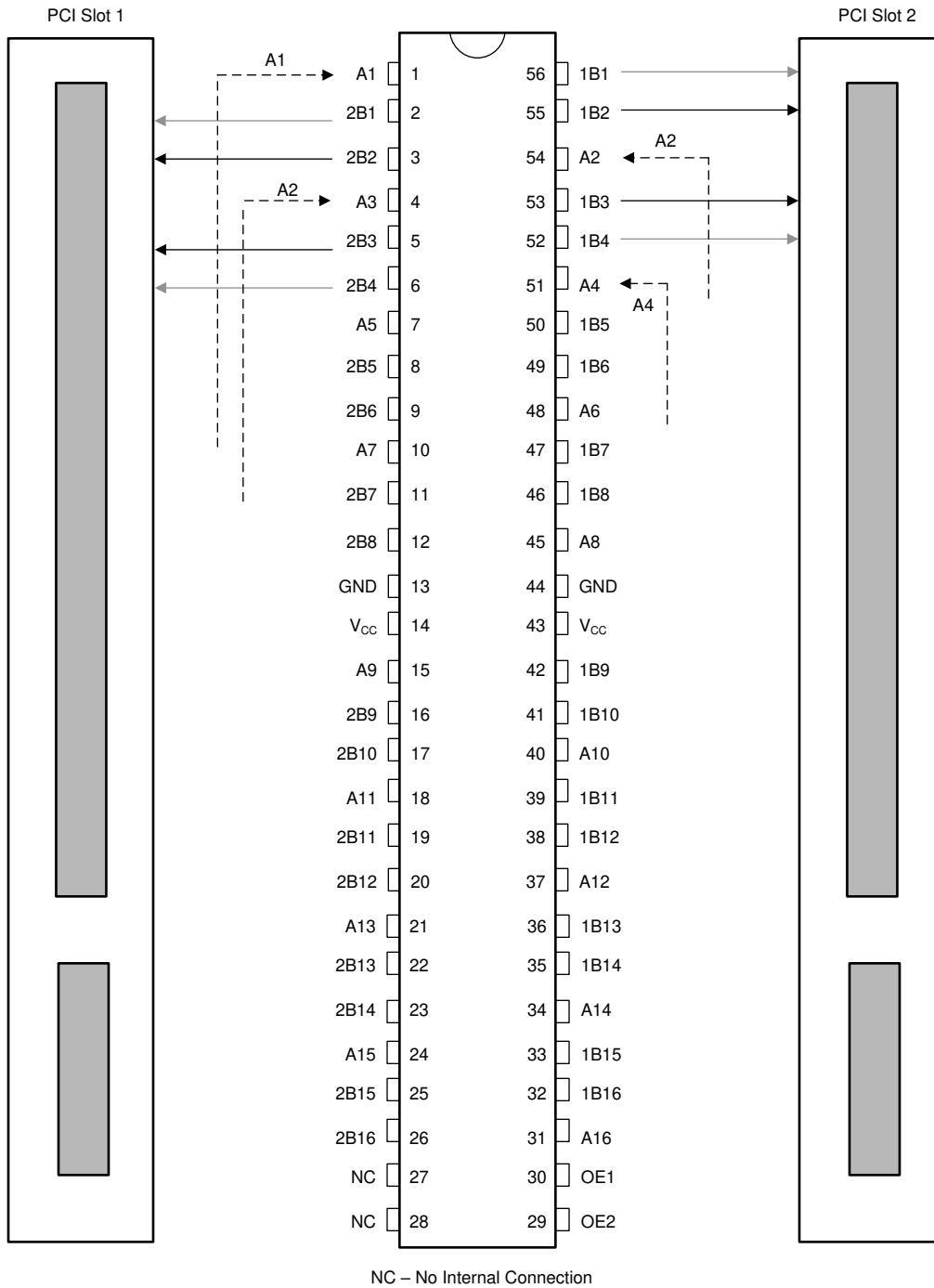


图 5-5. 使用 CBT-C 器件的总线隔离示例

5.2 CBTLV 系列

CBTLV (低压交叉开关技术) 系列中的开关是第一款专为 3.3V 系统设计的通用 FET 总线开关。该系列中的器件提供轨至轨开关以及低 r_{on} ($5\ \Omega$) 和低 $C_{I/O}$ (4.5pF)。CBTLV 开关由一个简单的 NMOS 晶体管和一个 PMOS 晶体管并联组成。当开关打开时，它为其总线提供三态隔离。当开关闭合时，它会在线路上施加接近零的传播延迟。

图 5-6 示出了 CBTLV 器件的简化原理图。

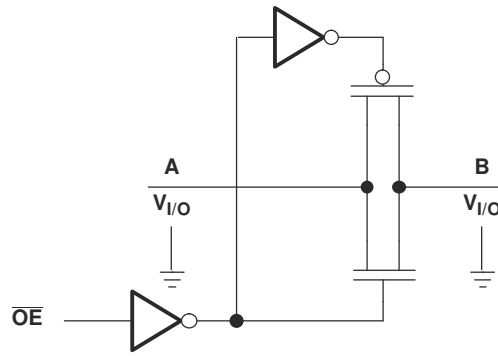


图 5-6. CBTLV 器件的简化原理图

5.2.1 CBTLV 系列特性

图 5-7 示出了 $V_{CC} = 2.5V$ 时 SN74CBTLV3125 的 V_O 与 V_I 特性和 r_{on} 平缓度。输出电压在输入信号范围内完全跟随输入从 $0V$ 到 V_{CC} 。

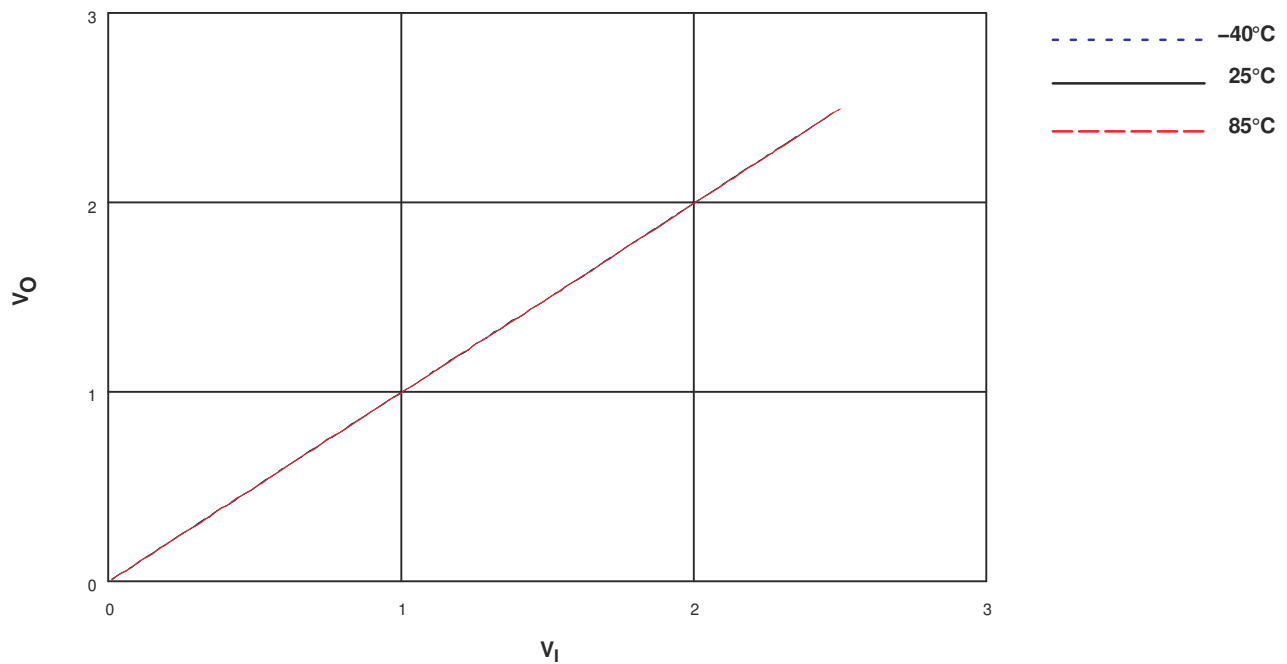


图 5-7. V_O 与 V_I 间的关系, $V_{CC} = 2.5V$ (SN74CBTLV3125)

CBTLV 开关的架构使得导通电阻低至 5Ω 。图 5-8 示出了在信号范围内和不同温度下的导通电阻测量值。

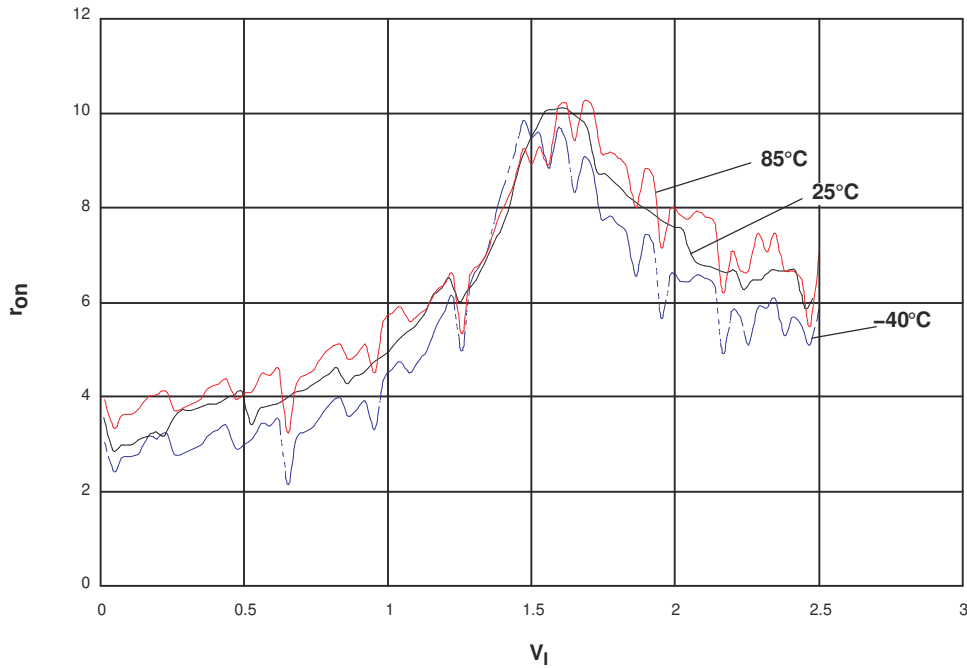


图 5-8. r_{on} 与 V_i 间的关系, $V_{CC} = 2.5V$ (SN74CBTLV3125)

5.3 CB3Q 系列

CB3Q (高带宽交叉开关技术) 系列开关仅为 NMOS, 具有平缓的低 r_{on} 。 r_{on} 的平缓特性是通过电荷泵电路实现的, 该电路在 n 通道传输晶体管的栅极上产生约 7V 的电压。因此, 可实现 0V 至 5V 轨至轨开关电压, 因为栅源电压远高于 n 通道晶体管的阈值, 并且开关在整个 0V 至 5V 范围内完全打开。内部振荡器电路是电荷泵电路的一部分; 因此, 该系列的静态功耗高于 CBT-C 系列。动态功耗取决于使能输入的频率。除了平缓的低 r_{on} 外, 该系列还具有低输入和输出电容, 因此适用于高性能应用。I/O 信号的最大开关频率取决于各种因素, 例如负载类型、输入信号幅值、输入信号边沿速率、封装类型等。封装较大时, 电感和电容会形成谐振电路, 引起相位和幅值失真。容性负载较大时, RC 时间常量变高并限制频率。图 5-9 示出了 CB3Q 器件的简化原理图。

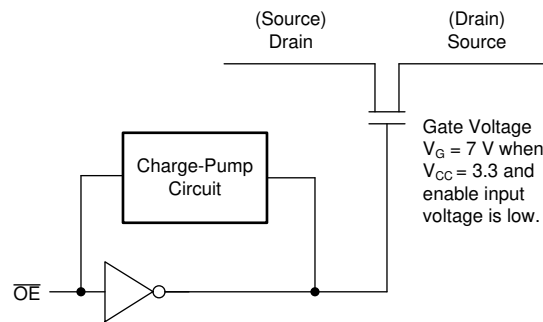


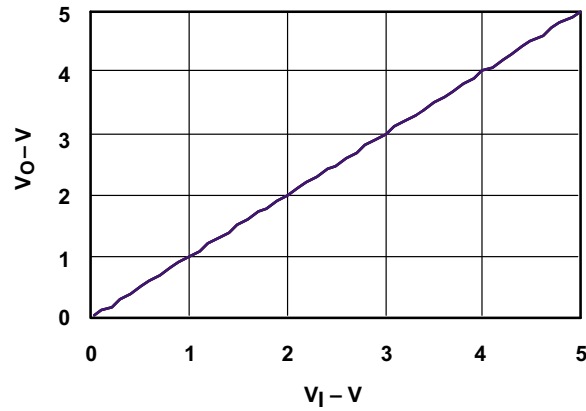
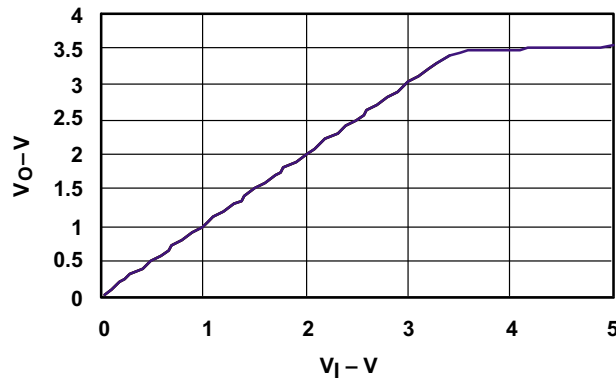
图 5-9. CB3Q 器件的简化原理图

5.3.1 CB3Q 系列特性

以下章节讨论了 CB3Q3306A 的一些关键性能特征。附录 A 给出了测量设置。

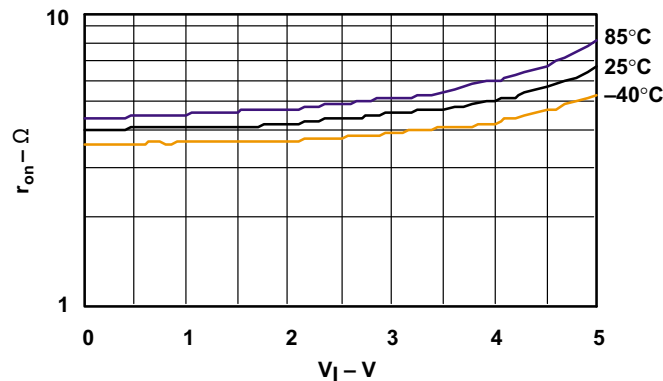
5.3.1.1 V_O 和 V_i

图 5-10 和图 5-11 所示为 CB3Q3306A 在不同 V_{CC} 值和不同温度条件下的 V_O 和 V_i 特性。当 $V_{CC} = 3.6V$ 时, 输出完全跟随输入从 0V 升至 5V。由于这一特性, CB3Q 器件可用于在 0V 到 5V 的范围内切换模拟和数字信号。当 $V_{CC} = 2.3V$ 时, 电荷泵电路产生的栅极电压大约降至 4V。因此, 输出约莫跟随输入从 0V 升至 3.3V, 并在超过 3.3V 时保持恒定。

图 5-10. CB3Q3306A 在 $V_{CC} = 3.6V$ 、 $TZ = 85^{\circ}C$ 时的 V_O 和 V_I 图 5-11. CB3Q3306A 在 $V_{CC} = 2.3V$ 、 $T_A = 85^{\circ}C$ 时的 V_O 和 V_I

5.3.1.2 r_{on} 和 V_I

CB3Q3306A 具有平缓的低 r_{on} 特性。图 5-12 和图 5-13 所示为在不同 V_{CC} 值和不同温度条件下的 r_{on} 和输入电压特性。 r_{on} 和 V_I 特性的输出电流为 $-15mA$ ，该特性取决于输出电流。当 V_{CC} 为 $3.6V$ 时， r_{on} 在 $0V$ 至 $5V$ 输入电压范围内较为恒定。当 V_{CC} 为 $2.3V$ 时， r_{on} 在 $0V$ 到 $2.5V$ 的范围内是平缓的，并在超过 $2.5V$ 时迅速增加。

图 5-12. CB3Q3306A 在 $V_{CC} = 3.6V$ ($I_O = -15mA$) 时的 r_{on} 和 V_I

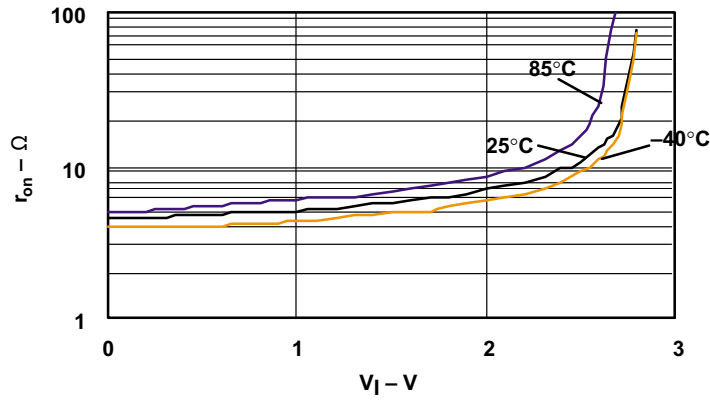


图 5-13. CB3Q3306A 在 $V_{CC} = 2.3V$ ($I_O = -15mA$) 时的 r_{on} 和 V_I

5.3.1.3 高频运行

低输入和输出电容以及低 r_{on} 和低馈通电容使 CB3Q 器件适用于高速应用。最大工作频率取决于输入电压范围、负载类型、边沿速率、封装类型、关断隔离、串扰要求等。在高频下，关断隔离和串扰也会增加，这限制了最大工作频率。图 5-14 所示为频率为 420MHz、负载为 500 Ω 和 3pF 时的输入和输出电压波形。从图 5-14 中可以很明显地看出，当开关打开时，高频信号可无失真地通过。此外，该开关在关断或禁用时在输入和输出之间形成非常好的隔离。

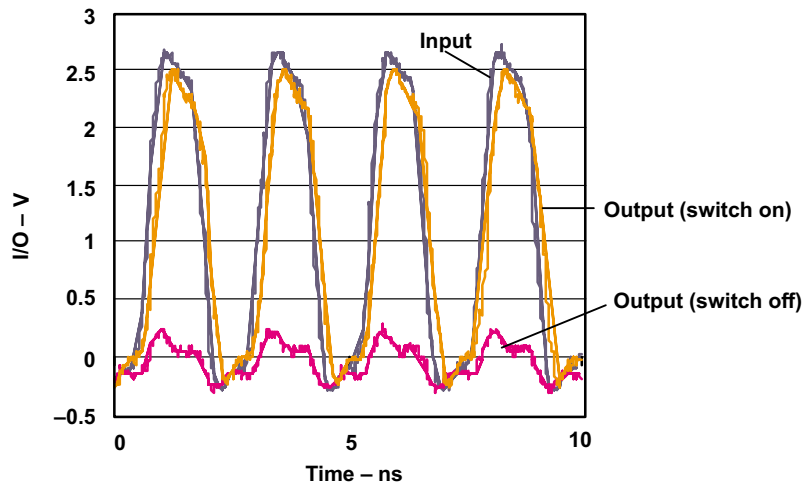


图 5-14. CB3Q3306A 在 420MHz 时的输入和输出电压波形 ($V_{CC} = 3.3V$)

5.3.1.4 输出偏斜

输出偏斜是对 r_{on} 在多位开关不同通道上发生的变化的一种度量。这在切换差分信号时尤为重要。为了使差分信号中的信号失真和噪声最小， r_{on} 的变化应尽可能小。特定电压下的输出偏斜可通过测量不同通道输出电压的时间差来确定。图 5-15 和图 5-16 所示为 CB3Q3306A 不同通道的输出电压，可通过此图确定输出偏斜。例如，在 $-40^{\circ}C$ 和 2.5V 条件下，输出偏斜约为 30ps，在 2.2V 至 2.6V 范围内较为恒定。在 $100^{\circ}C$ 时，输出偏斜约为 40ps，在 2.2V 至 2.6V 范围内较为恒定。

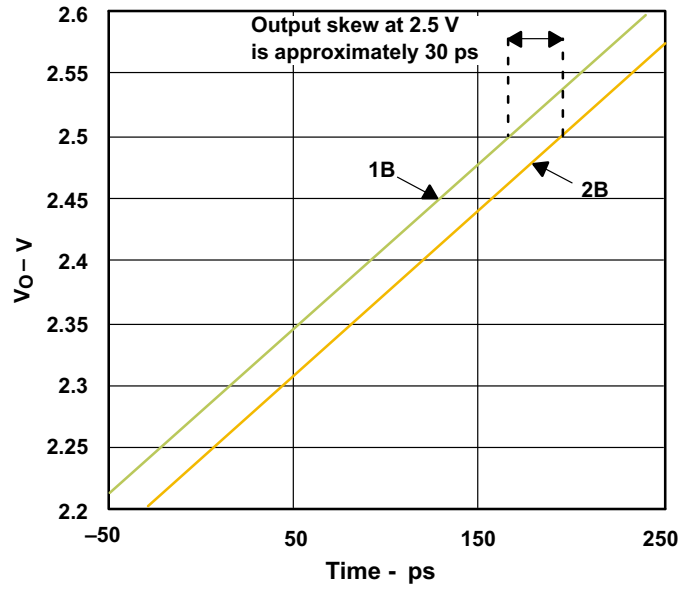


图 5-15. - 40°C 时的输出偏斜 ($V_{CC} = 3.3V$)

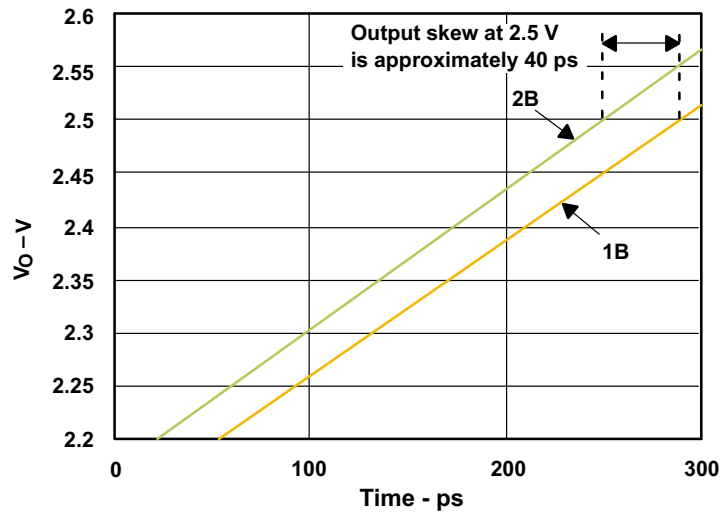


图 5-16. - 100°C 时的输出偏斜 ($V_{CC} = 3.3V$)

5.3.1.5 频率响应

图 5-17 和图 5-17 所示为 CB3Q3306A 在不同负载和频率下的衰减和关断隔离。带宽取决于负载的类型，并随着负载的增加而减少。

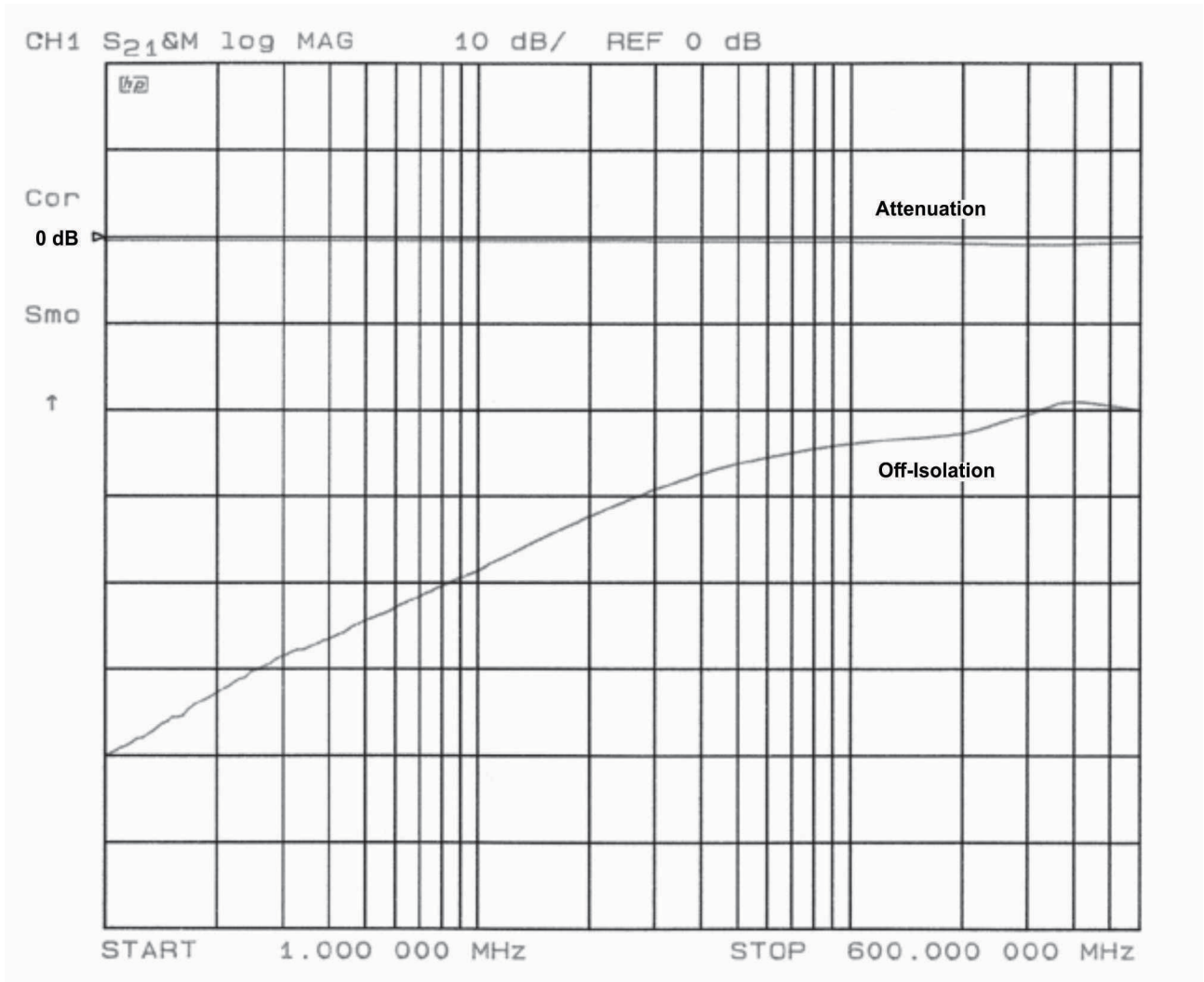


图 5-17. 3pF ($V_{CC} = 3.3V$) 下 CB3Q3306A 的衰减和关断隔离

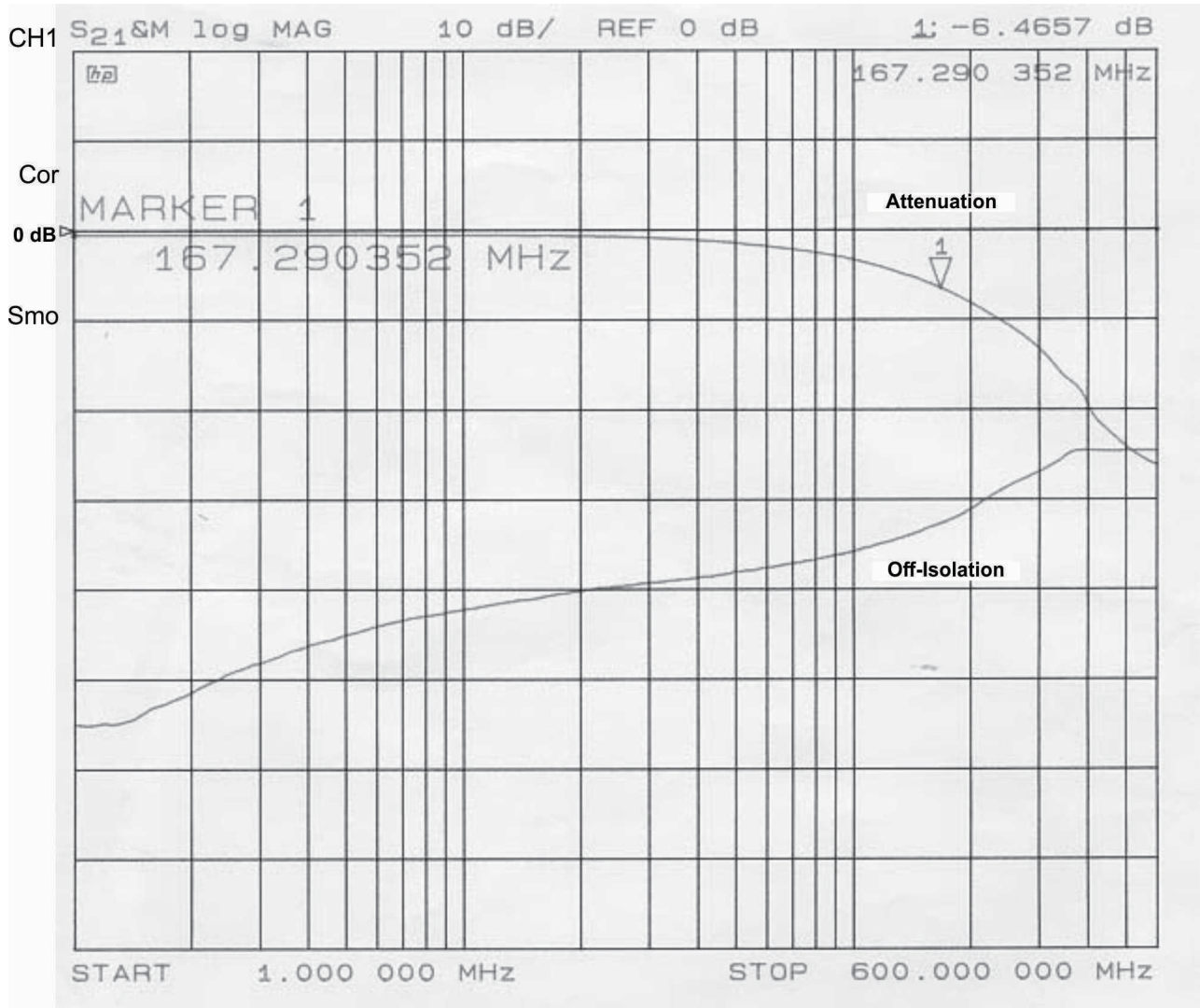


图 5-18. 50pF ($V_{CC} = 3.3V$) 下 CB3Q3306A 的衰减和关断隔离

5.3.1.6 相邻通道串扰

对于某些应用，串扰是很重要的一个参数。图 5-19 所示为 CB3Q3306A 中相邻通道间的串扰。

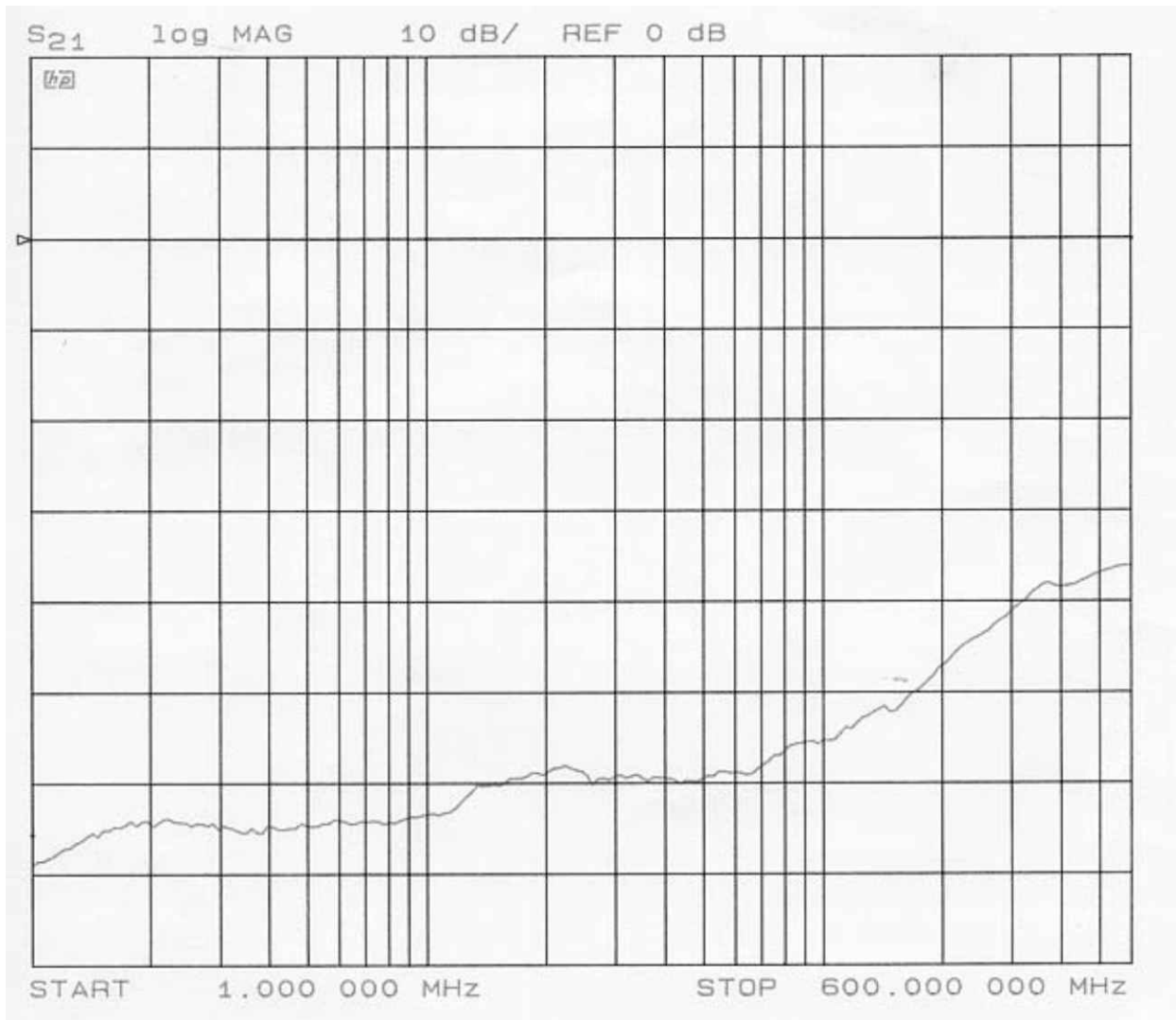


图 5-19. CB3Q3306A 在 3pF 负载下的串扰 ($V_{CC} = 3.3V$)

5.3.2 CB3Q 系列应用

5.3.2.1 USB 应用中的多路复用器

图 5-20 示出了总线开关可在其内使用的 USB 2.0 应用。笔记本电脑中的第一个开关用于隔离笔记本电脑和扩展坞。该扩展坞上的开关用作多路复用器，为 DATA+ 和 DATA- 信号提供两条不同的路径。如果操作系统为 Windows 95，则不支持 USB 2.0 集线器。开关 1 和 2 处于闭合状态，且 USB 线直接连接到端口 1。图 5-21 示出了 CB3Q3257 在此类应用中的使用。

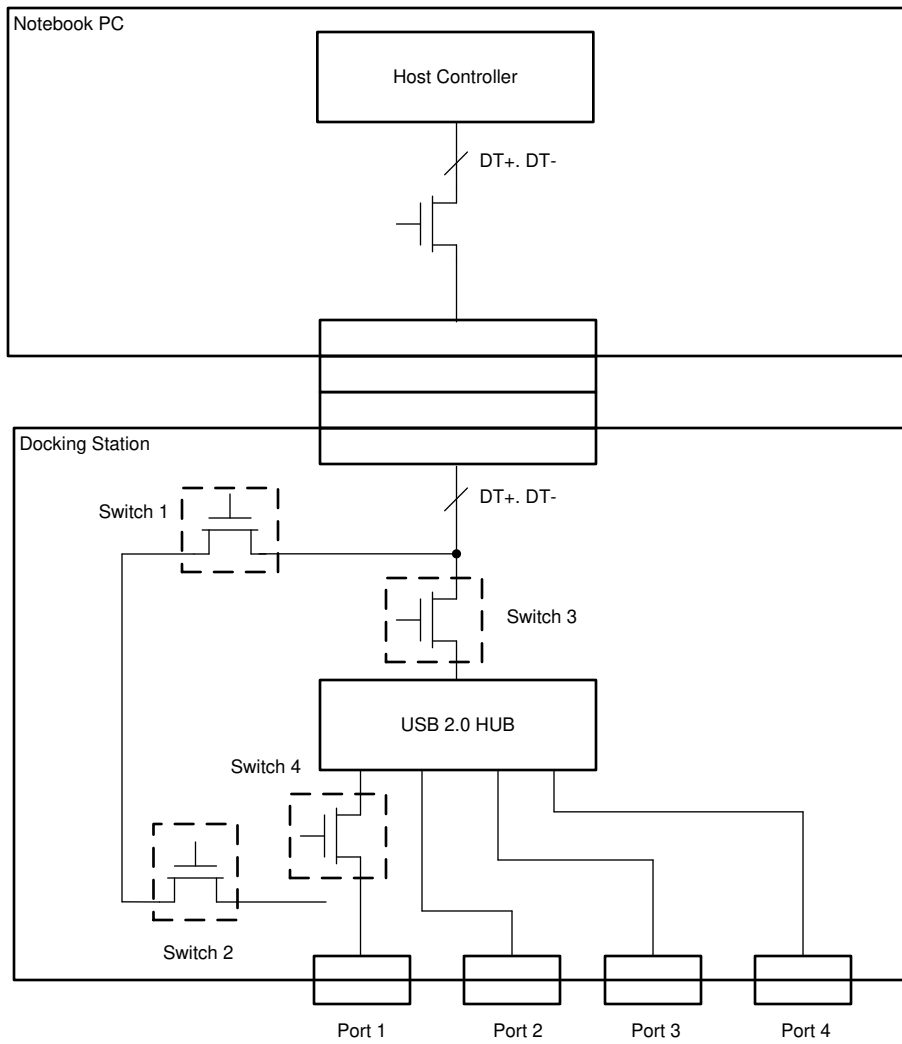


图 5-20. USB 应用中的多路复用

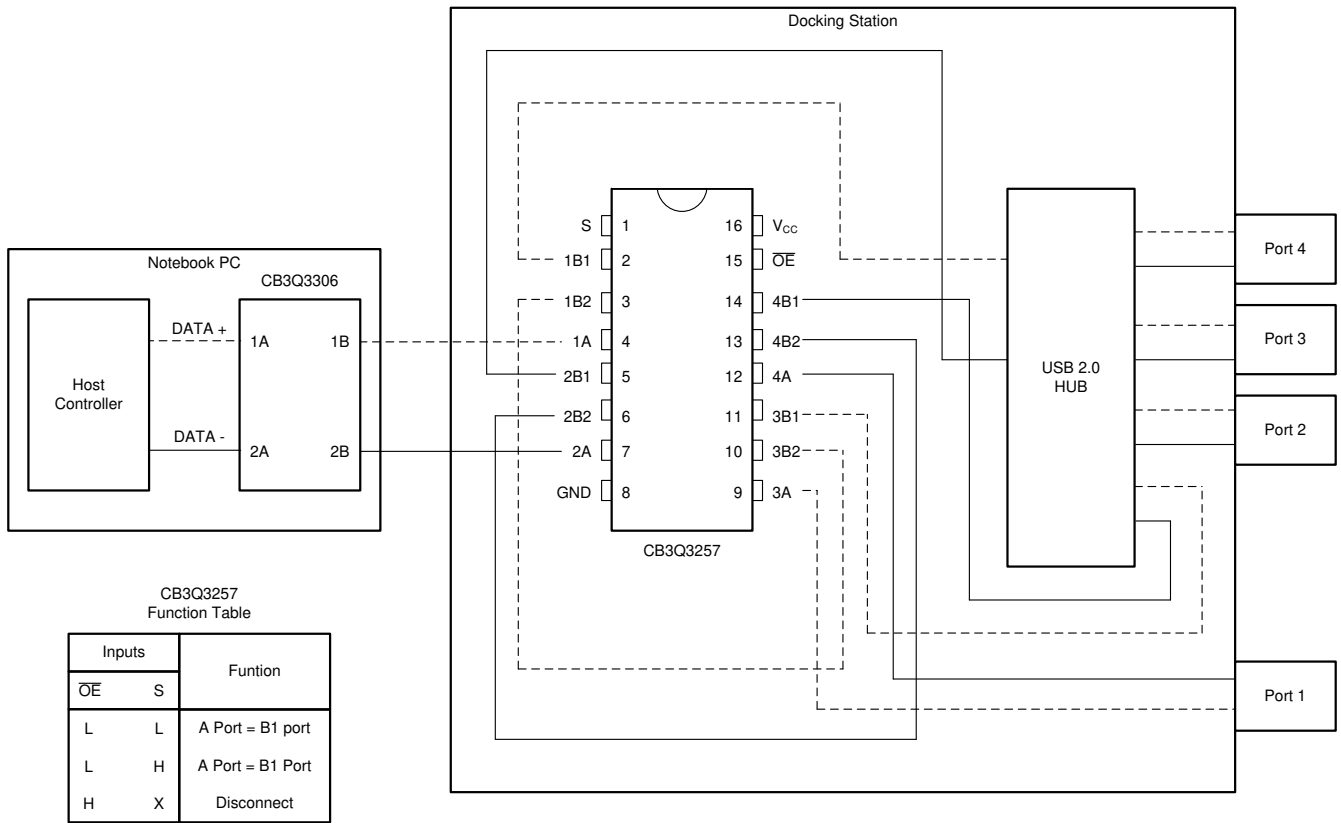


图 5-21. USB 应用中的 CB3Q3257

虚线显示的是 Data+ 信号路径，实线显示的是 Data- 信号路径。Data+ 信号传输到 1A。根据选择信号 (S) 电平，输出可以是 1B1 或 1B2。当 S 较低时，主控制器的 Data+ 通过 USB 2.0 集线器连接到端口 (1A → 1B1 → USB 2.0 集线器 → 3B1 → 3A → 端口 1)。当 S 较高时，Data+ 直接连接到端口 1 (1A → 1B2 → 3B2 → 3A)。同样，Data- 通过 2A、2B1、2B2、4A、4B1 和 4B2 开关连接到端口 1。

5.4 CB3T 系列

CB3T (交叉开关转换) 系列是电压转换总线开关系列。该系列可在 2.3V 至 3.6V 的电源电压范围内工作。当 V_{CC} 为 3.3V 时，该器件可从 5V 输入转换为 3.3V 输出。此外，当 V_{CC} 为 2.3V 时，该器件可从 5V 或 3.3V 输入转换为 2.3V 输出。CB3T 系列可用于中高频的电压转换。图 5-22 示出了 CB3T3306 简化结构。

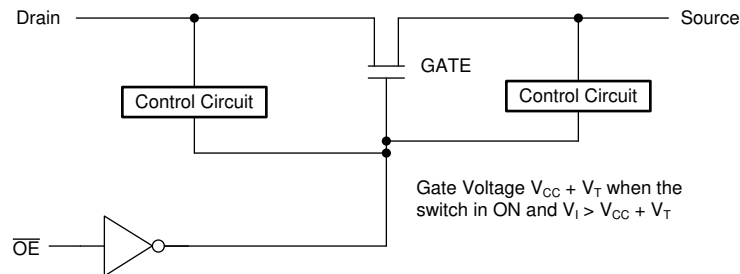


图 5-22. CBT3306 简化结构

当开关打开时，CB3T3306 中 NMOS 传输晶体管的栅极电压偏置为 $V_{CC} + V_T$ ，其中 V_T 为 NMOS 的阈值电压。当输入电压开始从低到高上升时，输出电压随之上升。当输入电压达到 V_{CC} 的一半左右时，控制电路检测到该电压，并将输出电压上拉至接近 V_{CC} 电平，并在输入电压增加时保持电压恒定。当输入达到 $V_{CC} + V_T$ 时，输出电压再次增加到 V_{CC} ，并随着输入电压继续上升，输出电压几乎保持不变。在这些转变发生时的输入电压取决于输出电流、电源、温度和晶体管特性。输出高电压 (V_{OH}) 的电平也取决于输出电流。

5.4.1 CB3T 系列特性

以下段落探讨了 CB3T3306 的一些关键性能特征。附录 A 给出了测量设置。

5.4.1.1 V_O 和 V_I

图 5-23 和图 5-24 所示为 CB3T3306 在不同 V_{CC} 值下的输出电压和输入电压 (V_O 和 V_I) 特性。输出电压的快速增加是由于控制电路检测到输出电压并将其拉高至接近 V_{CC} 电平。曲线中这种快速上升的斜率取决于从开关汲取的输出电流。

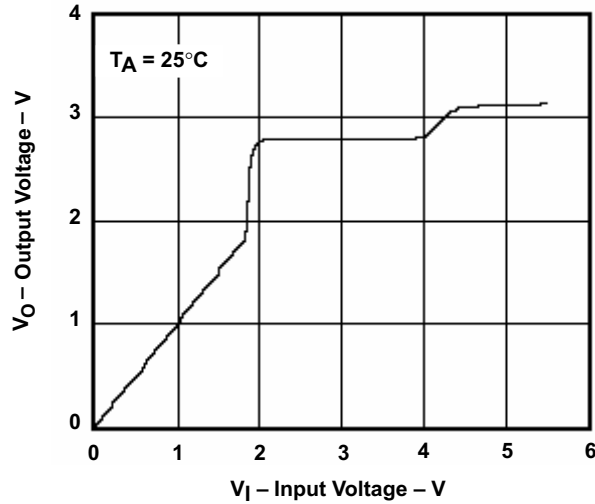


图 5-23. CB3T3306 在 $I_O = -1\mu A$ ($V_{CC} = 2.3V$) 时的 V_O 和 V_I

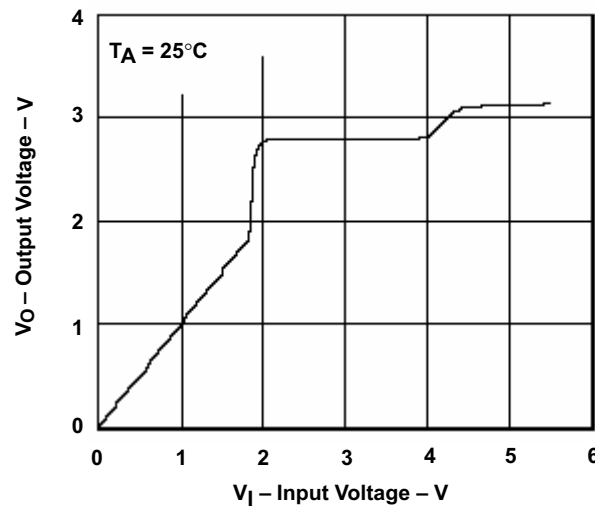


图 5-24. CB3T3306 在 $I_O = -1\mu A$ ($V_{CC} = 3.0V$) 时的 V_O 和 V_I

5.4.1.2 r_{on} 和 V_I

图 5-25 和图 5-26 所示为 CB3T3306 在不同 V_{CC} 电压下的 r_{on} 和 V_I 特性。当输入电压大约超过 V_{CC} 的二分之一时, r_{on} 迅速增加, 并在高于该电压后变得平缓。高于该电压的 r_{on} 值很大程度上取决于输出电流。当输出电流增加时, r_{on} 减小。

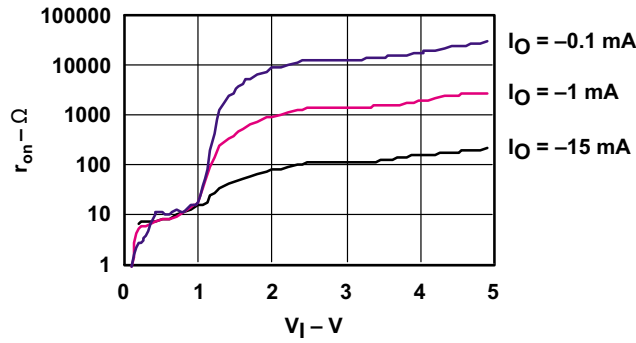


图 5-25. CB3T3306 在 $V_{CC} = 2.3V$ 时的 r_{on} 和 V_I

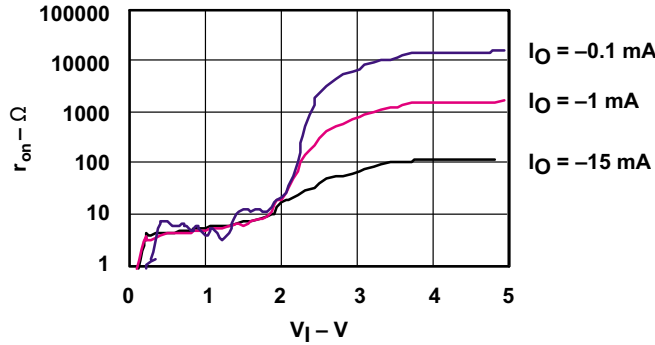


图 5-26. CB3T3306 在 $V_{CC} = 3.6V$ 时的 r_{on} 和 V_I

5.4.1.3 高频运行

CB3T 器件可用于中等高频下的电压转换。图 5-27 所示为频率为 200MHz 时 CB3T3306 的运行。负载为 500Ω 和 $3pF$ 接地。和 CB3Q 系列一样，I/O 最大开关频率取决于各种因素，例如负载类型、输入信号幅值、输入信号边沿速率、封装类型等。封装较大时，电感和电容会形成谐振电路，可能导致相位和幅值失真。容性负载较大时，RC 时间常量变高并限制频率。

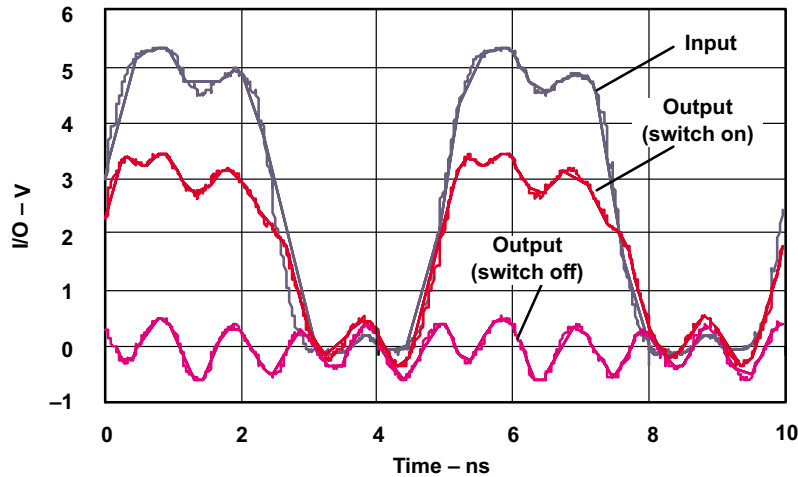


图 5-27. 频率为 200MHz 时的输入和输出电压波形 ($V_{CC} = 3.3V$)

5.4.2 CB3T 系列应用

5.4.2.1 笔记本电脑中外部监视器终端的电压转换

图 5-28 所示为 CB3T3306 电平转换功能的典型应用。CB3T3306 用作显示器和图形控制器之间的电压转换器。这两个系统之间的数据传输是双向进行的，而时钟信号传输则是单向进行的，仅从图形控制器流向监视器。上拉电阻器用于由低转高。

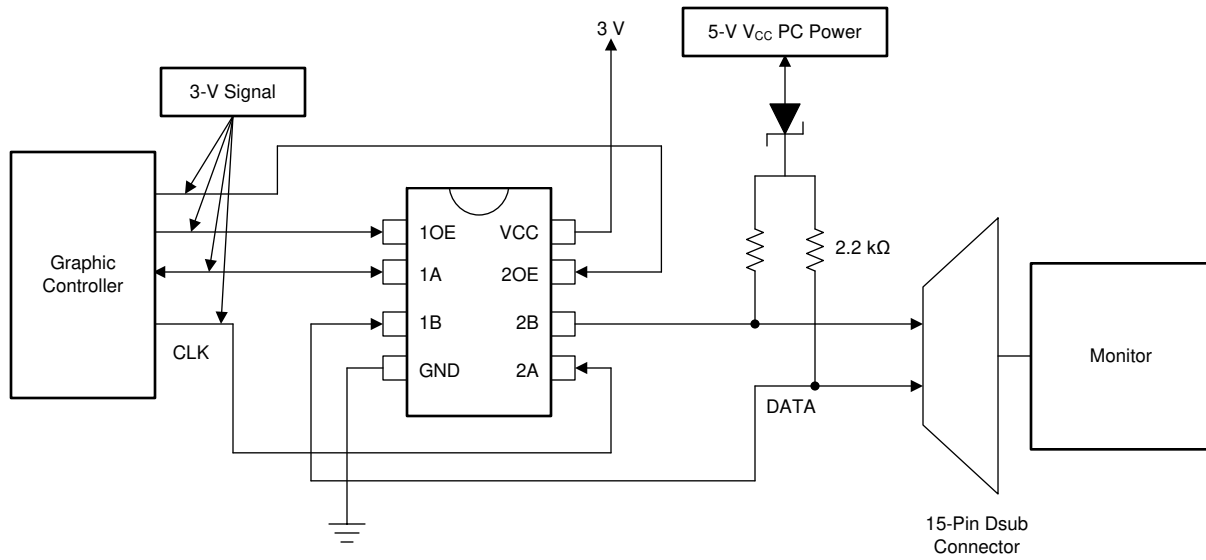


图 5-28. 使用 CB3T3306 的数据和时钟信号数据传输

6 应用

TI 器件系列中提供的数字总线开关具有不同的配置。图 6-1 展示了总线开关的三种主要配置：双端口配置（A 和 B 连接或隔离）、MUX/deMUX 配置（1A 连接到 1B1 或 1B2）或总线交换（总线 1 和 2 要么原封不动地通过，要么相互交换）。

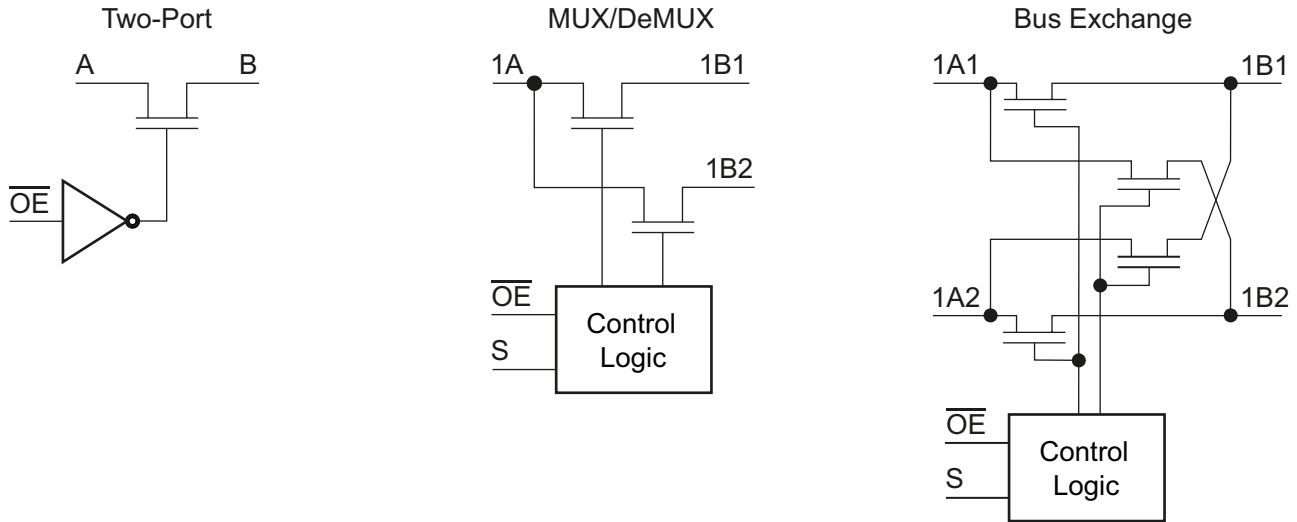


图 6-1. 总线开关功能

6.1 多路复用 USB 外围设备

图 6-2 示出了用于切换两个不同 USB 外围设备的 CB3Q3125 应用。

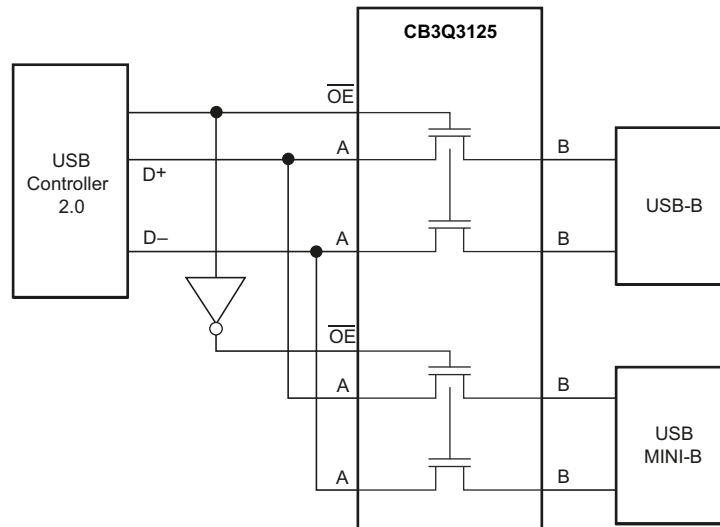


图 6-2. 多路复用 USB 外围设备

6.2 多路复用以太网

图 6-3 示出了电信设计中相当常见的应用，其中两条 16 位/通道以太网总线被复用和解复用到一条公共的以太网总线。

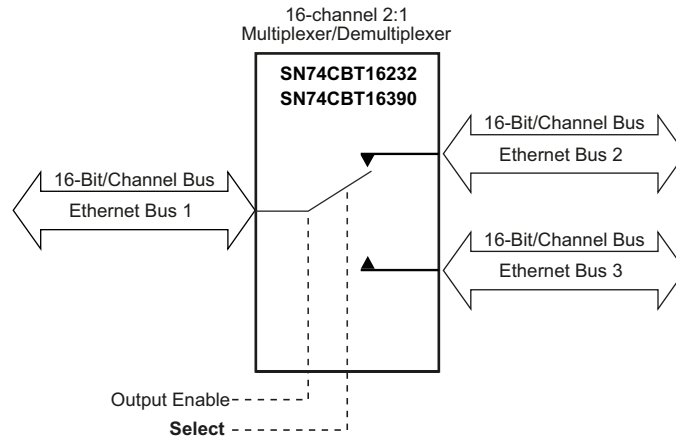


图 6-3. 多路复用以太网

6.3 笔记本电脑扩展坞

总线开关往往用于将笔记本电脑对接到其扩展坞。CBTD16210 针对此应用进行了优化，其直通式引脚排列和具有独立使能输入的双 10 位总线开关，可用作两个 10 位开关或用于一个 20 位开关上。CBTD16210 为 5V 扩展坞芯片组需要与低压 3.3V 笔记本芯片组连接的应用提供 5V 至 3.3V 双向电平转换。CBTLV16210 可用于纯 3.3V 系统。图 6-4 示出了此实现实例。

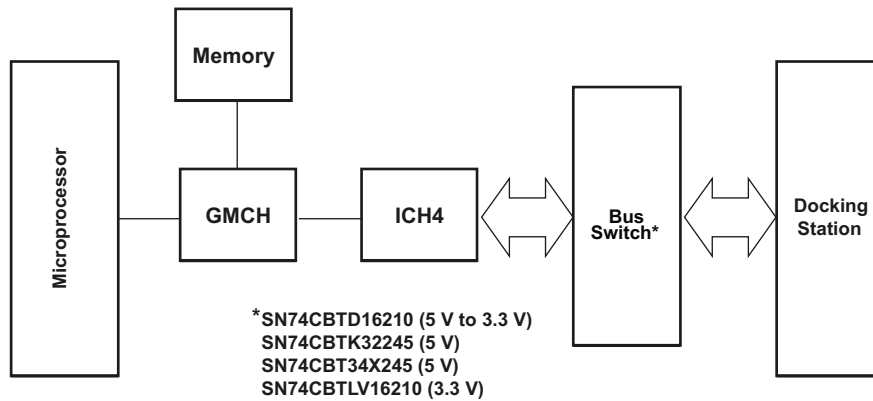


图 6-4. 笔记本电脑扩展坞

7 结论

除上述应用之外，TI 的 CBT-C 和 CB3Q 信号开关可用于各种类型的高速应用，例如 PCI 接口的热插入、LAN 命令、I²C 总线扩展、视频切换等。CB3T 器件可用于混合电压系统中的高速电压转换。本应用报告探讨了 TI 高速信号开关的一些应用性能特性，这些特性对上述应用至关重要。

8 参考文献

- 《选择合适的德州仪器 (TI) 信号开关》，John Perry 和 Chris Cockrill。
- 《使用 SN74CBTD3384 实现 5V 至 3.3V 转换》，Nalin Yogasundram。
- 《德州仪器 (TI) 总线开关的下冲保护解决方案》，Nadira Sultana 和 Chris Graves。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (June 2021) to Revision C (November 2021)	Page
• 新增了“电源和控制电压要求”主题.....	8
• 新增了“轨至轨运行”主题.....	8
• 将标题从 <i>启用和禁用延迟</i> 更新为 <i>启用和禁用延迟和传播延迟</i>	11
• 新增了“CBTLV 系列特性”主题.....	18
• 新增了“应用”章节.....	31
Changes from Revision A (June 2020) to Revision B (June 2021)	Page
• 更新了整个文档的表、图和交叉引用的编号格式.....	4
Changes from Revision * (July 2003) to Revision A (June 2020)	Page
• 添加了指向 SZZA030 的链接.....	1

A 测试测量电路

A.1 r_{on} 测量设置

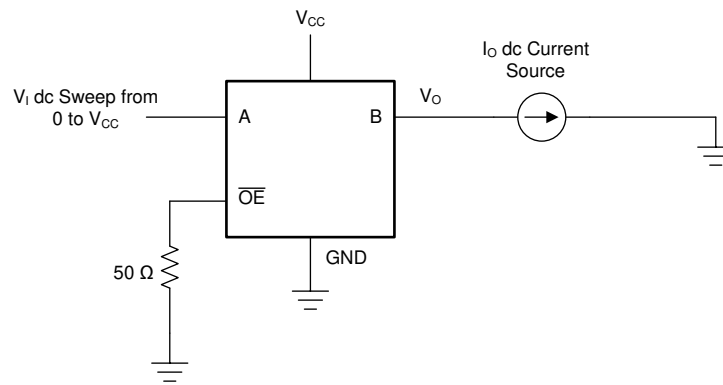


图 A-1. r_{on} 测量设置

A.2 V_O 和 V_I 特性的测量设置

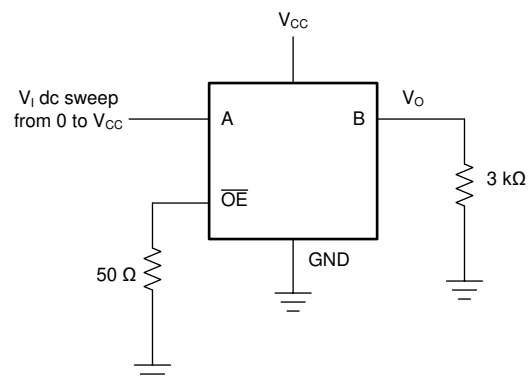


图 A-2. V_O 和 V_I 测量设置

A.3 电压-时间波形测量 (开关开启)

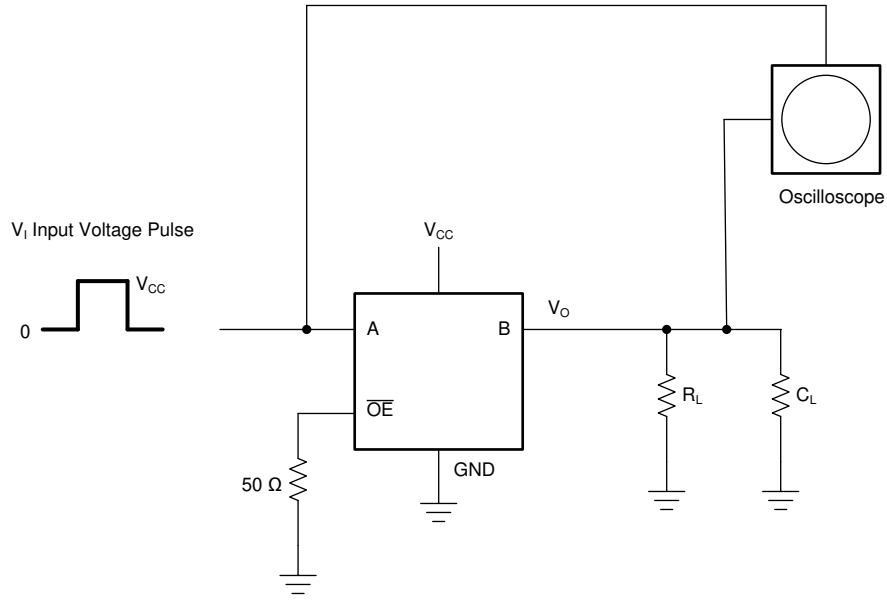


图 A-3. 电压-时间波形测量 (开关开启)

A.4 电压-时间波形测量 (开关关断)

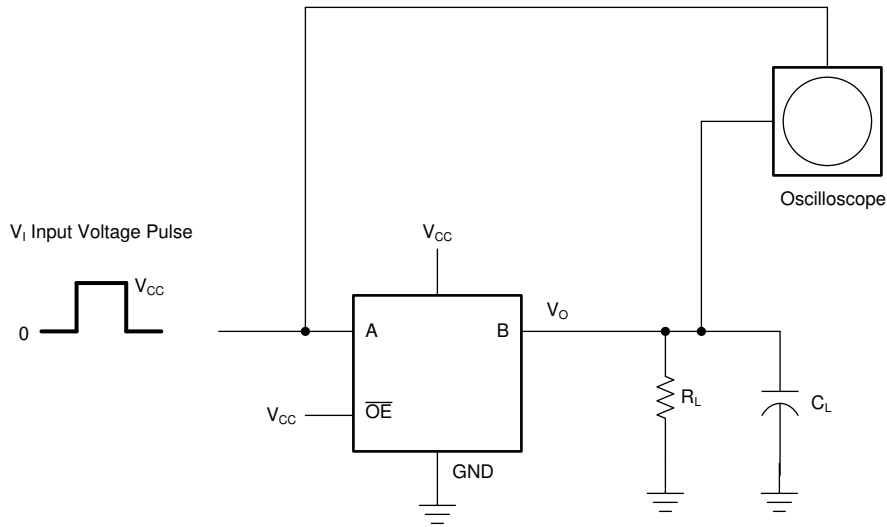


图 A-4. 电压-时间波形测量 (开关关断)

A.5 输出偏斜测量

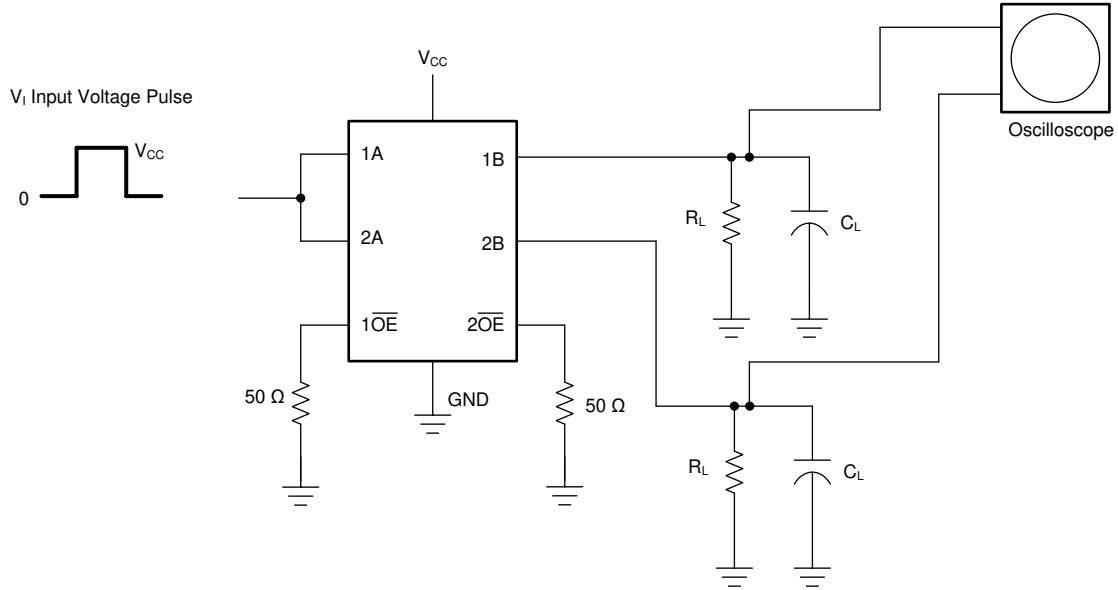


图 A-5. 输出偏斜测量设置

A.6 下冲测量的仿真设置

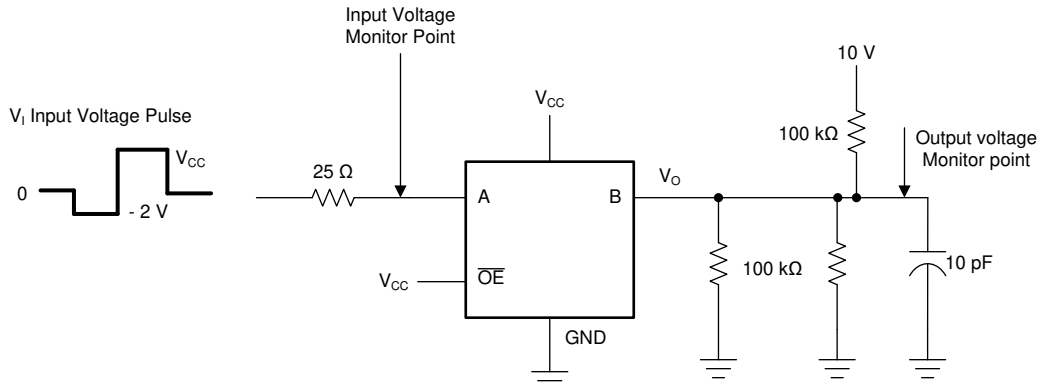


图 A-6. 下冲测量的 SPICE 仿真设置

A.7 用于衰减测量的实验室设置

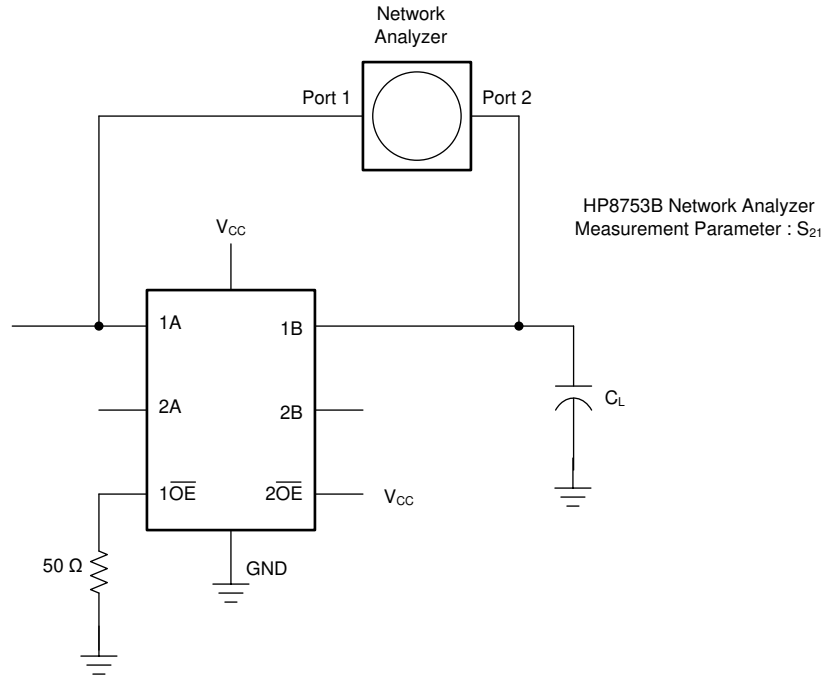


图 A-7. 衰减测量设置

A.8 用于关断隔离测量的实验室设置

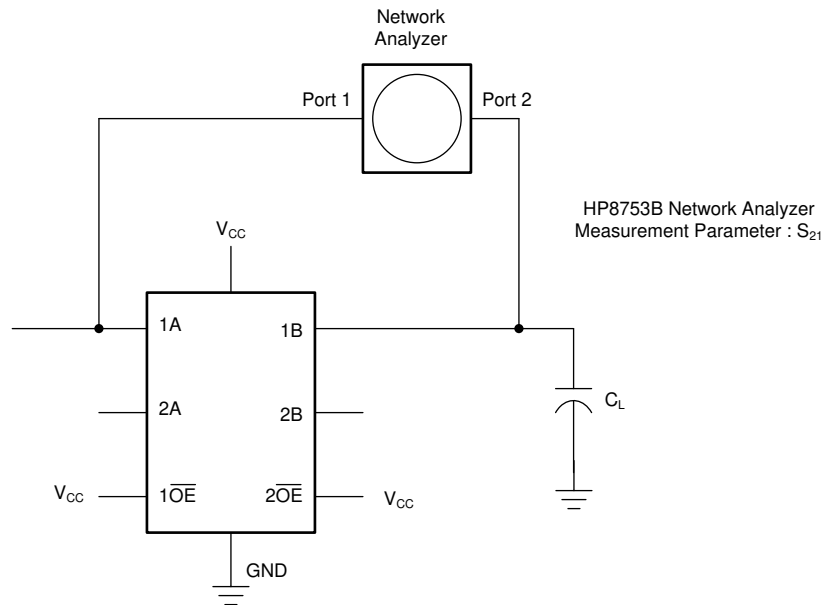


图 A-8. 关断隔离测量设置

A.9 用于串扰测量的实验室设置

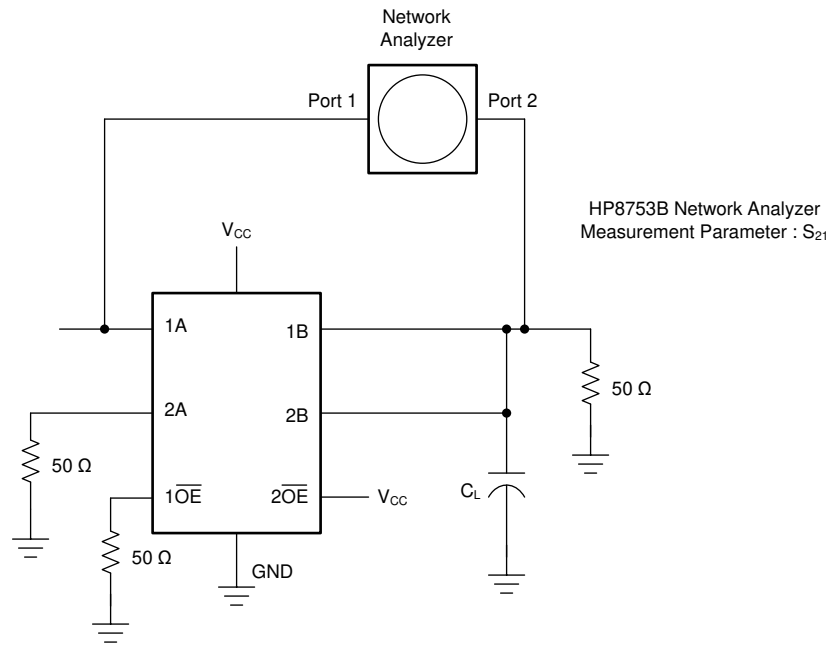


图 A-9. 相邻通道串扰测量

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司