

TMS320F2802x/TMS320F2803x 至 TMS320F28002x 的迁移概述

Kenneth W. Schachter

C2000 Technical Staff

摘要

本应用报告介绍德州仪器 (TI) TMS320F2802x/TMS320F2803x 和 TMS320F28002x 微控制器之间的差异，目的是协助进行应用迁移。由于没有必要，报告中未涵盖两个器件的相同功能。本报告已尽可能全方位地列出 C2000™ 产品系列中两代器件之间的差异；但是，具体描述内容倾向于强调从一个器件迁移到另一个器件时需要注意之处。有关每个器件具体特性的详细说明，请参阅器件具体的最新数据表、技术参考手册、勘误表，用户指南和软件包。

内容

1	简介	2
1.1	缩写词	3
2	中央处理单元 (CPU)	3
3	开发工具	4
3.1	驱动程序库 (Driverlib)	4
3.2	在 IQ_Math 和原生浮点之间迁移	5
3.3	嵌入式应用程序二进制接口 (EABI) 支持	5
4	封装和引脚	7
5	工作频率和电源管理	7
6	电源排序	7
7	存储器映射	7
7.1	随机存取存储器 (RAM)	7
7.2	闪存和 OTP	8
7.3	引导 ROM	10
8	架构增强	11
8.1	时钟源和域	11
8.2	双时钟比较器 (DCC) 模块	11
8.3	看门狗计时器	12
8.4	外设中断扩展 (PIE)	12
8.5	锁定保护寄存器	12
8.6	通用输入/输出 (GPIO)	12
8.7	外部中断	12
8.8	纵横制 (X-BAR)	13
8.9	主机接口控制器 (HIC)	13
8.10	背景 CRC (BGCR)	13
9	外设	13
9.1	新外设	13
9.2	控制律加速器 (CLA)	14
9.3	控制外设	14
9.4	模拟外设	16
9.5	通信外设	17
10	可配置逻辑块 (CLB)	18
11	嵌入式实时分析和诊断 (ERAD)	18
12	仿真 – JTAG 端口	18

13	器件勘误表	19
14	器件比较概要	19
15	参考文献	20

附表目录

1	段名	6
2	F28002x RAM 地址和存储块大小	8
3	各器件的闪存扇区配置	8
4	闪存入口点	9
5	引导 ROM 内容	10
6	引导模式选项比较	10
7	LOCK 寄存器	12
8	器件比较矩阵表	19

商标

C2000 is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

1 简介

TMS320F2802x/TMS320F2803x 和 TMS320F28002x 器件是 C2000™ MCU 产品系列的成员。这些器件最常用于嵌入式控制 应用中。TMS320F28002x 器件更新了 TMS320F2802x/TMS320F2803x 上的增强型控制 外设，因此具有更大的灵活性，并改善了应用性能。此外，TMS320F28002x 器件有一个可支持更多引导选 项的引导模式流程，因此允许使用替代方案，减少甚至完全消除引导模式选择引脚，还有一个模拟子系统互 连模块，可实现非常灵活的引脚使用方式，从而允许使用更小的器件封装。模拟子系统互连模块的核心是多 个模拟比较器子系统 (CMPSS)。这款 CPU 的增强功能包括增加了浮点单元 (FPU)、三角函数数学单元 (TMU)、快速整数除法单元 (FINTDIV) 和循环冗余校验单元 (VCRC)。器件的其他增强功能包括直接存储器 存取 (DMA) 控制器和三个交叉开关 (XBAR)，提供了灵活的方式来互连多个输入、输出和内部资源。器件的 PMBus 通信接口可用于其他连接。嵌入式实时分析和诊断 (ERAD) 模块支持更多的调试和系统分析功能。

为了便于迁移，这些器件将分为两组：

- TMS320F2802x 和 TMS320F2803x – 这些器件分别称为 F2802x 和 F2803x。同时引用 F2802x 和 F2803x 时，这个器件组合可以称为 F2802x/03x。如果某个特性为特定器件类型所独有，则会单独引用 F2802x 或 F2803x。
- TMS320F28002x – 此器件称为 F28002x。
 - TMS320F28002xC 器件有一个可配置逻辑块 (CLB)，此类型可称为 F28002xC。

如需查看 F2802x、F2803x 和 F28002x 系列中当前可用器件的完整列表，请访问 TI 网站：<http://www.ti.com.cn/zh-cn/microcontrollers/c2000-real-time-control-mcus/overview.html>。

由于本文档的重点是介绍两个器件组之间的差异，因此，具体描述内容倾向于强调将应用从一个器件迁移到 另一个器件时需要注意之处。有关每个 器件 具体 特性 的详细说明，请参阅器件具体的技术参考手册和用户 指南，这些资料位于 TI 网站上：<http://www.ti.com.cn/zh-cn/microcontrollers/c2000-real-time-control-mcus/overview.html>。本应用报告未涵盖每个器件可能存在的例外情况或问题。

有关具体的问题和权变措施，请参考以下器件勘误表：

- [《TMS320F28002x MCU 器件勘误表》](#)
- [《TMS320F2803x MCU 器件勘误表》](#)
- [《TMS320F2802x、TMS320F2802xx MCU 器件勘误表》](#)

注： 有关任何电气规格的信息，请始终参考 TMS 数据表。

1.1 缩写词

本文中使用了以下缩写词：

- F2802x：指 TMS320F2802x 器件。例如，TMS320F28027、TMS320F28026、TMS320F28023、TMS320F28022、TMS320F28021、TMS320F28020 和 TMS320F280200。该组中的各个器件缩写为 F28027、F28026、F28023、F28022、F28021、F28020 和 F280200。
- F2803x：指 TMS320F2803x 器件。例如，TMS320F28035、TMS320F28034、TMS320F28033、TMS320F28032、TMS320F28031 和 TMS320F28030。该组中的各个器件缩写为 F28035、F28034、F28033、F28032、F28031 和 F28030。
- F28002x：指 TMS320F28002x 器件。例如，TMS320F280025、TMS320F280025C、TMS320F280024、TMS320F280024C、TMS320F280023、TMS320F280023C、TMS320F280022 和 TMS320F28021。该组中的各个器件缩写为 F280025、F280025C、F280024、F280024C、F280023、F280023C、F280022 和 F280021。

如需查看 F2802x、F2803x 和 F28002x 系列中当前可用器件的完整列表，请访问 TI 网站：<http://www.ti.com.cn/zh-cn/microcontrollers/c2000-real-time-control-mcus/overview.html>。

2 中央处理单元 (CPU)

F28002x 器件增加了浮点单元 (FPU)、三角函数数学单元 (TMU)、快速整数除法单元 (FINTDIV) 和循环冗余校验单元 (VCRC)，使 TI C28x 32 位定点 CPU 架构的功能得到增强。现有的指令、流水线和存储器总线架构未进行任何更改；同时，为 C28x CPU 编写的程序与架构的这些增强功能完全兼容。

这些器件为 C28x 定点 CPU 内核添加了浮点单元 (FPU)，因此可支持硬件 IEEE-754 单精度浮点格式运算。FPU 添加了一组浮点寄存器 (R0H 至 R7H、STF、RB) 和指令来扩展标准的 C28x 架构，从而将浮点硬件无缝集成到 CPU 中。在流水线解码阶段会对指令进行解码以确定它是标准 C28x 指令还是 FPU 指令，并进行相应路由。由于 FPU 指令是标准 C28x 指令集的扩展，因此大多数指令在一个或两个流水线周期中运行，而某些指令还可以并行完成。同样，FPU 锁存的上溢和下溢标志被连接到外设中断扩展 (ePIE) 块，有助于调试上溢和下溢问题。

三角函数数学单元 (TMU) 是 FPU 和 C28x 指令集的扩展，可以高效执行控制系统应用中常见的三角和算术运算。与 FPU 相似，TMU 为 IEEE-754 单精度浮点运算提供了硬件支持。通过内置的编译器支持，可以在适用的情况下自动生成 TMU 指令，因此实现了无缝代码集成。这极大地提高了三角函数的性能，否则将非常耗时。F28002x TMU 包含两个附加指令，用于支持浮点幂函数“powf”的计算。这些指令可以计算逆二进制指数和以 2 为底的对数，并且可以合并来计算一个浮点数的另一个浮点数次幂。所有 TMU 指令都使用现有的 FPU 寄存器集 (R0H 至 R7H) 来执行运算。由于 TMU 使用与 FPU 相同的寄存器集和标志，因此没有关于中断上下文保存和恢复的特别注意事项。

快速整数除法单元 (FINTDIV) 是 C28x FPU 的扩展，其中包括用于支持快速除法运算的扩展指令集。所有指令均在一个周期内执行，并且对于无符号或有符号格式的各种数据类型大小（16/16、32/16、32/32、64/32、64/64），支持三种类型的整数除法（截断、模数、欧几里得）。截断除法形式是在 C 语言中执行的传统除法运算（其中，“/”表示整数，“%”表示余数），然而，整数值是非线性向零整数。模数和欧几里得除法形式更适合用于精确控制应用，因为整数值是线性向零整数，并且避免了潜在的计算滞后现象。C 固有函数同时支持模数和欧几里得除法，而 C28x 编译器支持所有数据类型的所有三种除法形式。由于 FINTDIV 使用现有的 FPU 寄存器集来执行 FINTDIV 运算，因此没有关于中断上下文保存和恢复的特别注意事项。

循环冗余校验单元 (VCRC) 是 C28x CPU 的扩展，包含相应的寄存器和指令以支持 CRC 算法。CRC 算法提供了一种简单的方法来验证大型数据块、通信数据包或代码段上的数据完整性。VCRC 可以执行 8 位、16 位、24 位和 32 位 CRC，并且能够计算 10 个周期内 10 字节数据块长度（即，一个周期内一个数据字节）的多项式代码校验和。对于自定义 CRC 多项式，执行时间增加到三个周期。一个 CRC 结果寄存器包含当前 CRC（每次执行 CRC 指令时都会更新）。

以下参考指南介绍了 C28x CPU、FPU、TMU、FINTDIV 和 VCRC 架构和指令集：

- [《TMS320C28x CPU 和指令集参考指南》](#)
- [《TMS320C28x 扩展指令集技术参考手册》](#)
- [《C2000 实时控制外设参考指南》](#)
 - 此文档介绍了上述“单元”类型的区别；类型变化表示重大的功能差异。
- [《TMS320F28002x 微控制器技术参考手册》](#)

3 开发工具

F28002x 器件有一组新的位域头文件、一个新的驱动程序库和若干新的代码示例（可在 C2000Ware 中获取）。C2000Ware 是 controlSUITE 的后继产品，充当软件和文档的集中存储库。此存储库具有新的结构，所有新的内容更新仅通过 C2000Ware 和软件开发套件 (SDK) 提供。请注意，与 controlSUITE 不同，C2000Ware 在软件包级别进行版本控制，因此会为每个修订版本单独安装目录。可从以下位置下载 C2000Ware：

- <http://www.ti.com.cn/tool/cn/C2000WARE>

这些 SDK 并不包含在基本的 C2000Ware 下载包中，而是需要单独下载和安装。每个 SDK 均包含与特定应用解决方案相关的开发套件文件和配套资料。这些 SDK 还包含完整版本的 C2000Ware 包。有关更多信息，请参阅 [《controlSUITE™ 至 C2000Ware 过渡指南》](#)。

3.1 驱动程序库 (Driverlib)

驱动程序库 (Driverlib) 包含一组用于存取外设和器件配置寄存器的驱动程序。虽然 Driverlib 并不是纯粹操作系统意义上的驱动程序（没有通用接口，也不连接到全局器件驱动程序），但却提供了一个软件层来促进稍微更高级别的编程。Driverlib 提供了一种更具可读性和可移植性的外设寄存器编程方法。凭借这样的可移植性可以更轻松地移植到将来的器件系列，因为即使控制位可能在寄存器内和寄存器间发生变化，功能调用也可以保持不变。

3.2 在 IQ_Math 和原生浮点之间迁移

必须采取以下步骤才能将以 IQmath 格式编写的项目转换为原生浮点格式：

1. 在 IQmath 头文件中选择 `FLOAT_MATH`。此头文件会将所有 IQmath 函数调用转换为等效的浮点格式。
2. 将浮点数写入器件寄存器时，将浮点数转换为整数。同样，从寄存器读取值时，需要将该值转换为浮点格式。在两种情况下，都可以通过将数字乘以换算系数来实现目标。例如，要将浮点数转换为 IQ15，请乘以 `32768.0`，如下所示：

```
#if MATH_TYPE == IQ_MATH
    PwmReg = (int16)_IQtoIQ15(Var1);
#else // MATH_TYPE is FLOAT_MATH
    PwmReg = (int16)(32768.0L*Var1);
#endif
```

要将 IQ15 值转换为浮点值，请乘以 `1/32768.0`（即 `0.000030518`）。

3. 执行以下操作以利用片上浮点单元：
 - a. 将 Code Composer Studio 与 C28x 代码生成工具版本 19.6.0 或更高版本搭配使用。
 - b. 设置编译器以使其能够生成原生 C28x 浮点代码。为此，请使用 `-v28 --float_support=fpu32` 编译器开关。在 Code Composer Studio 中，`float_support` 开关位于 `Compiler Options` → `Processor Options` 下。
 - c. 对原生 32 位浮点格式使用正确的运行时支持库。建议包含 `libc.a`，而不是直接包含 RTS 库。请注意，`libc.a` 是一个索引，它将根据项目属性自动选择正确的 `.lib`。
 - d. 考虑使用 C28x FPU Fast RTS Library (C2000Ware → `libraries` → `math` → `FPUfastRTS`) 通过 `sin`、`cos`、`div`、`sqrt` 和 `atan` 等数学函数获得性能提升。应在正常运行时支持库之前链接 Fast RTS Library。

3.3 嵌入式应用程序二进制接口 (EABI) 支持

F28002x 是最早从通用目标文件格式 (COFF) 迁移到嵌入式应用程序二进制接口 (EABI) 的 C2000 器件系列之一。EABI 克服了 COFF 的一些局限性，其中包括符号调试信息不支持 C/C ++，以及关于最大段数和段名及源文件长度的限制。请注意，EABI 与 COFF 不兼容，因此，两种格式之间无法相互转换。下面简单总结了 EABI 与 COFF 相比的差异。

- 直接初始化
 - 在 EABI 中，未初始化的数据默认为 0。
 - 在 EABI 中，初始化原始数据是通过链接器生成的压缩副本表完成的。
- C++ 语言支持
 - C++ 内联函数语义：在 COFF 中，内联函数作为静态内联函数处理，这会导致无法内联或有静态数据的函数出现问题。在 EABI 中，没有“`static`”限定符的内联函数具有外部链接。
 - 较好的模板实例化：COFF 使用一种称为晚期模板实例化的方法，而 EABI 使用早期模板实例化方法。晚期模板实例化可能会出现库代码问题，从而导致链接时间较长。早期实例化使用 ELF COMDAT 来保证模板始终得到正确实例化，并且在最终可执行文件中存在每个实例化的最多一个版本。
 - 表驱动的正常处理 (TDEH)：对代码性能的影响几乎为零，而 COFF 却并非如此，它使用 `setjmp/longjmp` 来实现 EABI 支持的 C++ 异常功能。

- EABI 支持的功能
 - Location 属性: 指定符号在 C 源代码中的运行时地址。
 - Noinit/persistent 属性: 指定是否应在 C 自动实例化过程中初始化符号。
 - Weak 属性: 弱符号定义被强定义取代。在链接时, 不需要解析弱符号引用。未解析的弱符号解析为 0。
 - 外部别名: 在 COFF 中, 如果对 A 的所有调用都可用 B 替代, 编译器会使 A 成为 B 的别名。必须在同一个文件中定义 A 和 B。在 EABI 中, 编译器会使 A 成为 B 的别名, 即使 B 是外部属性也是如此。
- 调用约定
 - COFF 和 EABI 之间的标量调用约定相同。
 - 结构调用约定 (EABI):
 - 单字段结构由对应于基础标量类型的值传递/返回。
 - 对于 FPU32, 小于 128 位的同质浮点结构将由值传递。
 - 先在 R0H-R3H 中传递, 然后由值在堆栈上传递。
 - 由值传递的结构也是寄存器分配的候选项。
 - 对于 FPU64, 相同的原理适用于 64 位双精度值 (R0-R3)。
- 双精度内存大小
 - 在 EABI 中, 双精度是 64 位大小, 而在 COFF 中, 双精度仍表示为 32 位大小。
 - C/C++ 要求双精度能够表示整数类型, 并具有至少 10 个十进制数字, 这就需要 64 位双精度值。

表 1 总结了 COFF 和 EABI 使用的由编译器生成的段名。

表 1. 段名

说明	COFF	EABI
只读段		
常量数据	.econst	.const
22 位以上的常量数据	.farconst	.farconst
代码	.text	.text
预主构造函数	.pinit	.init_array
异常处理	不适用	.c28xabi.exidx/.c28xabi.exstab
读取/写入段		
未初始化的数据	.ebss	.bss
已初始化的数据	不适用	.data
22 位以上的未初始化数据	.farbss	.farbss
22 位以上的已初始化数据	不适用	.fardata
堆	.esystemem	.systemem
栈	.stack	.stack
CIO 缓冲器	.cio	.bss:cio

有关 EABI 和迁移过程的更多信息, 请参阅以下参考指南:

- 《TMS320C28x 汇编语言工具用户指南》
- 《TMS320C28x 优化 C/C++ 编译器用户指南》
- 《C28x 嵌入式应用程序二进制接口》
- C2000 从 COFF 迁移至 EABI https://software-dl.ti.com/ccs/esd/documents/C2000_c28x_migration_from_coff_to_eabi.html

4 封装和引脚

F2803x 和 F280025/F280025C/F280023/F280023C 器件均采用 80 引脚薄型四方扁平封装 (LQFP) 封装，但是它们不具有引脚兼容性。F2802x/03x 和 F28002x 器件的所有其他封装选项既不具有封装兼容性，也不具有引脚兼容性。从 F2802x/03x 迁移到 F28002x 的任何应用都将需要新的电路板布局，以适应引脚和/或封装的变化。有关更多信息，请参阅《[TMS320F28002x 微控制器数据表](#)》。

5 工作频率和电源管理

F28002x 器件的最大工作频率为 100MHz。相比之下，F2802x 器件的最大工作频率为 60MHz、50MHz 或 40MHz（取决于具体的器件系列成员），而 F2803x 器件的最大工作频率为 60MHz。

F28002x 器件由 3.3V 电源供电，并使用内部 1.2V LDO 稳压器 (VREG) 向内核 (VDD) 提供所需的 1.2V 电源。F28002x 器件没有 VREGENZ 引脚，因此内部 VREG 始终处于使能状态。F2802x 和 F2803x 器件由 3.3V 电源供电，并可以选择从外部还是通过内部 LDO 稳压器 (VREG) 为 1.8V 内核 (VDD) 供电。与 F28002x 器件不同，F2802x 和 F2803x 器件具有 VREGENZ 引脚。F28002x 和 F2802x/03x 器件上的 POR 和 BOR 电路在功能上相同。有关电源管理的详细信息，请参阅《[TMS320F28002x 微控制器数据表](#)》。

6 电源排序

在为 F28002x 器件供电之前，不能对任何数字引脚施加比 VDDIO 高 0.3V 以上的电压，也不能对任何模拟引脚（包括 VREFHI）施加比 VDDA 高 0.3V 以上的电压。3.3V 电源 VDDIO 和 VDDA 应一起上电，在正常工作期间彼此之间的差值应保持在 0.3V 以内。VDD 排序要求由器件负责处理。F2802x 和 F2803x 器件没有特定的电源排序要求。有关任何电气规格的信息，请参阅《[TMS320F28002x 微控制器数据表](#)》。

7 存储器映射

F28002x 和 F2802x/03x 之间的存储器映射不同，必须相应地重建代码。此部分将介绍主要差异。有关存储器映射的具体详细信息，请参阅《[TMS320F28002x 微控制器数据表](#)》。

7.1 随机存取存储器 (RAM)

此部分将重点介绍 RAM 存储器的重大差异。各种存储块地址和大小在 F28002x 器件和 F2802x/03x 器件之间是不同的，但存储块 M0 和 M1 除外。此外，F28002x 上的存储块 M0 和 M1 具有 ECC 保护。

- F28002x 具有 12K x 16 字的 RAM（ECC 或奇偶校验保护）。此存储器分为 10K x 16 字的专用 (M0 – M1) 和本地共享 (LS4 – LS7) RAM 以及 2K x 16 字的全局共享 (GS0) RAM。相比之下，F2802x 最多可提供 6K x 16 字的 RAM，而 F2803x 最多可提供 10K x 16 字的 RAM。
- F28002x GS0 RAM 块可用作 6 个 DMA 通道中每个通道的源和/或目标。DMA 在 F2802x/03x 器件上不可用。

表 2 汇总了各 F28002x RAM 存储块的大小、地址范围、存取和保护/安全性信息。

表 2. F28002x RAM 地址和存储块大小

存储器	大小	地址范围	HIC 存取	DMA 存取	ECC/ 奇偶校验	存取 保护	安全性
M0 RAM	1K x 16	0x0000 0000 - 0x0000 03FF	-	-	ECC	是	-
M1 RAM	1K x 16	0x0000 0400 - 0x0000 07FF	-	-	ECC	是	-
PIE RAM	512 x 16	0x0000 0D00 - 0x0000 0EFF	-	-	-	-	-
LS4 RAM	2K x 16	0x0000 A000 - 0x0000 A7FF	-	-	ECC	是	有
LS5 RAM	2K x 16	0x0000 A800 - 0x0000 AFFF	-	-	ECC	是	有
LS6 RAM	2K x 16	0x0000 B000 - 0x0000 B7FF	-	-	ECC	是	有
LS7 RAM	2K x 16	0x0000 B800 - 0x0000 BFFF	-	-	ECC	是	有
GS0 RAM	2K x 16	0x0000 C000 - 0x0000 C7FF	是	有	奇偶校验	是	-
CAN A MSG	2K x 16	0x0004 9000 - 0x0004 97FF	-	-	奇偶校验	-	-

7.2 闪存和 OTP

此部分将重点介绍闪存和 OTP 存储器的重大差异。

7.2.1 扇区大小和数量

扇区的大小和数量已更改，因此必须相应地重建代码。具体的闪存大小以及扇区配置因器件而异。有关详细信息，请参阅表 3。请注意，对闪存进行编程的代码应在 RAM 之外执行，在进行擦除或编程操作时，不应以任何形式存取闪存组。

表 3. 各器件的闪存扇区配置

	F280200	F28026 F28022 F28020	F28027 F28023 F28021	F28030	F28033 F28032 F28031	F28035 F28034	F280021	F280023 F280022	F280025 F280024
扇区	2	4	4	4	8	8	4	8	16
大小	4K x 16	4K x 16	8K x 16	4K x 16	4K x 16	8K x 16	4K x 16	4K x 16	4K x 16
总计	8K x 16	16K x 16	32K x 16	16K x 16	32K x 16	64K x 16	16K x 16	32K x 16	64K x 16

7.2.2 闪存参数

F28002x 和 F2802x/03x 的闪存参数不同。有关详细信息，请参阅《TMS320F28002x 微控制器数据表》。

7.2.3 闪存入口点

闪存入口点可以设置为四个预定义地址选项之一。分配要使用的特定输入地址由用户可配置的引导定义表 BOOTDEF 寄存器 Z1-OTP-BOOTDEF-HIGH 和 Z1-OTP-BOOTDEF-LOW 决定。（请注意，在配置了 Z2-OTPBOOTPIN-CONFIG 的情况下，将使用 BOOTDEF 寄存器 Z2-OTP-BOOTDEF-HIGH 和 Z2-OTP-BOOTDEF-LOW）。这些寄存器位于 DCSM OTP 中。在开发和调试过程中，仿真等效的 BOOTDEF 寄存器 EMU-BOOTDEF-HIGH 和 EMU-BOOTDEF-LOW 允许在不对 OTP 进行编程的情况下尝试使用不同的引导模式选项。

表 4 汇总了闪存入口点。

表 4. 闪存入口点

选项	BOOTDEF 值	闪存入口点	闪存扇区
0 (默认值)	0x03	0x0008 0000	组 0 扇区 0
1	0x23	0x0008 4000	组 0 扇区 4
2	0x43	0x0008 8000	组 0 扇区 8
3	0x63	0x0008 EFF0	组 0, 扇区 14 末尾

7.2.4 双代码安全模块 (DCSM) 和密码位置

DCSM 为两个区域（区域 1 和区域 2）提供保护，旨在阻止对各种片上存储器资源的访问和可见性，从而防止对专有代码进行复现和反向工程。这两个区域的选项是相同的，并且可以将每个存储器资源分配给任何一个区域。这两个区域可以分别保护每个闪存扇区、每个 LSx 存储块、用户 OTP 和安全 ROM。

每个区域均由自身的 128 位（四个 32 位的字）用户定义的 CSM 密码进行保护，该密码基于区域特定的链接指针存储在其专用的 OTP 位置中。用户可存取的 CSMKEY 寄存器用于保护器件的安全以及取消安全保护，默认情况下，新的或未编程的器件将被解锁。由于无法擦除 OTP，因此可以通过使用链接指针选择 OTP 块内部活动区域的位置来提供灵活性，从而使用户最多可以对配置进行三十次修改。这是基于以下事实来实现的：OTP 中的每个位可以按照一次一个位的方式编程，并且“1”可以编程为“0”，但不能通过擦除恢复为“1”。链接指针中被编程为“0”的最高有效位位置定义了 OTP 块内部活动区域的有效偏移基地址。这与 F2802x/03x 器件不同，后者的 128 位（八个 16 位的字）密码存储在闪存的最后八个位置。

7.2.5 OTP

整个 OTP 都被保留，并与 F2802x/F2803x 不同，它不可用于用户代码/数据（即，不存在进入 OTP 的引导 ROM 入口点）。它包含两个 1K x 16 位纠错码 (ECC) 保护的扇区。TI OTP 扇区被保留仅供 TI 内部使用，它包含由闪存状态机用于擦除和编程操作的器件校准/修整数据和设置。DCSM OTP（也称为用户 OTP）扇区包含用于安全性和引导过程的用户可配置位置。

7.2.6 闪存编程

F28002x 器件采用的闪存技术与 F2802x/03x 器件采用的闪存技术不同。F28002x 闪存支持更快的擦除和编程操作。出于安全原因，还支持 ECC。正是由于支持 ECC，F28002x 闪存 API 允许用户以四种模式进行编程：Fapi_DataOnly、Fapi_AutoEccGeneration、Fapi_DataAndEcc 和 Fapi_EccOnly。此外，F28002x 闪存一次可以编程 128 位，而 F2802x/03x 一次只能编程 16 位。F28002x 闪存 API 支持所有这些增强特性，因此，其 API 原型与 F2802x/3x 的 API 原型不兼容。有关更多详细信息，请参阅《[TMS320F28002x 闪存 API 参考指南](#)》。

7.3 引导 ROM

此部分将重点介绍 F28002x 器件的引导 ROM 增强特性。引导 ROM 的大小已从 F2802x/03x 上的 8K x 16 字增加到 F28002x 上的 64K x 16 字。F28002x 引导 ROM 的原始地址从 0x003F 0000 开始，包含表 5 的内容。

表 5. 引导 ROM 内容

ROM 签名	FPU32 Twiddle 表	引导校验和	版本
AES 表	引导	闪存 API 库 (ROM)	向量表
IQmath 表 ⁽¹⁾	中断处理程序	闪存 API 表	
FPU32 快速表	CPU 快速数据 ⁽²⁾	CRC 表	

(1) IQmath 表的存储位置已更改为原始地址 0x003F 1402 且长度为 0x166D 字。确保在链接器命令文件中使用新地址。

(2) 要确定您的器件是否提供此内容，请参阅设备特定的数据手册。如果未提供，则保留此部分。

为了利用 F28002x FPU，引导 ROM 包含由 C28x FPU Fast RTS Library（位于 C2000Ware 中的 C2000Ware → libraries → math → FPUfastRTS 下）使用的浮点数学表。有关引导 ROM 的更多信息，请参阅《TMS320F28002x 微控制器技术参考手册》。

7.3.1 引导 ROM 保留的 RAM

在 F28002x 器件上，引导 ROM 保留的存储器是从 0x0002 开始的前 0x0126 个字。此部分包含引导状态、引导模式、MPOST 状态和引导堆栈。在引导加载完成之前，请勿将代码或数据分配给这些内存位置。

7.3.2 引导模式选择

F28002x 器件通过对 BOOTPIN_CONFIG 寄存器进行编程，能够使用替代方案，减少或完全消除引导模式选择引脚，具有极大的灵活性，而 F2802x/03x 引导模式引脚则采用硬编码，提供有限的引导选项和灵活性。表 6 比较了适用于各自器件系列的两个引导模式选项。

表 6. 引导模式选项比较

	F2802x/F2803x	F28002x
引导模式引脚	GPIO37 和 GPIO34 是该器件的引导引脚。无法修改引导模式引脚。	GPIO24 和 GPIO32 是该器件的默认引导模式引脚。通过将 Z1/Z2-OTP-BOOTPIN-CONFIG 配置为独立模式并将 EMU-BOOTPIN-CONFIG 配置为仿真模式，可以配置其他 GPIO 以用作引导模式引脚。
引导加载程序选项	独立模式： 可以配置 OTP_KEY 和 OTP_BMODE 以选择下面可用的引导模式。 仿真模式： 可以配置 EMU_KEY 和 EMU_BMODE 以选择下面可用的引导模式。	独立模式： 可以配置 Z1/Z2-OTP-BOOTDEF-LOW 和 Z1/Z2-OTP-BOOTDEF-HIGH 以选择下面可用的引导模式。 仿真模式： 可以配置 EMU-BOOTDEF-LOW 和 EMU-BOOTDEF-HIGH 以选择下面可用的引导模式。

表 6. 引导模式选项比较 (continued)

引导加载程序选项 (续)	F2802x/F2803x		F28002x	
	引导模式	可用选项数量	引导模式	可用选项数量
	PARALLEL_BOOT	1	PARALLEL_BOOT	2
	SCI_BOOT	1	SCI_BOOT	5
	SPI_BOOT	1	SPI_BOOT	4
	I2C_BOOT	1	I2C_BOOT	3
	CAN_BOOT	不可用	CAN_BOOT	3
	RAM_BOOT	1	RAM_BOOT	1
	FLASH_BOOT	1	FLASH_BOOT	4
	OTP_BOOT	1	OTP_BOOT	不可用
	WAIT_BOOT	1	WAIT_BOOT	2

有关引导模式选择的更多信息，请参阅《[TMS320F28002x 微控制器技术参考手册](#)》。

7.3.3 引导加载程序

使用外设引导加载程序时，F28002x 支持灵活的引脚选择（例如 SCI、SPI、I2C 或 CAN）。与 F2802x/03x 不同，F28002x 不支持 OTP 引导模式。

8 架构增强

F28002x 器件包括许多新的架构增强特性。此部分将简要介绍从 F2802x/F2803x 器件到 F28002x 器件的架构变化。有关更多信息，请参阅《[TMS320F28002x 微控制器技术参考手册](#)》。

8.1 时钟源和域

F28002x 器件对时钟源和其他时钟域进行了许多增强和更改。这些重大的增强和更改包括：

- 增加了外设时钟门控寄存器的数量以处理更多和新增的外设
- INTOSC2 是主要的内部时钟源，并且是复位时的默认系统时钟
- INTOSC1 是一个备用时钟源，通常仅为看门狗计时器和时钟丢失检测电路 (MCD) 提供时钟
- 外部时钟源 (XTAL) 可用作主系统和 CAN 位时钟源；可在《[TMS320F28002x 微控制器数据表](#)》中找到频率限制和时序要求
- 外部时钟输出 (XCLKOUT) 可以连接到 GPIO16 或 GPIO18，可用的时钟源为 PLLSYSCLK、PLLRAWCLK、SYSCLK、INTOSC1、INTOSC2 和 XTAL
- SYSPLL 整数乘法器 (IMULT) 的值可以是 1 到 127
- PLLSYSCLK 分频选择 (PLLSYSCLKDIV) 的值可以是 1 或偶数（最大为 126）
- XCLKOUT 分频选择 (XCLKOUTDIV) 具有 /8（复位时的默认值），此外还有 /1、/2 和 /4

8.2 双时钟比较器 (DCC) 模块

F28002x 具有双时钟比较器 (DCC) 模块。DCC 用于根据第二个时钟评估和监测时钟输入，第二个时钟可以是更准确和可靠的版本。该仪器用于检测时钟源或时钟结构中的故障，从而增强系统的安全性指标。

8.3 看门狗计时器

F28002x 看门狗计时器除看门狗预分频器外还包括 WDCLK 分频器以及一个可选的“窗口化”功能，该功能用于设置计数器复位之间的最小延迟。利用 WDCLK 分频器，可以将 INTOSC1 派生的 WDCLK 除以 2 到 4096（2 的幂次方）。这与看门狗预分频器一起为安全关键型应用提供了非常宽的超时值范围。为实现向后兼容，WDCLK 分频器默认为 512 分频。在 F2802x/03x 器件上，WDCLK 分频器固定为 512 分频。最小窗口检查特性是对超时机制的补充，有助于防止错误情况绕过正常程序流的大部分，但仍包括看门狗处理。WDWCR 寄存器包含所需的最小看门狗计数。当 WDCNTR 小于 WDWCR 时，任何对看门狗进行维护的尝试都会触发看门狗中断或复位。当 WDCNTR 大于或等于 WDWCR 时，可以正常维护看门狗。重置时，窗口最小值为零，这将禁用窗口化特性。

8.4 外设中断扩展 (PIE)

F28002x PIE 模块将多达十六个外设中断复用到十二个 CPU 中断组线路的每条线路中，从而进一步扩展到对多达 192 个外设中断信号的支持。结果扩展了中断向量表，并利用 PIEIFRx 和 PIEIERx 寄存器中的所有 16 位字段。中断向量表寻址实际上可以拆分为两个表，其中，外设组中断 1 至 8 的范围为 0x0D40 至 0x0DFF，而外设组中断 9 至 16 的范围为 0x0E00 至 0x0EBF。这为较低范围的外设中断向量地址提供了向后兼容性。PIE 向量表已更新，可以容纳其他外设发出的中断。相比之下，F2802x/03x 将多达八个外设中断复用到十二组的每一组中，产生多达 96 个外设中断信号。

8.5 锁定保护寄存器

F28002x 器件利用“LOCK”保护和多个配置寄存器来防止伪造的 CPU 写操作。一旦设置了这些相关的 LOCK 寄存器位，就无法再通过软件修改各个锁定的寄存器。表 7 汇总了可用的 LOCK 寄存器。有关更多信息，请参阅《TMS320F28002x 微控制器技术参考手册》。

表 7. LOCK 寄存器

CLKCFGLOCK1	CPUSYSLOCK2	SYNCSOCLOCK	RX_LOCK_CTRL
CPUSYSLOCK1	DMACHSRCSELLOCK	INPUTSELECTLOCK	TX_LOCK_CTRL

8.6 通用输入/输出 (GPIO)

除了 CPU 控制的 I/O 功能之外，F28002x 还允许在单个 GPIO 使能的引脚上多路复用多达十二个独立的外设信号。每个引脚都可以由外设或 CPU 控制。I/O 端口有两个。端口 A 包含 GPIO0-GPIO31，而端口 B 包含 GPIO32-GPIO46（其中 GPIO61/62/63 不受限制）。此器件上的模拟信号与数字输入进行多路复用。这些模拟 I/O (AIO) 引脚不具有数字输出功能，并会分配给单个端口：端口 H（其包含 GPIO224-GPIO247）。有关更多信息，请参阅《TMS320F28002x 微控制器技术参考手册》。

注：GPIO18/X2 和 GPIO19/X1 由振荡器电路施加了负载，因此它们的时序有所不同。有关使用 GPIO18/X2 和 GPIO19/X1 作为 GPIO 的信息，请参阅《TMS320F28002x 微控制器数据表》。

8.7 外部中断

F28002x 具有五个外部中断（比 F2802x/03x 多两个）。每个外部中断 (XINT1-5) 都可以通过输入 X-BAR 映射到任何 GPIO 引脚。像 F2802x/03x 一样，XINT1-3 具有一个自由运行的 16 位计数器，该计数器可以测量中断之间的经历时间。

8.8 纵横制 (X-BAR)

X-BAR 提供了一种灵活的方法，允许在各种配置中互连多个输入、输出和内部资源。F28002x 器件包含三个 X-BAR：输入 X-BAR、输出 X-BAR 和 ePWM X-BAR。此外，F28002xC 器件有一个 CLB X-BAR 允许存取可配置逻辑块 (CLB)。

- 输入 X-BAR – 用于将外部 GPIO 信号路由到器件。它可以存取每个 GPIO 引脚，其中的每个信号都可以路由到任何或多个目的地，包括 ADC、eCAP、ePWM、输出 X-BAR 和外部中断。F28002x 输入 X-BAR 具有十六个输入 (INPUT1 至 INPUT16)，并且可以选择十六个输入中的任何一个作为每个 eCAP 模块的外部输入。

注： 这与 F2802x/03x 器件不同，F2802x/03x 使用 GPIO 多路复用器选择特定的专用输入引脚来存取 eCAP 模块。

- 输出 X-BAR – 用于将各种内部信号路由到器件之外。它包含八个输出，这些输出被路由到 GPIO 结构，其中的每个输出都具有一个或多个分配的引脚位置，标记为 OUTPUTXBARx。此外，输出 X-BAR 可以选择单个信号，也可以逻辑或 (OR) 最多 32 个信号。
- ePWM X-BAR – 用于将信号路由到每个 ePWM 模块的 ePWM 数字比较子模块，以进行跳闸区域和同步等操作。它包含八个输出，这些输出作为 TRIPx 信号路由到每个 ePWM 模块。同样，ePWM X-Bar 可以选择单个信号，也可以逻辑或 (OR) 最多 32 个信号。

8.9 主机接口控制器 (HIC)

F28002x 器件有一个主机接口控制器 (HIC) 允许外部主机控制器使用 ASRAM 协议直接存取 F28002x 器件的资源。

8.10 背景 CRC (BGCRC)

F28002x 背景 CRC (BGCRC) 模块在可配置的存储块上计算 CRC-32，可帮助识别存储器故障和损坏情况。这是通过在 CPU 不存取指定的存储块的空闲周期中获取该存储块来实现的。计算出的 CRC-32 值与黄金 CRC-32 值进行比较以指示通过还是未通过。

9 外设

此系列添加了新的外设，并更新了大多数现有外设均。F28002x 器件上不提供控制律加速器。此部分将简要介绍从 F2802x/F2803x 器件到 F28002x 器件的新增特性和变化。如需概要了解可用的外设，请参阅《C2000 实时控制外设参考指南》。

9.1 新外设

F28002x 器件包含 F2802x/F2803x 器件上未提供的新外设。有关更多信息，请参阅《TMS320F28002x 微控制器技术参考手册》。

9.1.1 直接存储器存取 (DMA)

直接存储器存取 (DMA) 模块是基于事件的机器，它提供了一种在外设和/或存储器之间传输数据而无需 CPU 干预的硬件方法，因而有效释放了 CPU 资源给其他功能使用。当应用需要花费大量时间来移动大量数据时，使用 DMA 是理想的解决方案。此外，DMA 能够在将数据传输到块中对数据进行正交重排，经过“乒乓”缓冲和合并，从而实现最优化的 CPU 处理。

DMA 传输由外设或软件触发器启动。共有六个独立的 DMA 通道，其中每个通道都可以单独配置，且每个 DMA 通道都有自身的唯一 PIE 中断可用于 CPU 服务。所有六个 DMA 通道都以相同的方式运行，但通道 1 可以配置比其他五个通道更高的优先级。在最基本的层面上，DMA 是一种状态机，包含两个嵌套循环和紧密耦合的地址控制逻辑，这使得 DMA 能够在传输过程中重新排列数据块以便进行后处理。DMA 的主要特性包括：

- 六个具有独立 PIE 中断的通道
- 可从多个外设触发源独立触发每个 DMA 通道
- 字大小：16 位或 32 位（SPI 限制为 16 位）
- 吞吐量：3 个周期/字，无仲裁

9.1.2 模拟子系统互连

F28002x 利用模拟子系统互连，因此可以非常灵活地使用引脚，从而减小器件封装。CMPSS 输入和数字输入与 ADC 输入进行多路复用。这种互连允许单个引脚将信号路由到多个模拟模块。模拟引脚围绕 CMPSS 模块形成模拟组，并在模拟引脚和内部连接表中定义了路由。

9.1.3 比较器子系统 (CMPSS)

F28002x CMPSS 相对于在 F2802x/03x 器件上集成了 10 位参考数模 (DAC) 电路的简单模拟比较器，进行了大幅增强。F28002x 器件上提供了四个可用的 CMPSS 模块。每个模块包含两个比较器、两个参考 12 位 DAC、两个数字滤波器和一个斜坡发生器。CMPSS 模块可用于实现峰值电流模式控制和电压跳闸监测，这些功能会在开关模式功率控制和功率因数校正等应用中用到。该模块围绕一对模拟比较器进行设计，可以生成一个数字输出，用于指示正输入端的电压是否大于负输入端的电压。比较器的正输入始终由外部引脚驱动。负输入可由外部引脚或内部可编程的 12 位 DAC 作为参考电压进行驱动。写入 DAC 的值可以立即生效或与 ePWM 事件同步。下降斜坡发生器可用于控制模块中一个比较器的内部 DAC 参考值，从而可在数字电源应用中实现峰值电流模式控制。每个比较器输出均通过可编程的数字滤波器进行馈送，可防止电气开关噪声引起伪跳闸信号。CMPSS 的输出端生成一些提供给 ePWM 事件触发子模块和 GPIO 结构的跳闸信号。此外，CMPSS 具有 PWM 消隐功能，可以清除和重置 ePWM 周期边界附近的现有或即将发生的跳闸条件。而且，通过使用模拟子系统互连方案，可以独立选择 CMPSS 比较器的正输入信号和负输入信号。

9.1.4 电源管理总线 (PMBus)

PMBus 模块提供了一个接口用于在 MCU 与符合系统管理接口 (SMI) 规范的其他器件之间进行通信。PMBus 是一种开放标准的数字电源管理协议，支持电源系统组件之间的通信。

9.1.5 快速串行接口 (FSI)

FSI 模块是高度可靠的高速串行通信外设，能够以双数据速率运行，并使用 50MHz 时钟提供 200Mbps 传输能力。FSI 包含分别进行配置和运行的独立发送器和接收器内核。FSI 是在单主/单从配置中运行的点对点通信协议。凭借这样的高速数据速率和低通道数，FSI 可用于增加传输的信息量并降低通过隔离栅进行通信的成本。

9.2 控制律加速器 (CLA)

F28002x 器件不具有 CLA。（F28035 和 F28033 器件上提供了类型为 0 的 CLA）。

9.3 控制外设

此部分将介绍 F28002x 器件控制外设的变化和新增特性。有关更多信息，请参阅以下参考指南：

- 《TMS320F28002x 微控制器技术参考手册》

- 《C2000 实时控制外设参考指南》

9.3.1 增强型脉宽调制器 (ePWM)

F28002x 器件上的 ePWM 模块在功能上保持不变，但包含许多增强特性。结果增加了其他寄存器，并重新映射了 ePWM 地址空间，从而改善校准和使用。这些增强特性包括：

- 计数器比较子模块 – 添加的计数器可以比较 CMPC 和 CMPD，允许产生中断和 ADC SOC 事件。
- 动作限定符子模块 – 添加了 AQCTLA 和 AQCTLB 寄存器的影子加载功能，允许即使在相位改变时也必须于在周期结束时进行的更改。此外，动作限定符子模块还支持 SYNC 上的影子到活动加载以及全局重新加载。
- 死区子模块 – 为半个周期时钟模式下的死区 RED 和 FED 添加了高分辨率功能。包括可在任一 PWM 输出端同时启用 RED 和 FED 的特性。增加了包含 14 位计数器的死区。死区/死区高分辨率寄存器经过影子化以允许动态更改配置。
- 事件触发子模块 – 增强了用于发出中断请求的预分频逻辑，并将 ADC SOC 扩展到最多每 15 个事件，从而允许在发生 SYNC 事件时对事件计数器进行软件初始化。
- 跳闸区域子模块 – 添加了独立的标志，用于反映每个 TZ 源的跳闸状态。另外，对跳闸区域模块进行了更改，现在可以支持某些电源转换器开关技术，例如谷底开关。跳闸区 TZ4 源自反相的 EQEPxERR 信号，TZ5 连接至系统时钟故障逻辑，而 TZ6 源自 CPU 的 EMUSTOP 输出。
- 数字比较子模块 – 数字比较跳闸选择逻辑 [DCTRIPSEL] 最多具有 12 个由输入 X-BAR 逻辑选择的外部跳闸源。此外，还可以对所有这些源进行逻辑或 (OR) 运算，因此最多有 14 个外部和内部源可用于创建各自的 DCxEVT。消隐窗口滤波器寄存器宽度为 16 位，并且 DCCAP 功能已得到增强，可以带来更大的编程灵活性。
- 高分辨率 PWM – 支持在 ePWMxA 和 ePWMxB 输出端进行高分辨率周期和占空比控制。
- 同时写入到 TBPRD 和 CMPx 寄存器 – 允许写入到任何要绑定到任何其他 ePWM 模块的 ePWM 模块的 TBPRD、CMPA:CMPAHR、CMPB:CMPBHR、CMPC 和 CMPD 寄存器，还允许将所有 ePWM 模块绑定到特定的 ePWM 模块（如果需要）。
- 在 TBPRD 和 CMP 寄存器的 SYNC 上进行影子到活动加载 – 支持同时写入 TBPRD 和 CMPA/B/C/D 寄存器。
- 延迟跳闸功能 – 已添加更改以实现死区插入功能，从而支持延迟跳闸功能，这一功能是峰值电流模式控制类应用所需的。这是通过允许比较器事件作为触发事件（事件 T1 和 T2）进入动作限定符子模块来实现的。如果使用比较器 T1/T2 事件来修改 PWM，则 PWM 波形的更改不会立即发生，而是会同步到下一个 TBCLK。
- 一次性和全局重新加载寄存器 – 允许从影子到活动寄存器的一次性和全局重新加载功能。这样可以避免在多相应用等应用中出现重载加载不完整的情况。此外还允许对影子到活动重新加载事件进行可编程的预触发。全局加载可通过消除中断并确保同时加载所有寄存器来简化 ePWM 软件。

- PWM SYNC 相关的增强特性 – 允许基于 CMPC 和 CMPD 事件生成 PWM SYNCOUT。这些事件也可以用于 PWMSYNC 脉冲选择。

9.3.2 增强型捕捉模块 (eCAP)

F28002x 器件有三个 eCAP 模块，其中一个具有高分辨率捕捉 (HRCAP) 功能。eCAP 模块的增强特性包括：

- 输入多路复用器 – 选择 128 个信号之一，这些信号可以来自内部或外部信号源。任何 GPIO 引脚都可以通过输入 X-BAR 用作输入源。输入源由 ECCTL0 寄存器中的 INPUTSEL 位字段选择。

注： F2802x/03x 器件使用 GPIO 多路复用器选择特定的专用输入引脚来存取 eCAP 模块。

- 事件过滤器复位位 – ECCTL2 寄存器中的 CTRFILTRESET 位字段会清除事件过滤器、模数计数器和任何中断挂起标志。复位该位对于初始化和调试很有用。
- 模数计数器状态位 – ECCTL2 寄存器中的 MODCNTSTTS 位字段指示接下来将加载哪个捕捉寄存器。通过 F2802x/03x eCAP 模块无法得知模数计数器的当前状态。
- DMA 触发源 – CEVT[1-4] 可以配置为 eCAPxDMA 的源。
- EALLOW 保护 – 已添加到关键寄存器。为了维持与 F2802x/03x 器件的软件兼容性，请配置 DEV_CFG_REGS.ECAPTYPE 以使这些寄存器不受保护。
- ECAPxSYNCINSEL 寄存器 – 为每个 eCAP 添加了该寄存器以选择外部 SYNCIN。每个 eCAP 模块可以有一个单独的 SYNCIN 信号。
- 高分辨率捕捉 (HRCAP) – eCAP 的扩展（即统一），而不是单独的模块。使用 HRCAP 特性时，可以存取所有 eCAP 硬件。增强特性包括：
 - 简化的校准方案和 HRCAP 始终可以运行，无需执行离线校准。
 - 校准始终在后台运行，这大大减少了校准所需的软件开销。
 - 减少了计算小数位的软件开销。
 - 小数和整数部分打包为 32 位。
 - 支持一次性捕捉

9.3.3 增强型正交编码脉冲模块 (eQEP)

F28002x 器件有两个 eQEP 模块。F2803x 器件有一个 eQEP 模块，该 eQEP 模块在 F2802x 器件上不可用。F28002x eQEP 模块的增强特性包括：

- QEP 模式适配器 (QMA) – QMA 可以评估外部 EQEPA 和 EQEPB 信号线路上的转换，并产生方向和时钟信号以支持工业驱动应用。要使用 QMA，需要将 eQEP 模块配置为方向计数 (Direction-Count) 模式。
- 锁存位置计数器 – 当 ePWM 模块产生 ADCSOCA/ADCSOCB 事件时。
- SinCos – 支持解码来自 SinCos 传感器的信号。

9.4 模拟外设

此部分将介绍 F28002x 器件模拟外设的变化和新增特性。有关更多信息，请参阅以下参考指南：

- 《TMS320F28002x 微控制器技术参考手册》
- 《C2000 实时控制外设参考指南》

9.4.1 模数转换器 (ADC)

F2802x/03x 上的单个 ADC 具有两个采样保持 (S/H) 电路，与之不同的是，F28002x 利用两个独立的 ADC，每个 ADC 具有一个 S/H 电路。这使得 F28002x 可以高效管理多个模拟信号，从而提高整体系统吞吐量。通过使用多个 ADC 模块，可以实现同时采样或独立运行。ADC 模块是使用分辨率为 12 位的逐次逼近型 ADC 来实现的，其吞吐量为 3.45MSPS。

与 F2802x/03x 一样，ADC 触发和转换序列由一系列转换开始 (SOCx) 配置寄存器进行管理。但是，F28002x 除了轮循和高优先级模式之外，还增加了突发优先级模式。突发模式允许单个触发器一次依次转换一个或多个 SOCx。该模式使用单独的突发控制寄存器来选择突发大小和触发源。此外，F28002x 具有四个灵活的 PIE 中断，而不是 F2802x/03x 上的九个。

为了进一步增强 F28002x ADC 的功能，每个 ADC 模块都包含四个后处理块 (PPB)，而每个 PPB 可以链接到任何 ADC 结果寄存器。PPB 可用于偏移校正，从设定点计算误差，检测极限和过零，以及捕捉触发到采样的延迟：

- 偏移校正可以同时消除与 ADCIN 通道相关的偏移（该偏移可能是由外部传感器或零开销的信号源引起的），从而节省处理器周期。
- 误差计算可以自动从设定点或预期结果寄存器值中减去计算出的误差，从而减少采样到输出的延迟以及软件开销。
- 极限和过零检测会自动检查上限/下限或过零，并可以触发 ePWM 跳闸和/或产生中断。这可以降低采样到 ePWM 的延迟，并减少软件开销。此外，还可以基于超出范围的 ADC 转换使 ePWM 跳闸，且无需任何 CPU 干预，这对于注重安全性的应用很有用。
- 采样延迟捕捉可以记录从触发 SOCx 到开始采样之间的延迟。因此，可以使用软件技术减少延迟误差。

9.5 通信外设

此部分将介绍 F28002x 器件通信外设的变化和新增特性。有关更多信息，请参阅以下参考指南：

- [《TMS320F28002x 微控制器技术参考手册》](#)
- [《C2000 实时控制外设参考指南》](#)

9.5.1 SPI

F28002x SPI 包含以下增强特性：

- 发送和接收 FIFO 从 4 级增加到 16 级
- 高速模式
- 延迟的发送控制
- DMA 支持

还包括在有两个 SPI 模块（在 F2803x 上有，但在 F2802x 上没有）的器件上用于数字音频接口接收模式的 STEINV 反转位。F28002x 有两个 SPI 模块，而 F2803x 最多有两个 SPI 模块（具体取决于器件封装），F2802x 仅有一个 SPI 模块。

9.5.2 SCI

F28002x SCI 模块在功能上与 F2802x/03x 相同，但其发送和接收 FIFO 从 4 级增加到了 16 级。

9.5.3 LIN

F28002x 有两个符合 LIN 2.1 协议规范的 LIN 模块。F2803x 有一个符合 LIN 1.3 和 2.0 协议规范的 LIN 模块。LIN 模块在 F2802x 上不可用。

9.5.4 I2C

F28002x 有两个 I2C 模块。发送和接收 FIFO 已从 4 级增加到 16 级，并修复了与 XRDY 发送中断的时序有关的错误。F2802x/03x 有一个 I2C 模块。

9.5.5 CAN

与 F2802x/03x eCAN 相比，F28002x DCAN 具有不同的寄存器结构，因此无法将为一个模块编写的代码移植到另一个模块。

以下特性在 F28002x DCAN 中可用，而在 F2802x/3x eCAN 中不可用：

- 所有 RAM 模块的奇偶校验机制
- 可以禁用自动重发（仲裁失败时）
- 静默模式（节点被动侦听）
- 邮箱 RAM 可以组合形成 FIFO 缓冲器
- 可以使用自检模式在 CANTX 引脚上监测数据

以下特性在 F2802x/03x eCAN 中可用，而在 F28002x DCAN 中不可用：

- 消息时间戳
- 传输优先级配置 (TPL)
- 数据字节顺序配置 (DBO)

有关更多信息，请参阅以下应用报告：

- [《DCAN 模块的编程示例和调试策略》](#)

10 可配置逻辑块 (CLB)

F28002xC 器件是专门实现的器件型号，可以存取可配置逻辑块 (CLB)。CLB 是一组可配置的块，可使用软件互连这些块以实现自定义的数字逻辑功能。CLB 能够通过一组纵横制互连来增强现有外设，这些互连可提供与现有控制外设（例如增强型脉宽调制器 (ePWM)、增强型捕捉模块 (eCAP) 和增强型正交编码器脉冲模块 (eQEP)）的高度连接性。纵横制互连还支持将 CLB 连接到外部 GPIO 引脚。这样，CLB 可以配置为与器件外设交互以执行小型逻辑功能（例如简单的 PWM 生成器）或实现自定义串行数据交换协议。

11 嵌入式实时分析和诊断 (ERAD)

标准 C28x CPU 包括两个分析单元，其中第一个分析单元对事件进行计数或监测地址总线，第二个分析单元监测地址总线 and 数据总线。这两个分析单元可配置为硬件断点或硬件观察点，此外，可将第一分析单元配置为基准计数器或事件计数器。F28002x 通过嵌入式实时分析和诊断 (ERAD) 模块扩展了这些功能。该模块位于 C28x CPU 外部，可以提供额外的硬件断点、硬件观察点和用于性能分析的计数器，以及其他高级特性。借助于 ERAD，现在可以有多个硬件断点。

通常，ERAD 模块由调试软件使用。但是，也可以通过配置用户应用软件来使用 ERAD 模块。这对于无法连接调试探针以进行侵入式调试的实时系统特别有用。在这种情况下，用户软件可以控制 ERAD 模块来进行系统的非侵入式调试和性能分析。

有关更多信息，请参阅 [《TMS320F28002x 微控制器技术参考手册》](#)。

12 仿真 – JTAG 端口

F28002x 器件支持两种 JTAG 模式：

- IEEE 1149.1 标准 JTAG 模式，该模式使用 TCK、TMS、TDI 和 TDO 引脚；请注意，F28002x 器件上

没有 TRSTn 引脚

- IEEE 1149.7 紧凑型 JTAG (cJTAG) 模式，该模式使用 TCK 和 TMS 引脚；在这种模式下，TMS 引脚是双向的，并承载 TDI、TMS 和 TDO 信息

有关更多信息，请参阅《[TMS320F28002x 微控制器数据表](#)》。

13 器件勘误表

有关功能规格的最新已知例外（已知问题）和使用说明（器件的行为可能与预期或文档记录的行为不匹配），请参阅以下文档：

- 《[TMS320F28002x MCU 器件勘误表](#)》

14 器件比较概要

在此部分，表 8 提供了 F28002x、F2803x 和 F2802x 器件系列之间的一般功能比较。有关器件 特性、最大时钟频率、存储器大小以及外设可用性和数量的具体详细信息，请参阅器件特定的数据表。

表 8. 器件比较矩阵表

	F28002x	F2803x	F2802x
时钟	100MHz	60MHz	60MHz
FPU	√ ⁽¹⁾	-	-
TMU	√	-	-
FINTDIV	√	-	-
VCRC	√	-	-
CLA	-	√ (0 类)	-
6 通道 DMA	√ (0 类)	-	-
闪存/RAM	64K x 16/12K x 16	64K x 16/10K x 16	32K x 16/6K x 16
32 位 CPU 计时器	√	√	√
看门狗计时器	√	√	√
片上振荡器	√	√	√
ADC	两个 12 位 (5 类)	一个 12 位 (3 类)	一个 12 位 (3 类)
CMPSS (带 2 个 DAC)	√	-	-
CMP (带 DAC)	-	√	√
ePWM/HRPWM	√/√ (4 类)	√/√ (1 类)	√/√ (1 类)
eCAP/HRCAP	√/√ (1 类)	√/√ (0 类)	√/- (0 类)
eQEP	√ (1 类)	√ (0 类)	-
HIC	√	-	-
CAN ⁽²⁾	√ (DCAN)	√ (eCAN)	√ (eCAN)
I2C	√ (1 类)	√ (0 类)	√ (0 类)
SCI	√	√	√
SPI	√ (2 类)	√ (1 类)	√ (1 类)
LIN	√ (1 类)	√ (0 类)	-
PMBus	√	-	-
FSI	√	-	-
X-BAR	√	-	-
CLB	√	-	-
ERAD	√	-	-

- (1) √表示可用。有关详细信息，请查看具体器件。
 (2) DCAN 和 eCAN 不具有软件兼容性。

有关更多详细的器件信息，请参阅以下数据表：

- 《[TMS320F28002x 微控制器数据表](#)》
- 《[TMS320F2803x 微控制器数据表](#)》
- 《[TMS320F2802x 微控制器数据表](#)》

15 参考文献

- 德州仪器 (TI): 《[TMS320F28002x 微控制器数据表](#)》
- 德州仪器 (TI): 《[TMS320F28002x 微控制器技术参考手册](#)》
- 德州仪器 (TI): 《[TMS320F28002x MCU 器件勘误表](#)》
- 德州仪器 (TI): 《[TMS320F2803x 微控制器数据表](#)》
- 德州仪器 (TI): 《[TMS320F2803x 微控制器技术参考手册](#)》
- 德州仪器 (TI): 《[TMS320F2803x MCU 器件勘误表](#)》
- 德州仪器 (TI): 《[TMS320F2802x 微控制器数据表](#)》
- 德州仪器 (TI): 《[TMS320F2802x、TMS320F2802xx 技术参考手册](#)》
- 德州仪器 (TI): 《[TMS320F2802x、TMS320F2802xx MCU 器件勘误表](#)》
- 德州仪器 (TI): 《[TMS320C28x CPU 和指令集参考指南](#)》
- 德州仪器 (TI): 《[TMS320C28x 扩展指令集技术参考手册](#)》
- 德州仪器 (TI): 《[C2000 实时控制外设参考指南](#)》
- 德州仪器 (TI): 《[TMS320C28x 汇编语言工具用户指南](#)》
- 德州仪器 (TI): 《[TMS320C28x 优化 C/C++ 编译器用户指南](#)》
- 德州仪器 (TI): 《[controlSUITE™ 至 C2000Ware 过渡指南](#)》
- <http://www.ti.com.cn/tool/cn/C2000WARE>
- 德州仪器 (TI): 《[C28x 嵌入式应用程序二进制接口](#)》
- C2000 从 COFF 迁移至 EABI https://software-dl.ti.com/ccs/esd/documents/C2000_c28x_migration_from_coff_to_eabi.html
- 德州仪器 (TI): 《[TMS320F28002x 闪存 API 参考指南](#)》
- 德州仪器 (TI): 《[DCAN 模块的编程示例和调试策略](#)》

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性及其可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn 上或随附TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2020 德州仪器半导体技术（上海）有限公司