

## Application Brief

## 通过使用多路复用器实现基于 SPI 的闪存扩展



基于现场可编程门阵列 (FPGA) 的设计需要具有高效的存储器, 以便能够运行各种应用。尽管 FPGA 具有内置存储器, 但高性能系统 (例如服务器、以太网交换机、SSD 和硬件加速器等) 会需要额外存储器以满足其最低存储容量要求。该外部存储器可以是易失性或非易失性存储器, 具体取决于断电时是否需要存储数据。闪存等非易失性存储器即使在未通电时也能够保留数据, 因此非常适合存储启动代码和 FPGA 配置数据。FPGA 通过由多路复用器 (MUX) 进行路由的串行外设接口 (SPI) 协议与外部存储器通信。

图 1 显示了 MUX 如何路由 SPI 信号, 让用户可以通过 FPGA 或外部标头等多种方式访问闪存。该接头允许外部访问闪存, 以调试启动代码并更新其他存储的固件。

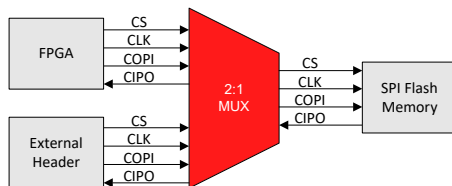


图 1. 外部访问闪存

图 2 显示了 FPGA 如何通过扩展 MUX 存储器访问多个外部存储器。尽管 SPI 协议允许主器件与多个从器件直接连接, 但 MUX 对于降低总线容量以及当仅有一个主器件片选位时为连接提供方便至关重要。多路复用器具有双向功能, 因而一个 MUX 可以同时应对图 1 和图 2 中的用例情景。

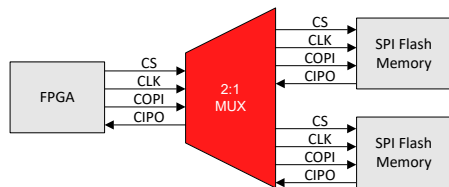


图 2. FPGA 访问多个闪存

除了提供一条备用闪存访问路径外, 断电保护多路复用器还在 FPGA 和外部存储器之间提供隔离, 从而防止系统出现电源时序问题, 如图 3 所示。要了解关于此应用的更多信息, 请参阅具有断电保护信号开关的电源时序; 有关串扰和断电隔离的其他信息, 请参阅 TI 高

精度实验室 — 开关和多路复用器: 带宽、串扰、断电隔离和 THD+噪声。

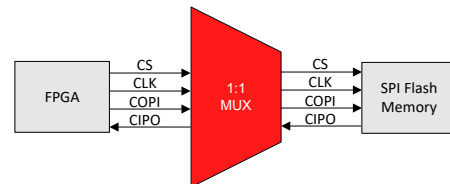


图 3. 隔离 FPGA 和外部存储器

## SPI 协议

SPI 是 FPGA 和 MCU 与各种外设 (例如闪存、传感器、ADC 和 SD 卡) 进行近距离通信的一种同步串行接口。SPI 总线使用的是推挽驱动器。与 I2C 和 SMBus 使用的开漏驱动器相比, 它支持更高的时钟频率 (> 75MHz), 并具有更低的功耗 (< 1mA)。与使用两个通道 (一个数据通道、一个时钟信号通道) 的 I2C 相比, SPI 协议通常使用四个通道 (两条数据线路、一个时钟信号通道和一个片选位)。为了提高吞吐量, 四通道 SPI (四个数据通道) 和八通道 SPI (八个数据通道) 协议在使用外部存储器的高性能系统中越来越常见。四路 SPI 和八路 SPI 常用于闪存系统, 这些系统采用 SPI 接口实现多条并行数据线, 而不是单条 COPI 线和单条 CIPO 线。四路 SPI 通常总共使用八条信号线: 一条芯片选择线 (CS)、一条数据选通线 (DQS)、两条差分时钟线 (CLK 和 nCLK) 及四条数据线 (D0、D1、D2 和 D3)。八路 SPI 包含四条额外的数据线 (D4、D5、D6 和 D7), 总共产生 12 条信号线。图 4 展示了使用两个 4 通道 2:1 多路复用器访问多个四路 SPI 闪存的示例。

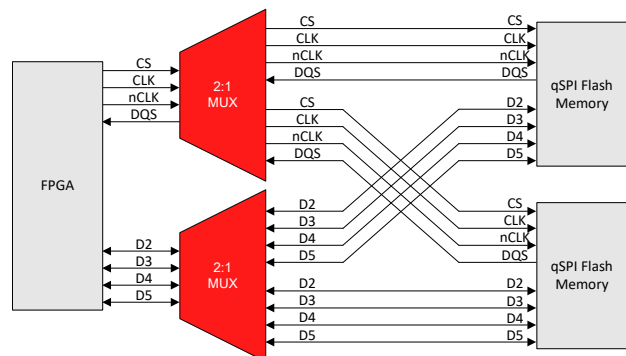


图 4. FPGA 访问多个四路 SPI 闪存

图 5 展示了使用两个 6 通道 2:1 多路复用器访问多个八路 SPI 闪存的示例。

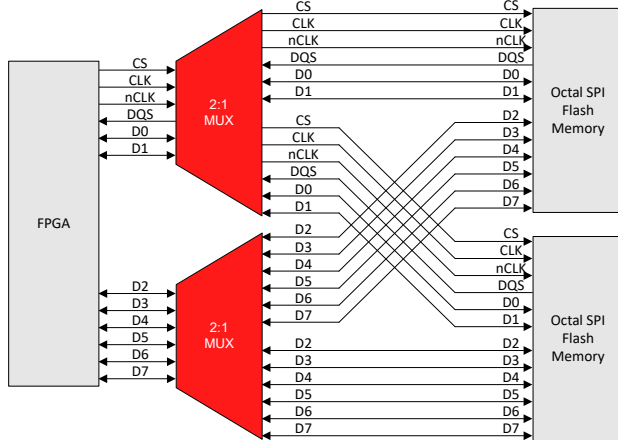


图 5. FPGA 访问多个八路 SPI 闪存

有关 SPI 总线的更多信息，请参阅 [模拟工程师口袋参考](#) 中的 [SPI 总线 \(串行外设接口\) 硬件概览](#) 部分。

## 选择适合 SPI 应用的 MUX

对 SPI 数字信号而言，最重要的 MUX 参数是电压、通道数和带宽。要选择合适的 MUX 电压，只需使 FPGA 或 MCU I/O 电压与推荐的 MUX I/O 电压一致即可。

MUX 通道数由 SPI 协议决定：典型 SPI 协议需要四条通道（两条数据线、一条时钟信号线和一条片选线），四路 SPI 需要八条通道，而八路 SPI 需要 12 条通道。带宽是基于接通状态电容 ( $C_{ON}$ ) 计算 MUX 对时钟信号寄生效应的一种简单方法。对于大多数系统，最大基频时钟频率 50% 的裕度足以满足应用的 MUX 带宽要求。例如，如果最大 SPI 时钟信号为 100MHz，则建议使用带宽 (150MHz) 为 1.5 倍的 MUX。

$$\text{建议的 MUX 带宽} = \text{时钟频率} \times 1.5$$

在某些情况下，追求理想带宽的设计人员应使用具有三倍最大基频时钟频率的 MUX，但实际应用中通常不需要如此高的要求。

对于急剧变化的上升和下降时间，可以在 SPI 应用中使用 TMUX1574 (2GHz 带宽)。图 6 展示了 TMUX1574 传递 75MHz SPI 时钟信号时的表现。顶部波形显示供参考的时钟信号，而底部波形显示经由 MUX 进行传递后的输出时钟信号。底部波形表明，MUX 对输出 SPI 时钟信号几乎没有影响。其原因在于较低的  $C_{ON}$  能够使 75MHz 时钟信号在传递过程中几乎不产生失真。使用具有较低  $C_{ON}$  的 MUX 可产生较高的带宽，这在电路板布局布线或连接器会增加额外电容的系统中至关重要。

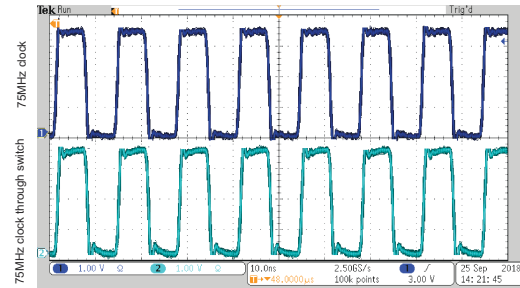


图 6. 通过 TMUX1574 传递 75MHz 时钟信号

## TI SPI MUX 解决方案

在高性能系统中，FPGA 和 MCU 会需要借助外部存储器扩展存储容量。该外部存储器可为闪存等非易失性存储器，从而能够在断电时存储数据。这一功能使闪存非常适合存储启动代码、FPGA 配置数据和媒体文件。FPGA 和 MCU 通过由 MUX 路由的 SPI 协议与这些闪存进行通信。该 MUX 为用户提供了多种访问闪存的方法，同时通过**断电保护**在电源时序控制期间保护 FPGA 和 MCU。此外，当 1.2V/1.8V 电源轨上的处理器控制在 3.3V/5V 电源轨上运行的 MUX 时，具有 1.2V 和 1.8V

**逻辑兼容性**的器件无需外部电压转换。该器件功能推动了向更低逻辑电平发展的趋势，从而允许更小的系统设计及更低的功耗。根据 SPI 协议、信号电压和带宽要求，选择适合应用的 MUX。为了适用于各种各样的 SPI 应用，TI 高带宽 MUX 产品组合支持广泛的信号电压，以获得理想的 SPI 性能。

表 1. SPI 多路复用器建议

器件	通道计数	配置	逻辑 (V)	RON ( $\Omega$ )	CON (pF)	带宽 (MHz)
TMUX1574	4	2:1	1.8	2	7.5	2000
TMUX1575	4	2:1	1.2	1.7	10	1800
TMUX1511	4	1:1	1.8	2	3.3	3000
TS3A27518E	6	2:1	1.8	4.4	21.5	240
TMUXL1574	4	2:1	1.2	1	5	1800
TMUXL1511	4	1:1	1.2	1	5	1800

## 参考资料

- 德州仪器 (TI), [模拟工程师口袋参考指南](#)
- 德州仪器 (TI), [利用断电保护信号开关消除电源时序](#)
- 德州仪器 (TI), [使用低 CON 多路复用器改善稳定性问题](#)
- 德州仪器 (TI), [用于多路复用器和信号的 1.8V 逻辑](#)

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月