

采用全差分放大器的差分输入至差分输出电路

Sean Cashin

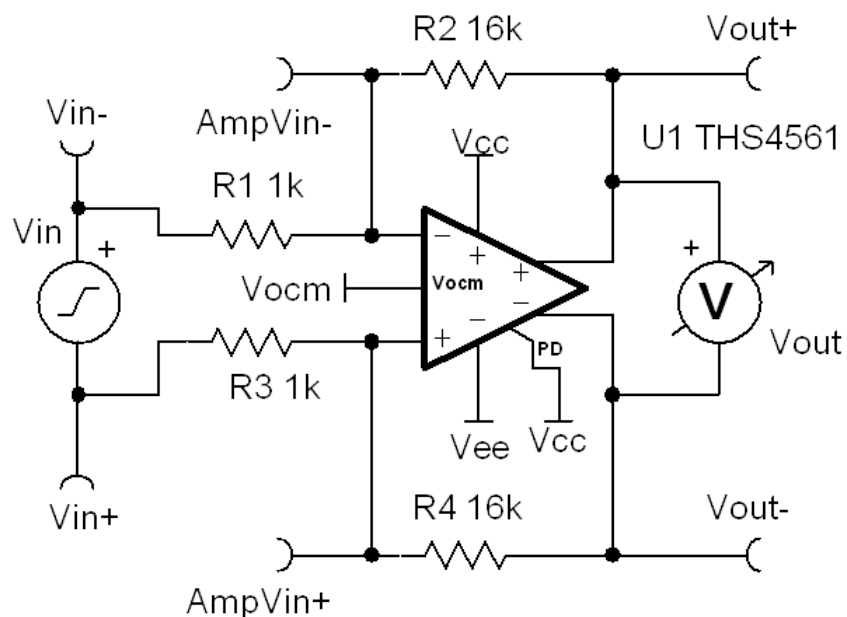
设计目标

输入	输出	电源	
差分	差分	V_{cc}	V_{ee}
1Vpp	16Vpp	10V	0V

输出共模	3dB 带宽	交流增益 (G_{ac})
5V	3MHz	16V/V

设计 说明

该设计将全差分放大器 (FDA) 用作差分输入至差分输出放大器。



设计说明

1. $R2/R1$ 比例与 $R4/R3$ 相同，可以设置放大器增益。
2. 对于给定的电源，FDA 的输出摆幅是单端放大器的两倍。这是因为全差分放大器会摆动输出的两个端子，而不是摆动一个端子并将另一个端子固定到接地或 V_{ref} 。因此，当 V_{out+} 保持在负轨并且 V_{out-} 保持在正轨时，可实现 FDA 的最小电压；当 V_{out+} 保持在正轨并且 V_{out-} 保持在负轨时，可实现最大电压。
3. FDA 对于噪声敏感信号很有用，因为均匀地耦合到两个输入中的噪声不会放大，这与以接地为基准的单端信号情况一样。
4. 输出电压将以 V_{ocm} 设置的输出共模电压为中心。
5. 两个反馈路径应在布局上保持对称。

设计步骤

- 设置 R_2/R_1 比例以选择交流电压增益。为了保持反馈路径平衡,

$$R_1 = R_3 = 1\text{k}\Omega \text{ (Standard Value)}$$

$$R_2 = R_4 = R_1 \cdot (G_{AC}) = 1\text{k}\Omega \cdot \left(16 \frac{\text{V}}{\text{V}}\right) = 16\text{k}\Omega \text{ (Standard Value)}$$

- 对于 $V_s = 10\text{V}$, 在给定输出轨 9.8V 和 0.2V 的情况下, 验证 16Vpp 是否处于针对 $V_{ocm} = 5\text{V}$ 提供的输出范围内。

在正常运行状态下:

$$\text{Amp}V_{IN+} = \text{Amp}V_{IN-}$$

$$V_{OUT+} - V_{ocm} = V_{ocm} - V_{OUT-}$$

$$V_{OUT} = V_{OUT+} - V_{OUT-}$$

- 重新整理以求解边缘条件下的每个输出电压

$$V_{OUT-} = 2V_{ocm} - V_{OUT+}$$

$$V_{OUT-} = V_{OUT+} - V_{OUT}$$

$$2V_{OUT+} = 2V_{ocm} + V_{OUT}$$

$$V_{OUT+} = V_{ocm} + \frac{V_{OUT}}{2}$$

$$V_{OUT-} = V_{ocm} - \frac{V_{OUT}}{2}$$

- 针对 $V_{out} = +8\text{V}$ 和 $V_{ocm} = +5\text{V}$ 进行验证,

$$V_{OUT+} = 5 + \frac{8}{2} = 9\text{V} < 9.8\text{V}$$

$$V_{OUT-} = 5 - \frac{8}{2} = 1\text{V} > 0.2\text{V}$$

- 针对 $V_{out} = -8\text{V}$ 和 $V_{ocm} = +5\text{V}$ 进行验证,

$$V_{OUT+} = 5 + \frac{-8}{2} = 1\text{V} > 0.2\text{V}$$

$$V_{OUT-} = 5 - \frac{-8}{2} = 9\text{V} > 9.8\text{V}$$

请注意，最大可能摆幅为：

$$(9.8\text{V} - 0.2\text{V}) - (0.2\text{V} - 9.8\text{V}) = 18.4\text{V}_{\text{pp}}, \text{ or } \pm 9.4\text{V}$$

- 当输出范围为 1V 至 9V 时，使用放大器的输入共模电压范围和反馈电阻分压器来确定信号输入范围。由于对称性，只需进行一侧的计算。

$$\text{Min}(\text{Amp}V_{\text{IN}+}) = \text{Min}(\text{Amp}V_{\text{IN}-}) = V_{\text{ee}} - 0.1\text{V} = -0.1\text{V}$$

$$\text{Max}(\text{Amp}V_{\text{IN}+}) = \text{Max}(\text{Amp}V_{\text{IN}-}) = V_{\text{cc}} - 1.1\text{V} = 8.9\text{V}$$

$$\frac{\text{Amp}V_{\text{IN}-} - V_{\text{IN}-}}{R_1} = \frac{V_{\text{OUT}+} - \text{Amp}V_{\text{IN}-}}{R_2}$$

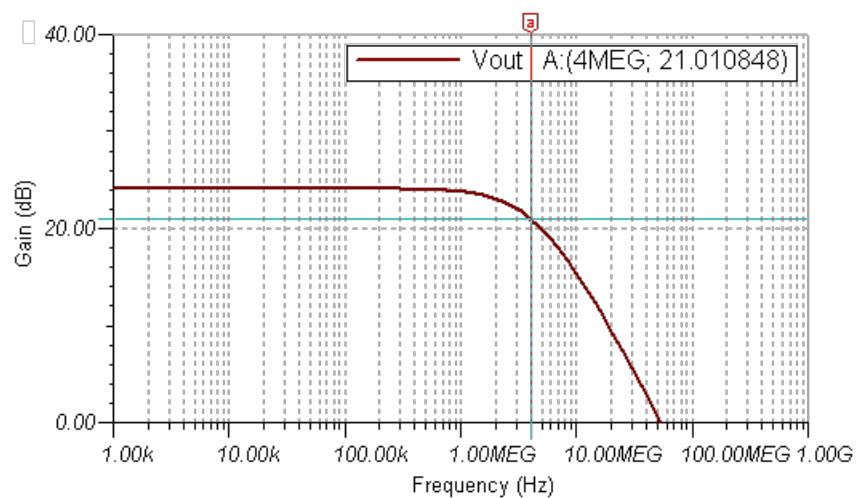
$$V_{\text{IN}-} = \text{Amp}V_{\text{IN}-} - \frac{V_{\text{OUT}+} - \text{Amp}V_{\text{IN}-}}{\frac{R_2}{R_1}}$$

$$\text{Min}(V_{\text{IN}-}) = -0.1\text{V} - \frac{9\text{V} - (-0.1\text{V})}{16 \frac{\text{V}}{\text{V}}} = -0.65\text{V}$$

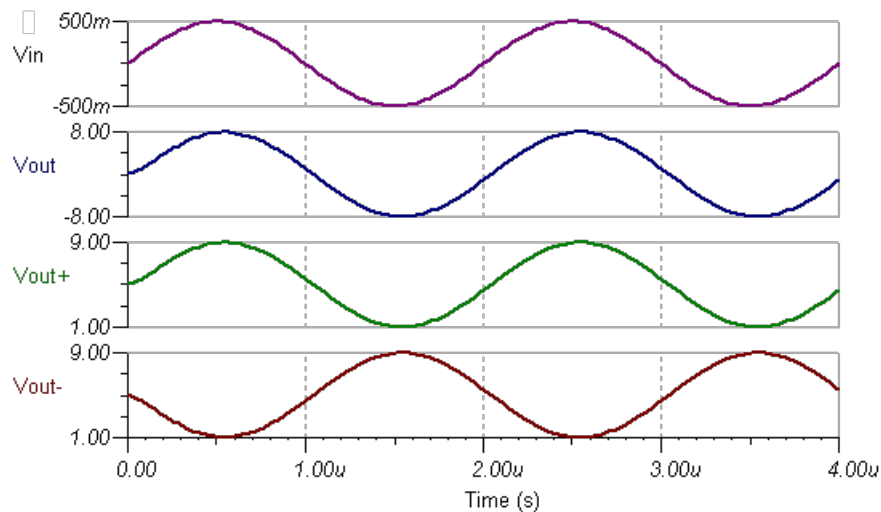
$$\text{Max}(V_{\text{IN}-}) = 8.9\text{V} + \frac{8.9\text{V} - 1\text{V}}{16 \frac{\text{V}}{\text{V}}} = 9.4\text{V}$$

设计仿真

交流仿真结果



瞬态仿真结果



设计参考资料

请参阅《模拟工程师电路说明书》，了解有关 TI 综合电路库的信息。

有关更多信息，请参阅 [TIDA-01036](#) 工具文件夹。

设计采用的运算放大器

THS4561	
V_{SS}	3V 至 13.5V
V_{inCM}	Vee-0.1V 至 Vcc-1.1V
V_{out}	Vee+0.2V 至 Vcc-0.2
V_{OS}	待定
I_q	待定
I_b	待定
UGBW	70MHz
SR	4.4V/ μ s
通道数	1
http://www.ti.com.cn/product/cn/THS4561	

设计备选运算放大器

THS4131	
V_{SS}	5V 至 33V
V_{inCM}	Vee+1.3V 至 Vcc-0.1V
V_{out}	不确定
V_{OS}	2mV
I_q	14mA
I_b	2uA
UGBW	80MHz
SR	52V/ μ s
通道数	1
http://www.ti.com.cn/product/cn/THS4131	

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2021，德州仪器 (TI) 公司