

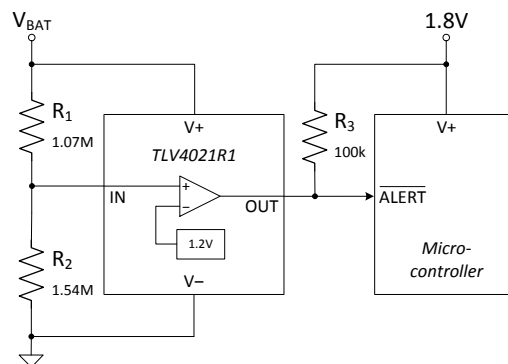
采用比较器的欠压保护电路

设计目标

电池电压电平 (V_{BAT})		比较器输出状态 (OUT)	
欠压 (V_{LOW})	启动工作电压 (V_{HIGH})	电池电压过低	正常运行
< 2.000V	> 2.034V	$V_{OL} < 0.4V$	$V_{OH} = V_{PU} = 1.8V$

设计说明

该欠压保护电路使用一个带有精密集成基准的比较器，以在电池电压降至低于 2.0V 时在比较器输出端 (OUT) 生成警报信号。该实现中的欠压警报为低电平有效。因此，当电池电压降至 2.0V 以下时，比较器输出变为低电平，向监控输出的任何器件提供警报信号。迟滞集成在比较器中，当电池电压升至 2.034V 以上时，比较器输出将返回至逻辑高电平状态。该电路采用漏极开路输出比较器，以便对输出高逻辑电平进行电平转换，从而控制数字逻辑输入引脚。对于需要驱动 MOSFET 开关栅极的应用，最好使用具有推挽输出的比较器。



设计说明

1. 选择具有精密集成基准的比较器。
2. 选择具有漏极开路输出级的比较器，以进行电平转换。
3. 选择电阻分压器的值，以便在比较器的输入 (IN) 达到比较器的负向输入阈值电压 (V_{IT}) 时产生临界欠压电平。

设计步骤

1. 计算所需的电阻分压器分压比，以便在 V_{BAT} 降至 2.0V 的目标欠压电平 (V_{LOW}) 时比较器的输入超过 V_{IT-} 。TLV4021R1 数据表中的 V_{IT-} 为 1.18V。

$$V_{IT-} = \frac{R_2}{(R_1 + R_2)} \times V_{LOW}$$

$$\frac{R_2}{(R_1 + R_2)} = \frac{V_{IT-}}{V_{LOW}} = \frac{1.18 \text{ V}}{2.00 \text{ V}} = 0.59$$

2. 确认 V_{LOW} 的值（即欠压警报信号置位时的电压电平）为 2.0V。

$$V_{LOW} = \frac{R_1 + R_2}{R_2} \times V_{IT-} = \frac{1}{0.59} \times 1.18 \text{ V} = 2.0 \text{ V}$$

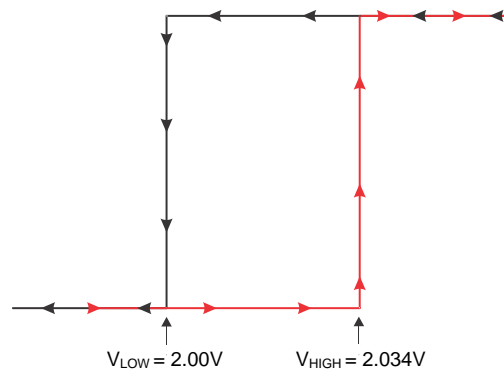
3. 选择 R_1 和 R_2 的值，从而通过使用以下公式或使用 http://www.ti.com/download/kbase/volt/volt_div3.htm 上的在线工具“分压器计算器”生成 0.59 的电阻分压器分压比。

如果使用以下公式，则在兆欧级别范围内选择 R_2 值并计算 R_1 。在该示例中，为 R_2 选择了值 1.54M。

$$R_1 = R_2 \left(\frac{V_{LOW}}{V_{IT-}} - 1 \right) = 1.54 \text{ M}\Omega \left(\frac{2 \text{ V}}{1.18 \text{ V}} - 1 \right) = 1.07 \text{ M}\Omega$$

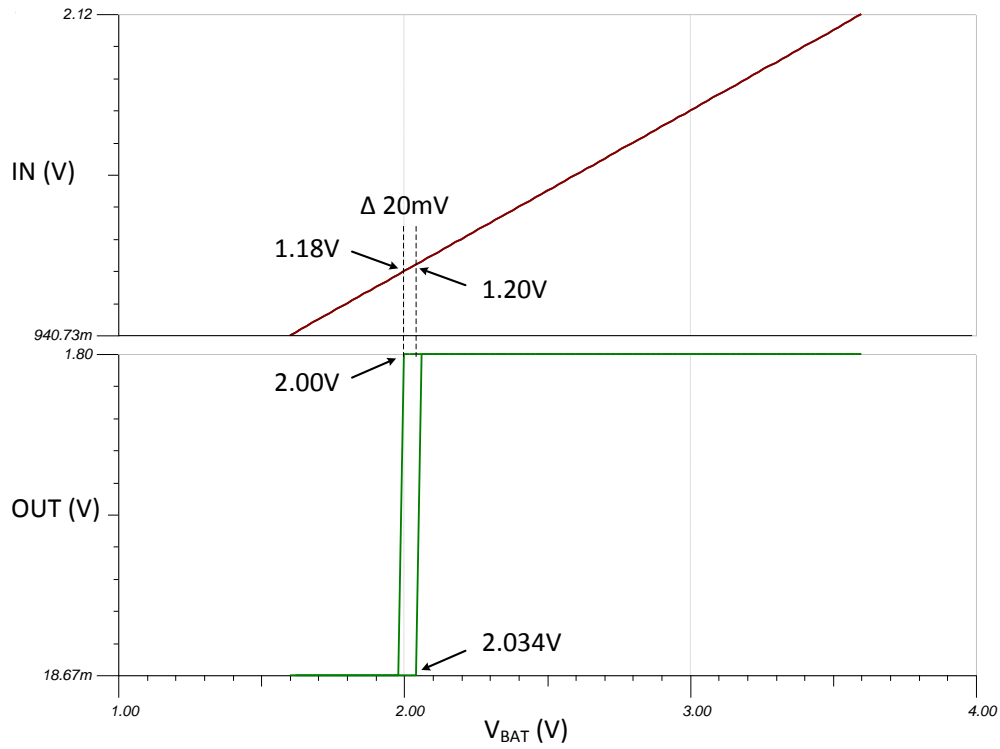
4. 验证通过电阻分压器的电流是否至少比比较器的输入偏置电流高 100 倍。电阻器可以具有高值，以最大程度地减小电路中的功耗，而不会使电阻分压器的误差显著增加。
5. 计算 V_{HIGH} ，这是欠压警报信号取消置位（恢复至逻辑高电平值）时的电池电压。如果电池电压降至 2.0V 以下或在初始启动时升高，则比较器输入需要超过 V_{IT+} ，这是使输出恢复至逻辑高电平的正向输入阈值电压。TLV4021R1 数据表中的 V_{IT+} 为 1.20V。

$$V_{HIGH} = \frac{R_1 + R_2}{R_2} \times V_{IT+} = \frac{1.07 \text{ M}\Omega + 1.54 \text{ M}\Omega}{1.54 \text{ M}\Omega} \times 1.20 \text{ V} = 2.034 \text{ V}$$

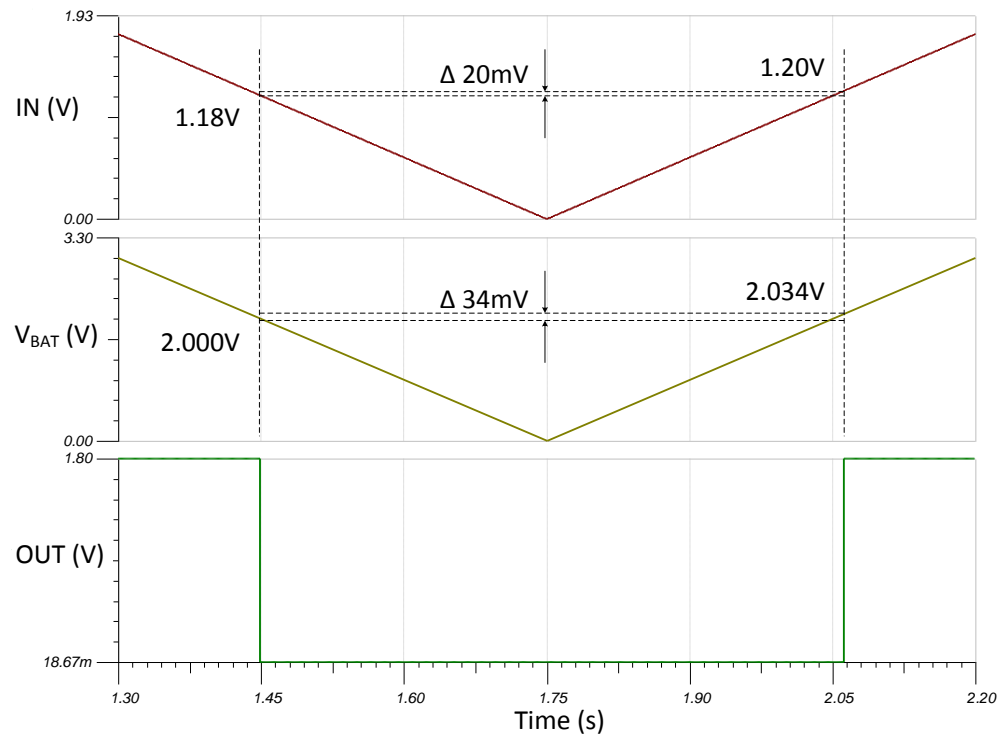


设计仿真

直流仿真结果



瞬态仿真结果



参考文献:

1. 《模拟工程师电路设计指导手册》
2. SPICE 仿真文件 - [SNOAA18](#)
3. [TI 高精度实验室](#)

设计采用的比较器

TLV4021R1	
V_S	1.6V 至 5.5V
V_{inCM}	轨至轨
V_{OUT}	漏极开路
集成基准	1.2V \pm 1% (在工作温度范围内)
迟滞	20mV
I_Q	2.5 μ A
$t_{PD(HL)}$	450ns
www.ti.com.cn/product/cn/tlv4021	

设计替代比较器

	TLV4041R1	TLV3011
V_S	1.6V 至 5.5V	1.8V 至 5.5V
V_{inCM}	轨至轨	轨至轨
V_{OUT}	推挽	漏极开路
集成基准	1.2V \pm 1% (在工作温度范围内)	1.242 \pm 1% (室温)
迟滞	20mV	不适用
I_Q	2.5 μ A	2.8 μ A
$t_{PD(HL)}$	450ns	6 μ s
	www.ti.com.cn/product/cn/tlv4041	www.ti.com.cn/product/cn/tlv3011

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司